



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI0617502-3 A2**



* B R P I O 6 1 7 5 0 2 A 2 *

(22) Data de Depósito: 18/10/2006
(43) Data da Publicação: 26/07/2011
(RPI 2116)

(51) *Int.Cl.:*
G01R 27/28 2006.01

(54) Título: **APARELHO E MÉTODO PARA ESTIMAR UMA PLURALIDADE DE FASORES SINCRONIZADOS EM TEMPOS PRÉ-DETERMINADOS REFERENCIADOS A UM PADRÃO DE TEMPO ABSOLUTO EM UM SISTEMA ELÉTRICO DE POTÊNCIA**

(30) Prioridade Unionista: 15/08/2006 US 11/504,788, 18/10/2005 US 60/727,764

(73) Titular(es): Schweitzer Engineering Laboratoires, Inc.

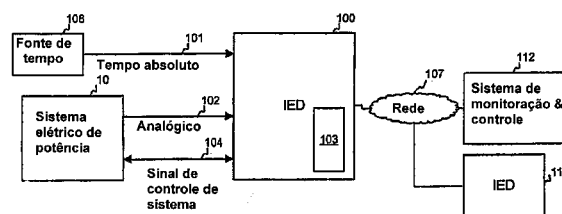
(72) Inventor(es): Armando Gusman-Casillas, Gregory C. Zweigle, Luther Anderson

(74) Procurador(es): Momsen, Leonardos & CIA.

(86) Pedido Internacional: PCT US2006040923 de 18/10/2006

(87) Publicação Internacional: WO 2007/047861 de 26/04/2007

(57) Resumo: APARELHO E METODO PARA ESTIMAR UMA PLURALIDADE DE FASORES SINCRONIZADOS EM TEMPOS PRE-DETERMINADOS REFERENCIADOS A UM PADRAO DE TEMPO ABSOLUTO EM UM SISTEMA ELÉTRICO DE POTÊNCIA Um aparelho e método estima uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência. O método inclui adquirir e determinar uma frequência de um sinal de sistema de potência, amostrando o sinal de sistema de potência em uma taxa de intervalo de amostragem com base em uma frequência do sinal de sistema de potência para formar amostras de sinal, e gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma das amostras de sinal em uma correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto. O método ainda inclui ajustar um fasor de cada uma das amostras de sinal com base em uma diferença de tempo entre um correspondente valor de tempo de aquisição selecionado e um tempo pré-determinado referenciado a um padrão de tempo absoluto para formar a pluralidade de fasores sincronizados.



“APARELHO E MÉTODO PARA ESTIMAR UMA PLURALIDADE DE FASORES SINCRONIZADOS EM TEMPOS PRÉ-DETERMINADOS REFERENCIADOS A UM PADRÃO DE TEMPO ABSOLUTO EM UM SISTEMA ELÉTRICO DE POTÊNCIA”

5 Referência Cruzada para as Aplicações Relacionadas

Esta aplicação reivindica os benefícios sob a 35 U.S.C. §119 (e) of U.S.Provisional Aplicação com o título “Method of fasor Estimation at Predetermined Time Instants”, depositada em 18 de outubro de 2005, tendo o numero serial 60/727,764, indicando Gregory C. Zweigle, Armando Guzman-Casillas, e Luther Scott Anderson como inventores, a complete divulgação dele sendo incorporada para referência.

10 Conhecimento da Invenção

A presente invenção geralmente se refere a monitorar, medir, proteção e controle de sistemas elétricos, e mais especificamente, a um aparelho e método para estimar fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico.

Conhecimento do estado de uma rede elétrica é importante de modo a reconhecer e entender distúrbios na rede elétrica, fornecer proteção funcionalidade, fornecer medir, monitor a rede elétrica, e determinar ações de controle. Isto é especialmente verdade para redes elétricas críticas, tais como um sistema ou grade elétrica de potência, onde a energia é gerada e transportada das facilidades de geração para localidades e cargas requerendo a energia. Sistemas elétricos de potência incluem uma variedade de elementos de sistema de potência tais como geradores elétricos, motores elétricos, transformadores de potência, linhas de transmissão de potência, barras de comunicações e capacitores, para nomear uns poucos. Os sistemas elétricos de potência também incluem vários dispositivos de monitoração, dispositivos de controle, dispositivos de medição, e dispositivo de proteção (e. g. relés de

proteção). Na maioria dos casos, estes dispositivos são microprocessadores baseados em ou dispositivos eletrônicos “inteligentes” (IEDs), que utilizam fasores (i. e., um número complexo constante representando uma função senoidal no tempo) para efetuar suas respectivas função(s). Os fasores são derivados das medidas remotas compartilhadas ou locais, amostradas de correntes e / ou voltagens do sistema elétrico de potência.

Independentemente se os fasores são derivados das medidas locais ou compartilhadas, a exatidão de tais medidas é de importância superior quando alcançando um nível desejado de desempenho de sistema elétrico de potência. Tal exatidão é prognosticada em ambas, a exatidão da própria medida e a exatidão do conhecimento do tempo de aquisição da medida.

Exatidão do tempo de aquisição tem sido abordado através de sistemas de conservação de tempo que distribuem tempo altamente preciso, referenciado a um padrão de tempo absoluto, que tem sido usado para controlar o tempo de aquisição de uma medida de voltagem ou corrente. O padrão de tempo absoluto tipicamente inclui uma de, tempo universal coordenado (UTC) ou tempo atômico internacional (TAI), fornecido pelo Sistema de Posicionamento Global (GPS) e então com um tempo protocolo de tempo, tal como o padrão de codificação no tempo de Grupo de Instrumentação inter faixa (IRIG), ou através da Ethernet. Sistemas empregando esquemas de referência de tempo absoluto utilizam medidas de voltagem e / ou corrente que são amostradas de sinal(s) analógicos de voltagem e / ou corrente com relação ao tempo absoluto. Como um resultado, ambos, a medida valor e o tempo em que a medida valor é adquirida podem ser obtidos, processados, armazenados, e / ou transportados com alta precisão.

Em aplicações tal como sistema de potência estado determinação, é desejável amostrar sinais de voltagem e / ou corrente em muitos pontos através do sistema elétrico de potência no mesmo momento. Naquele caso, usando um padrão de tempo absoluto, os sinais de voltagem e /

ou corrente são amostradas em um instante de tempo coordenado para permitir sincronização da aquisição através da rede. As medidas de tensão e / ou corrente resultantes são processadas para formar “fasores sincronizados” que são então utilizados para possibilitar novas aplicações para a monitoração, medição, proteção, e controle da rede de distribuição, transmissão e geração da potência elétrica do sistema elétrico de potência. Os fasores sincronizados também podem ser armazenados para subsequente uso em análise de falha ou outra condição anormal do sistema elétrico de potência.

10 Monitoração em tempo real de um presente estado do sistema elétrico de potência é freqüentemente cumprida usando um algoritmo de estimativa de estado. Em geral, o algoritmo de estimativa de estado utiliza medidas de tensão e medidas de potência que são coletadas de pontos ou nós monitorados no sistema elétrico de potência. As quantidades medidas são
15 então usadas para estimar o estado do sistema elétrico de potência. Contudo, uma limitação inerente aos algoritmos de estimativa de estado é o retardo de tempo introduzido como um resultado da estimativa do estado do sistema de potência. É, por conseguinte, desejável minimizar o retardo devido a determinação dos valores de estado estimados, assim como o, qualquer retardo
20 entre a determinação dos valores de estado estimados e qualquer subsequente ação de controle (i. e. uma latência de controle).

Um sistema elétrico de potência utilizando os fasores sincronizados pode ajudar em reduzir a latência de controle inerente aos algoritmos de estimativa de estado. Porque cada fasor sincronizado representa
25 um valor de estado presente do sistema de potência, derivação dos valores de estado estimados, não é exigido, e os mecanismos que determinam a ação de controle são capazes de agir mais rapidamente. Uma aplicação adicional para o uso de fasores sincronizados inclui a gravação dinâmica ou contínua dos ângulos de fase e magnitude de sistema elétrico de potência variável.

Utilizando tal uma gravação dinâmica possibilita análises subseqüentes de of mudanças no sistema elétrico de potência devido a, por exemplo, abertura ou fechamento de uma linha, diferenças de equilíbrio entre geração e carga, ou oscilações de potências instáveis. Um número de tipos de funções de proteção tal como aquelas encontradas em relés de proteção podem também se beneficiar do uso de fasores sincronizados. Por exemplo, fasores sincronizados podem ser usados para melhorar detecção da perda de sincronização do sistema elétrico de potência quando geradores estão sendo operados em velocidades diferentes. Quando a perda de sincronização é detectada, um esquema de ação de correção pode ser rapidamente empregado para “ilhar” uma porção(s) do sistema elétrico de potência ou isolar uma carga.

Como mencionado acima, fasores são calculados dos sinais analógicos de voltagem e corrente retirados do sistema elétrico de potência. Quando recebidos dos respectivos transformadores de voltagem e corrente, os sinais analógicos de voltagem e / ou corrente são filtrados, amostrados com relação a freqüência local do sistema de potência (e. g., 60 Hz) e processados para formar fasores adequados para uso por uma microprocessador ou outro dispositivo inteligente. fasores síncronos são, similarmente, calculados exceto que eles são amostrados com relação a um padrão de tempo absoluto e derivado com relação a instante de tempo coordenado.

Por exemplo, um método de computar o fasor sincronizado é descrito nas patentes US Nos. 6.845.333 e 6.662.124 atribuídas aos Schweitzer Engineering Laboratories, Inc. Em uma modalidade, a referência de tempo absoluto é gerada através de GPS, transmitindo informação de tempo e localização que é usada por receptores locais dos dispositivos eletrônicos inteligentes. A aquisição pode ser com base na derivação de cada instante amostrado da referência de tempo absoluto, e gravando o tempo em que a amostra é feita.

Para ser significativo, um fasor sincronizado ou uma quantidade de fasor precisa ser referenciado a um padrão para permitir correlação para outros fasores sincronizados mesmo quando os fasores sincronizados são adquiridos de múltiplas localizações no sistema elétrico de potência com estados e frequências variando. Um método conhecido na arte que pode ser usado para referenciar um fasor sincronizado inclui correlacionar um sinal de tensão ou corrente amostrado associado a um fasor com uma frequência igual a frequência nominal do sistema de potência e com uma fase pré-determinada que tem sido configurada em todos os IEDs ou dispositivos de medida. Alternativamente, uma única quantidade analógica pode ser escolhida como a referência para todos os IEDs se comunicando e compartilhando os fasores sincronizados. Por exemplo, a frequência em um ponto no esquema de distribuição é algumas vezes escolhida como uma referência para todos os dispositivos computando fasores sincronizados. Em alguns casos uma característica de um sinal de referência, como uma passagem por zero, pode fornecer a referência para o valor de fase.

Sumário da Invenção

De acordo com uma modalidade da invenção, um aparelho estima uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência. O aparelho inclui, um controlador de amostra configurado para determinar uma frequência de um sinal de sistema de potência adquirido em cada localização do sistema elétrico de potência onde os fasores sincronizados são calculados, os meios de amostragem são configurados para amostrar o sinal do sistema de potência em uma taxa de intervalo de amostragem com base em uma frequência do sinal de sistema de potência para formar a pluralidade de amostras de sinal, um controlador de tempo configurado para gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma

correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto. Cada um da pluralidade de valores de tempo de aquisição é associado com uma magnitude de fasor e um ângulo de fase de fasor derivados de cada uma da pluralidade de amostras de sinal. O aparelho também inclui um estimador de fasor configurado para ajustar a magnitude de fasor e o ângulo de fase de fasor para cada uma da pluralidade de amostras de sinal, com base em uma diferença de tempo entre um correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto para formar a pluralidade de fasores sincronizados.

De acordo com uma outra modalidade da invenção, um método estima uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência. O método inclui adquirir um sinal de sistema de potência em uma localização do sistema elétrico de potência, determinar a frequência do sinal de sistema de potência, amostrar o sinal de sistema de potência em uma taxa de intervalo de amostragem com base na frequência do sinal de sistema de potência para formar uma pluralidade de amostras de sinal, e gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto. Cada uma da pluralidade de valores de tempo de aquisição é associada com uma magnitude de fasor e um ângulo de fase de fasor derivados de cada uma da pluralidade de amostras de sinal. Para cada uma da pluralidade de amostras de sinal, o método ainda inclui ajustar a magnitude de fasor e o ângulo de fase de fasor com base em uma diferença de tempo entre o correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-

determinados referenciados ao padrão de tempo absoluto para formar a pluralidade de fasores sincronizados. De acordo com um aspecto da invenção, a localização do sistema de potência é local e o sinal do sistema de potência é um sinal analógico de entrada local. De acordo com um outro aspecto da invenção, a localização do sistema de potência é remota e o sinal de sistema de potência é um sinal analógico de entrada remoto digitalizado.

De acordo com uma modalidade da invenção adicional, um método estima uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência. O método inclui, adquirir um sinal de sistema de potência em uma localização do sistema elétrico de potência, determinar a frequência do sinal de sistema de potência, amostrar o sinal de sistema de potência em uma taxa de intervalo de amostragem com base em uma frequência do sinal de sistema de potência para formar a pluralidade de amostras de sinal, e gerar a pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto, cada um da pluralidade de valores de tempo de aquisição associado com uma magnitude de fasor e um ângulo de fase de fasor derivados de cada uma da pluralidade de amostras de sinal. Para cada uma da pluralidade de amostras de sinal, o método ainda inclui interpolar a magnitude de fasor e girar o ângulo de fase de fasor para formar uma correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados da pluralidade de fasores sincronizados com base em uma diferença de tempo entre um correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto.

Deve ser entendido que a presente invenção inclui um número

de diferentes aspectos e / ou características que pode ter utilidade sozinhos e / ou em combinação com outros aspectos ou características. Conseqüentemente, este resumo não é uma identificação exaustiva de cada tal aspecto ou característica que é agora ou pode ser daqui por diante reivindicado, mas representa uma visão geral de certos aspectos da presente invenção para auxiliar em entender a descrição mais detalhada que segue. O escopo da invenção não é limitado às modalidades específicas descritas abaixo, mas é estabelecido nas reivindicações agora ou daqui em diante depositadas.

10 Descrição Breve dos Desenhos

FIGURA 1 é um esquemático de linha única de um sistema de potência que pode ser utilizado em uma rede de área ampla típica.

FIGURA 2 é um diagrama em bloco do sistema de potência e do IED da FIG. 1, em conjunto com uma fonte de tempo configurada para fornecer um tempo absoluto, de acordo com uma modalidade da invenção.

FIGURA 3 é um diagrama em bloco funcional do IED da FIG. 1, de acordo com uma modalidade da invenção.

FIGURA 4 é um diagrama em bloco funcional da estimativa de fasor da FIG.3, de acordo com uma modalidade da invenção.

FIGURA 5 é um exemplo de linha de tempo ilustrando a relação entre os valores de tempo de aquisição selecionados T_a , T_b , T_c ..., os valores de tempo de aquisição T_1 , T_2 , T_3 ,... e os tempos pré-determinados t_1 , t_2 , t_3 ... referenciados a um padrão de tempo absoluto da estimativa de fasor da FIG. 4, de acordo com uma modalidade da invenção.

FIGURA 6A é um diagrama em bloco funcional de um bloco de ajuste de fasor exemplar da FIG. 4, de acordo com uma modalidade da invenção.

FIGURA 6B é um diagrama em bloco funcional de um outro bloco de ajuste de fasor exemplar da FIG. 4, de acordo com uma modalidade

da invenção.

FIGURA 7 é um diagrama em bloco funcional de um outro IED da FIG. 1 que pode ser usado em conjunto com dispositivos de aquisição remotos, de acordo com uma modalidade da invenção.

5 FIGURA 8 é um diagrama em bloco funcional de ainda um outro IED da FIG. 1, de acordo com uma modalidade da invenção.

FIGURA 9 é um diagrama em bloco funcional de uma estimativa de fasor da FIG. 8, de acordo com uma modalidade da invenção.'

10 FIGURA 10 é um diagrama em bloco funcional de um bloco de interpolação exemplar da estimativa de fasor da FIG. 9, de acordo com uma modalidade da invenção.

FIGURA 11 é um diagrama em bloco funcional de um bloco de correção da FIG. 8, de acordo com uma modalidade da invenção.

15 FIGURA 12 é um diagrama em bloco funcional de ainda um outro IED da FIG. 1, de acordo com uma modalidade da invenção.

Descrição Detalhada das Modalidades Preferidas

Ao contrário dos sistemas existentes, a presente invenção fornece um cálculo de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto, em uma maneira que elimina a
20 necessidade para alinhamento de tempo adicional, e permitir correlação de todos os fasores sincronizados no sistema, mesmo quando eles são adquiridos de múltiplas localizações do sistema elétrico de potência com estados variados e frequência diferentes. A taxa de intervalo de amostragem é variável, com base na frequência de variação do sinal de sistema de potência
25 local e pode, ainda mais, ser baseada em um exato múltiplo da frequência do sinal de sistema de potência local. Nenhuma correção para os desvios de frequência é requerida. Isto fornece fasores sincronizados que são ainda processados para aplicações do sistema de potência proteção requerendo intervalos de amostragem também com base em um múltiplo da frequência do

sistema de potência local. Isto não requer amostragem a ser sincronizada ou com base na mesma frequência entre dispositivos de medida (e. g. IEDs) que estão estimando os fasores sincronizados. Controle do intervalo de amostragem não é baseado em uma referência de tempo absoluto. A invenção é simples na implementação e é computacionalmente barata. Isto permite que o momento da referência de tempo absoluto pré-determinado seja uniformemente determinada entre os IEDs utilizando os fasores, ou que seja de forma independente localmente determinada. Isto prevê os fasores sincronizados, a serem referenciados, para um fasor de fase e frequência pré-determinada. Aplicações podem fornecer sinais para proteção, monitoração, gravação, medição, controle, análise, ou ainda processamento devido ao momento da referência de tempo absoluto, fornecendo uma escala comum, a qual os sinais podem ser comparados.

FIG. 1 é uma diagrama esquemático de linha única de um sistema de potência 10 que pode ser utilizado em uma ampla área típica. Como ilustrado na FIG. 1, o sistema de potência 10 inclui, entre outras coisas, três geradores síncronos 11, 12 e 13, configurados para gerar formas de onda senoidal trifásica tal como formas de onda senoidal de 12kV, três transformadores de potência de estágio para cima 14a, 14b e 14c, configurados para aumentar as formas de onda geradas para umas formas de onda senoidal de voltagem mais alta, tais como formas de onda senoidal de 138 kV e um número de disjuntores 18. Os transformadores de potência de estágio para cima 14a, 14b, 14c operam para fornecer formas de onda senoidal de voltagem mais alta para um número de linhas de transmissão de longa distância tais como as linhas de transmissão 20a, 20b, 20c e 20d. Em uma modalidade, uma primeira sub-estação 16 pode ser definida para incluir os dois geradores síncronos 11 e 12, os dois transformadores de potência de estágio para cima 14a e 14b e disjuntores 18 associados, todos interconectados através de um primeiro barra de comunicação 19. Uma

segunda sub-estação 35 pode ser definida para incluir o gerador síncrono 13, o transformador de potência de estágio para cima 14c e disjuntores 18 associados, todos interconectados através de um segundo barra de comunicação 25. No final das linhas de transmissão de longa distância 20a, 20b, uma terceira sub-estação 22 pode ser definida para incluir dois transformadores de potência de estágio para baixo 24a e 24b configurados para transformar as formas de onda senoidal de voltagem mais alta para formas de onda senoidal de voltagem mais baixa (e. g., 15 kV), adequadas para distribuição, através de uma ou mais linhas de distribuição 26, para cargas tais como a carga 32. A segunda sub-estação 35 também inclui dois transformadores de potência de estágio para baixo 24c e 24d para transformar as formas de onda senoidal de voltagem mais alta, recebidas através do segundo barra de comunicação 25, para formas de onda senoidal de voltagem mais baixa adequadas para uso pelas respectivas cargas 30 e 34.

Um número de dispositivos eletrônicos inteligentes (IED) são conectados a vários pontos no sistema elétrico de potência 10. Contudo, para facilitar a discussão, somente um IED 100 é mostrado, de forma operacional, conectado a linha de transmissão 20b através de um transformador. Em geral, um IED pode ser configurado para efetuar um ou mais de, proteção de sistema de potência (e. g., uma proteção de diferencial de corrente de linha), controle de automação (e. g., re-fechando um disjuntor), controle (e. g., comutação de banco de capacitores) e medição (e. g., cálculo de consumo de potência).

FIG. 2 é um diagrama em bloco do sistema de potência 10 e o IED 100 em conjunto com uma fonte de tempo 108 configurada para entregar um tempo absoluto ao IED 100. FIG. 2 também inclui um segundo IED 110 e um sistema de monitoração e controle 112, de forma operacional, acoplado ao IED 100 através de uma rede de comunicações 107. A rede 107 pode ser qualquer rede adequada adaptada para possibilitar transmissão entre os vários dispositivos interconectados da FIG. 2. Por exemplo, a rede 107 pode ser

configurada como uma rede de areal local ou de área ampla baseada em Ethernet, etc., e pode incluir um número de transmissores receptores assíncronos universais. O sistema de monitoração e controle 112 é configurado para, entre outras coisas, fornecer funções de SCADA (Controle de Supervisão e Aquisição de Dados) (Supervisory Control and Data Acquisition) e de EMS (Sistema de Gerenciamento de Energia) (Energy Management System), através da aplicação de informação de fasor sincronizado recebida de dispositivos adicionais do sistema de potência 10.

Como discutido abaixo em conexão com um número de figuras, o IED 100 é configurado para estimar fasores sincronizados em instantes de tempo pré-determinados que são baseados em uma referência de tempo absoluto e, em algumas modalidades, referenciando a um fasor com fase e frequência pré-determinadas. Referindo-se à FIG. 2, o IED 100 tem uma entrada configurada para receber um sinal analógico de entrada 102, e um sinal bidirecional configurado para fornecer um sinal de controle de sistema 104 para o sistema de potência 10 (e. g., um sinal para o disjuntor 18 aberto para isolar uma porção da primeira sub-estação 16 do resto do sistema de potência 10). O sinal de controle de sistema 104 pode também fornecer informação de controle para o IED 100. O sinal analógico de entrada 102, que pode ser representativo de uma ou mais voltagens locais (e. g., uma fase A para a voltagem de terra, fase B para voltagem de terra e uma fase C para voltagem de terra) e / ou uma ou mais correntes locais (e. g., uma corrente de fase A, corrente de fase B, e corrente de fase C), é recebido pelo IED 100 através de transformadores de voltagem e / ou corrente conectados a uma ou mais fases do sistema de potência 10. Alternativamente, o sinal analógico de entrada 102 pode ser representativo de um sinal de voltagem e / ou de corrente remoto recebido pelo IED 100 de um dispositivo de aquisição remoto monitorando o sistema de potência 10.

Uma fonte de tempo 108 fornece uma referência de tempo

absoluto 101 ao IED 100, onde o tempo absoluto 101 é um sincronizado a um padrão de tempo absoluto tal como UTC, e distribuído usando GPS, preferencialmente formatado em um sinal padrão de código de tempo de Grupo de Instrumentação Inter Faixa (IRIG) para recepção pelo IED 100.

5 Formatos adicionais, esquemas de distribuição, e padrões de tempo podem também ser utilizados.

Em geral, o sinal analógico de entrada 102 recebido do sistema de potência 10 é filtrado, multiplexado, amostrado e digitalizado para formar um sinal de amostras instantâneas analógicas, adequado para uso por um
10 micro-controlador 103 do IED 100. Em uma modalidade, o micro-controlador 103 inclui uma CPU, ou um microprocessador, uma memória de programa (e. g., uma Flash EPROM) e uma memória de parâmetros (e. g., uma EPROM). Como será apreciado por aqueles, com habilidade na arte, outras configurações de micro-controlador adequadas podem ser utilizadas. Ainda,
15 embora discutido em termos do micro-controlador 103, deve ser notado que as modalidades apresentadas e reivindicadas aqui podem ser praticadas usando um FPGA ou outros equivalentes.

Dependendo da configuração do IED 100, o micro-controlador 103 executa uma função de proteção e / ou uma função de automação e / ou
20 uma função de controle e / ou uma função de medição. Ainda, o microprocessador 103 executa um programa de computador ou esquema lógico de controle para estimar os fasores sincronizados 111 em tempos pré-determinados referenciados a um padrão de tempo absoluto, discutido abaixo em conexão com as FIGS. 3-11, de acordo com uma modalidade da invenção.
25 Para facilidade de discussão, o programa de computador ou esquema lógico de controle para estimar fasores sincronizados é referido aqui como um método de estimativa de fasor sincronizado estimativa método que pode ou pode não ser em adição à uma função de proteção e / ou uma função de automação e / ou a função de controle e / ou a função de medição do IED 100.

FIG. 3 é um diagrama em bloco funcional do IED 100, de acordo com uma modalidade da invenção. Embora discutido como blocos funcionais, deve ser entendido que o IED 100 pode ser implementado em hardware, software, firmware ou uma combinação deles. Referindo-se à FIG. 3, o IED 100 inclui um filtro analógico 140 tendo uma entrada para receber o sinal analógico de entrada 102 e uma saída para fornecer um sinal instantâneo analógico filtrado 142 a um conversor analógico-para-digital (ADC) 144. Quando recebido pelo ADC 144, o sinal instantâneo analógico filtrado 142 é amostrado em uma taxa determinada por uma frequência do sinal analógico de entrada 102 para gerar um sinal instantâneo analógico amostrado 146. A série de amostras de sinal filtrado representativa do sinal instantâneo analógico filtrado 142 pode ser gerada em uma frequência associada com um múltiplo inteiro do sinal analógico de entrada 102.

O IED 100 também inclui um filtro digital 148 tendo uma entrada para receber o sinal instantâneo analógico amostrado 146. Em operação, o filtro digital 148 rejeita características de sinal não desejadas, tais como distorção de harmônicos, ruído térmico, e compensações de DC caindo de forma exponencial, do sinal instantâneo analógico amostrado 146 de modo a fornecer um sinal filtrado 150 através de sua saída. O sinal filtrado 150 representa amostras instantâneas filtradas, digitalizadas do sinal analógico de entrada 102, onde as amostras instantâneas do sinal analógico de entrada 102 são tomadas em uma frequência do sinal analógico de entrada 102. Uma resposta de impulso típica do filtro digital 148 é uma resposta de forma de onda de co-seno de ciclo completo ou uma resposta de forma de onda de co-seno de meio ciclo.

O sinal filtrado 150 é fornecido a um calculador de fasor 152 onde uma série de fasores instantâneos 154 são calculados com base no sinal filtrado 150. Embora não ilustrado separadamente, o calculador de fasor 152 pode incluir uma função de deslocamento de fase de 90 graus de modo a

fornecer uma representação em quadratura adequada para o cálculo de magnitudes e ângulos de fase. Como notado acima, para facilidade de cálculos subseqüentes pelo micro-controlador 103, cada um dos fasores instantâneos 154 é expresso na forma de coordenadas polares para incluir uma magnitude de fasor instantânea 154a e um ângulo de fase de fasor instantâneo 154b. Alternativamente, uma representação como um valor complexo, pode ser utilizada, dependendo da natureza da função da função do IED 156. Neste caso, cada um dos fasores instantâneos 154 é expresso como um componente real de fasor instantâneo 154a e um componente imaginário de fasor instantâneo 154b. Para facilidade de discussão, ambas as versões, a combinação de magnitude e fase e a combinação da parte real e parte imaginária, são referidas aqui como um fasor instantâneo, ou em geral como um fasor. O ângulo de fase de fasor instantâneo 154b é referenciado ao, por exemplo, (um de) sinal(s) analógico de entrada 102. O calculador de fasor 152 pode também incluir cálculo de valores de seqüência tal coma seqüência positiva, seqüência negativa, ou seqüência de zero. Estas quantidades adicionais podem também ser parte de fasores instantâneos 154.

Uma função do IED 156 é configurada para receber os fasores instantâneos 154, e, utilizando um algoritmo ou equivalente, efetuar a função do IED apropriada (e. g., proteção, automação, controle, medição) para determinar um estado do sistema de potência 10. Com base no estado determinado, o sinal de controle de sistema 104 é fornecido para o sistema de potência 10, para outros IEDs, etc. O sinal de controle de sistema 104 pode ser transmitido diretamente para um dispositivo de acionamento associado com o IED 100, ou pode ser transmitido através de uma rede 107 onde é coordenado com outros sinais de controle para decodificação e processamento adicional através de um dispositivo de acionamento remoto. A função do IED 156 é também configurada para utilizar os fasores sincronizados 111 para efetuar funções de sistema de potência, tal como causar uma interrupção de

distribuição de energia. A função do IED 156 pode também incluir um elo de comunicação para uma rede 107 de modo a transmitir e receber vários dados relacionados à proteção, monitoração, automação e controle, e para receber fasores sincronizados 111 de outros IEDs acoplados ao sistema de potência

5 10.

Em adição às funções de processamento de sinal descritas acima, o IED 100 inclui um controlador de amostra 160 tendo uma entrada para receber o sinal instantâneo analógico filtrado 142. O controlador de amostra 160 também inclui duas saídas; uma primeira saída para fornecer uma seqüência de sinal de controle 162 para o ADC 144 e um controlador de tempo 166, e uma segunda saída configurada para fornecer uma freqüência local 164 para uma estimativa de fasor 200. O controlador de amostra 160 não tem nenhuma entrada de controle com base no tempo absoluto 101 e por conseguinte não fornece uma seqüência de sinal de controle 162 para ADC

10 15 144 com base no tempo absoluto 101.

A freqüência local 164 é representativa de uma freqüência (e.g., 60,2 Hz) do sinal analógico de entrada 102. Em uma modalidade, a freqüência local 164 é derivada do sinal instantâneo analógico filtrado 142 usando um de qualquer número de métodos bem conhecidos. Por exemplo, um intervalo entre dois ou mais passagens de zero do sinal instantâneo analógico filtrado 142 pode ser medido como um período senoidal. O intervalo(s) entre as passagens de zero pode ser filtrado para reduzir ruído, harmônicos e outras distorções indesejáveis. A freqüência local 164 então pode ser calculada como uma recíproca do período senoidal. A freqüência local 164 pode também ser derivada de um, do sinal instantâneo analógico filtrado 142, do sinal analógico de entrada 102, do sinal instantâneo analógico amostrado 146, o sinal filtrado 150 e / ou dos fasores instantâneos 154.

20 25

Após derivar a freqüência local 164, um igual número de instantes de amostras inteiros pode ser colocado dentro de cada período para

fornecer uma base para a seqüência de sinal de controle 162. Por exemplo, cada período pode incluir 8 instantes de amostragem rendendo nominalmente, 480 instantes de amostragem do sinal instantâneo analógico filtrado 142 por segundo, para a freqüência local of 60 Hz. Assim sendo, instantes de amostragem da seqüência de sinal de controle 162 são baseados na freqüência local.

Em uma modalidade, o controlador de amostra 160 opera para gerar uma série dos instantes de amostragem na taxa de intervalo de amostragem local, aqui referenciada como a seqüência de sinal de controle 162, onde os instantes de amostragem são um número múltiplo inteiro da freqüência da sinal analógico de entrada 102. Como será apreciado por aquele com habilidade na arte, os instantes de amostragem podem ser baseados em outros múltiplos da freqüência do sinal analógico de entrada 102. Para facilidade de discussão, a seqüência de sinal de controle 162 pode ser vista como um trem de pulso de instantes de amostragem. Contudo, em geral, a seqüência de sinal de controle 162 pode ser configurada em uma de qualquer número de configurações de sinal adaptada para controlar multiplexadores analógicos, ganho de circuitos, interruptores de amostra e segurança, lógica programável, e outros dispositivos.

Em adição, ao receber a seqüência de sinal de controle 162, o controlador de tempo 166 inclui uma entrada para receber o tempo absoluto 101. Como descrito acima, o tempo absoluto 101 é um tempo referenciado a um padrão de tempo absoluto e comunicado através de um protocolo tal como IRIG. O controlador de tempo 166 utiliza o tempo absoluto 101 para gerar uma série de valores de tempo instantâneos 168 onde cada um é denotado como T . Cada valor de tempo instantâneo 168 é representativo de um instante decodificado do tempo absoluto 101, e é atualizado periodicamente (e. g., uma vez por segundo), dependendo do padrão de tempo absoluto e da natureza da implementação.

Por exemplo, se o tempo absoluto 101 é formatado em usando um protocolo de IRIG-B, uma única seqüência de bit de 100 pulsos por segundo é transmitido. Isto significa que 100 bits de informação, representando um quadro de dados de informação de tempo, são transmitidos a cada segundo. Cada quadro de dados de um segundo contém informação sobre o dia do ano (1-366), horas, minutos, e segundos (e. g., August 17, 2005 em 4:13,000000 PM). Conseqüentemente, em uma modalidade, o valor de tempo instantâneo 168 é representativo de um instante decodificado do tempo absoluto 101, e é atualizado, uma vez por segundo.

Usando a informação de tempo fornecida pelo tempo absoluto 101, o controlador de tempo 166 também monitora a seqüência de sinal de controle 162 para formar a seqüência de valor de tempo de aquisição 170 tendo uma série de valores de tempo de aquisição denotada como T_1, T_2, T_3, \dots . Cada valor de tempo de aquisição é associado com um instante de amostragem do sinal de entrada analógico e é, por conseguinte, associado uma magnitude de fasor instantânea 154a e um ângulo de fase de fasor instantâneo 154b.

Por exemplo, se a seqüência de sinal de controle 162 é uma série de pulsos onde a parte frontal de cada pulso representa o início de uma operação de ADC do sinal instantâneo analógico filtrado 142, a seqüência de valor de tempo de aquisição 170 pode ser uma série de valores de tempo coincidindo com o tempo da parte frontal de cada pulso, rendendo uma seqüência de valor de tempo de aquisição 170 tendo um número de valores de tempo de aquisição por segundo como determinado pela freqüência local 164. Assim sendo, o valor de tempo de aquisição T_2 pode ocorrer aproximadamente 2 milissegundos (ms) após o valor de tempo de aquisição T_1 , o valor de tempo de aquisição T_3 pode ocorrer aproximadamente 2 ms após o valor de tempo de aquisição T_2 ou aproximadamente 4 ms após o valor de tempo de aquisição T_1 , o valor de tempo de aquisição T_4 pode ocorrer

aproximadamente 2 ms após o valor de tempo de aquisição T_3 ou aproximadamente 6 ms após o valor de tempo de aquisição T_1 , e assim por diante, e cada um dos valores de tempo de aquisição codifica o valor do instante de amostragem do sinal instantâneo analógico filtrado. Dependendo da relação de fase entre os instantes de amostragem da seqüência de sinal de controle 162 e o tempo absoluto 101, uma compensação de tempo do tempo absoluto 101 pode ser usada para expressar cada um dos valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170. Neste caso, o controlador de tempo 166 pode gravar o intervalo do tempo absoluto 101 para o tempo de um próximo pulso de seqüência de sinal de controle 162 pulse, e então adicionar este intervalo gravado ao tempo absoluto 101 para gerar cada um dos valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170.

Em geral, a estimativa de fasor 200 é configurada para gerar fasores sincronizados 111 indicativos do sinal analógico de entrada 102. Os fasores sincronizados 111 são ajustados em magnitude e alinhados em fase para o tempo absoluto 101, e em algumas modalidades ainda alinhado em fase para referenciar a um fasor com fase e freqüência pré-determinadas. FIG. 4 é um diagrama em bloco funcional da estimativa de fasor 200, de acordo com uma modalidade da invenção. A estimativa de fasor 200 opera para gerar os fasores sincronizados 111 em resposta a recepção de uma série das magnitudes de fasor instantâneas 154a, uma correspondente série de ângulos de fase de fasor instantâneos 154b, a freqüência local 164, os valores de tempo instantâneos 168 e a seqüência de valor de tempo de aquisição 170. Embora descrito como blocos funcionais, deve ser entendido que a estimativa de fasor 200 pode ser implementada em hardware, software, firmware ou uma combinação deles.

Referindo-se à FIG. 4, a estimativa de fasor 200 inclui uma função geradora de tempo pré-determinado 202 e um bloco de ajuste de fasor

214, de forma operacional, acoplado à função geradora de tempo pré-determinado 202. A função geradora de tempo pré-determinado 202 tem uma primeira entrada para receber os valores de tempo instantâneos 168 T e uma segunda entrada para receber os valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170. A estimativa de fasor 200 também tem uma primeira saída para fornecer tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a. Os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a podem ser um resultado da sincronização através de todo ou uma porção do sistema de potência 10 (e. g., fasores sincronizados), ou pode ser específico para o IED 100, por conseguinte, gerados e usados localmente somente, dependendo da aplicação desejada dos fasores sincronizados 111. In qualquer caso, os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a são os valores de tempo desejados nos quais as magnitudes e ângulos de fase dos fasores sincronizados 111 são para serem estimados das magnitudes e ângulos de fase de fasores calculados em tempos conhecidos (e. g., os valores de tempo de aquisição T_1, T_2, T_3, \dots).

A função geradora de tempo pré-determinado 202 ainda tem uma segunda saída para fornecer uma seqüência de pares de valor de tempo 206 configurada como uma série de pares de correspondentes valores de tempo para o bloco de ajuste de fase 214. Cada um dos correspondentes pares de tempo valor inclui um tempo pré-determinado referenciado ao padrão de tempo absoluto 111a e ao correspondente valor de tempo de aquisição selecionado de uma série de valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots . Cada um dos valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots corresponde a um dos valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170, tal que os valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots são um sub-conjunto dos valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170.

Por exemplo, em uma implementação $T_a = T_4$, $T_b = T_{254}$, $T_c = T_{504}$, e assim por diante, dependendo da ocorrência dos tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a com relação a ocorrência dos valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170.

Em resumo, cada um dos valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots corresponde a um dos valor de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170 que diretamente precede uma ocorrência de um dos tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a. FIG. 5 é uma linha de tempo exemplar 250 ilustrando a relação entre as séries de valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots , os valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170 e os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a da estimativa de fador 200. Como mostrado na FIG. 5, os valores de tempo instantâneos T são selecionados para ocorrer uma vez a cada segundo, os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a são selecionados para ocorrer a cada 250 ms e os valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170 ocorrem aproximadamente a como descrito acima, $2 \frac{1}{12}$ ms (com base em 8 instantes de amostragem por período de uma freqüência local of 60 Hz), contudo outros intervalos de tempo são possíveis.

Relembre que, cada valor de tempo de aquisição T_1, T_2, T_3, \dots correlaciona a seqüência de sinal de controle 162 que, em uma modalidade, correlaciona a um múltiplo inteiro da freqüência do sinal analógico de entrada 102. Referindo-se à FIG. 5, quando de uma ocorrência de um tempo pré-determinado dos tempos pré-determinados t_1, t_2, t_3, \dots , por exemplo, o tempo pré-determinado t_1 , um valor de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170 imediatamente precedendo o tempo pré-

determinado T_1 , por exemplo, ao valor de tempo de aquisição T_4 , é atribuído um valor de tempo de aquisição selecionado, por exemplo T_a e assim por diante. Neste exemplo, o tempo pré-determinado t_1 e o valor de tempo de aquisição selecionado T_a formam um correspondente par de valor de tempo t_1 , T_a da seqüência de pares de valor de tempo 206. O correspondente par de valor de tempo, por exemplo t_1 , T_a , é então passado adiante para o bloco de ajuste de fasor 214. Similarmente, o correspondente par de valor de tempo t_2 , T_b , o par de valor de tempo t_3 , T_c , e assim por diante são passados adiante para o bloco de ajuste de fasor 214 conforme eles são gerados.

10 Como discutido acima, cada valor de tempo de aquisição T_1 , T_2 , T_3 ,... da seqüência de valor de tempo de aquisição 170 é associado com uma magnitude de fasor instantânea 154a e um ângulo de fase de fasor instantâneo 154b. Como um resultado de sendo derivado de um valor de tempo de aquisição T_1 , T_2 , T_3 ,..., cada um dos valores de tempo de aquisição selecionados T_a , T_b , T_c ,..., corresponde a uma magnitude de fasor instantânea 154a e um ângulo de fase de fasor instantâneo 154b.

Referindo-se de novo à FIG. 4, o bloco de ajuste de fasor 214 é configurado para ajustar ou re-alinhar a magnitude de fasor instantânea 154a e o ângulo de fase de fasor instantâneo 154b de modo a gerar o fasor sincronizado 111, mostrado como seqüência de magnitude de fasor referenciada 111b e seqüência de ângulo de fase de fasor referenciado 111c ou 111 d, adequadas para uso, por exemplo, em uma função de proteção 156. Em geral, a magnitude de fasor instantânea 154a e o ângulo de fase de fasor instantâneo 154b do fasor instantâneo 154 ocorrendo no tempo de um dos valores de tempo de aquisição T_1 , T_2 , T_3 ,... é ajustado tal que a magnitude e ângulo de fase resultante são iguais a uma magnitude e ângulo de fase de um fasor equivalente ocorrendo no tempo do próximo de tempo pré-determinado de ocorrência t_1 , t_2 , t_3 ,..., referenciado a um padrão de tempo absoluto 111a. Como notado acima, o ângulo de fase do fasor sincronizado 111 pode ainda,

ser referenciado a um fasor de fase e frequência pré-determinadas, de modo a comparar com outros, similarmente, fasores referenciados gerados.

Mais especificamente, a função geradora de tempo pré-determinado 202 gera um sinal de controle de valor de tempo de aquisição 208 que opera para possibilitar recepção selecionada da magnitude de fasor instantânea 154a através de uma função de interpolação do bloco de ajuste de fasor 214, e para possibilitar recepção selecionada do ângulo de fase de fasor instantâneo 154b através de um bloco de rotação do bloco de ajuste de fasor 214. Recepção selecionada é possibilitada quando de uma ocorrência de cada um dos valores de tempo de aquisição selecionados T_a , T_b , T_c ,.... Embora ilustrado como causar uma ação de comutação, o sinal de controle de valor de tempo de aquisição 208 pode causar qualquer ação adequada que, seletivamente, possibilita que a magnitude de fasor instantânea 154a e o ângulo de fase de fasor instantâneo 154b sejam fornecidos ao bloco de ajuste de fasor 214 quando de uma ocorrência de um valor de tempo de aquisição selecionado das séries de valores de tempo de aquisição selecionados T_a , T_b , T_c ,....

Referindo-se de novo à FIG. 5, uma linha de magnitude 260 ilustra uma série de magnitudes de fasor instantâneas 154a (representadas como pontos) onde cada um da série de magnitudes de fasor instantâneas 154a corresponde a uma ocorrência de um valor de tempo de aquisição T_1 , T_2 , T_3 ,.... Similarmente, uma linha de ângulo de fase 262 é alinhada com uma linha de magnitude 260 para ilustrar uma série de ângulo de fase de fasor instantâneo 154b (representados como pontos) onde cada um da série de ângulos de fase de fasor instantâneos 154b corresponde a uma ocorrência de um valor de tempo de aquisição T_1 , T_2 , T_3 ,....

Por exemplo, uma magnitude de fasor instantânea 154a ocorrendo no valor de tempo de aquisição T_1 é denotado como $X_M(T_1)$ 264 enquanto um ângulo de fase de fasor instantâneo 154b ocorrendo no valor de

tempo de aquisição T_1 é denotado como $X_A (T_1)$ 266. Similarmente, diretamente precedendo o tempo pré-determinado t_1 , uma magnitude de fasor instantânea 154a ocorrendo no valor de tempo de aquisição $T_4 = T_a$ 271 é denotada como $X_M (T_a)$ 268 enquanto um ângulo de fase de fasor instantâneo 154b ocorrendo no valor de tempo de aquisição $T_4 = T_a$ é denotado como $X_A (T_a)$ 270. Deve ser notado que na FIG. 5, a relação de $T_4 = T_a$ e $T_5 = T_a + dT$ com relação a t_1 é usada para propósitos ilustrativos e que outros alinhamentos a t_1 , são possíveis dependendo da implementação do IED 100.

10 O fasor sincronizado 111, derivado no tempo pré-determinado t_1 , pode ser, similarmente, ilustrado na FIG. 5 como uma magnitude de fasor referenciada $X_M (T_1)$ da seqüência de magnitude de fasor referenciada 111b denotada como $X_M (t_1, t_2, t_3, \dots)$, e um ângulo de fase de fasor referenciado $X_A (t_1)$ da seqüência de ângulo de fase de fasor referenciado 111c denotado como 15 $X_A (t_1, t_2, t_3, \dots)$.

Em uma modalidade, os ângulos de fase da seqüência de ângulo de fase de fasor referenciado 111c são ainda processados para referenciá-los a um fasor com fase e freqüência pré-determinadas. Subtraindo um ângulo de fase associado com fasor de referência de freqüência fixa tendo 20 uma freqüência de referência pré-selecionada (e. g., 60.0 Hz) de cada um dos ângulos de fase (e. g., para um sistema instantaneamente em 60.2 Hz) da seqüência de ângulo de fase de fasor referenciado 111c, os ângulos de fase resultantes são referenciados a um fasor com fase e freqüência pré-determinadas para formar uma seqüência de ângulo de fase de fasor referenciado ajustado 111 d. Em outras palavras, cada ângulo de fase de fasor referenciado pode ser ainda processado para remover uma freqüência fixa tal 25 que um ângulo de fase de fasor referenciado ajustado resultante é estimado com relação a um tempo associado t_1, t_2, t_3, \dots , referenciados ao padrão de tempo absoluto 111a e um fasor com fase e freqüência pré-determinadas.

No exemplo ilustrado da FIG. 5, a linha de fasor de referência de frequência fixa 265 é mostrada. Antes de referenciar a um fasor com fase e frequência pré-determinadas 265, um ângulo de fase de fasor referenciado é localizado na interseção da linha de ângulo de fase 262 e a linha bissetriz correspondendo ao valor de tempo valor t_1 , e é denotado como $X_A (t_1)_{\text{ADJ}}$ 111 c. Subseqüente para referenciar a um fasor com fase e frequência pré-determinadas, a frequência fixa 265 é subtraída do ângulo de fase de fasor referenciado, resultando em um ângulo de fase referenciado ajustado denotado como $X_A (T_1)$ 111c. A subtração é efetuada em módulo do intervalo de ângulo de fase do ângulo de fase de fasor referenciado 111c. Por exemplo, se o ângulo de fase de fasor referenciado 111 c está no intervalo de zero a 360 graus, então a subtração é computada em modulo de 360.

Se os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao padrão de tempo absoluto 111a, são escolhidos apropriadamente aos instantes de tempo quando o fasor de referência com fase e frequência pré-determinadas está em zero graus, então a conversão para o fasor com fase e frequência pré-determinadas é cumprido sem processamento adicional. Isto é devido ao fato de que a operação de subtração está sempre subtraindo um valor de zero e por conseguinte não necessita ser, explicitamente, computada.

FIG. 6A é um diagrama em bloco funcional de um bloco de ajuste de fasor exemplar 214, de acordo com uma modalidade da invenção. No bloco ajustado de fasor exemplar da FIG. 6A, cada fasor sincronizado resultante inclui, um tempo pré-determinado t_1, t_2, t_3, \dots referenciado ao padrão de tempo absoluto 111 a, uma magnitude de fasor referenciada da seqüência de magnitude de fasor referenciada 111b e um ângulo de fase de fasor referenciado ajustado da seqüência de ângulo de fase de fasor referenciado ajustado 111d. Embora ilustrado, usando um número of multiplicadores, somadores, e operadores como descrito abaixo, é contemplado que, o bloco de ajuste de fasor 214 pode ser implementado em um de qualquer número de

meios para fornecer interpolação da magnitude de fasor instantânea 154a e rotação do ângulo de fase de fasor instantâneo 154b, para formar a magnitude de fasor referenciada 111b e o ângulo de fase de fasor referenciado 111c do fasor sincronizado 111.

5 Referindo-se às FIGS. 5 e 6A, o bloco de ajuste de fasor 214 inclui um primeiro somador 302 configurado para subtrair a magnitude de fasor instantânea no valor de tempo de aquisição selecionado $X_M(T_a)$ 268 da próxima magnitude de fasor instantânea no valor de tempo de aquisição selecionado $X_M(T_a + dT)$ 284 para gerar a magnitude de fasor diferença 301, 10 onde $T_a + dT$ representa o tempo do próximo valor de tempo de aquisição seguindo o valor de tempo de aquisição selecionado T_a . Note que o valor de tempo de aquisição selecionado $X_M(T_a + dT)$ 284 está simplesmente disponível das séries de magnitudes de fasor instantâneas 154a e não implica em processamento não formal. Uma diferença de magnitude de fasor 15 diferença 301 representa uma diferença na magnitude entre duas magnitudes de fasor instantâneas seqüenciais. O bloco de ajuste de fasor 214 também inclui um segundo somador 308 configurado para subtrair o valor de tempo de aquisição selecionado T_a da série de valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots do tempo pré-determinado t_1 referenciado a um 20 padrão de tempo absoluto 111a de modo para gerar uma diferença de valor de tempo 310. O bloco de ajuste de fasor 214 ainda inclui um divisor 306 configurado para dividir a diferença de valor de tempo 310 de um valor de tempo de aquisição delta dT 274 para gerar um primeiro fator de proporcionalidade 307. A diferença de valor de tempo 310 representa a 25 diferença no tempo do valor de tempo de aquisição selecionado T_a 271 para o valor de tempo referenciado a um padrão de tempo absoluto t_1 , e o valor de tempo de aquisição delta dT 274 representa um tempo entre os instantes de amostragem da seqüência de sinal de controle 162 fornecido pelo controlador de amostra 160. Um primeiro multiplexador 304 é configurado para

multiplicar a magnitude de fasor diferença 301 pelo primeiro fator de proporcionalidade 307 para gerar um sinal de diferença de magnitude intermediário 305.

O bloco de ajuste de fasor 214 ainda inclui um terceiro somador 328 configurado para adicionar a magnitude de fasor instantânea no valor de tempo de aquisição selecionado $X_M(T_a)$ 268 ao sinal de diferença de magnitude intermediário 305 para formar uma magnitude de fasor referenciada não calibrada 311. Um primeiro operador 312 e um segundo operador 316 são também incluídos no bloco de ajuste de fasor 214. O primeiro operador 312 é configurado para multiplicar a frequência local 164 pela diferença de valor de tempo 310, seguido de conversão de unidades de unidade para unidades de ângulo de fase através da multiplicação com um valor constante representativo do fator de conversão, para formar um segundo fator de proporcionalidade 313. O segundo operador 316 é configurado para multiplicar a frequência fixa 324 do fasor com fase e frequência pré-determinadas pelo valor de tempo pré-determinado t_I referenciado a um padrão de tempo absoluto 111a, seguido, similarmente, pela unidade de conversão para gerar um terceiro fator de proporcionalidade 309. O segundo operador 316 usa o fato que valores de fase permanecem dentro de um intervalo fixo (e. g. de zero à 360 graus) para converter o valor de tempo pré-determinado t_I referenciado a um padrão de tempo absoluto 111a para um intervalo pequeno de valores antes da multiplicação. Por exemplo, se o fasor com fase e frequência pré-determinadas é escolhido tal que a fase é sempre igual a zero em cada exato múltiplo de um segundo, de acordo com o padrão de tempo absoluto, então o valor de tempo pré-determinado t_I referenciado a um padrão de tempo absoluto 111a pode ser convertido a um intervalo de zero a um segundo antes da multiplicação pela frequência fixa 324. Para converter o intervalo processo de aquisição este exemplo, simplesmente remove o resto da informação de tempo, de acordo com a representação do valor de tempo

pré-determinado t_I , referenciado a um padrão de tempo absoluto 111a, por exemplo, a informação de ano, dia, horas e minutos pode ser removida, junto com a subtração de um número interior de segundos do valor de tempo pré-determinado determinado t_I referenciado a um padrão de tempo absoluto 111a, tal que o intervalo resultante seja de zero a um segundo.

O bloco de ajuste de fasor 214 também inclui um terceiro e um quarto 314 e 318, onde o terceiro operador 314 é configurado para adicionar o ângulo de fase de fasor instantâneo ao valor de tempo de aquisição selecionado $X_A (T_a)$ 270 para o segundo fator de proporcionalidade 313, seguido por conversão de módulo para o intervalo de ângulo de fase desejado, para formar um fasor referenciado pré-alinhado 315. O quarto operador 318 é configurado para adicionar o fasor referenciado pré-alinhado 315 ao terceiro fator de proporcionalidade 309, seguido por conversão de módulo para o intervalo de ângulo de fase desejado, para formar um ângulo de fase de fasor referenciado não calibrado ajustado 319.

Distorção de magnitude de implementação pode ser aproximada e removida através uma Correção de Implementação de Magnitude 330 configurada para receber a frequência local 164 e remover qualquer distorção de implementação para formar um fator de correção de magnitude 321 usando um de um número de técnicas. Tal distorção de implementação pode ser introduzida através dos componentes do IED tal como o filtro analógico 140 distorcendo o sinal instantâneo analógico filtrado 142 com compressão de ganho como a função da frequência local. Isto é porque cada filtro tem uma resposta de magnitude e fase específica que varia como uma função do conteúdo de frequência conteúdo do sinal no qual ele atua. Não é o propósito da Correção de Implementação de Magnitude 330 corrigir erros de amostragem fora do nominal. Isto é porque a invenção amostra conforme uma função da variação de frequência do sinal local (e. g. sinal analógico de entrada 102) e por conseguinte não requer correções para

compensar amostragem em uma taxa diferente do que o sinal local, tal como taxas fixas ou taxas com base na referência de tempo absoluto. Uma técnica que pode ser empregado pela Correção de Implementação de Magnitude 330 inclui o uso de uma tabela de procura contendo os valores de compensação de 5 distorção como uma função da magnitude de fasor instantânea 154a. Ainda mais, a compensação pode ser incluída com a operação de interpolação através de ajustes adicionais no valor de tempo referenciado a um padrão de tempo absoluto de acordo com a quantidade de deslocamentos de tempo efetivos requeridos para compensar pelos deslocamentos de fase do, por 10 exemplo, filtro analógico 140.

Similarmente, distorção ou deslocamento do ângulo de fase pode ser aproximado e removido através da Correção de Implementação de Ângulo 332 configurada para receber a frequência local 164 e remover qualquer distorção de implementação para formar um fator de correção de 15 fase 317, usando um de um número de técnicas. Tal distorção de implementação pode ser causada por deslocamentos de fase introduzidos pelos componentes do IED, tal como o filtro analógico 140. Não é o propósito da Correção de Implementação de Ângulo 332 corrigir para erros de amostragem fora do nominal. Isto é porque a invenção amostra conforme uma 20 função da variação da frequência do sinal local (e. g. sinal analógico de entrada 102) e por conseguinte não requer correções para compensar amostragem em uma taxa diferente do que o sinal local, tal como taxas fixas ou taxas com base na referência de tempo absoluto. Uma técnica que pode ser empregada pela Correção de Implementação de Ângulo 332 inclui o uso de 25 uma constante pré-selecionada ou um parâmetro tal como uma tabela de procura contendo os valores de compensação de distorção como uma função da magnitude de fasor instantânea 154a.

Um segundo multiplicador do bloco de ajuste de fasor 214 é configurado para multiplicar a magnitude de fasor referenciada não calibrada

311 por um fator de correção de magnitude 321 para formar a magnitude de
 fasor referenciada $X_M(t_I)$ da seqüência de magnitude de fasor referenciada
 111 b. Similarmente, um quinto operador 322 do bloco de ajuste de fasor 214
 é configurado para adicionar o ângulo de fase de fasor referenciado não
 5 calibrado ajustado 319 ao fator de correção de fase 317 para formar o ângulo
 de fase de fasor referenciado ajustado $X_M(t_I)_{ADJ}$ da seqüência de ângulo de
 fase de fasor referenciado ajustado 111d. Nesta maneira, fasores
 sincronizados 111 são estimados em tempos pré-determinados referenciados
 ao padrão de tempo absoluto em um sistema elétrico e referenciados a um
 10 fasor com fase e freqüência pré-determinados.

Em uma modalidade alternativa, uma Estimativa de Fasor 200
 pode usar valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots , que
 corresponde a instantes de amostra existentes que precedem imediatamente
 um tempo pré-determinado associado t_1, t_2, t_3, \dots , referenciado a um padrão de
 15 tempo absoluto 111a em conjunto com o tempo dos próximos valores de
 tempo $T_a + dT, T_b + dT, T + dT_c, \dots$ (imediatamente subsequente ao tempo pré-
 determinado t_1, t_2, t_3, \dots referenciados a um padrão de tempo absoluto 111a)
 para interpolar o ângulo de fase de fasor instantâneo 154b para formar o
 ângulo de fase de fasor referenciado da seqüência de ângulo de fase de fasor
 20 referenciado 111 c, em uma maneira equivalente a interpolação mostrada na
 FIG. 6A para as magnitudes de fasor referenciado da seqüência de magnitude
 de fasor referenciado 111b. Considerando que, a rotação do ângulo de fase de
 fasor instantâneo 154b da modalidade acima toma vantagem do declive
 conhecido da mudança de fase como uma função da freqüência local 164, a
 25 interpolação da modalidade alternativa utiliza o ângulo de fase de fasor
 instantâneo 154b amostrado em ambos os lados de um tempo pré-
 determinado, por exemplo t_1 , para determinar o ângulo de fase de fasor
 referenciado da seqüência de ângulo de fase de fasor referenciado 111c (ver
 FIG. 5).

Na modalidade alternativa, a representação dos fasores como componentes reais e imaginários pode ser, similarmente, convertida dos valores de tempo de aquisição selecionados T_a , T_b , T_c ... para os tempos pré-determinados t_1 , t_2 , t_3 ... referenciados ao padrão de tempo absoluto 111a em
5 uma maneira equivalente a interpolação mostrada na FIG. 6A para cada magnitude de fasor referenciado da seqüência de magnitude de fasor referenciado 111 b. Neste caso, referência a um fasor com fase e freqüência pré-determinadas dos ângulos de fase é efetuada em uma maneira mostrada pelo segundo operador 316 e o quarto operador 318 da FIG. 6A se o fasor é
10 caracterizado como tendo uma magnitude e ângulo de fase. Para fasores caracterizados como tendo uma parte imaginária e real complexa, multiplicação complexa do fasor pelo fasor com fase e freqüência pré-determinadas é suficiente para converter um ângulo de fase de fasor referenciado da seqüência de ângulo de fase de fasor referenciado 111c para
15 um ângulo de fase de fasor referenciado ajustado da seqüência de ângulo de fase de fasor referenciado ajustado 111d.

FIG. 6B é um diagrama em bloco funcional de um outro de bloco de ajuste de fasor exemplar 214, de acordo com uma modalidade da invenção. No bloco ajustado de fasor exemplar da FIG. 6B, referência a um
20 fasor com fase e freqüência pré-determinadas não é efetuada tal que cada fasor sincronizado resultante inclui um tempo pré-determinado t_1 , t_2 , t_3 ...referenciado a um padrão de tempo absoluto 111a, uma magnitude de fasor referenciado da seqüência de magnitude de fasor referenciado 111 b e um ângulo de fase de fasor referenciado da seqüência de ângulo de fase de
25 fasor referenciado 111c. O bloco de fasor exemplar da FIG. 6B é configurado e operacional como descrito na FIG. 6A, exceto que ele exclui o segundo operador para multiplicar a freqüência fixa pelo valor de tempo referenciado ao padrão de tempo absoluto. Como um resultado, a seqüência de ângulo de fase de fasor referenciado 111c é gerada mais propriamente do que a

seqüência de ângulo de fase de fasor referenciado ajustado 111d.

FIGURA 7 é um diagrama em bloco funcional de um outro IED 400 que pode ser usado em conjunto com uma ou mais dispositivos remotos, de acordo com uma modalidade da invenção. Neste caso, o dispositivo remoto (não ilustrado separadamente) converte seu sinal analógico de entrada 102 em um formato digital adequado para transmissão ao IED 400. Um sinal analógico de entrada digitalizado 402 é, por conseguinte, recebido pelo IED 400.

Referindo-se à FIG. 7, mais propriamente do que o filtro analógico 140 e o ADC 144 do IED 100, o IED 400 inclui um decodificador de canal 404 configurado para decodificar o sinal de entrada analógico digitalizado 402 recebido de um outro IED, e a bloco de re-amostragem 406. O sinal de entrada analógico digitalizado 402, pode ser recebido através de uma de qualquer número de meios incluindo com fio e sem fio. O sinal de entrada analógico digitalizado 402 pode ser codificado usando métodos bem conhecidos para assegurar segurança de transmissão, reduzir efeito não desejáveis, reduzir interferência de sinal de múltiplos caminhos e erros repentinos, e o similar, e pode ser decodificado usando um de qualquer número de formatos adequados bem conhecidos, dependendo na implementação do IED e / ou esquema de codificação.

Quando recebidos pelo decodificador de canal 404, o sinal analógico de entrada digitalizado 402 é decodificado para formar um sinal instantâneo decodificado 405. O sinal instantâneo decodificado 405 inclui a amplitude instantânea do sinal de entrada analógico remoto assim como informação considerando um valor de tempo de aquisição de dados remotos. O valor de tempo de aquisição de dados remotos indica um instante em que o sinal de sistema de potência foi amostrado pelo dispositivo remoto para adquirir seu sinal de entrada analógico, onde o instante de amostragem é referenciado a um padrão de tempo absoluto (e. g., UTC). O sinal instantâneo

5 decodificado 405 pode ainda incluir dados adicionais tal como uma frequência do sistema de potência medida pelo dispositivo remoto (frequência remota), embora tal informação de frequência possa ser derivada pelo IED 400 da amplitude instantânea do sinal instantâneo decodificado 405 e do tempo estampado da aquisição dos dados remotos, usando métodos bem conhecidos.

10 O bloco de re-amostragem 406 é configurado para gerar amostras de sinal representativas do sinal analógico de entrada 102 recebido pelo dispositivo remoto. Assim sendo, quando da recepção pelo bloco de re-amostragem 406, o sinal instantâneo decodificado 405 é ajustado do intervalo de amostragem remoto para um intervalo que é representativo da frequência remota. Como um resultado, o sinal instantâneo analógico amostrado 146 (representativo do sinal analógico de entrada 102 recebido pelo dispositivo remoto) é fornecido ao filtro digital 148. Os componentes remanescentes (e. g., controlador de amostra 160) da FIG. 7 são substancialmente configurados e operáveis como descrito em conexão com as FIGS. 3-6 para fornecer
15 indicação de fasores sincronizados 111 do sistema de potência 10 referenciados aos instantes de tempo absoluto.

20 FIGURA 8 é um diagrama em bloco funcional de ainda um outro IED 500, de acordo com uma modalidade da invenção. Neste caso, o IED 500 converte o sinal analógico de entrada 102 para fasores sincronizados 111 antes de efetuar a apropriada função de proteção, automação, controle, medição através de uma função do IED 156 para determinar o estado do sistema de potência 10. Em resumo, mais propriamente do que fornecer as
25 séries de fasores instantâneos 154 proveniente do calculador de magnitude e ângulo de fase, junto com fasores sincronizados 111 proveniente da estimativa de fasor 200, para a função do IED 156 como mostrado na FIG. 3, o IED 500 inclui uma estimativa de fasor 502 acoplada a função do IED 156 tal que os fasores sincronizados 111 são primeiro calculados e então passados

adiante para uso pela função do IED 156.

Como o IED da FIG. 3, o IED 500 inclui o filtro analógico 140, o ADC 144, o filtro digital 148, o controlador de amostra 160 e o controlador de tempo 166, operando como descrito em conexão com as FIGS. 3-6. Contudo, diferentemente do IED da FIG. 3, a estimativa de fasor 502 do IED 500 inclui a funcionalidade do calculador de fase 152 (sem a funcionalidade de deslocamento de fase de 90 graus), e utiliza um deslocamento de 90 graus separado em conjunto com uma interpolação para ajustar o ângulo de fase do sinal filtrado 150 e forma a seqüência de magnitude de fasor referenciado 111b e a seqüência de ângulo de fase de fasor referenciado 111c e / ou a seqüência de ângulo de fase de fasor referenciado ajustado 111d dos fasores sincronizados 111..

FIG. 9 é um diagrama em bloco funcional de uma estimativa de fasor 502 do IED 500, de acordo com uma modalidade da invenção. A estimativa de fasor 502 inclui um bloco de deslocamento de 90 graus 504 tendo uma entrada para receber o sinal filtrado 150. O sinal filtrado 150 é representativo do sinal analógico de entrada 102 e é gerado em resposta aos instantes de amostragem da seqüência de sinal de controle 162. O sinal filtrado 150 pode, por conseguinte, ser denotado como $A(T_1, T_2, T_3)$ onde cada um de T_1, T_2, T_3, \dots é um valor de tempo de aquisição da correspondente amostra do sinal filtrado 150, e onde A é uma amplitude instantânea.

Quando da recepção do sinal filtrado 150, o bloco de deslocamento de 90 graus 504 opera to deslocamento do sinal filtrado 150 de 90 graus para formar um sinal filtrado deslocado 503. O deslocamento de 90 graus pode ser cumprido retardando cada um das amostras formando o sinal filtrado 150 de $\frac{1}{4}$ do ciclo, de acordo com a freqüência local 164. Em uma modalidade, as amostras do sinal filtrado são tomadas em um múltiplo inteiro de dezesseis vezes a freqüência local 164. O sinal filtrado deslocado 503 pode ser denotado como $A(T_1 - kdT, T_2 - kdT, T_3 - kdT, \dots)$ onde cada uma das

amostras do sinal filtrado 150 é retardada de kdT , onde k é igual a um valor inteiro igual a $\frac{1}{4}$ do número total de amostras do sinal filtrado 150 incluído em um único período de forma de onda analógica T , neste caso $k = 4$, e onde dT é igual a um período de tempo entre cada amostra do sinal filtrado 150.

5 A estimativa de fasor 502 também inclui um bloco de interpolação 506 tendo uma primeira entrada para receber o sinal filtrado 150, tendo uma segunda entrada para receber o sinal filtrado deslocado 503, tendo uma terceira entrada para receber os valores de tempo de aquisição T_1, T_2, T_3, \dots da seqüência de valor de tempo de aquisição 170, e tendo uma quarta
10 entrada para receber seqüência de pares de valor de tempo 513, que inclui os tempos pré-determinados t_1, t_2, t_3, \dots referenciados ao tempo absoluto standard 111a junto com os valores de tempo de aquisição selecionados T_a, T_b, T_c, \dots . O bloco de interpolação 506 é configurado para ajustar o tempo de cada uma das amostras do sinal filtrado 150 e do sinal filtrado deslocado 503 de um valor de
15 tempo de aquisição tal como $T_a = T_4$ para um valor de tempo referenciado ao padrão de tempo absoluto tal como o valor de tempo pré-determinado valor t_1 ocorrendo entre dois dos valores de tempo de aquisição tal como T_4 e T_5 .

 Por exemplo, FIG. 10 é um diagrama em bloco funcional de um exemplo do bloco de interpolação 506 da estimativa de fasor 502, de
20 acordo com uma modalidade da invenção. Embora ilustrado usando um número de multiplicadores, somadores e operadores como descrito abaixo, é contemplado que o bloco de interpolação 502 pode ser implementado em uma de qualquer número de maneiras para fornecer ajuste do intervalo de amostragem remoto para o intervalo que é representativo da freqüência
25 remota.

 Referindo-se à FIG. 10, o bloco de interpolação 506 inclui o primeiro somador 302 configurado para subtrair uma primeira amostra 507 do sinal filtrado 150 tomada em um valor de tempo de aquisição selecionado tal como $T_a = T_4$ de uma correspondente próxima amostra 509 do sinal filtrado

150, tomada em um valor de tempo de aquisição tal como T_5 para gerar uma diferença de amplitude de amostra 508. A diferença de amplitude de amostra 508 representa uma diferença na amplitude entre duas magnitudes de amostras instantâneas seqüenciais do sinal filtrado 150. O bloco de interpolação 506 também inclui o segundo somador 308 configurado para subtrair um valor de tempo de aquisição selecionado da seqüência de valor de tempo de aquisição selecionado 170, for exemplo, T_a de um tempo pré-determinado referenciado a um padrão de tempo absoluto 111a, por exemplo t_I , para gerar a diferença de valor de tempo 310.

10 Ainda, o divisor 306 da FIG. 10 é configurado para dividir a diferença de valor de tempo 310 pelo valor de tempo de aquisição delta dT 274 para gerar o primeiro fator de proporcionalidade 307 (ver, FIGS. 5 e 6). No exemplo ilustrado, a diferença de valor de tempo 310 representa a diferença no tempo entre o valor de tempo de aquisição selecionado T_a para o tempo pré-determinado t_I , referenciado ao padrão de tempo absoluto 111a, e o valor de tempo de aquisição delta dT 274 representa um tempo entre os instantes de amostragem da seqüência de sinal de controle 162. O primeiro multiplicador 304 é configurado para multiplicar a diferença de amplitude de amostra 508 pelo primeiro fator de proporcionalidade 307 para gerar um sinal de diferença de amplitude intermediário 512.

20 O bloco de interpolação 506 ainda inclui o terceiro somador 328 configurado para adicionar a primeira amostra 507 do sinal filtrado 150 para o sinal de diferença de amplitude intermediário 512 para formar uma amplitude de amostra referenciada não calibrada $A(t_I)$ 514. Embora não ilustrado separadamente, uma amplitude de amostra referenciada não calibrada deslocada $A(t_I - kdT)$ 516 é equivalentemente formada através do bloco de interpolação 506. A implementação de $-kdT$ pode ser simplesmente selecionando um valor que é k amostras, anterior ao presente valor.

Referindo-se de novo à FIG. 9, cada uma das amplitudes de

amostra referenciada não calibrada 514, por exemplo $A(t_1)$, e cada uma das amplitudes de amostra referenciada não calibrada deslocada 516, por exemplo $A(t_1 - kdT)$, são recebidas por um calculador de fasor 153. O calculador de fasor 153 é configurado para calcular uma série de magnitudes de fasor referenciados não calibradas 518 das amplitudes de amostra referenciada não calibrada 514 e das amplitudes de amostra referenciada não calibrada deslocada 516. Similarmente, o calculador de fasor 153 é configurado para calcular uma correspondente série de ângulos de fase de fasor referenciados pré-alinhados 520 das amplitudes de amostra referenciada não calibrada 514 e das amplitudes de amostra referenciada não calibrada deslocada 516. Conseqüentemente, cada magnitude de fasor referenciados não calibrada 518 tem um correspondente ângulo de fase de fasor referenciado pré-alinhado 520. Os detalhes de cálculo da representação da magnitude e ângulo de fasor a partir da representação real e imaginária são bem conhecidos, e ainda mais pode incluir o bem conhecido cálculo de quantidades de seqüência tal como seqüência positiva, seqüência negativa, e seqüência de zero. Na Figura 9, o componente real é representado pela amplitude de amostra referenciada não calibrada 514 e o componente imaginário é representado pelas amplitudes de amostra referenciada não calibrada deslocada 516.

A estimativa de fasor 502 também inclui um bloco de correção 522 configurado para remover artefatos e distorção de implementação das magnitudes de fasor referenciados não calibrada 518 e dos ângulos de fase de fasor referenciado pré-alinhado 520 para formar correspondentes magnitudes de fasor referenciados da seqüência de magnitude de fasor referenciado 111b e ângulos de fase de fasor referenciados da seqüência de ângulos de fase de fasor referenciados 111c, e / ou para formar correspondente magnitudes de fasor referenciados ajustadas da seqüência de magnitude de fasor referenciado 111b e correspondentes ângulos de fase de fasor referenciados ajustados da seqüência de ângulos de fase de fasor referenciados ajustados 111d.

FIG. 11 é um diagrama em bloco funcional de um bloco de correção exemplar 522, de acordo com uma modalidade da invenção. No bloco de correção exemplar 522 da FIG. 11, referência a um fasor com fase e frequência pré-determinadas é efetuada tal que cada fasor referenciado resultante inclui uma magnitude de fasor referenciada da seqüência de magnitude de fasor referenciado 111b e um ângulo de fase de fasor referenciado ajustado da seqüência de ângulo de fase de fasor referenciado ajustado 111 d, em um tempo pré-determinado t_1, t_2, t_3, \dots referenciados a um padrão de tempo absoluto 111a. Contudo, é contemplado, que como o bloco de ajuste de fasor da FIG. 6A, referência a um fasor com fase e frequência pré-determinadas não é necessariamente efetuada no bloco de correção exemplar 522 da FIG. 11 tal que cada fasor referenciado resultante inclui uma magnitude de fasor referenciada da seqüência de magnitude de fasor referenciado 111b e um ângulo de fase de fasor referenciado da seqüência de ângulo de fase de fasor referenciado 111c em um tempo pré-determinado t_1, t_2, t_3, \dots referenciado a um padrão de tempo absoluto 111a.

Como ilustrado, o bloco de correção 522 inclui uma primeira entrada para receber a magnitude de fasor referenciados não calibrada 518, uma segunda entrada para receber a frequência local 164, uma terceira entrada para receber a seqüência de valor de tempo pré-determinado 111a, e uma quarta entrada para receber ângulo de fase de fasor referenciado pré-alinhado 520. O bloco de correção 522 também inclui o segundo operador 316 configurado para multiplicar a frequência de referência 324 do fasor de referência de frequência fixa por um valor de tempo da seqüência de valor de tempo pré-determinado 111a, por exemplo, o valor de tempo t_1 , seguido, similarmente, pela unidade de conversão, para gerar o terceiro fator de proporcionalidade 309. O bloco de correção 522 ainda inclui o quarto operador 318 configurado para adicionar o ângulo de fase de fasor referenciado pré-alinhado 520 para o terceiro fator de proporcionalidade 309,

seguido de conversão de módulo modulo para o intervalo de ângulo de fase desejado para formar um ângulo de fase de fasor referenciado não calibrado 526.

5 Distorção de magnitude de implementação pode ser aproximada e removida através da Correção de Implementação de Magnitude 330 configurada para receber a freqüência local 164 e remover qualquer distorção de implementação para formar um fator de correção de magnitude 321 usando um de um número de técnicas como descrito em conexão com as FIGS. 6A e B. Similarmente, distorção ou deslocamento de ângulo de fase de
10 implementação pode ser aproximada e removida através da Correção de Implementação de Ângulo 332, configurada para receber a freqüência local 164 e remover qualquer distorção de implementação para formar o fator de correção de ângulo 317 usando um de um número de técnicas como descrito em conexão com as FIGS. 6A e B. Não é o propósito da Correção de
15 Implementação de Magnitude 330 ou Correção de Implementação de Ângulo 332 corrigir para erros de amostragem fora do nominal. Isto é porque a invenção amostra conforme uma função da variação da freqüência do sinal local (e. g. sinal analógico de entrada 102) e por conseguinte, não requer correções para compensar amostragem em uma taxa diferente do que o sinal
20 local, tal como taxas fixas ou taxas com base na referência de tempo absoluto.

O segundo multiplicador 320 do bloco de correção 522 é configurado para multiplicar a magnitudes de fasor referenciados não calibrada 518 com um fator de correção de magnitude 321 para formar as magnitudes de fasor referenciadas da seqüência de magnitude de fasor referenciado 111b. Similarmente, o quinto operador 322 do bloco de correção
25 522 é configurado para adicionar o ângulo de fase de fasor referenciado não calibrado 526 ao fator de correção de ângulo 317 para formar os ângulos de fase de fasor referenciado da seqüência de ângulo de fase de fasor referenciado 111d. Nesta maneira, fasores referenciados são realmente

estimados em valores de tempo referenciados a um padrão de tempo absoluto em um sistema elétrico. A magnitude de fasor referenciados não calibrada 518 e o ângulo de fase de fasor referenciado pré-alinhado 520 podem ser representativos de valores em tempo somente ligeiramente diferentes do que o tempo pré-determinado t_1, t_2, t_3, \dots referenciado a um padrão de tempo absoluto 111a e esta diferença é corrigida pelo fator de correção de magnitude 321 e pelo fator de correção de fase 317. Em alguns casos a magnitude de fasor referenciados não calibrada 518 pode ser corrigida por um estágio de interpolação estágio no lugar do segundo multiplicador 320.

10 O presente método pode ser implementado como um processo de computador, um sistema de computação ou como um artigo de fabricação tal como um produto de programa de computador ou mídia legível de computador. O produto de programa de computador pode ser uma mídia de armazenamento de computador legível através de um sistema de computação e codificando um programa de computador de instruções para executar um processo de computador. O produto de programa de computador também pode ser um sinal propagado em um portador legível através de um sistema de computação e codificando um programa de computador de instruções para executar um processo de computador.

20 Figura 12 é um diagrama em bloco funcional de ainda um outro IED 600 que pode ser usado em conjunto com um ou mais dispositivos remotos, de acordo com uma modalidade da invenção. Neste caso, o dispositivo remoto (não ilustrado separadamente) converte seu sinal analógico de entrada 102 em um formato digital adequado para transmissão para o IED 25 600. Um sinal de entrada analógico digitalizado 602 é por conseguinte recebido pelo IED 600.

Mais propriamente do que o filtro analógico 140 e o ADC 144 do IED 100, o IED 400 inclui bloco de decodificação de canal 604 configurado para decodificar o sinal analógico de entrada digitalizado 602

recebido de um IED remoto, e um bloco de re-amostragem 406. O sinal de entrada analógico digitalizado 602 pode ser recebido através de um de qualquer número de meios incluindo com fio e sem fio. O sinal de entrada analógico digitalizado 602 pode ser codificado usando métodos bem conhecidos para assegurar segurança de transmissão, reduzir efeitos de ruído indesejáveis, reduzir interferência de sinal de múltiplos caminhos e erros repentinos, e o similar, e pode ser decodificado usando um de qualquer número de formatos adequados bem conhecidos, dependendo da implementação do IED e / ou do esquema de codificação.

10 Quando recebidos pelo bloco de decodificação de canal 604, o sinal de entrada analógico digitalizado 602 é decodificado para formar um sinal instantâneo decodificado 405. O sinal instantâneo decodificado 405 inclui a amplitude instantânea do sinal de entrada analógico remoto assim como informação considerando um valor de tempo de aquisição de dados remotos. O valor de tempo de aquisição de dados remotos indica um instante no qual o sinal de sistema de potência foi amostrado pelo dispositivo remoto para adquirir seu sinal de entrada analógico, onde o instante de amostragem é referenciado a um padrão de tempo absoluto (e. g., UTC).. O sinal instantâneo decodificado 405 pode ainda incluir dados adicionais tal como uma

15 frequência do sistema de potência medida pelo dispositivo remoto (frequência remota), embora tal informação de frequência possa ser derivada pelo IED 400 da amplitude instantânea do sinal instantâneo decodificado 405 e do tempo estampado de aquisição dos dados remotos, usando métodos bem conhecidos.

25 O bloco de re-amostragem 606 é configurado para gerar amostras de sinal representativas do sinal analógico de entrada 602 recebido pelo dispositivo remoto. Assim sendo, quando da recepção pelo bloco de re-amostragem 606, o sinal instantâneo decodificado 405 é ajustado do intervalo de amostragem remoto para um intervalo que é representativo da frequência

remota. Como um resultado, o sinal instantâneo analógico amostrado 146 (representativo do sinal analógico de entrada 602 recebido pelo dispositivo remoto) é fornecido ao filtro digital 148. Os componentes remanescentes (e. g., controlador de amostra 160) da FIG. 12 são substancialmente configurados e operáveis como descrito em conexão com a FIGS. 8 para fornecer indicação de fasores sincronizados 111 do sistema de potência 10 referenciados aos instantes de tempo absoluto

Em uma modalidade, as operações lógicas do presente método são implementadas (1) como atos ou módulos de programa implementados em computador rodando em um sistema de computação e / ou (2) como módulos de circuitos ou circuitos lógicos de máquina interconectados dentro do sistema de computação. A implementação é uma questão de escolha dependendo dos requisitos de desempenho do sistema de computação implementando a invenção. Conseqüentemente, as operações lógicas realizando as modalidades da presente invenção descrita aqui são referidas como de forma diversa como operações, dispositivos estruturais, atos ou módulos, Será reconhecido por aquele com habilidade na arte que essas operações, dispositivos estruturais, atos ou módulos podem ser implementados em software, em firmware, em lógica digital de propósito especial, e qualquer combinação deles sem desviar do espírito e escopo da presente invenção como recitado dentro das reivindicações aqui anexadas.

Enquanto esta invenção tem sido descrito com referência a certos aspectos ilustrativos, será entendido que esta descrição não deve ser interpretado em um sentido limitante. Mais propriamente, várias mudanças e modificações podem ser feitas às modalidades ilustrativas sem fugir do espírito verdadeiro, das características centrais e do escopo da invenção, incluindo aquelas combinações de características que são aqui individualmente divulgadas ou reivindicadas. Ainda mais, será apreciado que quaisquer tais mudanças e modificações será reconhecida por aqueles com

habilidade na arte como um equivalente a um ou mais elementos das seguintes reivindicações, e deverá ser coberta por tais reivindicações dentro dos limites permitidos por lei.

REIVINDICAÇÕES

1. Aparelho para estimar uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência, o aparelho caracterizado
5 pelo fato de compreender:

- um controlador de amostra configurado para determinar uma frequência de um sinal de sistema de potência adquirido em uma localização do sistema elétrico de potência;

10 - um meio de amostragem configurado para amostrar o sinal de sistema de potência em um taxa de intervalo de amostragem com base em uma frequência do sinal de sistema de potência para formar uma pluralidade de amostras de sinal;

15 - um controlador de tempo configurado para gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma correspondente pluralidade de tempos de amostra referenciados ao padrão de tempo absoluto, cada uma da pluralidade de valores de tempo de aquisição associada com uma magnitude de fasor e um ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal; e

20 - um estimador de fasor configurado para ajustar a magnitude de fasor e o ângulo de fase de fasor para cada uma da pluralidade de amostras de sinal com base em uma diferença de tempo entre um correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados
25 referenciados ao padrão de tempo absoluto para formar a pluralidade de fasores sincronizados.

2. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que cada uma da pluralidade de fasores sincronizados compreende uma correspondente pluralidade de magnitudes de fasor

referenciados e ângulos de fase de fasor referenciados.

3. Aparelho de acordo com a reivindicação 2, caracterizado pelo fato de que o estimador de fasor é ainda configurado to:

- 5 - interpolar cada uma da pluralidade de magnitudes de fasor para formar cada uma da pluralidade de magnitudes de fasor referenciados; e
- girar cada uma da pluralidade de ângulos de fase de fasor para formar cada uma da pluralidade de ângulos de fase de fasor referenciados.

10 4. Aparelho de acordo com a reivindicação 2, ainda caracterizado pelo fato de compreender um filtro digital para gerar a pluralidade de sinais filtrados, em que o estimador de fasor é ainda configurado para deslocar a fase de cada uma da pluralidade de sinais filtrados de 90 graus e interpolar antes de calcular magnitudes de fasor de referência e ângulos de fase de fasor referenciados.

15 5. Aparelho de acordo com a reivindicação 2, ainda caracterizado pelo fato de compreender um calculador de fasor configurado para calcular uma magnitude de fasor referenciado não calibrado e um ângulo de fase de fasor referenciado pré-alinhado de cada uma da pluralidade de amostras de sinal em uma pluralidade de valores de tempo de aquisição antes
20 de ajustar a magnitude de fasor e o ângulo de fase de fasor para a correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados.

25 6. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que a diferença de tempo compreende a diferença no tempo entre uma ocorrência de valor de tempo de aquisição selecionado precedente da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto.

7. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que a diferença de tempo compreende uma diferença no tempo

entre uma ocorrência de um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto e um próximo valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição.

5 8. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que os tempos pré-determinados são sincronizados através do sistema elétrico de potência.

10 9. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que os tempos pré-determinados são determinados locais ao aparelho.

10 10. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que o estimador de fasor é ainda configurado para alinhar fase de cada um da pluralidade de fasores sincronizados para um fasor de referência com a fase e frequência pré-determinadas.

15 11. Aparelho de acordo com a reivindicação 10, caracterizado pelo fato de que a frequência pré-determinada compreende 60 Hz.

15 12. Aparelho de acordo com a reivindicação 10, caracterizado pelo fato de que a frequência pré-determinada compreende 50 Hz.

20 13. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que o sinal de sistema de potência compreende uma pluralidade de sinais de sistema de potência.

25 14. Aparelho de acordo com a reivindicação 1, ainda caracterizado pelo fato de compreender um filtro analógico configurado para filtrar o sinal de sistema de potência antes da recepção pelos meios de amostragem.

25 15. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que o padrão de tempo absoluto é baseado em um sinal de sistema de posicionamento global comunicado através do protocolo de codificação no tempo de IRIG.

16. Aparelho de acordo com a reivindicação 1, ainda caracterizado pelo fato de compreender um filtro digital configurado para filtrar digitalmente cada uma da pluralidade de amostras de sinal.

5 17. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que a taxa de intervalo de amostragem é um múltiplo inteiro da frequência do sinal de sistema de potência.

10 18. Aparelho de acordo com a reivindicação 1, ainda caracterizado pelo fato de compreender utilizar um ou mais da pluralidade de fasores sincronizados para efetuar uma função de sistema de potência função selecionada do grupo consistindo de: proteção; automação; medição; controle; e combinações deles.

15 19. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que o controlador de amostra é ainda configurado para gerar um sinal de frequência de amostra com base em uma taxa de intervalo de amostragem, o sinal de frequência de amostra alinhado com a pluralidade de valores de tempo de aquisição é utilizado para formar a pluralidade de fasores sincronizados.

20 20. Aparelho de acordo com a reivindicação 2, caracterizado pelo fato de que o estimador de fasor é ainda configurado para:

- remover distorção de magnitude de implementação do sinal de frequência de amostra antes de formar cada um da pluralidade de fasores sincronizados; e

25 - remover distorção de ângulo de fase de implementação do sinal de frequência de amostra antes para formar cada um da pluralidade de fasores sincronizados.

21. Aparelho de acordo com a reivindicação 1, caracterizado pelo fato de que a localização do sinal de sistema de potência é local e o sinal de sistema de potência compreende um sinal analógico de entrada local.

22. Aparelho de acordo com a reivindicação 1, caracterizado

pelo fato de que a localização do sinal de sistema de potência é remota e o sinal de sistema de potência compreende um sinal analógico de entrada remoto digitalizado.

23. Aparelho de acordo com a reivindicação 1, caracterizado
5 pelo fato de que cada um da pluralidade de fasores sincronizados compreende uma correspondente pluralidade de quantidades de seqüência de fasor referenciado.

24. Método para estimar uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de
10 tempo absoluto em um sistema elétrico de potência, o método caracterizado pelo fato de compreender:

- determinar uma freqüência de um sinal de sistema de potência;
- amostrar o sinal de sistema de potência em uma taxa de
15 intervalo de amostragem com base na freqüência do sinal de sistema de potência para formar uma pluralidade de amostras de sinal;
- gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma correspondente pluralidade de tempos de amostra referenciados ao
20 padrão de tempo absoluto, cada uma da pluralidade de valores de tempo de aquisição associada com uma magnitude de fasor e um ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal; e
- para cada uma da pluralidade de amostras de sinal, ajustar a magnitude de fasor e o ângulo de fase de fasor com base na diferença de
25 tempo entre um correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto para formar a pluralidade de fasores sincronizados.

25. Método de acordo com a reivindicação 24, caracterizado

pelo fato de que cada uma da pluralidade de fasores sincronizados compreende uma correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados.

26. Método de acordo com a reivindicação 25, caracterizado pelo fato de que cada uma da pluralidade de magnitudes de fasor é interpolada para formar cada uma da pluralidade de magnitudes de fasor referenciados.

27. Método de acordo com a reivindicação 25, ainda caracterizado pelo fato de compreender os estágios de: filtrar para gerar a pluralidade de sinais filtrados; deslocar a fase em cada um da pluralidade de sinais filtrados de 90 graus; interpolar; e calcular magnitudes de fasor de referência e ângulos de fasor referenciados.

28. Método de acordo com a reivindicação 25, ainda caracterizado pelo fato de compreender o estágio de calcular uma magnitude de fasor referenciada não calibrada e um ângulo de fase de fasor pré-alinhado de cada uma da pluralidade de amostras de sinal em uma pluralidade de valores de tempo de aquisição antes de ajustar a magnitude de fasor e o ângulo de fase de fasor para a correspondente pluralidade de magnitudes de fasor referenciadas e ângulos de fase de fasor referenciados.

29. Método de acordo com a reivindicação 25, caracterizado pelo fato de que cada um da pluralidade de ângulos de fase de fasor é girado para formar cada um da pluralidade de ângulos de fase de fasor referenciados.

30. Método de acordo com a reivindicação 25, ainda caracterizado pelo fato de compreender calcular a magnitude de fasor e ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal em uma pluralidade de valores de tempo de aquisição antes de ajustar a magnitude de fasor e o ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal para a correspondente pluralidade de magnitudes de fasor referenciadas e ângulos de fase de fasor referenciados.

31. Método de acordo com a reivindicação 24, caracterizado

pelo fato de que a diferença de tempo compreende uma diferença no tempo entre uma ocorrência de um valor de tempo de aquisição precedente selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto.

5

32. Método de acordo com a reivindicação 24, caracterizado pelo fato de que a diferença de tempo compreende uma diferença no tempo entre uma ocorrência de um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto e um próximo valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição.

10

33. Método de acordo com a reivindicação 24, caracterizado pelo fato de que os tempos pré-determinados são sincronizados através do sistema elétrico de potência.

15

34. Método de acordo com a reivindicação 21, caracterizado pelo fato de que os tempos pré-determinados são determinados em uma localização no sistema elétrico de potência local para o estágio de determinar uma frequência do sistema de potência ser efetuado.

20

35. Método de acordo com a reivindicação 24, caracterizado pelo fato de que cada um da pluralidade de fasores sincronizados é ainda alinhado em fase a um fasor de referência com fase e frequência pré-determinadas.

36. Método de acordo com a reivindicação 35, caracterizado pelo fato de que a frequência pré-determinada compreende 60 Hz.

25

37. Método de acordo com a reivindicação 24, caracterizado pelo fato de que a frequência pré-determinada compreende 50 Hz.

38. Método de acordo com a reivindicação 24, caracterizado pelo fato de que o sinal de sistema de potência compreende uma pluralidade de sinais do sistema de potência.

39. Método de acordo com a reivindicação 24, caracterizado pelo fato de que o sinal de sistema de potência é analógico, filtrado antes do estágio de amostragem.

5 40. Método de acordo com a reivindicação 24, caracterizado pelo fato de que o padrão de tempo absoluto é baseado em um sinal de sistema de posicionamento global comunicado através de um protocolo de codificação no tempo de IRIG.

10 41. Método de acordo com a reivindicação 24, caracterizado pelo fato de que cada uma da pluralidade de amostras de sinal é digitalmente filtrada.

42. Método de acordo com a reivindicação 24, caracterizado pelo fato de que a taxa de intervalo de amostragem é um múltiplo inteiro da frequência do sinal de sistema de potência.

15 43. Método de acordo com a reivindicação 24, ainda caracterizado pelo fato de compreender utilizar um ou mais da pluralidade de fasores sincronizados para efetuar uma função de sistema de potência selecionada do grupo consistindo de: proteção, automação, medição, controle, e combinações deles.

20 44. Método de acordo com a reivindicação 24, ainda caracterizado pelo fato de compreender gerar um sinal de frequência de amostra com base em uma taxa de intervalo de amostragem, o sinal de frequência de amostra alinhado com a pluralidade de valores de tempo de aquisição e utilizado para formar a pluralidade de fasores sincronizados.

25 45. Método de acordo com a reivindicação 24, ainda caracterizado pelo fato de compreender remover distorção de magnitude de implementação do sinal de frequência de amostra antes de formar cada um da pluralidade de fasores sincronizados.

46. Método de acordo com a reivindicação 45, ainda caracterizado pelo fato de compreender remover distorção de ângulo de fase

de implementação do sinal de freqüência de amostra antes de formar cada um da pluralidade de fasores sincronizados.

5 47. Método de acordo com a reivindicação 24, caracterizado pelo fato de que o sinal de sistema de potência compreende um sinal analógico de entrada local.

48. Método de acordo com a reivindicação 24, caracterizado pelo fato de que o sinal de sistema de potência compreende um sinal analógico de entrada remoto digitalizado.

10 49. Método de acordo com a reivindicação 24, caracterizado pelo fato de que cada um da pluralidade de fasores sincronizados compreende uma correspondente pluralidade de quantidades de seqüência de fasor referenciado.

15 50. Método para estimar uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência, o método caracterizado pelo fato de compreender:

20 - adquirir um sinal de sistema de potência;
- determinar uma freqüência do sinal de sistema de potência;
- amostrar o sinal de sistema de potência em uma taxa de intervalo de amostragem com base em uma freqüência do sinal de sistema de potência para formar uma pluralidade de amostras de sinal;

25 - gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma da pluralidade de amostras de sinal em uma correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto, cada uma da pluralidade de valores de tempo de aquisição associada com uma magnitude de fasor e um ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal; e

- para cada uma da pluralidade de amostras de sinal, interpolar a magnitude de fasor e girar o ângulo de fase de fasor para formar uma

correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados de uma pluralidade de fasores sincronizados com base na diferença de tempo entre um correspondente valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto.

51. Método de acordo com a reivindicação 50, ainda caracterizado pelo fato de compreender calcular uma magnitude de fasor e ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal em uma pluralidade de valores de tempo de aquisição antes de ajustar a magnitude de fasor e o ângulo de fase de fasor de cada uma da pluralidade de amostras de sinal para a correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados.

52. Método de acordo com a reivindicação 50, caracterizado pelo fato de que a rotação do ângulo de fase de fasor compreende uma rotação de 90 graus.

53. Método de acordo com a reivindicação 50, ainda caracterizado pelo fato de compreender o estágio de calcular uma magnitude de fasor referenciado não calibrada e um ângulo de fase de fasor pré-alinhado de cada uma da pluralidade de amostras de sinal em uma pluralidade de valores de tempo de aquisição antes de ajustar uma magnitude de fasor e um ângulo de fase de fasor para a correspondente pluralidade de magnitudes de fasor referenciados e ângulos de fase de fasor referenciados.

54. Método de acordo com a reivindicação 50, caracterizado pelo fato de que a diferença de tempo compreende uma diferença no tempo entre uma ocorrência de um valor de tempo de aquisição precedente selecionado da pluralidade de valores de tempo de aquisição e um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto.

55. Método de acordo com a reivindicação 50, caracterizado pelo fato de que a diferença de tempo compreende uma diferença no tempo entre uma ocorrência de um tempo pré-determinado dos tempos pré-determinados referenciados ao padrão de tempo absoluto e um próximo valor de tempo de aquisição selecionado da pluralidade de valores de tempo de aquisição.

56. Método de acordo com a reivindicação 50, caracterizado pelo fato de que cada um da pluralidade de fasores sincronizados é ainda alinhado em fase a um fasor de referência com fase e frequência pré-determinadas.

57. Método de acordo com a reivindicação 54, caracterizado pelo fato de que a frequência pré-determinada compreende 60 Hz.

58. Método de acordo com a reivindicação 54, caracterizado pelo fato de que a frequência pré-determinada compreende 50 Hz.

59. Método de acordo com a reivindicação 50, caracterizado pelo fato de que o padrão de tempo absoluto é baseado em um sinal de sistema de posicionamento global comunicado através de um protocolo de codificação no tempo de IRIG.

60. Método de acordo com a reivindicação 50, caracterizado pelo fato de que cada um da pluralidade de fasores sincronizados compreende uma correspondente pluralidade de quantidades de seqüência de fasor referenciado.

61. Método de acordo com a reivindicação 50, caracterizado pelo fato de que o sinal de sistema de potência compreende um sinal analógico de entrada remoto digitalizado.

62. Método de acordo com a reivindicação 50, caracterizado pelo fato de que o sinal de sistema de potência compreende um sinal analógico de entrada local.

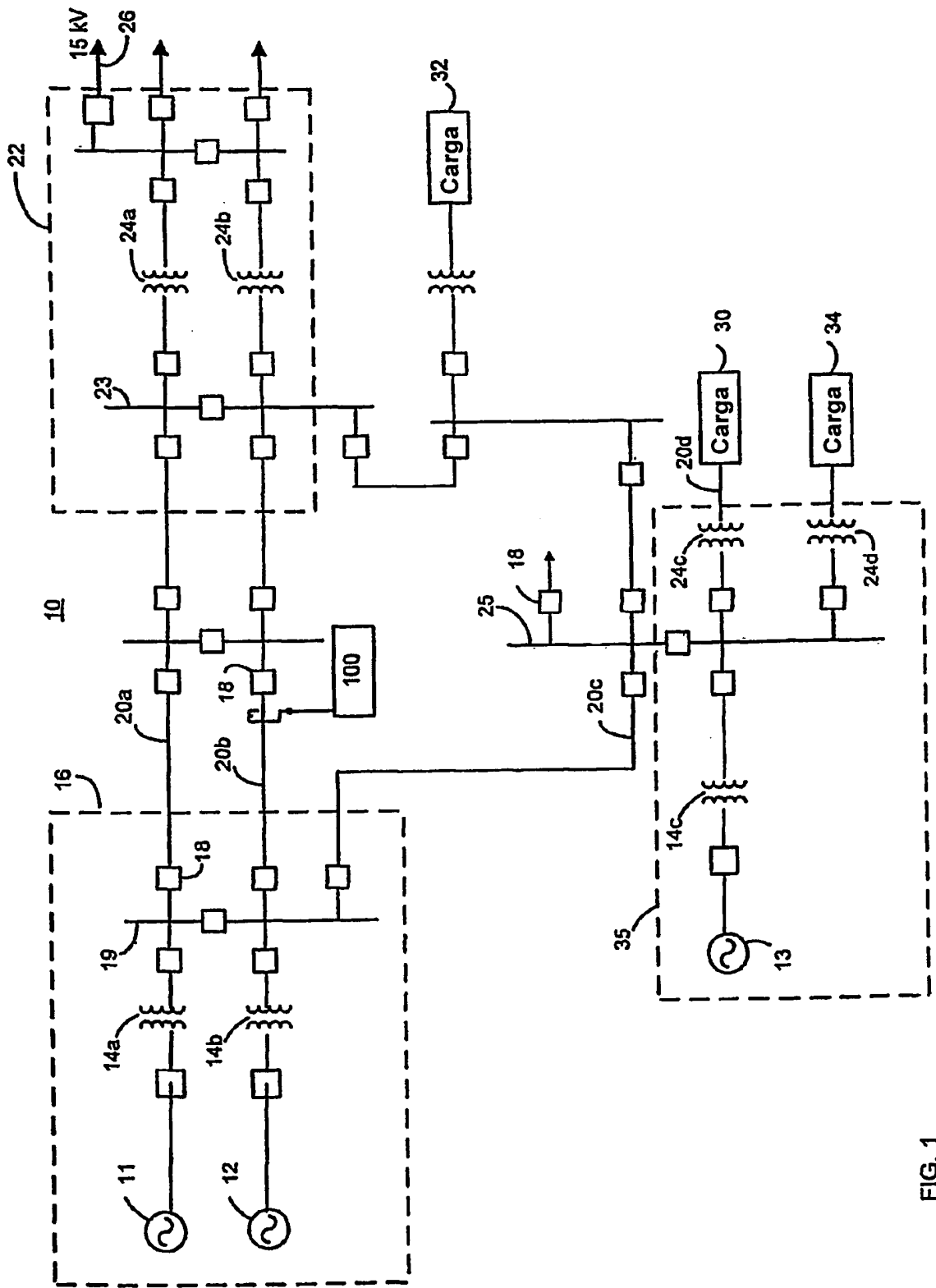


FIG. 1

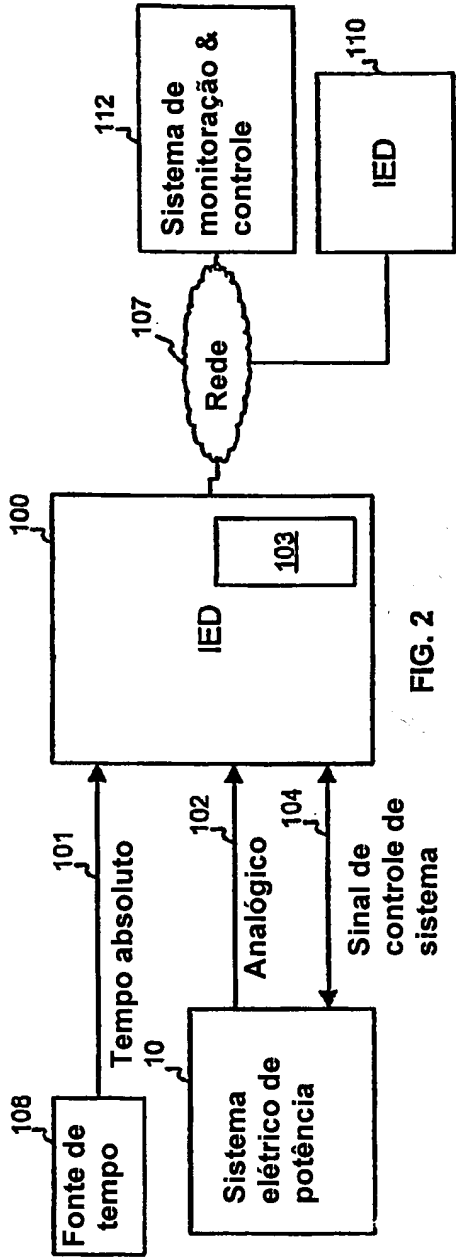


FIG. 2

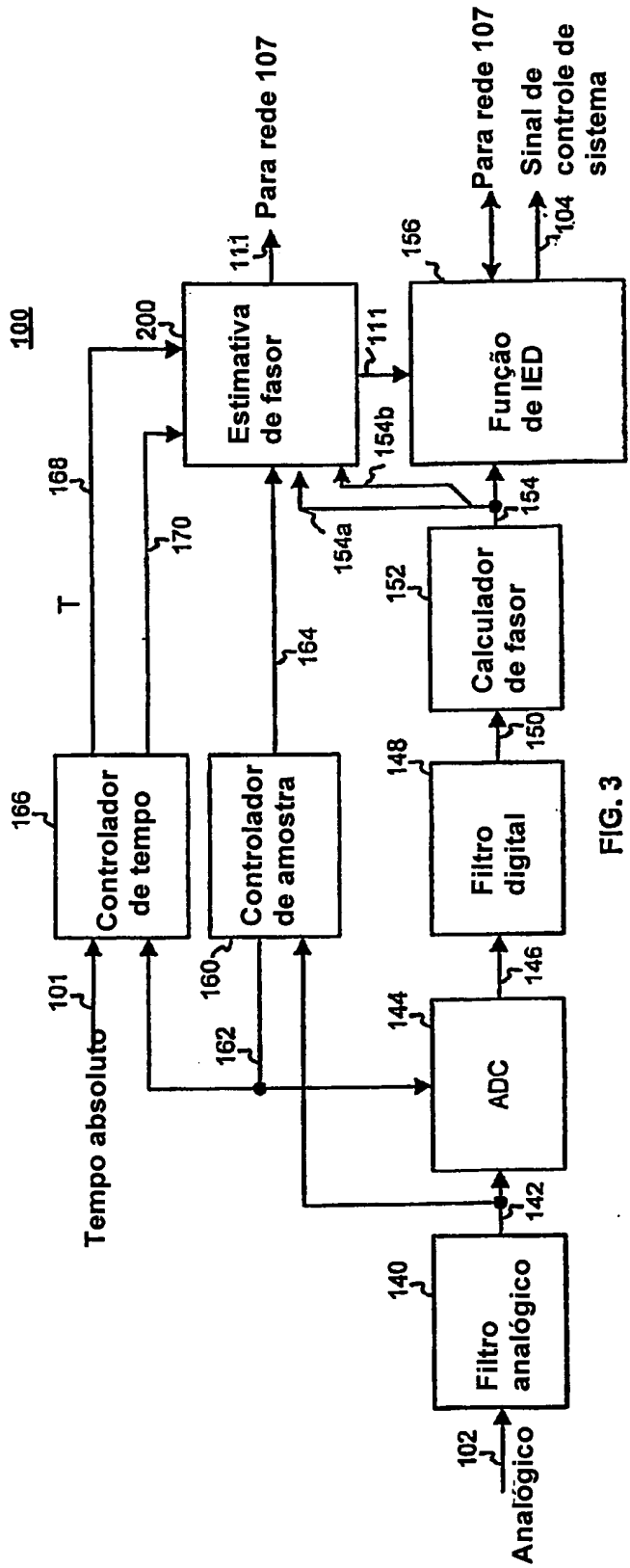


FIG. 3

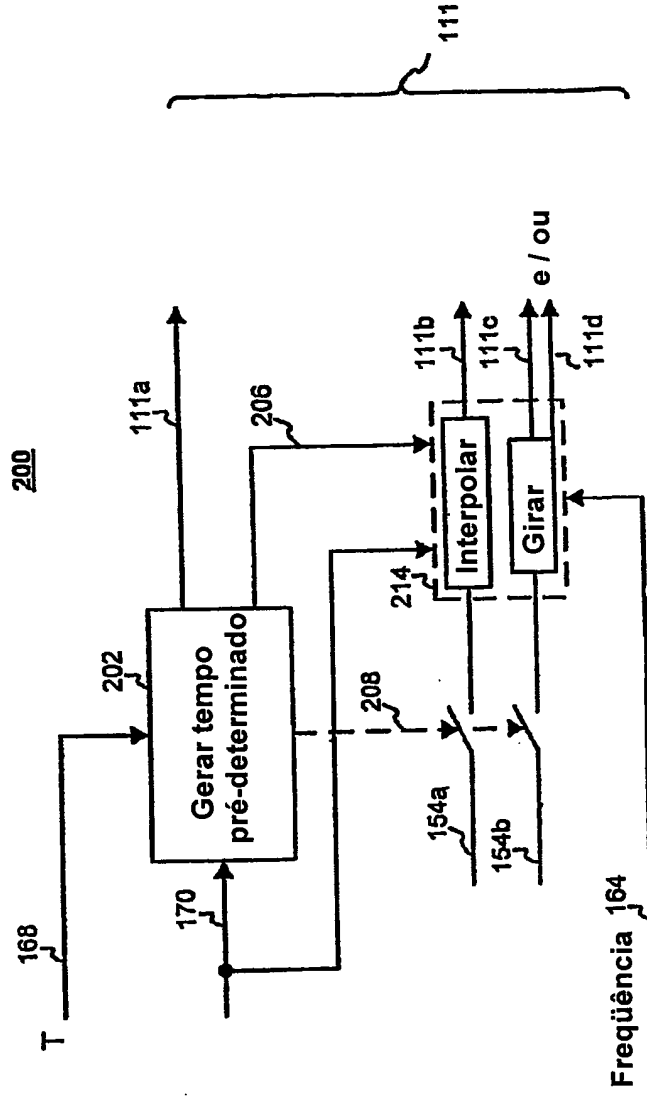


FIG. 4

250

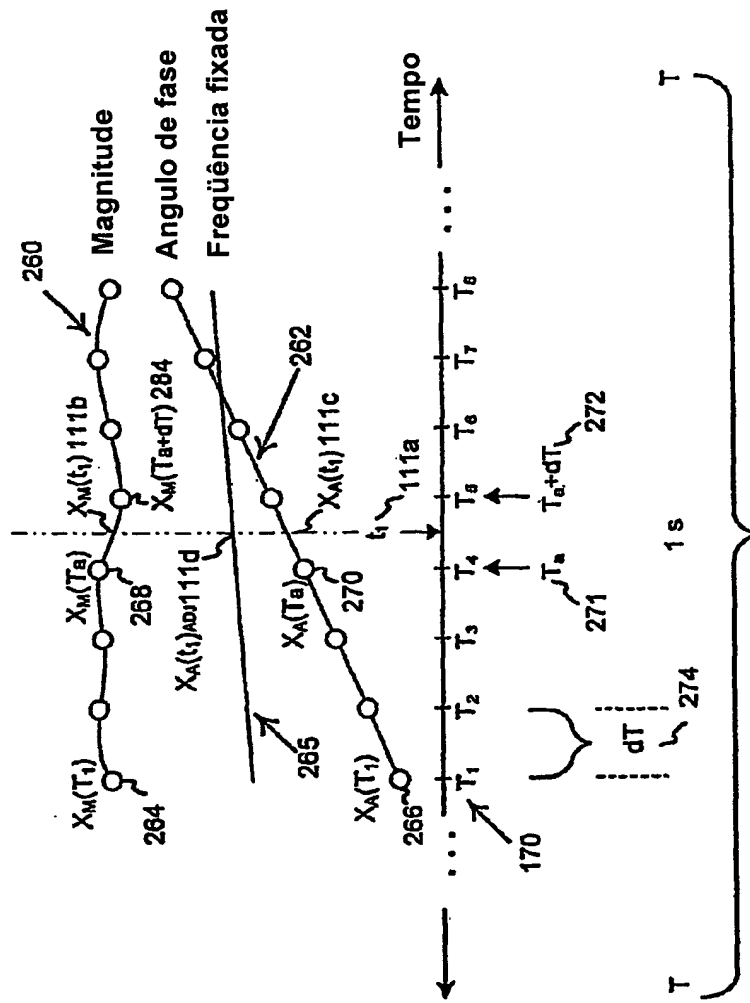


FIG. 5

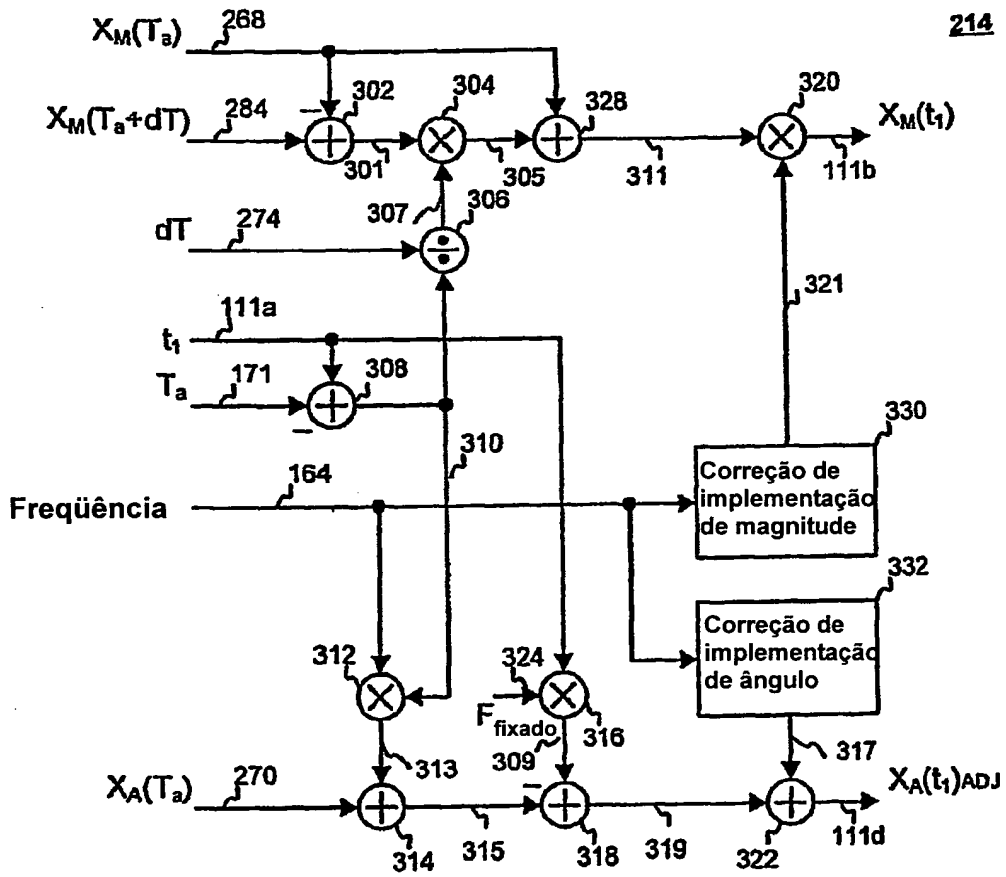


FIG. 6A

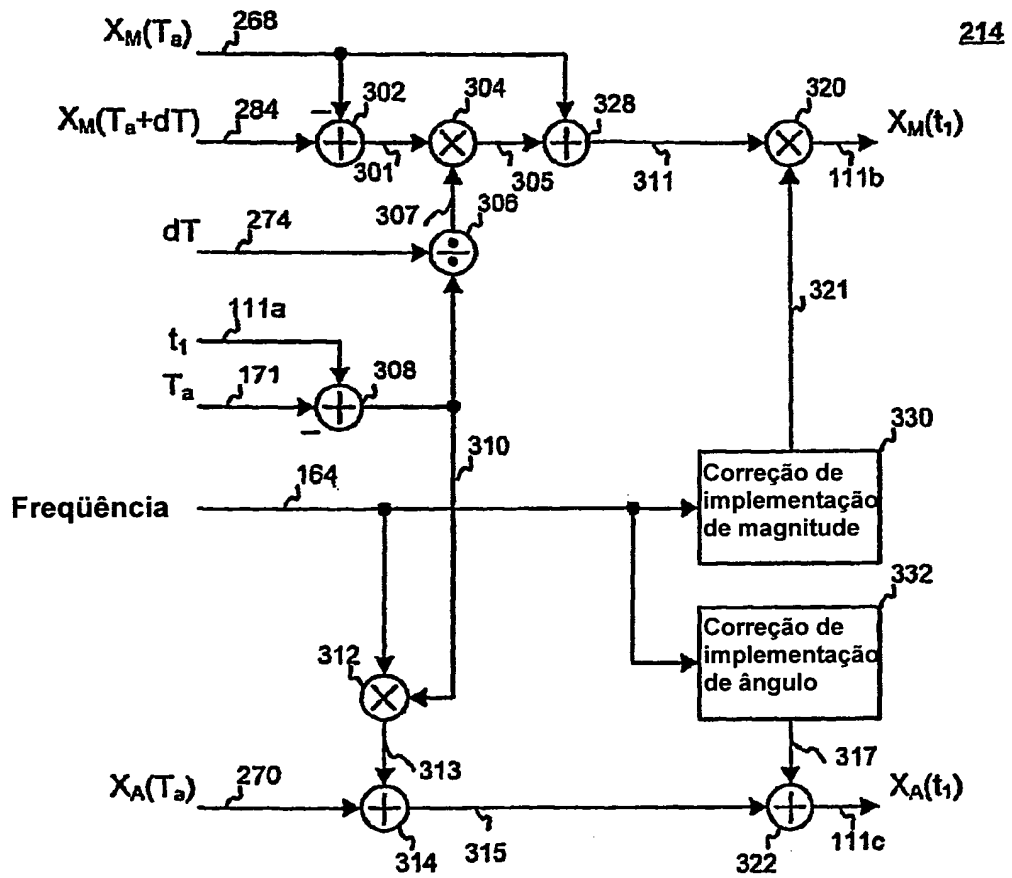


FIG. 6B

400

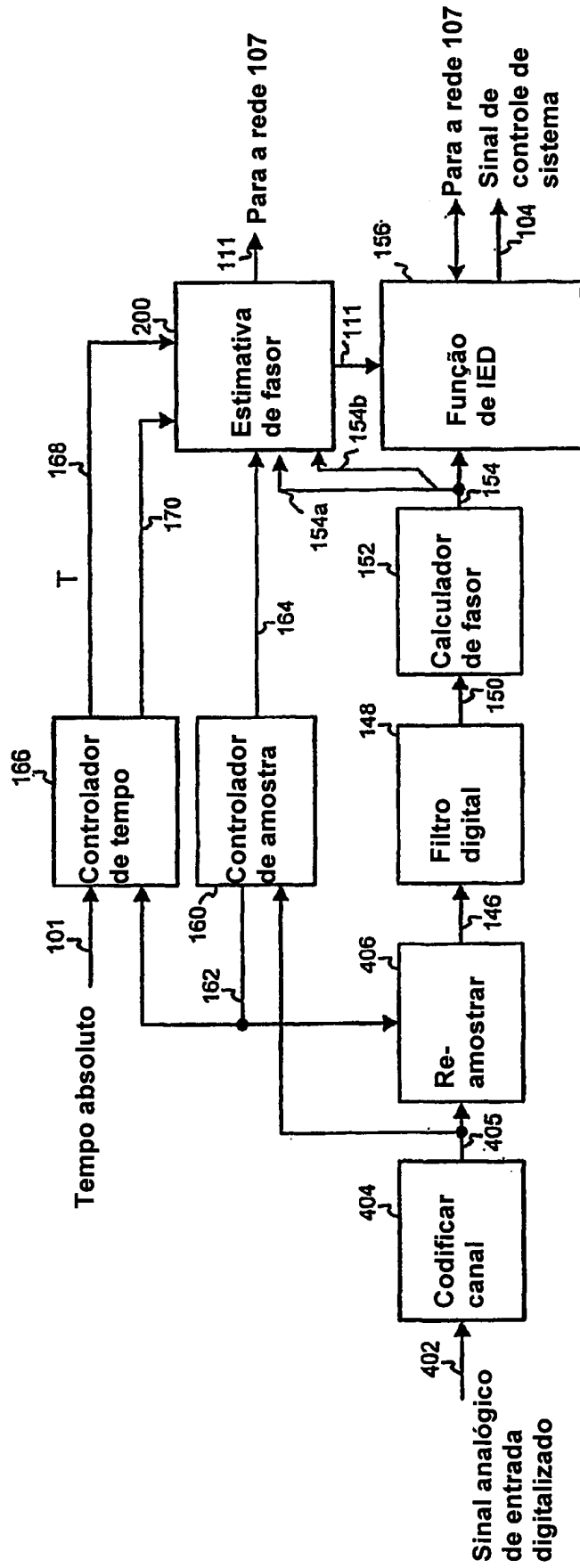


FIG. 7

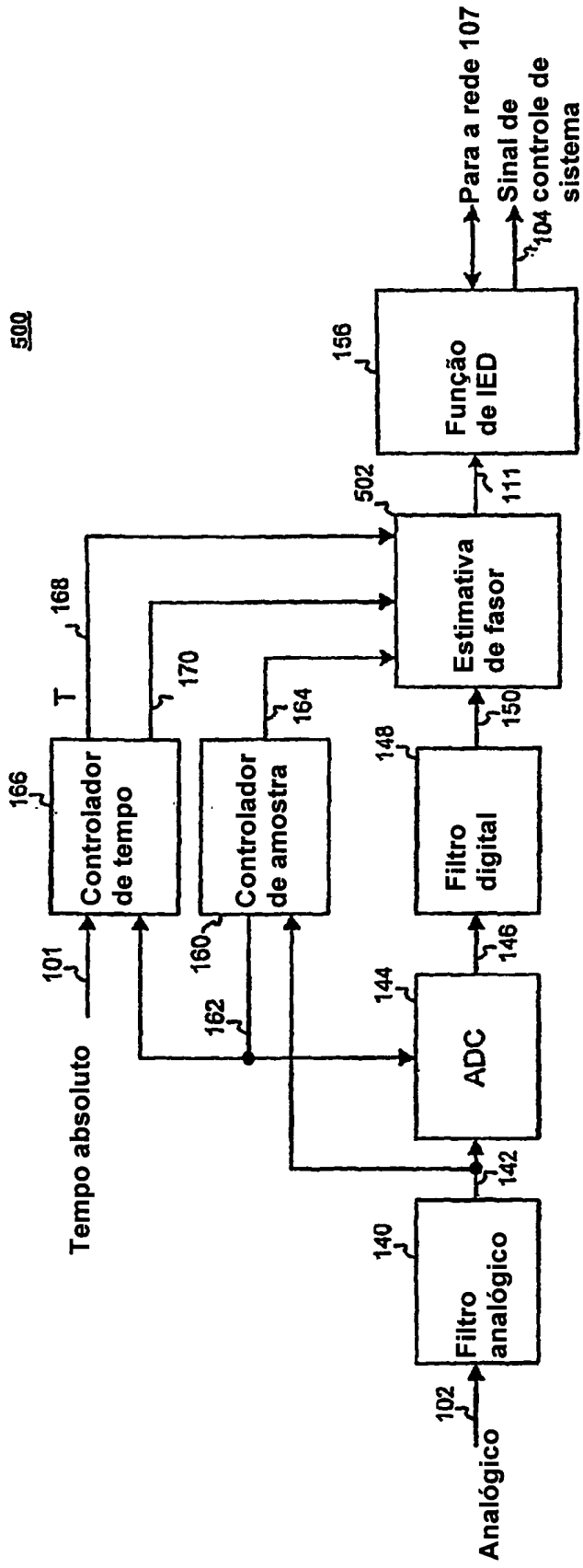


FIG. 8

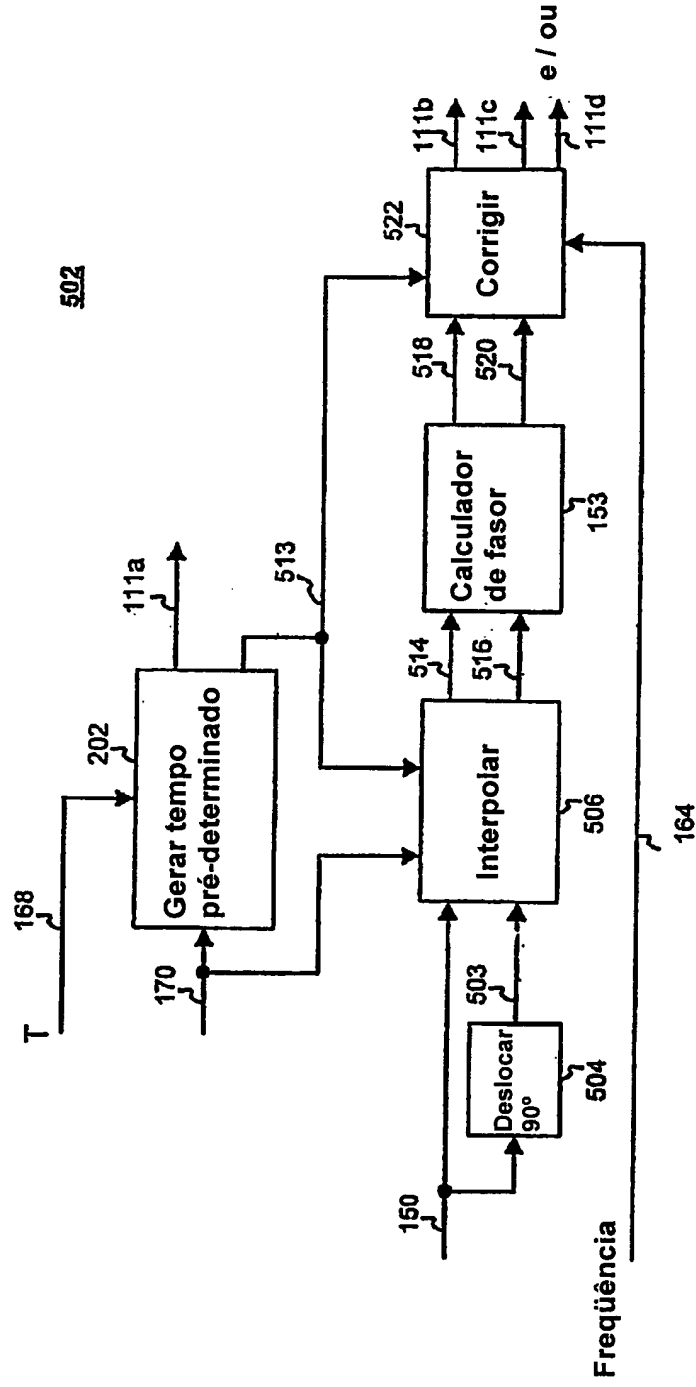


FIG. 9

506

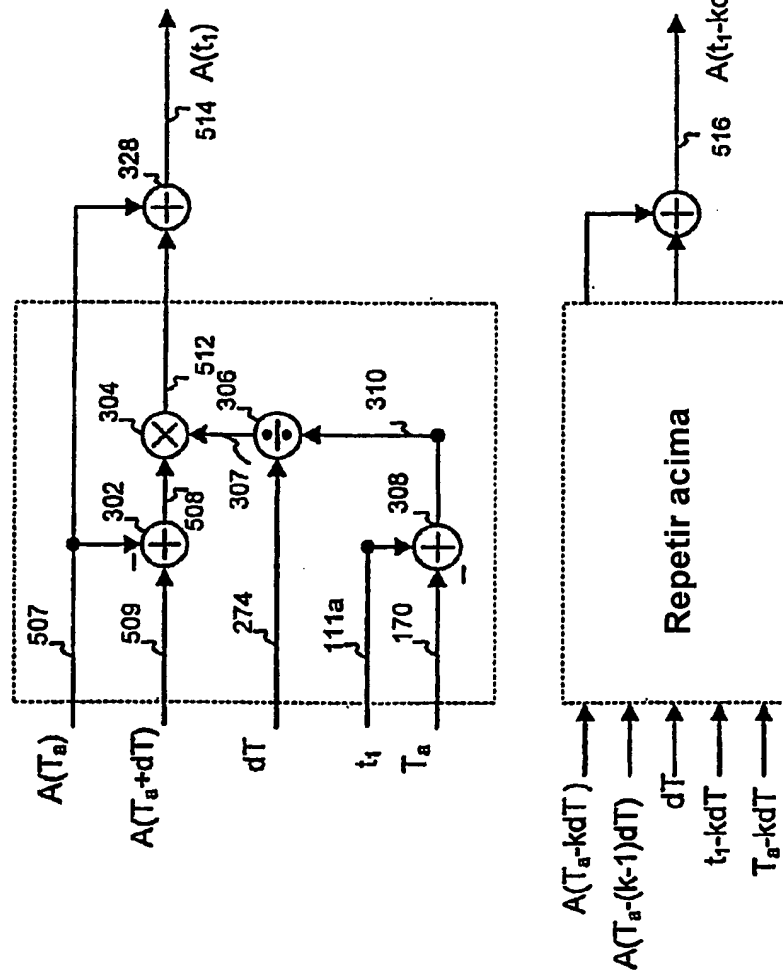


FIG. 10

522

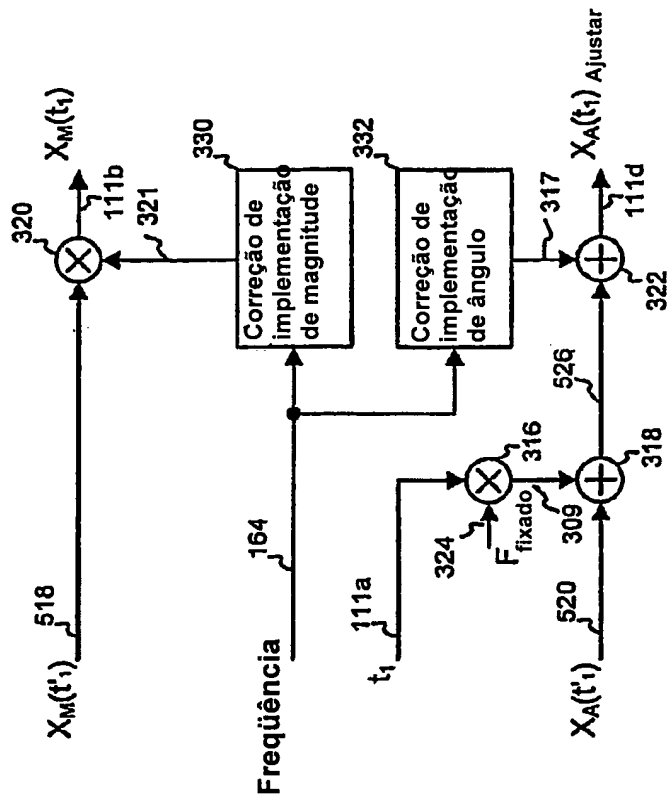
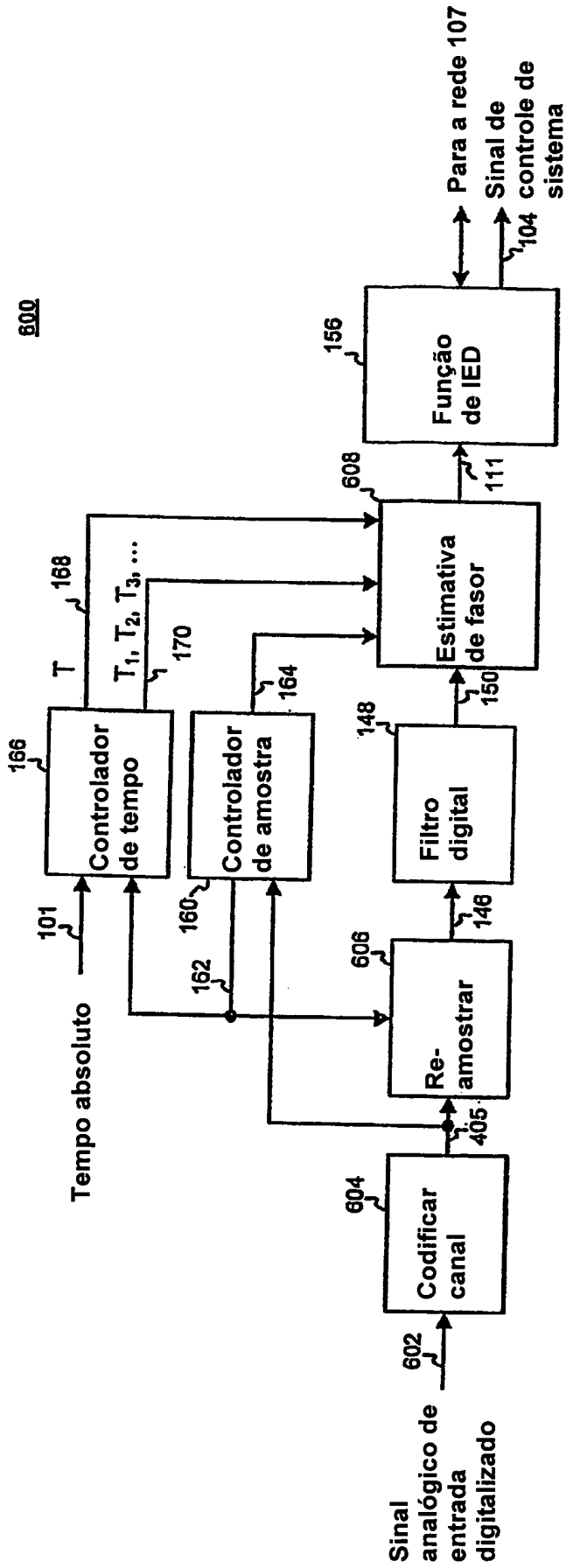


FIG. 11



RESUMO

“APARELHO E MÉTODO PARA ESTIMAR UMA PLURALIDADE DE FASORES SINCRONIZADOS EM TEMPOS PRÉ-DETERMINADOS REFERENCIADOS A UM PADRÃO DE TEMPO ABSOLUTO EM UM SISTEMA ELÉTRICO DE POTÊNCIA”

Um aparelho e método estima uma pluralidade de fasores sincronizados em tempos pré-determinados referenciados a um padrão de tempo absoluto em um sistema elétrico de potência. O método inclui adquirir e determinar uma frequência de um sinal de sistema de potência, amostrando o sinal de sistema de potência em uma taxa de intervalo de amostragem com base em uma frequência do sinal de sistema de potência para formar amostras de sinal, e gerar uma pluralidade de valores de tempo de aquisição com base em uma ocorrência de cada uma das amostras de sinal em uma correspondente pluralidade de tempos diferentes referenciados ao padrão de tempo absoluto. O método ainda inclui ajustar um fasor de cada um das amostras de sinal com base em uma diferença de tempo entre um correspondente valor de tempo de aquisição selecionado e um tempo pré-determinado referenciado a um padrão de tempo absoluto para formar a pluralidade de fasores sincronizados.