



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년12월05일
(11) 등록번호 10-0782463
(24) 등록일자 2007년11월29일

(51) Int. Cl.

H01L 27/146 (2006.01)

(21) 출원번호 10-2005-0030568
(22) 출원일자 2005년04월13일
심사청구일자 2005년04월13일
(65) 공개번호 10-2006-0108378
(43) 공개일자 2006년10월18일
(56) 선행기술조사문헌
US6486522 B1

IEEE Electronic Components and Technology
Conference, pp.676-680, 2000.

전체 청구항 수 : 총 11 항

(73) 특허권자

(주)실리콘화일

서울시 서초구 양재동 75-1 예원빌딩 9층

(72) 발명자

이도영

경기도 성남시 분당구 정자동 102 한솔마을 403동
1002호

(74) 대리인

이철희

심사관 : 박정식

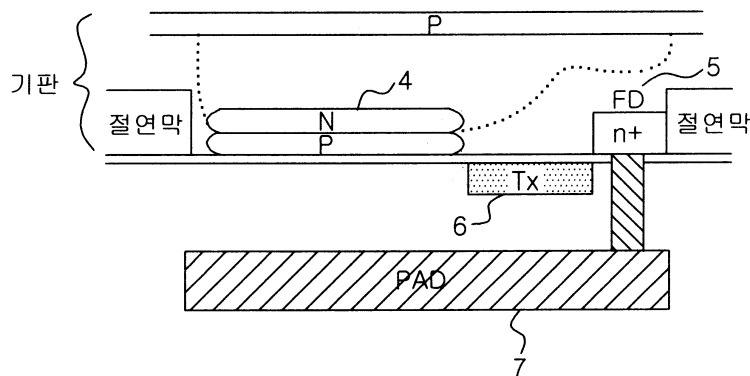
(54) 3차원 구조를 갖는 이미지 센서의 분리형 단위화소 및 그제조방법

(57) 요약

본 발명은 포토다이오드에 입사하는 빛의 다양한 입사각에 대한 대응능력을 제공하고, 입사각 마진을 확보하여 소형 카메라 모듈에서도 줌 기능의 탑재가 가능하도록 하는 이미지 센서용 분리형 단위 화소 및 그 제조방법에 관한 것으로, 본 발명에 의한 3차원 구조를 갖는 이미지 센서의 분리형 단위화소는 포토다이오드, 전송트랜지스터, 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역 노드 및 상기 부유확산영역의 노드와 상기 전송 트랜지스터 각각을 칩 외부로 연결하기 위한 패드로 구성되는 제1 웨이퍼; 리셋 트랜지스터, 소스 팔로우 트랜지스터, 차단 스위치용 트랜지스터, 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 상관중첩샘플링(CDS)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로 및 상기 각 화소를 연결하기 위한 패드로 구성되는 제2 웨이퍼; 및 상기 제1 웨이퍼의 패드와 상기 제2 웨이퍼의 패드를 연결하는 연결수단;을 포함함을 특징으로 한다.

본 발명에 의하면, 포토다이오드의 면적과 화소의 면적을 거의 동일한 크기로 제작함으로써 마이크로렌즈 없이도 좋은 감도를 갖는 화상센서를 제작할 수 있으며, 포토다이오드가 최상층에 위치함으로써 자동초점이나 확대 기능에서 기본적으로 센서가 감내해 내야하는 입사광의 입사각의 여분을 확보할 수 있으며 제1웨이퍼와 제2 웨이퍼의 전면을 맞대어 붙이는 공정을 통해 픽셀 사이즈를 소형화 할 수 있는 장점이 있다.

대표도 - 도3a



특허청구의 범위

청구항 1

삭제

청구항 2

복수의 트랜지스터 구조로 이루어지는 이미지 센서의 단위화소에 있어서,

포토다이오드, 전송트랜지스터, 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역의 노드 및 상기 부유확산영역의 노드와 상기 전송트랜지스터 각각을 칩 외부로 연결하기 위한 패드로 구성되는 제1 웨이퍼;

리셋 트랜지스터, 소스 팔로우 트랜지스터, 차단 스위치용 트랜지스터, 리드아웃회로, 수직/수평 디코더, 센서 동작 및 화질에 관여하는 상관중첩샘플링(CDS)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로 및 상기 각 화소를 연결하기 위한 패드로 구성되는 제2 웨이퍼; 및

상기 제1 웨이퍼의 패드와 상기 제2 웨이퍼의 패드를 연결하는 연결수단;을 포함함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소.

청구항 3

제2항에 있어서, 상기 제1 웨이퍼는

포토다이오드를 형성할 특정 불순물을 함유하고 있는 반도체 기판;

각 화소에 특정한 색상을 부여해 주는 색상필터(color filter);

구조물 형성의 용이함과 광 투과도 향상을 위해 상기 색상필터와 상기 반도체기판 사이에 삽입되어지는 제1 투명버퍼층;

상기 반도체 기판의 유형과는 반대의 불순물을 함유하고 있는 포토다이오드;

상기 포토다이오드가 갖고 있는 광전하를 옮겨 놓는 부유확산영역;

상기 포토다이오드에서 생성된 광전하를 상기 부유확산영역으로 운송하는 전송트랜지스터; 및

상기 부유확산영역의 노드를 외부로 연결하기 위한 패드;를 포함함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소.

청구항 4

제3항에 있어서, 상기 제1 웨이퍼는

빛을 모아 상기 포토다이오드로 집광하는 마이크로 렌즈;

구조물 형성의 용이함과 광 투과도 향상을 위해 상기 마이크로렌즈와 상기 색상필터사이에 삽입되어지는 제2 투명버퍼층;을 더 구비함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소.

청구항 5

제2항에 있어서, 상기 제2 웨이퍼는

리셋 트랜지스터, 소스 팔로우 트랜지스터 및 차단 스위치용 트랜지스터의 규칙적인 배열을 갖는 화소배열영역; 및

상기 화소배열 이외의 영역으로 이미지 센서의 구조를 갖는 주변회로영역;을 포함함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소.

청구항 6

제5항에 있어서, 상기 주변회로영역은

이미지 센서의 신호 독출을 위한 회로, 상관중첩샘플링(CDS)회로, 일반 아날로그 신호처리를 위한 회로, 디지털

털 제어회로 및 이미지 신호처리용 디지털 회로가 포함됨을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소.

청구항 7

복수의 트랜지스터 구조를 갖는 이미지 센서의 단위 화소의 제조방법에 있어서,

(a)포토다이오드, 전송트랜지스터, 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역 및 상기 전송트랜지스터 각각을 칩 외부로 연결하기 위한 패드를 구비하는 제1 웨이퍼를 구성하는 단계;

(b)리셋 트랜지스터, 소스 팔로워 트랜지스터 및 차단 스위치용 트랜지스터의 규칙적인 배열을 갖는 화소배열영역과 상기 화소배열영역 이외의 영역에 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 상관중첩샘플링(CDS)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로로 구성되는 주변회로영역 및 상기 각 화소를 연결하기 위한 패드를 구비하는 제2 웨이퍼를 구성하는 단계;

(c)상기 제1 웨이퍼와 상기 제2 웨이퍼의 픽셀 어레이 배치를 위하여 상하로 배열시키는 단계;

(d)상기 상하로 배열된 상기 제1 웨이퍼와 상기 제2 웨이퍼에 형성된 픽셀 단위의 패드를 접촉하는 단계;

(e)상기 제1 웨이퍼의 두께를 줄이기 위하여 상기 제1 웨이퍼의 뒷면(back side)을 얇게 하기 위한 표면처리공정을 수행하는 단계; 및

(f)상기 제1 웨이퍼 상에 칼라필터를 형성하는 단계;를 포함함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

청구항 8

제7항에 있어서,

(g)상기 칼라필터 상에 집광을 위한 마이크로렌즈를 형성하는 단계;를 더 포함함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

청구항 9

제7항 또는 제8항에 있어서, 상기 (c)단계는

적외선(IR) 투과, 식각(etch) 및 레이저 펀칭(laser punching) 중에서 어느 하나의 방법을 사용하여 배열함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

청구항 10

제9항에 있어서,

상기 적외선(IR) 투과방법은 웨이퍼에 구멍을 뚫지 않고 배열할 수 있으며, 상기 식각(etch) 및 레이저 펀칭(laser punching) 방법은 웨이퍼에 구멍을 뚫어서 배열하는 것을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

청구항 11

제7항 또는 제8항에 있어서, 상기 (e)단계에서 표면처리공정은

연마(Grinding) 공정 또는 화학-기계적 평탄화(CMP: Chemical Mechanical Polishing) 공정을 사용함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

청구항 12

제7항 또는 제8항에 있어서, 상기 (e)단계에서 표면처리공정은

식각(Etch) 공정을 사용함을 특징으로 하는 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <11> 본 발명은 이미지센서의 단위 화소에 관한 것으로, 특히 하나의 트랜지스터와 하나의 포토다이오드를 구비하는 이미지센서의 단위 화소에 관한 것이다.
- <12> 종래의 이미지 센서에 사용되어온 화소는 그 내부에 포함된 트랜지스터의 개수에 따라 3-트랜지스터 화소, 4-트랜지스터 화소 및 5-트랜지스터로 크게 대별되어 진다.
- <13> 도 1a 내지 도 1c는 이미지 센서에 대표적으로 사용되는 트랜지스터의 개수에 따른 화소의 구조를 도시한 것이다.
- <14> 도 1a는 3-트랜지스터 구조를 나타내고, 도 1b와 도 1c는 4-트랜지스터 구조를 나타낸다.
- <15> 도 1a 내지 도 1c에서처럼 화소내부에 회로로 사용되어지는 트랜지스터들이 존재하게 됨에 따라 화소의 크기에 대한 포토다이오드가 차지하는 면적인 다이오드 용적률(fill factor)이 자연스럽게 줄어들게 된다. 일반적인 다이오드 용적률은 각각의 반도체 공정의 제작능력을 고려할 때, 약 20-45%에 해당하는 용적률을 갖게 된다. 이에 따라 나머지 면적인 55-80%의 화소잔여면적으로 입사하는 빛들은 손실되어지게 되는 것이다.
- <16> 이렇게 손실되는 광 데이터를 최대한 줄이기 위하여 이미지 센서 제작공정에서는 화소단위로 포토다이오드로 집광할 수 있도록 단위화소마다 초소형 렌즈를 사용하고 있다. 마이크로렌즈를 사용하지 않는 상태에서의 이미지센서의 감도를 기준으로 마이크로렌즈를 사용한 센서의 감도 증가 분을 마이크로렌즈 이득(Micro lens gain)이라고 부른다.
- <17> 통상 다이오드 용적률이 30%대인 것을 고려하면, 마이크로렌즈이득은 약 2.5-2.8배에 해당한다. 하지만 화소의 크기가 $4\mu\text{m} \times 4\mu\text{m}$ 의 크기를 지나 $3\mu\text{m} \times 3\mu\text{m}$ 대에 이르고 이보다 더 작은 $2.8\mu\text{m} \times 2.8\mu\text{m}$ 이나 $2.5\mu\text{m} \times 2.5\mu\text{m}$ 대의 작은 화소들이 만들어지기 시작하면서 $3.4\mu\text{m} \times 3.4\mu\text{m}$ 의 화소를 기점으로 마이크로렌즈 이득이 2.8배에서 1.2배 수준으로 뚜렷이 저하되었다. 이는 마이크로렌즈의 회절현상에서 비롯되는 것으로서 화소의 크기와 마이크로렌즈의 위치가 함수가 되어 회절현상의 정도를 결정하게 된다.
- <18> 그런데 화소의 크기가 점점 감소함에 따라 마이크로렌즈의 회절현상도 점점 심해져 마이크로렌즈이득이 1.2배 이하로 조성이 되어 마치 집광을 전혀 하지 못하는 것과 같은 현상이 나타나게 된다. 이는 또한 감도저하의 새로운 원인으로 부각되고 있다.
- <19> 일반적으로 이미지 센서의 화소크기가 작아짐에 따라 포토다이오드의 면적 또한 동시에 감소하게 된다. 포토다이오드의 면적은 대체적으로 포토다이오드의 가용전하량과 밀접한 관련을 갖기 때문에 포토다이오드의 크기가 감소하면 가용전하량도 감소하게 된다. 포토다이오드의 가용전하량은 이미지 센서의 표현범위(dynamic range)를 결정하는 기본적인 특성요소로서 가용전하량의 감소는 곧바로 센서의 화질에 영향을 미친다. 화소의 크기가 $3.2\mu\text{m} \times 3.2\mu\text{m}$ 이하의 이미지센서를 제작함에 있어 감도 저하와 더불어 광에 대한 센서의 표현범위가 감소되어 좋은 화질을 얻는데 근본적이 제약을 받게 된다.
- <20> 이미지 센서로 카메라 모듈을 제작할 때 외부렌즈가 사용되는데 화소배열의 가운데로 입사하는 빛들의 입사각은 수직입사인 반면 화소배열의 가장자리 부분으로 갈수록 입사하는 각의 크기가 점점 수직에서 벗어나게 되고 직각으로부터 일정량 이상의 각부터는 집광되기로 기 배정된 포토다이오드의 영역을 벗어나 마이크로렌즈의 집광이 이루어져 이미지가 어둡게 나오거나 심한 경우 인접 화소의 포토다이오드로 집광되기도 하여 색도가 바뀌는 현상까지 발생하게 된다.
- <21> 최근의 이미지 센서는 30만 화소와 130만 화소를 지나 200만, 300만 화소 개수로 발전하면서 작은 카메라 모듈 내부에 자동 초점 뿐만 아니라 역학적 확대 축소 기능을 삽입할 계획을 가지고 있다.
- <22> 이 기능들의 특징은 각각의 기능을 수행하면서 가장자리의 광 입사각이 크게 변화한다는 것이다. 물론 이러한 각의 변화에 대해 센서의 색도가 변한다거나 밝기가 변해서는 안 된다. 하지만 화소의 크기는 점점 감소하고 있고 이 때문에 입사각의 변화에 대한 센서의 대응여유가 없어져 현재 자동초점까지는 각 대응이 가능하지만 역학 확대/축소 기능인 줌 기능까지는 센서가 대응하지 못하고 있어 줌 기능이 탑재된 소형카메라 모듈개발의 걸림돌이 되고 있다.

발명이 이루고자 하는 기술적 과제

<23> 본 발명이 이루고자 하는 기술적 과제는 소형화소를 제작하면서 기존의 감도 감소보다는 훨씬 적은 감도저하를 이뤄야 하며 포토다이오드에 입사하는 빛의 다양한 입사각에 대한 대응능력을 제공하고, 입사각 마진을 확보하여 소형 카메라 모듈에서도 줌 기능의 탑재가 가능하도록 하는 이미지 센서용 분리형 단위 화소 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

<25> 상기 기술적 과제를 해결하기 위한 본 발명에 의한 3차원 구조를 갖는 이미지 센서의 분리형 단위화소는 복수의 트랜지스터 구조로 이루어지는 이미지 센서의 단위화소에 있어서, 포토다이오드, 전송트랜지스터, 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역의 노드 및 상기 부유확산영역의 노드와 상기 전송트랜지스터 각각을 칩 외부로 연결하기 위한 패드로 구성되는 제1 웨이퍼; 리셋 트랜지스터, 소스 팔로우 트랜지스터, 차단 스위치용 트랜지스터, 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 상관중첩샘플링(CDS)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로 및 상기 각 화소를 연결하기 위한 패드로 구성되는 제2 웨이퍼; 및 상기 제1 웨이퍼의 도체패드와 상기 제2 웨이퍼의 도체 패드를 연결하는 연결수단;을 포함함을 특징으로 한다.

<26> 상기 기술적 과제를 해결하기 위한 본 발명에 의한 3차원 구조를 갖는 이미지 센서의 분리형 단위화소의 제조 방법은 복수의 트랜지스터 구조를 갖는 이미지 센서의 단위 화소의 제조방법에 있어서, (a)포토다이오드, 전송 트랜지스터, 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역 및 상기 전송트랜지스터 각각을 칩 외부로 연결하기 위한 패드를 구비하는 제1 웨이퍼를 구성하는 단계; (b)리셋 트랜지스터, 소스 팔로우 트랜지스터 및 차단 스위치용 트랜지스터의 규칙적인 배열을 갖는 화소배열영역과 상기 화소배열영역 이외의 영역에 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 상관중첩샘플링(CDS)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로로 구성되는 주변회로영역 및 상기 각 화소를 연결하기 위한 패드를 구비하는 제2 웨이퍼를 구성하는 단계; (c)상기 제1 웨이퍼와 상기 제2 웨이퍼의 픽셀 어레이 배치를 위하여 상하로 배열시키는 단계; (d)상기 상하로 배열된 상기 제1 웨이퍼와 상기 제2 웨이퍼에 형성된 픽셀 단위의 패드를 접착하는 단계; (e)상기 제1 웨이퍼의 두께를 줄이기 위하여 상기 제1 웨이퍼의 뒷면(back side)을 얇게 하기 위한 표면처리공정을 수행하는 단계; 및 (f)상기 제1 웨이퍼 상에 칼라필터를 형성하는 단계;를 포함함을 특징으로 한다.

<27> 이하 도면을 참조하여 본 발명을 상세히 설명하기로 한다.

<28> 도 2a 내지 도 2d는 본 발명에 의한 이미지 센서의 단위 화소 구조에 대한 회로도들을 도시한 것이다.

<29> 포토다이오드와 전송트랜지스터가 연결된 부분과 리셋트랜지스터, 소스 팔로우 트랜지스터 및 선택트랜지스터가 연결된 부분이 분리된 상태를 나타낸다. 그리고, N-type, P-type MOS 트랜지스터 모두에 적용할 수 있다.

<30> 도 3a는 본 발명에 의한 이미지 센서용 분리형 단위 화소의 물리적 구성에 대한 일실시예로서, 포토다이오드와 전송트랜지스터가 연결된 부분의 물리적 구성을 도시한 것이다.

<31> P형 반도체 기판에 형성된 포토다이오드(4), 상기 포토다이오드(4)가 갖고 있던 전하를 옮겨 놓은 영역으로 포토다이오드(4)와 같은 유형의 불순물을 함유하고 있는 부유확산영역(5), 상기 부유확산영역(5)과 포토다이오드(4) 사이를 연결 및 단락 시키기 위해 존재하는 전송트랜지스터(6), 상기 부유확산영역(5)을 외부로 연결하기 위한 패드(7)로 구성된다.

<32> 도 3b는 도 3a에 도시된 이미지 센서용 분리형 단위 화소를 나타내는 회로도를 도시한 것이다.

<33> 도 3b에서 도시된 바와 같이 복수의 이미지 센서용 분리형 단위 화소를 연결하기 위하여 외부 패드(PAD)를 구비한다.

<34> 즉, 부유확산노드(FD)와 전송트랜지스터의 소스에 외부연결 패드(PAD)를 구비하는 것이다.

<35> 도 4a는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 일실시예를 도시한 것으로, 제1 웨이퍼(10)와 제2 웨이퍼(20)로 분리하여 구성한다.

<36> 상기 제1 웨이퍼(10)는 색상필터, 포토다이오드와 전송트랜지스터, 전하량을 전압으로 변화시켜주는 정전기 역할의 부유확산영역 및 패드로 구성된다.

- <37> 상기 제2 웨이퍼(20)는 리셋 트랜지스터와 소스 팔로워 트랜지스터 및 차단 스위치용 트랜지스터 같은 화소의 나머지 부분회로와 기타 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 상관중첩샘플링(CDS: Correlated Double Sampling)회로, 아날로그회로, 아날로그 디지털 변환기(ADC), 디지털회로 및 패드를 구비한다.
- <38> 상기 제1 웨이퍼(10)와 상기 제2 웨이퍼(20)는 외부연결을 위한 도체 패드(17,21)가 서로 연결된다.
- <39> 상기 제1 웨이퍼(10)를 보다 상세히 살펴보면 다음과 같다.
- <40> 각 화소에 특정한 색상을 부여해 주는 색상필터(color filter:12), 포토다이오드(14)를 형성할 특정 불순물을 함유하고 있는 반도체 물질(13), 구조물 형성의 용이함과 광 투과도 향상을 위해 상기 색상필터(12)와 상기 반도체 물질(13) 사이에 삽입되어지는 제1 투명버퍼층(18), 상기 반도체 물질(13)의 유형과는 반대의 불순물을 함유하고 있는 포토다이오드(14), 상기 포토다이오드(14)가 갖고 있던 전하를 옮겨 놓은 영역으로 포토다이오드(14)와 같은 유형의 불순물을 함유하고 있는 부유확산영역(15), 상기 부유확산영역(15)과 포토다이오드(14) 사이를 연결 및 단락 시키기 위해 존재하는 전송 트랜지스터(16)로 구성된다.
- <41> 본 발명에서는 칩 외부로 연결되는 상기 부유확산영역(15)은 외부로 연결하기 위한 도체 패드(17)가 형성되어 연결된다. 또한, 칩 외부로 연결되는 전송 트랜지스터(16)를 외부로 연결하기 위한 단자에 마이크로 패드(PAD)가 형성된다.
- <42> 상기 제2 웨이퍼(20)를 보다 상세히 살펴보면 다음과 같다.
- <43> 화소배열의 영역과 그 외 주변회로영역으로 나뉜다. 주변회로영역은 일반적인 이미지 센서의 구조를 갖는다. 따라서 이미지 센서의 신호 독출을 위한 회로와 CDS(correlated Double sampling)회로나 일반 아날로그 신호처리를 위한 회로와 기타 디지털 제어회로 및 이미지 신호처리용 디지털 회로 등이 포함될 수 있다.
- <44> 화소배열의 영역은 포토다이오드를 제외한 또는 포토다이오드와 전송용 스위치를 제외한 화소의 나머지 구성의 규칙적인 배열이다. 이에 대한 한 예로 도 4a의 하단부분에 도시하였다. 먼저 상단부분으로부터 신호를 전달하기 위해 마련되는 도체패드(21), 포토다이오드를 초기화시키기 위한 리셋트랜지스터(22)와 전압공급원(23), 부유노드인 부유확산영역(15)의 전압상태를 외부로 전달시켜주기 위한 소스 팔로우용 트랜지스터(24), 주어진 화소의 정보를 외부리드아웃회로에 연결유무를 제어해주는 선택용 트랜지스터(25), 그리고 화소의 최종 출력전극(26)으로 구성된다.
- <45> 도 4b는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 다른 실시예를 도시한 것이다.
- <46> 도 4b는 도 4a에서 빛을 모아 포토다이오드로 집광하는 마이크로 렌즈(11), 구조물 형성의 용이함과 광투과도 향상을 위해 삽입되어지는 중간층의 제2 투명버퍼층(19)을 더 구비하는 것으로, 상기 제2 투명버퍼층(19)은 부가적으로 사용되는 것이며 일반적인 이미지 센서에서 사용하는 막질이라고 볼 수 있다.
- <47> 도 5는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조방법을 순서도로 도시한 것이다.
- <48> 첫째, 포토다이오드와 전송트랜지스터 및 전하량을 전압으로 변화시켜주는 정전기역할의 부유확산영역 및 상기 전송트랜지스터 각각을 칩 외부로 연결하기 위한 패드를 구비하는 제1 웨이퍼를 구성한다(S511).
- <49> 상기 제1 웨이퍼를 구성함과 동시에, 상기 제1 웨이퍼에서 분리된 리셋 트랜지스터, 소스 팔로우 트랜지스터 및 차단 스위치용 트랜지스터와 같은 화소의 나머지 부분회로와 기타 리드아웃회로, 수직/수평 디코더, 센서동작 및 화질에 관여하는 CDS 및 아날로그회로, ADC(Analog Digital Converter), 디지털회로 및 상기 각 화소를 연결하기 위한 패드를 구비하는 제2 웨이퍼를 구성한다(S512).
- <50> 둘째, 상기 제1 웨이퍼와 상기 제2 웨이퍼를 상하로 배열시킨다(S520).
- <51> 상기 제1 웨이퍼와 상기 제2 웨이퍼를 상하로 배열하기 위하여 적외선(IR) 투과, 식각(etch) 및 레이저 펀칭(laser punching)을 통해 상기 제1 웨이퍼의 특정부위를 관통시켜 광학적으로 상하 배열하는 방법 중에서 어느 하나의 방법을 사용한다.
- <52> 여기서, 상기 적외선(IR) 투과방법은 웨이퍼에 구멍을 뚫지 않고 배열할 수 있으며, 상기 식각(etch) 및 레이저 펀칭(laser punching) 중에서 어느 하나의 방법은 웨이퍼에 구멍을 뚫어서 광학적 패턴인식을 통해 상하 배열한다.

- <53> 셋째, 상기 상하로 배열된 상기 제1 웨이퍼와 상기 제2 웨이퍼의 도체패드를 접촉한다(S530).
- <54> 넷째, 상기 제1 웨이퍼의 뒷면(back side)을 얇게 하기 위하여 상기 웨이퍼 뒷면의 표면두께를 얇게 한다(S540).
- <55> 상기 제1 웨이퍼는 제2 웨이퍼와의 접촉 이후에 웨이퍼의 두께를 줄이기 위하여 상기 제1 웨이퍼의 뒷면(back side)을 얇게 하기 위하여 상기 웨이퍼 뒷면의 표면처리를 위하여 연마(Grinding) 공정 또는 화학-기계적 평탄화(CMP: Chemical Mechanical Polishing) 공정과 상기 웨이퍼 뒷면의 표면을 식각(Etch)하는 공정을 사용한다.
- <56> 다섯째, 상기 제1 웨이퍼 상에 칼라필터를 형성한다(S550).
- <57> 여섯째, 상기 칼라필터 상에 마이크로렌즈를 형성한다(S560)
- <58> 도 6은 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조시 제1 웨이퍼와 제2 웨이퍼의 배열 방법을 도시한 것이다.
- <59> 상기 제1 웨이퍼(10)와 제2 웨이퍼(20)를 정확히 일치시켜 배열하기 위하여 적외선(IR) 투과, 식각(etch) 및 레이저 펀칭(laser punching) 중에서 어느 하나의 방법을 사용하여 배열한다.
- <60> 도 6에서는 상기 식각(etch) 또는 레이저 펀칭(laser punching) 방법을 사용하여 제1 웨이퍼(10)에 구멍을 뚫어서 배열하는 방법을 나타낸 것이다.
- <61> 상기 적외선(IR) 투과방법은 웨이퍼에 구멍을 뚫지 않고 배열할 수 있는 방법이다.
- <62> 도 7은 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조시 제1 웨이퍼의 뒷면(back side)의 표면두께를 얇게 하기 위한 표면처리공정을 나타낸다.
- <63> 즉, 상기 표면처리공정은 화학-기계적 평탄화(CMP: Chemical Mechanical Polishing), 연마 및 에칭을 이용한 처리방법을 사용하는데 그 중에서 어느 하나의 방법을 이용하여 상기 제1 웨이퍼(10)의 뒷면의 두께를 줄일 수 있다.
- <64> 본 발명에 의한 3차원 이미지 센서의 분리형 단위화소의 제조 방법은 CMOS 공정에만 국한되는 것이 아니라 다른 반도체 공정에서도 사용할 수 있다.
- <65> 이상으로, 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

- <66> 본 발명에 의하면, 포토다이오드의 면적과 화소의 면적을 거의 동일한 크기로 제작함으로써 인해 마이크로렌즈 없이도 초소형 화소에서도 좋은 감도를 갖는 화상센서를 제작할 수 있게 했으며, 포토다이오드가 최상층에 위치되도록 제작함으로써 인해 자동초점이나 확대 기능에서 기본적으로 센서가 감내해 내야하는 입사광의 입사각의 여분을 확보할 수 있는 장점이 있다.

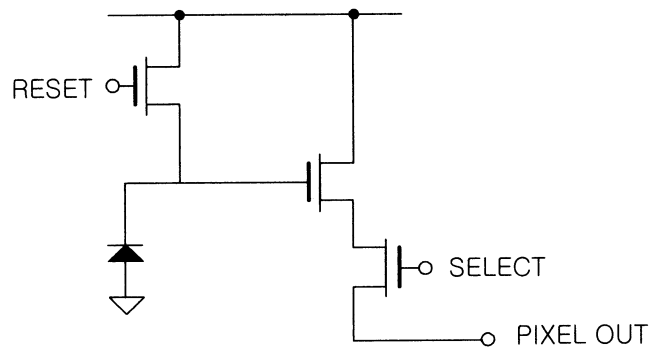
도면의 간단한 설명

- <1> 도 1은 종래의 이미지 센서의 화소 구조의 회로도를 도시한 것이다.
- <2> 도 2는 본 발명에 의한 이미지 센서용 분리형 단위 화소 구조에 대한 회로도를 도시한 것이다.
- <3> 도 3a는 본 발명에 의한 이미지 센서용 분리형 단위 화소의 물리적 구성에 대한 일실시예로서, 포토다이오드와 전송트랜지스터가 연결된 부분의 물리적 구성을 도시한 것이다.
- <4> 도 3b는 도 3a에 도시된 이미지 센서용 분리형 단위 화소를 나타내는 회로도를 도시한 것이다.
- <5> 도 4a는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 물리적 구성에 대한 일실시예를 도시한 것이다.
- <6> 도 4b는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 물리적 구성에 대한 다른 일실시예를 도시한 것이다.

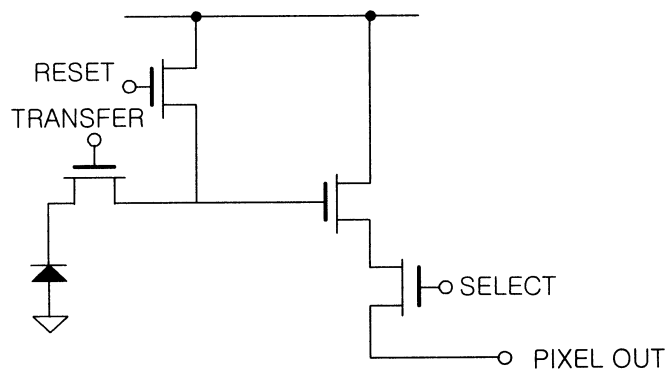
- <7> 도 5는 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조방법을 나타내는 순서도이다.
- <8> 도 6은 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조시 제1 웨이퍼와 제2 웨이퍼의 배열 방법을 도시한 것이다.
- <9> 삭제
- <10> 도 7은 본 발명에 의한 3차원 구조를 갖는 이미지 센서용 분리형 단위 화소의 제조시 제1 웨이퍼의 뒷면(back side)의 표면두께를 얇게 하기 위한 표면처리공정을 나타낸다.

도면

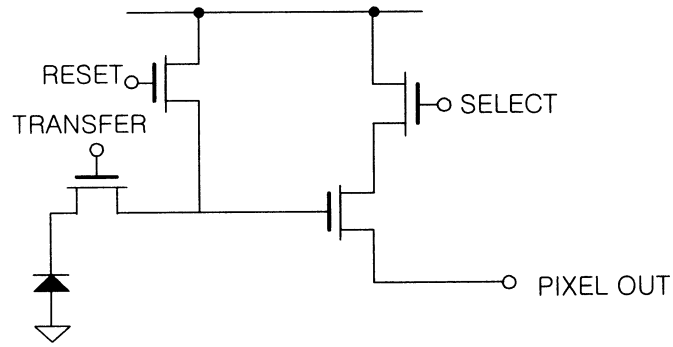
도면1a



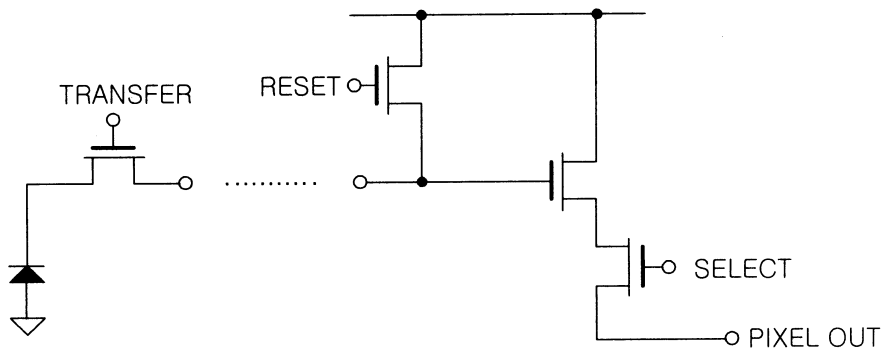
도면1b



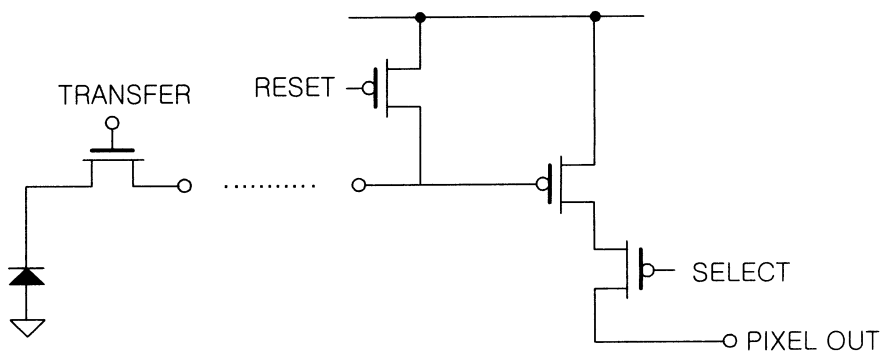
도면1c



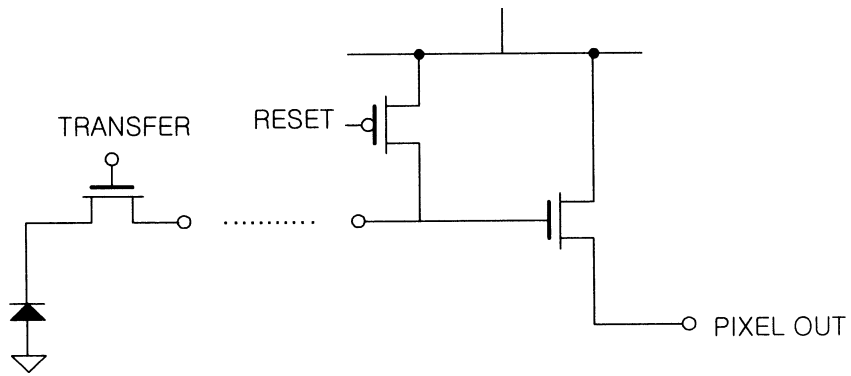
도면2a



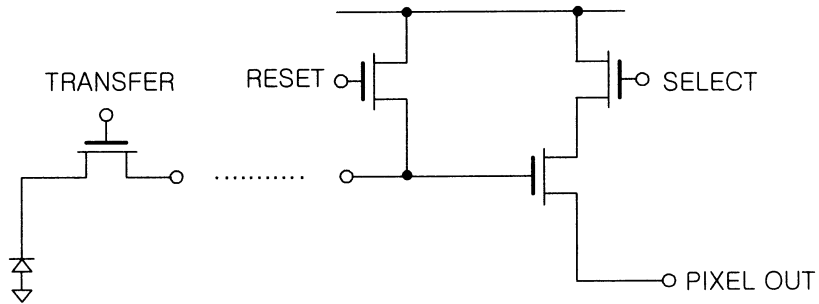
도면2b



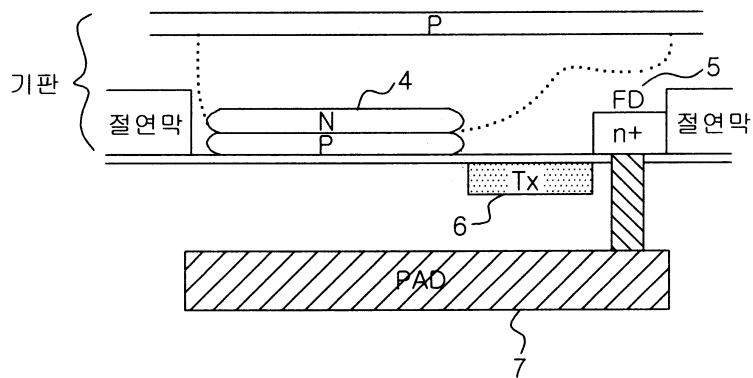
도면2c



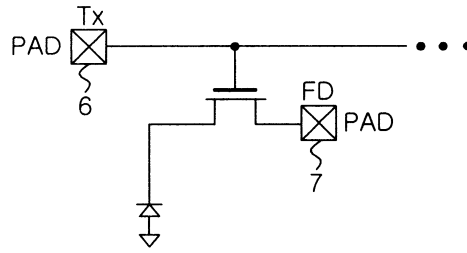
도면2d



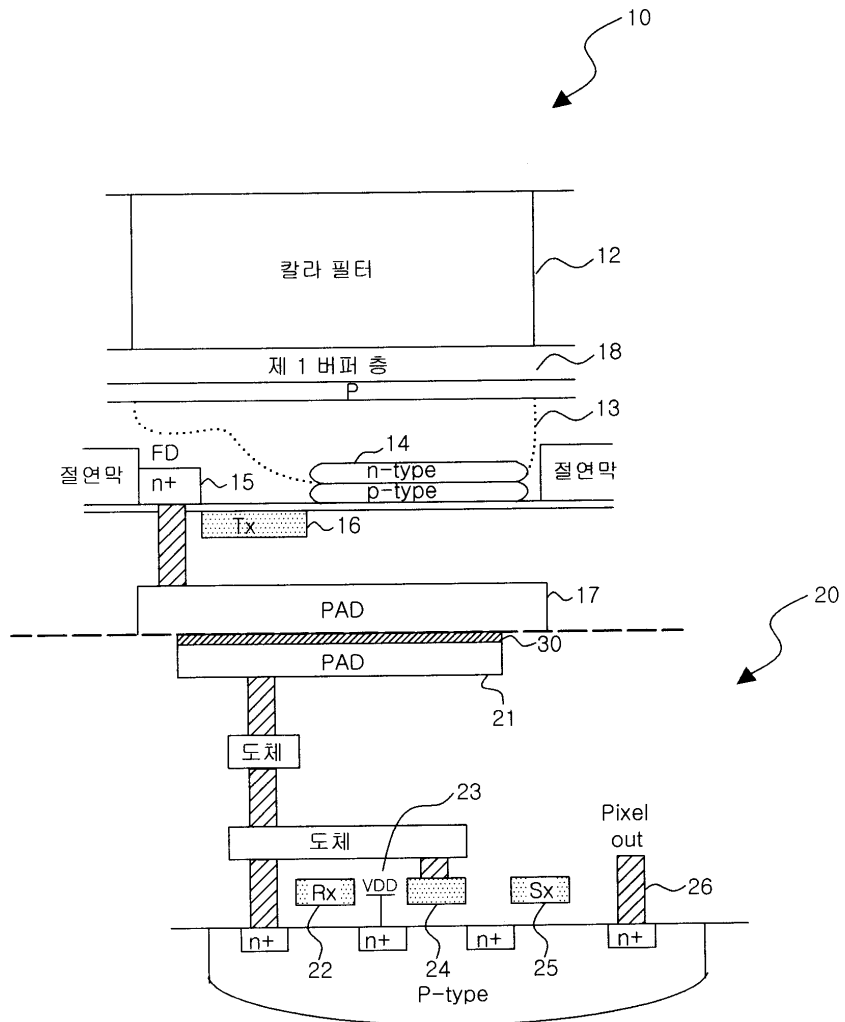
도면3a



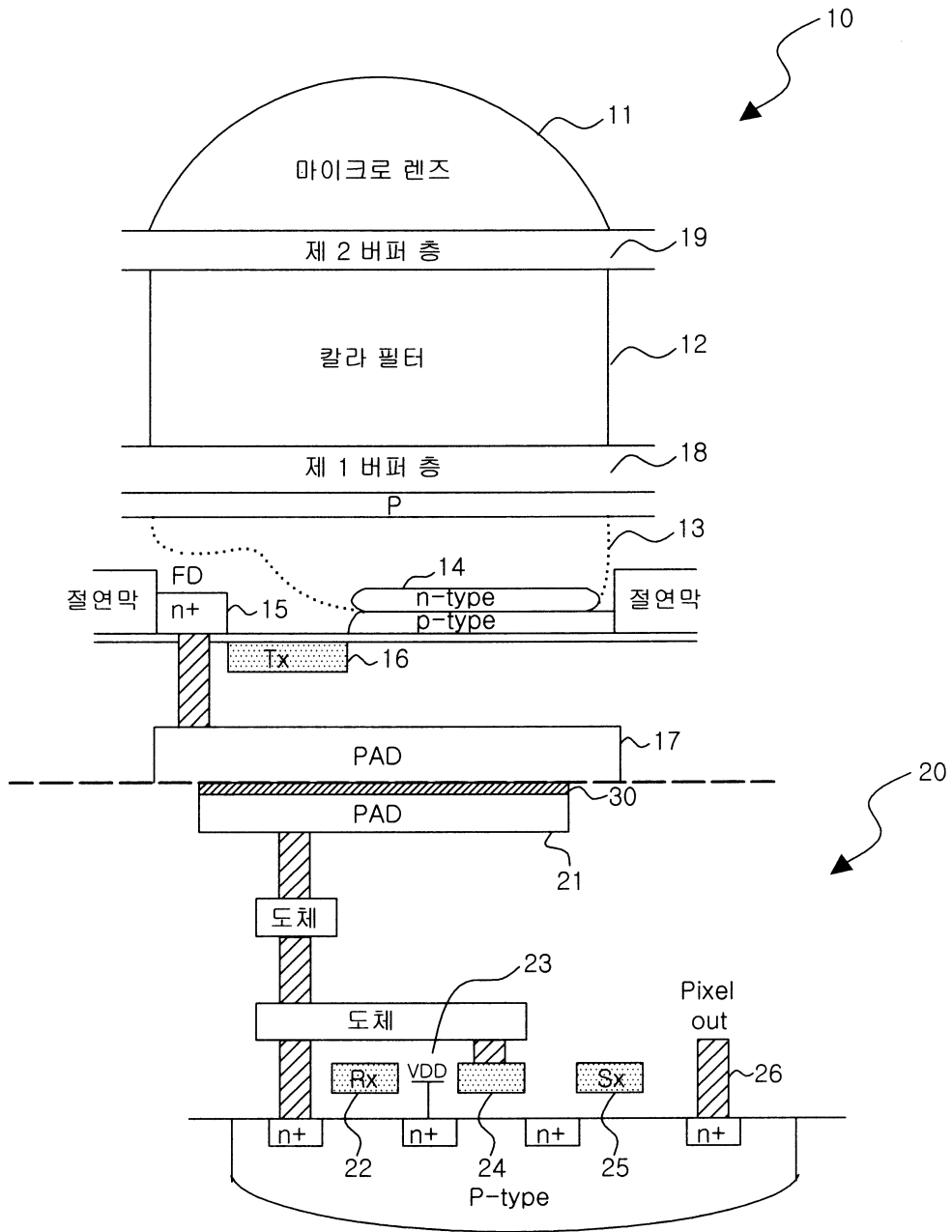
도면3b



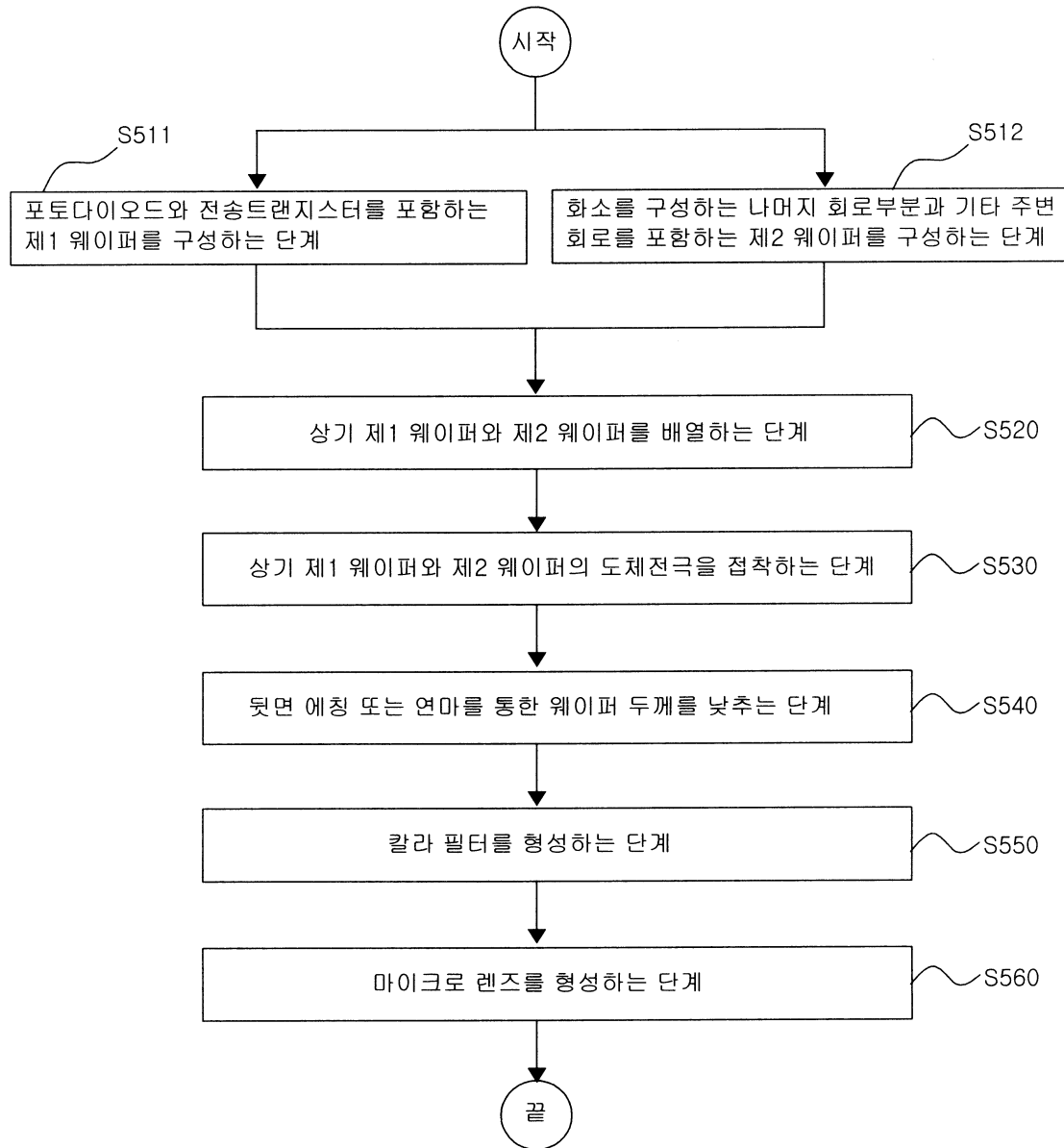
도면4a



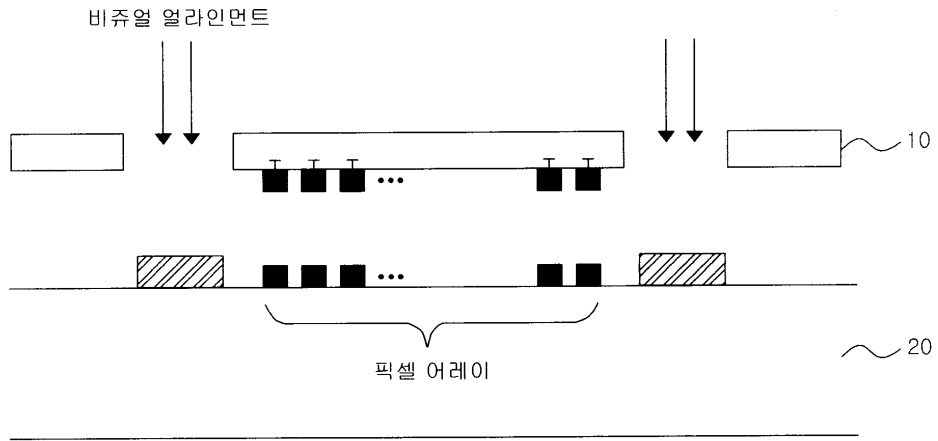
도면4b



도면5



도면6



도면7

