

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月31日(31.05.2018)



(10) 国際公開番号

WO 2018/097112 A1

(51) 国際特許分類:

H05K 3/46 (2006.01) H01F 41/04 (2006.01)
H01F 5/00 (2006.01) H05K 1/16 (2006.01)
H01F 17/00 (2006.01) H05K 3/34 (2006.01)

(21) 国際出願番号: PCT/JP2017/041737

(22) 国際出願日: 2017年11月21日(21.11.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2016-229706 2016年11月28日(28.11.2016) JP

(71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 用水 邦明(YOSUI Kuniaki); 〒6178555
京都府長岡京市東神足 1 丁目 1 0 番 1 号 株

式会社村田製作所内 Kyoto (JP). 郷地 直樹
(GOUCHI Naoki); 〒6178555 京都府長岡京市東
神足 1 丁目 1 0 番 1 号 株式会社村田製作所内
Kyoto (JP). 伊藤 慎悟(ITO Shingo); 〒6178555
京都府長岡京市東神足 1 丁目 1 0 番 1 号 株
式会社村田製作所内 Kyoto (JP).

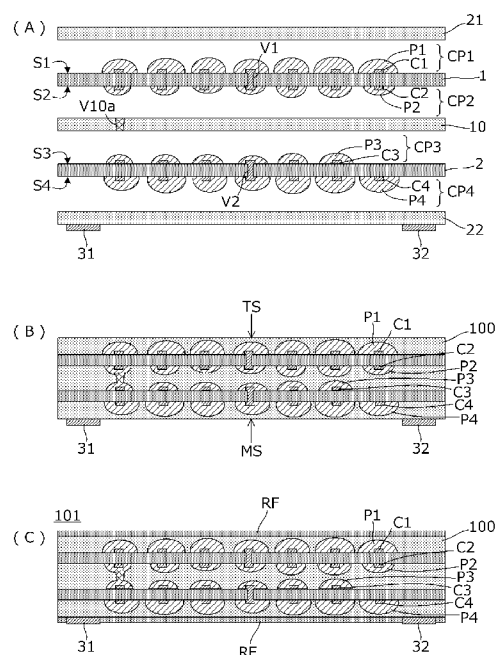
(74) 代理人: 特許業務法人 楓国際特許事務
所 (KAEDE PATENT ATTORNEYS' OFFICE);
〒5400011 大阪府大阪市中央区農人橋 1
丁目 4 番 3 4 号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: MULTILAYER SUBSTRATE, STRUCTURE FOR MOUNTING MULTILAYER SUBSTRATE TO CIR-
CUIT BOARD, METHOD FOR MOUNTING MULTILAYER SUBSTRATE, AND METHOD FOR PRODUCING
MULTILAYER SUBSTRATE

(54) 発明の名称: 多層基板、多層基板の回路基板への実装構造、多層基板の実装
方法および多層基板の製造方法

[図2]
Fig. 2



(57) Abstract: This multilayer substrate (101) comprises a layered body obtained by hot-pressing a first resin base material (1), a second resin base material (2), and a bonding layer (10). A first conductive pattern (CP1) having a plating film on the surface thereof is formed on a first surface (S1) of the first resin base material (1). A second conductive pattern (CP2) having a plating film on the surface thereof is formed on a second surface (S2). A third conductive pattern (CP3) having a plating film on the surface thereof is formed on a third surface (S3) of the second resin base material (2). A fourth conductive pattern (CP4) having a plating film on the surface thereof is formed on a fourth surface (S4). The first conductive pattern (CP1) is positioned closer to one outermost layer than the second conductive pattern (CP2). The second conductive pattern (CP2) is thinner than the first conductive pattern (CP1).

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

(57) 要約: 多層基板 (101) は、第1樹脂基材 (1)、第2樹脂基材 (2) および接合層 (10) が加熱プレスされてなる積層体を含む。第1樹脂基材 (1) の第1面 (S1) には、表面がめっき膜である第1導体パターン (CP1) が形成されていて、第2面 (S2) には、表面がめっき膜である第2導体パターン (CP2) が形成されている。第2樹脂基材 (2) の第3面 (S3) には、表面がめっき膜である第3導体パターン (CP3) が形成されていて、第4面 (S4) には、表面がめっき膜である第4導体パターン (CP4) が形成されている。第1導体パターン (CP1) は第2導体パターン (CP2) よりも一方の最外層寄りに位置し、第2導体パターン (CP2) は第1導体パターン (CP1) よりも薄い。

明 細 書

発明の名称：

多層基板、多層基板の回路基板への実装構造、多層基板の実装方法および多層基板の製造方法

技術分野

[0001] 本発明は、両面に導体パターンが形成された絶縁性樹脂からなる基材が積層され、熱圧着された多層基板、その回路基板への実装構造、その実装方法、およびその製造方法に関する。

背景技術

[0002] 従来、導体パターンが形成された基材が加熱プレスによって積層されることにより構成される多層基板には、高密度化のため、めっきにより狭ピッチのコイルパターンが形成される場合がある。また、基材の積層数を少なくするために、基材の両面に導体パターンが形成される場合がある。

[0003] 例えば特許文献1には、導体パターンを絶縁性樹脂からなる基材の両面に形成し、その導体パターンにめっき膜を成膜して、積層したコイル部品が記載されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2012-248630号公報

発明の概要

発明が解決しようとする課題

[0005] めっき法により、導体パターンを厚くしたり、隣接導体パターン間隔を狭めたりする方法によれば、めっき膜を厚くする程、導体パターンの断面積が大きくなるので、導体パターンの単位長あたりの抵抗値は低くなる。しかし、めっき浴内のめっき液の対流状況、電気めっきの場合の電極間距離、導体パターンの形状の違い等によってめっき膜の成長レート（析出速度）がばら

つく。したがって、めっき膜を厚くするほど膜厚の差が大きくなりやすく、導体パターンの厚み・幅が不均一になりやすい。そのため、隣接する導体パターンの中心間距離を狭くし（挟ピッチにし）高密度で導体パターンを形成すると、導体パターン同士が接触し、短絡が生じやすい。

[0006] また、樹脂基材が積層されて構成される多層基板である場合に、最外層寄りである程、加熱プレス時の熱を受けやすく、樹脂流動が大きくなりやすい。この樹脂流動によって、導体パターンは層間で短絡しやすい。

[0007] そこで、本発明の目的は、めっき膜が成膜された導体パターン同士の積層方向での短絡を抑制した多層基板、その多層基板の回路基板への実装構造、その多層基板の実装方法およびその多層基板の製造方法を提供することにある。

課題を解決するための手段

[0008] (1) 本発明の多層基板は、

複数の樹脂基材と、

前記複数の樹脂基材の積層方向に隣接する樹脂基材同士の間に挟まれる接合層と、

前記複数の樹脂基材の両面にそれぞれ形成され、表面がめっき膜である、複数の導体パターンと、

を備え、

前記複数の樹脂基材は、第1面と、当該第1面とは反対面である第2面を有する第1樹脂基材と、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する第2樹脂基材と、を含み、

前記複数の導体パターンは、前記第1面に形成され、表面がめっき膜である第1導体パターンと、前記第2面に形成され、表面がめっき膜である第2導体パターンと、前記第3面に形成され、表面がめっき膜である第3導体パターンと、前記第4面に形成され、表面がめっき膜である第4導体パターンと、を含み、

前記第1導体パターンは他の導体パターンとは対向せず、前記第2導体パ

ターンよりも一方の最外層寄りに位置し、

前記第2導体パターンのめっき膜の膜厚は前記第1導体パターンのめっき膜の膜厚よりも薄く、

前記第1樹脂基材、前記接合層、および前記第2樹脂基材を含む複数の層が積層され熱圧着された、

ことを特徴とする。

[0009] このように、最外層寄りに、膜厚の厚い第1導体パターンが位置することにより、この熱伝導性の高い第1導体パターンを介して積層体の内部に熱が伝わりやすくなる。そのため、内層の接合のために必要な加熱プレス機の熱量を小さくでき、最外層寄りの樹脂基材に掛かる熱量を相対的に小さくできるので、樹脂流動を伴う変形（熱変形）を抑制できる。

[0010] また、上記構成により、第1樹脂基材より最外面（上面または実装面）寄りに導体パターンが存在しないため、第1面に形成される導体パターンを厚くしても、その導体パターンと積層方向に対向する導体との短絡は生じない。また、第2面の導体パターンは相対的に薄いため、この第2面の導体パターンと接合層を介して対向する導体パターンとの短絡のおそれが低減される。したがって、複数の導体パターンのすべてが同一厚さのめっき膜を有する導体パターンで、多層基板の積層厚が同じである構造のものに比べて、短絡のおそれが低減される。同じ理由で、多層基板の積層厚を薄くできる。さらに、複数の導体パターンのすべてが薄いめっき膜を有する導体パターンである構造に比べて、低抵抗の導体パターンを備える多層基板が得られる。

[0011] （2）前記接合層は前記複数の樹脂基材に比べて所定のプレス温度での流動性が高いことが好ましい。このように、接合層がプレス温度で流動しやすくても、プレス時の熱変形による層間短絡は抑制される。

[0012] （3）前記第3導体パターンのめっき膜の膜厚は前記第4導体パターンのめっき膜の膜厚よりも薄いことが好ましい。これにより、第2面と第3面とを近づけても、導体パターン同士が接触しにくく、それだけ低背化が図れる。

[0013] （4）前記複数の導体パターンの少なくとも一部は前記樹脂基材に埋設され

ていることが好ましい。これにより、導体パターンは、樹脂基材に埋設されている厚み分（すなわち樹脂基材の厚み分）もめっき膜の膜厚として作用する。そのため、積層方向に隣接する導体パターンとの間隔が同じであれば、それだけ導体パターンの断面積を大きくでき、導体パターンの断面積が同じであれば、積層方向に隣接する導体パターンとの間隔を大きくできる。

[0014] （５）前記第１導体パターン、前記第２導体パターン、前記第３導体パターンおよび前記第４導体パターンは、下地が金属箔であり、前記めっき膜の膜厚は、前記下地の厚さよりも厚いことが好ましい。これにより、下地電極はフォトリソグラフィ等により、狭ピッチの（隣接する導体パターンの中心間距離が狭い）導体パターンを形成でき、めっき膜はその成長により、厚み方向のアスペクト比の高い導体パターンとなる。そのため、狭チップでありながら、導体パターンの断面積が大きくなって、単位長あたりの抵抗値を効果的に小さくできる。また、めっき膜の膜厚が厚くなるほど、めっき膜の膜厚の差が顕著となるが、本発明によれば、このようにめっき膜厚が厚くても、上記構造により、短絡が防止される。

[0015] （６）前記金属箔は銅箔であり、前記めっき膜は銅めっき膜であることが好ましい。これにより、導電率の高い、単位長あたりの抵抗値が低い、導体パターンが容易に構成できる。

[0016] （７）前記複数の導体パターンは、形成される面に応じて形成されるめっき膜の厚い導体パターンとめっき膜の薄い導体パターンとを含み、前記複数の導体パターンのうち、前記接合層を介して対向する導体パターンは、平面視で、一部が重なり、前記薄い導体パターンと前記厚い導体パターンとの対、または前記薄い導体パターンと前記薄い導体パターンとの対を成す、ことが好ましい。この構造により、厚い導体パターンと厚い導体パターンとが積層方向に対向せず、その間での短絡が防止される。また、薄い導体パターンと薄い導体パターンとが対向する場合に、めっき膜の膜厚の差が小さいので、層間のマージンを小さくでき（より近づけることができ）、その分、積層体の厚み寸法を小さくできる。

- [0017] (8) 前記第1導体パターンおよび前記第3導体パターンは、前記めっき膜の厚い導体パターンであり、前記第2導体パターンおよび前記第4導体パターンは、前記めっき膜の薄い導体パターンであり、前記第2樹脂基材は前記第1樹脂基材より実装面に近いことが好ましい。
- [0018] (9) 前記第2導体パターンは前記積層方向の断面において、一定ピッチで配置され、前記第3導体パターンは、前記断面において一定のピッチで配置され、且つ前記第1導体パターンの配置とは前記ピッチの方向にずれていることが好ましい。この構造により、第2導体パターンと第3導体パターンとは、それらの最も厚い箇所が、積層方向から傾いた方向（斜め方向）で対向するので、第2面と第3面との間隔がより狭くても、第2導体パターンと第3導体パターンとの短絡が防止される。
- [0019] (10) 前記導体パターンはコイル導体パターンであることが好ましい。この構造によれば、コイル導体パターンは狭ピッチで導体パターンが配置された構造となるので、熱伝導性が高く、本発明での作用効果が顕著となる。
- [0020] (11) 前記複数の樹脂基材および前記接合層が積層されて構成される積層体のうち、前記第1樹脂基材よりも前記第2樹脂基材に近い実装面に形成された端子電極を更に備えることが好ましい。これにより、この多層基板を回路基板に実装するために、第1樹脂基材に近い表面を加熱加圧することで実装する際に、第1導体パターンと第2導体パターンとの短絡が効果的に抑制される。
- [0021] (12) 前記端子電極は、平面視で前記導体パターンに重ならない位置に形成されていることが好ましい。この構造により、この多層基板を、複数の樹脂基材の積層加熱プレスする際に、または回路基板へ実装する際に、平面視で端子電極に重なる導体パターンに局所的な圧力が掛からず、その局所での短絡が回避できる。
- [0022] (13) 本発明の多層基板の回路基板への実装構造は、
上記(11)または(12)に記載の多層基板と、当該多層基板を実装する回路基板とを備え、前記回路基板に形成されたパッド電極に前記端子電極

が接続された、ことを特徴とする。

[0023] 上記構造により、第1樹脂基材に近い表面寄りの導体である第1導体パターンの表面積が大きいので、積層体への加熱時の熱伝導率が高い。多層基板を回路基板に実装する際に、多層基板の第1樹脂基材に近い表面がホットバー等で加熱されるが、その熱が端子電極にあるはんだ等の接合材に速やかに伝導し、多層基板を効率よく実装できる。

[0024] (14) 本発明の多層基板の実装方法は、

上記(11)または(12)に記載の多層基板を回路基板へ実装する方法であり、前記多層基板の前記端子電極の形成面とは反対面をホットバーにより加熱し、前記端子電極を前記回路基板に形成されたパッド電極に接続する、ことを特徴とする。

[0025] 上記方法により、ホットバーの熱が端子電極にあるはんだ等の接合材に速やかに伝導し、多層基板を効率よく実装できる。

[0026] (15) 本発明の多層基板の製造方法は、

第1面と、当該第1面とは反対面である第2面を有する、熱可塑性の第1樹脂基材の両面に、銅箔のパターン化により、実質的に同一面同一厚さの下地パターンを形成し、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する、熱可塑性の第2樹脂基材の両面に、銅箔のパターン化により、実質的に同一面同一厚さの下地パターンを形成する、下地パターン形成工程と、

前記第1面の前記下地パターンに銅めっき膜を成長させ、前記第2面の前記下地パターンに銅めっき膜を成長させ、且つ、前記第2面の前記下地パターンに対する前記銅めっき膜より前記第1面の前記下地パターンに対する前記銅めっき膜を厚く成長させ、前記第3面の前記下地パターンに銅めっき膜を成長させ、前記第4面の前記下地パターンに銅めっき膜を成長させ、且つ、前記第3面の前記下地パターンに対する前記銅めっき膜より前記第4面の前記下地パターンに対する前記銅めっき膜を厚く成長させる、めっき工程と、

前記第 1 樹脂基材の前記第 2 面と前記第 2 樹脂基材の前記第 3 面との間に、導体パターンが形成されていない接合層を挟み、前記第 1 面の前記下地パターンおよび当該下地パターンに形成された前記銅めっき膜による導体パターンを、一方の最外層寄りの位置にして、前記第 1 樹脂基材、前記接合層、および前記第 2 樹脂基材を含む複数の層を積層し、熱圧着により一体化する積層体形成工程と、を有する、ことを特徴とする。

[0027] 上記製造方法によれば、最外面（上面）寄りの導体の表面積が大きく、積層体への加熱時の熱伝導率が高いので、加熱プレス時に積層体全体がより速やかに加熱され、最外面寄りの層だけが先に軟化流動するといった現象が抑制される。そのため、めっき膜の不均一性による層間距離の過度の接近が抑制され、層間ショートが抑制される。

発明の効果

[0028] 本発明によれば、めっき膜が成膜された導体パターン同士の積層方向での短絡が抑制された多層基板、およびその多層基板の回路基板への実装構造が得られる。

図面の簡単な説明

[0029] [図1]図 1 は本実施形態の多層基板 101 の斜視図である。

[図2]図 2（A）は、多層基板 101 の、複数の樹脂基材および接合層の積層前の断面図であり、図 2（B）はその積層後の断面図である。図 2（C）は、図 1 における A－A 部分での多層基板 101 の断面図である。

[図3]図 3 は多層基板 101 の積層時の断面図である。

[図4]図 4 は多層基板 101 の分解斜視図である。

[図5]図 5 は、多層基板 101 の製造手順を示すフローチャートである。

[図6]図 6 は第 2 の実施形態に係る多層基板 102 の断面図である。

[図7]図 7 は多層基板 102 の、回路基板への実装構造および多層基板の実装方法を示す図である。

[図8]図 8 は第 3 の実施形態に係る多層基板 103 の断面図である。

[図9]図 9 は第 4 の実施形態に係る多層基板 104 の、回路基板への実装構造

および多層基板の実装方法を示す図である。

[図10]図10は、第5の実施形態に係る多層基板105の製造方法を、その工程順に示す図である。

[図11]図11は、第5の実施形態に係る多層基板105の製造方法を、その工程順に示す図であり、図10に続く図である。

[図12]図12は、第6の実施形態に係る多層基板106の製造方法を、その工程順に示す図である。

発明を実施するための形態

[0030] 以降、図を参照して幾つかの具体的な例を挙げて、本発明を実施するための複数の形態を示す。各図中には同一箇所には同一符号を付している。要点の説明または理解の容易性を考慮して、便宜上実施形態を分けて示すが、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。第2の実施形態以降では第1の実施形態と共通の事柄についての記述を省略し、異なる点についてのみ説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

[0031] 《第1の実施形態》

図1は第1の実施形態の多層基板101の斜視図である。多層基板101は、複数の樹脂基材と、複数の樹脂基材の積層方向に隣接する樹脂基材同士の間挟まれた接合層とを含む積層体100を備える。図1に示す向きで、多層基板101の下面には表面実装用の端子電極31、32が形成されている。

[0032] 図2(A)は、多層基板101の、複数の樹脂基材および接合層の積層前の断面図であり、図2(B)はその積層後の断面図である。図2(C)は、図1におけるA-A部分での多層基板101の断面図である。図3は多層基板101の積層時の断面図である。但し、符号の図示の都合上、各樹脂基材および接合層を分離して図示している。図4は多層基板101の分解斜視図である。

[0033] この多層基板101は、樹脂基材1、2、接合層10およびカバーレイ2

1, 22を備える。ここで、樹脂基材1は本発明の「第1樹脂基材」、樹脂基材2は本発明の「第2樹脂基材」にそれぞれ対応する。第1樹脂基材1の第1面S1には第1導体パターンCP1、第2面S2には第2導体パターンCP2がそれぞれ形成されている。また、第2樹脂基材2の第3面S3には第3導体パターンCP3、第4面S4には第4導体パターンCP4がそれぞれ形成されている。

[0034] 第1導体パターンCP1は下地導体パターンC1とその表面に形成されためっき膜P1とで構成されていて、第2導体パターンCP2は下地導体パターンC2とその表面に形成されためっき膜P2とで構成されている。同様に、第3導体パターンCP3は下地導体パターンC3とその表面に形成されためっき膜P3とで構成されていて、第4導体パターンCP4は下地導体パターンC4とその表面に形成されためっき膜P4とで構成されている。これら導体パターンCP1, CP2, CP3, CP4によって、単一のまたは複数のコイル導体パターンが形成される。

[0035] 下地導体パターンC1, C2, C3, C4は例えば銅箔をパターン化したものであり、めっき膜P1, P2, P3, P4は例えば銅めっき膜である。これらめっき膜P1, P2, P3, P4の膜厚は、下地導体パターンC1, C2, C3, C4の厚さよりも厚い。

[0036] 第1導体パターンCP1は第2導体パターンCP2よりも一方の最外層（この例ではカバーレイ21）寄りに位置し、第2導体パターンCP2は第1導体パターンCP1よりも薄い。また、第3導体パターンCP3は第4導体パターンCP4よりも薄い。第2導体パターンCP2と第3導体パターンCP3とは、平面視で、少なくとも一部が重なる。

[0037] 第1樹脂基材1の所定位置には、第1導体パターンCP1と第2導体パターンCP2とを接続する層間接続導体V1が形成されている。同様に、第2樹脂基材2の所定位置には、第3導体パターンCP3と第4導体パターンCP4とを接続する層間接続導体V2が形成されている。接合層10の所定位置には層間接続導体V10aが形成されている。

- [0038] カバーレイ 21, 22 および接合層 10 はエポキシ樹脂等の熱硬化性樹脂のシートであり、第1樹脂基材1および第2樹脂基材2は液晶ポリマー等の熱可塑性樹脂のシートである。カバーレイ 21, 22 および接合層 10 は第1樹脂基材1および第2樹脂基材2に比べて所定のプレス温度での流動性が高い。
- [0039] 図2 (A) に示すように、第1導体パターンCP1、第2導体パターンCP2が形成された第1樹脂基材1と、第3導体パターンCP3、第4導体パターンCP4が形成された第2樹脂基材2との間に接合層10が挟み込まれ、第1樹脂基材1の外層側にカバーレイ21が配置され、第2樹脂基材2の外層側にカバーレイ22が配置される。
- [0040] 図3に示すように、上記各層がプレス板51, 52間に挟まれて、所定温度、所定圧力で加熱プレスされることによって、図2 (B) に示すような積層体100が構成される。カバーレイ21, 22 および接合層10は、第1樹脂基材1および第2樹脂基材2に比べて上記プレス温度での流動性が高いので、第1樹脂基材1と第2樹脂基材2との間に接合層10が充填され、第1樹脂基材1の表面（上面）にカバーレイ21が充填され、第2樹脂基材2の表面（下面）にカバーレイ22が充填される。
- [0041] 図2 (C) に示すように、積層体100の表面にレジスト膜RFが必要に応じて形成される。
- [0042] 図4では、第2導体パターンCP2は第1樹脂基材1の下面から分離して図示している。同様に、第4導体パターンCP4は第2樹脂基材2の下面から分離して図示している。
- [0043] 第1樹脂基材1には層間接続導体V1a、V1bが形成されていて、第2樹脂基材2には層間接続導体V2a、V2bが形成されている。接合層10には層間接続導体V10a、V10bが形成されていて、カバーレイ22には層間接続導体V22a、V22bが形成されている。
- [0044] 第1導体パターンCP1、第2導体パターンCP2、第3導体パターンCP3および第4導体パターンCP4はいずれも矩形スパイラル状のコイル導

体パターンである。第1導体パターンCP1の内終端と第2導体パターンCP2の内終端とは層間接続導体V1aを介して接続されている。第2導体パターンCP2の外終端と第3導体パターンCP3の外終端とは層間接続導体V10aを介して接続されている。第3導体パターンCP3の内終端と第4導体パターンCP4の内終端とは層間接続導体V2aを介して接続されている。第4導体パターンCP4の外終端と端子電極32とは層間接続導体V22aを介して接続されている。第1導体パターンCP1の外終端と端子電極31とは、層間接続導体V1b, V10b, V2b, V22bを介して接続されている。

[0045] 端子電極31, 32は、平面視で上記コイル導体パターンに重ならない位置に形成されている。

[0046] 図5は、本実施形態の多層基板101の製造手順を示すフローチャートである。多層基板101は、以降に述べるように、下地パターン形成工程S1、めっき工程S2、積層体形成工程S3、の順に処理されることで製造される。

[0047] [下地パターン形成工程S1]

両面銅箔張りの第1樹脂基材1に対してフォトリソグラフィによって下地パターンを形成する。また、図2(A)に示した層間接続導体V1, V2の形成位置に孔を形成する。上記銅箔が下地パターンとなるので、下地パターンの同一面にあり、同一厚さである。

[0048] [めっき工程S2]

上記下地パターンに電気めっきによって銅のめっき膜を成膜する。このめっき工程S2で、めっき浴の時間を制御することによって、各導体パターンを所定めっき厚に定める。例えば、先ず第1樹脂基材1の第2面S2にレジスト膜を形成し、その状態で第1の一定時間だけめっき浴に入れる。これにより、第1樹脂基材1の第1面S1に所定厚さのめっき膜を形成する。続いて、上記レジスト膜を除去し、第2の一定時間だけめっき浴に入れる。このことにより、第1樹脂基材1の第2面S2に第2の一定時間に相当する厚み

のめっき膜P 2が形成され、第1樹脂基材1の第1面S 1に〔第1の一定時間+第2の一定時間〕に相当する厚みのめっき膜P 1が形成される。同様に、第2樹脂基材2に対しても、厚さの異なるめっき膜P 3, P 4を形成する。

[0049] また、このめっき工程S 2で、上記層間接続導体V 1, V 2の形成位置の孔内にめっき膜が形成されることによって層間接続導体V 1, V 2が形成される。

[0050] 上記以外のめっき処理方法としては、樹脂基材をめっき浴に入れることで両面に所定厚さのめっき膜を形成し、めっき膜を薄く形成する面にレジスト膜を形成し、レジスト膜の形成していない面のめっき膜をさらに成長させるようにしてもよい。また、一方の面にレジスト膜を形成し、他方面に所定厚さのめっき膜を形成し、その後、一方面的レジストを除去し、他方にレジスト膜を形成し、一方面に所定厚さのめっき膜を形成してもよい。

[0051] [積層体形成工程S 3]

図2 (A) に示したように、カバーレイ2 2、第2樹脂基材2、接合層1 0、第1樹脂基材1、カバーレイ2 1の順に積層し、所定温度、所定圧力で加熱プレスする。例えば280℃以上320℃以下の温度でプレスする。これにより、図2 (B) に示した積層体1 0 0を構成する。その後、積層体1 0 0の表面にレジスト膜R Fを塗布形成する。

[0052] なお、本実施形態のように、接合層1 0に層間接続導体V 1 0 aを形成する場合には、この積層体形成工程S 3の前に形成する。例えば、接合層1 0の所定位置に孔を形成し、一方の面に保護シートを貼付し、上記孔に導電性ペーストを充填し、保護シートを剥離することで、孔内に導電性ペーストが保持された接合層1 0を形成する。この導電性ペーストは、上記積層体形成工程で、固化され、層間接続導体となる。

[0053] 本実施形態によれば、次のような作用効果を奏する。

[0054] (a) 第1樹脂基材1より上面寄りに導体パターンが存在しないため、第1導体パターンC P 1が厚くても、この第1導体パターンC P 1と積層方向に

対向する導体との短絡は生じない。

[0055] (b) 第1導体パターンCP1の表面積が大きいので、多層基板101の回路基板への実装時に多層基板101への加熱時の熱伝導率が高い。多層基板を回路基板に実装する際に、多層基板の第1樹脂基材に近い表面がホットバー等で加熱されるが、その熱が端子電極にあるはんだ等の接合材に速やかに伝導し、多層基板を効率よく実装できる。また、最外層寄りの層が先に軟化流動する現象が抑えられることにより、第2導体パターンと第3導体パターンとの層間短絡が抑制される。

[0056] (c) 層間接続導体は第1導体パターンとそれより内層の導体パターンとを熱的に導通するので、第1導体パターンから内層へ熱伝導しやすく、積層体の表層と内層との温度分布が小さくなり、表層寄りの樹脂流動を抑制しながら全体を積層圧着できる。また、回路基板へ速やかに実装できる。特に導体パターンがコイル導体パターンであれば、層間接続導体が存在するので、その層間接続導体による熱伝導効果は高い。

[0057] (d) 第2導体パターンCP2は相対的に薄いため、この第2導体パターンCP2と接合層10を介して対向する第3導体パターンCP3との短絡のおそれは低い。したがって、複数の導体パターンのすべてが同一厚さのめっき膜を有する導体パターンで、多層基板の積層厚が同じである構造のものに比べて、短絡のおそれが低減される。同じ理由で、多層基板の積層厚を薄くできる。さらに、複数の導体パターンのすべてが薄いめっき膜を有する導体パターンである構造に比べて、低抵抗の導体パターンを備える多層基板となる。

[0058] (e) めっき膜P1, P2, P3, P4の膜厚は、下地導体パターンC1, C2, C3, C4の厚さよりも厚いので、導体パターンの断面積が大きくなって、単位長あたりの抵抗値を効果的に小さくできる。また、めっき膜の膜厚が厚くなるほど、めっき膜の膜厚の差が顕著となるが、本発明によれば、このようにめっき膜厚が厚くても、上記構造により、短絡が防止される。

[0059] (f) 第2導体パターンCP2と第3導体パターンCP3は共に薄いので、

それらのめっき膜の不均一性が少なく、層間をより近づけることができ、積層体の厚み寸法を小さくできる。

[0060] (g) 下地導体パターンは銅箔であり、めっき膜は銅めっき膜であるので、単位長あたりの抵抗値が低い、導体パターンが容易に構成できる。

[0061] なお、本実施形態の多層基板 101 では、各導体パターンのめっき膜の膜厚は、それらの厚みが、図 2 (C) において上から、厚い、薄い、薄い、厚い、の順に配置される例を示したが、本発明はこれに限らない。図 3 に示したように、加熱プレス時にプレス板 51 のみを加熱し、対向するプレス板 52 を加熱しない場合、第 2 導体パターン CP2 のめっき膜 P2 の膜厚が第 1 導体パターン CP1 のめっき膜 P1 の膜厚よりも薄ければよい。したがって、例えば厚い、薄い、厚い、薄い、の順に配置されてもよい。

[0062] 《第 2 の実施形態》

図 6 は第 2 の実施形態に係る多層基板 102 の断面図である。多層基板 102 は、それぞれの両面に導体パターンが形成された、4 つの樹脂基材 1, 2, 3, 4 を備える。

[0063] 複数の導体パターンは、形成される面に応じて形成される厚い導体パターンと薄い導体パターンとを含み、複数の導体パターンのうち、接合層 10 を介して対向する導体パターンは、平面視で、一部が重なり、薄い導体パターンと厚い導体パターンとの対、または薄い導体パターンと薄い導体パターンとの対を成す。

[0064] 図 6 に示した例では、第 2 導体パターン CP2 は第 1 導体パターン CP1 より薄く、第 3 導体パターン CP3 は第 4 導体パターン CP4 より薄い。また、第 5 導体パターン CP5 は第 6 導体パターン CP6 より薄く、第 7 導体パターン CP7 は第 8 導体パターン CP8 より薄い。したがって、接合層 10 を介して対向する第 2 導体パターン CP2 と第 3 導体パターン CP3 とは薄い導体パターン同士の対を成す。また、接合層 10 を介して対向する第 4 導体パターン CP4 と第 5 導体パターン CP5 とは、厚い導体パターンと薄い導体パターンとの対を成し、接合層 10 を介して対向する第 6 導体パター

ンCP6と第7導体パターンCP7とは、厚い導体パターンと薄い導体パターンとの対を成す。

[0065] この構造により、厚い導体パターンと厚い導体パターンとが積層方向に対向せず、その間での短絡が防止される。

[0066] また、この多層基板102の製造時に、最外面（図6における上面および下面）寄りの導体の表面積が大きく、積層体への加熱時の熱伝導率が高いため、加熱プレス時に積層体全体がより速やかに加熱され、最外面寄りの層だけが先に軟化流動するといった現象が抑制される。そのため、軟化流動が積層方向で不均一になることによる導体パターン間の接近が抑制される。

[0067] 図7は多層基板の、回路基板への実装構造および多層基板の実装方法を示す図である。回路基板200にパッド電極41、42が形成されていて、その表面にはんだペーストSLが印刷されている。多層基板102は、その端子電極31、32をパッド電極41、42に対向させる状態で回路基板200に載置され、端子電極31、32の形成面とは反対面がホットバー50により加熱加圧され、端子電極31、32はパッド電極41、42にはんだ付けされる。

[0068] 上述したとおり、第1導体パターンCP1の表面積が大きいため、積層体100への加熱時の熱伝導率が高い。そのため、ホットバーの熱が端子電極31、32にあるはんだに速やかに伝導し、多層基板102を効率よく実装できる。

[0069] なお、本実施形態の多層基板102では、各導体パターンは、それらの厚みが、図6において上から、厚い、薄い、薄い、厚い、薄い、厚い、薄い、厚い、の順に配置される例を示したが、これは、厚い、薄い、厚い、薄い、厚い、薄い、厚い、厚い、の順に配置されてもよいし、厚い、薄い、厚い、厚い、薄い、厚い、薄い、厚い、の順に配置されてもよい。

[0070] 《第3の実施形態》

図8は第3の実施形態に係る多層基板103の断面図である。この多層基板103は、第1樹脂基材1、第2樹脂基材2、接合層10、カバーレイ2

1, 22を含む積層体100を備える。積層体100の表面にはレジスト膜RFが形成されている。

[0071] 第1の実施形態で示した多層基板101とは、導体パターンCP1, CP2, CP3, CP4の形成位置が異なる。その他の構造は第1の実施形態で示した多層基板101と同じである。

[0072] この多層基板103は、第1導体パターンCP1、第2導体パターンCP2、第3導体パターンCP3および第4導体パターンCP4が積層方向の断面においてそれぞれ一定ピッチで配置されているが、第2導体パターンCP2は第3導体パターンCP3に対してピッチ方向にずれている。すなわち、第2導体パターンCP2の最も厚い位置（頂点位置）と第3導体パターンCP3の最も厚い位置（頂点位置）とは平面視で重ならない。換言すると、矩形スパイラル状の第2導体パターンCP2と矩形スパイラル状の第3導体パターンCP3とは、平面視で周回方向に沿っては殆ど重ならない配置である。例えば、重なり割合は10%以下である。

[0073] この構造により、第2導体パターンCP2と第3導体パターンCP3とは、それらの最も厚い箇所が、積層方向から傾いた方向（斜め方向）に離れて対向するので、第2面S2と第3面S3との間隔がより狭くても、第2導体パターンCP2と第3導体パターンCP3との短絡が防止される。

[0074] 《第4の実施形態》

図9は第4の実施形態に係る多層基板104の、回路基板への実装構造および多層基板の実装方法を示す図である。

[0075] 回路基板200にパッド電極41, 42が形成されていて、その表面にはんだペーストSLが印刷されている。多層基板104は、その端子電極31, 32をパッド電極41, 42に対向させる状態で回路基板200に載置され、端子電極31, 32の形成面とは反対面がホットバー50により加熱加圧され、端子電極31, 32はパッド電極41, 42にはんだ付けされる。

[0076] 本実施形態では、図2(B)に示した例とは異なり、第2樹脂基材2の第3面S3に形成された第3導体パターンのめっき膜P3は、第2樹脂基材2

の第4面S4に形成された第4導体パターンのめっき膜P4より厚い。その他の構成は第1の実施形態で示したとおりである。

[0077] 本実施形態のように、回路基板への実装時に、多層基板104の上面のみ加熱加圧される場合、第2導体パターンのめっき膜P2の膜厚が第1導体パターンのめっき膜P1の膜厚よりも薄ければよい。そのため、本実施形態のように、導体パターンのめっき膜厚は上から順に厚い、薄い、厚い、薄い、の順であってもよい。また、実装面側の導体パターン（第4導体パターン）のめっき膜P4が、それに対向する導体パターン（第3導体パターン）のめっき膜P3より薄くてもよい。

[0078] 《第5の実施形態》

図10、図11は、第4の実施形態に係る多層基板104の製造方法を、その工程順に示す図である。製造方法は次のとおりである。

[0079] (1) 先ず、下地層として例えば銅箔が設けられた基板SUBの表面に感光性フォトリソ膜RF1を塗布する。基板SUBは周辺部を超音波で溶着するか、接着剤で貼り合わせるにより、両面のパターンを同時に形成する。

[0080] 次に、フォトリソを通して紫外線を照射して感光性フォトリソを露光する。また、レーザー描画装置で直接レジストに紫外線を照射して微細なパターンを描く方式も可能である。続いて、基板SUB表面のレジスト膜RF1を現像してパターン化する。

[0081] (2) 次に、レジスト膜RF1の開口部に電気銅めっき法によりめっき膜PL11を析出させる。

[0082] (3) 基板SUBを2枚に分離し、分離した一方の基板SUBに、めっき膜PL11を埋め込むように樹脂層RL10を積層する。また、図示しないが、他方の基板SUBに、めっき膜PL21を埋め込むように樹脂層RL10を積層する。めっき膜PL21はめっき膜PL11より薄い。

[0083] (4) 一方の基板SUBの樹脂層RL10と他方の基板SUBの樹脂層RL10とを対向させ、加熱プレスする。このとき、薄いめっき膜PL11と厚

いめっき膜 P L 2 1 とが対向するので、めっき膜 P L 1 1 とめっき膜 P L 2 1 との短絡が抑制される。

[0084] (5) 基板 S U B の表面を保護フィルム（不図示）で覆った後、孔 H を形成する。

[0085] (6) 両面の基板 S U B を除去し、一方の面にレジスト膜 R F を形成する。

[0086] (7) この状態で電気銅めっきを行うことにより、露出しているめっき膜 P L 1 1 にめっき膜 P L 1 2 を析出させる。

[0087] (8) レジスト膜 R F を除去し、再度電気銅めっきを行うことにより、めっき膜 P L 2 1 にめっき膜 P L 2 2 を析出させる。また、めっき膜 P L 1 2 の膜厚を厚くする。

[0088] (9) 孔 H の内壁に金属触媒を吸着させ、再度、電気銅めっきを施して孔 H の内壁にめっき膜を形成する。

[0089] (10) その後、樹脂層 R L 2 1 , R L 2 2 を印刷する。また、これと共に孔 H 内に樹脂を埋設する。

[0090] 以上の工程によって、多層基板 104 が構成される。図 10、図 11 において、レジスト膜 R F 1 は本発明における「第 1 樹脂基材」に相当し、レジスト膜 R F 2 は本発明における「第 2 樹脂基材」に相当する。また、樹脂層 R L 10 は本発明における「接合層」に相当する。また、めっき膜 P L 1 2 , P L 1 1 , P L 2 1 , P L 2 2 は、本発明における「第 1 導体パターン」、「第 2 導体パターン」、「第 3 導体パターン」、「第 4 導体パターン」にそれぞれ相当する。

[0091] 本実施形態によれば、導体パターンの一部が樹脂基材に埋設される構造となる。このことにより、導体パターンは、樹脂基材に埋設されている厚み分（すなわち樹脂基材の厚み分）もめっき膜の膜厚として作用する。そのため、積層方向に隣接する導体パターンとの間隔が同じであれば、それだけ導体パターンの断面積を大きくでき、導体損失の小さなコイル導体パターンを備える多層基板が得られる。また、導体パターンの断面積を同じとすれば、積層方向に隣接する導体パターンとの間隔を大きくできる。

[0092] 《第6の実施形態》

図12は、第5の実施形態に係る多層基板105の製造方法を、その工程順に示す図である。製造方法は次のとおりである。

[0093] (1) 第1樹脂基材1の両面に、第1導体パターンCP1、第2導体パターンCP2を形成する。同様に、第2樹脂基材2の両面に、第3導体パターンCP3、第4導体パターンCP4を形成する。第2導体パターンCP2は第1導体パターンCP1より薄く、第3導体パターンCP3は第4導体パターンCP4より薄い。これら導体パターンの形成方法は第1の実施形態で既に述べたとおりである。

[0094] (2) 第1樹脂基材1と第2樹脂基材2とを接合層10を介して積層し、例えば300℃で、所定圧力で加熱プレスし、積層体を形成する。このとき、相対的に薄い第2導体パターンCP2と薄い第3導体パターンCP3とが対向するので、その間の短絡が抑制される。

[0095] (3) 上記積層体に孔Hを形成する。

[0096] (4) 孔Hの内壁に金属触媒を吸着させ、銅めっきを施して孔Hの内部をめっき膜で充填する。これにより、孔H内のめっき膜によって層間接続導体を形成する。

[0097] (5) その後、カバーレイ21, 22を貼付する。

[0098] 以上の工程によって、多層基板105が構成される。本実施形態で示すように、異なる樹脂基材に渡って形成される層間接続導体を備える多層基板にも、本発明は適用できる。

[0099] 《他の実施形態》

樹脂基材の両面に形成された導体パターンは、複数箇所でも層間接続導体を介して接続されていてもよい。この構造により、積層方向で導体パターン同士が並列接続された構造となるので、導体損失の小さな導体パターンを備える多層基板が得られる。

[0100] また、本発明は、上述した実施形態に限定されない。例えば、上述の説明では、各めっき膜は、電気めっきによって成膜されるとして説明したが、こ

れらめっき膜は無電解めっき処理により成膜される場合がある。

[0101] また、各導体パターンは、めっき膜を形成したままではなく、その後所定厚さ分だけ研磨して、厚みを揃えてもよい。

[0102] 上述の説明では、樹脂基材 1, 2 等の材質が液晶ポリマーであるとして説明したが、これらはポリイミド樹脂とすることも可能である。また、接合層 10 はエポキシ樹脂以外にポリイミド樹脂であってもよい。

[0103] また、接合層がプレス温度で樹脂基材に比べて流動性が高いことは必須条件ではない。例えば、接合層として、ガラス繊維入りの樹脂材を用いることもできる。

[0104] また、本発明において、第 1 導体パターンは、積層体内の複数層に形成されている複数の導体パターンのうち最外層に存在するものに限らない。第 1 樹脂基材よりさらに最外層寄りに他の樹脂基材があつて、その樹脂基材に導体パターンが形成されていても、その導体パターンが、接合層を介して第 1 導体パターンと対向していなければよい。

[0105] 本発明の多層基板は、コイルデバイスに限定されず、アンテナ、アクチュエータ、センサ等各種電子部品に適用できる。また、本発明の多層基板は、チップ化したチップインダクタ等のチップ部品を含む。このように、本発明は、その趣旨を逸脱しない範囲で適宜変更が可能である。

[0106] 最後に、上述の実施形態の説明は、すべての点で例示であつて、制限的なものではない。当業者にとって変形および変更が適宜可能である。例えば、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0107] C 1, C 2, C 3, C 4 … 下地導体パターン

C P 1 … 第 1 導体パターン

C P 2 … 第 2 導体パターン

C P 3 …第3 導体パターン

C P 4 …第4 導体パターン

C P 5 …第5 導体パターン

C P 6 …第6 導体パターン

C P 7 …第7 導体パターン

C P 8 …第8 導体パターン

H …孔

P 1, P 2, P 3, P 4 …めっき膜

P L 1 1, P L 1 2, P L 2 1, P L 2 2 …めっき膜

R F, R F 1, R F 2 …レジスト膜

R L 1 0 …樹脂層

R L 2 1, R L 2 2 …樹脂層

S 1 …第1 面

S 2 …第2 面

S 3 …第3 面

S 4 …第4 面

S L …はんだペースト

S U B …基板

V 1, V 2 …層間接続導体

V 1 a, V 1 b, V 2 a, V 2 b …層間接続導体

V 1 0 a, V 1 0 b …層間接続導体

V 2 2 a, V 2 2 b …層間接続導体

1 …第1 樹脂基材

2 …第2 樹脂基材

3, 4 …樹脂基材

1 0 …接合層

2 1, 2 2 …カバーレイ

3 1, 3 2 …端子電極

4 1, 4 2 …パッド電極

5 0 …ホットバー

1 0 0 …積層体

1 0 1, 1 0 2, 1 0 3, 1 0 4, 1 0 5 …多層基板

2 0 0 …回路基板

請求の範囲

[請求項1]

複数の樹脂基材と、

前記複数の樹脂基材の積層方向に隣接する樹脂基材同士の間挟まれる接合層と、

前記複数の樹脂基材の両面にそれぞれ形成され、表面がめっき膜である、複数の導体パターンと、

を備え、

前記複数の樹脂基材は、第1面と、当該第1面とは反対面である第2面を有する第1樹脂基材と、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する第2樹脂基材と、を含み、

前記複数の導体パターンは、前記第1面に形成され、表面がめっき膜である第1導体パターンと、前記第2面に形成され、表面がめっき膜である第2導体パターンと、前記第3面に形成され、表面がめっき膜である第3導体パターンと、前記第4面に形成され、表面がめっき膜である第4導体パターンと、を含み、

前記第1導体パターンは他の導体パターンとは対向せず、前記第2導体パターンよりも一方の最外層寄りに位置し、

前記第2導体パターンのめっき膜の膜厚は前記第1導体パターンのめっき膜の膜厚よりも薄く、

前記第1樹脂基材、前記接合層、および前記第2樹脂基材を含む複数の層が積層され熱圧着された、

多層基板。

[請求項2]

前記接合層は前記複数の樹脂基材に比べて所定のプレス温度での流動性が高い、請求項1に記載の多層基板。

[請求項3]

前記第3導体パターンのめっき膜の膜厚は前記第4導体パターンのめっき膜の膜厚よりも薄い、請求項1または2に記載の多層基板。

[請求項4]

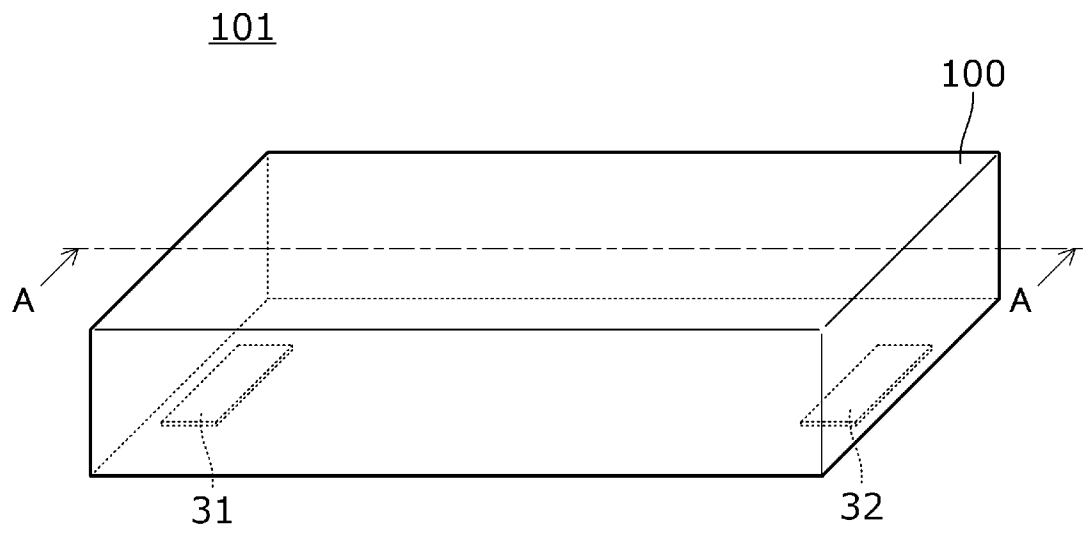
前記複数の導体パターンの少なくとも一部は前記樹脂基材に埋設されている、請求項1から3のいずれかに記載の多層基板。

- [請求項5] 前記第1導体パターン、前記第2導体パターン、前記第3導体パターンおよび前記第4導体パターンは、下地が金属箔であり、前記めっき膜の膜厚は、前記下地の厚さよりも厚い、請求項1から4のいずれかに記載の多層基板。
- [請求項6] 前記金属箔は銅箔であり、前記めっき膜は銅めっき膜である、請求項5に記載の多層基板。
- [請求項7] 前記複数の導体パターンは、形成される面に応じて形成されるめっき膜の厚い導体パターンとめっき膜の薄い導体パターンとを含み、
前記複数の導体パターンのうち、前記接合層を介して対向する導体パターンは、平面視で、一部が重なり、前記薄い導体パターンと前記厚い導体パターンとの対、または前記薄い導体パターンと前記薄い導体パターンとの対を成す、請求項1から6のいずれかに記載の多層基板。
- [請求項8] 前記第1導体パターンおよび前記第3導体パターンは、前記めっき膜の厚い導体パターンであり、前記第2導体パターンおよび前記第4導体パターンは、前記めっき膜の薄い導体パターンであり、
前記第2樹脂基材は前記第1樹脂基材より実装面に近い、請求項7に記載の多層基板。
- [請求項9] 前記第2導体パターンは前記積層方向の断面において、一定のピッチで配置され、前記第3導体パターンは、前記断面において一定ピッチで配置され、且つ前記第1導体パターンの配置とは前記ピッチの方向にずれている、請求項1から8のいずれかに記載の多層基板。
- [請求項10] 前記導体パターンはコイル導体パターンである、請求項1から9のいずれかに記載の多層基板。
- [請求項11] 前記複数の樹脂基材および前記接合層が積層されて構成される積層体のうち、前記第1樹脂基材よりも前記第2樹脂基材に近い実装面に形成された端子電極を更に備える、請求項1から10のいずれかに記載の多層基板。

- [請求項12] 前記端子電極は、平面視で前記導体パターンに重ならない位置に形成された、請求項11に記載の多層基板。
- [請求項13] 請求項11または12に記載の多層基板と、当該多層基板を実装する回路基板とを備え、
前記回路基板に形成されたパッド電極に前記端子電極が接続された、
多層基板の回路基板への実装構造。
- [請求項14] 請求項11または12に記載の多層基板を回路基板へ実装する方法であり、
前記多層基板の前記端子電極の形成面とは反対面をホットバーにより加熱し、前記端子電極を前記回路基板に形成されたパッド電極に接続する、
多層基板の実装方法。
- [請求項15] 第1面と、当該第1面とは反対面である第2面を有する、熱可塑性の第1樹脂基材の両面に、銅箔のパターン化により、実質的に同一面同一厚さの下地パターンを形成し、前記第2面に対向する第3面と、当該第3面とは反対面である第4面を有する、熱可塑性の第2樹脂基材の両面に、銅箔のパターン化により、実質的に同一面同一厚さの下地パターンを形成する、下地パターン形成工程と、
前記第1面の前記下地パターンに銅めっき膜を成長させ、前記第2面の前記下地パターンに銅めっき膜を成長させ、且つ、前記第2面の前記下地パターンに対する前記銅めっき膜より前記第1面の前記下地パターンに対する前記銅めっき膜を厚く成長させ、前記第3面の前記下地パターンに銅めっき膜を成長させ、前記第4面の前記下地パターンに銅めっき膜を成長させ、且つ、前記第3面の前記下地パターンに対する前記銅めっき膜より前記第4面の前記下地パターンに対する前記銅めっき膜を厚く成長させる、めっき工程と、
前記第1樹脂基材の前記第2面と前記第2樹脂基材の前記第3面と

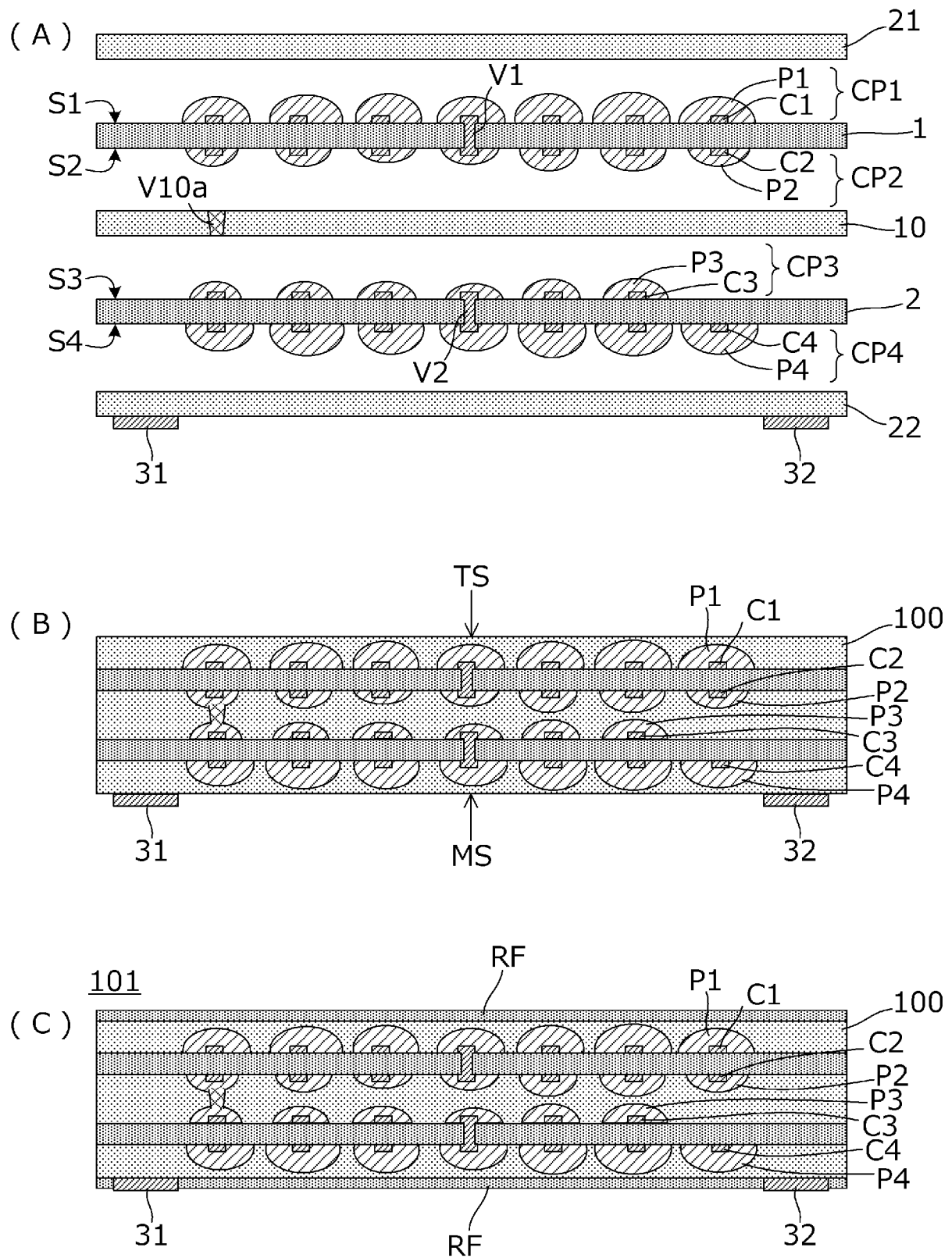
の間に、導体パターンが形成されていない接合層を挟み、前記第1面の前記下地パターンおよび当該下地パターンに形成された前記銅めっき膜による導体パターンを、一方の最外層寄りの位置にして、前記第1樹脂基材、前記接合層、および前記第2樹脂基材を含む複数の層を積層し、熱圧着により一体化する積層体形成工程と、を有する、
多層基板の製造方法。

[図1]
fig.1



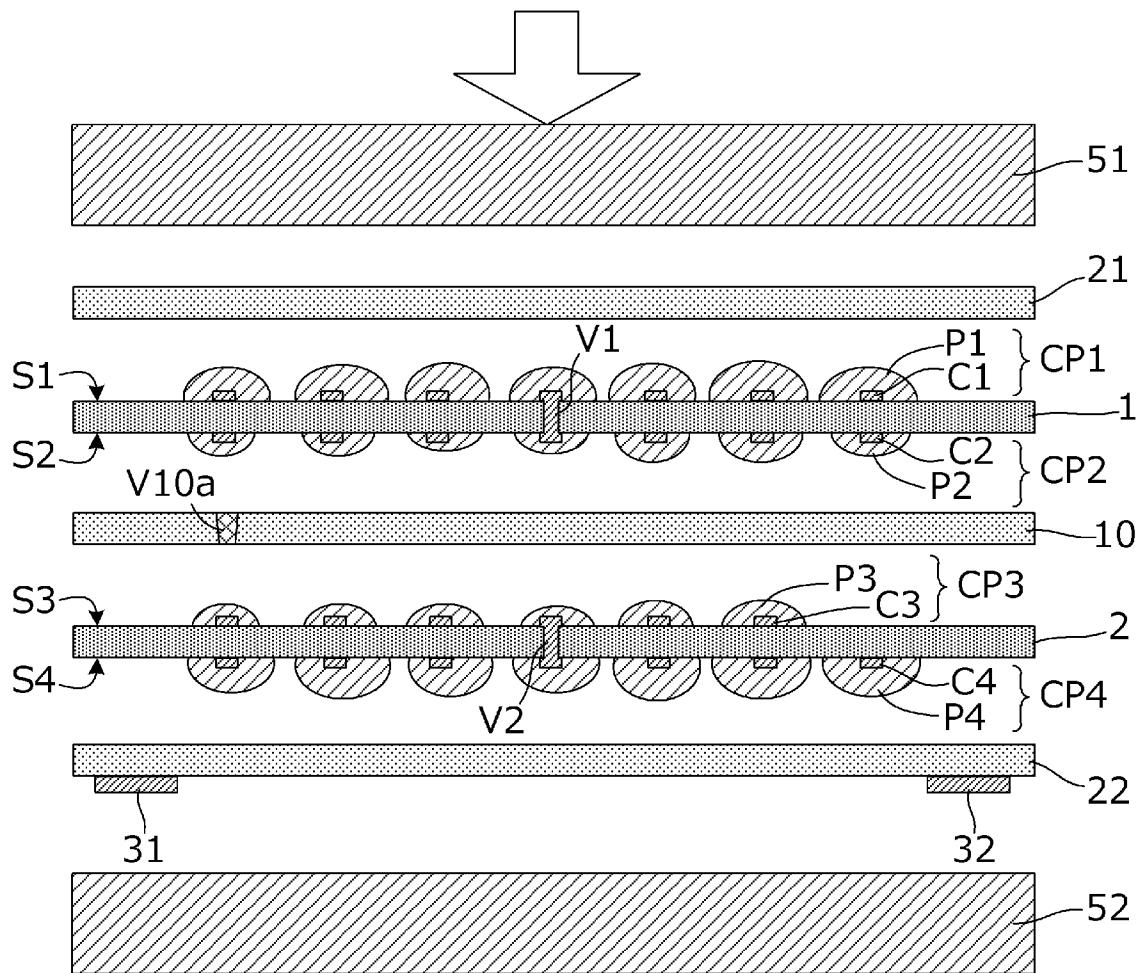
[図2]

fig.2



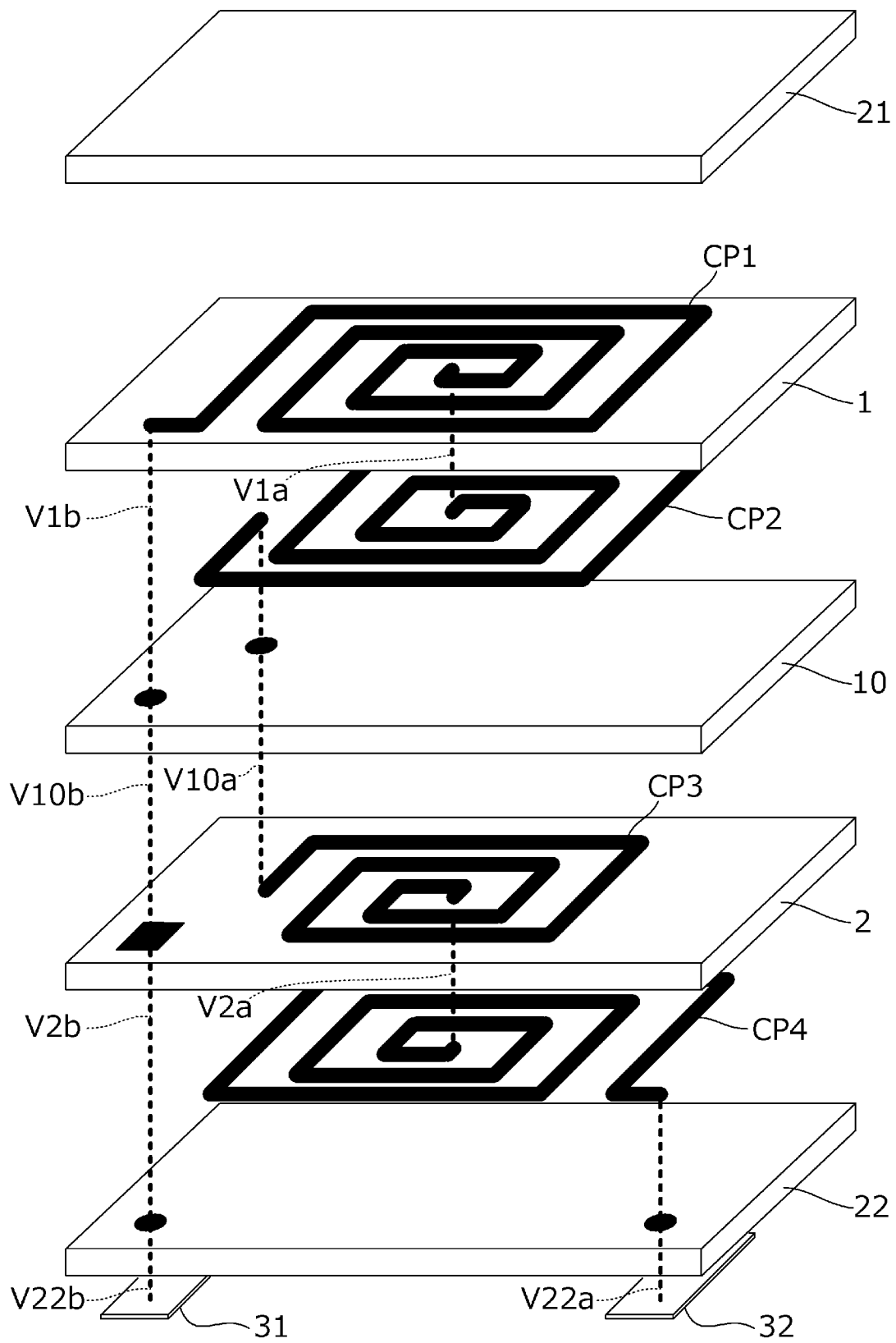
[図3]

fig.3



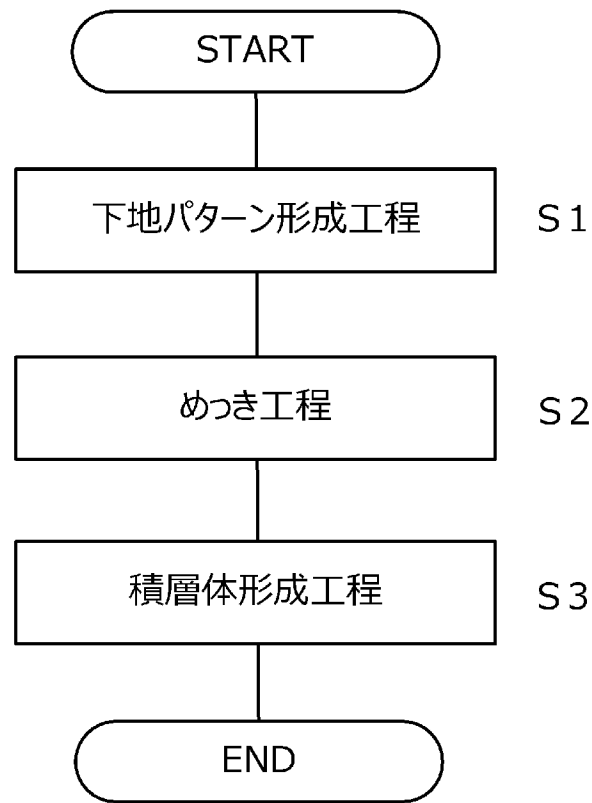
[図4]

fig. 4



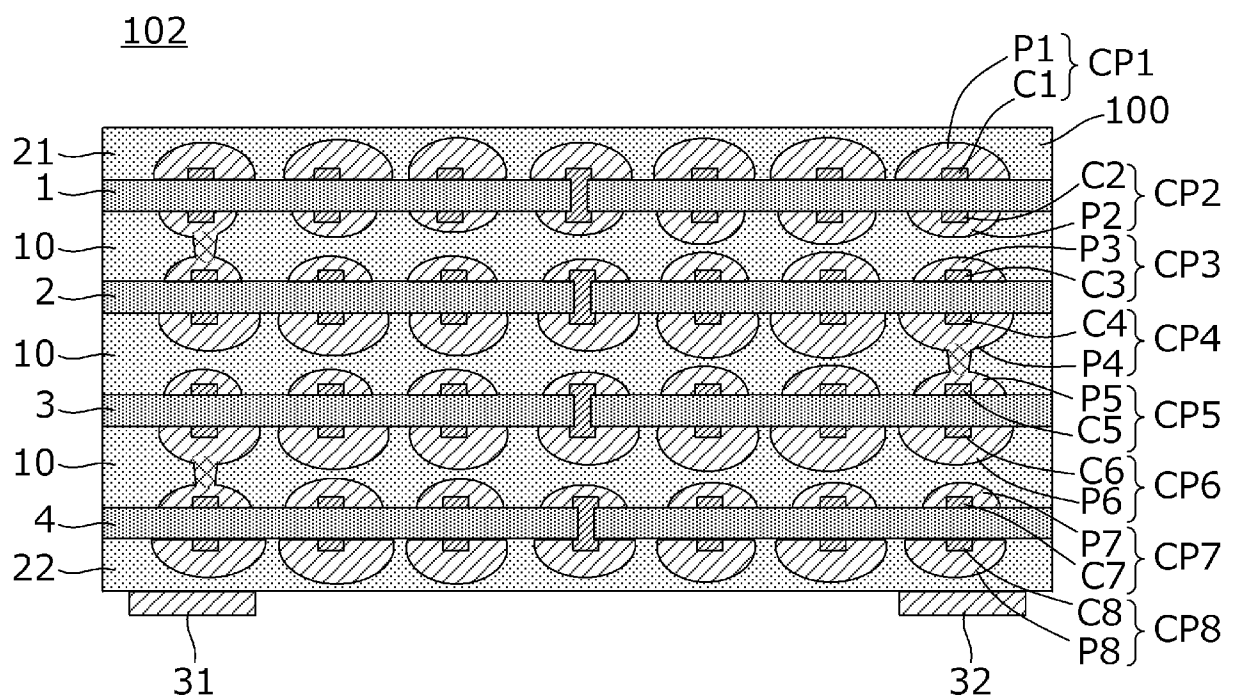
[図5]

fig.5



[図6]

fig.6



[図7]

fig. 7

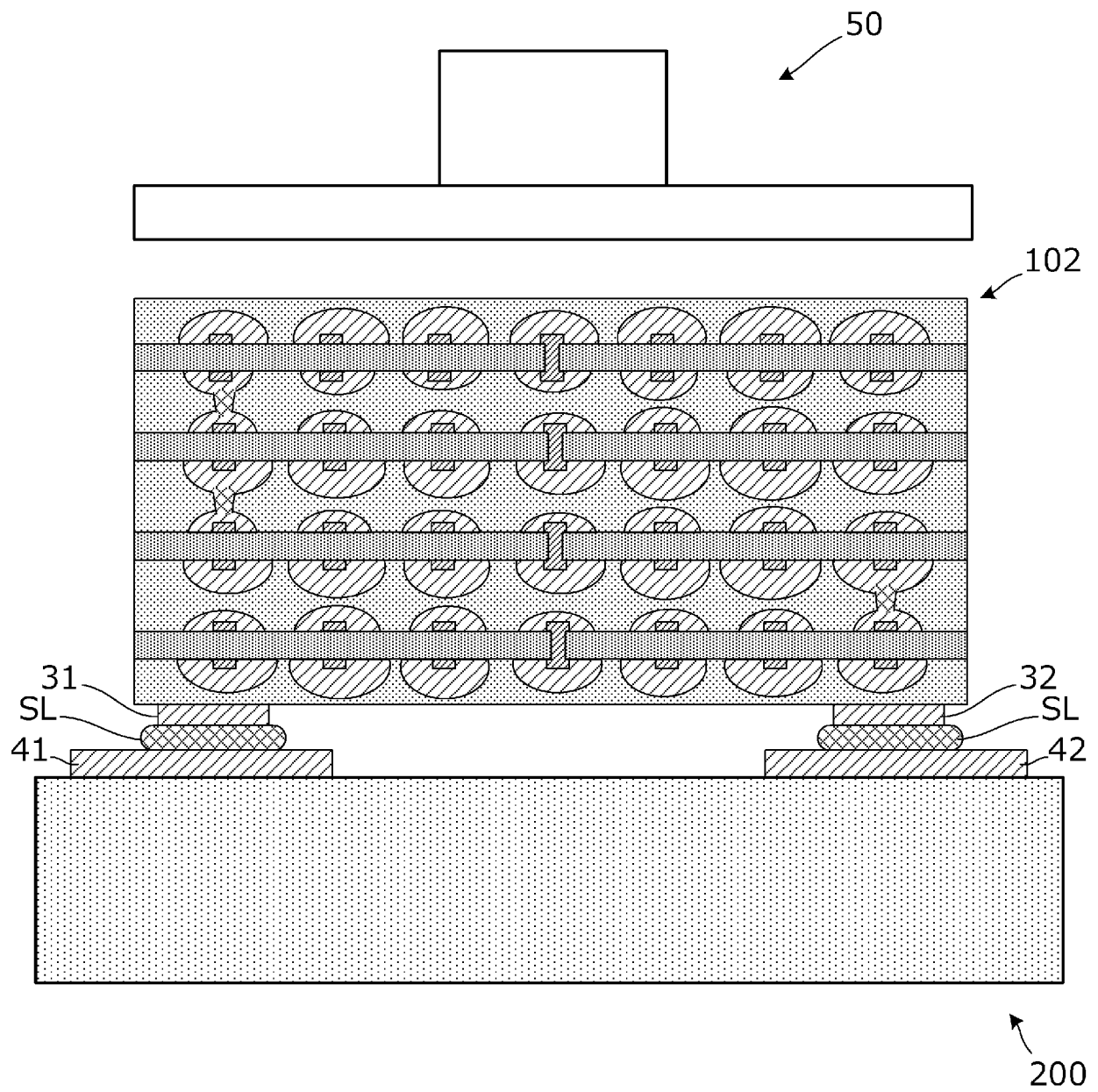
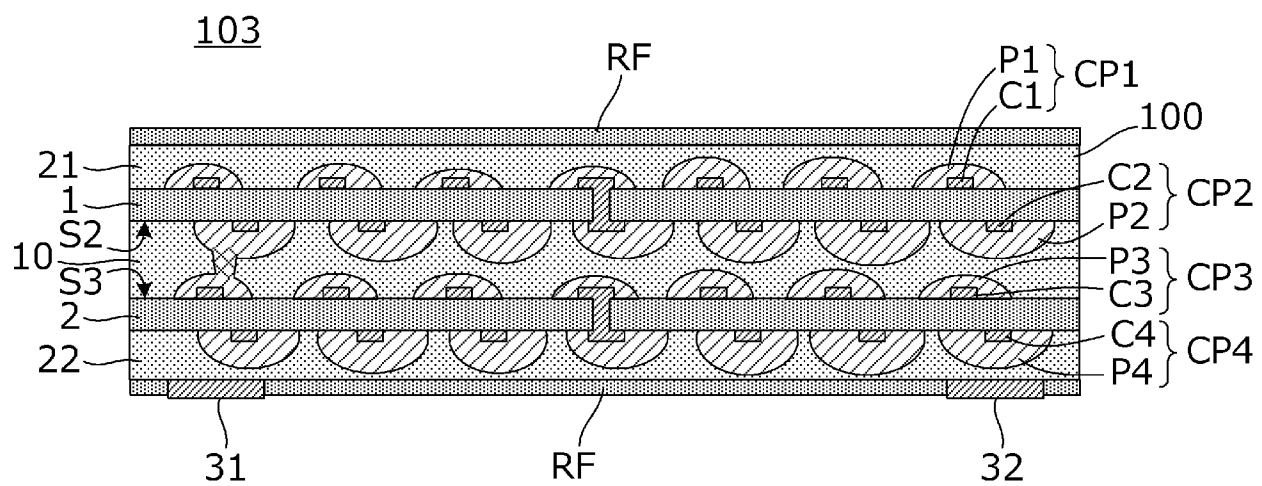
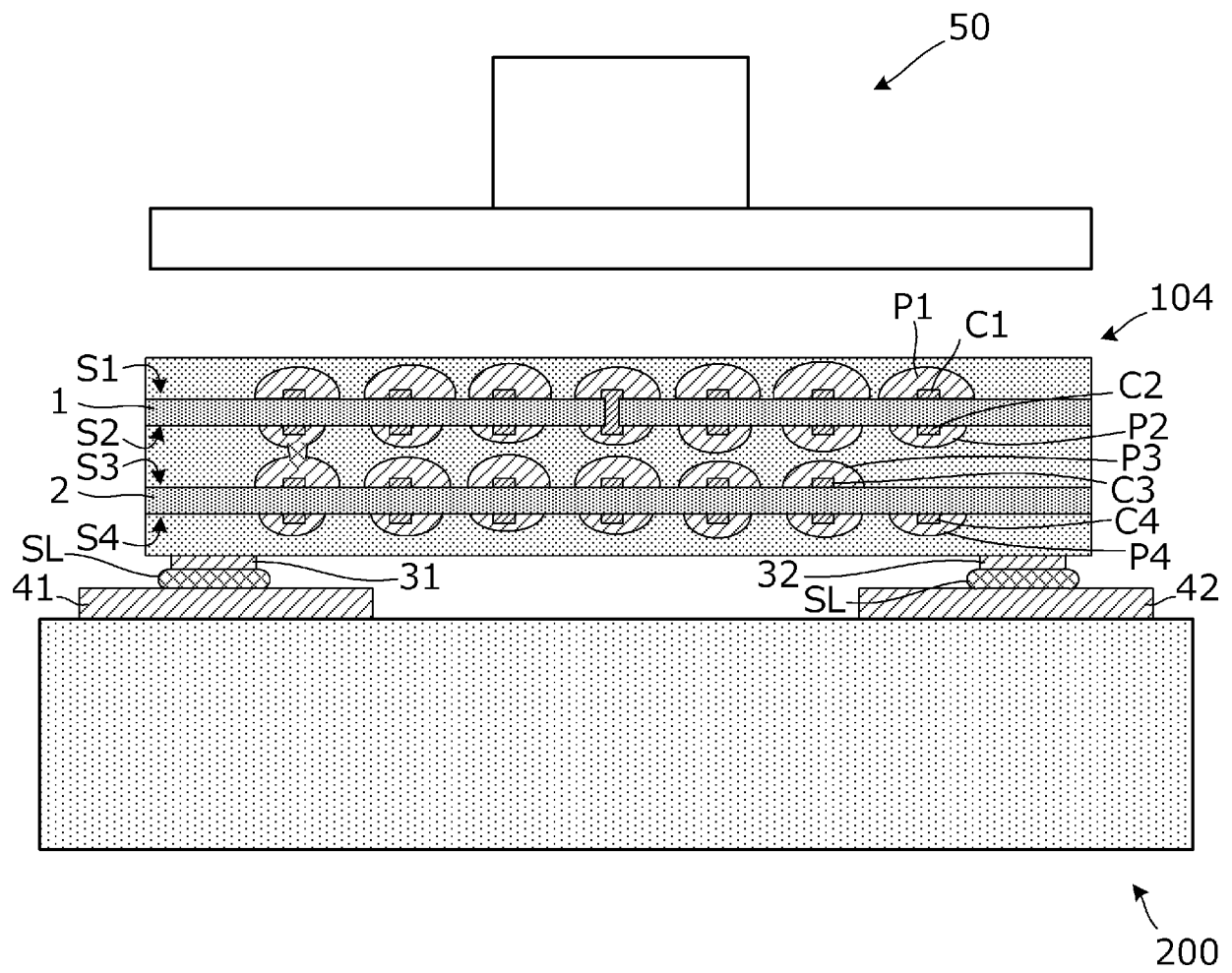


fig. 8



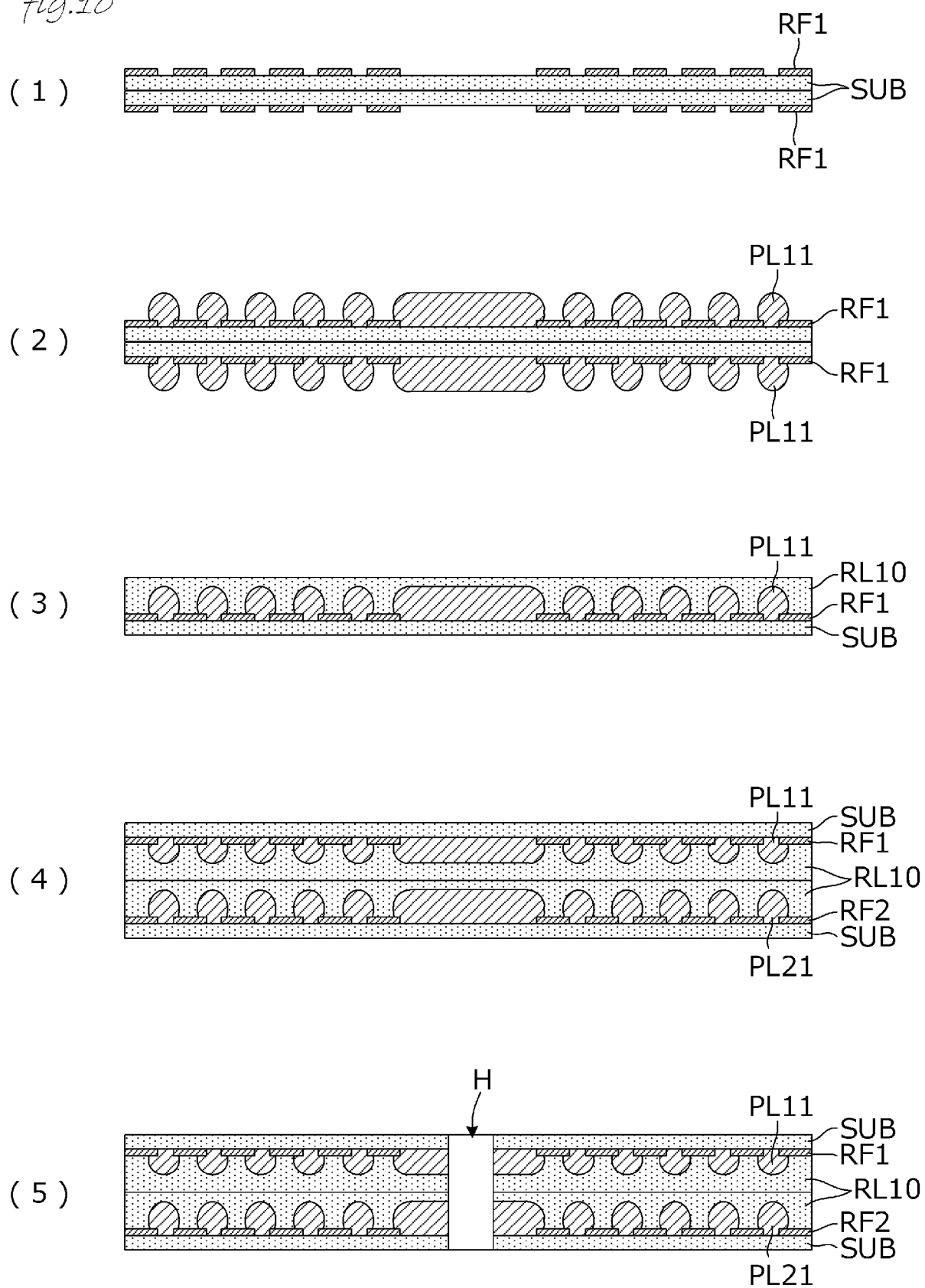
[図9]

fig.9

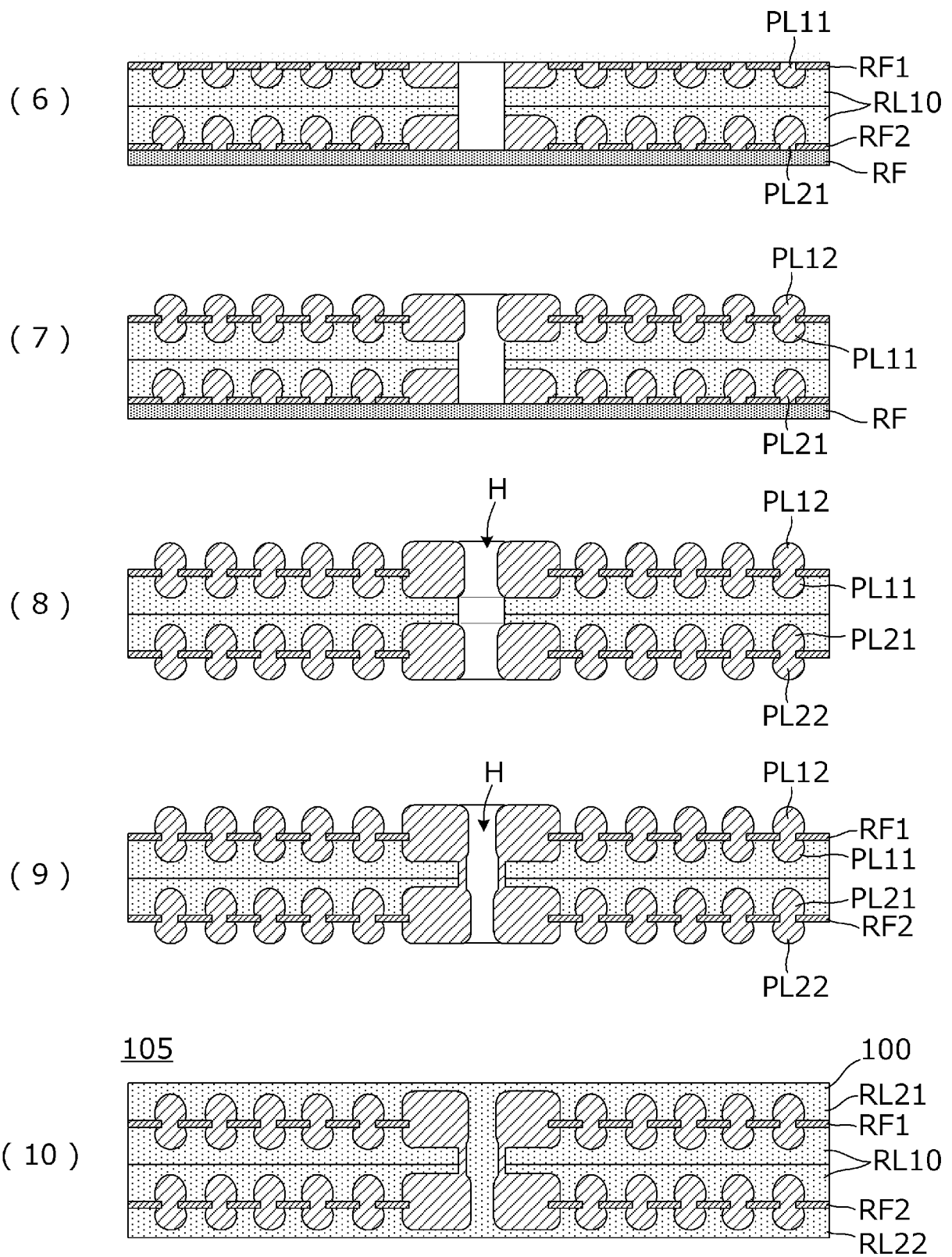


[図10]

fig.10

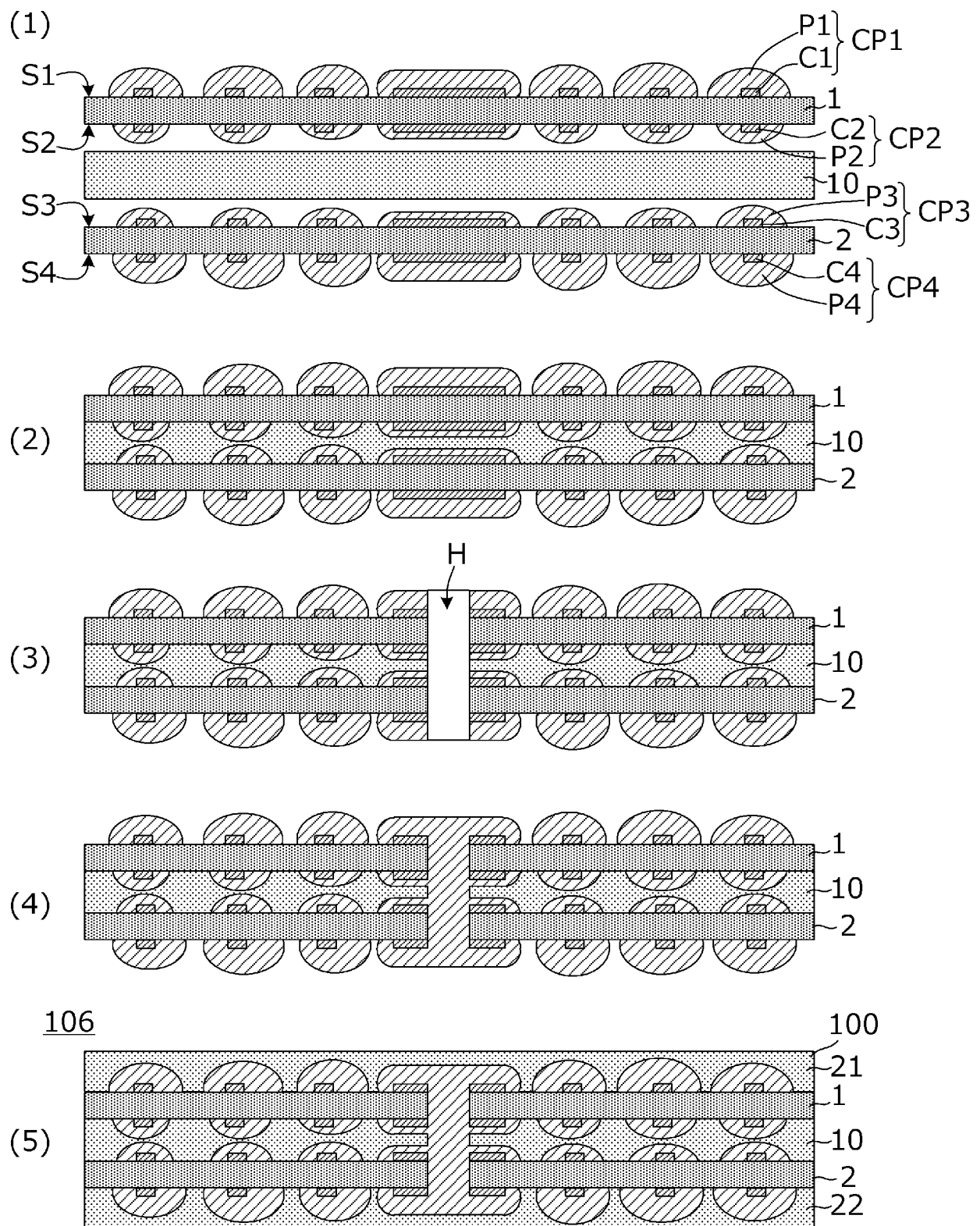


[図11]
fig.11



[図12]

fig.12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/041737

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H05K3/46(2006.01)i, H01F5/00(2006.01)i, H01F17/00(2006.01)i, H01F41/04(2006.01)i, H05K1/16(2006.01)i, H05K3/34(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H05K3/46, H01F5/00, H01F17/00, H01F41/04, H05K1/16, H05K3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 02-161709 A (MITSUI MINING & SMELTING CO., LTD.) 21 June 1990, page 1, right column, line 8 to page 2, upper left column, line 20, fig. 3-5 (Family: none)	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 09-232162 A (MURATA MFG. CO., LTD.) 05 September 1997, paragraphs [0008]-[0010], fig. 5-6 & US 5942965 A, column 1. line 64 to column 2, line 23, fig. 5-6	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 10-163028 A (MURATA MFG. CO., LTD.) 19 June 1998, paragraphs [0004]-[0014], fig. 6-8 (Family: none)	1-3, 5-7, 9-14 4, 8, 15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/041737

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 06-217482 A (SONY CORP.) 05 August 1994, paragraphs [0011]-[0022], fig. 1-5 (Family: none)	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 04-368105 A (TOSHIBA CORP.) 21 December 1992, paragraph [0003], fig. 5 (Family: none)	9 4, 8, 15
Y A	JP 2008-205353 A (KYOCERA CORP.) 04 September 2008, paragraphs [0019]-[0024], fig. 1-3 (Family: none)	11-14 4, 8, 15
Y A	JP 2010-010550 A (KYOCERA CORP.) 14 January 2010, abstract, fig. 1 (Family: none)	11-14 4, 8, 15
Y A	JP 2006-041418 A (TOKO, INC.) 09 February 2006, paragraphs [0004]-[0006], fig. 6-7 & US 2006/0022788 A1, paragraphs [0007]-[0010], fig. 6A-7 & KR 10-2006-0048797 A & CN 1728299 A & TW 200620339 A	14 4, 8, 15
A	JP 2008-306007 A (NEC CORP.) 18 December 2008, entire text, all drawings (Family: none)	1-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/041737

(Subject to be covered by this search)

For the following reasons, claim 8 limits the subject to be covered in this search.

Claim 8 cites claim 3; however, the description in claim 8 and the description in claim 3 are contradictory in technical terms. (Claim 3 sets forth that the film thickness of the third semiconductor pattern plating film is thinner than the film thickness of the forth semiconductor pattern.

In claim 8, the third semiconductor pattern is a thick plating film semiconductor pattern and the fourth semiconductor pattern is a thin plating film semiconductor pattern.

Therefore, the content of the description of the abovementioned claim 3 and the details of the description are contradictory in technical terms)

Consequently, the invention of claim 8, which cites claim 3, is unclear, even if common technical knowledge is taken into consideration. A meaningful search cannot be conducted for claim 8, which cites claim 3.

The search regarding claim 8 is limited to the portion that does not cite claim 3.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H05K3/46(2006.01)i, H01F5/00(2006.01)i, H01F17/00(2006.01)i, H01F41/04(2006.01)i, H05K1/16(2006.01)i, H05K3/34(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H05K3/46, H01F5/00, H01F17/00, H01F41/04, H05K1/16, H05K3/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 02-161709 A (三井金属鉱業株式会社) 1990.06.21, 第1頁右欄第8行~第2頁左上欄第20行, 第3図~第5図 (ファミリーなし)	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 09-232162 A (株式会社村田製作所) 1997.09.05, 段落 [0008] ~ [0010], 図5~図6 & US 5942965 A, 第1欄第64行~第2欄第23行, 図5~図6	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 10-163028 A (株式会社村田製作所) 1998.06.19, 段落 [0004] ~ [0014], 図6~図8 (ファミリーなし)	1-3, 5-7, 9-14 4, 8, 15

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

09.02.2018

国際調査報告の発送日

20.02.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

内田 勝久

5 D

3 7 9 9

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 06-217482 A (ソニー株式会社) 1994. 08. 05, 段落 [0011] ～ [0022], 図1～図5 (ファミリーなし)	1-3, 5-7, 9-14 4, 8, 15
Y A	JP 04-368105 A (株式会社東芝) 1992. 12. 21, 段落 [0003], 図 5 (ファミリーなし)	9 4, 8, 15
Y A	JP 2008-205353 A (京セラ株式会社) 2008. 09. 04, 段落 [0019] ～ [0024], 図1～図3 (ファミリーなし)	11-14 4, 8, 15
Y A	JP 2010-010550 A (京セラ株式会社) 2010. 01. 14, 要約, 図1 (ファ ミリーなし)	11-14 4, 8, 15
Y A	JP 2006-041418 A (東光株式会社) 2006. 02. 09, 段落 [0004] ～ [0006], 図6～図7 & US 2006/0022788 A1, 段落 [0007] ～ [0010], 図6A～図7 & KR 10-2006-0048797 A & CN 1728299 A & TW 200620339 A	14 4, 8, 15
A	JP 2008-306007 A (日本電気株式会社) 2008. 12. 18, 全文, 全図 (フ ァミリーなし)	1-15

<調査の対象について>

以下に示す理由により、請求項 8 について、調査対象・審査対象を限定する。

請求項 8 は、請求項 3 を引用しているが、請求項 8 の記載と、請求項 3 の記載は、技術的に矛盾する記載である。（請求項 3 では、第 3 導体パターンをめっき膜の膜厚は第 4 導体パターンをめっき膜の膜厚よりも薄いことが記載されている。

請求項 8 では、第 3 導体パターンは、めっき膜の厚い導体パターンであり、第 4 導体パターンは、めっき膜の薄い導体パターンであることが記載されている。

上述した請求項 3 の記載内容及び請求項 8 の記載内容は、技術的に矛盾するものである。）

よって、請求項 3 を引用する請求項 8 は、技術常識等を参酌しても技術的に矛盾する内容を含むため発明の内容が明確ではない。請求項 3 を引用する請求項 8 は、有意義な調査・審査を行うことができない。

請求項 8 については、請求項 3 を引用しない部分に限定して調査・審査を行った。