

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号
特開2023-100014
(P2023-100014A)

(43)公開日 令和5年7月18日(2023.7.18)

(51)国際特許分類

H 01 L 27/146 (2006.01)

H 01 L 31/107 (2006.01)

H 01 L 31/10 (2006.01)

F I

H 01 L 27/146

H 01 L 31/10

H 01 L 31/10

テーマコード(参考)

4 M 1 1 8

5 F 1 4 9

5 F 8 4 9

審査請求 未請求 請求項の数 19 O L (全28頁)

(21)出願番号

特願2022-315(P2022-315)

(22)出願日

令和4年1月5日(2022.1.5)

(71)出願人

000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

100126240

弁理士 阿部 琢磨

100124442

弁理士 黒岩 創吾

閑根 寛

東京都大田区下丸子3丁目30番2号キ

ヤノン株式会社内

森本 和浩

東京都大田区下丸子3丁目30番2号キ

ヤノン株式会社内

F ターム(参考) 4M118 AA05 AA10 AB01 BA01

BA09 BA19 CA03 CA20

最終頁に続く

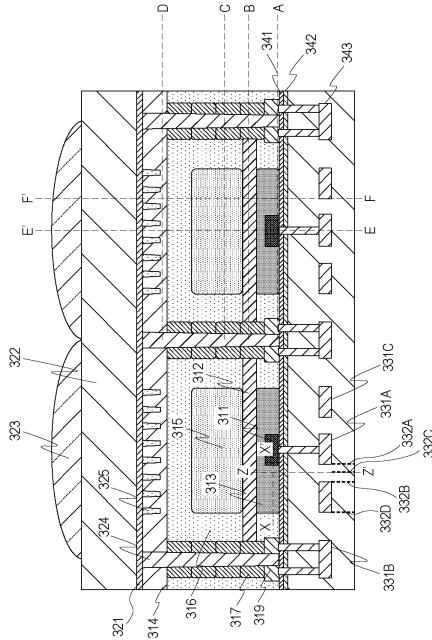
(54)【発明の名称】 光電変換装置

(57)【要約】

【課題】 カソード領域端部への電界集中及びホットキャリアの半導体基板界面への注入によって降伏電圧が経時変化する。

【解決手段】 第1の面と、第1の面に対向する第2の面と、を有する半導体層に配されたアバランシェダイオードを有する光電変換装置であって、アバランシェダイオードは、第1の深さに配された第1の導電型の第1の半導体領域と、第1の深さよりも第2の面に対して深い第2の深さに配された第2の導電型の第2の半導体領域と、平面視において、第1の半導体領域の端部に接して設けられた第3の半導体領域と、第1の半導体領域に接続された第1の配線と、第2の半導体領域に接続された第2の配線と、平面視において、少なくとも一部が第3の半導体領域に重なる第3の配線と、を有し、第3の配線に供給される第3の電圧は、第1の配線に供給される第1の電圧と、第2の配線に供給される第2の電圧との間の値であることを特徴とする光電変換装置。

【選択図】 図6



【特許請求の範囲】**【請求項 1】**

第1の面と、前記第1の面に対向する第2の面と、を有する半導体層に配されたアバランシェダイオードを有する光電変換装置であって、

前記アバランシェダイオードは、

第1の深さに配された第1の導電型の第1の半導体領域と、

前記第1の深さよりも前記第2の面に対して深い第2の深さに配された第2の導電型の第2の半導体領域と、

平面視において、前記第1の半導体領域の端部に接して設けられた第3の半導体領域と、

前記第1の半導体領域に接続された第1の配線と、

前記第2の半導体領域に接続された第2の配線と、

平面視において、少なくとも一部が前記第3の半導体領域に重なる第3の配線と、を有し、

前記第3の配線に供給される第3の電圧は、前記第1の配線に供給される第1の電圧と、前記第2の配線に供給される第2の電圧との間の値であることを特徴とする光電変換装置。

【請求項 2】

前記第3の半導体領域における不純物濃度は前記第1の半導体領域における不純物濃度よりも低いことを特徴とする請求項1に記載の光電変換装置。

【請求項 3】

前記第1の配線、前記第3の配線は、前記第2の面の側に積層された複数の配線層に形成され、

前記第3の配線は、前記第1の半導体領域と前記第1の配線とを接続するコンタクトよりも前記第2の面から遠い配線層であって、前記第1の配線よりも前記第2の面に近い配線層に形成されることを特徴とする請求項1又は請求項2に記載の光電変換装置。

【請求項 4】

平面視において、前記第1の配線の少なくとも一部と前記第3の配線の少なくとも一部とが重なることを特徴とする請求項3に記載の光電変換装置。

【請求項 5】

前記第2の配線、前記第3の配線は、前記第2の面の側に積層された複数の配線層に形成され、

前記第3の配線は、前記第2の半導体領域と前記第2の配線とを接続するコンタクトよりも前記第2の面から遠い配線層であって、前記第2の配線よりも前記第2の面に近い配線層に形成されることを特徴とする請求項1乃至請求項4のいずれか一項に記載の光電変換装置。

【請求項 6】

平面視において、前記第2の配線の少なくとも一部と前記第3の配線の少なくとも一部とが重なることを特徴とする請求項5に記載の光電変換装置。

【請求項 7】

前記第3の配線の少なくとも一部がポリシリコンからなる配線であることを特徴とする請求項1乃至請求項6のいずれか一項に記載の光電変換装置。

【請求項 8】

前記第3の配線は、前記第2の面の側に積層された複数の配線層に形成され、

前記第3の配線は、前記第1の半導体領域と前記第1の配線とを接続するコンタクトよりも前記第2の面から遠い配線層であって、前記複数の配線層のうち前記第2の面に最も近い配線層に形成されることを特徴とする請求項1乃至請求項7のいずれか一項に記載の光電変換装置。

【請求項 9】

前記第1の配線と前記第2の配線とは、前記第2の面の側に積層された同一の配線層に

10

20

30

40

50

形成されることを特徴とする請求項 1 乃至請求項 8 のいずれか一項に記載の光電変換装置。

【請求項 10】

前記第 1 の電圧を V_{ca} 、前記第 2 の電圧を V_{an} 、前記第 3 の電圧を V_{mid} としたとき、前記第 3 の電圧は $\{ (V_{an} - V_{ca}) / 2 \} \times 0.8 \leq V_{mid} \leq \{ (V_{an} - V_{ca}) / 2 \} \times 1.2$ の範囲内であることを特徴とする請求項 1 乃至請求項 9 のいずれか一項に記載の光電変換装置。

【請求項 11】

前記第 3 の電圧はグランド電圧であることを特徴とする請求項 1 乃至請求項 10 のいずれか一項に記載の光電変換装置。

10

【請求項 12】

前記第 2 の深さよりも第 2 の面に対して深い第 3 の深さに配された、前記第 2 の導電型の第 4 の半導体領域を有することを特徴とする請求項 1 乃至請求項 11 のいずれか一項に記載の光電変換装置。

【請求項 13】

前記第 2 の半導体領域と前記第 4 の半導体領域との間に前記第 1 の導電型の第 5 の半導体領域が設けられ、

前記第 5 の半導体領域における前記第 1 の導電型の不純物濃度は前記第 1 の半導体領域における前記第 1 の導電型の不純物濃度よりも低いことを特徴とする請求項 12 に記載の光電変換装置。

20

【請求項 14】

前記第 1 の半導体領域と前記第 2 の半導体領域とのポテンシャル差は前記第 2 の半導体領域と前記第 5 の半導体領域とのポテンシャル差よりも大きいことを特徴とする請求項 13 に記載の光電変換装置。

【請求項 15】

前記第 2 の面に積層された酸化膜と窒化膜とを有することを特徴とする請求項 1 乃至請求項 14 のいずれか一項に記載の光電変換装置。

【請求項 16】

前記半導体層は、前記第 1 の面に設けられた複数の凹凸構造を備えることを特徴とする請求項 1 乃至請求項 15 のいずれか一項に記載の光電変換装置。

30

【請求項 17】

前記第 3 の配線の少なくとも一部が、平面視において前記複数の凹凸構造の形成された領域に内包されることを特徴とする請求項 16 に記載の光電変換装置。

【請求項 18】

請求項 1 乃至請求項 17 のいずれか一項に記載の光電変換装置と、
前記光電変換装置が出力する信号を用いて画像を生成する信号処理部と、を有することを特徴とする光電変換システム。

【請求項 19】

請求項 1 乃至請求項 17 のいずれか 1 項に記載の光電変換装置を備える移動体であって、

40

前記光電変換装置が出力する信号を用いて前記移動体の移動を制御する制御部を有することを特徴とする移動体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置及び光電変換システムに関するものである。

【背景技術】

【0002】

配線層に反射板を設け、半導体基板を透過した入射光を反射させることにより、光電変換素子内における入射光の光路長を長くして、量子変換効率を向上させる光電変換装置が

50

ある。特許文献 1 には、アノード配線を反射板として用いる単一光子アバランシェダイオード (S P A D) について記載されている。同様に、特許文献 2 には、延伸したアノード配線を有する単一光子アバランシェダイオード (S P A D) について記載されている。

【先行技術文献】

【特許文献】

【0 0 0 3】

【特許文献 1】米国特許出願公開第 2 0 2 0 / 0 2 8 6 9 4 6 号明細書

【特許文献 2】米国特許出願公開第 2 0 1 9 / 0 1 8 1 1 7 7 号明細書

【発明の概要】

【発明が解決しようとする課題】

10

【0 0 0 4】

特許文献 1 に記載の構造において、ガードリング領域の直上にカソード配線があるため、カソード領域付近にホットキャリアがトラップされることにより、強電界領域周辺のポテンシャルが変化し、降伏電圧が経時に変化するという課題があった。また、特許文献 2 に記載の構造において、ガードリング領域直上のアノード配線によりカソード領域端部に電界が集中し、D C R (D a r k C o u n t R a t e) が大きくなる懸念があった。

【0 0 0 5】

本発明は上記課題を鑑みてなされたものであり、D C R を抑制しながらホットキャリアの半導体基板界面への注入による降伏電圧の経時変化を低減することを目的とするものである。

20

【課題を解決するための手段】

【0 0 0 6】

本発明の一つの側面は、第 1 の面と、前記第 1 の面に対向する第 2 の面と、を有する半導体層に配されたアバランシェダイオードを有する光電変換装置であって、前記アバランシェダイオードは、第 1 の深さに配された第 1 の導電型の第 1 の半導体領域と、前記第 1 の深さよりも前記第 2 の面に対して深い第 2 の深さに配された第 2 の導電型の第 2 の半導体領域と、平面視において、前記第 1 の半導体領域の端部に接して設けられた第 3 の半導体領域と、前記第 1 の半導体領域に接続された第 1 の配線と、前記第 2 の半導体領域に接続された第 2 の配線と、平面視において、少なくとも一部が前記第 3 の半導体領域に重なる第 3 の配線と、を有し、前記第 3 の配線に供給される第 3 の電圧は、前記第 1 の配線に供給される第 1 の電圧と、前記第 2 の配線に供給される第 2 の電圧との間の値であることを特徴とする。

30

【発明の効果】

【0 0 0 7】

本発明によれば、D C R を抑制しながらホットキャリアの半導体基板界面への注入による降伏電圧の経時変化を低減することができる。

【図面の簡単な説明】

【0 0 0 8】

【図 1】実施形態にかかる光電変換装置の概略図である。

40

【図 2】実施形態にかかる光電変換装置の P D 基板の概略図である。

【図 3】実施形態にかかる光電変換装置の回路基板の概略図である。

【図 4】実施形態にかかる光電変換装置の画素回路の構成例である。

【図 5】実施形態にかかる光電変換装置の画素回路の駆動を示す模式図である。

【図 6】第 1 の実施形態にかかる光電変換素子の断面図である。

【図 7】第 1 の実施形態にかかる光電変換素子の平面図である。

【図 8】第 1 の実施形態にかかる光電変換素子のポテンシャル図である。

【図 9】第 1 の実施形態にかかる光電変換素子のポテンシャルと電界強度の図である。

【図 10】第 1 の実施形態にかかる光電変換素子の電圧設定の一例を示す図である。

【図 11】第 2 の実施形態にかかる光電変換素子の断面図である。

【図 12】第 3 の実施形態にかかる光電変換素子の断面図である。

50

【図13】第4の実施形態にかかる光電変換素子の断面図である。

【図14】第5の実施形態にかかる光電変換システムの機能ブロック図である。

【図15】第6の実施形態にかかる光電変換システムの機能ブロック図である。

【図16】第7の実施形態にかかる光電変換システムの機能ブロック図である。

【図17】第8の実施形態にかかる光電変換システムの機能ブロック図である。

【図18】第9の実施形態にかかる光電変換システムの機能ブロック図である。

【発明を実施するための形態】

【0009】

以下に示す形態は、本発明の技術思想を具体化するためのものであって、本発明を限定するものではない。各図面が示す部材の大きさや位置関係は、説明を明確にするために誇張していることがある。以下の説明において、同一の構成については同一の番号を付して説明を省略することがある。

【0010】

以下、図面に基づいて本発明の実施の形態を詳細に説明する。なお、以下の説明では、必要に応じて特定の方向や位置を示す用語（例えば、「上」、「下」、「右」、「左」及び、それらの用語を含む別の用語）を用いる。それらの用語の使用は図面を参照した実施形態の理解を容易にするためであって、それらの用語の意味によって本発明の技術的範囲が限定されるものではない。

【0011】

本明細書において、平面視とは、半導体層の光入射面に対して垂直な方向から視ることである。また、断面視とは、半導体層の光入射面と垂直な方向における面をいう。なお、微視的に見て半導体層の光入射面が粗面である場合は、巨視的に見たときの半導体層の光入射面を基準として平面視を定義する。

【0012】

以下の説明において、アバランシェフォトダイオード（A P D）のアノードを固定電位とし、カソード側から信号を取り出している。したがって、信号電荷と同じ極性の電荷を多数キャリアとする第1の導電型の半導体領域とはN型半導体領域であり、信号電荷と異なる極性の電荷を多数キャリアとする第2の導電型の半導体領域とはP型半導体領域である。なお、A P Dのカソードを固定電位とし、アノード側から信号を取り出す場合でも本発明は成立する。この場合は、信号電荷と同じ極性の電荷を多数キャリアとする第1の導電型の半導体領域はP型半導体領域であり、信号電荷と異なる極性の電荷を多数キャリアとする第2の導電型の半導体領域とはN型半導体領域である。以下では、A P Dの一方のノードを固定電位とする場合について説明するが、両方のノードの電位が変動してもよい。

【0013】

本明細書において、単に「不純物濃度」という用語が使われた場合、逆導電型の不純物によって補償された分を差し引いた正味の不純物濃度を意味している。つまり、「不純物濃度」とは、NETドーピング濃度を指す。P型の添加不純物濃度がN型の添加不純物濃度より高い領域はP型半導体領域である。反対に、N型の添加不純物濃度がP型の添加不純物濃度より高い領域はN型半導体領域である。

【0014】

本発明に係る光電変換装置及びその駆動方法の各実施形態に共通する構成について、図1から図5を用いて説明する。

【0015】

図1は、本発明の実施形態に係る積層型の光電変換装置100の構成を示す図である。光電変換装置100は、センサ基板11と、回路基板21の2つの基板が積層され、且つ電気的に接続されることにより構成される。センサ基板11は、後述する光電変換素子102を有する第1半導体層と、第1配線構造と、を有する。回路基板21は、後述する信号処理部103等の回路を有する第2半導体層と、第2配線構造と、を有する。光電変換装置100は、第2半導体層、第2配線構造、第1配線構造、第1半導体層の順に積層し

10

20

30

40

50

て構成される。各実施形態に記載の光電変換装置は、第1の面から光が入射し、第2の面に回路基板が配される、裏面照射型の光電変換装置である。

【0016】

以下では、センサ基板11と回路基板21とは、ダイシングされたチップで説明するが、チップに限定されない。例えば、各基板はウエハであってもよい。また、各基板はウエハ状態で積層した後にダイシングされていてもよいし、チップ化した後にチップを積層して接合してもよい。

【0017】

センサ基板11には、画素領域12が配され、回路基板21には、画素領域12で検出された信号を処理する回路領域22が配される。

10

【0018】

図2は、センサ基板11の配置例を示す図である。アバランシェフォトダイオード（以下、APD）を含む光電変換素子102を有する画素101が平面視で二次元アレイ状に配列され、画素領域12を形成する。

【0019】

画素101は、典型的には、画像を形成するための画素であるが、TOF（Time of Flight）に用いる場合には、必ずしも画像を形成しなくてもよい。すなわち、画素101は、光が到達した時刻と光量を測定するための画素であってもよい。

【0020】

図3は、回路基板21の構成図である。図2の光電変換素子102で光電変換された電荷を処理する信号処理部103、読み出し回路112、制御パルス生成部115、水平走査回路部111、信号線113、垂直走査回路部110を有している。

20

【0021】

図2の光電変換素子102と、図3の信号処理部103は、画素毎に設けられた接続配線を介して電気的に接続される。

【0022】

垂直走査回路部110は、制御パルス生成部115から供給された制御パルスを受け、各画素に制御パルスを供給する。垂直走査回路部110にはシフトレジスタやアドレスデコーダといった論理回路が用いられる。

【0023】

画素の光電変換素子102から出力された信号は、信号処理部103で処理される。信号処理部103は、カウンタやメモリなどが設けられており、メモリにはデジタル値が保持される。

30

【0024】

水平走査回路部111は、デジタル信号が保持された各画素のメモリから信号を読み出すために、各列を順次選択する制御パルスを信号処理部103に入力する。

【0025】

信号線113には、選択されている列について、垂直走査回路部110により選択された画素の信号処理部103から信号が出力される。

【0026】

信号線113に出力された信号は、出力回路114を介して、光電変換装置100の外部の記録部または信号処理部に出力する。

40

【0027】

図2において、画素領域における光電変換素子の配列は1次元状に配されていてもよい。また、画素が1つでもあっても本発明の効果を得ることは可能であり、画素が1つの場合も本発明に含まれる。信号処理部の機能は、必ずしも全ての光電変換素子に1つずつ設けられる必要はなく、例えば、複数の光電変換素子によって1つの信号処理部が共有され、順次信号処理が行われてもよい。

【0028】

図2および図3に示すように、平面視で画素領域12に重なる領域に、複数の信号処理

50

部 103 が配される。そして、平面視で、センサ基板 11 の端と画素領域 12 の端との間に重なるように、垂直走査回路部 110、水平走査回路部 111、列回路 112、出力回路 114、制御パルス生成部 115 が配される。言い換えると、センサ基板 11 は、画素領域 12 と画素領域 12 の周りに配された非画素領域とを有し、平面視で非画素領域に重なる領域に、垂直走査回路部 110、水平走査回路部 111、列回路 112、出力回路 114、制御パルス生成部 115 が配される。

【0029】

図 4 は、図 2 及び図 3 の等価回路を含むブロック図の一例である。

【0030】

図 2において、APD201を有する光電変換素子 102 は、センサ基板 11 に設けられており、その他の部材は、回路基板 21 に設けられている。 10

【0031】

APD201 は、光電変換により入射光に応じた電荷対を生成する。APD201 のアノードには、電圧 VL (第 1 電圧) が供給される。また、APD201 のカソードには、アノードに供給される電圧 VL よりも高い電圧 VH (第 2 電圧) が供給される。アノードとカソードには、APD201 がアバランシェ増倍動作をするような逆バイアス電圧が供給される。このような電圧を供給した状態とすることで、入射光によって生じた電荷がアバランシェ増倍を起こし、アバランシェ電流が発生する。

【0032】

尚、逆バイアスの電圧が供給される場合において、アノードおよびカソードの電位差が降伏電圧より大きい電位差で動作させるガイガーモードと、アノードおよびカソードの電位差が降伏電圧近傍、もしくはそれ以下の電圧差で動作させるリニアモードがある。 20

【0033】

ガイガーモードで動作させる APD を SPAD と呼ぶ。例えば、電圧 VL (第 1 電圧) は、-30V、電圧 VH (第 2 電圧) は、1V である。APD201 は、リニアモードで動作させてもよいし、ガイガーモードで動作させてもよい。SPAD の場合はリニアモードの APD に比べて電位差が大きくなり耐圧の効果が顕著となるため、SPAD であることが好ましい。

【0034】

クエンチ素子 202 は、電圧 VH を供給する電源と APD201 に接続される。クエンチ素子 202 は、アバランシェ増倍による信号増倍時に負荷回路 (クエンチ回路) として機能し、APD201 に供給する電圧を抑制して、アバランシェ増倍を抑制する働きを持つ (クエンチ動作)。また、クエンチ素子 202 は、クエンチ動作で電圧降下した分の電流を流すことにより、APD201 に供給する電圧を電圧 VH へと戻す働きを持つ (リチャージ動作)。 30

【0035】

信号処理部 103 は、波形整形部 210、カウンタ回路 211、選択回路 212 を有する。本明細書において、信号処理部 103 は、波形整形部 210、カウンタ回路 211、選択回路 212 のいずれかを有していればよい。

【0036】

波形整形部 210 は、光子検出時に得られる APD201 のカソードの電位変化を整形して、パルス信号を出力する。波形整形部 210 としては、例えば、インバータ回路が用いられる。図 4 では、波形整形部 210 としてインバータを一つ用いた例を示したが、複数のインバータを直列接続した回路を用いてもよいし、波形整形効果があるその他の回路を用いてもよい。 40

【0037】

カウンタ回路 211 は、波形整形部 210 から出力されたパルス信号をカウントし、カウント値を保持する。また、駆動線 213 を介して制御パルス pRES が供給されたとき、カウンタ回路 211 に保持された信号がリセットされる。

【0038】

選択回路 212 には、図 3 の垂直走査回路部 110 から、図 4 の駆動線 214（図 3 では不図示）を介して制御パルス p S E L が供給され、カウンタ回路 211 と信号線 113 との電気的な接続、非接続を切り替える。選択回路 212 には、例えば、信号を出力するためのバッファ回路などを含む。

【0039】

クエンチ素子 202 と A P D 201 との間や、光電変換素子 102 と信号処理部 103 との間にトランジスタ等のスイッチを配して、電気的な接続を切り替えてよい。同様に、光電変換素子 102 に供給される電圧 V H または電圧 V L の供給をトランジスタ等のスイッチを用いて電気的に切り替えてよい。

【0040】

本実施形態では、カウンタ回路 211 を用いる構成を示した。しかし、カウンタ回路 211 の代わりに、時間・デジタル変換回路（Time to Digital Converter：以下、T D C）、メモリを用いて、パルス検出タイミングを取得する光電変換装置 100 としてもよい。このとき、波形整形部 210 から出力されたパルス信号の発生タイミングは、T D C によってデジタル信号に変換される。T D C には、パルス信号のタイミングの測定に、図 1 の垂直走査回路部 110 から駆動線を介して、制御パルス p R E F（参照信号）が供給される。T D C は、制御パルス p R E F を基準として、波形整形部 210 を介して各画素から出力された信号の入力タイミングを相対的な時間としたときの信号をデジタル信号として取得する。

【0041】

図 5 は、A P D の動作と出力信号との関係を模式的に示した図である。

【0042】

図 5 (a) は、図 4 の A P D 201、クエンチ素子 202、波形整形部 210 を抜粋した図である。ここで、波形整形部 210 の入力側を node A、出力側を node B とする。図 5 (b) は、図 5 (a) の node A の波形変化を、図 5 (c) は、図 5 (a) の node B の波形変化をそれぞれ示す。

【0043】

時刻 t 0 から時刻 t 1 の間において、図 5 (a) の A P D 201 には、V H - V L の電位差が印加されている。時刻 t 1 において光子が A P D 201 に入射すると、A P D 201 でアバランシェ増倍が生じ、クエンチ素子 202 にアバランシェ増倍電流が流れ、node A の電圧は降下する。電圧降下量がさらに大きくなり、A P D 201 に印加される電位差が小さくなると、時刻 t 2 のように A P D 201 のアバランシェ増倍が停止し、node A の電圧レベルはある一定値以上降下しなくなる。その後、時刻 t 2 から時刻 t 3 の間において、node A には電圧 V L から電圧降下分を補う電流が流れ、時刻 t 3 において node A は元の電位レベルに静定する。このとき、node A において出力波形がある閾値を越えた部分は、波形整形部 210 で波形整形され、node B で信号として出力される。

【0044】

なお、信号線 113 の配置、列回路 112、出力回路 114 の配置は図 3 に限定されない。例えば、信号線 113 はが行方向に延びて配されており、列回路 112 が信号線 113 の延びる先に配されていてよい。

【0045】

以下では、各実施形態の光電変換装置について説明する。

【0046】

（第 1 の実施形態）

第 1 の実施形態に係る光電変換装置について図 6 から図 10 までを用いて説明する。

【0047】

図 6 は、第 1 の実施形態にかかる光電変換装置の光電変換素子 102 二画素分の、基板の面方向に垂直な方向の断面図であり、図 7 (a) の A - A' 断面に対応している。

【0048】

10

20

30

40

50

光電変換素子 102 の構造と機能について説明する。光電変換素子 102 は N 型の第 1 の半導体領域 311、第 3 の半導体領域 313、第 5 の半導体領域 315、第 6 の半導体領域 316 を有する。更に P 型の第 2 の半導体領域 312、第 4 の半導体領域 314、第 7 の半導体領域 317、第 9 半導体領域 319 を含む。

【0049】

本実施形態では、図 6 に示す断面において、光入射面に対向する面の近傍に N 型の第 1 の半導体領域 311 が形成され、その周辺に N 型の第 3 の半導体領域 313 が形成される。第 1 の半導体領域および第 2 の半導体領域に平面視で重なる位置に P 型の第 2 の半導体領域 312 が形成される。第 2 の半導体領域 312 に平面視で重なる位置には更に N 型の第 5 の半導体領域 315 が配置され、その周辺に N 型の第 6 の半導体領域 316 が形成される。

10

【0050】

第 1 の半導体領域 311 は、第 3 の半導体領域 313 及び第 5 の半導体領域 315 よりも N 型の不純物濃度が高い。P 型の第 2 の半導体領域 312 と N 型の第 1 の半導体領域 311 との間には PN 接合が形成される。第 2 の半導体領域 312 の不純物濃度を第 1 の半導体領域 311 の不純物濃度よりも低くすることで、第 2 の半導体領域 312 のうち平面視で第 1 の半導体領域の中心に重なるすべての領域が空乏層領域となる。このとき、第 1 の半導体領域 311 と第 2 の半導体領域 312 とのポテンシャル差は第 2 の半導体領域 312 と第 5 の半導体領域 315 とのポテンシャル差よりも大きくなる。さらに、この空乏層領域が第 1 の半導体領域 311 の一部の領域まで延在し、延在した空乏層領域に強電界が誘起される。この強電界により、第 1 の半導体領域 311 の一部の領域まで伸びた空乏層領域においてアバランシェ増倍が生じ、增幅された電荷に基づく電流が信号電荷として出力される。光電変換装置 102 に入射した光が光電変換され、この空乏層領域（アバランシェ増倍領域）でアバランシェ増倍が起こると、生成された第 1 の導電型の電荷は第 1 の半導体領域 311 に収集される。

20

【0051】

なお、図 6 においては第 3 の半導体領域 313 と第 5 の半導体領域 315 とは同程度の大きさで形成されているが、各半導体領域の大きさはこれに限られない。例えば第 5 の半導体領域 315 を第 3 の半導体領域 313 よりも大きく形成し、より広範囲から電荷を第 1 の半導体領域 311 に収集してもよい。

30

【0052】

また、第 3 の半導体領域 313 は、N 型ではなく、P 型の半導体領域であってもよい。この場合、第 3 の半導体領域 313 の不純物濃度は、第 2 の半導体領域 312 の不純物濃度よりも低く設定する。第 3 の半導体領域 313 の不純物濃度が高すぎると、第 3 の半導体領域 313 と第 1 の半導体領域 311 との間でアバランシェ増倍領域となり、D C R (Dark Count Rate) が増加してしまうからである。

【0053】

半導体層の光入射面側の表面にはトレンチによる凹凸構造 325 が形成される。凹凸構造 325 は P 型の第 4 の半導体領域 314 によって囲まれ、光電変換素子 102 に入射した光を散乱させる。入射光は光電変換素子内を斜めに進むため、半導体層 301 の厚み以上の光路長を確保することができ、凹凸構造 325 を有さない場合と比べて、より長波長の光を光電変換することが可能である。また、凹凸構造 325 によって、基板内での入射光の反射が防止されるため、入射光の光電変換効率を向上させる効果が得られる。さらに、本願発明の特徴である半導体基板の光入射面に対向する面を覆う形状の第 3 の配線 331C と組み合わせることで、凹凸構造 325 によって斜め方向に回折された光を第 3 の配線 331C が効率よく反射し、近赤外感度をさらに向上させることができる。なお、凹凸構造 325 は本願発明に必須の構成要素ではなく、凹凸構造 325 が形成されない光電変換素子であっても本願発明の効果を得ることができる。

40

【0054】

第 5 の半導体領域 315 と凹凸構造 325 とは平面視において重複するように形成され

50

る。第5の半導体領域315と凹凸構造325とが平面視で重なる面積は、第5の半導体領域315のうち凹凸構造325と重ならない部分の面積よりも大きい。第1の半導体領域311と第5の半導体領域315との間に形成されるアバランシェ増倍領域から遠い位置で発生した電荷は、前記アバランシェ増倍領域から近い位置で発生した電荷と比較してアバランシェ増倍領域に到達するまでの移動時間が長くなる。そのため、タイミングジッターが増加する可能性がある。第5の半導体領域315と凹凸構造325とを平面視で重なる位置に配することで、フォトダイオード深部の電界を高めることができ、アバランシェ増倍領域から遠い位置で発生した電荷の収集時間を短縮できるため、タイミングジッターの低減が可能である。

【0055】

10

また、第4の半導体領域314が凹凸構造を3次元的に覆うことで、凹凸構造の界面部における熱励起電荷の発生が抑制できる。これにより、光電変換素子のD C Rが抑制される。

【0056】

画素と画素との間はトレンチ構造の画素分離部324によって分離され、その周辺に形成されたP型の第7の半導体領域317が、隣り合う光電変換素子同士をポテンシャル障壁によって分離する。光電変換素子間は第7の半導体領域317のポテンシャルによっても分離されているため、画素分離部として画素分離部324のようなトレンチ構造は必須ではなく、トレンチ構造の画素分離部324を設ける際もその深さや位置は図6の構成に限定されない。画素分離部324は半導体層を貫通するD T I (deep trench isolation)であってもよいし、半導体層を貫通しないD T Iでもよい。D T I内に金属を埋め込み、遮光性能の向上を図ってもよい。画素分離部324はSiO₂、固定電荷膜、金属部材、ポリシリコン、ないしそれらの複数の組み合わせから成っていてもよい。画素分離部324が平面視で光電変換素子の全周を囲うように構成してもよいし、例えば光電変換素子の対辺部のみに構成してもよい。埋め込んだ部材に電圧を印加してトレンチ界面に電荷を誘起し、D C Rの抑制を図ってもよい。

20

【0057】

画素分離部から、隣接する画素あるいは最近接位置に設けられた画素の画素分離部までの距離を1つの光電変換素子102の大きさとみなすこともできる。1つの光電変換素子102の大きさをLとしたとき、光入射面からアバランシェ増倍領域までの距離dは、 $L - 2 / 4 < d < L \times 2$ を満たす。光電変換素子の大きさと深さがこの関係式を満たす場合、第1の半導体領域311近傍における深さ方向の電界の強さと平面方向の電界の強さが同程度になる。電荷収集にかかる時間のばらつきを抑えられるため、タイミングジッターを改善できる。

30

【0058】

半導体層の光入射面側には、さらにピニング膜321、平坦化膜322、マイクロレンズ323が形成される。光入射面側にはさらに不図示のフィルタ層などが配置されていてもよい。フィルタ層には、カラーフィルタ、赤外光カットフィルタ、モノクロフィルタ等種々の光学フィルタを用いることができる。カラーフィルタには、RGBカラーフィルタ、RGBWカラーフィルタ等を用いることができる。

40

【0059】

半導体層の光入射面に対向する面には、導電体と絶縁膜を含む配線構造が設けられている。図6に示す光電変換素子102は半導体層に近い側から酸化膜341と保護膜342とを有し、さらに導電体からなる配線層が積層されている。配線と半導体層との間及び配線層同士の間には絶縁膜である層間膜343が設けられている。保護膜342はアバランシェダイオードをエッチング時のプラズマダメージや金属汚染から守るための膜である。窒化膜であるSiNを用いることが一般的だが、SiONやSiC、SiCN等を用いてもよい。

【0060】

カソード配線331A(第1の配線)は第1の半導体領域311に接続され、カソード

50

電圧（第1の電圧）を供給する。アノード配線331B（第2の配線）はアノードコンタクトである第9半導体領域319を介して第7の半導体領域317にアノード電圧（第2の電圧）を供給する。第3の配線331Cは、カソード配線331Aとアノード配線331Bの間に配置されていて、アノード電圧より高く、カソード電圧よりも低い第3の電圧が供給されている。すなわち、第3の電圧は、カソード電圧（第1の電圧）とアノード電圧（第2の電圧）との間の値に設定されている。なお、第1の半導体領域311がP型半導体領域であり、第2の半導体領域312がN型半導体領域の場合、第3の配線331Cは、アノード電圧より高く、カソード電圧よりも低い第3の電圧が供給されることになる。

【0061】

10

本実施形態において、カソード配線331A、アノード配線331Bと第3の配線331Cは同一の配線層に形成されている。配線は例えばCuやAlなどの金属を含む導電体で構成されている。この断面において、カソード配線外周部を332Aとし、332Aに対向する第3の配線331C内周部を332Bとする。点線332Cはカソード配線外周部332Aと第3の配線331C内周部332Bとの間を等距離で内分する仮想線である。さらに、アノード配線331Bに対向する第3の配線331C外周部を点線332Dとする。

【0062】

図7は第1の実施形態にかかる光電変換装置の二画素分の画素平面図である。図7(a)は光入射面に対抗する面からの平面視による平面図であり、図7(b)は光入射面側からの平面視による平面図である。

20

【0063】

図7(a)において、第1の半導体領域311及び第3の半導体領域313、第5の半導体領域315は円形であり、同心円状に配置されている。このような構造にすることで、第1の半導体領域311と第2の半導体領域312の間の強電界領域の端部における局所的な電界集中を抑制し、DCRを低減する効果が得られる。各半導体領域の形状は円形に限られず、例えば重心位置を揃えた多角形でもよい。

【0064】

第1の半導体領域311及び第3の半導体領域313の上に点線で示されているのは、平面視においてカソード配線331Aと第3の配線331Cとのそれぞれが設けられる範囲である。カソード配線331Aは平面視で円形である。第3の配線331Cは内周部が円形の穴を有する面であり、第3の配線331Cの少なくとも一部は、平面視で第3の半導体領域に重なる。ここで、図7ではカソード配線331A及び第3の配線331Cに設けられた穴の内周部は円形であるが、配線形状はこれに限らず、例えば六角形や八角形などの多角形でもよい。また、図7では第3の配線331Cと第3の半導体領域とが略同じ大きさであるが、第3の配線331Cの平面形状はこれに限られない。

30

【0065】

第1の半導体領域311と第2の半導体領域312の間には深さ方向にアバランシェ増倍領域が形成され、このアバランシェ増倍領域を囲むように電界緩和領域が設けられる。ここで電界緩和領域はアバランシェ増倍領域の全周を覆うことを要さず、アバランシェ増倍領域の周囲の一部を覆っていればよい。アノード配線331Bと、カソード配線331Aに対向する絶縁膜との境界部は、平面視においてこの電界緩和領域に重なる。あるいは、カソード配線外周部332Aとアノード配線内周部332Bとの間を等分する仮想線332Cが電界緩和領域に重なるということもできる。

40

【0066】

また、第9半導体領域319は図7(a)のA-A'方向の断面（画素の対角方向）のみ形成され、B-B'方向の断面（画素の対辺方向）には形成されない。B-B'方向の断面は、第9半導体領域319が形成されない代わりに第7の半導体領域317が光入射面側に対向する面まで延在する。

【0067】

50

図7(b)において、凹凸構造325は平面視で格子状に形成されている。凹凸構造325は第1の半導体領域311及び第5の半導体領域315に重複して形成され、凹凸構造325の重心位置は平面視においてアバランシェ増倍領域に内包される。図7(b)に示すような格子状のトレンチ構造では、トレンチが交差する部分におけるトレンチ深さはトレンチが単独で延びる部分のトレンチ深さよりも深くなる。ただし、トレンチが交差する部分におけるトレンチの底部は、半導体層の厚みの半分よりも光入射面側に近い位置にある。ここでトレンチ深さとは前記第2の面から前記底部までの深さであり、凹凸構造325の凹部の深さということもできる。

【0068】

図8は図6に示す光電変換素子102のポテンシャル図である。

10

【0069】

図8の点線70は、図6の線分FF'のポテンシャル分布を示し、図8の実線71は、図6の線分EE'のポテンシャル分布を示す。図8では、N型半導体領域の主たるキャリア電荷である電子からみたポテンシャルを示す。主たるキャリア電荷が正孔である場合には、ポテンシャルの高低の関係が逆になる。また図8における深さA(第1の深さ)は、図6の高さAに相当する。以下同様に、深さB(第3の深さ)は高さB、深さCは高さC、深さD(第2の深さ)は高さDにそれぞれ相当する。

【0070】

図8において、深さAにおける実線71のポテンシャル高さをA1、点線70のポテンシャル高さをA2、深さBにおける実線71のポテンシャル高さをB1、点線70のポテンシャル高さをB2とする。また、深さCにおける実線71のポテンシャル高さをC1、点線70のポテンシャル高さをC2、深さDにおける実線71のポテンシャル高さをD1、点線70のポテンシャル高さをD2とする。

20

【0071】

図6および図8より、第1の半導体領域311のポテンシャル高さはA1に相当し、第2の半導体領域312中央部付近のポテンシャル高さはB1に相当する。また、第5の半導体領域315のポテンシャル高さはA2に相当し、第2の半導体領域312外縁部のポテンシャル高さはB2に相当する。

【0072】

図8の点線70に関して、深さDから深さCに向けて徐々にポテンシャルが下がる。そして、深さCから深さBに向けて徐々にポテンシャルが上がり、深さBではポテンシャルはB2レベルとなる。さらに、深さBから深さAに向けてポテンシャルが下がり、深さAにおいてA2レベルとなる。

30

【0073】

一方、実線71に関して、深さDから深さC、及び深さCから深さBに向けて徐々にポテンシャルが下がり、深さBではB1レベルとなる。そして、深さBから深さAに向けてポテンシャルは急峻に下がり、深さAにおいてポテンシャルはA1レベルとなる。深さDにおいて、点線70と実線71のポテンシャルはほぼ同じ高さとなっており、線分EE'および線分FF'で示す領域において、半導体層301の第2の面の側に向かって緩やかに低くなるポテンシャル勾配をもつ。そのため光検出装置において生じた電荷は、緩やかなポテンシャル勾配によって第2の面の側に移動する。

40

【0074】

ここで、本実施形態のアバランシェダイオードは、N型の第1の半導体領域311よりもP型の第2の半導体領域312の方が不純物濃度が低く、且つ第1の半導体領域311と第2の半導体領域312には互いに逆バイアスとなるような電位が供給される。これにより、空乏層領域が第2の半導体領域312の側へ形成される。このような構造により、第4の半導体領域314で光電変換された電荷にとって第2の半導体領域312がポテンシャル障壁となることで、電荷が第1の半導体領域311に収集されやすい構造となる。

【0075】

なお、図6において第2の半導体領域312は光電変換素子の全面に形成されているが

50

、例えば平面視で第1の半導体領域311に重なる部分にはP型半導体領域である第2の半導体領域312を設けずに、N型半導体領域としてもよい。このN型半導体領域の不純物濃度は、第1の半導体領域311の不純物濃度よりも低く設定する。N型の半導体層を用いる場合、平面視で第1の半導体領域311に重なる部分に第2の半導体領域312が設けないと認識することも可能である。その場合、第2の半導体領域312とスリット部のポテンシャル差により、図6の深さCにおいて、線分FF'から線分EE'の方向にかけてポテンシャルが低くなる。これにより、第4の半導体領域314で光電変換された電荷の移動する過程において、第1の半導体領域311の方向へ電荷が移動しやすくなる。一方、図6のように全面に第2の半導体領域312を形成する場合、スリットを形成する場合と比べアバランシェ増倍に必要な強電界を得るために印加電圧を低くすることができ、局所的な強電界領域の形成によるノイズを抑制することができる。

10

【0076】

第2の半導体領域312付近に移動した電荷は、図8の実線71の深さBから深さAにかけての急峻なポテンシャル勾配、すなわち強電界によって加速されることで、アバランシェ増倍される。

【0077】

これに対し、図6の第5の半導体領域315とP型の第2の半導体領域312の間、すなわち図8の点線70の深さBから深さAにかけては、アバランシェ増倍が起こらないポテンシャル分布となっている。そのため、フォトダイオードのサイズに対して強電界領域（アバランシェ増倍領域）の面積を大きくすることなく、第4の半導体領域314で発生した電荷を信号電荷としてカウントすることができる。なお、ここまで第5の半導体領域315の導電型はN型であるとして説明してきたが、上述のポテンシャル関係を満たす濃度であればP型の半導体領域であってもよい。

20

【0078】

また、第2の半導体領域312で光電変換された電荷は、図8の点線70の深さBから深さCにかけてのポテンシャル勾配により、第4の半導体領域314に流れ込む。第4の半導体領域314内の電荷は、前述の理由により、第2の半導体領域312に移動しやすい構造となっている。このため、第2の半導体領域312で光電変換された電荷は、第1の半導体領域311に移動し、アバランシェ増倍によって信号電荷として検出される。従って、第2の半導体領域312で光電変換された電荷に対する感度を有する。

30

【0079】

また、図8の点線70は、図3の線分FF'の断面ポテンシャルを示す。点線70において、図6の高さAと線分FF'が交わる箇所をA2、高さBと線分FF'が交わる箇所をB2、高さCと線分FF'が交わる箇所をC2、高さDと線分FF'が交わる箇所をD2とする。図6の第4の半導体領域314で光電変換された電子は、図8のポテンシャルD2からC2に沿って移動するが、C2からB2にかけては、電子にとってポテンシャル障壁となるため、乗り越えることができない。そのため、電子は、図6の第4の半導体領域314のうち線分EE'で示す中央付近に移動する。移動した電子は、図8のポテンシャル勾配C1からB1に沿って移動し、B1からA1にかけての急峻なポテンシャル勾配でアバランシェ増倍され、第1の半導体領域311を通過した後、信号電荷として検出される。

40

【0080】

また、図6の第3の半導体領域313と第6の半導体領域316の境界付近で発生した電荷は、図8のポテンシャルB2からC2へのポテンシャル勾配に沿って移動する。その後、前述の通り、図6の第4の半導体領域314の線分EE'で示す中央付近に移動する。そして、B1からA1にかけての急峻なポテンシャル勾配でアバランシェ増倍される。アバランシェ増倍された電荷は、第1の半導体領域311を通過した後、信号電荷として検出される。

【0081】

50

ここで、第1の半導体領域周辺には強電界が印加されているため、センサ基板とキャリアの熱状態に不均衡が生じ、ホットキャリアが生じる。配線層に近いカソード領域周辺でトラップサイトにホットキャリアがトラップされる。トラップされるホットキャリアは経的に増加するため、カソード領域近傍のポテンシャル及び強電界領域の電界強度も経的に変化し、降伏電圧が経時変化する懸念がある。

【0082】

図9(a)は、図6におけるZ-Z'断面間のポテンシャル分布の模式図であり、図9(b)は図6におけるX-X'断面間の電界強度分布の模式図である。図9(a)、(b)では第3の配線331Cを配置しない場合を実線、第3の配線331Cにアノード電位よりも高くカソード電位よりも低い中間電位を供給した場合を、一点鎖線で示し、第3の配線331Cにアノード電位を供給した場合を、破線で示している。10

【0083】

降伏電圧の経時変化を抑制するには、第3の半導体領域313中のZ-Z'断面において、高さAにおけるポテンシャルが高さAから高さZまでの間で極小のポテンシャルよりも高くなることが望ましい。つまり、高さAから高さZまでの間でポテンシャルが極小となる高さに対して、高さAにおいてポテンシャル障壁が形成されることが望ましい。高さAから高さZまでの間で極小のポテンシャルと高さAにおけるポテンシャルとのポテンシャル差をポテンシャル障壁Vと表現する。

【0084】

図9(a)に示すように、第3の配線331Cに供給される電圧が低いほど、上述したポテンシャル配置は満たされやすい。一方で、図9(b)に示すように、第3の配線331Cに供給される電圧が低くなるほど、第1の半導体領域311端部への電界集中が誘起される。第1の半導体領域311端部に電界が集中し、暗電流が増加することにより、DCRが大きくなる。したがって、第3の配線331Cにアノード電位を供給した場合、DCRの増大が課題となりうる。第3の配線331Cに供給する電圧は、アノード電位よりも高いことが望ましい。20

【0085】

第3の配線331Cの好適な電圧設定について、図10を用いてより具体的に説明する。。

【0086】

図10は、第1縦軸を高さAに形成されるポテンシャル障壁V、第2縦軸を第1の半導体領域311端部近傍のピーク電界強度としたときの、それぞれの値と第3の配線331Cに供給する電圧の関係を示した概念図である。30

【0087】

図9の説明で述べた通り、第3の配線331Cに供給する電圧を下げるほどポテンシャル障壁Vが大きくなり、第1の半導体領域311端部近傍のピーク電界強度も大きくなる。

【0088】

図10には、降伏電圧の経時変化を抑制するために推奨されるポテンシャル障壁Vの下限値と、DCRの増加を抑制するために推奨される第1の半導体領域311端部近傍のピーク電界強度の上限値を示している。ポテンシャル障壁Vと、第1の半導体領域311端部近傍のピーク電界強度とが、それぞれの推奨値を満たす電圧が第3の配線の好適な電圧設定値となる。例えば、ポテンシャル障壁Vは200mV以上が望ましく、第1の半導体領域311端部近傍のピーク電界強度は300kV/cm以下が望ましい。素子構造によっては、必ずしもこれらの値に限定されるわけではない。40

【0089】

例えば、第3の配線331Cの半導体層の界面からの高さが0.1μm程度で、アノード電圧-30V付近、カソード電圧1V付近とする。この場合、図10の推奨値に従えば-10Vから-20Vの範囲が第3の配線331Cの好適な電圧である。

【0090】

10

20

30

40

50

第3の配線331Cに供給される電圧がカソード配線に供給される電圧よりも高くなると、ポテンシャル障壁Vはマイナスになり、電子が加速される方向のポテンシャル勾配が形成される。そのため、第3の配線331Cに供給される電圧はカソード配線に供給されるVddまたは、SPAD駆動時にカソード配線にかかりうる電圧(Vdd - Vex)よりも低い必要がある。ここでVddは下部基板側のMOSトランジスタのドレイン電圧であり、VexとはSPADのブレークダウン電圧を超える過剰エクセスバイアス電圧である。

【0091】

また、第3の配線331Cに供給される電圧をVddよりも低いGNR電圧(グランド電圧)としてもよい。なお、GND電位とは画素回路の電位の基準となる電位であり、例えば接地電位である。この場合、外部からセンサに電圧を供給するためのPADなどが不要となり、チップ全体の設計の簡素化や省面積化を図ることができる。

10

【0092】

また、第3の配線331Cに供給される電圧Vmidを、カソード電圧Vca、アノード電圧Vanそれぞれに対して電圧差が最も小さくなる $V_{mid} = (Van - Vca) / 2$ としてもよい。第3の配線331Cの耐圧を確保するためには上記の値が最適であるが、少なくとも $\{(Van - Vca) / 2\} \times 0.8 \leq V_{mid} \leq \{(Van - Vca) / 2\} \times 1.2$ の範囲内であれば配線間の電圧差を十分に小さくできる。これにより、配線レイアウトの自由度を高めることができる。配線の配置は配線間の耐圧によって制限されるためである。

20

【0093】

このように、第3の配線331Cにアノード電圧より大きくカソード電圧より小さい好適な電圧を供給することで、DCRを抑制しながら降伏電圧の経時変化を低減させることができる。さらに降伏電圧の経時変化の抑制効果を高めるためには、半導体層と第3の配線331Cとの深さ方向の距離が近くなることが望ましい。具体的には、第3の配線331Cが設けられる配線層を複数の配線層のうち半導体層になるべく近い層、望ましくは最も近い層とする。ここで、複数の配線層とは、アノード配線331Aと第1の半導体領域とを接続するコントラクトプラグの上面よりも上側に配されている配線層である。すなわち、半導体層の第2の面の面内方向と垂直な方向において、複数の配線層を構成する配線層と第2の面との間の距離は、コントラクトプラグのうち第2の面から最も遠い部分(コントラクトプラグ上面)と半導体層の第2の面との間距離よりも遠く構成されている。

30

【0094】

(第2の実施形態)

第2の実施形態に係る光電変換装置について図11を用いて説明する。

【0095】

第1の実施形態と説明が共通する部分は省略し、主に第1の実施形態と異なる部分について説明する。本実施形態では、カソード配線331A、アノード配線331Bと第3の配線331Cを半導体層に対して異なる高さに形成している。

【0096】

図11は第2の実施形態にかかる光電変換装置の光電変換素子102二画素分の、基板の面方向に垂直な方向の断面図である。

40

【0097】

第1の実施形態においてはカソード配線331A、アノード配線331Bと第3の配線331Cは同一の配線層内に形成されていた。本実施形態においては、カソード配線331A及びアノード配線331Bと第3の配線331Cを半導体層に対して深さ方向で異なる位置に形成している。これにより、カソード配線331A及びアノード配線331Bと第3の配線331Cとの間の距離を確保しやすくなり、配線レイアウトの自由度を高めることができる。

【0098】

また、第3の配線331Cをカソード配線331A、アノード配線331Bよりも半導

50

体層表面に近い位置に配することにより、半導体層内部のポテンシャル及び電界に対する第3の配線331Cの電圧の寄与が大きくなる。そのため、図10で示した好適な電圧設定の範囲が図10右方向にシフトする。したがって、GND電圧が第3の配線331Cに印加される電圧として好適な電圧条件に含まれうる。

【0099】

カソード電圧と第3の配線331Cに印加される電圧との電圧差はより小さくなる。平面レイアウト上、第3の配線331Cはアノード配線よりもカソード配線と近くなるため、第3の配線331Cに印加される電圧とカソード電圧との電圧差が小さくなれば、配線レイアウトの自由度を広げることができる。

【0100】

(第3の実施形態)

第3の実施形態に係る光電変換装置について図12を用いて説明する。

【0101】

第1及び第2の実施形態と説明が共通する部分は省略し、主に第1の実施形態と異なる部分について説明する。本実施形態では、第3の配線331Cがカソード配線と平面上で重なっている。

【0102】

図12は本変形例にかかる光電変換装置の光電変換素子102二画素分の、基板の面方向に垂直な方向の断面図である。第3の配線331Cは、カソード配線331A、アノード配線331Bよりも半導体層表面に近い配線層に設けられ、カソード配線と平面視で重なっている。

【0103】

この構成では、第3の配線331Cを光反射構造としても活用できる。基板裏面から入射した光の一部は半導体層内を通り抜け、基板表面側へ透過する。それらを効率的に第3の配線331Cで反射させることで、感度向上効果が得られる。

【0104】

なお、第1の実施形態でも基板を透過した光の一部を反射することが可能である。しかし、第1の実施形態に係る構成では第3の配線331Cはアノード配線、カソード配線と同じ高さに配置されており、耐圧の観点からも配線を配置可能な箇所が限られていた。一方で、本実施形態に係る構成では、第3の配線331Cがより広い面積を覆うことができ、かつ半導体層により近い位置で光を反射させることができる。そのため、より多くの光を画素に戻すことができ、より高い感度向上効果を得られる。

【0105】

また、第3の配線331Cを平面視でアノード配線にも重ねることでさらに感度向上が見込める。

【0106】

(第4の実施形態)

第4の実施形態について図13を用いて説明する。

【0107】

本実施形態では、第3の配線331Cに接続された、第3の配線331Cの延長部（第4の配線）331Dが配置されている。第4の配線の部材はポリシリコンでも、タンゲステンなどの金属でも良い。図13では、例としてポリシリコンで形成された第4の配線331Dを示している。第4の配線331Dは酸化膜341と保護膜342の間に配置される。

【0108】

この構成により、半導体層直上に配線を配置することが可能になり、前述の実施形態に比べ半導体層と第4の配線331Dとの深さ方向の距離が近くなる。第3の配線331Cに供給した電圧を効率的に半導体層に作用させることができ、降伏電圧の経時変化の抑制効果を高めることができる。また、より小さい電圧供給で降伏電圧の経時変化の抑制効果を得ることができるために、配線の耐圧による配線レイアウト上の制約も小さくするこ

10

20

30

40

50

とができる。

【0109】

(第5の実施形態)

本実施形態による光電変換システムについて、図14を用いて説明する。図14は、本実施形態による光電変換システムの概略構成を示すブロック図である。

【0110】

上記第1～第6実施形態で述べた光電変換装置は、種々の光電変換システムに適用可能である。適用可能な光電変換システムの例としては、デジタルスチルカメラ、デジタルカムコーダ、監視カメラ、複写機、ファックス、携帯電話、車載カメラ、観測衛星などが挙げられる。また、レンズなどの光学系と撮像装置とを備えるカメラモジュールも、光電変換システムに含まれる。図14には、これらのうちの一例として、デジタルスチルカメラのブロック図を例示している。

10

【0111】

図14に例示した光電変換システムは、光電変換装置の一例である撮像装置1004、被写体の光学像を撮像装置1004に結像させるレンズ1002を備える。さらに、レンズ1002を通過する光量を可変にするための絞り1003、レンズ1002の保護のためのバリア1001を有する。レンズ1002及び絞り1003は、撮像装置1004に光を集光する光学系である。撮像装置1004は、上記のいずれかの実施形態の光電変換装置であって、レンズ1002により結像された光学像を電気信号に変換する。

20

【0112】

光電変換システムは、また、撮像装置1004より出力される出力信号の処理を行うことで画像を生成する画像生成部である信号処理部1007を有する。信号処理部1007は、必要に応じて各種の補正、圧縮を行って画像データを出力する動作を行う。信号処理部1007は、撮像装置1004が設けられた半導体基板に形成されていてもよいし、撮像装置1004とは別の半導体基板に形成されていてもよい。

30

【0113】

光電変換システムは、更に、画像データを一時的に記憶するためのメモリ部1010、外部コンピュータ等と通信するための外部インターフェース部(外部I/F部)1013を有する。更に光電変換システムは、撮像データの記録又は読み出しを行うための半導体メモリ等の記録媒体1012、記録媒体1012に記録又は読み出しを行うための記録媒体制御インターフェース部(記録媒体制御I/F部)1011を有する。なお、記録媒体1012は、光電変換システムに内蔵されてもよく、着脱可能であってもよい。

【0114】

更に光電変換システムは、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部1009、撮像装置1004と信号処理部1007に各種タイミング信号を出力するタイミング発生部1008を有する。ここで、タイミング信号などは外部から入力されてもよく、光電変換システムは少なくとも撮像装置1004と、撮像装置1004から出力された出力信号を処理する信号処理部1007とを有すればよい。

40

【0115】

撮像装置1004は、撮像信号を信号処理部1007に出力する。信号処理部1007は、撮像装置1004から出力される撮像信号に対して所定の信号処理を実施し、画像データを出力する。信号処理部1007は、撮像信号を用いて、画像を生成する。

40

【0116】

このように、本実施形態によれば、上記のいずれかの実施形態の光電変換装置(撮像装置)を適用した光電変換システムを実現することができる。

【0117】

(第6の実施形態)

本実施形態の光電変換システム及び移動体について、図15を用いて説明する。図15は、本実施形態の光電変換システム及び移動体の構成を示す図である。

【0118】

50

図15(a)は、車載カメラに関する光電変換システムの一例を示したものである。光電変換システム1300は、撮像装置1310を有する。撮像装置1310は、上記のいずれかの実施形態に記載の光電変換装置である。光電変換システム1300は撮像装置1310により取得された複数の画像データに対し画像処理を行う画像処理部1312と、光電変換システム1300により取得された複数の画像データから視差(視差画像の位相差)の算出を行う視差取得部1314を有する。また、光電変換システム1300は、算出された視差に基づいて対象物までの距離を算出する距離取得部1316と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部1318と、を有する。ここで、視差取得部1314や距離取得部1316は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部1318はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。また、FPGA(Field Programmable Gate Array)やASIC(Application Specific Integrated Circuit)等によって実現されてもよいし、これらの組合せによって実現されてもよい。

【0119】

光電変換システム1300は車両情報取得装置1320と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、光電変換システム1300は、衝突判定部1318での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御部である制御ECU1330が接続されている。また、光電変換システム1300は、衝突判定部1318での判定結果に基づいて、ドライバーへ警報を発する警報装置1340とも接続されている。例えば、衝突判定部1318の判定結果として衝突可能性が高い場合、制御ECU1330はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置1340は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザーに警告を行う。

【0120】

本実施形態では、車両の周囲、例えば前方又は後方を光電変換システム1300で撮像する。図14(b)に、車両前方(撮像範囲1350)を撮像する場合の光電変換システムを示した。車両情報取得装置1320が、光電変換システム1300ないしは撮像装置1310に指示を送る。このような構成により、測距の精度をより向上させることができる。

【0121】

上記では、他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。更に、光電変換システムは、自動車等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体(移動装置)に適用することができる。加えて、移動体に限らず、高度道路交通システム(ITS)等、広く物体認識を利用する機器に適用することができる。

【0122】

(第7の実施形態)

本実施形態の光電変換システムについて、図16を用いて説明する。図16は、本実施形態の光電変換システムである距離画像センサの構成例を示すブロック図である。

【0123】

図16に示すように、距離画像センサ401は、光学系407、光電変換装置408、画像処理回路404、モニタ405、およびメモリ406を備えて構成される。そして、距離画像センサ401は、光源装置409から被写体に向かって投光され、被写体の表面で反射された光(変調光やパルス光)を受光することにより、被写体までの距離に応じた距離画像を取得することができる。

10

20

30

40

50

【 0 1 2 4 】

光学系 4 0 7 は、1枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を光電変換装置 4 0 8 に導き、光電変換装置 4 0 8 の受光面（センサ部）に結像させる。

【 0 1 2 5 】

光電変換装置 4 0 8 としては、上述した各実施形態の光電変換装置が適用され、光電変換装置 4 0 8 から出力される受光信号から求められる距離を示す距離信号が画像処理回路 4 0 4 に供給される。

【 0 1 2 6 】

画像処理回路 4 0 4 は、光電変換装置 4 0 8 から供給された距離信号に基づいて距離画像を構築する画像処理を行う。そして、その画像処理により得られた距離画像（画像データ）は、モニタ 4 0 5 に供給されて表示されたり、メモリ 4 0 6 に供給されて記憶（記録）されたりする。

【 0 1 2 7 】

このように構成されている距離画像センサ 4 0 1 では、上述した光電変換装置を適用することで、画素の特性向上に伴って、例えば、より正確な距離画像を取得することができる。

【 0 1 2 8 】

（第8の実施形態）

本実施形態の光電変換システムについて、図 1 7 を用いて説明する。図 1 7 は、本実施形態の光電変換システムである内視鏡手術システムの概略的な構成の一例を示す図である。

【 0 1 2 9 】

図 1 7 では、術者（医師）1 1 3 1 が、内視鏡手術システム 1 1 5 0 を用いて、患者ベッド 1 1 3 3 上の患者 1 1 3 2 に手術を行っている様子が図示されている。図示するように、内視鏡手術システム 1 1 5 0 は、内視鏡 1 1 0 0 と、術具 1 1 1 0 と、内視鏡下手術のための各種の装置が搭載されたカート 1 1 3 4 と、から構成される。

【 0 1 3 0 】

内視鏡 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 3 2 の体腔内に挿入される鏡筒 1 1 0 1 と、鏡筒 1 1 0 1 の基端に接続されるカメラヘッド 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 0 0 を図示しているが、内視鏡 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

【 0 1 3 1 】

鏡筒 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 0 0 には光源装置 1 2 0 3 が接続されており、光源装置 1 2 0 3 によって生成された光が、鏡筒 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視鏡 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

【 0 1 3 2 】

カメラヘッド 1 1 0 2 の内部には光学系及び光電変換装置が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該光電変換装置に集光される。当該光電変換装置によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該光電変換装置としては、前述の各実施形態に記載の光電変換装置を用いることができる。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU： Camera Control Unit）1 1 3 5 に送信される。

【 0 1 3 3 】

CCU 1 1 3 5 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視

10

20

30

40

50

鏡 1100 及び表示装置 1136 の動作を統括的に制御する。さらに、CCU1135 は、カメラヘッド 1102 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

【0134】

表示装置 1136 は、CCU1135 からの制御により、当該 CCU1135 によって画像処理が施された画像信号に基づく画像を表示する。

【0135】

光源装置 1203 は、例えば LED (Light Emission Diode) 等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1100 に供給する。

10

【0136】

入力装置 1137 は、内視鏡手術システム 1150 に対する入力インターフェースである。ユーザーは、入力装置 1137 を介して、内視鏡手術システム 1150 に対して各種の情報の入力や指示入を行なうことができる。

【0137】

処置具制御装置 1138 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1112 の駆動を制御する。

【0138】

内視鏡 1100 に術部を撮影する際の照射光を供給する光源装置 1203 は、例えば LED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGB レーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1203 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGB レーザ光源それからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1102 の撮像素子の駆動を制御することにより、RGB それぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

20

【0139】

また、光源装置 1203 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1102 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

30

【0140】

また、光源装置 1203 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用する。具体的には、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること、又はインドシアニングリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置 1203 は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

40

【0141】

（第9の実施形態）

本実施形態の光電変換システムについて、図 18 (a)、(b) を用いて説明する。図 18 (a) は、本実施形態の光電変換システムである眼鏡 1600（スマートグラス）を説明する。眼鏡 1600 には、光電変換装置 1602 を有する。光電変換装置 1602 は、上記の各実施形態に記載の光電変換装置である。また、レンズ 1601 の裏面側には、

50

OLEDやLED等の発光装置を含む表示装置が設けられていてもよい。光電変換装置1602は1つでもよいし、複数でもよい。また、複数種類の光電変換装置を組み合わせて用いてもよい。光電変換装置1602の配置位置は図18(a)に限定されない。

【0142】

眼鏡1600は、制御装置1603をさらに備える。制御装置1603は、光電変換装置1602と上記の表示装置に電力を供給する電源として機能する。また、制御装置1603は、光電変換装置1602と表示装置の動作を制御する。レンズ1601には、光電変換装置1602に光を集光するための光学系が形成されている。

【0143】

図18(b)は、1つの適用例に係る眼鏡1610(スマートグラス)を説明する。眼鏡1610は、制御装置1612を有しており、制御装置1612に、光電変換装置1602に相当する光電変換装置と、表示装置が搭載される。レンズ1611には、制御装置1612内の光電変換装置と、表示装置からの発光を投影するための光学系が形成されており、レンズ1611には画像が投影される。制御装置1612は、光電変換装置および表示装置に電力を供給する電源として機能するとともに、光電変換装置および表示装置の動作を制御する。制御装置は、装着者の視線を検知する視線検知部を有してもよい。視線の検知は赤外線を用いてよい。赤外発光部は、表示画像を注視しているユーザーの眼球に対して、赤外光を発する。発せられた赤外光の眼球からの反射光を、受光素子を有する撮像部が検出することで眼球の撮像画像が得られる。平面視における赤外発光部から表示部への光を低減する低減手段を有することで、画像品位の低下を低減する。

10

20

30

40

50

【0144】

赤外光の撮像により得られた眼球の撮像画像から表示画像に対するユーザーの視線を検出する。眼球の撮像画像を用いた視線検出には任意の公知の手法が適用できる。一例として、角膜での照射光の反射によるプルキニ工像に基づく視線検出方法を用いることができる。

【0145】

より具体的には、瞳孔角膜反射法に基づく視線検出処理が行われる。瞳孔角膜反射法を用いて、眼球の撮像画像に含まれる瞳孔の像とプルキニ工像とにに基づいて、眼球の向き(回転角度)を表す視線ベクトルが算出されることにより、ユーザーの視線が検出される。

【0146】

本実施形態の表示装置は、受光素子を有する光電変換装置を有し、光電変換装置からのユーザーの視線情報に基づいて表示装置の表示画像を制御してよい。

【0147】

具体的には、表示装置は、視線情報に基づいて、ユーザーが注視する第1の視界領域と、第1の視界領域以外の第2の視界領域とを決定される。第1の視界領域、第2の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受けしてもよい。表示装置の表示領域において、第1の視界領域の表示解像度を第2の視界領域の表示解像度よりも高く制御してよい。つまり、第2の視界領域の解像度を第1の視界領域よりも低くしてよい。

【0148】

また、表示領域は、第1の表示領域、第1の表示領域とは異なる第2の表示領域とを有し、視線情報に基づいて、第1の表示領域および第2の表示領域から優先度が高い領域を決定されてよい。第1の視界領域、第2の視界領域は、表示装置の制御装置が決定してもよいし、外部の制御装置が決定したものを受けしてもよい。優先度の高い領域の解像度を、優先度が高い領域以外の領域の解像度よりも高く制御してよい。つまり優先度が相対的に低い領域の解像度を低くしてよい。

【0149】

なお、第1の視界領域や優先度が高い領域の決定には、AIを用いてよい。AIは、眼球の画像と当該画像の眼球が実際に見ていた方向とを教師データとして、眼球の画像から視線の角度、視線の先の目的物までの距離を推定するよう構成されたモデルであってよ

い。AIプログラムは、表示装置が有しても、光電変換装置が有しても、外部装置が有してもよい。外部装置が有する場合は、通信を介して、表示装置に伝えられる。

【0150】

視認検知に基づいて表示制御する場合、外部を撮像する光電変換装置を更に有するスマートグラスに好ましく適用できる。スマートグラスは、撮像した外部情報をリアルタイムで表示することができる。

【0151】

(変形実施形態)

本発明は、上記実施形態に限らず種々の変形が可能である。

【0152】

例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態に含まれる。

【0153】

また、上記第5の実施形態、第6の実施形態に示した光電変換システムは、光電変換装置を適用しうる光電変換システム例を示したものであって、本発明の光電変換装置を適用可能な光電変換システムは図14乃至図15に示した構成に限定されるものではない。第7の実施形態に示したTOFシステム、第8の実施形態に示した内視鏡、第9の実施形態に示したスマートグラスについても同様である。

【0154】

なお、上記実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されなければならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【符号の説明】

【0155】

100 光電変換装置

102 アバランシェダイオード

311 第1の半導体領域

312 第2の半導体領域

313 第3の半導体領域

331A 第1の配線

331B 第2の配線

331C 第3の配線

10

20

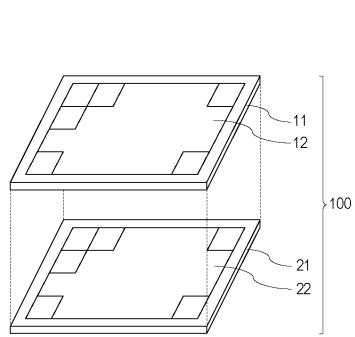
30

40

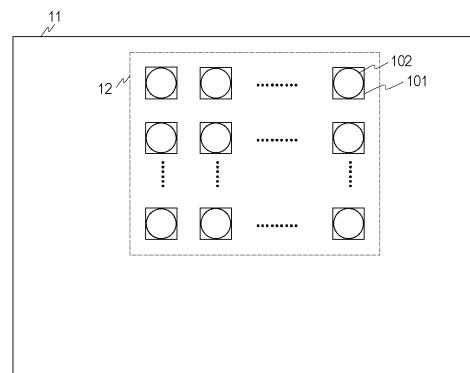
50

【図面】

【図1】



【図2】



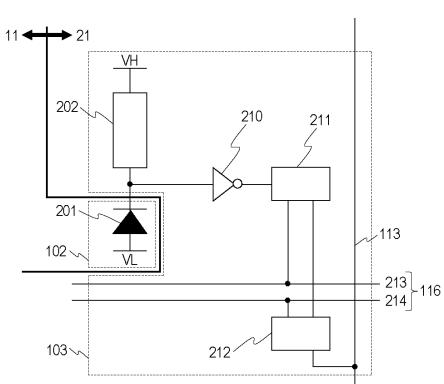
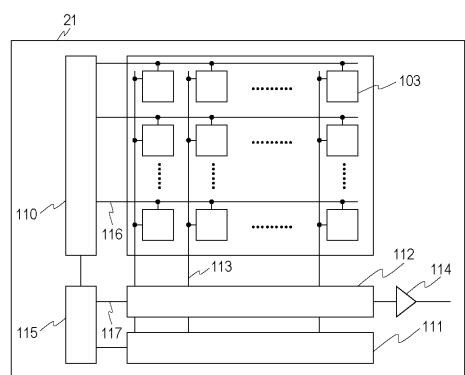
10

20

【図3】

【図4】

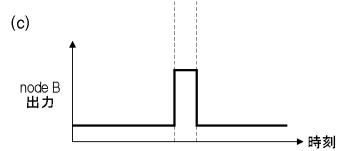
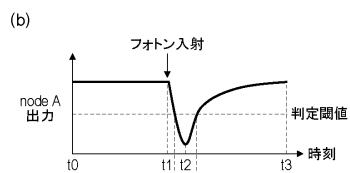
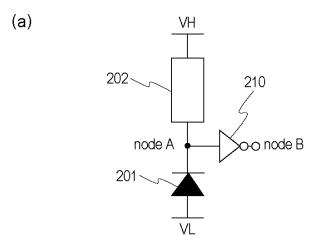
30



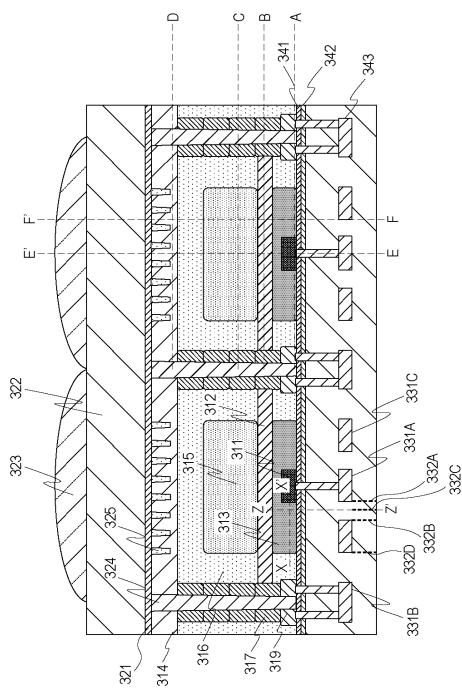
40

50

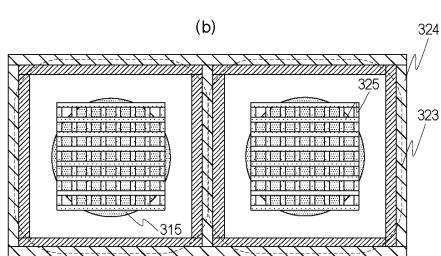
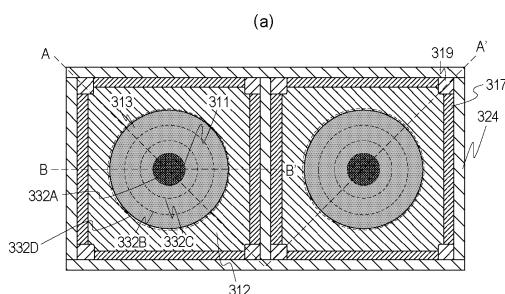
【図5】



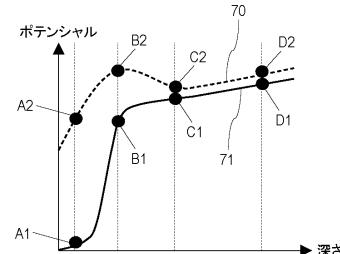
【図6】



【図7】



【図8】



10

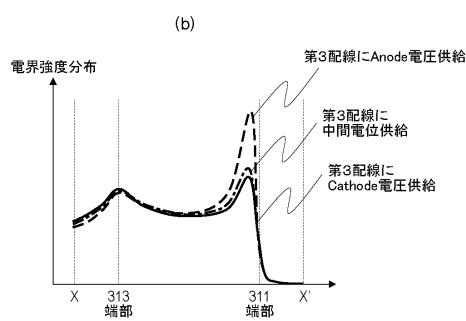
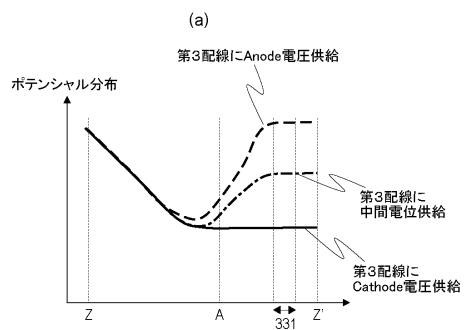
20

30

40

50

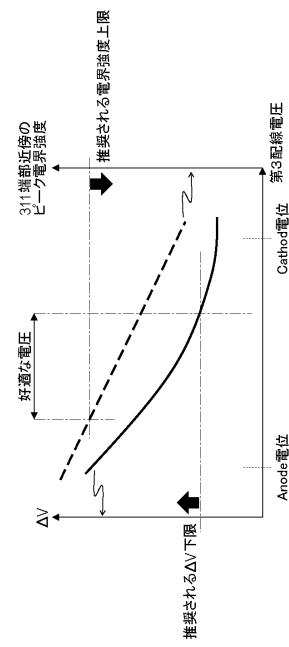
【図9】



10

20

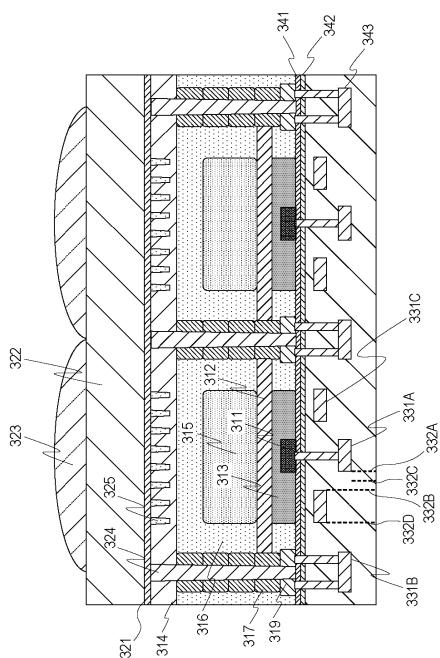
【図10】



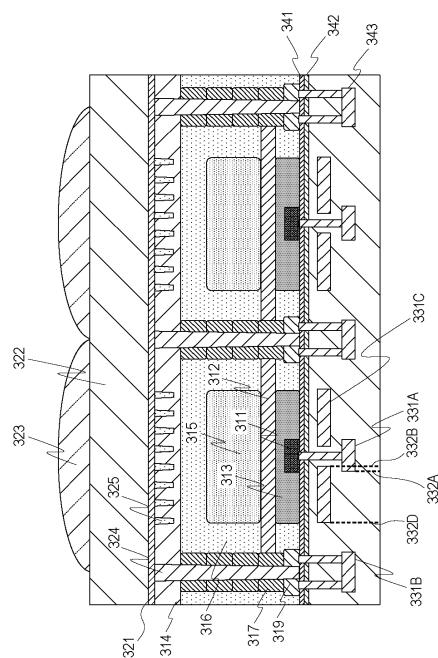
30

40

【図11】

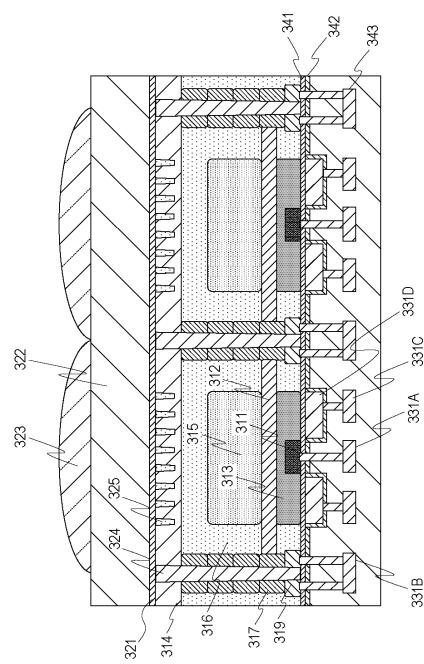


【図12】

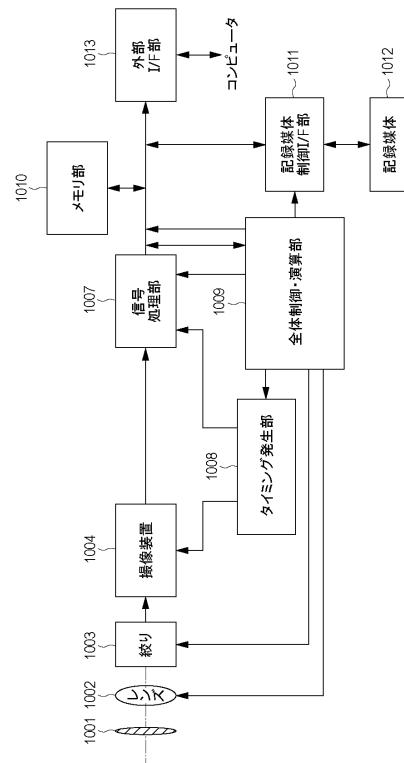


50

【図13】



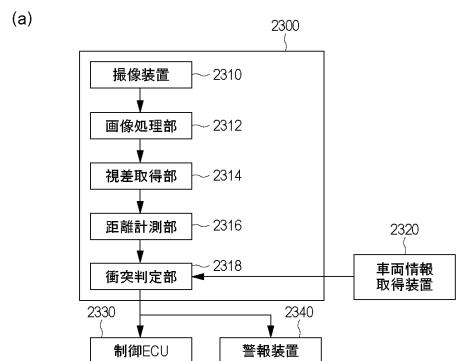
【図14】



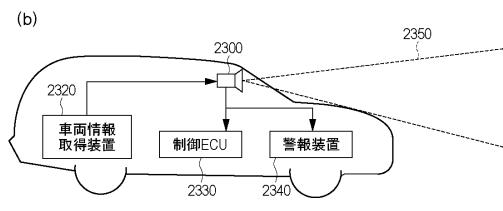
10

20

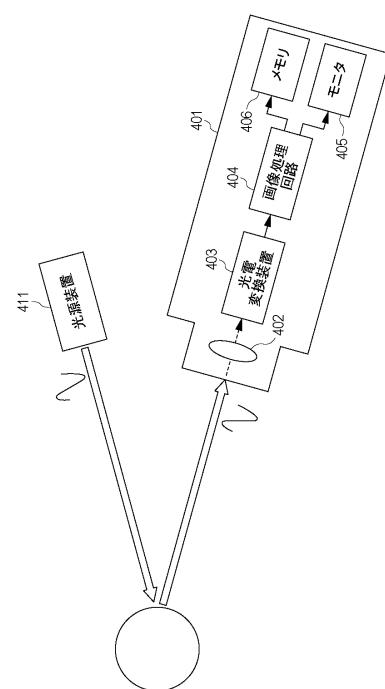
【図15】



30

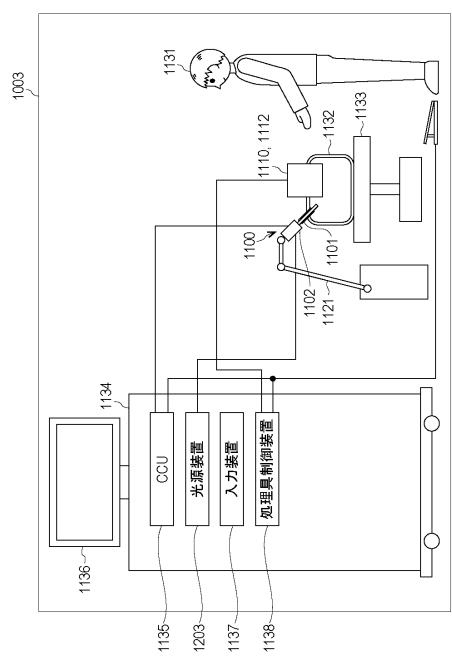


40

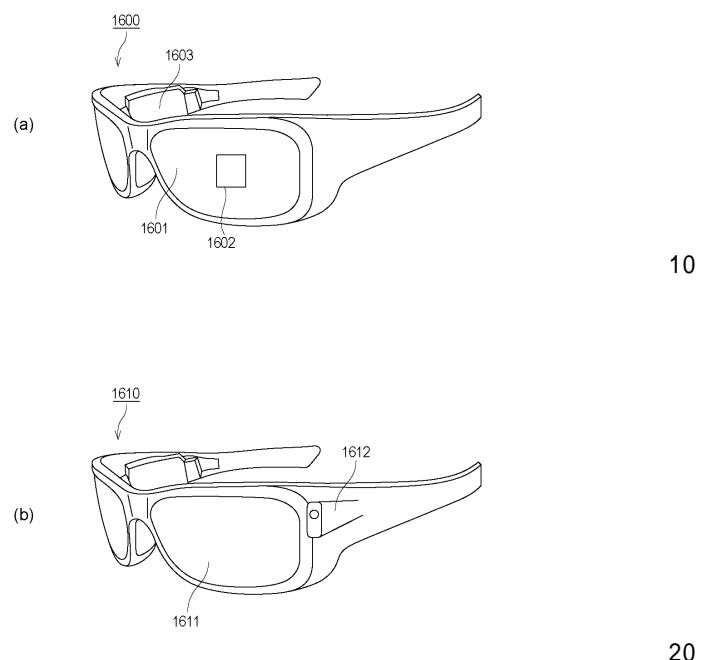


50

【図17】



【図18】



10

20

30

40

50

フロントページの続き

F ターム(参考)	CA22 CA34 FA06 FA08 FA27 GA02 GA07 GB03 GC08 GC09 GC11 GC20 GD03 GD04 HA22 HA25
5F149	AA07 BA02 BA08 BA09 BA10 BB03 DA44 EA04 EA07 EA13 HA04 HA05 JA12 KA11 KA20 LA01 XB01 XB38
5F849	AA07 BA02 BA08 BA09 BA10 BB03 DA44 EA04 EA07 EA13 HA04 HA05 JA12 KA11 KA20 LA01 XB01 XB38