

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-27711

(P2013-27711A)

(43) 公開日 平成25年2月7日(2013.2.7)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 3 F 7/02 (2006.01)	A 6 3 F 7/02 3 2 6 Z	2 C 0 8 2
A 6 3 F 5/04 (2006.01)	A 6 3 F 7/02 3 3 4	2 C 0 8 8
	A 6 3 F 5/04 5 1 2 C	
	A 6 3 F 5/04 5 1 2 Z	

審査請求 有 請求項の数 5 O L (全 111 頁)

(21) 出願番号	特願2012-179996 (P2012-179996)	(71) 出願人	597044139
(22) 出願日	平成24年8月15日 (2012.8.15)		株式会社大都技研
(62) 分割の表示	特願2011-164057 (P2011-164057) の分割	(74) 代理人	100128934
原出願日	平成23年7月27日 (2011.7.27)		弁理士 横田 一樹
		(74) 代理人	100112689
			弁理士 佐原 雅史
		(72) 発明者	大林 啓吾
			東京都台東区東上野一丁目1番14号 株 式会社大都技研内

最終頁に続く

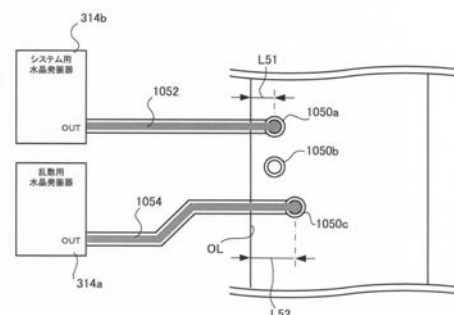
(54) 【発明の名称】 遊技台

(57) 【要約】

【課題】安定した遊技制御を行うことができる遊技台を提供する。

【解決手段】遊技台のI Cソケットの外部クロック端子から第一のクロック生成手段までを第一の信号線によって接続するとともに、前記I Cソケットの乱数用クロック端子から第二のクロック生成手段までを、前記第一の信号線よりも長い第二の信号線によって接続する。また、遊技台のマイクロプロセッサのパッケージは、二本の端子が第一の隙間を空けて設けられた第一の部位と、二本の端子が前記第一の隙間よりも広い第二の隙間を空けて設けられた第二の部位を有する。

【選択図】 図4 1



【特許請求の範囲】

【請求項 1】

外部クロックを生成する第一のクロック生成手段と、
乱数用クロックを生成する第二のクロック生成手段と、
前記外部クロックからシステムクロックを少なくとも生成可能なシステムクロック生成手段と、

前記乱数用クロックが入力される乱数回路と、
前記システムクロックに基づいて遊技制御処理を少なくとも実行可能なCPUと、
制御基板に実装されたICソケットと、
を備えた遊技台であって、

前記CPU、前記システムクロック生成手段および前記乱数回路は、マイクロプロセッサに内蔵されたものであり、

前記マイクロプロセッサは、前記ICソケットに接続されたものであり、

前記遊技制御処理は、前記乱数回路が発生させた乱数値を用いた処理を少なくとも含むものであり、

前記第一のクロック生成手段および前記第二のクロック生成手段の両方は、前記マイクロプロセッサには含まれておらず、

前記ICソケットは、外部クロック端子および乱数用クロック端子が少なくとも設けられたものであり、

前記外部クロック端子は、前記外部クロックが入力される端子であり、

前記乱数用クロック端子は、前記乱数用クロックが入力される端子であり、

前記外部クロック端子から前記第一のクロック生成手段までは、第一の信号線によって接続されており、

前記乱数用クロック端子から前記第二のクロック生成手段までは、第二の信号線によって接続されており、

前記第二の信号線の長さは、前記第一の信号線の長さよりも長く、

前記マイクロプロセッサは、第一および第二の側面の各々に複数の端子が設けられたDIP型のパッケージに収容され、

前記第一の側面は、前記第二の側面に対向する側面であり、

前記パッケージは、二本の端子が第一の隙間を空けて設けられた第一の部位を有するものであり、

前記パッケージは、二本の端子が第二の隙間を空けて設けられた第二の部位を有するものであり、

前記第二の隙間は、前記第一の隙間よりも広い隙間であり、

前記パッケージにおける前記第一および第二の側面の少なくとも一方の側面に、前記第二の部位が少なくとも配置されたものである、

ことを特徴とする遊技台。

【請求項 2】

請求項 1 に記載の遊技台であって、

前記マイクロプロセッサは、前記システムクロックに基づいて得られるクロックの周波数よりも、前記乱数用クロックの周波数が小さくなった場合に、該乱数用クロックが異常になったと判定するクロック信号監視手段を含む、

ことを特徴とする遊技台。

【請求項 3】

請求項 1 または請求項 2 に記載の遊技台であって、

前記パッケージは、非透明部材からなる、

ことを特徴とする遊技台。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか 1 項に記載の遊技台であって、

前記パッケージにおける前記第一の側面の端部または前記第二の側面の端部の少なくとも

10

20

30

40

50

も一方に、前記端子を設けない切欠き部が形成されている、ことを特徴とする遊技台。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか 1 項に記載の遊技台であって、前記遊技台は、スロットマシンまたはぱちんこ機である、ことを特徴とする遊技台。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スロットマシンやパチンコ機などに代表される遊技台に関する。

10

【背景技術】

【0002】

パチンコ機に代表される遊技台は、発射装置から球を発射し、所定の遊技領域に設けられた所定の入賞口に入球することで所定の利益を獲得できるように構成されている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2008 - 200302 号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0004】

しかしながら、従来の遊技台では、基準クロック発生回路からの配線長が長くなって外乱の影響を受けやすくなった場合、発射装置のモータが定常回転できなかつたり、入賞口のセンサが誤検知したりするなど、システムクロックに依存する制御が正常に行えなくなるおそれがあった。

【0005】

本発明は、このような従来の問題点を解決するためになされたものであって、安定した遊技制御を行うことができる遊技台を提供することを目的とする。

【課題を解決するための手段】

30

【0006】

本発明は、外部クロックを生成する第一のクロック生成手段と、乱数用クロックを生成する第二のクロック生成手段と、前記外部クロックを入力したことに基づいてシステムクロックを生成するシステムクロック生成手段と、前記乱数用クロックを入力したことに基づいて乱数値を発生させる乱数回路と、前記システムクロックに基づいて遊技制御処理を実行可能な CPU と、制御基板に実装された IC ソケットと、を備えた遊技台であって、前記 CPU、前記システムクロック生成手段および前記乱数回路は、マイクロプロセッサに内蔵されたものであり、前記マイクロプロセッサは、前記 IC ソケットに接続されたものであり、前記遊技制御処理は、前記乱数回路が発生させた乱数値に基づいた処理を含むものであり、前記第一のクロック生成手段および前記第二のクロック生成手段の両方は、前記マイクロプロセッサには含まれておらず、前記 IC ソケットは、前記外部クロックが入力される外部クロック端子および前記乱数用クロックが入力される乱数用クロック端子を少なくとも有し、前記 IC ソケットの前記外部クロック端子から前記第一のクロック生成手段までを第一の信号線によって接続するとともに、前記 IC ソケットの前記乱数用クロック端子から前記第二のクロック生成手段までを第二の信号線によって接続し、前記第一の信号線のうちの前記第一のクロック生成手段から前記 IC ソケットの外縁までの長さよりも、前記第二の信号線のうちの前記第二のクロック生成手段から前記 IC ソケットの外縁までの長さの方が長く、かつ、前記第一の信号線のうちの前記外部クロック端子から前記 IC ソケットの外縁までの長さよりも、前記第二の信号線のうちの前記乱数用クロック端子から前記 IC ソケットの外縁までの長さの方が長く、前記マイクロプロセッサは、

40

50

第一の側面、および該第一の側面に対向する第二の側面の各々に複数の端子が設けられたDIP型のパッケージに收容され、前記パッケージは、二本の端子が第一の隙間を空けて設けられた第一の部位を有し、前記パッケージは、二本の端子を前記第一の隙間よりも広い第二の隙間を空けて設け、該第二の隙間に前記端子が設けられていないことによって前記第一の部位よりも特定の領域を視認容易にする第二の部位を有し、前記特定の領域には、前記パッケージの裏面における第一の領域、該裏面に対向する基板の表面における第二の領域、および前記裏面と前記表面との間の空間における第三の領域のうちの少なくとも一つが含まれ、前記パッケージにおける前記第一の側面および前記第二の側面の少なくとも一方に、前記第二の部位が配置されたものである、ことを特徴とする遊技台である。

【発明の効果】

10

【0007】

本発明に係る遊技台によれば、安定した遊技制御を行うことができる。

【図面の簡単な説明】

【0008】

【図1】パチンコ機を正面側（遊技者側）から見た外観斜視図である。

【図2】遊技盤を正面から見た略示正面図である。

【図3】パチンコ機を背面側から見た外観斜視図である。

【図4】（a）特図の停止表示態様の一例を示したものである。（b）装飾図柄の一例を示したものである。（c）普図の停止表示態様の一例を示したものである。

【図5】制御部の回路ブロック図を示したものである。

20

【図6】基本回路の内部構成図である。

【図7】基本回路に接続される乱数用水晶発振器とシステム用水晶発振器の配線パターンの一例を示した回路ブロック図である。

【図8】乱数回路の内部構成図である。

【図9】乱数回路が備える周波数監視回路の内部構成図である。

【図10】主制御部メイン処理の流れを示すフローチャートである。

【図11】主制御部タイマ割り込み処理の流れを示すフローチャートである。

【図12】入賞受付処理の流れを示すフローチャートである。

【図13】特図状態更新処理の流れを示すフローチャートである。

【図14】払出制御部メイン処理の流れを示すフローチャートである。

30

【図15】（a）払出制御部タイマ割り込み処理の流れを示すフローチャートである。（b）ストロブ割り込み処理の流れを示すフローチャートである。

【図16】（a）副制御部メイン処理の流れを示すフローチャートである。（b）コマンド入力処理の流れを示すフローチャートである。（c）変動パターン選択処理の流れを示すフローチャートである。（d）図柄停止処理の流れを示すフローチャートである。（e）ストロブ割り込み処理の流れを示すフローチャートである。（f）チャンスボタン割り込み処理の流れを示すフローチャートである。（g）変数更新割り込み処理の流れを示すフローチャートである。

【図17】基本回路が搭載されるパッケージの外観斜視図であり、同図（b）は、パッケージの視認非容易部の近傍を示す側面図である。

40

【図18】（a）基本回路が搭載されるパッケージの平面図である。（b）パッケージの端子と下側基板のみを抜き出して示す外観斜視図である。

【図19】（a）変形例1に係るパッケージの下側基板の一部分を示す外観斜視図である。（b）変形例2に係るパッケージの下側基板の一部分を示す外観斜視図である。（c）変形例3に係るパッケージの下側基板の一部分を示す外観斜視図である。（d）変形例4に係るパッケージの下側基板の一部分を示す外観斜視図である。

【図20】（a）変形例5に係るパッケージの外観斜視図である。（b）変形例6に係るパッケージの外観斜視図である。（c）変形例7に係るパッケージの外観斜視図である。（d）変形例8に係るパッケージの外観斜視図である。

【図21】（a）、（b）スリット状の切欠き部を形成したパッケージの一例を示した外

50

観斜視図である。

【図 2 2】(a) 円弧状の切欠き部を形成したパッケージの一例を示した外観斜視図である。(b)、(c) 切欠き部を拡大して示す部分拡大図である。

【図 2 3】(a) 切欠き部の上面にシールが貼付されたパッケージの一例を示した外観斜視図である。(b) パッケージを折り曲げた様子を示す外観斜視図である。(c) 折り曲げた後のパッケージを示す外観斜視図である。

【図 2 4】(a) ~ (e) 変形例に係るパッケージの平面図である。(f) ~ (g) 変形例に係るパッケージを長手方向から見た側面図である。

【図 2 5】(a) ICソケットの外観斜視図である。(b) ICソケットにパッケージを実装した状態を示す外観斜視図である。

10

【図 2 6】パッケージの端子配置例を示す平面図である。

【図 2 7】(a) 変形例 1 に係る ICソケットの外観斜視図である。(b) ICソケットにパッケージを実装した状態を示す外観斜視図である。

【図 2 8】(a) 変形例 2 に係る ICソケットの外観斜視図である。(b) ICソケットのソケット端子が実装される基板の平面図である。

【図 2 9】(a) 図 2 8 (a) における A - A 線に沿った断面を模式的に示した図である。(b) 図 2 8 (a) における B - B 線に沿った断面を模式的に示した図である。

【図 3 0】変形例 1 に係るコネクタ部とソケット端子の断面を模式的に示した図である。

【図 3 1】変形例 2 に係るコネクタ部とソケット端子の断面を模式的に示した図である。

【図 3 2】(a) 変形例 3 に係る ICソケットの外観斜視図である。(b) 変形例 4 に係る ICソケットの外観斜視図である。(c) 変形例 5 に係る ICソケットの外観斜視図である。

20

【図 3 3】ICソケットを基板に実装した例を示した外観斜視図である。

【図 3 4】(a) ICソケットが実装されるランドと、これらのランドと乱数用水晶発振器およびシステム用水晶発振器を接続する信号線の一例を示した図である。(b) ランド近傍の部分拡大図である。

【図 3 5】ICソケットの外縁を説明するための図である。

【図 3 6】基板 1002 を側方から見た側面図である。

【図 3 7】変形例 1 に係る配線パターンを示した図である。

【図 3 8】(a) 変形例 2 に係る配線パターンを示した図である。(b) 変形例 3 に係る配線パターンを示した図である。

30

【図 3 9】変形例 4 に係る配線パターンを示した図である。

【図 4 0】(a) 変形例 5 に係る配線パターンを示した図である。(b)、(c) 変形例 5 に係る配線パターンを変更した図である。

【図 4 1】変形例 6 に係る配線パターンを示した図である。

【図 4 2】上述の ICソケットを実装する基板の平面図である。

【図 4 3】変形例 1 に係る基板の平面図である。

【図 4 4】変形例 2 に係る基板の平面図である。

【図 4 5】変形例 3 に係る基板の平面図である。

【図 4 6】スロットマシンの外観斜視図を示したものである。

40

【図 4 7】主制御部の回路ブロック図を示したものである。

【図 4 8】副制御部の回路ブロック図を示したものである。

【図 4 9】主制御部のメイン処理の流れを示すフローチャートである。

【図 5 0】遊技メダル投入処理の流れを示すフローチャートである。

【図 5 1】乱数取得処理の流れを示すフローチャートである。

【図 5 2】タイマ割込み処理の流れを示すフローチャートである。

【発明を実施するための形態】

【0009】

以下、図面を用いて、本発明の実施例 1 に係るパチンコ機（遊技台）について詳細に説明する。

50

【実施例 1】

【0010】

<全体構成>

まず、図 1 を用いて、パチンコ機 100 の全体構成について説明する。なお、同図はパチンコ機 100 を正面側（遊技者側）から見た外観斜視図である。

【0011】

パチンコ機 100 は、ガラス製または樹脂製の透明板部材 152 および透明部材保持枠（ガラス枠）154 からなる扉部材 156 の奥側に視認可能に配設した後述する遊技盤（盤面）102 を備えている。

【0012】

また、発射杆 138 および発射槌 140 の下方には、発射杆 138 を制御して遊技領域 104 に向けて球の発射強度の操作を行うための操作ハンドル 148 を配設していると共に、貯留皿 144 の下方には、貯留皿 144 に貯留できない溢れ球を貯留するための下皿 150 を設けている。

【0013】

図 2 は、遊技盤 102 を正面から見た略示正面図である。遊技盤 102 には、外レール 106 と内レール 108 とを配設し、遊技球（以下、単に「球」と称する場合がある。）が転動可能な遊技領域 104 を区画形成している。

【0014】

遊技領域 104 の略中央には、演出装置 200 を配設している。この演出装置 200 には、略中央に横長の装飾図柄表示装置 110 を配設し、その周囲に、普通図柄表示装置 112 と、特別図柄表示装置 114 と、普通図柄保留ランプ 116 と、特別図柄保留ランプ 118 と、高確中ランプ 120 を配設している。なお、以下、普通図柄を「普図」、特別図柄を「特図」と称する場合がある。

【0015】

演出装置 200 は、可動部を動作して演出を行うものであり、詳細については後述する。装飾図柄表示装置 110 は、装飾図柄ならびに演出に用いる様々な画像を表示するための表示装置であり、本実施例では液晶表示装置（Liquid Crystal Display）によって構成する。この装飾図柄表示装置 110 は、左図柄表示領域 110a、中図柄表示領域 110b、右図柄表示領域 110c および演出表示領域 110d の 4 つの表示領域に分割し、左図柄表示領域 110a、中図柄表示領域 110b および右図柄表示領域 110c はそれぞれ異なった装飾図柄を表示し、演出表示領域 110d は演出に用いる画像を表示する。さらに、各表示領域 110a、110b、110c、110d の位置や大きさは、装飾図柄表示装置 110 の表示画面内で自由に変更することを可能としている。なお、装飾図柄表示装置 110 は、液晶表示装置に代えて、ドットマトリクス表示装置、7 セグメント表示装置、EL（Electro Luminescence）表示装置、ドラム式表示装置、リーフ式表示装置等他の表示デバイスを採用してもよい。

【0016】

普図表示装置 112 は、普図の表示を行うための表示装置であり、本実施例では 7 セグメント LED によって構成する。特図表示装置 114 は、特図の表示を行うための表示装置であり、本実施例では 7 セグメント LED によって構成する。

【0017】

普図保留ランプ 116 は、保留している普図変動遊技の数を示すためのランプであり、本実施例では、普図変動遊技を 2 つまで保留することを可能としている。特図保留ランプ 118 は、保留している特図変動遊技の数を示すためのランプであり、本実施例では、特図変動遊技を 4 つまで保留することを可能としている。高確中ランプ 120 は、遊技状態が高確率状態（後述する大当たり遊技の当選確率を通常の高確率よりも高く設定した遊技状態）であること、または高確率状態になることを示すためのランプであり、遊技状態を低確率状態（後述する大当たり遊技の当選確率を通常の高確率に設定した遊技状態）から高確率状態にする場合に点灯し、高確率状態から低確率状態にする場合に消灯する。

10

20

30

40

50

【 0 0 1 8 】

また、この演出装置 2 0 0 の周囲には、一般入賞口 1 2 2 と、普図始動口 1 2 4 と、第 1 特図始動口 1 2 6 と、第 2 特図始動口 1 2 8 と、可変入賞口 1 3 0 を配設している。一般入賞口 1 2 2 は、本実施例では遊技盤 1 0 2 に複数配設しており、この一般入賞口 1 2 2 への入球を所定の球検出センサ（図示省略）が検出した場合（一般入賞口 1 2 2 に入賞した場合）、後述する払出装置 5 5 2 を駆動し、所定の個数（本実施例では 1 0 個）の球を賞球として貯留皿 1 4 4 に排出する。貯留皿 1 4 4 に排出した球は遊技者が自由に取り出すことが可能であり、これらの構成により、入賞に基づいて賞球を遊技者に払い出すようにしている。なお、一般入賞口 1 2 2 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。本実施例では、入賞の対価として遊技者に払い出す球を「賞球」、遊技者に貸し出す球を「貸球」と区別して呼ぶ場合があり、「賞球」と「貸球」を総称して「球（遊技球）」と呼ぶ。

10

【 0 0 1 9 】

普図始動口 1 1 2 4 は、ゲートやスルーチャッカーと呼ばれる、遊技領域の所定の領域を球が通過したか否かを判定するための装置で構成しており、本実施例では遊技盤 1 0 2 の左側に 1 つ配設している。普図始動口 1 2 4 を通過した球は一般入賞口 1 2 2 に入球した球と違って、遊技島側に排出することはない。球が普図始動口 1 2 4 を通過したことを所定の玉検出センサが検出した場合、パチンコ機 1 0 0 は、普図表示装置 1 1 2 による普図変動遊技を開始する。

【 0 0 2 0 】

20

第 1 特図始動口 1 2 6 は、本実施例では遊技盤 1 0 2 の中央に 1 つだけ配設している。この第 1 特図始動口 1 2 6 への入球を所定の球検出センサが検出した場合、後述する払出装置 5 5 2 を駆動し、所定の個数（本実施例では 3 個）の球を賞球として貯留皿 1 4 4 に排出するとともに、特図表示装置 1 1 4 による特図変動遊技を開始する。なお、第 1 特図始動口 1 2 6 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。

【 0 0 2 1 】

第 2 特図始動口 1 2 8 は、電動チューリップ（電チュー）と呼ばれ、本実施例では第 1 特図始動口 1 2 6 の真下に 1 つだけ配設している。この第 2 特図始動口 1 2 8 は、左右に開閉自在な羽根を備え、羽根の閉鎖中は球の入球が不可能であり、普図変動遊技に当選し、普図表示装置 1 1 2 が当たり図柄を停止表示した場合に羽根が所定の時間間隔、所定の回数で開閉する。第 2 特図始動口 1 2 8 への入球を所定の球検出センサが検出した場合、後述する払出装置 5 5 2 を駆動し、所定の個数（本実施例では 5 個）の球を賞球として後述する貯留皿 1 4 4 に排出するとともに、特図表示装置 1 1 4 による特図変動遊技を開始する。なお、第 2 特図始動口 1 2 8 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。

30

【 0 0 2 2 】

可変入賞口 1 3 0 は、大入賞口またはアタッカーと呼ばれ、本実施例では遊技盤 1 0 2 の中央部下方に 1 つだけ配設している。この可変入賞口 1 3 0 は、開閉自在な扉部材を備え、扉部材の閉鎖中は球の入球が不可能であり、特図変動遊技に当選し、特図表示装置 1 1 4 が大当たり図柄を停止表示した場合に扉部材が所定の時間間隔（例えば、開放時間 2 9 秒、閉鎖時間 1 . 5 秒）、所定の回数（例えば 1 5 回）で開閉する。可変入賞口 1 3 0 への入球を所定の球検出センサが検出した場合、後述する払出装置 5 5 2 を駆動し、所定の個数（本実施例では 1 5 球）の球を賞球として貯留皿 1 4 4 に排出する。なお、可変入賞口 1 3 0 に入球した球は、パチンコ機 1 0 0 の裏側に誘導した後、遊技島側に排出する。

40

【 0 0 2 3 】

さらに、これらの入賞口や始動口の近傍には、風車と呼ばれる円盤状の打球方向変換部材 1 3 2 や、遊技釘 1 3 4 を複数個、配設していると共に、内レール 1 0 8 の最下部には、いずれの入賞口や始動口にも入賞しなかった球をパチンコ機 1 0 0 の裏側に誘導した後

50

、遊技島側に排出するためのアウト口 1 3 6 を設けている。

【 0 0 2 4 】

このパチンコ機 1 0 0 は、遊技者が貯留皿 1 4 4 に貯留している球を発射レール 1 4 2 の発射位置に供給し、遊技者の操作ハンドル 1 4 8 の操作量に応じた強度で発射モータ 6 0 2 を駆動し、発射杆 1 3 8 および発射槌 1 4 0 によって外レール 1 0 6、内レール 1 0 8 を通過させて遊技領域 1 0 4 に打ち出す。そして、遊技領域 1 0 4 の上部に到達した球は、打球方向変換部材 1 3 2 や遊技釘 1 3 4 等によって進行方向を変えながら下方に落下し、入賞口（一般入賞口 1 2 2、可変入賞口 1 3 0）や始動口（第 1 特図始動口 1 2 6、第 2 特図始動口 1 2 8）に入賞するか、いずれの入賞口や始動口にも入賞することなく、または普図始動口 1 2 4 を通過するのみでアウト口 1 3 6 に到達する。

10

【 0 0 2 5 】

< 演出装置 >

次に、パチンコ機 1 0 0 の演出装置 2 0 0 について説明する。この演出装置 2 0 0 の前面側には、ワープ装置 2 3 0 およびステージを配設し、演出装置 2 0 0 の背面側には、装飾図柄表示装置 1 1 0 および遮蔽手段 2 5 0 を配設している。すなわち、演出装置 2 0 0 において、装飾図柄表示装置 1 1 0 および遮蔽手段 2 5 0 は、ワープ装置 2 3 0 およびステージの後方に位置することとなる。

【 0 0 2 6 】

ワープ装置 2 3 0 は、演出装置 2 0 0 の左上方に設けた入球口 2 3 2 に入った遊技球を演出装置 2 0 0 の前面下方の前面ステージ 2 3 4 に排出し、さらに、前面ステージ 2 3 4 に排出した遊技球が前面ステージ 2 3 4 の中央部後方に設けた第 2 の入球口 2 3 6 に入った場合は、遊技球を、第 1 特図始動口 1 2 6 の上方である演出装置 2 0 0 の下部中央に設けた排出口 2 3 8 から第 1 特図始動口 1 2 6 に向けて排出するものである。この排出口 2 3 8 から排出した遊技球は特図始動口 1 2 6 に入球しやすくなっている。

20

【 0 0 2 7 】

遮蔽手段 2 5 0 は、格子状の左扉 2 5 0 a および右扉 2 5 0 b からなり、装飾図柄表示装置 1 1 0 および前面ステージ 2 3 4 の間に配設する。左扉 2 5 0 a および右扉 2 5 0 b の上部には、図示しない 2 つのプーリに巻き回したベルトをそれぞれ固定している。すなわち、左扉 2 5 0 a および右扉 2 5 0 b は、モータによりプーリを介して駆動するベルトの動作に伴って左右にそれぞれ移動する。遮蔽手段 2 5 0 は、左右扉 2 5 0 a、2 5 0 b を閉じた状態ではそれぞれの内側端部が重なり、遊技者が装飾図柄表示装置 1 1 0 を視認し難いように遮蔽する。左右扉 2 5 0 a、2 5 0 b を開いた状態ではそれぞれの内側端部が装飾図柄表示装置 1 1 0 の表示画面の外側端部と若干重なるが、遊技者は装飾図柄表示装置 1 1 0 の表示の全てを視認可能である。また、左右扉 2 5 0 a、2 5 0 b は、それぞれ任意の位置で停止可能であり、例えば、表示した装飾図柄がどの装飾図柄であるかを遊技者が識別可能な程度に、装飾図柄の一部だけを遮蔽するようなことができる。なお、左右扉 2 5 0 a、2 5 0 b は、格子の孔から後方の装飾図柄表示装置 1 1 0 の一部を視認可能にしてもよいし、格子の孔の障子部分を半透明のレンズ体で塞ぎ、後方の装飾図柄表示装置 1 1 0 による表示を漠然と遊技者に視認させるようにしてもよいし、格子の孔の障子部分を完全に塞ぎ（遮蔽し）、後方の装飾図柄表示装置 1 1 0 を全く視認不可にしてもよい。

30

40

【 0 0 2 8 】

図 3 は、パチンコ機 1 0 0 を背面側から見た外観斜視図である。パチンコ機 1 0 0 の背面上部には、上方に開口した開口部を有し、球を一時的に貯留するための球タンク 1 5 2 と、この球タンク 1 5 2 の下方に位置し、球タンク 1 5 2 の底部に形成した連通孔を通過して落下する球を背面右側に位置する払出装置 1 5 4 に導くためのタンクレール 1 5 3 とを配設している。

【 0 0 2 9 】

払出装置 1 5 4 は、筒状の部材からなり、その内部には、スプロケット 1 5 7 と払出センサ 1 5 8 とを備えている。スプロケット 1 5 7 は、モータによって回転可能に構成され

50

ており、タンクレール 153 を通過して払出装置 154 内に落下した球を一時的に滞留させると共に、モータを駆動して所定角度だけ回転することにより、一時的に滞留した球を払出装置 154 の下方へ 1 個ずつ送り出すように構成している。

【0030】

払出センサ 158 は、スプロケット 157 が送り出した球の通過を検知するためのセンサであり、球が通過しているときにオンの信号を出力し、球が通過していないときはオフの信号を出力する。なお、この払出センサ 158 を通過した球は、図示しない球レールを通過してパチンコ機 100 の表側に配設した貯留皿 144 に到達するように構成しており、パチンコ機 100 は、この構成により遊技者に対して球の払い出しを行う。

【0031】

払出装置 154 の左側には、後述する主制御部 300 を構成する主基板 161 と、後述する副制御部 400 を構成するサブ基板 164 とを配設している。また、これら主基板 161 やサブ基板 164 の下方には、後述する発射制御部 600 を構成する発射基板 166 と、後述する電源管理部 650 を構成する電源基板 162 と、後述する払出制御部 550 を構成する払出基板 165 と、この払出基板 165 に接続した C R インターフェース部 163 とを配設している。

【0032】

< 図柄の種類 >

次に、図 4 (a) ~ (c) を用いて、パチンコ機 100 の特図表示装置 114、装飾図柄表示装置 110、普図表示装置 112 が停止表示する特図および普図の種類について説明する。

【0033】

同図 (a) は特図の停止表示態様の一例を示したものである。本実施例の特図の停止表示態様には、大当たり図柄である「特図 1」と、特別大当たり図柄である「特図 2」と、外れ図柄である「特図 3」の 3 種類がある。第 1 特図始動口 126 または第 2 特図始動口 128 に球が入賞したことを所定の球検出センサが検出したことを条件として特図変動遊技を開始した場合には、特図表示装置 114 は、7 個のセグメントの全点灯と、中央の 1 個のセグメントの点灯を繰り返す「特図の変動表示」を行う。そして、特図の変動開始前に決定した変動時間が経過すると、特図変動遊技の当選を報知する場合には「特図 1」または「特図 2」を停止表示し、特図変動遊技の外れを報知する場合には「特図 3」を停止表示する。なお、図中の白抜きの部分が消灯するセグメントの場所を示し、黒塗りの部分が点灯するセグメントの場所を示している。

【0034】

同図 (b) は装飾図柄の一例を示したものである。本実施例の装飾図柄には、「装飾 1」~「装飾 10」の 10 種類がある。第 1 特図始動口 126 または第 2 特図始動口 128 に球が入賞したことを所定の球検出センサが検出したことを条件にして、装飾図柄表示装置 110 の左図柄表示領域 110a、中図柄表示領域 110b、右図柄表示領域 110c の各図柄表示領域に、「装飾 1」「装飾 2」「装飾 3」・・・「装飾 9」「装飾 10」「装飾 1」・・・の順番で表示を切り替える「装飾図柄の変動表示」を行う。そして、大当たりを報知する場合には、図柄表示領域 110a ~ 110c に大当たりに対応する図柄組合せ（本実施例では、同一の数字の装飾図柄の組合せ（例えば、「装飾 2 - 装飾 2 - 装飾 2」））を停止表示し、特別大当たりを報知する場合には、特別大当たりに対応する図柄組合せ（本実施例では、同一の奇数番号数字の装飾図柄の組合せ（例えば、「装飾 1 - 装飾 1 - 装飾 1」））を停止表示する。なお、大当たりに対応する図柄の組合せを停止表示した場合には、大当たり遊技または特別大当たり遊技を開始し、特別大当たりに対応する図柄の組合せを停止表示した場合には、特別大当たり遊技を開始する。また、外れを報知する場合には、図柄表示領域 110a ~ 110c に大当たりに対応する図柄組合せ以外の図柄組合せを停止表示した後で、保留している装飾図柄の変動表示があれば、その変動表示を開始する。

【0035】

10

20

30

40

50

同図(c)は普図の停止表示態様の一例を示したものである。本実施例の普図の停止表示態様には、当たり図柄である「普図1」と、外れ図柄である「普図2」の2種類がある。普図始動口124を球が通過したことを所定の球検出センサが検出したことを条件として普図表示遊技を開始した場合には、普図表示装置112は、7個のセグメントの全点灯と、中央の1個のセグメントの点灯を繰り返す「普図の変動表示」を行う。そして、普図変動遊技の当選を報知する場合には「普図1」を停止表示し、普図変動遊技の外れを報知する場合には「普図2」を停止表示する。

【0036】

<制御部>

次に、図5を用いて、このパチンコ機100の制御部の回路構成について詳細に説明する。なお、同図は制御部の回路ブロック図を示したものである。

【0037】

パチンコ機100の制御部は、大別すると、遊技の中枢部分を制御する主制御部300と、主制御部300が送信するコマンド信号(以下、単に「コマンド」と呼ぶ)に応じて、主に演出の制御を行う副制御部400と、主制御部300が送信するコマンドに応じて、主に遊技球の払い出しに関する制御を行う払出制御部550と、遊技球の発射制御を行う発射制御部600と、パチンコ機100に供給される電源を制御する電源管理部650によって構成している。

【0038】

<主制御部>

まず、パチンコ機100の主制御部300について説明する。主制御部300は、主制御部300の全体を制御する基本回路302を備えており、この基本回路302には、CPU304と、制御プログラムや各種データを記憶するためのROM306と、一時的にデータを記憶するためのRAM308と、各種デバイスの入出力を制御するためのI/O310と、時間や回数等を計測するためのカウンタタイマ312と、WDT(ウォッチドッグタイマ)313を搭載している。なお、ROM306やRAM308については他の記憶手段を用いてもよく、この点は後述する副制御部400についても同様である。この基本回路302のCPU304は、水晶発振器314bが出力する外部クロックをクロック回路340(図6参照。詳細は後述)で所定の分周比(この例では、1/2)で分周したシステムクロックSCLKを、基本クロックとして入力して動作する。

【0039】

また、基本回路302には、水晶発振器314aが出力する乱数用クロックRCKを受信する度に0~65535の範囲で数値を変動させるハードウェア乱数カウンタとして使用しているカウンタ回路(乱数回路)316を搭載している(詳細は後述する)。

【0040】

また、基本回路302には、各始動口、入賞口の入り口および可変入賞口の内部に設けた球検出センサを含む各種センサ318が出力する信号を受信し、増幅結果や基準電圧との比較結果を基本回路302に出力するためのセンサ回路320と、特図表示装置114の表示制御を行うための表示回路322と、普図表示装置112の表示制御を行うための表示回路324と、各種状態表示部326(普図保留ランプ116、特図保留ランプ118、高確中ランプ118等)の表示制御を行うための表示回路328と、第2特図始動口128や可変入賞口130等を開閉駆動する各種ソレノイド330を制御するためのソレノイド回路332と、電源が投入されるとCPU304に対して起動信号(リセット信号)を出力する起動信号出力回路(リセット信号出力回路)338を接続している。

【0041】

なお、第1特図始動口126に球が入賞したことを球検出センサ318が検出した場合には、センサ回路320は球を検出したことを示す信号をカウンタ回路316に出力する。この信号を受信したカウンタ回路316は、第1特図始動口126に対応するカウンタのそのタイミングにおける値をラッチし、ラッチした値を、第1特図始動口126に対応する内蔵のカウント値記憶用レジスタに記憶する。また、カウンタ回路316は、第2特

10

20

30

40

50

図始動口 1 2 8 に球が入賞したことを示す信号を受信した場合も同様に、第 2 特図始動口 1 2 8 に対応するカウンタのそのタイミングにおける値をラッチし、ラッチした値を、第 2 特図始動口 1 2 8 に対応する内蔵のカウント値記憶用レジスタに記憶する。また、カウンタ回路 3 1 6 は、普図始動口 1 2 4 に球が入賞したことを示す信号を受信した場合も同様に、普図始動口 1 2 4 に対応するカウンタのそのタイミングにおける値をラッチし、ラッチした値を、普図始動口 1 2 4 に対応する内蔵のカウント値記憶用レジスタに記憶する。

【 0 0 4 2 】

さらに、基本回路 3 0 2 には、情報出力回路 3 3 4 を接続しており、主制御部 3 0 0 は、この情報出力回路 3 3 4 を介して、外部のホールコンピュータ（図示省略）等が備える情報入力回路 6 5 2 にパチンコ機 1 0 0 の遊技情報（例えば、遊技状態）を出力する。

10

【 0 0 4 3 】

また、主制御部 3 0 0 は、副制御部 4 0 0 にコマンドを送信するための出力インタフェースと、払出制御部 5 5 0 にコマンドを送信するための出力インタフェースをそれぞれ備えており、この構成により、副制御部 4 0 0 および払出制御部 5 5 0 との通信を可能としている。なお、主制御部 3 0 0 と副制御部 4 0 0 および払出制御部 5 5 0 との情報通信は一方方向の通信であり、主制御部 3 0 0 は副制御部 4 0 0 および払出制御部 5 5 0 にコマンド等の信号を送信できるように構成しているが、副制御部 4 0 0 および払出制御部 5 5 0 からは主制御部 3 0 0 にコマンド等の信号を送信できないように構成している。

【 0 0 4 4 】

20

< 副制御部 >

次に、パチンコ機 1 0 0 の副制御部 4 0 0 について説明する。副制御部 4 0 0 は、主に主制御部 3 0 0 が送信したコマンド等に基づいて副制御部 4 0 0 の全体を制御する基本回路 4 0 2 を備えており、この基本回路 4 0 2 には、CPU 4 0 4 と、制御プログラムや各種データを記憶するための ROM 4 0 6 と、一時的にデータを記憶するための RAM 4 0 8 と、各種デバイスの入出力を制御するための I / O 4 1 0 と、時間や回数等を計測するためのカウンタタイマ 4 1 2 を搭載している。この基本回路 4 0 2 の CPU 4 0 4 は、水晶発振器 4 1 4 が出力する所定周期のクロック信号をシステムクロックとして入力して動作する。

【 0 0 4 5 】

30

また、基本回路 4 0 2 には、スピーカ 4 1 6（およびアンプ）の制御を行うための音源 IC 4 1 8 と、各種ランプ 4 2 0 の制御を行うための表示回路 4 2 2 と、演出装置 2 0 0 の演出用可動体等を駆動する駆動装置であるソレノイドまたはモータ等が含まれる各種演出用駆動装置 4 2 4 の制御を行うための演出用駆動装置制御回路 4 2 6 と、装飾図柄表示装置（液晶表示装置）1 1 0 および遮蔽手段 2 5 0 の制御を行うための副制御部 5 0 0 と、チャンスボタン 1 4 6 の押下を検出して信号を出力するチャンスボタン検出回路 3 8 0 を接続している。

【 0 0 4 6 】

< 払出制御部、発射制御部、電源管理部 >

次に、パチンコ機 1 0 0 の払出制御部 5 5 0、発射制御部 6 0 0、電源管理部 6 5 0 について説明する。払出制御部 5 5 0 は、主に主制御部 3 0 0 が送信したコマンド等の信号に基づいて払出装置 5 5 2 を制御すると共に、払出センサ 5 5 4 が出力する制御信号に基づいて賞球または貸球の払い出しが完了したか否かを検出すると共に、インタフェース部 5 5 6 を介して、パチンコ機 1 0 0 とは別体で設けられたカードユニット 6 5 4 との通信を行う。

40

【 0 0 4 7 】

発射制御部 6 0 0 は、払出制御部 5 5 0 が出力する、発射許可または停止を指示する制御信号や、操作ハンドル 1 4 8 内に設けた発射強度出力回路が出力する、遊技者による発射ハンドル 1 4 8 の操作量に応じた発射強度を指示する制御信号に基づいて、発射杆 1 3 8 および発射槌 1 4 0 を駆動する発射モータ 6 0 2 の制御や、貯留皿 1 4 4 から発射レー

50

ル 1 4 2 に球を供給する球送り装置 6 0 4 の制御を行う。

【 0 0 4 8 】

電源管理部 6 5 0 は、パチンコ機 1 0 0 に外部から供給される交流電源を直流化し、所定の電圧に変換して主制御部 3 0 0、副制御部 4 0 0 等の各制御部や払出装置 5 5 2 等の各装置に供給する。さらに、電源管理部 6 5 0 は、外部からの電源が断たれた後も所定の部品（例えば主制御部 3 0 0 の R A M 3 0 8 等）に所定の期間（例えば 1 0 日間）電源を供給するための蓄電回路（例えばコンデンサ）を備えている。

【 0 0 4 9 】

< 主制御部の基本回路 >

次に、図 6 を用いて、主制御部 3 0 0 の基本回路 3 0 2 について詳細に説明する。なお、同図は基本回路の内部構成図である。

10

【 0 0 5 0 】

基本回路 3 0 2 は、上述の C P U 3 0 4、R O M（内蔵 R O M）3 0 6、R A M（内蔵 R A M）3 0 8、カウンタタイマ 3 1 2（タイマ回路 3 1 2 a、カウンタ回路 3 1 2 b）、カウンタ回路（乱数回路）3 1 6、I / O 3 1 0（外部バス制御回路 3 1 0 a、W D T 3 1 3 内蔵のリセット制御回路 3 1 0 b、パラレル入力ポート 3 1 0 c、アドレスデコード回路 3 1 0 d）、に加えて、クロック回路 3 4 0 などを備える。

【 0 0 5 1 】

クロック回路 3 4 0 は、上述の水晶発振器 3 1 4 b（以下、システム用水晶発振器 3 1 4 b と称する場合がある）から E X 端子を介して入力される外部クロック E X（この例では、2 4 M H z のクロック）を所定の分周比（この例では、1 / 2）で分周し、分周後のシステムクロック S C L K（この例では、1 2 M H z のクロック）を C P U コアや内部の各回路に供給する回路である。乱数回路 3 1 6 は、詳細は後述するが、上述の水晶発振器 3 1 4 a（以下、乱数用水晶発振器 3 1 4 a と称する場合がある）から R C K 端子を介して入力される乱数用クロック R C K（この例では、1 0 M H z のクロック）に基づいてカウント値のカウントを行って乱数値を発生させるための回路である。なお、本実施例では、乱数用クロック R C K の周波数を、システムクロック S C L K の周波数（この例では、1 2 M H z）未満であって、後述する主制御部タイマ割り込み処理の周期としてカウンタ・タイマ 3 1 2 に設定する周期（この例では 2 m s）以上の周波数に設定している。

20

【 0 0 5 2 】

図 7 は、基本回路 3 0 2 に接続される乱数用水晶発振器 3 1 4 a とシステム用水晶発振器 3 1 4 b の配線パターンの一例を示した回路ブロック図である。

30

【 0 0 5 3 】

本実施例では、基本回路 3 0 2 とシステム用水晶発振器 3 1 4 b を結ぶ信号線 L s の長さを、基本回路 3 0 2 と乱数用水晶発振器 3 1 4 a を結ぶ信号線 L r の長さよりも短く設定している（ $L r > L s$ ）。このような構成により、システム用水晶発振器 3 1 4 b を基本回路 3 0 2 の近傍に配置することができ、且つ、基本回路 3 0 2 とシステム用水晶発振器 3 1 4 b を結ぶ信号線 L s の長さを短くすることができるため、システム用水晶発振器 3 1 4 b から出力される外部クロック E X の信号を、安定して基本回路 3 0 2 のクロック回路 3 4 0 に供給できるとともに、この外部クロック E X の信号に基づいて生成されるシステムクロック S C L K の信号も、安定して C P U コアや内部の各回路に供給することができる。

40

【 0 0 5 4 】

また、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、基本回路 3 0 2 と乱数用水晶発振器 3 1 4 a を結ぶ信号線 L r の長さを敢えて長めに設定し、信号線 L r を通る乱数用クロック R C K の信号が外乱の影響を受けやすいように構成することによって、乱数用クロック R C K の信号に基づいてカウント値のカウントを行う乱数回路 3 1 6 のカウント値の更新タイミングにバラツキを与え、乱数回路 3 1 6 が生成する乱数値のランダム性をさらに高めることができる。

50

【 0 0 5 5 】

さらに、基本回路 3 0 2 とシステム用水晶発振器 3 1 4 b を結ぶ信号線 L s の長さと、基本回路 3 0 2 と乱数用水晶発振器 3 1 4 a を結ぶ信号線 L r の長さを異ならせることにより、基本回路 3 0 2 近傍の部品の配置の自由度を高めることができる。

【 0 0 5 6 】

< 乱数回路 >

次に、図 8 および図 9 を用いて、基本回路 3 0 2 が備える乱数回路（カウンタ回路）3 1 6 について詳細に説明する。なお、図 8 は乱数回路の内部構成図であり、図 9 は乱数回路が備える周波数監視回路の内部構成図である。

【 0 0 5 7 】

乱数回路 3 1 6 は、乱数回路 C H 1 ~ C H 4 の 4 つの乱数回路を備える。なお、乱数回路 C H 2 ~ 4 の内部構成は、乱数回路 C H 1 と同一であるため、図示は省略している。

【 0 0 5 8 】

乱数回路 C H 1 ~ C H 4 は、乱数更新回路 3 1 6 g に取り込まれた乱数値を格納するための乱数レジスタ 3 1 6 b と、乱数レジスタ 3 1 6 b に乱数値が取り込まれたことを示すための乱数ラッチフラグレジスタ 3 1 6 c と、乱数割込みを制御するための乱数割込み制御レジスタ 3 1 6 d と、乱数更新回路 3 1 6 g において乱数値が正常に更新されたかどうかを更新毎に監視し、更新に異常があった場合に乱数値異常信号を出力する乱数監視回路 3 1 6 e と、この乱数監視回路 3 1 6 e から乱数値異常信号が入力された場合に乱数値異常信号状態ビットを 1 にセットする内部情報レジスタ 3 1 6 f と、を有して構成されている。なお、乱数監視回路 3 1 6 e は、乱数更新回路 3 1 6 g に内蔵してもよいし、乱数回路 C H 1 ~ C H 4 で共通に設けてもよい（共通に設ける場合には、C H 1 ~ C H 4 が識別できるようにフラグを設けてもよいし、フラグを共通に設けてもよい）。

【 0 0 5 9 】

この乱数回路 3 1 6 は、各チャネル毎に異なった乱数列を持つ 2 種類の 1 6 ビット乱数値を発生させることが可能であるとともに、R O M 3 0 6 の所定領域に設けた乱数使用設定、乱数初期設定、乱数取込設定の内容を変更することによって、乱数回路 C H 1 ~ C H 4 の使用 / 未使用、初期値・乱数列変更方法の選択、乱数値の更新周期、乱数値の取り込み方法、割込条件などを変更することが可能である。本実施例では、P 0 端子は第 1 特図始動口 1 2 6 に入球があった場合に出力される特図 1 始動口入球検出信号、P 1 端子は第 2 特図始動口 1 2 8 に入球があった場合に出力される特図 2 始動口入球検出信号、P 2 端子は普図始動口 1 2 4 に入球があった場合に出力される普図始動口入球検出信号がそれぞれ入力されるようにセンサ回路 3 2 0 と接続されているが、これに限定されない。

【 0 0 6 0 】

また、乱数回路 C H 1 ~ C H 4 は、周波数監視回路 3 1 6 a を備えている。この周波数監視回路 3 1 6 a は、図 9 に拡大して示すように、上述のクロック回路 3 4 0 から出力されるシステムクロック S C L K が入力される平滑回路と、上述の水晶発振器 3 1 4 a から R C K 端子を介して入力される乱数用クロック R C K が入力される平滑回路と、平滑後のシステムクロック S C L K の周波数と乱数用クロック R C K の周波数を比較し、R C K の周波数がシステムクロック S C L K の周波数以下（ $R C K < S C L K$ ）である場合に、乱数用クロック R C K の周波数が異常になったと判定し内部情報レジスタのクロック信号状態ビットを 1 にセットする比較器と、を備えている。

【 0 0 6 1 】

主制御部 3 0 0 の C P U 3 0 4 は、所定のタイミングで、内部情報レジスタの乱数値異常信号状態ビットとクロック信号状態ビットを参照する。そして、乱数値異常信号状態ビットが 1 にセットされている場合（乱数更新回路 3 1 6 g において乱数値の更新に異常があった場合）には、乱数更新回路 3 1 6 g に何らかの異常が発生したと判定し、乱数値異常信号状態ビットが 0 にセットされている場合には、乱数更新回路 3 1 6 g が正常であると判定する。

【 0 0 6 2 】

また、内部情報レジスタのクロック信号状態ビットが1にセットされている場合（乱数用クロックRCKの周波数がシステムクロックSCLKの周波数以下（ $RCK < SCLK$ ）である場合）には、乱数用クロックRCKに何らかの異常（例えば、乱数回路316と水晶発振器314aとを結ぶ配線パターンの断線）が発生したと判定し、内部情報レジスタのクロック信号状態ビットが0にセットされている場合（乱数用クロックRCKの周波数がシステムクロックSCLKの周波数より大きい（ $RCK > SCLK$ ）場合）には、乱数用クロックRCKが正常であると判定する。

【0063】

なお、本実施例では、乱数用クロックRCKの周波数がシステムクロックSCLKの周波数以下（ $RCK < SCLK$ ）である場合に乱数用クロックRCKの異常と判定しているが、本発明はこれに限定されず、例えば、異常と判定する閾値を複数種類設け、この複数種類の閾値の中から1つの閾値を選択可能に構成してもよい。また、システムクロックSCLKの周波数や、乱数用クロックRCKの周波数は、本実施例で示した数値に限定されるものではない。たとえば、所定の情報（たとえばROMに記憶された情報）に基づいて、 $RCK < 2 \times SCLK$ 、 $RCK < 1/2 \times SCLK$ など、異常の判定方式を設定できるようにしてもよい。なお、理想的には、12MHzのシステムクロックSCLKに対して、10MHzの乱数用クロックRCKが3MHz以下（システムクロックの1/4以下）の周波数になった場合に異常とすることが望ましい。

10

【0064】

<主制御部メイン処理>

20

次に、図10を用いて、主制御部300のCPU304が実行する主制御部メイン処理について説明する。なお、同図は主制御部メイン処理の流れを示すフローチャートである。

【0065】

上述したように、主制御部300には、電源が投入されると起動信号（リセット信号）を出力する起動信号出力回路（リセット信号出力回路）338を設けている。この起動信号を入力した基本回路302のCPU304は、リセット割り込みによりリセットスタートしてROM306に予め記憶している制御プログラムに従って処理を実行する。

【0066】

ステップS101では、初期設定1を行う。この初期設定1では、CPU304のスタックポインタ（SP）へのスタック初期値の設定、割り込みマスクの設定、I/Oポート310の初期設定、RAM308に記憶する各種変数の初期設定、WDT313への動作許可及び初期値の設定等を行う。なお、本実施例では、WDT313に、初期値として32.8msに相当する数値を設定する。

30

【0067】

ステップS102では、WDT313のカウンタの値をクリアし、WDT313による時間計測を再始動する。

【0068】

ステップS103では、低電圧信号がオンであるか否か、すなわち、電圧監視回路336が、電源管理部650から主制御部300に供給している電源の電圧値が所定の値（本実施例では9V）未満である場合に電圧が低下したことを示す低電圧信号を出力しているか否かを監視する。そして、低電圧信号がオンの場合（CPU304が電源の遮断を検知した場合）にはステップS102に戻り、低電圧信号がオフの場合（CPU304が電源の遮断を検知していない場合）にはステップS104に進む。

40

【0069】

ステップS104では、初期設定2を行う。この初期設定2では、後述する主制御部タイマ割り込み処理を定期毎に実行するための周期を決める数値をカウンタ・タイマ312に設定する処理、I/O310の所定のポート（例えば試験用出力ポート、副制御部400への出力ポート）からクリア信号を出力する処理、RAM308への書き込みを許可する設定等を行う。

50

【 0 0 7 0 】

ステップ S 1 0 5 では、電源の遮断前（電断前）の状態に復帰するか否かの判定を行い、電断前の状態に復帰しない場合（主制御部 3 0 0 の基本回路 3 0 2 を初期状態にする場合）にはステップ S 1 0 7 に進む。同様に電源ステータスの情報が「サスペンド（電断時処理が行われたことを示す情報）」以外の情報を示している場合にもステップ S 1 0 8 に進む。

【 0 0 7 1 】

具体的には、最初に、電源基板に設けた操作部を遊技店の店員などが操作した場合に送信される R A M クリア信号がオン（操作があったことを示す）であるか否か、すなわち R A M クリアが必要であるか否かを判定し、R A M クリア信号がオンの場合（R A M クリアが必要な場合）には、基本回路 3 0 2 を初期状態にすべくステップ S 1 0 7 に進む。一方、R A M クリア信号がオフの場合（R A M クリアが必要でない場合）は、R A M 3 0 8 に設けた電源ステータス記憶領域に記憶した電源ステータスの情報を読み出し、この電源ステータスの情報がサスペンドを示す情報であるか否かを判定する。そして、電源ステータスの情報がサスペンドを示す情報でない場合には、基本回路 3 0 2 を初期状態にすべくステップ S 1 0 7 に進み、電源ステータスの情報がサスペンドを示す情報である場合には、R A M 3 0 8 の所定の領域（例えば全ての領域）に記憶している 1 バイトデータを初期値が 0 である 1 バイト構成のレジスタに全て加算することによりチェックサムを算出し、算出したチェックサムの結果が特定の値（例えば 0 ）であるか否か（チェックサムの結果が正常であるか否か）を判定する。そして、チェックサムの結果が特定の値（例えば 0 ）の場合（チェックサムの結果が正常である場合）には電断前の状態に復帰すべくステップ S 1 0 6 に進み、チェックサムの結果が特定の値（例えば 0 ）以外である場合（チェックサムの結果が異常である場合）には、パチンコ機 1 0 0 を初期状態にすべくステップ S 1 0 7 に進む。同様に電源ステータスの情報が「サスペンド」以外の情報を示している場合にもステップ S 1 0 7 に進む。

【 0 0 7 2 】

ステップ S 1 0 6 では、復電時処理を行う。この復電時処理では、電断時に R A M 3 0 8 に設けられたスタックポインタ退避領域に記憶しておいたスタックポインタを読み出し、スタックポインタに再設定する。また、電断時に R A M 3 0 8 に設けられたレジスタ退避領域に記憶しておいた各レジスタの値を読み出し、各レジスタに再設定した後、割り込み許可の設定を行う。以降、C P U 3 0 4 が、再設定後のスタックポインタやレジスタに基づいて制御プログラムを実行する結果、パチンコ機 1 0 0 は電源断時の状態に復帰する。すなわち、電断直前にタイマ割り込み処理（後述）に分岐する直前に行った（ステップ S 1 0 8、ステップ S 1 0 9 内の所定の）命令の次の命令から処理を再開する。

【 0 0 7 3 】

ステップ S 1 0 7 では、初期化処理を行う。この初期化処理では、割り込み禁止の設定、スタックポインタへのスタック初期値の設定、R A M 3 0 8 の全ての記憶領域の初期化などを行う。

【 0 0 7 4 】

ステップ S 1 0 8 では、割り込み禁止の設定を行った後、基本乱数更新処理を行う。この基本乱数更新処理では、普図タイマ乱数値、特図タイマ乱数値をそれぞれ生成するための 2 つの乱数カウンタを更新する。例えば、普図タイマ乱数値として取り得る数値範囲が 0 ~ 2 0 とすると、R A M 3 0 8 に設けた普図タイマ乱数値を生成するための乱数カウンタ記憶領域から値を取得し、取得した値に 1 を加算してから元の乱数カウンタ記憶領域に記憶する。このとき、取得した値に 1 を加算した結果が 2 1 であれば 0 を元の乱数カウンタ記憶領域に記憶する。他の乱数カウンタもそれぞれ同様に更新する。また、この基本乱数更新処理の終了後に割り込み許可の設定を行ってステップ S 1 0 9 に進む。

【 0 0 7 5 】

ステップ S 1 0 9 では、演出乱数更新処理を行う。この演出乱数更新処理では、主制御部 3 0 0 で使用する演出用乱数値を生成するための乱数カウンタを更新する。

【 0 0 7 6 】

主制御部 3 0 0 は、所定の周期ごとに開始するタイマ割り込み処理を行っている間を除いて、ステップ S 1 0 8 および S 1 0 9 の処理を繰り返し実行する。

【 0 0 7 7 】

< 主制御部タイマ割り込み処理 >

次に、図 1 1 を用いて、主制御部 3 0 0 の C P U 3 0 4 が実行する主制御部タイマ割り込み処理について説明する。なお、同図は主制御部タイマ割り込み処理の流れを示すフローチャートである。

【 0 0 7 8 】

主制御部 3 0 0 は、所定の周期（本実施例では約 2 m s に 1 回）でタイマ割り込み信号を発生するカウンタ・タイマ 3 1 2 を備えており、このタイマ割り込み信号を契機として主制御部タイマ割り込み処理を所定の周期で開始する。

10

【 0 0 7 9 】

ステップ S 2 0 1 では、タイマ割り込みスタート処理を行う。このタイマ割り込みスタート処理では、C P U 3 0 4 の各レジスタの値をスタック領域に一時的に退避する処理などを行う。

【 0 0 8 0 】

ステップ S 2 0 2 では、W D T 3 1 3 のカウント値が初期設定値（本実施例では 3 2 . 8 m s ）を超えて W D T 割り込みが発生しないように（処理の異常を検出しないように）、W D T を定期的に（本実施例では、主制御部タイマ割り込みの周期である約 2 m s に 1 回）リスタートを行う。

20

【 0 0 8 1 】

ステップ S 2 0 3 では、入力ポート状態更新処理を行う。この入力ポート状態更新処理では、I / O 3 1 0 の入力ポートを介して、上述のガラス枠 1 5 4 が開放状態または閉鎖状態のいずれの状態であるかを検出するための開放センサ、上述の下皿 1 5 0 が球で一杯になったか否かを検出するための下皿満タンセンサ、および複数の球検出センサを含む各種センサ 3 1 8 の検出信号を入力して検出信号の有無を監視し、R A M 3 0 8 に各種センサ 3 1 8 ごとに区画して設けた信号状態記憶領域に記憶する。本実施例では、前々回のタイマ割り込み処理（約 4 m s 前）で検出した各々の球検出センサの検出信号の有無の情報を、R A M 3 0 8 に各々の球検出センサごとに区画して設けた前回検出信号記憶領域から読み出し、この情報を R A M 3 0 8 に各々の球検出センサごとに区画して設けた前々回検出信号記憶領域に記憶し、前回のタイマ割り込み処理（約 2 m s 前）で検出した各々の球検出センサの検出信号の有無の情報を、R A M 3 0 8 に各々の球検出センサごとに区画して設けた今回検出信号記憶領域から読み出し、この情報を上述の前回検出信号記憶領域に記憶する。また、今回検出した各々の球検出センサの検出信号を、上述の今回検出信号記憶領域に記憶する。

30

【 0 0 8 2 】

ステップ S 2 0 4 およびステップ S 2 0 5 では、大当たり種別用乱数更新処理および基本乱数更新処理を行う。これら的大当たり種別用乱数更新処理および基本乱数更新処理では、次に主制御部 3 0 0 で使用する大当たり種別用乱数等を更新する。なお、更新の方法は上述のステップ S 1 0 8 および S 1 0 9 と同様である。

40

【 0 0 8 3 】

ステップ S 2 0 6 では、演出乱数更新処理を行う。この演出乱数更新処理では、主制御部 3 0 0 で使用する演出用乱数値を生成するための乱数カウンタを更新する。

【 0 0 8 4 】

ステップ S 2 0 7 では、タイマ更新処理を行う。このタイマ更新処理では、普通図柄表示装置 1 1 2 に図柄を変動・停止表示する時間を計時するための普図表示図柄更新タイマ、特別図柄表示装置 1 1 4 に図柄を変動・停止表示する時間を計時するための特図表示図柄更新タイマ、所定の入賞演出時間、所定の開放時間、所定の閉鎖時間、所定の終了演出期間などを計時するためのタイマなどを含む各種タイマを更新する。

50

【 0 0 8 5 】

ステップ S 2 0 8 では、入賞口カウンタ更新処理を行う。この入賞口カウンタ更新処理では、入賞口（一般入賞口 1 2 2、第 1、第 2 特図始動口 1 2 6、1 2 8、および可変入賞口 1 3 0）に入賞（入球）があった場合に、R A M 3 0 8 に各入賞口ごとに設けた賞球数記憶領域の値を読み出し、1 を加算して、元の賞球数記憶領域に設定する。なお、乱数用クロック R C K が異常であっても入賞に対する賞球払出数の増加を制限する理由がないため、後述するステップ 2 0 9 のように乱数用クロック R C K に異常がある場合でも特別な処理を行わないが、不正者に対する懲罰的な意味で乱数用クロック R C K に異常がある場合に賞球数を加算しない等の所定の処理を行ってもよい。また、次のステップ S 2 0 9 では、入賞受付処理を行う（詳細は後述する）

10

ステップ S 2 1 0 では、払出要求数送信処理を行う。なお、払出制御部 5 5 0 に出力する出力予定情報および払出要求情報は 1 バイトで構成しており、ビット 7 にストローブ情報（オンの場合、データをセットしていることを示す）、ビット 6 に電源投入情報（オンの場合、電源投入後一回目のコマンド送信であることを示す）、ビット 4 ~ 5 に今回加工種別（0 ~ 3）、およびビット 0 ~ 3 に加工後の払出要求数を示すようにしている。

【 0 0 8 6 】

ステップ S 2 1 1 では、普図状態更新処理を行う。この普図状態更新処理は、普図の状態に対応する複数の処理のうちの 1 つの処理を行う。例えば、普図変動中（後述する普図汎用タイマの値が 1 以上）における普図状態更新処理では、普図表示装置 1 1 2 を構成する 7 セグメント L E D の点灯と消灯を繰り返す点灯・消灯駆動制御を行う。

20

【 0 0 8 7 】

また、普図変動表示時間が経過したタイミング（普図表示図柄更新タイマの値が 1 から 0 になったタイミング）における普図状態更新処理では、当りフラグがオンの場合には、上述の普図 1 の態様となるように普図表示装置 1 1 2 を構成する 7 セグメント L E D の点灯・消灯駆動制御を行い、当りフラグがオフの場合には、上述の普図 2 の態様となるように普図表示装置 1 1 2 を構成する 7 セグメント L E D の点灯・消灯駆動制御を行うと共に、その後、所定の停止表示期間（例えば 5 0 0 m 秒間）その表示を維持するために R A M 3 0 8 に設けた普図停止時間管理用タイマの記憶領域に停止期間を示す情報を設定する。この設定により普図の停止表示を行い、普図変動遊技の結果を遊技者に報知するようにしている。

30

【 0 0 8 8 】

また、所定の停止表示期間が終了したタイミング（普図停止時間管理用タイマの値が 1 から 0 になったタイミング）で開始する普図状態更新処理では、当りフラグがオンの場合には、所定の開放期間（例えば 2 秒間）、第 2 特図始動口 1 2 8 の羽根部材の開閉駆動用のソレノイド 3 3 0 に、羽根部材を開放状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた羽根開放時間管理用タイマの記憶領域に開放期間を示す情報を設定する。

【 0 0 8 9 】

また、所定の開放期間が終了したタイミング（羽根開放時間管理用タイマの値が 1 から 0 になったタイミング）で開始する普図状態更新処理では、所定の閉鎖期間（例えば 5 0 0 m 秒間）、羽根部材の開閉駆動用のソレノイド 3 3 0 に、羽根部材を閉鎖状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた羽根閉鎖時間管理用タイマの記憶領域に閉鎖期間を示す情報を設定する。

40

【 0 0 9 0 】

また、所定の閉鎖期間を経過したタイミング（羽根閉鎖時間管理用タイマの値が 1 から 0 になったタイミング）で開始する普図状態更新処理では、普図の状態を非作動中に設定する。普図の状態が非作動中の場合における普図状態更新処理では、何もせずに次のステップ S 2 1 2 に移行するようにしている。

【 0 0 9 1 】

ステップ S 2 1 2 では、普図関連抽選処理を行う。この普図関連抽選処理では、普図変動遊技および第 2 特図始動口 1 2 8 の開閉制御を行っておらず（普図の状態が非作動中）

50

、且つ、保留している普図変動遊技の数が1以上である場合に、上述の乱数値記憶領域に記憶している普図当選乱数値に基づいた乱数抽選により普図変動遊技の結果を当選とするか、不当選とするかを決定する当り判定をおこない、当選とする場合にはRAM308に設けた当りフラグにオンを設定する。不当選の場合には、当りフラグにオフを設定する。また、当り判定の結果に関わらず、次に上述の普図タイマ乱数値生成用の乱数カウンタの値を普図タイマ乱数値として取得し、取得した普図タイマ乱数値に基づいて複数の変動時間のうちから普図表示装置112に普図を変動表示する時間を1つ選択し、この変動表示時間を、普図変動表示時間として、RAM308に設けた普図変動時間記憶領域に記憶する。なお、保留している普図変動遊技の数は、RAM308に設けた普図保留数記憶領域に記憶するようにしており、当り判定をするたびに、保留している普図変動遊技の数から1を減算した値を、この普図保留数記憶領域に記憶し直すようにしている。また当り判定に使用した乱数値を消去する。

10

【0092】

ステップS213では、特図状態更新処理を行う（詳細は後述する）。ステップS214では、特図関連抽選処理を行う。この特図関連抽選処理では、特図変動遊技および可変入賞口130の開閉制御を行っておらず（特図の状態が非作動中）、且つ、保留している特図変動遊技の数が1以上である場合に、大当たり判定テーブル、高確率状態移行判定テーブル、タイマ番号決定テーブルなどを使用した各種抽選のうち、最初に大当たり判定を行う。具体的には、ステップS203で乱数値記憶領域に記憶した特図当選乱数値が、大当たり判定テーブルの第1特図始動口用抽選データの数値範囲であるか否かを判定し、特図当選乱数値が第1特図始動口用抽選データの数値範囲である場合には、特図変動遊技の当選と判定してRAM308に設けた大当たりフラグの格納領域に大当たりとなることを示す情報を設定する（ここで、大当たりの情報をRAM308に設定することを大当たりフラグをオンに設定するという）。一方、特図当選乱数値が第1特図始動口用抽選データの数値範囲以外である場合には、特図変動遊技の外れと判定してRAM308に設けた大当たりフラグの格納領域に外れとなることを示す情報を設定する（ここで、外れの情報をRAM308に設定することを大当たりフラグをオフに設定するという）。なお、保留している特図変動遊技の数は、RAM308に設けた特図保留数記憶領域に記憶するようにしており、当り判定をするたびに、保留している特図変動遊技の数から1を減算した値を、この特図保留数記憶領域に記憶し直すようにしている。また、当り判定に使用した乱数値を消去する。

20

30

【0093】

大当たりフラグにオンを設定した場合には、次に確変移行判定を行う。具体的には、大当たり種別用乱数が、移行判定乱数の数値範囲であるか否かを判定し、特図乱数値が抽選データの数値範囲である場合には、RAM308に設けた確変（確率変動）フラグの格納領域に、特別大当たり遊技を開始することを示す情報を設定する。（ここで、特別大当たり遊技開始の情報をRAM308に設定することを確変フラグをオンに設定するという）。一方、大当たり種別用乱数が抽選データの数値範囲以外である場合には、上述の確変フラグの格納領域に、大当たり遊技を開始することを示す情報を設定する（ここで、大当たり遊技開始の情報をRAM308に設定することを確変フラグをオフに設定するという）。

40

【0094】

大当たり判定の結果に関わらず、次にタイマ番号を決定する処理を行う。具体的には、上述の特図タイマ乱数値生成用の乱数カウンタの値を特図タイマ乱数値として取得する。大当たりフラグの値、および取得した特図タイマ乱数値を含むタイマ乱数の数値範囲に対応するタイマ番号を選択し、RAM308に設けた所定のタイマ番号格納領域に記憶する。さらに、そのタイマ番号に対応する変動時間を、特図変動表示時間として、上述の特図表示図柄更新タイマに記憶し、コマンド設定送信処理（ステップS215）で一般コマンド回転開始設定送信処理を実行させるために上述の送信情報記憶領域に01Hを送信情報（一般情報）として追加記憶してから処理を終了する。

50

【 0 0 9 5 】

ステップ S 2 1 5 では、コマンド設定送信処理を行う。なお、副制御部 4 0 0 および払出制御部 5 5 0 に送信する出力予定情報（コマンド）は 1 6 ビットで構成しており、ビット 1 5 はストロブ情報（オンの場合、データをセットしていることを示す）、ビット 1 1 ~ 1 4 はコマンド種別（0 0 H の場合は基本コマンド、0 1 H の場合は図柄変動開始コマンド、0 4 H の場合は図柄変動停止コマンド、0 5 H の場合は入賞演出開始コマンド、0 6 H の場合は終了演出開始コマンド、0 7 H の場合は大当たりラウンド数指定コマンド、0 E H の場合は復電コマンド、0 F H の場合は R A M クリアコマンド、1 0 H の場合は乱数クロック異常コマンドをそれぞれ示すなど、コマンドの種類を特定可能な情報）、ビット 0 ~ 1 0 はコマンドデータ（コマンド種別に対応する所定の情報）で構成している。

10

【 0 0 9 6 】

具体的には、ストロブ情報はコマンド送信処理でオン、オフするようにしている。また、コマンド種別が図柄変動開始コマンドの場合であればコマンドデータに、大当たりフラグの値、確変フラグの値、特図関連抽選処理で選択したタイマ番号などを示す情報を含み、図柄変動停止コマンドの場合であれば、大当たりフラグの値、確変フラグの値などを含み、入賞演出コマンドおよび終了演出開始コマンドの場合であれば、確変フラグの値などを含み、大当たりラウンド数指定コマンドの場合であれば確変フラグの値、大当たりラウンド数などを含むようにしている。コマンド種別が基本コマンドを示す場合は、コマンドデータにデバイス情報、第 1 特図始動口 1 2 6 への入賞の有無、第 2 特図始動口 1 2 8 への入賞の有無、可変入賞口 1 3 0 への入賞の有無などを含む。

20

【 0 0 9 7 】

また、上述の一般コマンド回転開始設定送信処理では、コマンド種別に 0 1 H、コマンドデータに R A M 3 0 8 に記憶している大当たりフラグの値、確変フラグの値、特図関連抽選処理で選択したタイマ番号、保留している特図変動遊技の数などを示す情報を設定する。上述の一般コマンド回転停止設定送信処理では、コマンド種別に 0 4 H、コマンドデータに R A M 3 0 8 に記憶している大当たりフラグの値、確変フラグの値などを示す情報を設定する。上述の一般コマンド入賞演出設定送信処理では、コマンド種別に 0 5 H、コマンドデータに R A M 3 0 8 に記憶している入賞演出期間中に装飾図柄表示装置 1 1 0 ・各種ランプ 4 2 0 ・スピーカ 4 1 6 に出力する演出制御情報、確変フラグの値、保留している特図変動遊技の数などを示す情報を設定する。上述の一般コマンド終了演出設定送信処理では、コマンド種別に 0 6 H、コマンドデータに R A M 3 0 8 に記憶している演出待機期間中に装飾図柄表示装置 1 1 0 ・各種ランプ 4 2 0 ・スピーカ 4 1 6 に出力する演出制御情報、確変フラグの値、保留している特図変動遊技の数などを示す情報を設定する。上述の一般コマンド大入賞口開放設定送信処理では、コマンド種別に 0 7 H、コマンドデータに R A M 3 0 8 に記憶している大当たりラウンド数、確変フラグの値、保留している特図変動遊技の数などを示す情報を設定する。上述の一般コマンド大入賞口閉鎖設定送信処理では、コマンド種別に 0 8 H、コマンドデータに R A M 3 0 8 に記憶している大当たりラウンド数、確変フラグの値、保留している特図変動遊技の数などを示す情報を設定する。副制御部 4 0 0 では、受信した出力予定情報に含まれるコマンド種別により、主制御部 3 0 0 における遊技制御の変化に応じた演出制御の決定が可能になるとともに、出力予定情報に含まれているコマンドデータの情報に基づいて、演出制御内容を決定することができるようになる。

30

40

【 0 0 9 8 】

ステップ S 2 1 6 では、外部出力信号設定処理を行う。この外部出力信号設定処理では、R A M 3 0 8 に記憶している遊技情報を、情報出力回路 3 3 4 を介してパチンコ機 1 0 0 とは別体の情報入力回路 6 5 2 に出力する。

【 0 0 9 9 】

ステップ S 2 1 7 では、デバイス監視処理を行う。このデバイス監視処理では、ステップ 2 0 3 において信号状態記憶領域に記憶した各種センサの信号状態を読み出して、ガラス枠開放エラーの有無または下皿満タンエラーの有無などを監視し、ガラス枠開放エラー

50

または下皿満タンエラーを検出した場合に、副制御部 400 に送信すべき送信情報に、ガラス枠開放エラーの有無または下皿満タンエラーの有無を示すデバイス情報を設定する。また、各種ソレノイド 330 を駆動して第 2 特図始動口 128 や、可変入賞口 130 の開閉を制御したり、表示回路 322、324、328 を介して普図表示装置 112、特図表示装置 114、各種状態表示部 326 などに出力する表示データを、I/O 310 の出力ポートに設定する。また、払出要求数送信処理（ステップ S 210）で設定した出力予定情報を出力ポート 310 を介して副制御部 400 に出力する。

【0100】

ステップ S 218 では、低電圧信号がオンであるか否かを監視する。そして、低電圧信号がオンの場合（電源の遮断を検知した場合）にはステップ S 220 に進み、低電圧信号がオフの場合（電源の遮断を検知していない場合）にはステップ S 219 に進む。

10

【0101】

ステップ S 219 では、タイマ割り込みエンド処理を行う。このタイマ割り込みエンド処理では、ステップ S 201 で一時的に退避した各レジスタの値を元の各レジスタに設定したり、割り込み許可の設定などを行う。

【0102】

ステップ S 220 では、電源管理部 650 から主制御部 300 に供給している電源の電圧値を監視する電圧監視回路が、所定の値以下である場合に電圧が低下したことを示す電圧低下信号を出力しているか否か、すなわち電源の遮断を検知したか否かを監視し、電源の遮断を検知した場合には、復電時に電断時の状態に復帰するための特定の変数やスタックポイントを復帰データとして RAM 308 の所定の領域に退避し、入出力ポートの初期化等の電断処理を行う。また、電源ステータスを「サスペンド」に設定する。

20

【0103】

<入賞受付処理>

次に、図 12 を用いて、上述の主制御部タイマ割り込み処理における入賞受付処理について説明する。なお、同図は入賞受付処理の流れを示すフローチャートである。

【0104】

ステップ S 301 ~ ステップ S 303 では、前々回第 1 特図始動口検出信号記憶領域、前回第 1 特図始動口検出信号記憶領域、および今回第 1 特図始動口検出信号記憶領域の各記憶領域に記憶した第 1 特図始動口球検出センサの検出信号の有無の情報を比較し、第 1 特図始動口球検出センサにおける過去 3 回分の検出信号の有無の情報が予め定めた入賞パターン情報と一致するか否かを判定する。そして、第 1 特図始動口球検出センサにおいて過去 3 回分の検出信号の有無の情報が、予め定めた入賞判定パターン情報（本実施例では、今回第 1 特図始動口検出信号がオン、前回第 1 特図始動口検出信号がオン、前々回第 1 特図始動口検出信号がオフであることを示す情報）と一致した場合に、第 1 特図始動口 126 への入球があったと判定する。例えば、第 1 特図始動口球検出センサにおいて過去 3 回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致した場合には、第 1 特図始動口 126 への入球があったと判定し、以降の第 1 特図始動口 126 への入球に伴う処理を行うが、過去 3 回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致しなかった場合には、以降の第 1 特図始動口 126 の入球に伴う処理を行わずに処理を終了する。

30

40

【0105】

ステップ S 304 では、上述の内部情報レジスタのクロック信号状態ビットを参照し、乱数用クロックの周波数に異常があるか無いかを判定する。そして、乱数用クロックの周波数に異常がある場合にはステップ S 305 の処理を実行することなくステップ S 306 に進み、乱数用クロックの周波数に異常がない場合には、ステップ S 305 に進む。

【0106】

ステップ S 305 では、カウンタ回路（乱数回路）316 から乱数を取得する。より具体的には、第 1 特図始動口 126 に入賞があり、且つ、保留している特図変動遊技の数が 4 未満である場合には、第 1 特図始動口 126 に対応するカウンタ回路 316 の乱数値レ

50

ジスタから取り出した値を特図当選乱数値として取得、または取り出した値に「所定の加工」を行なった値を特図当選乱数値として取得する。また、上述の特図乱数値生成用の乱数カウンタから取り出した値を特図乱数値として取得、または取り出した値に「所定の加工」を行なった値を特図乱数値として取得し、RAM 308に設けた乱数値記憶領域に特図当選乱数値と共に記憶する。

【0107】

ステップS306～ステップS308では、前々回第2特図始動口検出信号記憶領域、前回第2特図始動口検出信号記憶領域、および今回第2特図始動口検出信号記憶領域の各記憶領域に記憶した第2特図始動口球検出センサの検出信号の有無の情報を比較し、第2特図始動口球検出センサにおける過去3回分の検出信号の有無の情報が予め定めた入賞パターン情報と一致するか否かを判定する。そして、第2特図始動口球検出センサにおいて過去3回分の検出信号の有無の情報が、予め定めた入賞判定パターン情報（本実施例では、今回第2特図始動口検出信号がオン、前回第2特図始動口検出信号がオン、前々回第2特図始動口検出信号がオフであることを示す情報）と一致した場合に、第2特図始動口130への入球があったと判定する。例えば、第2特図始動口球検出センサにおいて過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致した場合には、第2特図始動口128への入球があったと判定し、以降の第2特図始動口128への入球に伴う処理を行うが、過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致しなかった場合には、以降の第2特図始動口128の入球に伴う処理を行わずに処理を終了する。

【0108】

ステップS309では、上述の内部情報レジスタのクロック信号状態ビットを参照し、乱数用クロックの周波数に異常があるか無いかを判定する。そして、乱数用クロックの周波数に異常がある場合にはステップS310の処理を実行することなくステップS311に進み、乱数用クロックの周波数に異常がない場合には、ステップS310に進む。

【0109】

ステップS310では、カウンタ回路（乱数回路）316から乱数を取得する。より具体的には、第2特図始動口128に入賞があり、且つ、保留している特図変動遊技の数が4未満である場合には、第2特図始動口128に対応するカウンタ回路316の乱数値レジスタから取り出した値を特図当選乱数値として取得、または取り出した値に「所定の加工」を行なった値を特図当選乱数値として取得する。また、上述の特図乱数値生成用の乱数カウンタから取り出した値を特図乱数値として取得、または取り出した値に「所定の加工」を行なった値を特図乱数値として取得し、RAM 308に設けた乱数値記憶領域に特図当選乱数値と共に記憶する。

【0110】

ステップS311～ステップS313では、前々回普図始動口検出信号記憶領域、前回普図始動口検出信号記憶領域、および今回普図始動口検出信号記憶領域の各記憶領域に記憶した普図始動口球検出センサの検出信号の有無の情報を比較し、普図始動口球検出センサにおける過去3回分の検出信号の有無の情報が予め定めた入賞パターン情報と一致するか否かを判定する。そして、普図始動口球検出センサにおいて過去3回分の検出信号の有無の情報が、予め定めた入賞判定パターン情報（本実施例では、今回普図始動口検出信号がオン、前回普図始動口検出信号がオン、前々回普図始動口検出信号がオフであることを示す情報）と一致した場合に、普図始動口124を球が通過したと判定する。例えば、普図始動口球検出センサにおいて過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致した場合には、普図始動口124の球の通過があったと判定し、以降の普図始動口124の球の通過に伴う処理を行うが、過去3回分の検出信号の有無の情報が上述の入賞判定パターン情報と一致しなかった場合には、以降の普図始動口124の球の通過に伴う処理を行わずに処理を終了する。

【0111】

ステップS314では、上述の内部情報レジスタのクロック信号状態ビットを参照し、

乱数用クロックの周波数に異常があるか無いかを判定する。そして、乱数用クロックの周波数に異常がある場合にはステップS 3 1 5の処理を実行することなく処理を終了し、乱数用クロックの周波数に異常がない場合には、ステップS 3 1 5に進む。

【0 1 1 2】

ステップS 3 1 5では、カウンタ回路（乱数回路）3 1 6から乱数を取得する。より具体的には、普図始動口1 2 4に入賞があり、且つ、保留している普図変動遊技の数が2未満である場合には、普図始動口1 2 4に対応するカウンタ回路3 1 6の乱数値レジスタから値を普図当選乱数値として取得する。また、上述の普図乱数値生成用の乱数カウンタから値を普図乱数値として取得し、RAM 3 0 8に設けた乱数値記憶領域に普図当選乱数値と共に記憶する。

10

【0 1 1 3】

なお、本実施例においては、CPU 3 0 4は、各種始動口検出信号に入力がオン・オンと、最低で1回の割込み周期分の期間（本実施例では2 m s）を経なければカウンタ回路3 1 6の乱数値レジスタの値をラッチしないように構成されている。一方、乱数値レジスタは、各種始動口検出信号が入力された場合のラッチ信号は、乱数用クロックR C Kの4周期分のオンレベルの信号を経なければラッチが行われなくなっている。本実施例では乱数用クロックR C Kは1 0 M H zであるため、最大でも $0.4 \mu s + 0.1 \mu s = 0.5 \mu s$ 未満でラッチは完了する。すなわち、上記ステップS 3 0 5などで乱数値レジスタから値を取得する前に各種始動口検出信号によるラッチは確実に終了しているように構成されている。

20

【0 1 1 4】

< 特図状態更新処理 >

次に、図1 3を用いて、上述の主制御部タイマ割り込み処理における特図状態更新処理について説明する。なお、同図は特図状態更新処理の流れを示すフローチャートである。

【0 1 1 5】

ステップS 4 0 1では、内部情報レジスタのクロック信号状態ビットを参照し、乱数用クロックの周波数に異常があるか無いかを判定する。そして、乱数用クロックの周波数に異常がある場合にはステップS 4 0 2 ~ S 4 0 9の処理を実行することなく、ステップS 4 1 0に進み、乱数用クロックの周波数に異常がない場合には、ステップS 4 0 2に進む。

30

【0 1 1 6】

ステップS 4 0 2では、特図変動中であるか否かを判定し、該当する場合にはステップS 4 0 3に進み、該当しない場合にはステップS 4 0 6に進む。ステップS 4 0 3では、特図表示装置1 1 2を構成する7セグメントL E Dが、前は消灯であったか否かを判定し、前回は消灯の場合はステップS 4 0 5に進んで7セグメントL E Dを点灯し、前回は点灯の場合はステップS 4 0 4に進んで7セグメントL E Dを消灯する。これにより、7セグメントL E Dの点灯と消灯を繰り返す点灯・消灯駆動制御を行う。

【0 1 1 7】

ステップS 4 0 6では、特図変動停止であるか否かを判定し、該当する場合にはステップS 4 0 7に進み、該当しない場合は処理を終了する。

40

【0 1 1 8】

ステップS 4 0 7では、大当たりフラグの情報に応じて特図を停止表示する。具体的には、大当たりフラグがオンで確変フラグがオフの場合には特図表示装置1 1 4に、上述の特図1、大当たりフラグがオンで確変フラグがオンの場合には特図表示装置1 1 4に、上述の特図2、大当たりフラグがオフの場合には、上述の特図3の態様となるように特図表示装置1 1 2を構成する7セグメントL E Dの点灯・消灯駆動制御を行う。

【0 1 1 9】

ステップS 4 0 8では、停止表示期間を設定する。具体的には、所定の停止表示期間（例えば5 0 0 m秒間）、特図の表示を維持するためにRAM 3 0 8に設けた特図停止時間管理用タイマの記憶領域に停止期間を示す情報を設定する。この設定により特図の停止表示

50

をおこない、特図変動遊技の結果を遊技者に報知するようにしている。

【 0 1 2 0 】

ステップ S 4 0 9 では、停止コマンドの出力設定を行った後、処理を終了する。具体的には、コマンド設定送信処理（上記ステップ S 2 1 5）で一般コマンド回転停止設定送信処理を実行させるために上述の送信情報記憶領域に 0 2 H を送信情報（一般情報）として追加記憶する。

【 0 1 2 1 】

また、図示はしないが、所定の停止表示期間が終了したタイミング（特図停止時間管理用タイマの値が 1 から 0 になったタイミング）で開始する特図状態更新処理では、大当たりフラグがオンの場合には、所定の入賞演出期間（例えば 3 秒間）すなわち装飾図柄表示装置 1 1 0 による大当たりを開始することを遊技者に報知する画像を表示している期間待機するために R A M 3 0 8 に設けた特図待機時間管理用タイマの記憶領域に入賞演出期間を示す情報を設定する。また、所定の入賞演出期間が終了したタイミング（特図待機時間管理用タイマの値が 1 から 0 になったタイミング）で開始する特図状態更新処理では、所定の開放期間（例えば 2 9 秒間、または可変入賞口 1 3 0 に所定球数（例えば 1 0 球）の遊技球の入賞を検出するまで）可変入賞口 1 3 0 の扉部材の開閉駆動用のソレノイド 3 3 0 に、扉部材を開放状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた扉開放時間管理用タイマの記憶領域に開放期間を示す情報を設定する。また、所定の開放期間が終了したタイミング（扉開放時間管理用タイマの値が 1 から 0 になったタイミング）で開始する特図状態更新処理では、所定の閉鎖期間（例えば 1 . 5 秒間）可変入賞口 1 3 0 の扉部材の開閉駆動用のソレノイド 3 3 0 に、扉部材を閉鎖状態に保持する信号を出力するとともに、R A M 3 0 8 に設けた扉閉鎖時間管理用タイマの記憶領域に閉鎖期間を示す情報を設定する。また、この扉部材の開放・閉鎖制御を所定回数（例えば 1 5 ラウンド）繰り返し、終了したタイミングで開始する特図状態更新処理では、所定の終了演出期間（例えば 3 秒間）すなわち装飾図柄表示装置 1 1 0 による大当たりを終了することを遊技者に報知する画像を表示している期間待機するように設定するために R A M 3 0 8 に設けた演出待機時間管理用タイマの記憶領域に演出待機期間を示す情報を設定する。また、所定の終了演出期間が終了したタイミング（演出待機時間管理用タイマの値が 1 から 0 になったタイミング）で開始する特図状態更新処理では、特図の状態を非作動中に設定する。

【 0 1 2 2 】

ステップ S 4 1 0 では、大当たりフラグをオフ（ハズレ）に設定し、ステップ S 4 1 1 では、特図の変動を停止する。また、次のステップ S 4 1 2 では、コマンド設定送信処理（上記ステップ S 2 1 5）で乱数用クロック異常による停止設定送信処理を実行させるために上述の送信情報記憶領域に 1 0 H を送信情報（一般情報）として追加記憶して処理を終了する。なお、乱数用クロック R C K に異常があった場合は、特図または / および普図の表示を消してもよい。

【 0 1 2 3 】

< 払出制御部メイン処理 >

次に、図 1 4 を用いて、払出制御部 5 5 0 が実行する払出制御部メイン処理について説明する。なお、同図は払出制御部メイン処理の流れを示すフローチャートである。

【 0 1 2 4 】

払出制御部 4 0 0 には、電源が投入されるとリセット信号を出力するリセット信号出力回路を設けている。このリセット信号を入力した払出制御部 4 0 0 の C P U は、リセット割り込みによりリセットスタートして R O M に予め記憶している制御プログラムに従って処理を実行する。

【 0 1 2 5 】

ステップ S 5 0 1 では、初期設定 1 を行う。この初期設定 1 では、C P U のスタックポインタ（S P）へのスタック初期値の設定等を行う。

【 0 1 2 6 】

ステップ S 5 0 2 では、低電圧信号がオンであるか否か、すなわち、電圧監視回路が、

電源管理部 6 5 0 から払出制御部 5 5 0 に供給している電源の電圧値が所定の値（本実施例では 9 v）未満である場合に電圧が低下したことを示す低電圧信号を出力しているか否かを監視する。そして、低電圧信号がオンの場合（電源の遮断を検知した場合）にはステップ S 5 0 2 の処理を繰り返し実行し、低電圧信号がオフの場合（電源の遮断を検知していない場合）にはステップ S 5 0 3 に進む。

【 0 1 2 7 】

ステップ S 5 0 3 では、初期設定 2 を行う。この初期設定 2 では、後述する払出制御部タイマ割り込み処理を定期毎に実行するための周期を決める数値をカウンタ・タイマに設定する処理、R A M への書き込みを許可する設定、I / O ポートの初期設定等を行う。

【 0 1 2 8 】

ステップ S 5 0 4 では、電源の遮断前（電断前）の状態に復帰するか否かの判定を行い、電断前の状態に復帰しない場合（パチンコ機 1 0 0 を初期状態にする場合）にはステップ S 5 0 6 に進み、電断前の状態に復帰する場合にはステップ S 5 0 5 に進む。

【 0 1 2 9 】

具体的には、最初に、電源基板に設けた操作部を遊技店の店員などが操作した場合に送信される R A M クリア信号がオン（操作があったことを示す）であるか否か、すなわち R A M クリアが必要であるか否かを判定し、R A M クリア信号がオンの場合（R A M クリアが必要な場合）には、パチンコ機 1 0 0 を初期状態にすべくステップ S 5 0 6 に進む。一方、R A M クリア信号がオフの場合（R A M クリアが必要でない場合）は、R A M に設けた電源ステータス記憶領域に記憶した電源ステータスの情報を読み出し、この電源ステータスの情報がサスペンドを示す情報であるか否かを判定する。そして、電源ステータスの情報がサスペンドを示す情報でない場合には、パチンコ機 1 0 0 を初期状態にすべくステップ S 5 0 6 に進み、電源ステータスの情報がサスペンドを示す情報である場合には、R A M の所定の領域（例えば全ての領域）に記憶している 1 バイトデータを初期値が 0 である 1 バイト構成のレジスタに全て加算することによりチェックサムを算出し、算出したチェックサムの結果が特定の値（例えば 0）であるか否か（チェックサムの結果が正常であるか否か）を判定する。そして、チェックサムの結果が 0 の場合（チェックサムの結果が正常である場合）には電断前の状態に復帰すべくステップ S 5 0 5 に進み、チェックサムの結果が 0 以外である場合（チェックサムの結果が異常である場合）には、パチンコ機 1 0 0 を初期状態にすべくステップ S 5 0 6 に進む。同様に電源ステータスの情報が「サスペンド」以外の情報を示している場合にもステップ S 5 0 6 に進む。

【 0 1 3 0 】

ステップ S 5 0 5 では、復電時処理を行う。この復電時処理では、R A M の記憶領域のうち、復電時にクリアすべき記憶領域（コマンドを格納するためのコマンドバッファ、エラー状態を記憶するためのエラーステータスなどを除く記憶領域）の初期化などを行う。

【 0 1 3 1 】

ステップ S 5 0 6 では、初期化処理を行う。この初期化処理では、割り込み禁止の設定、スタックポインタへのスタック初期値の設定、R A M の所定の領域（例えば、全ての記憶領域）の初期化などを行う。

【 0 1 3 2 】

ステップ S 5 0 7 では、初期設定 3 を行う。この初期設定 3 では、R A M に設けたエラーステータス記憶領域に記憶したエラーステータスのうち、不正払出エラーと払出超過エラー以外の情報をクリアしたり、割り込み許可の設定などを行う。

【 0 1 3 3 】

ステップ S 5 0 8 では、主制御部 3 0 0 から入力したデータの中に未解析データがあるか無いかを判定し、未解析データがある場合にはステップ S 5 0 9 でコマンド解析処理を行い、未解析データがない場合にはステップ S 5 1 0 に進む。

【 0 1 3 4 】

ステップ S 5 1 0 では、低電圧信号がオフであるか否かを監視し、低電圧信号がオフの場合（電源の遮断を検知していない場合）にはステップ S 5 0 8 に戻り、低電圧信号がオ

10

20

30

40

50

ンの場合（電源の遮断を検知した場合）にはステップ S 5 1 1 に進む。

【 0 1 3 5 】

ステップ S 5 1 1 では、電断時処理を行う。この電断時処理では、R A M に設けたスタックポイント退避領域に現在のスタックポイントの値を記憶し、上述の電源ステータス記憶領域にサスペンドを示す情報を設定する。また、R A M の所定の領域（例えば全ての領域）に記憶している 1 バイトデータを初期値が 0 である 1 バイト構成のレジスタに全て加算し、チェックサム算出用数値記憶領域に記憶している値からその加算した結果を減算した値をチェックサム（電断時チェックサム）として算出し、算出した電断時チェックサムを上記のチェックサム算出用数値記憶領域に記憶し、R A M への書き込みを禁止する設定などを行う。

10

【 0 1 3 6 】

ステップ S 5 1 2 では、低電圧信号がオンであるか否かを監視し、低電圧信号がオンの場合（電源の遮断を検知した場合）にはステップ S 5 1 2 の処理を繰返し実行して低電圧信号がオフになるのを待ち、低電圧信号がオフの場合（電源の遮断を検知していない場合）にはステップ S 5 0 1 に戻り、払出制御部リセット割り込み処理を最初から開始する。

【 0 1 3 7 】

< 払出制御部タイマ割り込み処理 >

次に、図 1 5 (a) を用いて、払出制御部 5 5 0 の C P U が実行する払出制御部タイマ割り込み処理について説明する。なお、同図は払出制御部タイマ割り込み処理の流れを示すフローチャートである。

20

【 0 1 3 8 】

払出制御部 5 5 0 は、所定の周期（本実施例では 1 m s に 1 回）でタイマ割り込みを発生するカウンタ・タイマを備えており、このタイマ割り込みを契機として払出制御部タイマ割り込み処理を所定の周期で開始する。

【 0 1 3 9 】

ステップ S 6 0 1 では、タイマ割り込みスタート処理を行う。このタイマ割り込みスタート処理では、C P U の各レジスタの値をスタック領域に一時的に退避する処理などを行う。ステップ S 6 0 2 では、ポート入力管理処理を行う。このポート入力管理処理では、I / O ポートの値を取得して、各種センサの状態などを検出する。

【 0 1 4 0 】

ステップ S 6 0 3 では、タイマ更新管理処理を行う。このタイマ更新管理処理では、払出報知用 L E D の点灯 / 消灯時間、モータ駆動 / 非駆動時間などを計時するためのタイマなどを含む各種タイマを更新する。

30

【 0 1 4 1 】

ステップ S 6 0 4 では、エラー管理処理を行う。このエラー管理処理では、主制御部 3 0 0 から乱数クロック異常コマンドを受信しているか否かを判定し、該当する場合には R A M に設けたエラーステータス記憶領域に乱数クロック異常を示す情報を記憶する。また、I / O ポートに inputs する皿満杯信号を検出して皿満杯信号がオンであるか否かを判定し、皿満杯信号がオンの場合（下皿 1 5 0 が球で一杯になっている場合）には、R A M に設けたエラーステータス記憶領域に皿満杯エラーを示す情報を記憶し、皿満杯信号がオフの場合（下皿 1 5 0 に球を貯留する空きができた場合）には、エラーステータス記憶領域に皿満杯エラーの解除を示す情報を記憶する。また、主制御部 3 0 0 と払出制御部 5 5 0 との間の通信回線が断線などにより通信可能かどうかを検出し、通信可能な場合には、R A M に設けたエラーステータス記憶領域に通信可能であることを示す情報を、また通信不可能な場合には通信不可能であることを示す情報を記憶する。また、エラー管理処理では、I / O ポートに inputs するエラー解除スイッチ信号を検出してエラー解除信号がオンであるか否かを判定し、エラー解除信号がオンである場合には、エラーステータス記憶領域に記憶している、乱数クロック異常を示す情報、不正払出エラーの情報、または、払出超過エラーの情報を初期化して、これらのエラーを解除する。

40

【 0 1 4 2 】

50

なお、乱数クロック異常を示す情報に関しては、他のエラーと異なりエラー解除スイッチ信号を検出した場合でもエラーが解除されないようにしてもよい。なぜなら、乱数クロック異常の場合は、エラーを復帰した場合に保留された特図の変動を行うとして、その特図抽選にかかる乱数の信頼性が極めて低いため、エラー解除で復帰させて変動後の遊技を行わせたくない場合があるためである。また、「複数の異常状態があり、第1の種類の異常状態は異常解除入力により異常状態を解除可能に設けられ、第2の種類の異常状態は異常解除入力により異常状態を解除不能に設けられ、第2の種類の異常状態は少なくとも乱数クロックの異常状態を含む」ことは、他の制御部やスロットマシンにも適用できる。この場合、「第2の種類の異常状態は、電源断時にもバックアップにより第2の種類の異常状態の記憶が保持されるようにし」てもよく、さらに「第2の種類の異常状態の記憶は、第2の種類の異常状態を含む複数の記憶情報の初期化により記憶を解除できるようにし」てもよく、さらに「複数の記憶情報は、遊技者の利益に関わる情報」を含んでもよく、さらに「遊技者の利益に関わる情報は乱数クロックに基づいて生成される乱数に基づいて抽選により決定される情報」であってもよい。これにより、乱数クロック異常を確実に報知できると共に、乱数クロックに異常があった場合に、乱数クロックにより基づいて抽選された利益を確実にクリアすることができるため、乱数クロック周波数の異常により遊技店が不利益を被ることを防止することができる。

10

【0143】

ステップS605では、CRユニット通信管理処理を行う。このCRユニット通信管理処理では、上述のエラーステータス記憶領域に乱数クロック異常を示す情報が記憶されているか否かを判定し、乱数クロック異常を示す情報が記憶されている場合には、遊技媒体の貸出を行わないようにする。また、CRユニットに対してカードを返却する信号を出力しないようにする。具体的には、遊技媒体の貸出処理を飛ばしたり、CRユニットの返却処理を飛ばしたりする。一方、乱数クロック異常を示す情報が記憶されていない場合には、インターフェース部556から遊技媒体貸出信号を受信して遊技媒体貸出信号センサ信号がオンであるか否かを判定し、遊技媒体貸出信号がオンの場合（インターフェース部556からの球貸要求を入力した場合）には、RAMに設けた遊技媒体貸出情報記憶領域に遊技媒体の貸出要求があったことを示す情報を記憶する。

20

【0144】

ステップS606では、払出管理処理を行う。この払出管理処理では、上述のエラーステータス記憶領域から、乱数クロック異常を示す情報、不正払出エラーの情報、および払出超過エラーの情報を読み出し、いずれのエラーも発生していない場合に、センサ回路を介して入力する払出センサの信号（以下、払出センサ信号と称する場合がある）に基づいて払出個数の監視を行う。すなわち、所定のエラー（ここでは、いずれかのエラー）が発生している場合にはモータの駆動、すなわち払出装置からの賞媒体（例えば遊技球）の払出を停止するようにしている。

30

【0145】

また、上述のエラーステータス記憶領域から、乱数クロック異常を示す情報、皿満杯エラーの情報、不正払出エラーの情報、および払出超過エラーの情報を読み出し、いずれのエラーも発生していない場合に、払出開始監視処理、初期位置検索動作処理、通常払出動作処理、リトライ動作処理、逆回転動作処理のいずれかの処理を行う。

40

【0146】

払出開始監視処理では、貸出要求数、および賞球要求数が0であり、次賞球要求数が0以外の場合は、賞球要求数に次賞球要求数をセットし、次賞球要求数をクリアする。また、スプロケットを駆動するモータの位置が不確定の場合（動作モードが初期位置検索動作モードの場合）には、払出完了数チェックから1を減算して払出完了数チェック記憶領域に記憶し、スプロケットを駆動するモータの位置が確定している場合（動作モードが通常払出動作モードの場合）には、払出完了数チェックとして払出完了数チェック記憶領域に0を設定する。また、賞球要求数を、スプロケットのモータを駆動する量（モータ駆動量）に変換し、これをRAMに設けたモータ駆動量記憶領域に記憶すると共に、RAMに設

50

けたモータ制御データテーブルを参照してモータ駆動量に対応するモータ駆動制御データを選択し、正転を示すモータ駆動制御データをI/Oポートを介してモータ制御回路に出力する。これにより、モータ制御回路はスプロケットのモータの励磁位置を所定回変化してスプロケットを正方向に回転駆動する。

【0147】

初期位置検索動作処理および通常払出動作処理では、モータの駆動終了後に、払出完了数チェック記憶領域から払出完了チェックを読み出し、払出完了チェックが0の場合には、払出開始監視処理を実行する準備を行い、払出完了チェックが0以外の場合には、エラーステータス記憶領域に払出装置エラーを示す情報を設定すると共に、リトライ動作処理を実行する準備を行う。

10

【0148】

リトライ動作処理では、所定の時間が経過するのを待ち（リトライ動作開始待ちタイマが0になるのを待ち）、リトライ動作開始待ちタイマが0になった場合には、逆回転動作処理を実行する準備を行う。逆回転操作処理では、上述のモータ制御データテーブルを参照してモータ駆動量に対応するモータ駆動制御データを選択し、逆転を示すモータ駆動制御データをI/Oポートを介してモータ制御回路に出力する。これにより、モータ制御回路はスプロケットのモータの励磁位置を所定回変化してスプロケットを逆回転駆動する。また、逆回転操作処理では、モータの駆動終了後に払出開始監視処理を実行する準備を行う。

【0149】

20

ステップS607では、モータ駆動管理処理を行う。このモータ駆動管理処理では、駆動開始監視処理、加速駆動処理、定速駆動処理、ブレーキ駆動処理、駆動終了処理のいずれかの処理を行う。

【0150】

駆動開始監視処理では、上述のエラーステータス記憶領域から、乱数クロック異常を示す情報、皿満杯エラーの情報、不正払出エラーの情報、および払出超過エラーの情報を読み出し、いずれのエラーも発生していない場合に、モータ制御データテーブルを参照してモータ駆動量に対応するモータ駆動制御データを選択し、正転を示すモータ駆動制御データをI/Oポートを介してモータ制御回路に出力する。これにより、モータ制御回路はスプロケットのモータの励磁位置を所定回変化してスプロケットを正方向に回転駆動する。

30

【0151】

加速駆動処理および定速駆動処理では、スプロケットが初期位置検索動作中、または、逆回転動作中の場合を除き、モータの励磁位置を16回変化させるごとに払出完了数チェックから1を減算して払出完了数チェック記憶領域に記憶する。また、更新後の払出完了数チェックが-4未満になった場合には、ブレーキ駆動処理を実行する準備を行う。さらに、上述の遊技媒体貸出情報記憶領域から遊技媒体貸出情報を読み出して、遊技媒体の貸出要求があったことを示す情報の有無を判定し、遊技媒体の貸出要求があったことを示す情報がある場合（賞球の払出中にインターフェース部556からの球貸要求を入力した場合）にも、ブレーキ駆動処理を実行する準備を行う。

【0152】

40

ブレーキ駆動処理では、所定の時間が経過するのを待ち（モータ駆動管理タイマが0になるのを待ち）、モータ駆動管理タイマが0になった場合には、駆動終了処理を実行する準備を行い、駆動終了処理では、モータ駆動の後処理を行う。

【0153】

ステップS608では、LED管理処理を行う。このLED管理処理では、エラーステータス記憶領域の乱数クロック異常を示す情報が異常を示している場合には、乱数クロックの周波数に異常が発生していることを遊技者に報知するためのLEDを点灯させ、エラーステータス記憶領域の乱数クロック異常を示す情報が異常を示していない場合には、そのLEDを消灯させる。また、エラーステータス記憶領域の不正払出エラー情報が不正払出エラーが発生中であることを示している場合には、不正払出エラーが発生しているこ

50

とを遊技者に報知するためのＬＥＤを点灯させるとともに、不正払出エラーが発生していないことを示している場合にはそのＬＥＤを消灯させる。また、エラーステータス記憶領域の払出超過エラー情報が払出超過エラーが発生中であることを示している場合には、払出超過エラーが発生していることを遊技者に報知するためのＬＥＤを点灯させるとともに、払出超過エラーが発生していないことを示している場合にはそのＬＥＤを消灯させる。

【０１５４】

ステップＳ６０９では、信号出力管理処理を行う。この信号出力管理処理では、ＲＡＭに記憶している遊技情報（例えば払出センサ信号を入力するたびに出力する賞球信号）を、情報出力回路（図示省略）を介してパチンコ機１００とは別体の情報入力回路（図示省略）に出力する。

10

【０１５５】

ステップＳ６１０では、タイマ割り込みエンド処理を行う。このタイマ割り込みエンド処理では、ステップＳ６０１で一時的に退避した各レジスタの値を元の各レジスタに設定したり、割り込み許可の設定などを行う。

【０１５６】

< ストロープ割り込み処理 >

次に、図１５（ｂ）を用いて、払出制御部５５０のＣＰＵが実行するストロープ割り込み処理について説明する。なお、同図はストロープ割り込み処理の流れを示すフローチャートである。

【０１５７】

20

払出制御部５５０には主制御部３００が出力するストロープ信号が入力されており、主制御部３００が払出制御部５５０に対してコマンドを送信すると、このストロープ信号が払出制御部５５０に入力され、払出制御部５５０のＣＰＵにストロープ割り込みが通知される。

【０１５８】

ストロープ割り込みを検出した払出制御部５５０のＣＰＵは、ストロープ割り込み処理を実行し、ステップＳ７０１において主制御部３００から受信したコマンドをＲＡＭの所定記憶領域に記憶する。

【０１５９】

< 副制御部メイン処理 >

30

次に、図１６（ａ）を用いて、副制御部４００のＣＰＵ４０４が実行する副制御部メイン処理について説明する。なお、同図は副制御部メイン処理の流れを示すフローチャートである。

【０１６０】

副制御部４００には、電源が投入されるとリセット信号を出力するリセット信号出力回路を設けている。このリセット信号を入力した基本回路４０２のＣＰＵ４０４は、リセット割り込みによりリセットスタートしてＲＯＭ４０６に予め記憶した制御プログラムに従って処理を実行し、まず、ステップＳ８０１で各種の初期設定を行う。この初期設定では、入出力ポートの初期設定や、各種変数の初期化等を行う。ステップＳ８０２では、コマンド入力処理（詳細は後述）を行う。

40

【０１６１】

ステップＳ８０３では、Ｉ／Ｏ４１０の出力ポートを介して副制御部５００にコマンドを出力する。ステップＳ８０４では、後述するタイマ変数記憶領域の値が１０以上であるか否かを判定する。タイマ変数記憶領域の値が１０以上である場合はステップＳ８０５に進み、タイマ変数記憶領域の値が１０未満である場合にはステップＳ８０２に進む。ステップＳ８０５では、タイマ変数記憶領域に０を格納する。

【０１６２】

ステップＳ８０６では、演出データ更新処理を行う。この演出データ更新処理では、後述するコマンド記憶領域の内容を確認し、主制御部３００から乱数クロック異常コマンドを受信しているか否かを判断する。そして、乱数クロック異常コマンドを受信している場

50

合には、装飾図柄表示装置 1 1 0、遮蔽手段 2 5 0、スピーカ 4 1 6、各種ランプ 4 2 0 および演出装置 2 0 0 の演出用可動体等によって乱数クロックが異常であることを外部に報知するための動作制御データの更新を行う。一方、乱数クロック異常コマンドを受信していない場合には、後述する変動パターン選択処理で記憶する変動番号、仮停止図柄の組合せ、および停止図柄の組合せの種別の更新を行うと共に、装飾図柄の変動表示を開始してからの経過時間に基づいて装飾図柄表示装置 1 1 0、遮蔽手段 2 5 0、スピーカ 4 1 6、各種ランプ 4 2 0 および演出装置 2 0 0 の演出用可動体等による演出を制御するための動作制御データの更新を行う。

【0163】

ステップ S 8 0 6 では、決定された演出情報が示している態様で装飾図柄変動表示を行うように次回実行する上記ステップ S 8 0 3 の処理で副制御部 5 0 0 に出力するコマンド（例えば左に装飾 7 を停止することを指示するコマンドや遮蔽手段 2 5 0 を動作させるコマンド等）を R A M 4 0 8 に設けた液晶コマンド格納領域に格納する等、後述するステップ S 8 0 5、8 0 6、8 0 7 によるスピーカ 4 1 6、各種ランプ 4 2 0、および演出用可動体を制御する準備を行う。また、所定の条件が成立している場合には所定の演出を実行するか否か、例えばチャンスボタンを用いた演出を行うか否か等の抽選を行う。

【0164】

ステップ S 8 0 7 では、音出力処理を行う。この音出力処理では、上記ステップ S 8 0 6 で取得したスピーカ制御用の情報に含まれるスピーカ 4 1 6 に出力する音声データを I / O 4 1 0 の出力ポートに設定し、スピーカ 4 1 6 の出力制御を音源 I C 4 1 8 に行わせる。例えば、上記ステップ 8 0 6 で乱数クロックが異常であることを外部に報知するための動作制御データがセットされている場合には、乱数クロックが異常であることをスピーカ 4 1 6 を用いて音声（例えば、警告音）で報知させる。

【0165】

ステップ S 8 0 8 では、ランプ制御処理を行う。このランプ制御処理では、上記ステップ S 8 0 6 で取得した各種ランプ制御用の情報に含まれる各種ランプ 4 2 0 に出力するランプの点灯・消灯を示すデータ等を I / O 4 1 0 の出力ポートに設定し、各種ランプ 4 2 0 の点灯や消灯の制御を表示回路 4 2 2 に行わせる。例えば、上記ステップ 8 0 6 で乱数クロックが異常であることを外部に報知するための動作制御データがセットされている場合には、乱数クロックが異常であることを各種ランプ 4 2 0 を用いて光（例えば、点滅表示）で報知させる。

【0166】

ステップ S 8 0 9 では、演出用駆動装置制御処理を行う。この演出用駆動装置制御処理では、上記ステップ S 8 0 6 で取得した演出用可動体の制御用の情報に含まれる動作タイミングを示すデータ等を I / O 4 1 0 の出力ポートに設定し、演出用可動体等を駆動する各種演出用駆動装置 4 2 4 の制御を演出用駆動装置制御回路 4 2 6 に行わせる。例えば、上記ステップ 8 0 6 で乱数クロックが異常であることを外部に報知するための動作制御データがセットされている場合には、乱数クロックが異常であることを演出用可動体を用いて動き（例えば、停止）で報知させる。

【0167】

副制御部 4 0 0 は、後述するストロープ処理、チャンスボタン処理、または副制御部タイマ割り込み処理による中断を除いて、以降、ステップ S 8 0 2 ~ S 8 0 9 の処理を繰り返し実行する。

【0168】

<コマンド入力処理>

次に、図 1 6 (b) を用いて、上記副制御部メイン処理におけるコマンド入力処理について説明する。同図はコマンド入力処理の流れを示すフローチャートである。

【0169】

ステップ S 8 1 0 では、後述するコマンド記憶領域の内容を確認し、未処理のコマンドが残っているか否かを判断する。そして、コマンド記憶領域に未処理のコマンドが残って

10

20

30

40

50

いる場合にはステップS 8 1 2に進み、コマンド記憶領域に未処理のコマンドが残っていない場合には処理を終了して副制御部メイン処理に復帰する。

【0170】

図16(c)は変動パターン選択処理の流れを示すフローチャートであり、同図(d)は図柄停止処理の流れを示すフローチャートである。ステップS 8 2 1では、コマンド記憶領域に記憶している未処理コマンドのうちの次に処理すべき未処理コマンドの種類に基づいて、図16(c)に示す変動パターン選択処理(例えば未処理コマンドが上記図柄変動開始コマンドに基づいて実行する)や、同図(d)に示す図柄停止処理等を行う。未処理コマンドに基づく処理は他にも備えている。例えば、大当たり中に可変入賞口130の開放制御を開始するたびに主制御部300が出力し、大当たり開始後の可変入賞口130の開放回数を示す情報を含むラウンド開始コマンドが未処理コマンドである場合に行うラウンド開始処理等である。その他の処理は、ここでは割愛する。

10

【0171】

変動パターン選択処理のステップS 8 4 1では、未処理コマンドに含まれている上記大当たりフラグの値、確変フラグの値、およびタイマ番号を抽出し、RAM 408のそれぞれの記憶領域に記憶する。また、上述の変動番号選択テーブルや図柄決定テーブルを参照して演出データ(本実施例では変動番号、仮停止図柄・停止図柄の組合せ等)を選択し、これをRAM 408に設けた記憶領域に記憶した後、処理を終了する。

【0172】

図柄停止処理のステップS 8 6 1では、上記図柄記憶領域に記憶している停止図柄の組合せを構成する3つの装飾図柄を装飾図柄表示装置110の左、中、右図柄表示領域110a~110cの3つの表示領域に表示するように設定して処理を終了する。また、上記ラウンド開始処理では未処理コマンドに含まれている上記大当たり開始後の可変入賞口130の開放回数を示す情報を抽出し、RAM 408の記憶領域に記憶する。

20

【0173】

< ストロープ割り込み処理 >

次に、図16(e)を用いて、副制御部400のストロープ割り込み処理について説明する。なお、同図はストロープ割り込み処理の流れを示すフローチャートである。

【0174】

このストロープ割り込み処理は、副制御部400が、主制御部300が出力するストロープ信号を検出した場合に実行する処理である。ストロープ割り込み処理のステップS 8 6 1では、主制御部300が出力したコマンドを未処理コマンドとしてRAM 408に設けた上記コマンド記憶領域に記憶する。

30

【0175】

< チャンスボタン割り込み処理 >

次に、図16(f)を用いて、副制御部400のチャンスボタン割り込み処理について説明する。なお、同図はチャンスボタン割り込み処理の流れを示すフローチャートである。

【0176】

このチャンスボタン割り込み処理は、副制御部400がチャンスボタン検出回路364によってチャンスボタン146の操作を検出した場合に実行する処理である。

40

【0177】

チャンスボタン割り込み処理のステップS 8 8 1では、RAM 408の検知カウンタ記憶領域に記憶している、チャンスボタン146の押下回数を計測するための検知カウンタから値を取得し、取得した値に1を加算してから元の検知カウンタ記憶領域に記憶する。

【0178】

< 変数更新割り込み処理 >

次に、図16(g)を用いて、副制御部400のCPU 404によって実行する変数更新割り込み処理について説明する。なお、同図は変数更新割り込み処理の流れを示すフローチャートである。

50

【 0 1 7 9 】

副制御部 4 0 0 は、所定の周期（本実施例では 2 m s に 1 回）でタイマ割り込みを発生するハードウェアタイマを備えており、このタイマ割り込みを契機として、変数更新割り込み処理を所定の周期で実行する。

【 0 1 8 0 】

変数更新割り込み処理のステップ S 9 0 1 では、R A M 4 0 8 のタイマ変数記憶領域の値に 1 を加算して元のタイマ変数記憶領域に記憶する。従って、ステップ S 3 0 4 において、タイマ変数の値が 1 0 以上と判定されるのは 2 0 m s 毎（2 m s × 1 0 ）となる。

【 0 1 8 1 】

< 基本回路 3 0 2 のパッケージ >

次に、上述の主制御部 3 0 0 の基本回路 3 0 2 が搭載されるパッケージについて詳細に説明する。図 1 7 (a) は、基本回路 3 0 2 が搭載されるパッケージ 6 8 0 の外観斜視図であり、同図 (b) は、パッケージ 6 8 0 の視認非容易部の近傍を示す側面図である。

【 0 1 8 2 】

パッケージ 6 8 0 の短手方向両側には、パッケージ 6 8 0 の長手方向に沿って複数の端子 6 8 2 が配置されているが、パッケージ（マイクロコンピュータ）6 8 0 は、端子 6 8 2 を設けることで該端子 6 8 2 によって、該マイクロコンピュータ 6 8 0 の裏面における第一の領域（例えば、裏面下方の空間）、該裏面に対向する前記基板の表面における第二の領域（例えば、表面上方の空間）および前記裏面と前記表面との間の空間における第三の領域（例えば、I C ソケットを介してマイクロコンピュータを基板に実装する場合には、I C ソケットの表面や裏面近傍の空間を含む）のうちの少なくとも一つである特定の領域を視認困難にする視認非容易部 6 8 0 a と、端子 6 8 2 を設けないことによって、視認非容易部 6 8 0 a よりも特定の領域を視認容易にする視認容易部 6 8 0 b と、を有して構成されている。

【 0 1 8 3 】

このような構成により、視認容易部 6 8 0 b を通してパッケージ 6 8 0 の一方側（例えば、表側）から他方側（例えば、裏側）を視認することが可能となるため、例えば、パッケージ 6 8 0 の裏側や、パッケージ 6 8 0 と基板（または I C ソケット）の隙間などに不正な回路を後付けするような不正行為を容易に発見することができ、不正行為を未然に防止できる場合がある。

【 0 1 8 4 】

特に、この例では視認容易部 6 8 0 b を短手方向側面に設けているため、長手方向側面に設けた場合に比べ、パッケージ 6 8 0 の裏側の中でも特に視認することが難しく、かつ不正部品などが取付し易い裏側中央近傍を間近で視認することが可能となり、より確実に不正行為を防止できる場合がある。さらに、視認容易部 6 8 0 b を長手方向の中央部近傍に設けているため、長手方向の端部近傍に設けた場合に比べ、パッケージ 6 8 0 の裏側の広い範囲をいろいろな角度から視認することが可能で、より確実に不正行為を防止できる場合がある。なお、視認容易部を長手方向側面にも設ければ、視認範囲をさらに広げることができ、より確実に不正行為を防止できる場合がある。

【 0 1 8 5 】

< パッケージの変形例 >

次に、パッケージ 7 0 0 の変形例について説明する。図 1 8 (a) は、基本回路 3 0 2 が搭載されるパッケージ 7 0 0 の平面図であり、同図 (b) は、パッケージ 7 0 0 の端子と下側基板のみを抜き出して示す外観斜視図である。

【 0 1 8 6 】

パッケージ 7 0 0 は、板状体の上側基板 7 0 2 および下側基板 7 0 4 と、これらの上側基板 7 0 2 および下側基板 7 0 4 の間に挟まれるように配置される基本回路（C P U コア）3 0 2 と、この基本回路 3 0 2 の接続端子の各々にボンディングワイヤを介して接続される複数の端子（リードフレーム）7 0 6 と、を備えており、複数の端子 7 0 6 が短手方向両側に長手方向に沿って配設された D I P（Dual Inline Package）である。パッケー

10

20

30

40

50

ジ 7 0 0 の上側基板 7 0 2 および下側基板 7 0 4 の各々は、透明部材からなる視認容易部 7 0 2 a、7 0 4 a と、非透明部材からなる視認非容易部 7 0 2 b、7 0 4 b を、長手方向に交互に配置して構成されている。なお、上側基板 7 0 2 における視認容易部 7 0 2 a と下側基板 7 0 4 における視認容易部 7 0 4 a は、長手方向の同じ位置に積層され、上側基板 7 0 2 における視認非容易部 7 0 2 b と下側基板 7 0 4 における視認非容易部 7 0 4 b は、長手方向の同じ位置に積層されている。

【 0 1 8 7 】

このような構成により、視認容易部 7 0 2 a、7 0 4 a を通してパッケージ 7 0 0 の一方側（例えば、表側）から他方側（例えば、裏側）を視認することが可能となるため、例えば、パッケージ 7 0 0 の裏側や、パッケージ 7 0 0 と基板（または IC ソケット）の隙間などに不正な回路を後付けするような不正行為を容易に発見することができ、不正行為を未然に防止できる場合がある。

10

【 0 1 8 8 】

なお、視認容易部 7 0 2 a、7 0 4 a は、パッケージ 7 0 0 の裏側が視認可能な部材で構成されていればよく、例えば、全体が半透明部材で構成されていてもよく、また、少なくとも一部が透明部材や半透明部材で構成され、他の部位が非透明部材で構成されていてもよい。また、視認非容易部 7 0 2 b、7 0 4 b は、パッケージ 7 0 0 の裏側が視認不能または視認困難な部材で構成されていればよく、例えば、全体が視認不能または視認困難な半透明部材で構成されていてもよい。また、視認容易部 7 0 2 a、7 0 4 a と視認非容易部 7 0 2 b、7 0 4 b を、長手方向の同じ位置に交互に配置したが、例えば、視認容易部 7 0 2 a、7 0 4 a のみでパッケージを形成してもよく、また、視認容易部 7 0 2 a、7 0 4 a と視認非容易部 7 0 2 b、7 0 4 b を、短手方向に交互に配置してもよい。

20

【 0 1 8 9 】

< パッケージの変形例 / 変形例 1 >

次に、パッケージ 7 0 0 の変形例について説明する。図 1 9 (a) は変形例 1 に係るパッケージ 7 1 0 の下側基板 7 1 4 (7 1 4 a、7 1 4 b) の一部分を示す外観斜視図である。この変形例 1 に係るパッケージ 7 1 0 の下側基板 7 1 4 (図示はしないが上側基板も同様の構成である。以降の変形例も同じ) は、透明部材からなる視認容易部 7 1 4 a と、非透明部材からなる視認非容易部 7 1 4 b を長手方向に交互に配置している点はパッケージ 7 0 0 と同様であるが、視認容易部 7 1 4 a における端子 7 1 6 の配置態様と、視認非容易部 7 1 4 b における端子 7 1 6 の配置態様を異ならせている。

30

【 0 1 9 0 】

具体的には、視認容易部 7 1 4 a においては、視認容易部 7 1 4 a の長手方向の長さ L 1 に対して 1 つの端子 7 1 6 を配置し、視認非容易部 7 1 4 b においては、視認容易部 7 1 4 a の長手方向の長さ L 1 (この例では、視認容易部 7 1 4 a の長手方向の長さ L 1 と同じ長さ) に対して 3 つの端子 7 1 6 を略等間隔に配置しており、視認非容易部 7 1 4 b における端子 7 1 6 の数 (この例では 3 つ) よりも、視認容易部 7 1 4 a における端子 7 1 6 の数 (この例では 1 つ) が少なくなるように構成している。

【 0 1 9 1 】

換言すれば、視認容易部 7 1 4 a に配置された端子 7 1 6 と、視認非容易部 7 1 4 b に配置された端子 7 1 6 のうち、最も視認容易部 7 1 4 a に近い端子 7 1 6 との間の距離 L 2 と、視認非容易部 7 1 4 b に配置された複数の端子 7 1 6 の間の距離 L 3 が異なっており、距離 L 3 よりも距離 L 2 が長くなるように構成している。

40

【 0 1 9 2 】

このような構成により、端子 7 1 6 の数が少ない (視認を妨げる部材が少ない) 視認容易部 7 1 4 a を通してパッケージ 7 1 0 の一方側から他方側を確実に視認できるとともに、端子 7 1 6 の数が多くても視認性に影響を与えない視認非容易部 7 1 4 b に多くの端子 7 1 6 を配置することができる場合がある。また、隣接する端子のノイズの影響を受けやすい信号線を、端子密度の低い視認容易部 7 1 4 a に配置された端子 7 1 6 に優先的に接続すれば、視認性を確保しながらも、同時に、ノイズなどに起因する誤作動を未然に防止

50

できる場合がある。

【0193】

< パッケージの変形例 / 変形例 2 >

図19(b)は、変形例2に係るパッケージ720の下側基板724(724a、724b)の一部分を示す外観斜視図である。この変形例2に係るパッケージ720の基板は、透明部材からなる視認容易部724aと、非透明部材からなる視認非容易部724bを長手方向に交互に配置している点はパッケージ700と同様であるが、視認非容易部724bには複数(この例では3つ)の端子726を配置しているのに対して、視認容易部724aには端子726を1つも配置しないように構成している。

【0194】

このような構成により、視認容易部724aにおける視認性をより一層確保でき、パッケージ720の一方側から他方側を確実に視認できる場合がある。また、隣接する端子のノイズの影響を受けやすい複数の信号線を、視認容易部724aの一方の側(例えば、同図の右側)の視認非容易部724bの端子726と、視認容易部724aの他方の側(例えば、同図の左側)の視認非容易部724bの端子726と、に離間して接続すれば、視認性を確保しながらも、同時に、ノイズなどに起因する誤作動を未然に防止できる場合がある。

【0195】

< パッケージの変形例 / 変形例 3 >

図19(c)は、変形例3に係るパッケージ730の下側基板732(732a、732b)の一部分を示す外観斜視図である。この変形例3に係るパッケージ730の基板は、非透明部材からなる視認非容易部732bの一部に、透明部材からなる立方体形状の視認容易部732aを形成するとともに、視認非容易部732bには複数(この例では3つ)の端子736を配置しているが、視認容易部732aには端子736を1つも配置しないように構成している。

【0196】

このような構成により、視認容易部と視認非容易部を長手方向に交互に配置する場合に比べ、パッケージ730の基板のコストを低減することができるとともに、視認容易部732aを通してパッケージ730の一方側から他方側を視認することができる。

【0197】

なお、視認容易部732aは、パッケージ730の基板の短手方向両側に形成してもよいし、短手方向片側のみに形成してもよいが、両側に形成すれば、視認性をより高めることができる場合がある。また、視認容易部732aの数は一つでもよいし、複数でもよいが、複数形成すれば、視認性をより高めることができる場合がある。

【0198】

< パッケージの変形例 / 変形例 4 >

図19(d)は、変形例4に係るパッケージ740の下側基板742(742a、742b)の一部分を示す外観斜視図である。この変形例4に係るパッケージ740の基板は、非透明部材からなる視認非容易部742bの一部に、内方に窪んだ矩形形状の切欠き部742cを形成しており、切欠き部742cを形成していない部位には複数(この例では3つ)の端子746を配置しているが、切欠き部742cには端子746を1つも配置しないように構成している。

【0199】

このような構成により、視認容易部と視認非容易部を別部材で構成する場合に比べ、パッケージ740の基板のコストを低減することができるとともに、切欠き部742cを通してパッケージ740の一方側から他方側を視認することができる。

【0200】

なお、切欠き部742cは、パッケージ740の基板の短手方向両側に形成してもよいし、短手方向片側のみに形成してもよいが、両側に形成すれば、視認性をより高めることができる場合がある。また、切欠き部742cの数は一つでもよいし、複数でもよいが、

10

20

30

40

50

複数形成すれば、視認性をより高めることができる場合がある。

【0201】

また、パッケージ740に切欠き部742cを形成することによってパッケージ740の強度が低下し、例えば、基板やICソケットなどに実装された状態のパッケージ740を取り外す際にパッケージ740が破損しやすい状態（折れやすい状態）となるが、変形例4に係るパッケージ740では、敢えてパッケージ740の強度を低下させ、取り外しを困難にすることで、パッケージ740が不正に取り外されて細工が施されるような不正行為を未然に防止できるように構成している。

【0202】

<パッケージの変形例/変形例5>

図20(a)は、変形例5に係るパッケージ750の外観斜視図である。この変形例5に係るパッケージ750の基板は、全体が非透明部材で構成されている。また、平面視左側の一端部近傍と他端部近傍の各々に、内方に窪んだ矩形状の切欠き部752を形成する一方で、平面視右側の中央近傍に、同形状の切欠き部752を1つ形成し、3つの切欠き部752には端子756を1つも配置しないように構成している。

【0203】

このような構成により、視認容易部と視認非容易部を別部材で構成する場合に比べ、パッケージ752の基板のコストを低減することができるとともに、平面視左側に配置する切欠き部752の数および配置場所と、平面視右側に配置する切欠き部752の数および配置場所を異ならせているため、例えば、右側から視認できない場所を左側から視認することができる場合があり、一層、視認性を高めることができる場合がある。

【0204】

<パッケージの変形例/変形例6>

図20(b)は、変形例6に係るパッケージ760の外観斜視図である。この変形例6に係るパッケージ760の基板（上側基板764、下側基板762）は、全体が非透明部材で構成されている。また、パッケージ760の長手方向中央近傍に、内方に窪んだ細径部765を形成しており、上側基板764と下側基板762は、この細径部765に向かって短手方向と厚み方向の外径が徐々に細くなる先細り形状とされている。また、細径部765は、パッケージ760全体の部位の中で最も厚みが薄く幅が狭い部位とされている。

【0205】

このような構成により、視認容易部と視認非容易部を別部材で構成する場合に比べ、パッケージ760の基板のコストを低減することができるとともに、細径部765の周囲の空間を通してパッケージ760の一方側から他方側を様々な角度から視認でき、視認性を高めることができる場合がある。

【0206】

なお、細径部765は、パッケージ760の長手方向中央近傍以外の位置に形成してもよいし、複数形成してもよいが、細径部765を複数形成すれば、視認性をより高めることができる場合がある。

【0207】

また、パッケージ760に細径部765を形成することによってパッケージ760の強度が低下し、例えば、基板やICソケットなどに実装された状態のパッケージ760を取り外す際にパッケージ760が破損しやすい状態（折れやすい状態）となるが、変形例6に係るパッケージ760では、敢えてパッケージ760の強度を低下させ、取り外しを困難にすることで、パッケージ760が不正に取り外されて細工が施されるような不正行為を未然に防止できるように構成している。

【0208】

<パッケージの変形例/変形例7>

図20(c)は、変形例7に係るパッケージ770の外観斜視図である。この変形例7に係るパッケージ770の基板（上側基板774、下側基板772）は、全体が非透明部

10

20

30

40

50

材で構成されている。また、平面視左側および右側の長手方向中央近傍に、上側基板 774 と下側基板 772 の間に挟まれて長手方向中央近傍に配置されている基本回路 302 を跨ぐようにして、内方に窪んだ矩形状の切欠き部 775 を対向するように形成し、切欠き部 775 には端子 776 を 1 つも配置しないように構成している。

【0209】

このような構成により、視認容易部と視認非容易部を別部材で構成する場合に比べ、パッケージ 770 の基板のコストを低減することができるとともに、平面視左側および右側に配置された複数の切欠き部 775 を通してパッケージ 770 の一方側から他方側を様々な角度から視認でき、視認性を高めることができる場合がある。

【0210】

また、平面視左側および右側の長手方向の同じ位置に切欠き部 775 を形成することによってパッケージ 770 の強度が低下し、基板や IC ソケットなどに実装された状態のパッケージ 770 を取り外す際にパッケージ 770 が破損しやすい状態（折れやすい状態）となるが、変形例 7 に係るパッケージ 770 では、敢えてパッケージ 770 の強度を低下させ、取り外しを困難にすることで、パッケージ 770 が不正に取り外されて細工が施されるような不正行為を未然に防止できるように構成している。

【0211】

< パッケージの変形例 / 変形例 8 >

図 20 (d) は、変形例 8 に係るパッケージ 780 の外観斜視図である。この変形例 8 に係るパッケージ 780 の基板の平面視右側の端部には、ラウンド加工されたラウンド部 780a を形成しており、このラウンド部 780a には端子 786 を配置しない一方で、基板の平面視左側の端部には、ラウンド部 780a に相当するラウンド加工を施さずに端子 786 を配置するように構成している。すなわち、変形例 8 に係るパッケージ 780 では、基板の平面視右側に配置される端子 786 の数よりも、パッケージ 780 の基板の平面視左側に配置される端子 786 の数が多くなるように構成している。

【0212】

このような構成により、ラウンド部 780a の有無を手掛かりにパッケージ 780 の向きを容易に確認することが可能となり、IC ソケットへの逆挿しなどを未然に防止することができる上に、ラウンド部 780a によって形成される空間を通してパッケージ 780 の一方側から他方側を視認できる場合がある。なお、変形例 8 に係るパッケージ 780 では、上述の変形例 7 に係るパッケージ 770 のように切欠き部 775 を形成していないが、ラウンド部 780a に加えて（または替えて）、同一形状（または異なる形状）の切欠き部を形成してもよい。すなわち、他の実施例に係るパッケージの構成のうち、一つ、複数、または全ての構成を本実施例に適用してもよい（他の実施例についても同様）。

【0213】

< パッケージのその他の変形例 >

図 21 (a)、(b) は、スリット状の切欠き部を形成したパッケージの一例を示した外観斜視図である。同図 (a) に示すパッケージには、隣接する端子の間にスリット状の切欠き部を複数（この例では、3 つ）形成しており、同図 (b) に示すパッケージには、隣接する端子の間にスリット状の切欠き部を 1 つ形成している。このような構成によっても、切欠き部を通してパッケージの下方の空間を視認することができる。

【0214】

また、図 22 (a) は、円弧状の切欠き部を形成したパッケージの一例を示した外観斜視図である。上述の例では、同図 (b) に示すように、パッケージに矩形状の切欠き部を設けたが、この場合、切欠き部の加工が容易となる上に、パッケージの外形は矩形状であることが多いため、切欠き部を設けてもデザイン上で違和感を与えることが少ない。一方、同図 (a)、(c) に示すような円弧状の切欠き部を設けた場合、デザイン性を高めることができる上に、切欠き部を他の部位に比べて目立たせることができるため、パッケージを検査する際などに注目を集めやすい場合がある。

【0215】

10

20

30

40

50

また、図 2 3 (a) は、切欠き部の上面に、型番などを表すシールが貼付されたパッケージの一例を示した外観斜視図である。この例では、同図 (b) に示すように、パッケージを IC ソケットや基板などから取り外そうとして切欠き部を中心としてパッケージが折れ曲がった場合などに、同図 (c) に示すように、その痕跡がシールに残るように構成しているため、パッケージの取り外しが行われた否かを即座に判定できる場合がある。なお、型番などを切欠き部の上面に直接、印字 (印刷) してもよく、この場合、パッケージを IC ソケットや基板などから取り外そうとして切欠き部を中心としてパッケージが折れ曲がったときに、印字部分の文字の形状が崩れたり、塗装が落ちたりすることにより、不正行為の痕跡を確実に残すことができる場合がある。

【 0 2 1 6 】

10

また、図 2 4 (a) ~ (g) は、パッケージの形状の変形例を示した図であり、同図 (a) ~ (e) は変形例に係るパッケージの平面図、同図 (f) ~ (g) は変形例に係るパッケージを長手方向から見た側面図である。

【 0 2 1 7 】

例えば、同図 (a) に示すように、パッケージの長手方向中央近傍の両側に、内方に窪んだ平面視三角形の切欠き部を形成してもよいし、同図 (b) に示すように、同図 (a) の切欠き部に加えて、パッケージの底面に内方に窪んだ矩形の切欠き部を形成してもよい。また、同図 (c) に示すように、パッケージの長手方向端部近傍の両側に、内方に窪んだ平面視三角形の切欠き部を形成してもよいし、同図 (d) に示すように、パッケージの長手方向一方側の端部近傍に、内方に窪んだ平面視三角形の切欠き部を形成する一方で、長手方向他方側の端部近傍に、同形状の切欠き部を形成してもよい。

20

【 0 2 1 8 】

また、同図 (e) に示すように、パッケージの長手方向一方側の端部近傍に、内方に窪んだ平面視三角形の切欠き部を長手方向に複数並べて形成する一方で、長手方向他方側の端部近傍に、同形状の切欠き部を長手方向に複数並べて形成してもよい。さらに、同図 (f) に示すように、パッケージの厚み方向の片面に、内方に窪んだ切欠き部を形成してもよいし、同図 (g) に示すように、パッケージの厚み方向の両面に、内方に窪んだ切欠き部を形成してもよい。

【 0 2 1 9 】

< IC ソケット >

30

次に、上述の変形例 4 に係るパッケージ 7 4 0 が実装される IC ソケットの一例について説明する。図 2 5 (a) は、IC ソケット 8 5 0 の外観斜視図であり、同図 (b) は、IC ソケット 8 5 0 にパッケージ 7 4 0 を実装した状態を示す外観斜視図である。

【 0 2 2 0 】

IC ソケット 8 5 0 は、矩形の 3 つの開口部 8 5 2 a が形成された板状体のベース 8 5 2 と、このベース 8 5 2 の長手方向両側に配置された複数のソケット端子 8 5 4 と、を有して構成されている。ベース 8 5 2 の長手方向両側には、パッケージ 7 4 0 の端子 7 4 6 に相当する位置に、この端子 7 4 6 を挿入・固定するための円筒形状の複数のコネクタ部 8 5 2 b が形成され、このコネクタ部 8 5 2 b の各々からは、パッケージ 7 4 0 の実装面とは反対方向に向けて棒状のソケット端子 8 5 4 が突出形成されている。このような構成により、パッケージ 7 4 0 を IC ソケット 8 5 0 に実装した場合 (パッケージ 7 4 0 の端子 7 4 6 を、IC ソケット 8 5 0 のコネクタ部 8 5 2 b に挿入・固定した場合) に、パッケージ 7 4 0 の端子 7 4 6 と、IC ソケット 8 5 0 のソケット端子 8 5 4 が電氣的に接続される。

40

【 0 2 2 1 】

また、IC ソケット 8 5 0 の開口部 8 5 2 a の一つは、パッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に形成されており、パッケージ 7 4 0 を IC ソケット 8 5 0 に実装した場合でも、切欠き部 7 4 2 c を通してパッケージ 7 4 0 の一方側から他方側 (例えば、パッケージ 7 4 0 の正面視上側から下側のみならず、パッケージ 7 4 0 の正面視斜め上側からパッケージ 7 4 0 の下方空間の一部) を視認することができる。

50

【0222】

特に、ICソケット850のソケット端子854は、ICソケット850を基板に実装した場合に、ベース852を基板から所定高さに浮かせて保持するだけの長さを有しているため、ソケット端子854の側方からパッケージ740の下側の空間を視認することができることに加えて、切欠き部742cを通した視認性をより高めることができる場合がある。また、パッケージ740をICソケット850に実装した場合に、パッケージ740の端子746が、パッケージ740をICソケット850の実装面から所定高さに浮かせて保持するだけの長さを有していれば、パッケージ740の端子746の側方からパッケージ740の下側の空間を視認することができることに加えて、切欠き部742cを通した視認性をより高めることができる場合がある。

10

【0223】

<パッケージの端子>

次に、変形例9に係るパッケージ790の主要な端子について説明する。図26は、パッケージ790の端子配置例を示す平面図である。なお、詳細は後述するが、同図における（丸印）は、パッケージ790が実装されるICソケットのソケット端子の位置（または、パッケージ790がICソケットを介さずに基板に実装される場合には、基板のランドの位置）を示している。

【0224】

同図に示すように、パッケージ790の平面視左側には、端子番号1～35の35個の端子を上から下に向かって一列に配置し、パッケージ790の平面視右側には、端子番号36～71の36個の端子を下から上に向かって一列に配置している

20

パッケージ790の端子番号1～端子番号17の領域には、16本のアドレスバスA15～A0のうちの8本の上位アドレスバスA15～A8が配置されている。これらの上位アドレスバスA15～A8は、それぞれ端子番号15、13、11、9、7、5、3、1に配置されており、端子番号15から端子番号1にかけて一つ置きに配置されている。また、端子番号1～端子番号17の領域には、2つのグランド電位端子VSS5、VSS1が配置されており、グランド電位端子VSS5は端子番号1～端子番号17の領域の中央近傍（端子番号11）に、また、グランド電位端子VSS1は端子番号18に最も近い位置（端子番号17）に、それぞれ配置されている。

【0225】

30

また、パッケージ790の端子番号54～端子番号71の領域には、16本のアドレスバスA15～A0のうちの8本の下位アドレスバスA7～A0が配置されている。これらの上位アドレスバスA7～A0は、それぞれ端子番号55、57、59、61、63、65、67、69に配置されており、端子番号55から端子番号69にかけて一つ置きに配置されている。また、端子番号54～端子番号71の領域には、2つのグランド電位端子VSS4、VSS3が配置されており、グランド電位端子VSS4は端子番号53から最も遠い位置（端子番号71）に、また、グランド電位端子VSS3は端子番号53に最も近い位置（端子番号54）に、それぞれ配置されている。

【0226】

40

また、パッケージ790の端子番号18～端子番号35の領域には、正電源端子VDD1と、内蔵RAMのバックアップ用電源端子VBBと、グランド電位端子VSS2が配置されており、正電源端子VDD1は端子番号17から2番目に近い位置（端子番号19）に、また、バックアップ用電源端子VBB1はVDD1の隣、すなわち端子番号17から3番目に近い位置（端子番号20）に、また、グランド電位端子VSS2は端子番号17から最も遠い位置（端子番号35）に、それぞれ配置されている。さらに、パッケージ790の端子番号17に最も近い位置（端子番号18）には、クロック入力端子EXが配置されている。

【0227】

また、パッケージ790の端子番号36～端子番号53の領域には、正電源端子VDD25、VDD2と、グランド電位端子VSS6が配置されており、正電源端子VDD25

50

は端子番号 54 に最も近い位置（端子番号 53）に、また、正電源端子 VDD2 は VDD25 の隣、すなわち端子番号 54 に 2 番目に近い位置（端子番号 52）に、また、グランド電位端子 VSS6 は端子番号 36 ~ 端子番号 53 の領域の中央近傍（端子番号 44）に、それぞれ配置されている。さらに、パッケージ 790 の端子番号 54 から遠い端子番号 36 から端子番号 43 には、8 本のデータ入出力バス D7 ~ D0 が配置されている。

【0228】

< ICソケットの変形例 / 変形例 1 >

次に、ICソケットの変形例について説明する。図 27 (a) は変形例 1 に係る ICソケット 860 の外観斜視図であり、同図 (b) は、ICソケット 860 にパッケージ 740 を実装した状態を示す外観斜視図である。

10

【0229】

変形例 1 に係るソケット 860 は、上述のソケット 850 が有する開口部 852 a を備えていない点が異なっている。このような開口部 852 a を備えないソケット 860 にパッケージ 740 を実装した場合でも、パッケージ 740 が切欠き部 742 c を備えているため、切欠き部 742 c を通してパッケージ 740 の一方側から他方側を視認することができる。

【0230】

特に、パッケージ 740 の端子 746 が、パッケージ 740 を ICソケット 860 に実装した場合に、パッケージ 740 を ICソケット 860 から所定高さに浮かせて保持するだけの長さを有していれば、パッケージ 740 の端子 746 の側方からパッケージ 740 の下側空間を視認することができることに加えて、切欠き部 742 c を通した視認性をより高めることができる場合がある。一方、パッケージ 740 と ICソケット 860 との間に形成される空間は、電子部品が配置できるほどの高さを有していないため、視認性を確保しながらも、同時に、不正な電子部品の取り付けなどを難しくしている。

20

【0231】

< ICソケットの変形例 / 変形例 2 >

次に、ICソケットの変形例について説明する。図 28 (a) は変形例 2 に係る ICソケット 870 の外観斜視図であり、同図 (b) は、ICソケット 870 のソケット端子が実装される基板の平面図である。

【0232】

変形例 2 に係る ICソケット 870 は、ベース 872 に対するソケット端子 874 の配置態様が上述の ICソケット 850、860 と異なっている。具体的には、ICソケット 870 では、パッケージの端子が挿入されるコネクタ部 872 b が長手方向全域に亘って略等間隔に直線状に配置されているのに対して、各々のコネクタ部 872 b から突出形成されるソケット端子 874 が長手方向全域に亘って千鳥状に配置されている。また、同図 (b) に示すように、ICソケット 870 が実装される基板 878 には、ICソケット 870 のソケット端子 874 の配置態様に合わせてランド 878 a が千鳥状に配置・形成されている。

30

【0233】

< コネクタ部とソケット端子 >

図 29 (a) は、図 28 (a) における A - A 線に沿った断面を模式的に示した図であり、図 29 (b) は、図 28 (a) における B - B 線に沿った断面を模式的に示した図である。図 29 (a) に示すように、複数のソケット端子 874 のうち、ICソケット 870 の短手方向内側に突出するソケット端子 874 は、コネクタ部 872 b の軸心 L a から短手方向内側方向に所定距離 L 8 だけ離れた位置にある軸心 L b を有し、ICソケット 870 の短手方向外側端面から所定距離 L 9 だけ離れた位置に配置されている。一方、図 29 (b) に示すように、複数のソケット端子 874 のうち、ICソケット 870 の短手方向外側に突出するソケット端子 874 は、コネクタ部 872 b の軸心 L a から短手方向外側方向に所定距離 L 8 だけ離れた位置にある軸心 L c を有し、ICソケット 870 の短手方向外側端面から所定距離 L 10 (L 10 < L 9) だけ離れた位置に配置されている。

40

50

【 0 2 3 4 】

また、この例では、コネクタ部 8 7 2 b の長さでソケット端子 8 7 4 の長さは、ＩＣソケット 8 7 0 全体で同一長さとしてされている。すなわち、ＩＣソケット 8 7 0 を基板に実装し、ＩＣソケット 8 7 0 にパッケージを実装した場合に、パッケージの端子とコネクタ部 8 7 2 b との接点と、ソケット端子 8 7 4 と基板の接点の 2 つの接点間の距離は、ＩＣソケット 8 7 0 全体でほぼ同一長さになるように構成されている。

【 0 2 3 5 】

＜コネクタ部とソケット端子の変形例 / 変形例 1＞

図 3 0 (a)、(b) は、変形例 1 に係るコネクタ部とソケット端子の断面を模式的に示した図であり、それぞれ図 2 9 (a)、(b) に相当する図である。変形例 1 に係るコネクタ部には、図 3 0 (a) に示す第 1 コネクタ部 8 8 0 と、同図 (b) に示す第 2 コネクタ部 8 8 2 の 2 種類があり、互いに形状が異なっている。なお、図示は省略するが、この例では、パッケージの端子が挿入される第 1 コネクタ部 8 8 0、第 2 コネクタ部 8 8 2 がＩＣソケットの長手方向全域に亘って略等間隔に直線状に配置されているのに対して、第 1 コネクタ部 8 8 0、第 2 コネクタ部 8 8 2 から突出形成されるソケット端子 8 8 4 がＩＣソケットの長手方向全域に亘って千鳥状に配置されている。

【 0 2 3 6 】

第 1 コネクタ部 8 8 0 は、軸心 L d に沿ってＩＣソケットの表面から裏面まで真っ直ぐに延びる直線形状からなる。また、第 2 コネクタ部 8 8 2 は、軸心 L d に沿ってＩＣソケットの表面から裏面に向かって真っ直ぐに延びる第 1 直線部と、この第 1 直線部を基端として裏面に向かって斜めに延びる屈曲部と、この屈曲部を基端として軸心 L d とは異なる軸心 L e に沿ってＩＣソケットの裏面まで真っ直ぐに延びる第 2 直線部と、によって構成されている。一方、ソケット端子 8 8 4 の長さは全て同一長さとしてされており、第 1 コネクタ部 8 8 0 に接続されるソケット端子 8 8 4 は、第 1 コネクタ部 8 8 0 と同じ軸心 L d 上に第 1 コネクタ部 8 8 0 を基端として延出形成され、第 2 コネクタ部 8 8 2 に接続されるソケット端子 8 8 4 は、第 2 コネクタ部 8 8 2 の第 2 直線部と同じ軸心 L e 上に第 2 コネクタ部 8 8 2 の第 2 直線部を基端として延出形成されている。

【 0 2 3 7 】

したがって、この例では、第 1 コネクタ部 8 8 0 の長さ L 1 1 とソケット端子 8 8 4 の長さの合計は、第 2 コネクタ部 8 8 2 の長さ L 1 2 (L 1 2 > L 1 1) とソケット端子 8 8 4 の長さの合計よりも短くなっている。すなわち、このような構成を備えるＩＣソケットを基板に実装し、ＩＣソケットにパッケージを実装した場合に、パッケージの端子と第 1 コネクタ部 8 8 0 との接点と、ソケット端子 8 8 4 と基板の接点の 2 つの接点間の距離は、パッケージの端子と第 2 コネクタ部 8 8 2 との接点と、ソケット端子 8 8 4 と基板の接点の 2 つの接点間の距離よりも短くなるように構成されている。

【 0 2 3 8 】

＜コネクタ部とソケット端子の変形例 / 変形例 2＞

図 3 1 (a) ~ (d) は、変形例 2 に係るコネクタ部とソケット端子の断面を模式的に示した図である。同図 (a)、(b) に示す第 1 コネクタ部 8 9 2、第 2 コネクタ部 8 9 3 は、ＩＣソケットの表面から裏面に向かって真っ直ぐに延びる直線部と、この直線部を基端として裏面まで斜めに延びる屈曲部と、によって構成されており、同図 (a) に示す第 1 コネクタ部 8 9 2 と同図 (b) に示す第 2 コネクタ部 8 9 3 で屈曲部の屈曲方向を反対にしている。なお、図示は省略するが、この例では、パッケージの端子が挿入される第 1 コネクタ部 8 9 2、第 2 コネクタ部 8 9 3 の各々の直線部が、ＩＣソケットの長手方向全域に亘って略等間隔に直線状に配置されているのに対して、第 1 コネクタ部 8 9 2、第 2 コネクタ部 8 9 3 の各々の屈曲部を基端として突出形成されるソケット端子 8 9 4 が、ＩＣソケットの長手方向全域に亘って千鳥状に配置されている。

【 0 2 3 9 】

一方、同図 (c)、(d) に示すコネクタ部 8 9 5 は、ＩＣソケットの表面から裏面まで真っ直ぐに延びる直線形状からなる。また、第 1 ソケット端子 8 9 6 と第 2 ソケット端

10

20

30

40

50

子 8 9 7 は、コネクタ部 8 9 5 を基端として斜めに延びる屈曲部と、この屈曲部を基端として IC ソケットの厚み方向に真っ直ぐに延びる直線部と、によって構成されており、同図 (c) に示す第 1 ソケット端子 8 9 6 と同図 (d) に示す第 2 ソケット端子 8 9 7 で屈曲部の屈曲方向を反対にしている。なお、図示は省略するが、この例では、パッケージの端子が挿入されるコネクタ部 8 9 5 が、IC ソケットの長手方向全域に亘って略等間隔に直線状に配置されているのに対して、第 1 ソケット端子 8 9 6 と第 2 ソケット端子 8 9 7 が、IC ソケットの長手方向全域に亘って千鳥状に配置されている。

【0240】

< IC ソケットの変形例 / 変形例 3 >

図 3 2 (a) は変形例 3 に係る IC ソケット 9 0 0 の外観斜視図である。上述の IC ソケット 8 5 0 では、実装されるパッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に開口部を形成したが、この例のように、実装されるパッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に、IC ソケット 9 0 0 の両側をつなぐ補強部材 9 0 0 a を設けてもよい。また、上述の IC ソケット 8 5 0 では、パッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に、コネクタ部やソケット端子を配置しないように構成したが、この例のように、パッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に、コネクタ部 9 0 0 b やソケット端子 9 0 0 c を配置してもよい。このような構成とすれば、パッケージの一方側から他方側の視認性を確保しつつ、IC ソケットの強度を高めたり、ソケット端子の本数を増やしたりすることができる場合がある。また、コネクタ部 9 0 0 b やソケット端子 9 0 0 c を配置することによって、パッケージ 7 4 0 と IC ソケット 9 0 0 との間に電子部品などを挿入して取り付けることが困難となるため、不正行為を未然に防止できる場合がある。

【0241】

< IC ソケットの変形例 / 変形例 4 >

図 3 2 (b) は変形例 4 に係る IC ソケット 9 1 0 の外観斜視図である。この例のように、実装されるパッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に、切欠き部 7 4 2 c の形状や大きさに合わせた凹部 9 1 0 a を形成してもよい。このような構成とすれば、パッケージの切欠き部だけでなく IC ソケット 9 1 0 の凹部 9 1 0 a を通してパッケージの一方側から他方側を視認でき、視認性を高めることができる場合がある。

【0242】

< IC ソケットの変形例 / 変形例 5 >

図 3 2 (c) は変形例 5 に係る IC ソケット 9 2 0 の外観斜視図である。この例のように、パッケージ 7 4 0 の切欠き部 7 4 2 c に相当する位置に、切欠き部 7 4 2 c の形状や大きさに合わせた (例えば、切欠き部 7 4 2 c に嵌合する形状で透明部材からなる) 凸部 9 2 0 a を形成してもよい。このような構成とすれば、凸部 9 2 0 a によってパッケージとの間に隙間を作らないようにすることで、パッケージの裏に不正器具などが設置されることを未然に防止できる場合があり、特に、凸部 9 2 0 a を透明部材や半透明部材で構成すれば、凸部 9 2 0 a を通してパッケージの一方側から他方側を視認でき、不正器具などが設置されたことを容易に発見できる場合がある。なお、IC パッケージの形状は、同図 (a) ~ (c) に示すように、パッケージの形状に合わせた形状に限定されず、例えば、IC パッケージが実装される基板の形状に合わせた形状 (例えば、基板が凸部を備える場合に、この凸部と相補的形狀を有する凹部を備える IC ソケットなど) としてもよい。

【0243】

また、図 3 3 (a)、(b) は、IC ソケットを基板に実装した例を示した外観斜視図である。同図 (a) に示す例では、IC ソケット 9 3 0 の厚みを、基板 9 3 2 に実装されている、その他の電子部品の厚みよりも薄くしている。このような構成とすれば、IC ソケット 9 3 0 にパッケージを実装した場合でも、他の電子部品によってパッケージを見ずらくし、パッケージの存在を分かりにくくすることができるため、パッケージに対する不正行為を防止できる場合がある。また、上述の視認容易部や切欠き部が配置される、IC ソケットの短手方向には、電子部品を配置しないように構成しているため、視認容易部や切欠き部を介して、IC ソケットに実装されたパッケージの裏側などを確実に視認できる

場合がある。

【 0 2 4 4 】

また、同図 (b) に示す例では、 I C ソケット 9 4 0 の厚みを、 I C ソケット 9 4 0 の長手方向一方側の基板 9 4 2 上に実装されている複数の電子部品 9 4 4 の厚みよりも厚くしている。このような構成とすれば、 I C ソケット 9 4 0 の長手方向一方側から I C ソケット 9 4 0 を観察した場合に、 I C ソケット 9 4 0 の存在が確認し易くなるため、パッケージの実装や取り外しが容易となり、作業性を高めることができる場合がある。また、同図 (a) の例に比べて、パッケージの熱を基板 9 4 2 外部に逃がしやすくなるため、熱に起因する不具合を未然に防止できる場合がある。なお、この例では、電子部品 9 4 4 の配置場所を I C ソケット 9 4 0 の長手方向一方側としたが、長手方向両側でもよいし、長手方向以外の方向でもよい。

10

【 0 2 4 5 】

また、 I C ソケット 9 4 0 の長手方向のうち、 I C ソケット 9 4 0 の延長上には、電子部品を配置しないことが好ましい。このような構成とすれば、 I C ソケットの長手方向から、 I C ソケットに実装されたパッケージの裏側などを視認できる場合がある。

【 0 2 4 6 】

また、同図 (c) に示すように、基板 9 5 0 の表面を覆う透明部材からなる上ケース 9 5 3 と、基板 9 5 0 の裏面を覆う下ケース 9 5 4 を備える場合、上ケース 9 5 3 における、基板 9 5 0 に実装された I C ソケット 9 5 1 やパッケージ 9 5 2 が配置される位置に、 I C ソケット 9 5 1 やパッケージ 9 5 2 に向かって凹んだ凹部 9 5 3 a を形成してもよい。このような構成とすれば、上ケース 9 5 3 によって基板 9 5 0 が保護されているような場合でも、 I C ソケット 9 5 1 やパッケージ 9 5 2 の裏側を確実に視認できる場合がある。

20

【 0 2 4 7 】

< 配線パターン >

次に、上述の I C ソケットが実装される基板の配線パターンについて説明する。図 3 4 (a) は、 I C ソケットが実装されるランドと、これらのランドと乱数用水晶発振器 3 1 4 a およびシステム用水晶発振器 3 1 4 b を接続する信号線の一例を示した図であり、同図 (b) は、ランド近傍の部分拡大図である。また、図 3 5 は、 I C ソケットの外縁を説明するための図である。

30

【 0 2 4 8 】

この例では、基板 1 0 0 2 上に、 I C ソケットが実装される (I C ソケットのソケット端子が接続される) 複数のランド 1 0 0 4 a 、 1 0 0 4 b (一部のみ図示) が形成されているとともに、 I C ソケットの実装部から所定の距離を置いて、乱数用水晶発振器 3 1 4 a とシステム用水晶発振器 3 1 4 b が実装されている。ランド 1 0 0 4 a 、 1 0 0 4 b は、基板 1 0 0 2 に実装される I C ソケットのソケット端子に対応して配置されており、この例では、 I C ソケットが基板 1 0 0 2 に実装された場合の I C ソケットの外縁を表す外縁ライン O L から所定距離 L 2 1 だけ離れた位置を中心とする円形状の外側ランド 1 0 0 4 a と、外縁ライン O L から所定距離 L 2 2 ($L 2 2 > L 2 1$) だけ離れた位置を中心とする円形状の内側ランド 1 0 0 4 b の 2 種類がある。

40

【 0 2 4 9 】

ここで、「 I C ソケットの外縁」とは、図 3 5 に示すように、基板 1 0 0 2 に実装された状態における I C ソケット 1 0 0 1 の短手方向外側の面 1 0 0 1 a を含む仮想平面 V P をいい、この仮想平面 V P と基板 1 0 0 2 の表面とが交わって形成される線が、上述の外縁ライン O L である。

【 0 2 5 0 】

システム用水晶発振器 3 1 4 b は、第 1 信号線 1 0 0 6 を介して外側ランド 1 0 0 4 a に接続され、乱数用水晶発振器 3 1 4 a は、第 2 信号線 1 0 0 8 を介して内側ランド 1 0 0 4 b に接続されている。第 1 信号線 1 0 0 6 の長さは、システム用水晶発振器 3 1 4 b の外部クロック E X 端子から外縁ライン O L までの距離 L 2 0 と、外縁ライン O L から外

50

側ランド 1004a (この例では、ICソケットのコネクト部を介してパッケージのEX端子に接続されるランド)の中心までの距離L21を足した数値となり、第2信号線1008の長さは、乱数用水晶発振器314aの乱数用クロックRCK端子から外縁ラインOLまでの距離L20と、外縁ラインOLから内側ランド1004b (この例では、ICソケットのコネクト部を介してパッケージのRCK端子に接続されるランド)の中心までの距離L22を足した数値となる。すなわち、この例では、第1信号線1006の長さ(L20+L21)よりも、第2信号線1008の長さ(L20+L22)を長くしている。さらに、この例では、外側ランド1004aからパッケージのEX端子までの距離よりも、内側ランド1004bからパッケージのRCK端子までの距離が近くなるように、すなわち、内側ランド1004bからパッケージのRCK端子を通して入力する乱数用クロックRCKの信号が、パッケージから発生するノイズなどの影響を受けやすいように設定している。

10

【0251】

また、図36は、基板1002を側方から見た側面図である。第1信号線1006は、平板状の基板表面に沿ってシステム用水晶発振器314bとICソケットを高低差なく真っ直ぐに接続しており、第2信号線1008は、平板状の基板表面に沿って乱数用水晶発振器314aとICソケットを高低差無く真っ直ぐに接続している。

【0252】

このような構成により、システム用水晶発振器314bをパッケージ(基本回路302)の近傍に配置することができ、且つ、パッケージとシステム用水晶発振器314bを結ぶ第1信号線1006の長さを短くすることができるため、システム用水晶発振器314bから出力される外部クロックEXの信号を、安定して基本回路302のクロック回路340に供給することができるとともに、この外部クロックEXの信号に基づいて生成されるシステムクロックSCLKの信号も、安定してCPUコアや内部の各回路に供給することができる。

20

【0253】

また、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、基本回路302と乱数用水晶発振器314aを結ぶ第2信号線1008の長さを敢えて長めに設定し、第2信号線1008を通る乱数用クロックRCKの信号が外乱の影響を受けやすいように構成することによって、乱数用クロックRCKの信号に基づいてカウント値のカウントを行う乱数回路316のカウント値の更新タイミングにバラツキを与え、乱数回路316が生成する乱数値のランダム性をさらに高めることができる。

30

【0254】

特に、第1信号線1006のうち、ICソケットによって隠れない部位(システム用水晶発振器314bの外部クロックEX端子から外縁ラインOLまでの信号線)と、第2信号線1008のうち、ICソケットによって隠れない部位(乱数用水晶発振器314aの乱数用クロックRCK端子から外縁ラインOLまでの信号線)は同じ長さに設定されているため、一見しただけでは第2信号線1008の長さが長めに設定されていることを把握することができない。このため、不正行為者が不正行為を行う可能性が高まるおそれがあるが、乱数用クロックRCKの信号の異常を検出することができるため、不正行為を確実に発見できる。

40

【0255】

<配線パターンの変形例/変形例1>

図37は、変形例1に係る配線パターンを示した図である。この例では、基板1012上に、ICソケットが実装される外側ランド1014a、内側ランド1014b(一部のみ図示)が形成されているとともに、(乱数用水晶発振器314aを兼ねる)システム用水晶発振器314bが実装されている。

【0256】

システム用水晶発振器314bは、第1信号線1016を介して外側ランド1014a

50

に接続されるとともに、第2信号線1018を介して内側ランド1014bに接続される。第1信号線1016の長さは、システム用水晶発振器314bの外部クロックEX端子から外縁ラインOLまでの距離L30と、外縁ラインOLから外側ランド1014a(この例では、ICソケットのコネクタ部を介してパッケージのRCK端子に接続されるランド)の中心までの距離L31を足した数値となり、第2信号線1018の長さは、システム用水晶発振器314bの外部クロックEX端子から外縁ラインOLまでの距離L32($L32 > L30$)と、外縁ラインOLから内側ランド1014b(この例では、ICソケットのコネクタ部を介してパッケージのRCK端子に接続されるランド)の中心までの距離L33($L33 > L31$)を足した数値となる。すなわち、この例では、第1信号線1016の長さ($L30 + L31$)よりも、第2信号線1018の長さ($L32 + L33$)を長くしている。

10

【0257】

このような構成により、システム用水晶発振器314bをパッケージ(基本回路302)の近傍に配置することができ、且つ、パッケージとシステム用水晶発振器314bを結ぶ第1信号線1016の長さを短くすることができるため、システム用水晶発振器314bから出力される外部クロックEXの信号を、安定して基本回路302のクロック回路340に供給することができるとともに、この外部クロックEXの信号に基づいて生成されるシステムクロックSCLKの信号も、安定してCPUコアや内部の各回路に供給することができる。

20

【0258】

また、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、第2信号線1018の長さを敢えて長めに設定し、第2信号線1018を通る乱数用クロックRCKの信号が外乱の影響を受けやすいように構成することによって、乱数用クロックRCKの信号に基づいてカウント値のカウントを行う乱数回路316のカウント値の更新タイミングにバラツキを与え、乱数回路316が生成する乱数値のランダム性をさらに高めることができる。

【0259】

また、第1信号線1016と第2信号線1018の一部を共有化することによって、配線パターンを簡素化できる場合がある。

30

【0260】

< 配線パターンの変形例 / 変形例2、3 >

図38(a)は、変形例2に係る配線パターンを示した図である。この例は、上記図34(a)に示した配線パターンと略同一であるが、システム用水晶発振器314bが接続される外側ランド1004aと、乱数用水晶発振器314aが接続される内側ランド1004bとの間に、2つの外側ランド1004aを配置している。そして、一方の外側ランド1004aをパッケージの第1の電源端子(例えば、上述の正電源端子VDD1)に接続し、他方の外側ランド1004aをパッケージの第2の電源端子(例えば、上述のバックアップ用電源端子VBB)に接続する点が異なっている。

【0261】

一方、同図(b)は、変形例3に係る配線パターンを示した図である。この例は、同図(a)に示した配線パターンと類似しているが、パッケージの第1の電源端子に接続された外側ランド1004aからの電源線1033を、スルーホールを介して基板1032の裏面に配線し、パッケージの第2の電源端子に接続された外側ランド1004aからの電源線1034を、基板1032の表面に乱数値水晶発振器314aの近傍を通して配線している。

40

【0262】

このような構成により、第1信号線1006を通る外部クロックEXの信号が電源線による影響を受けにくくすることができ、システム用水晶発振器314bから出力される外部クロックEXの信号を、安定して基本回路302のクロック回路340に供給することができるとともに、この外部クロックEXの信号に基づいて生成されるシステムクロック

50

S C L K の信号も、安定して C P U コアや内部の各回路に供給することができる。

【 0 2 6 3 】

また、第 2 信号線 1 0 0 8 の近傍に電源線 1 0 3 4 を配線して第 2 信号線 1 0 0 8 を通る乱数用クロック R C K の信号が外乱の影響を受けやすいように構成することによって、乱数用クロック R C K の信号に基づいてカウント値のカウントを行う乱数回路 3 1 6 のカウント値の更新タイミングにバラツキを与え、乱数回路 3 1 6 が生成する乱数値のランダム性をさらに高めることができる。

【 0 2 6 4 】

< 配線パターンの変形例 / 変形例 4 >

図 3 9 は、変形例 4 に係る配線パターンを示した図である。この例では、システム用水晶発振器 3 1 4 b が接続されるランド 1 0 4 4 b の上側に配置されたランド 1 0 4 4 a が、パッケージのグランド端子（例えば、上述のグランド電位端子 V S S 1 ）に接続されているとともに、システム用水晶発振器 3 1 4 b が接続されるランド 1 0 4 4 b の下側に配置されたランド 1 0 4 4 c が、パッケージの第 1 の電源端子（例えば、上述の正電源端子 V D D 1 ）に接続されている。また、乱数用水晶発振器 3 1 4 a が接続されるランド 1 0 4 4 e の上側に配置されたランド 1 0 4 4 d が、パッケージの第 2 の電源端子（例えば、上述のバックアップ用電源端子 V B B ）に接続されているとともに、乱数用水晶発振器 3 1 4 a が接続されるランド 1 0 4 4 e の下側に配置されたランド 1 0 4 4 f が、パッケージの制御信号線（例えば、チップセレクト端子）に接続されている。

【 0 2 6 5 】

このように、第 1 信号線 1 0 0 6 の近傍に信号の変化が少ない線（電源線、グランド線）を配置することで、第 1 信号線 1 0 0 6 を通る外部クロック E X の信号が影響を受けにくくすることができ、システム用水晶発振器 3 1 4 b から出力される外部クロック E X の信号を、安定して基本回路 3 0 2 のクロック回路 3 4 0 に供給することができるとともに、この外部クロック E X の信号に基づいて生成されるシステムクロック S C L K の信号も、安定して C P U コアや内部の各回路に供給することができる。

【 0 2 6 6 】

また、第 2 信号線 1 0 0 8 の近傍に信号の変化が多い線（制御信号線）を配置することで、第 2 信号線 1 0 0 8 を通る乱数用クロック R C K の信号が外乱の影響を受けやすいように構成することによって、乱数用クロック R C K の信号に基づいてカウント値のカウントを行う乱数回路 3 1 6 のカウント値の更新タイミングにバラツキを与え、乱数回路 3 1 6 が生成する乱数値のランダム性をさらに高めることができる。

【 0 2 6 7 】

< 配線パターンの変形例 / 変形例 5 >

図 4 0 (a) は、変形例 5 に係る配線パターンを示した図である。この例では、基板上の外縁ライン O L から所定距離 L 4 1 だけ離れた位置に、3 つのランド 1 0 4 0 a 、 1 0 4 0 b 、 1 0 4 0 c が配置され、ランド 1 0 4 0 a がグランド線 1 0 4 2 に接続され、ランド 1 0 4 0 b がシステム用水晶発振器のシステムクロック線 1 0 4 4 に接続され、ランド 1 0 4 0 c が電源線 1 0 4 6 に接続されている。また、グランド線 1 0 4 2 が接続されたランド 1 0 4 0 a の外縁と、システムクロック線 1 0 4 4 が接続されたランド 1 0 4 0 b の外縁との間の距離 W 1 と、システムクロック線 1 0 4 4 が接続されたランド 1 0 4 0 b の外縁と、電源線 1 0 4 6 が接続されたランド 1 0 4 0 c の外縁との間の距離 W 1 が同一距離とされている。

【 0 2 6 8 】

これに対して、同図 (b) に示す例では、基板上の外縁ライン O L から所定距離 L 4 1 だけ離れた位置に、グランド線 1 0 4 2 が接続されたランド 1 0 4 0 a と、電源線 1 0 4 6 が接続されたランド 1 0 4 0 c が配置され、基板上の外縁ライン O L から所定距離 L 4 2 (L 4 2 > L 4 1) だけ離れた位置に、システムクロック線 1 0 4 4 が接続されたランド 1 0 4 0 b が配置されている。また、ランド 1 0 4 0 b をランド 1 0 4 0 a 、 1 0 4 0 c よりも外縁ライン O L から離れた位置に配置することによって、グランド線 1 0 4 2 が

接続されたランド 1040a の外縁と、システムクロック線 1044 の外縁との間の距離 W2 と、システムクロック線 1044 の外縁と、電源線が接続されたランド 1040c の外縁との間の距離 W2 の両方を、同図 (a) に示す距離 W1 よりも長くしている。

【0269】

また、同図 (c) に示す例では、基板上の外縁ライン OL から所定距離 L42 だけ離れた位置に、グランド線 1042 が接続されたランド 1040a と、電源線 1046 が接続されたランド 1040c が配置され、基板上の外縁ライン OL から所定距離 L41 ($L41 < L42$) だけ離れた位置に、システムクロック線 1044 が接続されたランド 1040b が配置されている。また、ランド 1040a、1040c をランド 1040b よりも外縁ライン OL から離れた位置に配置することによって、グランド線 1042 の外縁と、システムクロック線 1044 が接続されたランド 1040b の外縁との間の距離 W2 と、システムクロック線 1044 が接続されたランド 1040b と、電源線 1046 の外縁との間の距離 W2 の両方を、同図 (a) に示す距離 La よりも長くしている。

【0270】

同図 (b)、(c) に示す構成によれば、システムクロック線 1044 を、グランド線 1042 や電源線 1046 から、ランドの膨らみに相当する距離だけ離れた位置に配置することができ、システムクロック線 1044 を通る外部クロック EX の信号が影響を受けにくくすることができ、システム用水晶発振器 314b から出力される外部クロック EX の信号を、安定して基本回路 302 のクロック回路 340 に供給することができるとともに、この外部クロック EX の信号に基づいて生成されるシステムクロック SCLK の信号も、安定して CPU コアや内部の各回路に供給することができる。また、この例では、グランド線 1042 の外縁と、システムクロック線 1044 が接続されたランド 1040b の外縁との間の距離と、システムクロック線 1044 が接続されたランド 1040b と、電源線 1046 の外縁との間の距離を同じ距離 W2 としたが、例えば、一方を他方よりも長くしてもよい。

【0271】

< 配線パターンの変形例 / 変形例 6 >

図 41 は、変形例 6 に係る配線パターンを示した図である。この例では、基板上の外縁ライン OL から所定距離 L51 だけ離れた位置に、2つのランド 1050a、1050b が配置され、基板上の外縁ライン OL から所定距離 L52 ($L52 > L51$) だけ離れた位置に、1つのランド 1050c が配置されている。また、ランド 1050a はシステム用水晶発振器 314b の外部クロック EX 端子に接続されており、両者を接続する信号線は屈曲されずに直線形状とされている。一方、ランド 1050c は乱数用水晶発振器 314b の乱数用クロック RCK 端子に接続されており、両者を接続する信号線は途中で屈曲されている。

【0272】

このような構成により、システム用水晶発振器 314b をパッケージ (基本回路 302) の近傍に配置することができ、且つ、パッケージとシステム用水晶発振器 314b を結ぶ第 1 信号線 1052 の長さを短くすることができるため、システム用水晶発振器 314b から出力される外部クロック EX の信号を、安定して基本回路 302 のクロック回路 340 に供給することができるとともに、この外部クロック EX の信号に基づいて生成されるシステムクロック SCLK の信号も、安定して CPU コアや内部の各回路に供給することができる。

【0273】

また、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、基本回路 302 と乱数用水晶発振器 314a を結ぶ第 2 信号線 1054 の長さを敢えて長めに設定し、第 2 信号線 1054 を通る乱数用クロック RCK の信号が外乱の影響を受けやすいように構成することによって、乱数用クロック RCK の信号に基づいてカウント値のカウントを行う乱数回路 316 のカウント値の更新タイミングにバラツキを与え、乱数回路 316 が生成する乱数値

のランダム性をさらに高めることができる。

【0274】

< 基板 >

図42は、上述のICソケットを実装する基板の平面図である。同図に示す基板1050は、ICソケットのソケット端子を実装するための複数のランド1052を有する矩形形状のICソケット実装部1054を4つ備えるとともに、このICソケット実装部1054の周囲をグランド領域1056としている。また、複数のランド1052のうち、パッケージのグランド端子に接続される2つのランド1052aは、信号線などを介することなく、直接、グランド領域1056と連通されている。なお、本実施形態に係る基板は、部品面でもよく、ハンダ面でもよい。

10

【0275】

このような構成により、基板とランドを接続するグランド線を従来よりも削減できる場合がある上に、回路変更などによってグランド電位が取りたい場合にグランド電位を取りやすくすることができ、利便性を高めることができる場合がある。

【0276】

< 基板の変形例 / 変形例1 >

図43は、変形例1に係る基板の平面図である。同図に示す基板1060は、ICソケットのソケット端子を実装するための複数のランド1062を有する4つのICソケット実装部1064を備えるとともに、基板1060に実装されるICソケットの一方側から他方側を跨ぐようにして電源領域1068が配置されている。また、複数のランド1062のうち、パッケージの電源端子にされる2つのランド1062aは、信号線などを介することなく、直接、電源領域1068と連通されている。

20

【0277】

このような構成により、基板とランドを接続する電源線を従来よりも削減できる場合がある上に、回路変更などによって電源が取りたい場合に電源を取りやすくすることができ、利便性を高めることができる場合がある。

【0278】

< 基板の変形例 / 変形例2 >

図44は、変形例2に係る基板の平面図である。同図に示す基板1070は、ICソケットのソケット端子を実装するための複数のランド1072を有する矩形形状の4つのICソケット実装部1074を備えているとともに、これらのICソケット実装部1074の各々には、複数（この例では4つ）のランド1072が千鳥状に配置されている。また、この例では、複数のランド1072のうち、ICソケットの外側に配置されたソケット端子に対応するランドのみを、基板1070に実装された電子部品などに接続し、内側に配置されたランドは、電子部品などに接続せずに未使用としている。なお、この例では、ランドが千鳥状に配置された実装部を4つ備えたが、4つの実装部のうちの一つ、複数、または全ての実装部においてランドを千鳥状に配置してもよく、また、実装部の数も4つに限定されない。

30

【0279】

このような構成により、隣接する信号線の間に所定の距離を設けることができ、他の信号線によるノイズなどの影響を減らすことができる上に、回路設計が容易になる場合がある。

40

【0280】

< 基板の変形例 / 変形例3 >

図45は、変形例3に係る基板の平面図である。同図に示す基板1080は、ICソケットのソケット端子を実装するための複数（この例では16）のランド1082を備えており、これらのランド1082が千鳥状に配置されている。また、この例では、複数のランド1082のうち、ICソケットの外側に配置されたソケット端子に対応するランドのみを、基板1080に実装された電子部品などに接続し、内側に配置されたランドは、電子部品などに接続せずに未使用としている。また、この例では、基板1080の全ての領

50

域のうち、複数のランド 1082 と、電子部品などへの配線を除いた領域をグラウンド領域 1084 としている。

【0281】

このような構成により、基板とランドを接続するグラウンド線を従来よりも削減できる場合がある上に、回路変更などによってグラウンド電位が取りたい場合にグラウンド電位を取りやすくすることができ、利便性を高めることができる場合がある。また、隣接する信号線の間に所定の距離を設けることができ、他の信号線によるノイズなどの影響を減らすことができる上に、回路設計が容易になる場合がある。

【0282】

以上説明したように、本実施形態に係るパチンコ機 100 は、外部クロックを生成する第一のクロック生成手段（例えば、図 41 に示すシステム用水晶発振器 314b）と、乱数用クロックを生成する第二のクロック生成手段（例えば、図 41 に示す乱数用水晶発振器 314a）と、前記外部クロックからシステムクロックを少なくとも生成可能なシステムクロック生成手段と、前記乱数用クロックが入力される乱数回路と、前記システムクロックに基づいて遊技制御処理を少なくとも実行可能な CPU と、制御基板に実装された IC ソケット（例えば、図 25 に示す IC ソケット）と、を備えた遊技台であって、前記 CPU、前記システムクロック生成手段および前記乱数回路は、マイクロプロセッサに内蔵されたものであり、前記マイクロプロセッサは、前記 IC ソケットに接続されたものであり、前記遊技制御処理は、前記乱数回路が発生させた乱数値を用いた処理を少なくとも含むものであり、前記第一のクロック生成手段および前記第二のクロック生成手段の両方は、前記マイクロプロセッサには含まれておらず、前記 IC ソケットは、外部クロック端子および乱数用クロック端子が少なくとも設けられたものであり、前記外部クロック端子は、前記外部クロックが入力される端子であり、前記乱数用クロック端子は、前記乱数用クロックが入力される端子であり、前記外部クロック端子から前記第一のクロック生成手段までは、第一の信号線（例えば、図 41 に示す第 1 信号線 1052）によって接続されており、前記乱数用クロック端子から前記第二のクロック生成手段までは、第二の信号線（例えば、図 41 に示す第 2 信号線 1054）によって接続されており、前記第二の信号線の長さは、前記第一の信号線の長さよりも長く、前記マイクロプロセッサは、第一および第二の側面の各々に複数の端子が設けられた DIP 型のパッケージ（例えば、図 17 に示すパッケージ 680）に収容され、前記第一の側面は、前記第二の側面に対向する側面であり、前記パッケージは、二本の端子が第一の隙間を空けて設けられた第一の部位（例えば、図 17 に示す視認非容易部 680a）を有するものであり、前記パッケージは、二本の端子が第二の隙間を空けて設けられた第二の部位（例えば、図 17 に示す視認容易部 680b）を有するものであり、前記第二の隙間は、前記第一の隙間よりも広い隙間であり、前記パッケージにおける前記第一および第二の側面の少なくとも一方の側面に、前記第二の部位が少なくとも配置されたものである、ことを特徴とする遊技台である。

本実施形態に係るパチンコ機 100 によれば、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、第一の信号線の長さよりも第二の信号線の長さを敢えて長めに設定し、第二の信号線を通る乱数用クロックの信号が外乱の影響を受けやすいように構成することによって、乱数用クロックの信号に基づいて遊技に関する抽選を行う遊技制御処理において、乱数値の更新タイミングにバラツキを与え、乱数値のランダム性を従来よりも高めることができる。このため、抽選のタイミングを狙いような不正行為を防止することができる。また、第二の部位を通してパッケージの特定の領域を様々な角度から視認することができる。このため、パッケージの裏側や、パッケージと基板（または IC ソケット）の隙間などに不正な回路を後付けするような不正行為を容易に発見することができ、不正行為を未然に防止できる場合がある。特に、従来の DIP 型のパッケージは、両側面に複数の端子が短い隙間で設けられているため、CPU コアやボンディングワイヤなどを含むパッケージのすべてが透明でない限り、パッケージの裏側を視認することが困難で、パッケージの裏側に不正な回路などが後付けされてしまうおそれがあるが、本願発明によれば、

10

20

30

40

50

パッケージの裏面における第一の領域、該裏面に対向する基板の表面における第二の領域、または、裏面と表面との間の空間における第三の領域を、第二の部位を通して確認することができ、より確実に不正行為を防止できる場合がある。また、第二の部位を有することによって、隣接する端子のノイズの影響を受けやすい複数の端子を、第一の隙間よりも広い第二の隙間を空けて配置することが可能となるため、視認性を確保しながらも、同時に、ノイズなどに起因する誤作動を未然に防止できる場合がある。

また、前記マイクロプロセッサは、前記システムクロックに基づいて得られるクロックの周波数よりも、前記乱数用クロックの周波数が小さくなった場合に、該乱数用クロックが異常になったと判定するクロック信号監視手段を含んでいてもよい。

ＩＣソケットによって第一の信号線の一部と第二の信号線の一部の視認が妨げられるため、一見しただけでは第一の信号線の長さよりも第二の信号線の長さが長めに設定されていることを把握することが困難である。このため、不正行為者が不正行為を行う可能性が高まるおそれがあるが、クロック信号監視手段によって乱数用クロックの信号の異常を検出することができるため、不正行為を確実に発見できる場合がある。また、外部クロックから生成されるシステムクロックの周波数よりも乱数用クロックの周波数の方が低下しやすくされているため、乱数用クロックの周波数変化の検出精度を高めることができ、乱数用クロックの異常を素早く検出し、異常に応じた各種処理を行うことができる場合がある。

また、前記パッケージは、非透明部材からなるものでもよい。

このような構成とすれば、パッケージの裏側を視認することが困難なマイクロプロセッサであっても、パッケージの裏側や、パッケージと基板（またはＩＣソケット）の隙間などに不正な回路を後付けするような不正行為を容易に発見することができ、不正行為を未然に防止できる場合がある。

また、前記パッケージにおける前記第一の側面の端部または前記第二の側面の端部の少なくとも一方に、前記端子を設けない切欠き部が形成されていてもよい。

このような構成とすれば、第二の部位を通してパッケージの特定の領域を様々な角度から視認することができることに加えて、第三の部位を通してパッケージの特定の領域を第二の部位とは異なる角度から視認することができる。このため、パッケージの裏側や、パッケージと基板（またはＩＣソケット）の隙間などに不正な回路を後付けするような不正行為を容易に発見することができ、不正行為を未然に防止できる場合がある。

また、本実施形態に係るパチンコ機１００は、乱数用クロックを生成する乱数クロック生成回路（例えば、乱数用水晶発振器３１４ａ）、および外部クロックを生成するシステムクロック生成回路（例えば、システム用水晶発振器３１４ｂ）を有するクロック生成手段と、遊技の制御を行う遊技制御用マイクロコンピュータ（例えば、パッケージ７４０）が実装可能なＩＣソケットと、を備えた遊技台であって、前記遊技制御用マイクロコンピュータのシステムクロック端子（例えば、外部クロックＥＸ端子、または外部クロックＥＸ端子に電氣的に接続されたＩＣソケットのソケット端子）から前記クロック生成手段までを第一信号線（例えば、第１信号線１００６）によって接続するとともに、前記遊技制御用マイクロコンピュータの乱数用クロック端子（例えば、乱数用クロックＲＣＫ端子、または乱数用クロックＲＣＫ端子に電氣的に接続されたＩＣソケットのソケット端子）から前記クロック生成手段までを第二信号線（例えば、第２信号線１００８）によって接続し、前記第二信号線のうちの前記乱数用クロック端子から前記ＩＣソケットの外縁までの長さ（例えば、図３４（ｂ）に示すＬ２２の距離）を、前記第一信号線のうちの前記システムクロック端子から前記ＩＣソケットの外縁までの長さ（例えば、図３４（ｂ）に示すＬ２１の距離）よりも長くしたことを特徴とする、遊技台である。なお、本発明に係る「システムクロック端子」や「乱数用クロック端子」は、これらの端子と電氣的に接続される端子（例えば、ＩＣソケットのソケット端子など）を含む概念である。

【０２８３】

本実施形態に係るパチンコ機１００によれば、第一信号線のうちのシステムクロック端子からＩＣソケットの外縁までの距離を短くすることができるため、クロック生成手段が

ら出力される外部クロックの信号を、安定して遊技制御用マイクロコンピュータに供給することができるとともに、この外部クロックの信号に基づいて生成されるシステムクロックの信号も、安定してCPUコアや内部の各回路に供給することができる。

【0284】

また、クロック信号の供給源と供給先を結ぶ信号線の長さは、クロック信号に外乱が加わらないようになるべく短く設定するのが一般的であるが、第二信号線のうちの乱数用クロック端子からICソケットの外縁までの距離を敢えて長めに設定し、第二信号線を通る乱数用クロックの信号が外乱の影響を受けやすいように構成することによって、乱数用クロックの信号に基づいてカウント値のカウントを行う乱数回路のカウント値の更新タイミングにバラツキを与え、乱数回路が生成する乱数値のランダム性をさらに高めることができる場合がある。

10

【0285】

また、前記外部クロックから生成されるシステムクロックに基づいて得られるクロックの周波数よりも、前記乱数用クロックの周波数が小さくなった場合に、該乱数用クロックが異常になったと判定するクロック信号監視手段を備え、前記第二信号線のうちの前記乱数用クロック端子から前記ICソケットの外縁までの部位を、前記第二信号線のうちの前記ICソケットの外縁から前記クロック生成手段までの部位よりも視認困難に構成し（例えば、当該部位がパッケージやICソケットによって覆われることによって基板の上方向から視認することが困難に構成し）、前記第一信号線のうちの前記システムクロック端子から前記ICソケットの外縁までの部位を、前記第一信号線のうちの前記ICソケットの外縁から前記クロック生成手段までの部位よりも視認困難に構成してもよい。

20

【0286】

このような構成とすれば、外部クロックから生成されるシステムクロックの周波数よりも乱数用クロックの周波数の方が低下しやすくされているため、乱数用クロックの周波数変化の検出精度を高めることができ、乱数用クロックの異常を素早く検出し、異常に応じた各種処理を行うことができる場合がある。また、一見しただけでは第二信号線の長さが長めに設定されていることを把握することができないため、不正行為者が不正行為を行う可能性が高まるおそれがあるが、乱数用クロックの信号の異常を検出することができるため、不正行為を確実に発見できる場合がある。

【0287】

30

また、前記乱数用クロック端子に隣接する端子が、制御信号線に接続される端子（例えば、チップセレクト端子、リード信号出力端子、ライト信号出力端子）であってもよい。

【0288】

このような構成とすれば、乱数用クロックの信号が制御信号線による外乱の影響を受けやすいように構成することができ、乱数用クロックの信号に基づいてカウント値のカウントを行う乱数回路のカウント値の更新タイミングにバラツキを与え、乱数回路が生成する乱数値のランダム性をさらに高めることができる場合がある。

【0289】

なお、上記実施形態においては、遊技球を遊技媒体としたパチンコ機の例を示したが、本発明はこれに限定されるものではなく、例えば、以下に説明するような、メダル（コイン）を遊技媒体としたスロットマシンなどにも適用可能である。

40

【0290】

<全体構成>

まず、図46を用いて、他の例に係るスロットマシン100の全体構成について説明する。なお、同図はスロットマシン100の外観斜視図を示したものである。

【0291】

スロットマシン100は、略箱状の本体101と、この本体101の前面開口部に取り付けられた前面扉102とを有して構成されている。スロットマシン100の本体101の中央内部には、外周面に複数種類の図柄が所定コマ数だけ配置されたリールが3個（左リール110、中リール111、右リール112）収納され、スロットマシン100の内

50

部で回転できるように構成されている。各図柄は帯状部材に等間隔で適当数印刷され、この帯状部材が所定の円形枠材に貼り付けられて各リール 1 1 0 乃至 1 1 2 が構成されている。リール 1 1 0 乃至 1 1 2 上の図柄は、遊技者から見ると、図柄表示窓 1 1 3 から縦方向に概ね 3 つ表示され、合計 9 つの図柄が見えるようになっている。そして、各リール 1 1 0 乃至 1 1 2 を回転させることにより、遊技者から見える図柄の組み合わせが変動することとなる。なお、本実施例 1 では、3 個のリールをスロットマシン 1 0 0 の中央内部に備えているが、リールの数やリールの設置位置はこれに限定されるものではない。

【0292】

また、図柄表示窓 1 1 3 の外枠には、点滅や点灯などの点灯制御によって、後述する有効ラインや入賞ラインを報知するためのライン表示 LED (図示省略) が配置されている。

10

【0293】

さらに、スロットマシン 1 0 0 内部において各々のリール 1 1 0 乃至 1 1 2 の近傍には、投光部と受光部からなる光学式センサ (図示省略) が設けられており、この光学式センサの投光部と受光部の間を、リールに設けられた一定の長さの遮光片が通過するように構成されている。このセンサの検出結果に基づいてリール上の図柄の回転方向の位置を判断し、目的とする図柄が入賞ライン 1 1 4 上に表示されるようにリール 1 1 0 乃至 1 1 2 を停止させる。

【0294】

入賞ライン表示ランプ 1 2 0 は、有効となる入賞ラインを示すランプである。有効となる入賞ラインは、スロットマシン 1 0 0 に投入されたメダルの数によって予め定まっている。5 本の入賞ライン 1 1 4 のうち、例えば、メダルが 1 枚投入された場合、中段の水平入賞ラインが有効となり、メダルが 2 枚投入された場合、上段水平入賞ラインと下段水平入賞ラインが追加された 3 本が有効となり、メダルが 3 枚投入された場合、右下り入賞ラインと右上り入賞ラインが追加された 5 本が入賞ラインとして有効になる。なお、入賞ライン 1 1 4 の数については 5 本に限定されるものではない。

20

【0295】

スタートランプ 1 2 1 は、リール 1 1 0 乃至 1 1 2 が回転することができる状態にあることを遊技者に知らせるランプである。再遊技ランプ 1 2 2 は、前回の遊技において入賞役の一つである再遊技役に入賞した場合に、今回の遊技が再遊技可能であること (メダルの投入が不要であること) を遊技者に知らせるランプである。告知ランプ 1 2 3 は、内部抽選において、特定の入賞役 (例えば、BB (ビッグボーナス) や RB (レギュラーボーナス) 等のボーナス) に内部当選していることを遊技者に知らせるランプである。メダル投入ランプ 1 2 4 は、メダルの投入が可能であることを知らせるランプである。払出枚数表示器 1 2 5 は、何らかの入賞役に入賞した結果、遊技者に払出されるメダルの枚数を表示するための表示器である。遊技回数表示器 1 2 6 は、メダル投入時のエラー表示や、ビッグボーナスゲーム中 (BB ゲーム中) の遊技回数、所定の入賞役の入賞回数等を表示するための表示器である。貯留枚数表示器 1 2 7 は、スロットマシン 1 0 0 に電子的に貯留されているメダルの枚数を表示するための表示器である。リールパネルランプ 1 2 8 は、演出用のランプである。

30

40

【0296】

メダル投入ボタン 1 3 0、1 3 1 は、スロットマシン 1 0 0 に電子的に貯留されているメダルを所定の枚数分投入するためのボタンである。本実施例 1 においては、メダル投入ボタン 1 3 0 が押下される毎に 1 枚ずつ最大 3 枚まで投入され、メダル投入ボタン 1 3 1 が押下されると 3 枚投入されるようになっている。メダル投入口 1 3 4 は、遊技を開始するに当たって遊技者がメダルを投入するための投入口である。すなわち、メダルの投入は、メダル投入ボタン 1 3 0 又は 1 3 1 により電子的に投入することもできるし、メダル投入口 1 3 4 から実際のメダルを投入することもできる。精算ボタン 1 3 2 は、スロットマシン 1 0 0 に電子的に貯留されたメダル及びベットされたメダルを精算し、メダル払出口 1 5 5 よりメダル受皿 1 5 6 に排出するためのボタンである。メダル返却ボタン 1 3 3 は

50

、投入されたメダルが詰まった場合に押下してメダルを取り除くためのボタンである。

【0297】

スタートレバー135は、遊技の開始操作を行うためのレバー型のスイッチである。即ち、メダル投入口134に所望する枚数のメダルを投入して、スタートレバー135を操作すると、これを契機としてリール110乃至112が回転し、遊技が開始される。ストップボタン137乃至139は、スタートレバー135の操作によって回転を開始したリール110乃至112に対する停止操作を行うためのボタンであり、各リール110乃至112に対応して設けられている。そして、いずれかのストップボタン137乃至139を操作すると対応するいずれかのリール110乃至112が停止することになる。

【0298】

ドアキー孔140は、スロットマシン100の前面扉102のロックを解除するためのキーを挿入する孔である。メダル払出口155は、メダルを払出すための払出口である。メダル受皿156は、メダル払出口155から払出されたメダルを溜めるための器である。なお、メダル受皿156は、本実施例1では発光可能な受皿を採用している。

【0299】

上部ランプ150、サイドランプ151、中央ランプ152、腰部ランプ153、下部ランプ154は、遊技を盛り上げるための装飾用のランプである。演出装置190は、例えば開閉自在な扉装置（シャッター）163が前面に取り付けられた液晶表示装置を含み、この演出装置190には、例えば小役告知等の各種の情報が表示される。音孔160は、スロットマシン100内部に設けられているスピーカの音を外部に出力するための孔である。タイトルパネル162には、スロットマシン100を装飾するための図柄が描かれる。

【0300】

<主制御部300>

次に、図47および図48を用いて、このスロットマシン100の制御部の回路構成について詳細に説明する。

【0301】

スロットマシン100の制御部は、大別すると、遊技の中枢部分を制御する主制御部300と、主制御部300より送信されたコマンドに応じて各種機器を制御する副制御部400と、副制御部400より送信されたコマンドに応じて液晶表示装置157や扉装置163を制御する扉・液晶画面表示制御部490によって構成されている。

【0302】

<主制御部>

まず、図47を用いて、スロットマシン100の主制御部300について説明する。なお、同図は主制御部300の回路ブロック図を示したものである。

【0303】

主制御部300は、主制御部300の全体を制御するための演算処理装置であるCPU310や、CPU310が各ICや各回路と信号の送受信を行うためのデータバス及びアドレスバスを備え、その他、以下に述べる構成を有する。クロック補正回路314は、水晶発振器311から発振されたクロックを分周してCPU310に供給する回路である。例えば、水晶発振器311の周波数が12MHzの場合に、分周後のクロックは6MHzとなる。CPU310は、クロック補正回路314により分周されたクロックをシステムクロックとして受け入れて動作する。

【0304】

また、CPU310には、センサやスイッチの状態を常時監視するためのタイマ割り込み処理の周期やモータの駆動パルスの送信周期を設定するためのタイマ回路315がバスを介して接続されている。CPU310は、電源が投入されると、データバスを介してROM312の所定エリアに格納された分周用のデータをタイマ回路315に送信する。タイマ回路315は、受信した分周用のデータを基に割り込み時間を決定し、この割り込み時間ごとに、割り込み要求をCPU310に送信する。CPU310は、この割り込み要求

10

20

30

40

50

を契機に、各センサ等の監視や駆動パルスの送信を実行する。例えば、CPU 310のシステムクロックを6MHz、タイマ回路315の分周値を1/256、ROM 312の分周用のデータを44に設定した場合、この割り込みの基準時間は、 $256 \times 44 \div 6\text{MHz} = 1.877\text{ms}$ となる。

【0305】

さらに、CPU 310には、各ICを制御するためのプログラム、入賞役の内部抽選時に用いる抽選データ、リールの停止位置等の各種データを記憶しているROM 312や、一時的なデータを保存するためのRAM 313が接続されている。これらのROM 312やRAM 313については他の記憶手段を用いてもよく、この点は後述する副制御部400においても同様である。また、CPU 310には、外部の信号を受信するための入力インタフェース360が接続され、割り込み時間ごとに入力インタフェース360を介して、スタートレバーセンサ321、ストップボタンセンサ322、メダル投入ボタンセンサ323、精算スイッチセンサ324、メダル払い出しセンサ326、電源判定回路327の状態を検出し、各センサを監視している。

【0306】

メダル投入センサ320は、メダル投入口134に投入されたメダルを検出するためのセンサである。スタートレバーセンサ321はスタートレバー135の操作を検出するためのセンサである。ストップボタンセンサ322はストップボタン137乃至139のいずれかが押された場合、どのストップボタンが押されたかを検出するためのセンサである。メダル投入ボタンセンサ323はメダル投入ボタン130、131のいずれかが押下された場合、どのメダル投入ボタンが押されたかを検出するためのセンサである。精算スイッチセンサ324は、精算ボタン132に設けられており、精算ボタン132が一回押されると、貯留されているメダル及びベットされているメダルが精算されて払い出されることになる。メダル払い出しセンサ326は、払い出されるメダルを検出するためのセンサである。電源判定回路327は、スロットマシン100に供給される電源の遮断を検出するための回路である。

【0307】

CPU 310には、更に、入力インタフェース361、出力インタフェース370、371がアドレスデコード回路350を介してアドレスバスに接続されている。CPU 310は、これらのインタフェースを介して外部のデバイスと信号の送受信を行っている。入力インタフェース361には、インデックスセンサ325が接続されている。インデックスセンサ325は、各リール110乃至112の取付台の所定位置に設置されており、リール110乃至112に設けた遮光片がこのインデックスセンサ325を通過するたびにハイレベルになる。CPU 310は、この信号を検出すると、リールが1回転したものと判断し、リールの回転位置情報をゼロにリセットする。出力インタフェース370には、リールを駆動させるためのモータを制御するリールモータ駆動部330と、ホッパー（バケットにたまっているメダルをメダル払出口155から払出すための装置。）のモータを駆動するためのホッパーモータ駆動部331と、遊技ランプ340（具体的には、入賞ライン表示ランプ120、スタートランプ121、再遊技ランプ122、告知ランプ123、メダル投入ランプ124等）と、7セグメント（SEG）表示器341（払出枚数表示器125、遊技情報表示器126、貯留枚数表示器127等）が接続されている。

【0308】

また、CPU 310には、乱数発生回路317がデータバスを介して接続されている。乱数発生回路317は、水晶発振器311及び水晶発振器316から発振されるクロックに基づいて、一定の範囲内で値をインクリメントし、そのカウント値をCPU 310に出力することのできるインクリメントカウンタであり、後述する入賞役の内部抽選をはじめ各種抽選処理に使用される。

【0309】

また、図示はしないが、主制御部300は、クロック補正回路314から入力するシステムクロックの周波数と乱数発生回路317に inputs する乱数用クロックの周波数を比較し

10

20

30

40

50

、乱数用クロックの周波数がシステムクロック以下の周波数である場合に、内部情報レジスタのクロック信号状態ビットを1にセットする周波数発生回路を備えている。主制御部300のCPU310は、内部情報レジスタのクロック信号状態ビットが1にセットされている場合（乱数用クロックの周波数がシステムクロックの周波数以下である場合）には、乱数用クロックに何らかの異常（例えば、乱数発生回路317と水晶発振器316とを結ぶ配線パターンの断線）が発生したと判定し、内部情報レジスタのクロック信号状態ビットが0にセットされている場合（乱数用クロックの周波数がシステムクロックの周波数未満である場合）には、乱数用クロックが正常であると判定する。また、図示はしないが、主制御部300は、外部の照合機と接続し、チップの照合（チップの真贋についてのチェック）を行う照合用ブロックブロックを備える。また、乱数発生回路317から水晶発振器316までの第1信号線が、クロック補正回路314から水晶発振器311までの第2信号線よりも長くなるように配線している。

10

【0310】

CPU310のデータバスには、副制御部400にコマンドを送信するための出力インタフェース371が接続されている。主制御部300と副制御部400との情報通信は一方方向の通信であり、主制御部300は副制御部400へコマンドを送信するが、副制御部400から主制御部300へ何らかのコマンド等を送信することはできない。

【0311】

<副制御部400>

次に、図48を用いて、スロットマシン100の副制御部400について説明する。なお、同図は副制御部400の回路ブロック図を示したものである。

20

【0312】

副制御部400は、主制御部300より送信された主制御コマンド等に基づいて副制御部400の全体を制御する演算処理装置であるCPU410や、CPU410が各IC、各回路と信号の送受信を行うためのデータバス及びアドレスバスを備え、以下に述べる構成を有する。クロック補正回路414は、水晶発振器411から発振されたクロックを補正し、補正後のクロックをシステムクロックとしてCPU410に供給する回路である。

【0313】

また、CPU410にはタイマ回路415がバスを介して接続されている。CPU410は、所定のタイミングでデータバスを介してROM412の所定エリアに格納された分周用のデータをタイマ回路415に送信する。タイマ回路415は、受信した分周用のデータを基に割り込み時間を決定し、この割り込み時間ごとに、割り込み要求をCPU410に送信する。CPU410は、この割り込み要求のタイミングをもとに、各ICや各回路を制御する。

30

【0314】

また、CPU410には、副制御部400の全体を制御するための命令及びデータ、ライン表示LEDの点灯パターンや各種表示器を制御するためのデータが記憶されたROM412や、データ等を一時的に保存するためのRAM413が各バスを介して接続されている。

【0315】

さらに、CPU410には、外部の信号を送受信するための入出力インタフェース460が接続されており、入出力インタフェース460には、図柄表示窓113の外枠に配設され、点滅や点灯などの点灯制御によって有効ラインや入賞ラインを報知するためのライン表示LED420、前面扉102の開閉を検出するための扉センサ421、RAM413のデータをクリアにするためのリセットスイッチ422が接続されている。

40

【0316】

CPU410には、データバスを介して主制御部300から主制御コマンドを受信するための入力インタフェース461が接続されており、入力インタフェース461を介して受信したコマンドに基づいて、遊技全体を盛り上げる演出処理等が実行される。また、CPU410のデータバスとアドレスバスには、音源IC480が接続されている。音源I

50

C 4 8 0 は、C P U 4 1 0 からの命令に応じて音声の制御を行う。また、音源 I C 4 8 0 には、音声データが記憶された R O M 4 8 1 が接続されており、音源 I C 4 8 0 は、R O M 4 8 1 から取得した音声データをアンプ 4 8 2 で増幅させてスピーカ 4 8 3 から出力する。C P U 4 1 0 には、主制御部 3 0 0 と同様に、外部 I C を選択するためのアドレスデコード回路 4 5 0 が接続されており、アドレスデコード回路 4 5 0 には、主制御部 3 0 0 からのコマンドを受信するための入力インタフェース 4 6 1、時計 I C 4 2 3、7 セグメント表示器 4 4 0 への信号を出力するための出力インタフェース 4 7 2 等が接続されている。

【 0 3 1 7 】

時計 I C 4 2 3 が接続されていることで、C P U 4 1 0 は、現在時刻を取得することが可能である。7 セグメント表示器 4 4 0 は、スロットマシン 1 0 0 の内部に設けられており、たとえば副制御部 4 0 0 に設定された所定の情報を遊技店の係員等が確認できるようになっている。更に、出力インタフェース 4 7 0 には、デマルチプレクサ 4 1 9 が接続されている。デマルチプレクサ 4 1 9 は、出力インタフェース 4 7 0 から送信された信号を各表示部等に分配する。即ち、デマルチプレクサ 4 1 9 は、C P U 4 1 0 から受信されたデータに応じて上部ランプ 1 5 0、サイドランプ 1 5 1、中央ランプ 1 5 2、腰部ランプ 1 5 3、下部ランプ 1 5 4、リールパネルランプ 1 2 8、タイトルパネルランプ 1 7 0、払出口ストロボ 1 7 1 を制御する。タイトルパネルランプ 1 7 0 は、タイトルパネル 1 6 2 を照明するランプであり、払出口ストロボ 1 7 1 は、メダル払い出し口 1 5 5 の内側に設置されたストロボタイプのランプである。なお、C P U 4 1 0 は、扉・液晶画面制御部 4 9 0 への信号送信は、デマルチプレクサ 4 1 9 を介して実施する。扉・液晶画面制御部 4 9 0 は、液晶表示装置 1 5 7 及び扉装置 1 6 3 を制御する制御部である。

【 0 3 1 8 】

< メイン処理 >

次に、図 4 9 を用いて、主制御部 3 0 0 のメイン処理について説明する。なお、同図は、主制御部 3 0 0 のメイン処理の流れを示すフローチャートである。

【 0 3 1 9 】

遊技の基本的制御は、主制御部 3 0 0 の M a i n C P U 3 1 0 が中心になって行い、電源断等を検知しないかぎり、M a i n C P U 3 1 0 が同図のメイン処理を繰り返し実行する。

【 0 3 2 0 】

ステップ S 1 1 0 1 では、初期設定 1 を行う。この初期設定 1 では、C P U 3 1 0 のスタックポインタ (S P) へのスタック初期値の設定、割り込みマスクの設定、R A M 3 1 3 に記憶する各種変数の初期設定、ウォッチドックタイマ (W D T) への動作許可及び初期値の設定等を行う。ステップ S 1 1 0 2 では、W D T のカウンタの値をクリアし、W D T による時間計測を再始動する。

【 0 3 2 1 】

ステップ S 1 1 0 3 では、低電圧信号がオンであるか否か、すなわち、電圧判定回路 3 2 7 が、主制御部 3 0 0 に供給している電源の電圧値が所定の値 (本実施例では 9 v) 未満である場合に電圧が低下したことを示す低電圧信号を出力しているか否かを監視する。そして、低電圧信号がオンの場合 (C P U 3 1 0 が電源の遮断を検知した場合) にはステップ S 1 1 0 2 に戻り、低電圧信号がオフの場合 (C P U 3 1 0 が電源の遮断を検知していない場合) にはステップ S 1 1 0 4 に進む。

【 0 3 2 2 】

ステップ S 1 1 0 4 では、初期設定 2 を行う。この初期設定 2 では、後述するタイマ割り込み処理を定期毎に実行するための周期を決める数値をタイマ回路 3 1 5 に設定する処理、R A M 3 1 3 の書き込みを許可する設定等を行う。

【 0 3 2 3 】

ステップ 1 1 0 5 では、設定キーセンサの状態に基づいて設定キーを受け付けているか否かを判断する。そして、設定キーを受け付けている場合にはステップ S 1 1 0 6 の設定

変更処理に進み、設定キーを受け付けていない場合にはステップ S 1 1 0 7 に進む。

【 0 3 2 4 】

ステップ S 1 1 0 6 では、設定変更処理を行う。この設定変更処理では、最初に、機能限定ウェイトの設定を解除すると共に、割込み許可の設定を行った後、設定値の変更を行う。

【 0 3 2 5 】

ステップ S 1 1 0 7 では、電断前（電源の遮断前）の状態に復帰するか否かを判断する。そして、電断前の状態に復帰する場合にはステップ S 1 1 0 8 に進む、そうでない場合にはステップ S 1 1 1 0 に進む。

【 0 3 2 6 】

ステップ S 1 1 0 8 では、（後述する）タイマ割込み処理において割込み機能を所定時間ウェイトさせるべく、機能限定ウェイトの設定を行った後（RAM 3 1 3 の所定記憶領域に機能限定中であることを示す情報を記憶した後）、ステップ S 1 1 0 9 では、スタックポインタに、電断時に記憶したスタックポインタを再設定するなど、復電時の処理を行って処理を終了する。

【 0 3 2 7 】

ステップ S 1 1 1 0 では、遊技メダル投入処理を行う。詳細は後述するが、この遊技メダル投入処理では、機能限定ウェイトの設定を解除すると共に、割込み許可の設定を行った後、メダル投入に関する処理を行う。

【 0 3 2 8 】

ステップ S 1 1 1 1 では、遊技のスタート操作に関する処理を行う。ここでは、スタートレバーセンサ 3 2 1 の状態に基づいてスタートレバー 1 3 5 が操作されたか否かのチェックを行い、スタート操作されたと判断した場合は、投入されたメダル枚数を確定する。ステップ S 1 1 1 2 では、乱数取得処理を行う（詳細は後述する）。ステップ S 1 1 1 3 では、ステップ S 1 1 1 2 で取得した乱数値と、ROM 3 1 2 に格納した抽選データを用いて、入賞役の内部抽選を行う。

【 0 3 2 9 】

ステップ S 1 1 1 4 では、リール回転開始処理により、全リール 1 1 0 ~ 1 1 2 の回転を開始する。この際、ステップ S 1 1 1 3 の内部抽選の結果等に基づき、リール 1 1 0 ~ 1 1 2 の停止位置を規定したリール停止制御テーブルを選択する。

【 0 3 3 0 】

ステップ S 1 1 1 5 では、ストップボタンセンサ 3 2 2 の状態に基づいてストップボタン 1 3 7 ~ 1 3 9 が操作されたか否かのチェックを行い、ストップボタン 1 3 7 ~ 1 3 9 が操作されたと判断した場合は、ステップ S 1 1 1 4 で選択したリール停止制御テーブルに基づいて、押されたストップボタン 1 3 7 ~ 1 3 9 に対応するリール 1 1 0 ~ 1 1 2 の回転を停止する。そして、インデックスセンサ 3 2 5 の状態に基づいて全リール 1 1 0 ~ 1 1 2 が停止したか否かを判定し、全リール 1 1 0 ~ 1 1 2 が停止した場合にはステップ S 2 1 6 に進む、そうでない場合にはストップボタン 1 3 7 ~ 1 3 9 が操作され全リール 1 1 0 ~ 1 1 2 が停止するのを待つ。

【 0 3 3 1 】

ステップ S 1 1 1 6 では、ストップボタン 1 3 7 ~ 1 3 9 が押されることによって停止した全リール 1 1 0 ~ 1 1 2 の図柄の入賞判定を行う。ここでは、有効化された入賞ライン 1 1 4 上に、内部当選した役またはフラグ持越し中の役に対応する図柄組合せが揃った（表示された）場合にその役に入賞したと判定する。ステップ S 1 1 1 7 では、メダル払出処理を行う。このメダル払出処理では、払い出しのある何らかの役に入賞していれば、その役に対応する枚数のメダルを払い出す。ステップ S 1 1 1 8 では、遊技を終了するための制御や、遊技状態を移行するための制御を行う。例えば、BB入賞やRB入賞の場合に次回からBB遊技またはRB遊技が開始できるように準備し、それらの最終遊技では、次回から通常遊技が開始できるように準備する。

【 0 3 3 2 】

10

20

30

40

50

以上により 1 遊技が終了し、以降、このメイン処理を繰り返すことにより遊技が進行することになる。

【0333】

< 遊技メダル投入処理 >

次に、図 50 を用いて、上記メイン処理における遊技メダル投入処理について説明する。なお、同図は遊技メダル投入処理の流れを示すフローチャートである。

【0334】

ステップ S 1301 では、内部情報レジスタのクロック信号状態ビットを参照し、クロック信号状態ビットが 1 にセットされているか否かを判定する。そして、クロック信号状態ビットが 1 にセットされている場合（乱数用クロック R C K に異常がある場合）はステップ S 1302 に進み、そうでない場合はステップ S 1303 に進む。

10

【0335】

ステップ S 1302 では、乱数用クロック R C K に異常がある旨の情報を他の制御部（例えば、副制御部 400）に送信するために、乱数用クロックの異常による停止コマンドの出力設定をした後、処理を終了する。なお、この乱数用クロックの異常による停止コマンドを受信した副制御部 400 は、乱数用クロックの異常を、液晶表示装置 157 による表示、スピーカ 484 による音声、扉装置（可動物）163 による動きなどによって報知する。

【0336】

ステップ S 1303 では、遊技メダルの投入の有無を確認し、遊技メダルが投入された場合にはステップ S 1304 に進んで賭け枚数増加処理を行い、遊技メダルが投入されていない場合にはステップ S 1305 に進む。

20

【0337】

ステップ S 1305 では、精算ボタンの操作の有無を確認し、精算ボタンの操作があった場合にはステップ S 1306 に進んで遊技媒体の精算処理を行い、精算ボタンの操作が無かった場合にはステップ S 1307 に進む。

【0338】

ステップ S 1307 では、遊技メダルの賭け枚数が 0 より大きいかなかを判定し、該当する場合にはステップ S 1308 に進み、該当しない場合にはステップ S 1301 に戻る。

30

【0339】

ステップ S 1308 では、スタート操作の有無を確認し、スタート操作があった場合には処理を終了し、スタート操作が無い場合にはステップ S 1301 に戻る。

【0340】

< 乱数取得処理 >

次に、図 51 を用いて、上記メイン処理における乱数取得処理について説明する。なお、同図は乱数取得処理の流れを示すフローチャートである。

【0341】

ステップ S 1401 では、内部情報レジスタのクロック信号状態ビットを参照し、クロック信号状態ビットが 1 にセットされているか否かを判定する。そして、クロック信号状態ビットが 1 にセットされている場合（乱数用クロック R C K に異常がある場合）はステップ S 1402 に進み、そうでない場合はステップ S 1403 に進む。

40

【0342】

ステップ S 1402 では、乱数用クロック R C K に異常がある旨の情報を他の制御部（例えば、副制御部 400）に送信するために、乱数用クロックの異常による停止コマンドの出力設定をした後、処理を終了する。なお、この乱数用クロックの異常による停止コマンドを受信した副制御部 400 は、乱数用クロックの異常を、液晶表示装置 157 による表示、スピーカ 484 による音声、扉装置（可動物）163 による動きなどによって報知する。次のステップ S 1403 では、乱数発生回路 317 から乱数を取得した後に、処理を終了する。

50

【 0 3 4 3 】

< タイマ割込み処理 >

次に、図 5 2 を用いて、主制御部 3 0 0 の M a i n C P U 3 1 0 が実行するタイマ割込み処理について説明する。なお、同図はタイマ割込み処理の流れを示すフローチャートである。

【 0 3 4 4 】

M a i n C P U 3 1 0 は、所定の周期（本実施例では約 1 . 5 0 4 m s に 1 回）でタイマ割込みを発生させるハードウェアタイマを備えており、タイマ割込み処理を、タイマ割込みを契機として所定の周期で実行する。

【 0 3 4 5 】

ステップ S 1 2 0 1 では、M a i n C P U 3 1 0 の各レジスタをスタックに退避する。ステップ S 1 2 0 2 では、入力ポートの値を取得して、各種センサ（メダル投入センサ 3 2 0、スタートレバーセンサ 3 2 1、ストップボタンセンサ 3 2 2、メダル払出センサ 3 2 6 など）の状態を検出する。より具体的には、メダル投入センサ 3 2 0、スタートレバーセンサ 3 2 1、ストップボタンセンサ 3 2 2、メダル払出センサ 3 2 6 などの複数のセンサが出力する信号を入力し、これら複数のセンサからの出力がそれぞれオンかオフかを判定する。

【 0 3 4 6 】

ステップ S 1 2 0 3 では、割込み機能が限定中であるか否か、すなわち、上記メイン処理において機能限定ウェイトを設定しているか否か（R A M 3 1 3 の所定記憶領域に機能限定中であることを示す情報を記憶しているか否か）を判断する。そして、割込み機能が限定中である場合（機能限定ウェイトを設定している場合）にはステップ S 1 2 0 4 ~ S 1 2 0 8 の処理を行うことなくステップ S 1 2 0 9 に進み、割込み機能が限定中でない場合（機能限定ウェイトを設定していない場合）にはステップ S 1 2 0 4 に進む。

【 0 3 4 7 】

ステップ S 1 2 0 4 では、遊技メダル投入受付処理を行う。詳細は後述するが、この遊技メダル投入受付処理では、現在の遊技状態や、一遊技に必要な規定メダル数などに基づいて、遊技メダルの投入に関する処理を行う。

【 0 3 4 8 】

ステップ S 1 2 0 5 では、リール 1 1 0 ~ 1 1 2 の回転制御や停止制御などのリール制御処理を行い、ステップ S 1 2 0 6 では、その他の処理を行う。ステップ S 1 2 0 7 では、遊技ランプ 3 4 0（上部ランプ 1 5 0、サイドランプ 1 5 1、中央ランプ 1 5 2、腰部ランプ 1 5 3、下部ランプ 1 5 4、受皿ランプ 1 5 6 など）に出力するデータの更新を行う。

【 0 3 4 9 】

ステップ S 1 2 0 8 では、常時エラー監視処理を行う。この常時エラー監視処理では、上記ステップ 1 2 0 2 で検出したメダル払出センサ 3 2 6 などの状態に基づいて、ホッパーなどのエラーの監視と、エラーの検出情報の更新を行う。

【 0 3 5 0 】

ステップ S 1 2 0 9 では、集中端子板信号設定処理を行う。この集中端子板信号設定処理では、R A M 3 1 3 に記憶したセキュリティ状態情報などに基づいて状態複合信号を生成し、シリアル出力する。また、R A M 3 1 3 に記憶したメダル投入情報などに基づいてメダル投入信号、メダル払出信号、外部信号 1 ~ 4 を生成し、パラレル出力する。

【 0 3 5 1 】

ステップ S 1 2 1 0 では、7 S E G 表示器 3 4 1 に出力するデータの設定を行い、ステップ S 1 2 1 1 では、リールモータ制御部 3 3 0 やホッパーモータ制御部 3 3 1 などに出力するデータの設定を行う。また、内部情報レジスタのクロック信号状態ビットを参照し、内部情報レジスタのクロック信号状態ビットが 1 にセットされている場合（乱数用クロックの周波数がシステムクロックの周波数以下である場合）には、乱数用クロックに何らかの異常（例えば、乱数発生回路 3 1 7 と水晶発振器 3 1 6 とを結ぶ配線パターンの断線

10

20

30

40

50

）が発生したと判定し、7 S E G 表示器 3 4 1 を用いてエラーを示す情報を表示する。一方、内部情報レジスタのクロック信号状態ビットが 0 にセットされている場合（乱数用クロックの周波数がシステムクロックの周波数未満である場合）には、乱数用クロックが正常であると判定し、次のステップ S 1 2 1 2 に進む。

【 0 3 5 2 】

ステップ S 1 2 1 2 では、副制御部 4 0 0 に制御コマンドを出力し、ステップ S 1 2 1 3 では、R A M 3 1 3 に記憶している各種のカウンタタイマ（例えば、上述のセキュリティ信号出力待機タイマなど）を更新する。

【 0 3 5 3 】

ステップ S 1 2 1 4 では、上述の電圧低下信号がオンであるか否か、すなわち、スロットマシン 1 0 0 に所定の電圧が供給されているか否かを判断する。そして、電圧低下信号がオンである場合（スロットマシン 1 0 0 に所定の電圧が供給されていない場合）にはステップ S 1 2 1 7 に進み、電圧低下信号がオフである場合（スロットマシン 1 0 0 に所定の電圧が供給されている場合）にはステップ S 1 2 1 5 に進む。

【 0 3 5 4 】

ステップ S 1 2 1 5 では、ステップ S 1 2 0 1 で退避したレジスタを復帰し、ステップ S 1 2 1 6 では、割込みを許可する設定を行う。

【 0 3 5 5 】

ステップ S 1 2 1 7 ~ S 1 2 2 0 では、電断処理を行う。より具体的には、ステップ S 1 2 1 7 では、現在のスタックポインタを保存し、ステップ S 1 2 1 8 では、電源ステータスを「電断」に更新する。また、ステップ S 1 2 1 9 では、R A M 3 1 3 に記憶した値を用いてチェックサムを計算・設定し、ステップ S 1 2 2 0 では、R A M 3 1 3 の書き込みを禁止に設定した後、無限ループとなる。

【 0 3 5 6 】

このようなスロットマシン 1 0 0 の C P U 3 1 0 や C P U 4 1 0 （のパッケージ）に上述の本発明を適用すれば、視認容易部を通して遊技制御用マイクロコンピュータの裏側を視認することができ、マイクロコンピュータの裏側などに不正部品を取り付けるような不正行為を未然に防止することができる場合がある。

【 0 3 5 7 】

なお、本発明に係る遊技台は、上記実施形態に係るパチンコ機やスロットマシンに限定されず、例えば、封入式遊技機に適用することもできる。また、主制御部、第 1 副制御部、および第 2 副制御部をワンチップで構成してもよいし、主制御部と第 1 副制御部で双方向の通信が可能に構成してもよい。また、主制御部と第 1 副制御部で双方向の通信を可能とする一方で、第 1 副制御部から第 2 副制御部への通信は一方向の通信としてもよい。

【 0 3 5 8 】

また、本発明の実施の形態に記載された作用および効果は、本発明から生じる最も好適な作用および効果を列挙したに過ぎず、本発明による作用および効果は、本発明の実施の形態に記載されたものに限定されるものではない。また、実施例に記載した複数の構成のうち、1つの構成に記載している内容を、他の構成に適用することでより遊技の幅を広げられる場合がある。

【産業上の利用可能性】

【 0 3 5 9 】

本発明に係る遊技台は、スロットマシンや遊技機（パチンコ等）に代表される遊技台に適用することができる。

【符号の説明】

【 0 3 6 0 】

- 1 0 0 パチンコ機
- 1 0 2 遊技盤
- 1 0 4 遊技領域

10

20

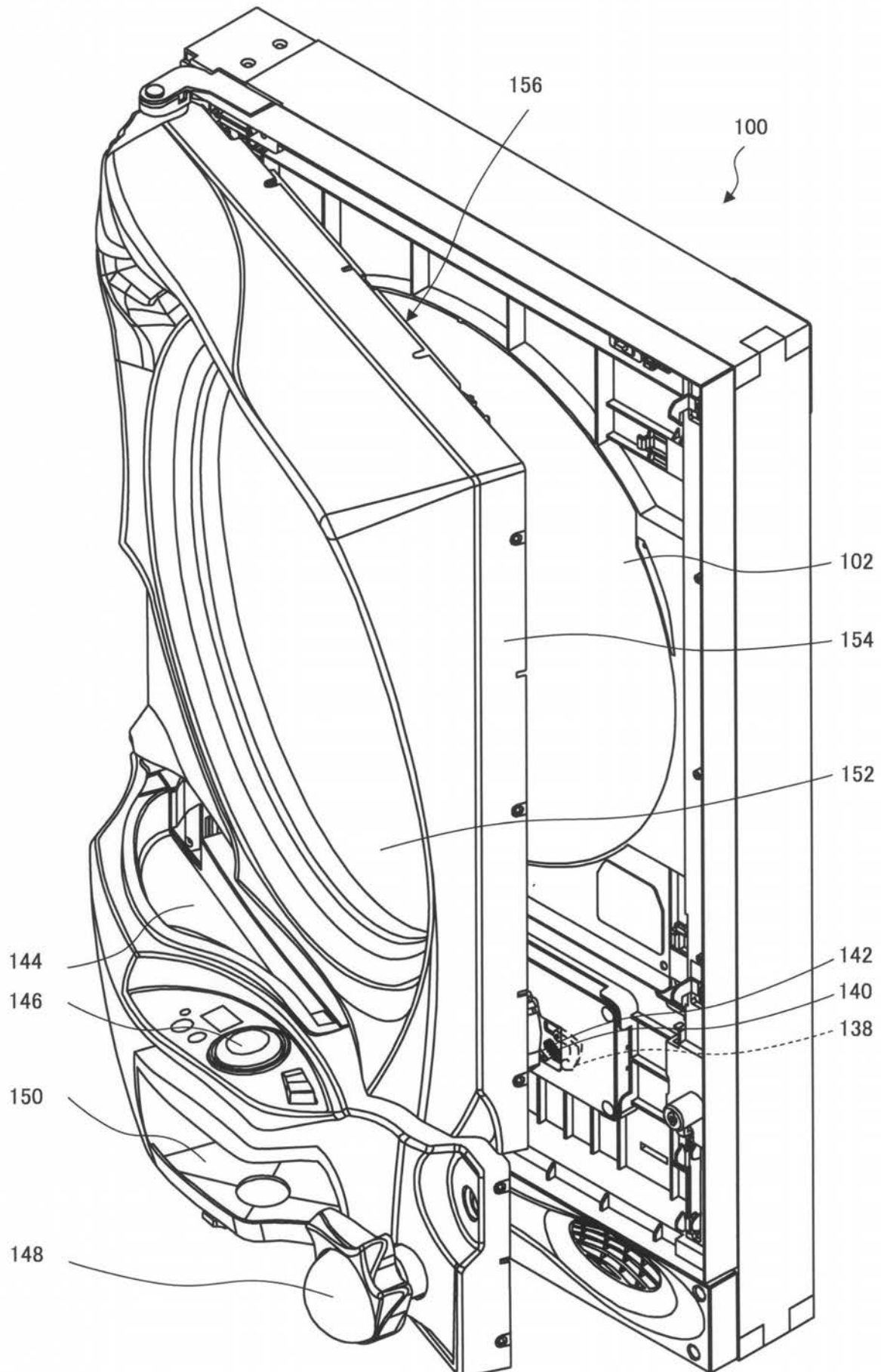
30

40

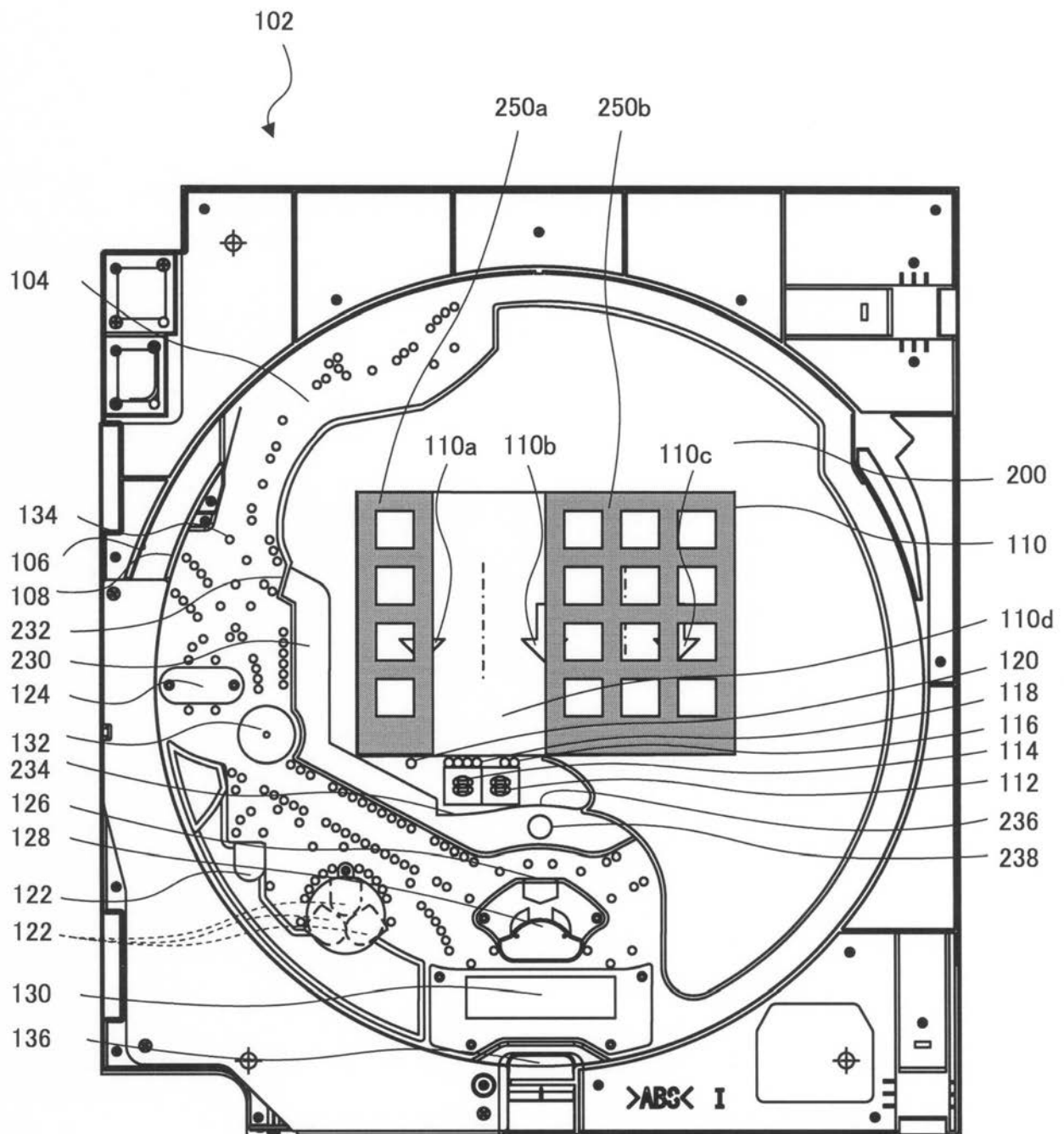
50

1 1 0 装飾図柄表示装置
1 1 2 普図表示装置
1 1 4 特図表示装置
1 2 2 一般入賞口
1 2 4 普図始動口
1 2 6 第 1 特図始動口
1 2 8 第 2 特図始動口
1 3 0 可変入賞口
3 0 0 主制御部
3 0 2 基本回路
4 0 0、5 0 0 副制御部
6 8 0 パッケージ
6 8 0 a 視認容易部
6 8 0 b 視認非容易部
8 5 0 I C ソケット

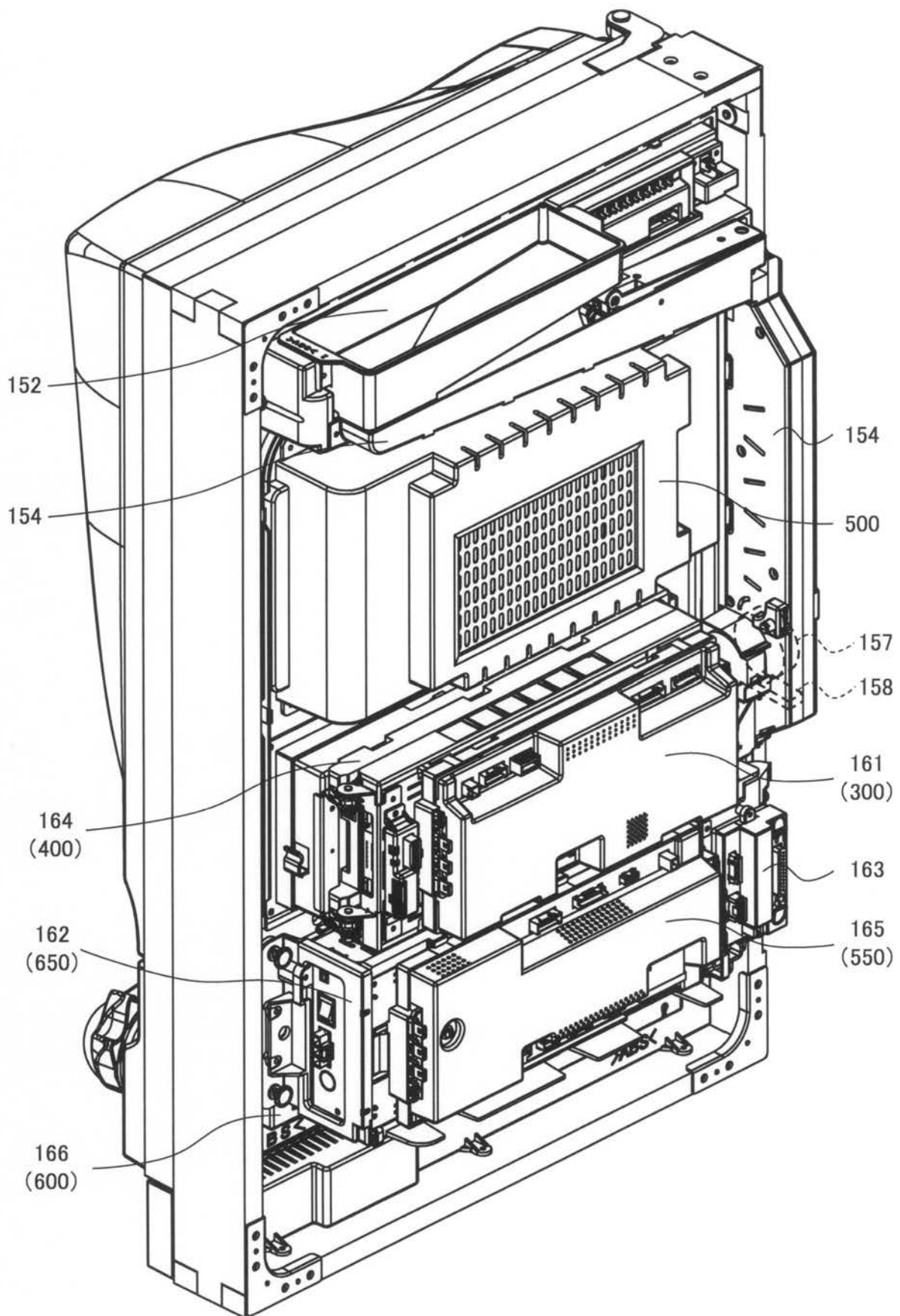
【図 1】



【図 2】



【図 3】



【図4】

(a) 特別図柄



(b) 装飾図柄



大当たりとなる図柄組合せ



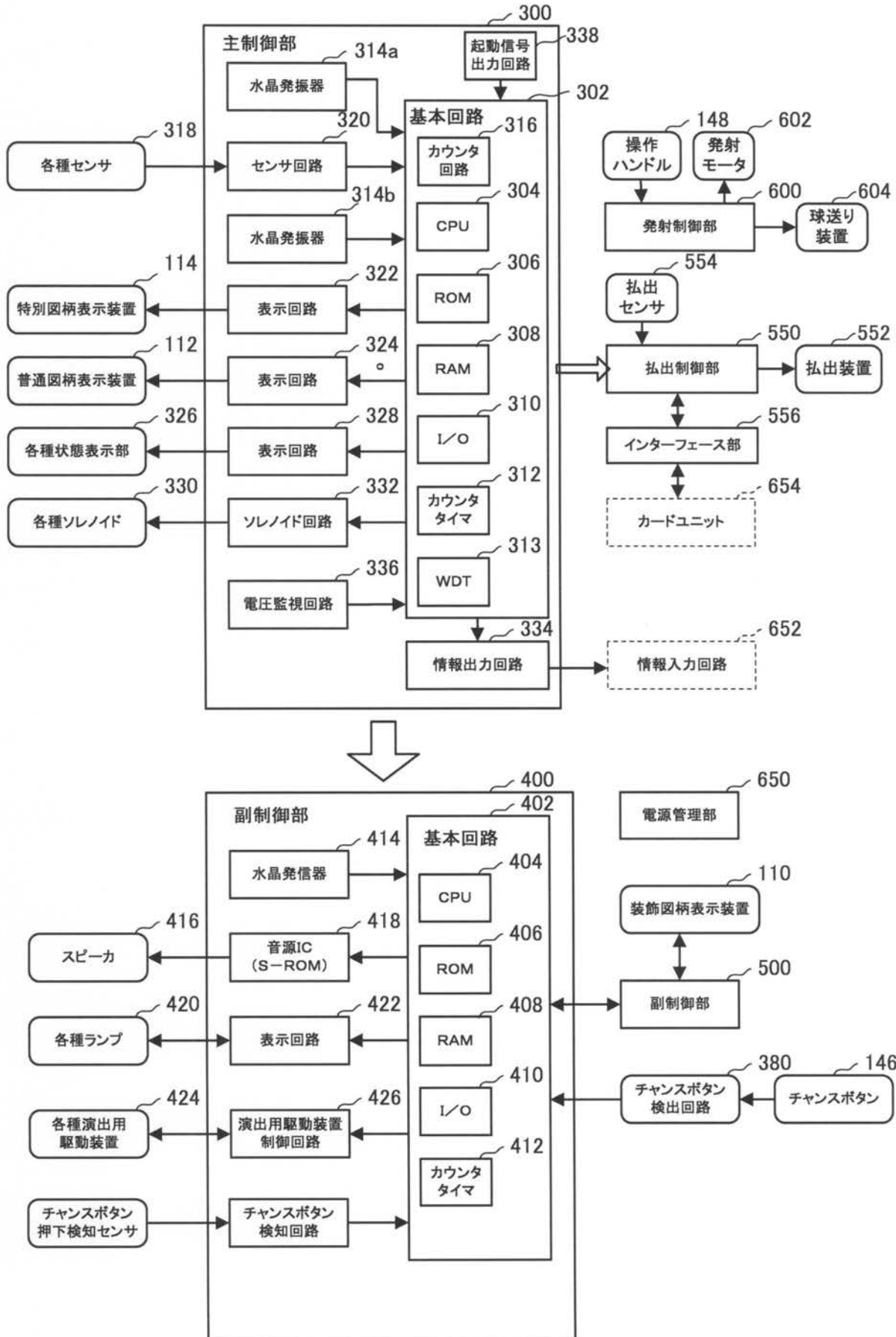
特別大当たりとなる図柄組合せ



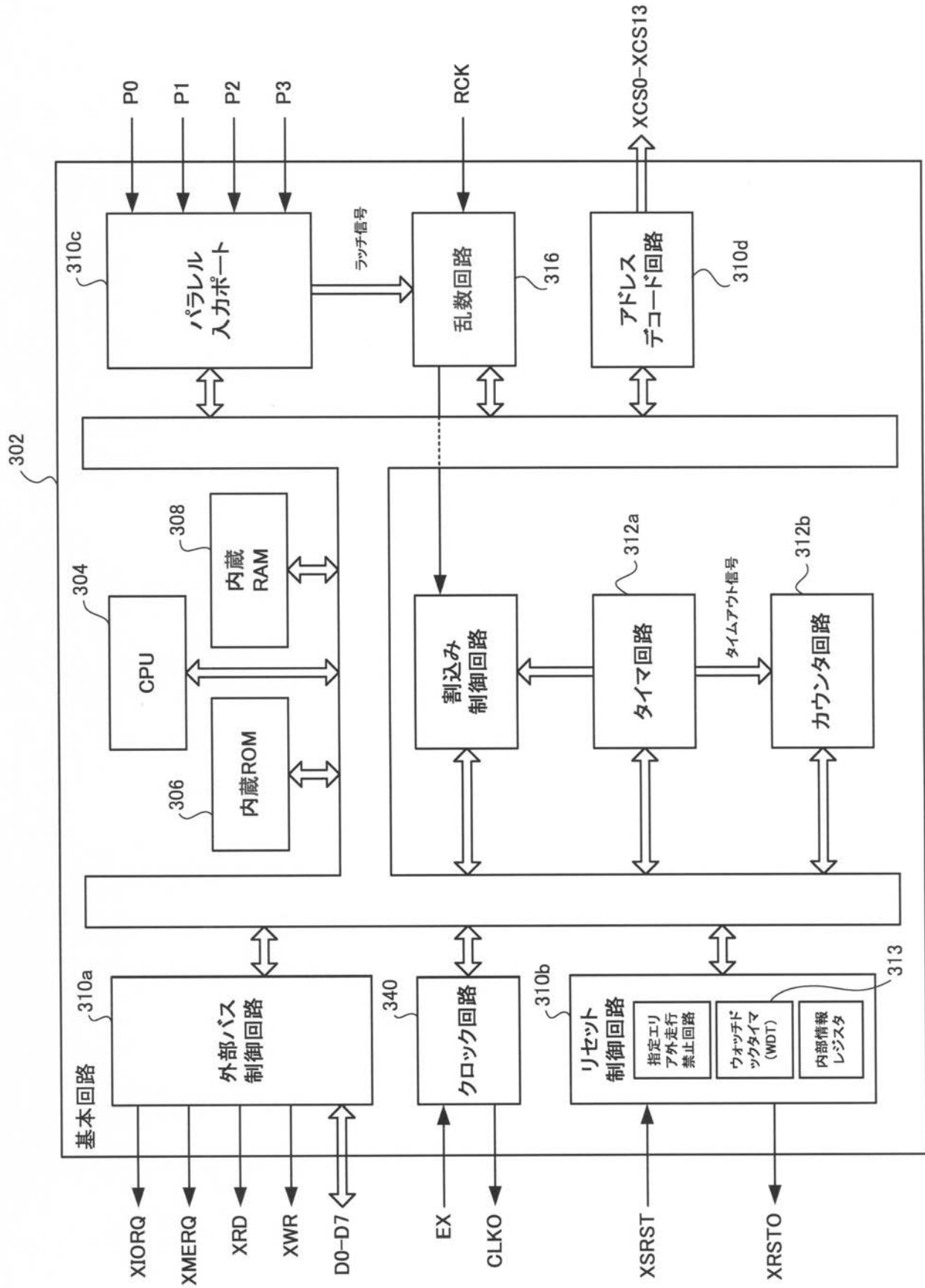
(c) 普通図柄



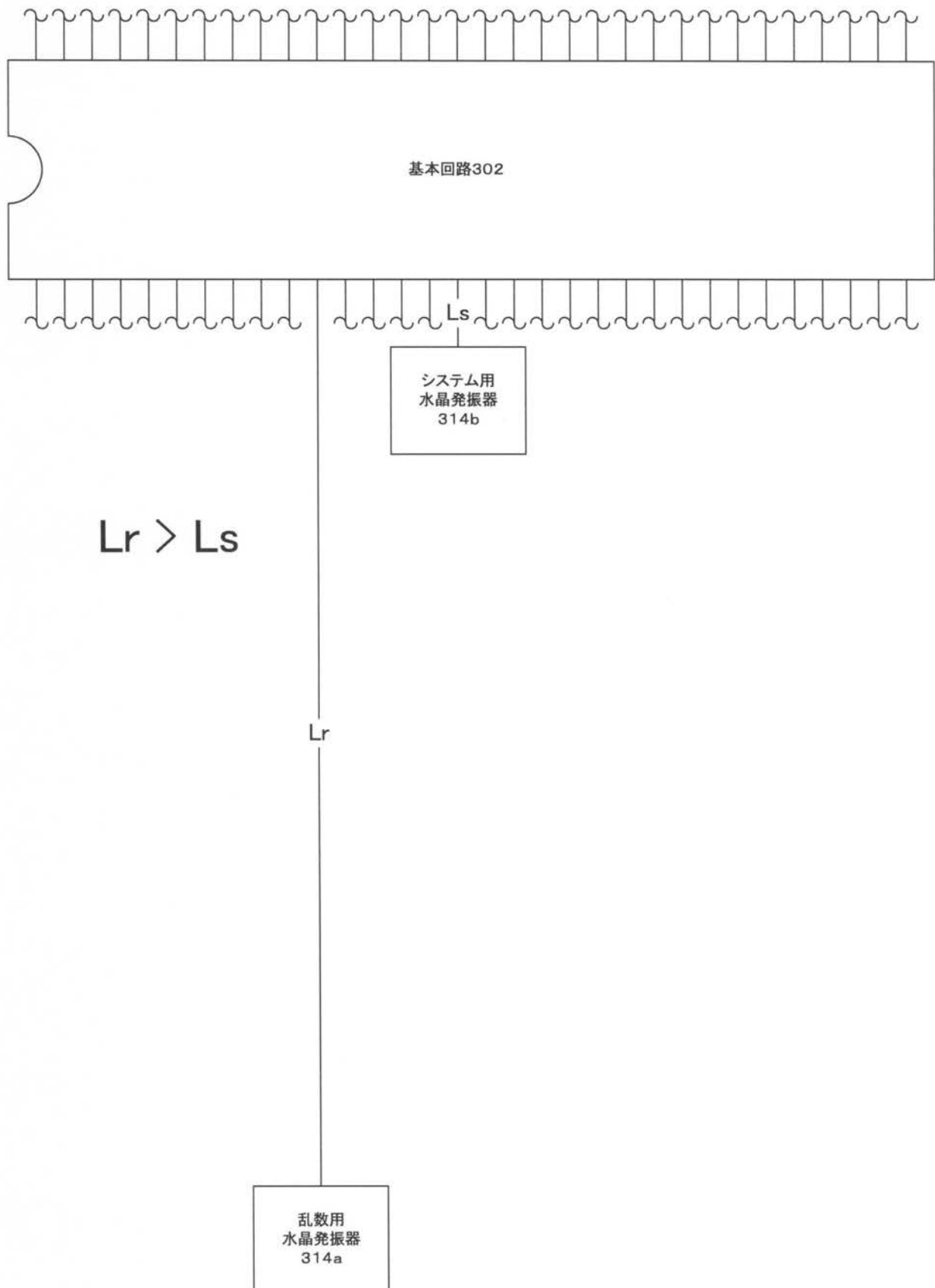
【図5】



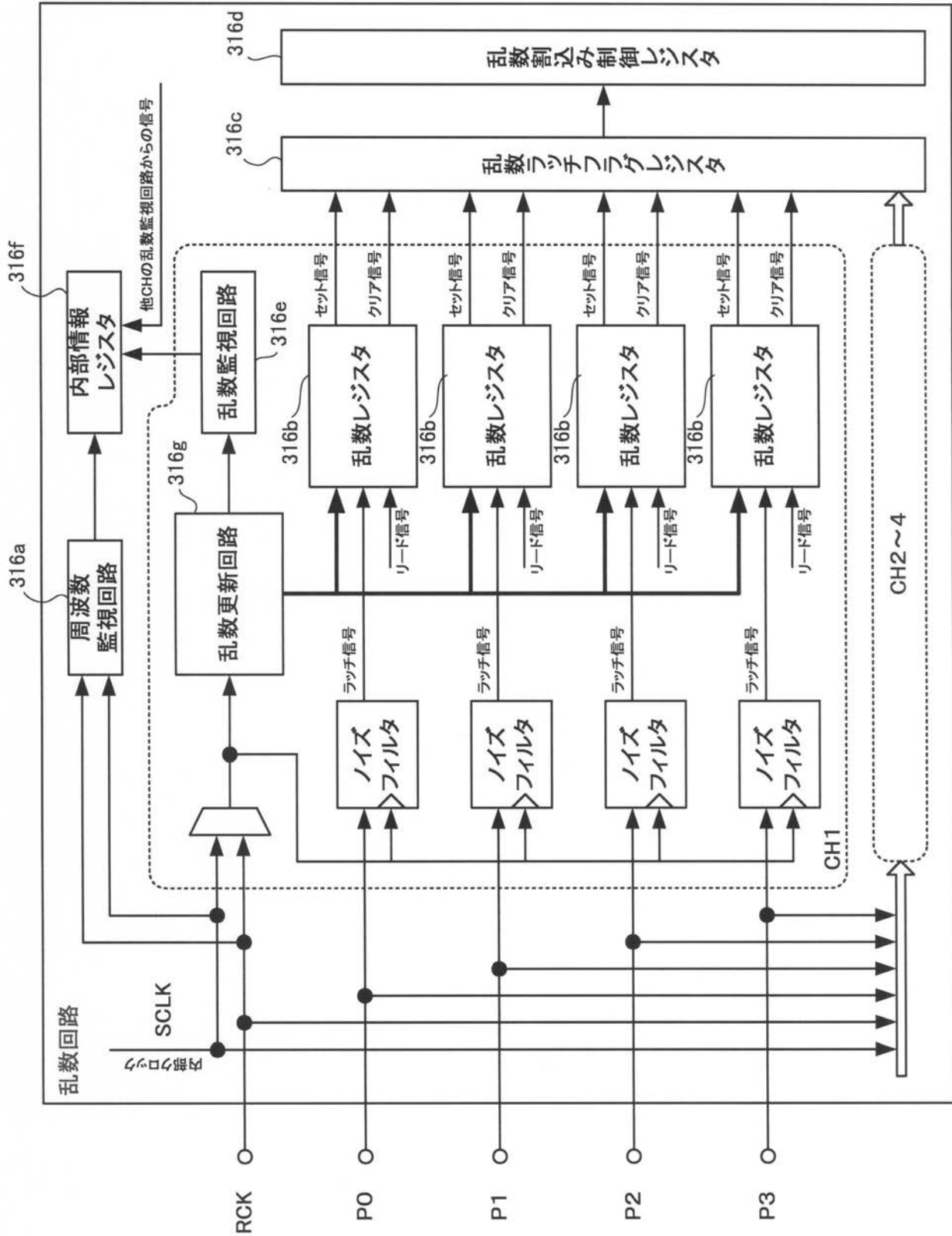
【図 6】



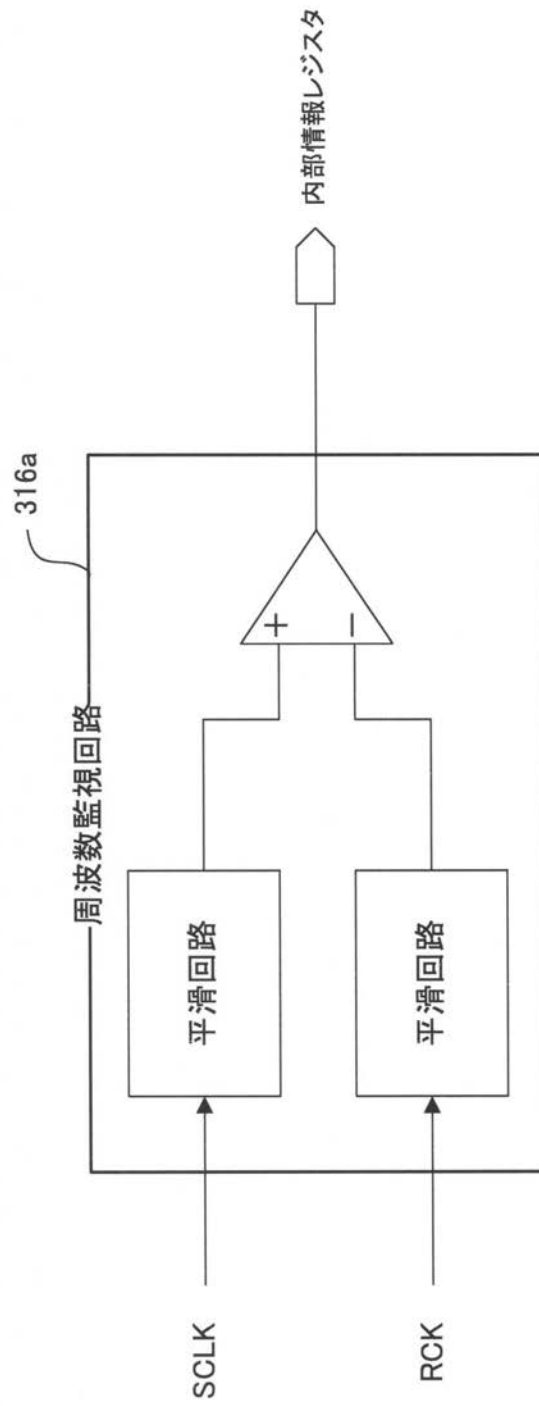
【図 7】



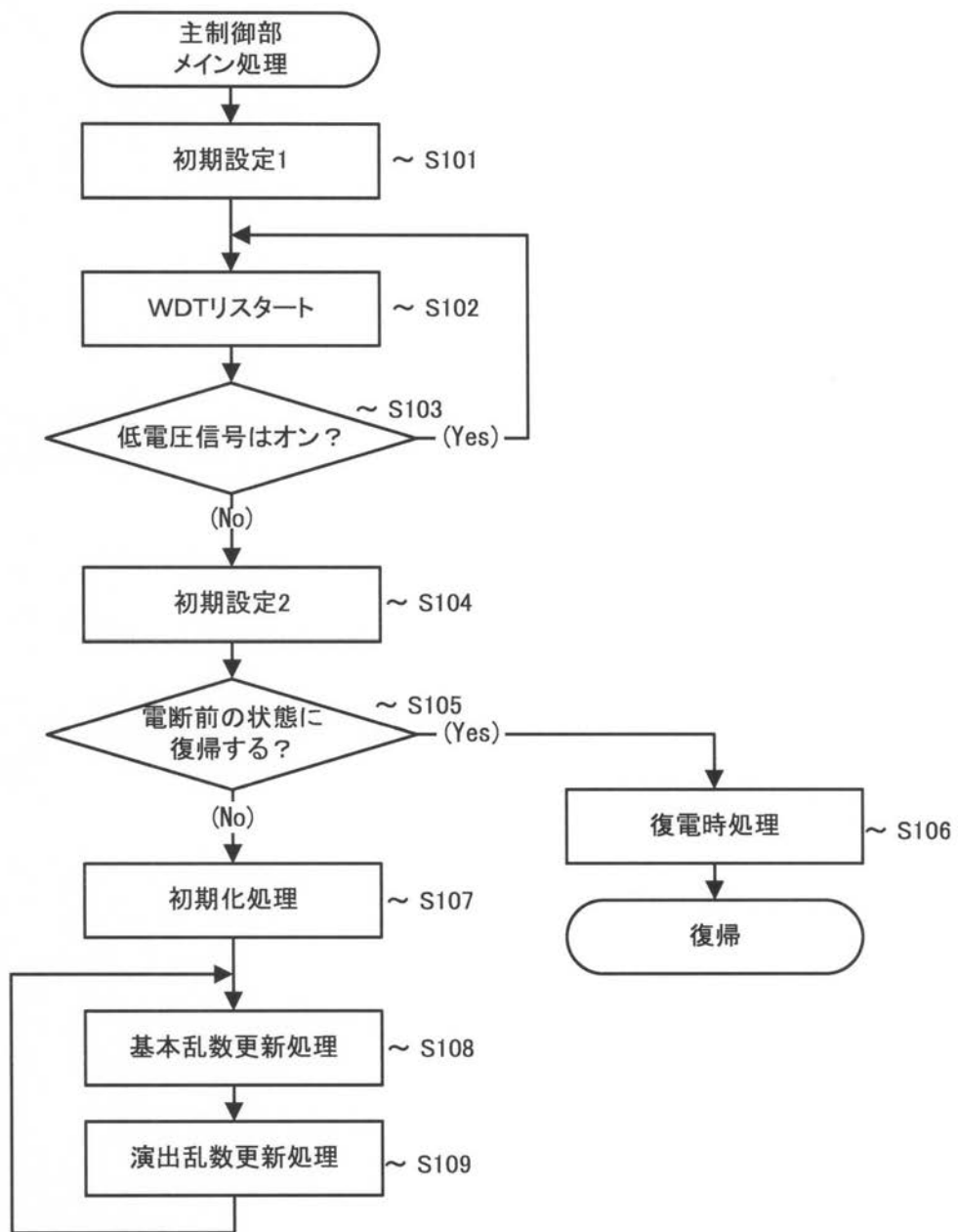
【図 8】



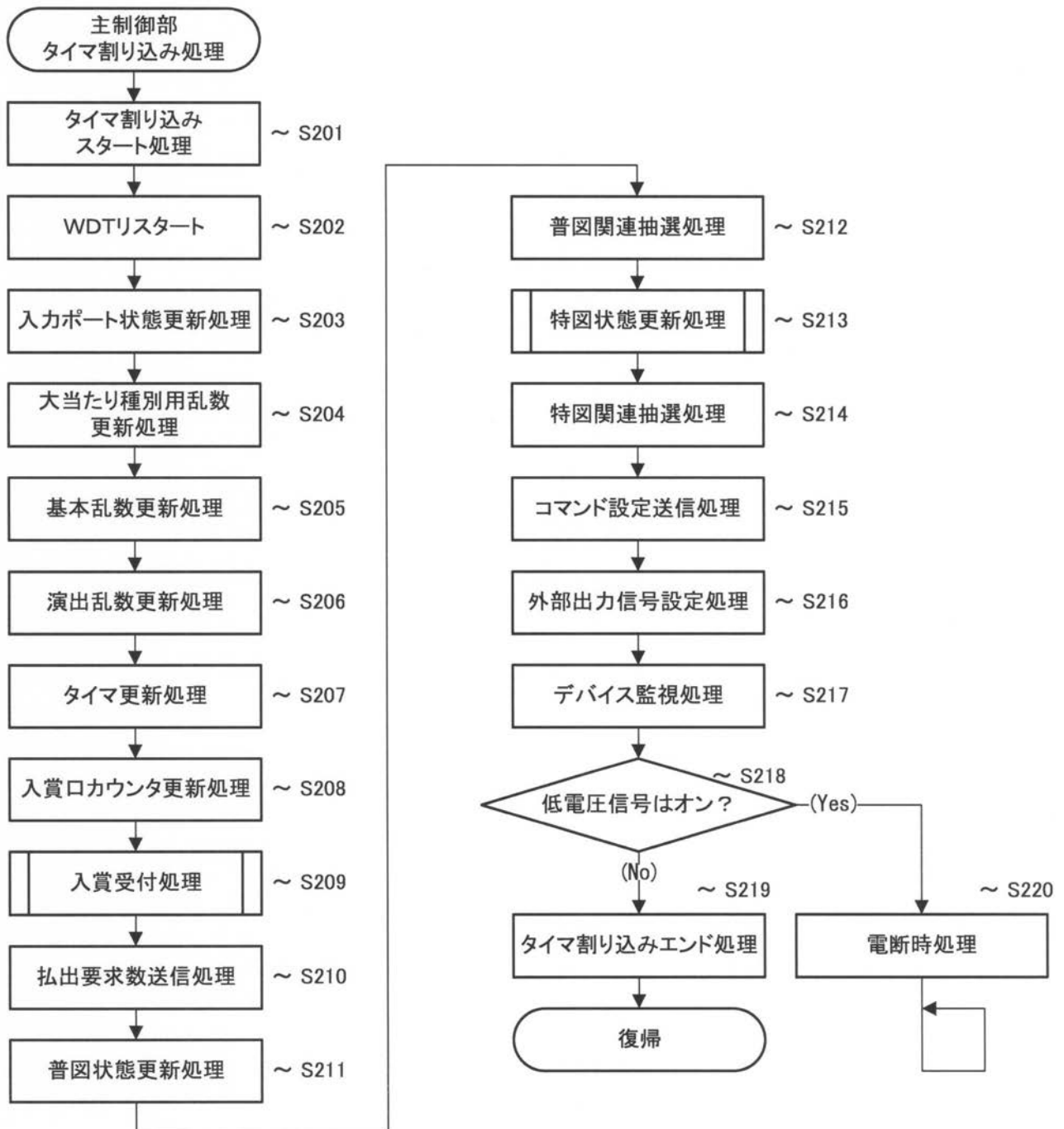
【図 9】



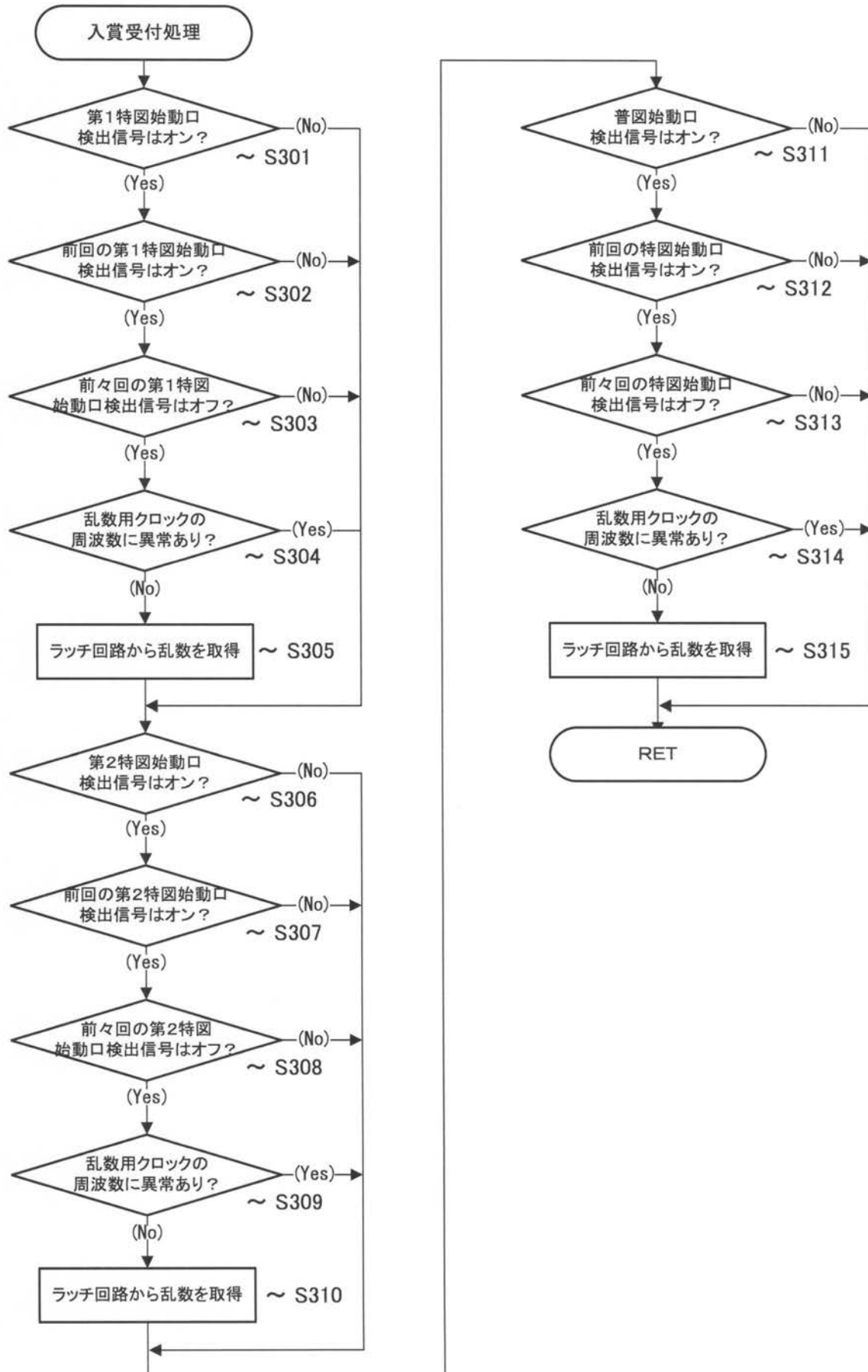
【図 10】



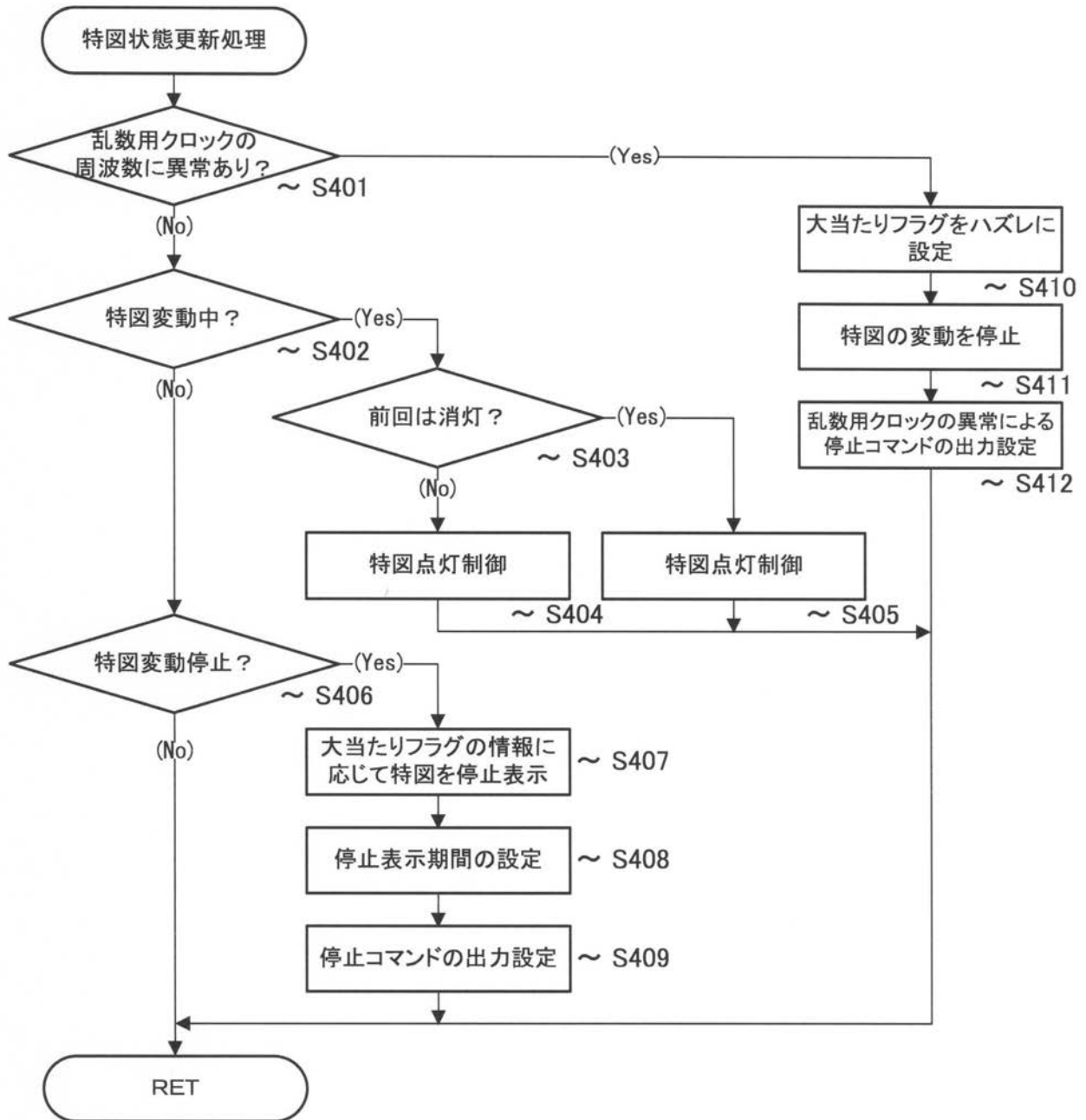
【図 11】



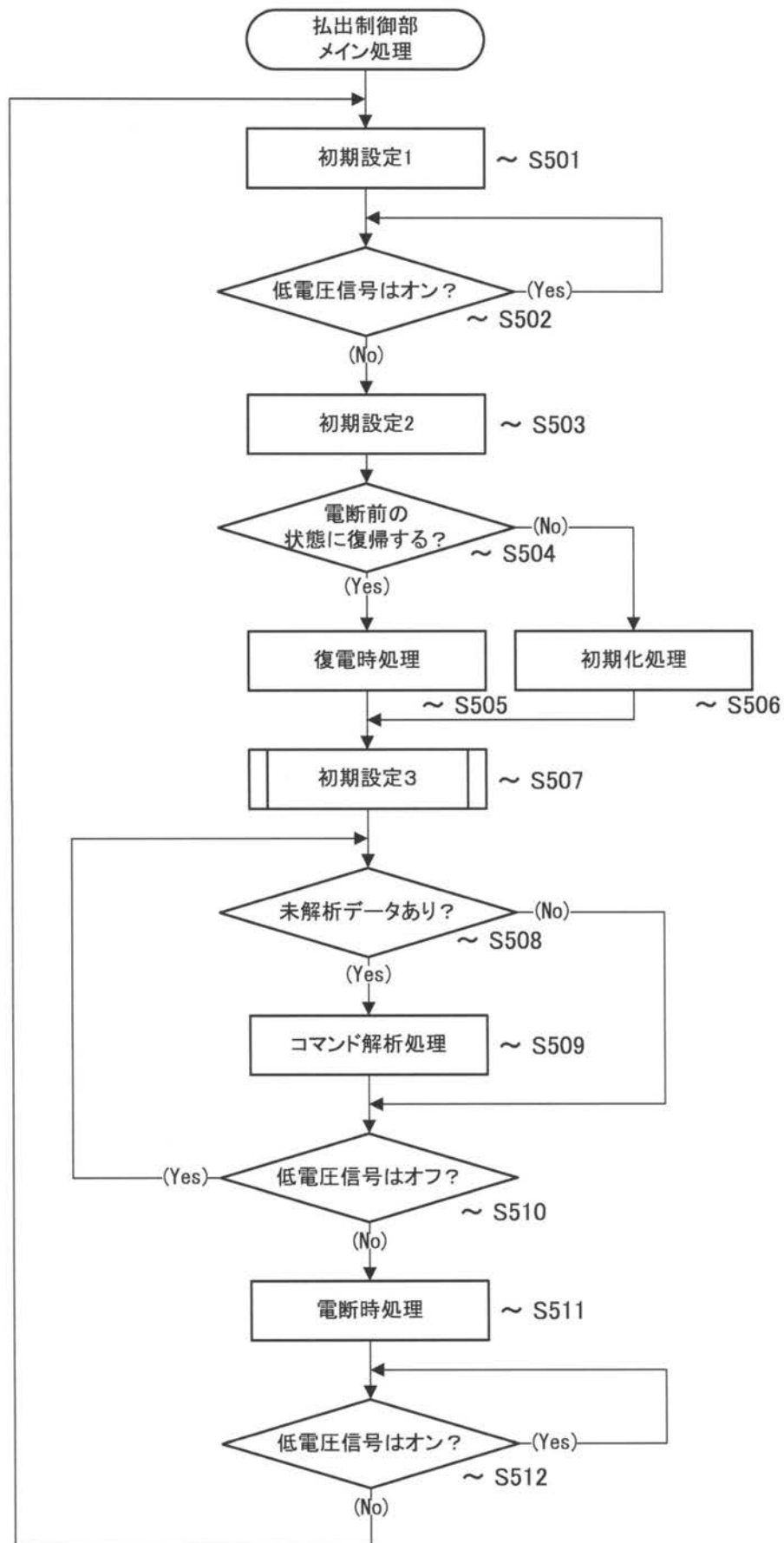
【図 1 2】



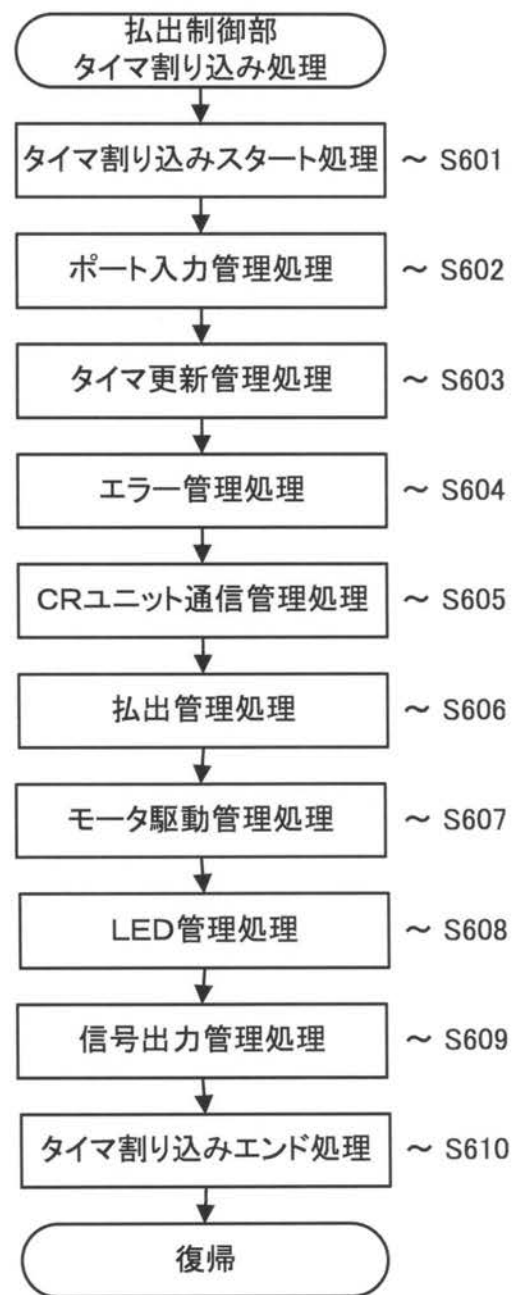
【図 13】



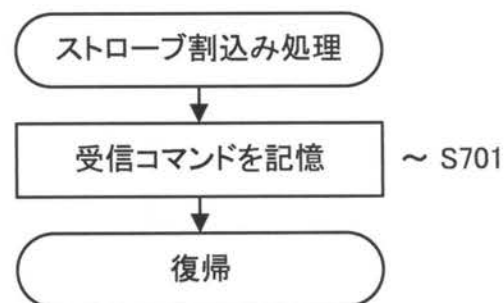
【図 1 4】



【図 15】

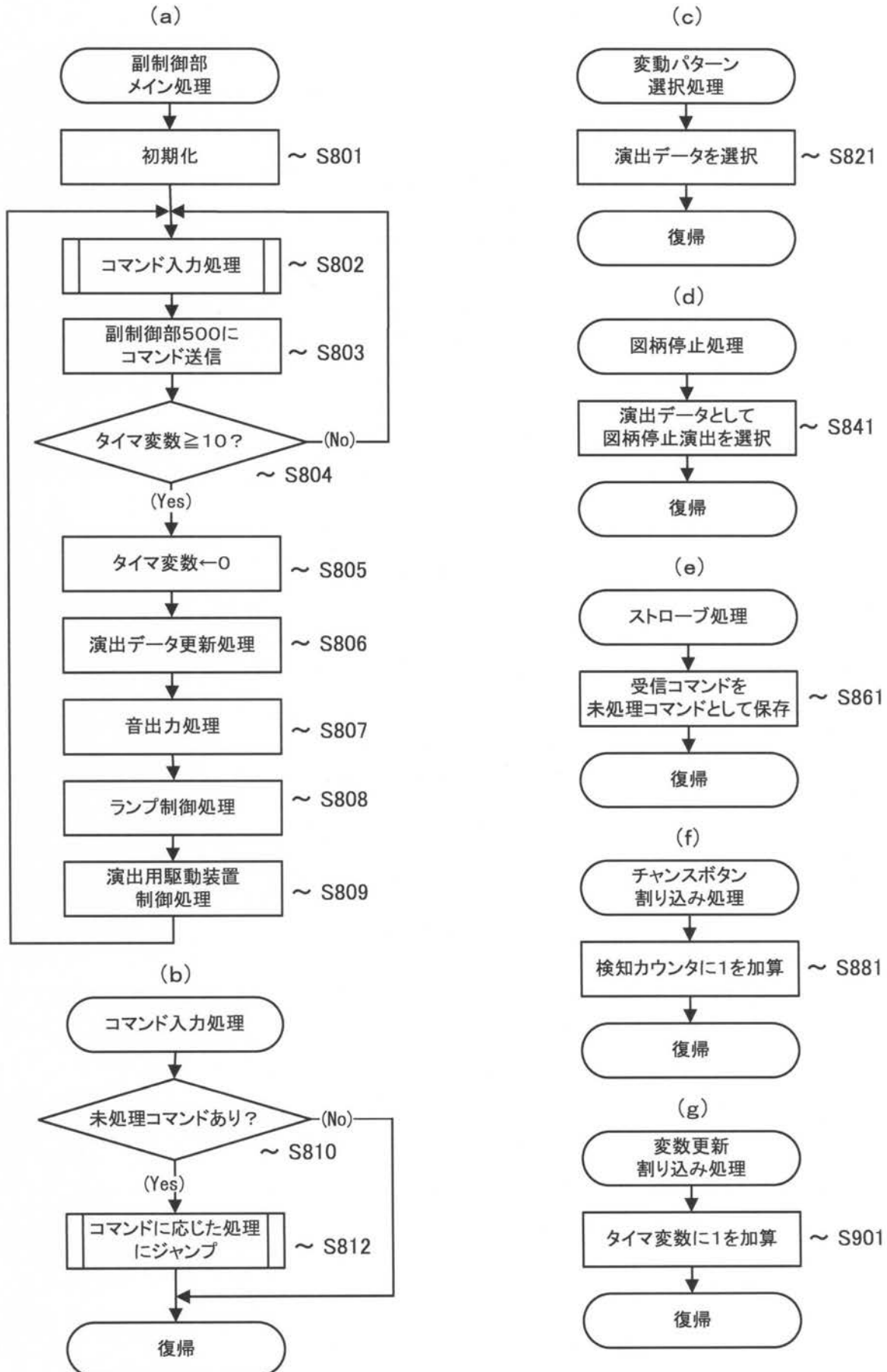


(a)

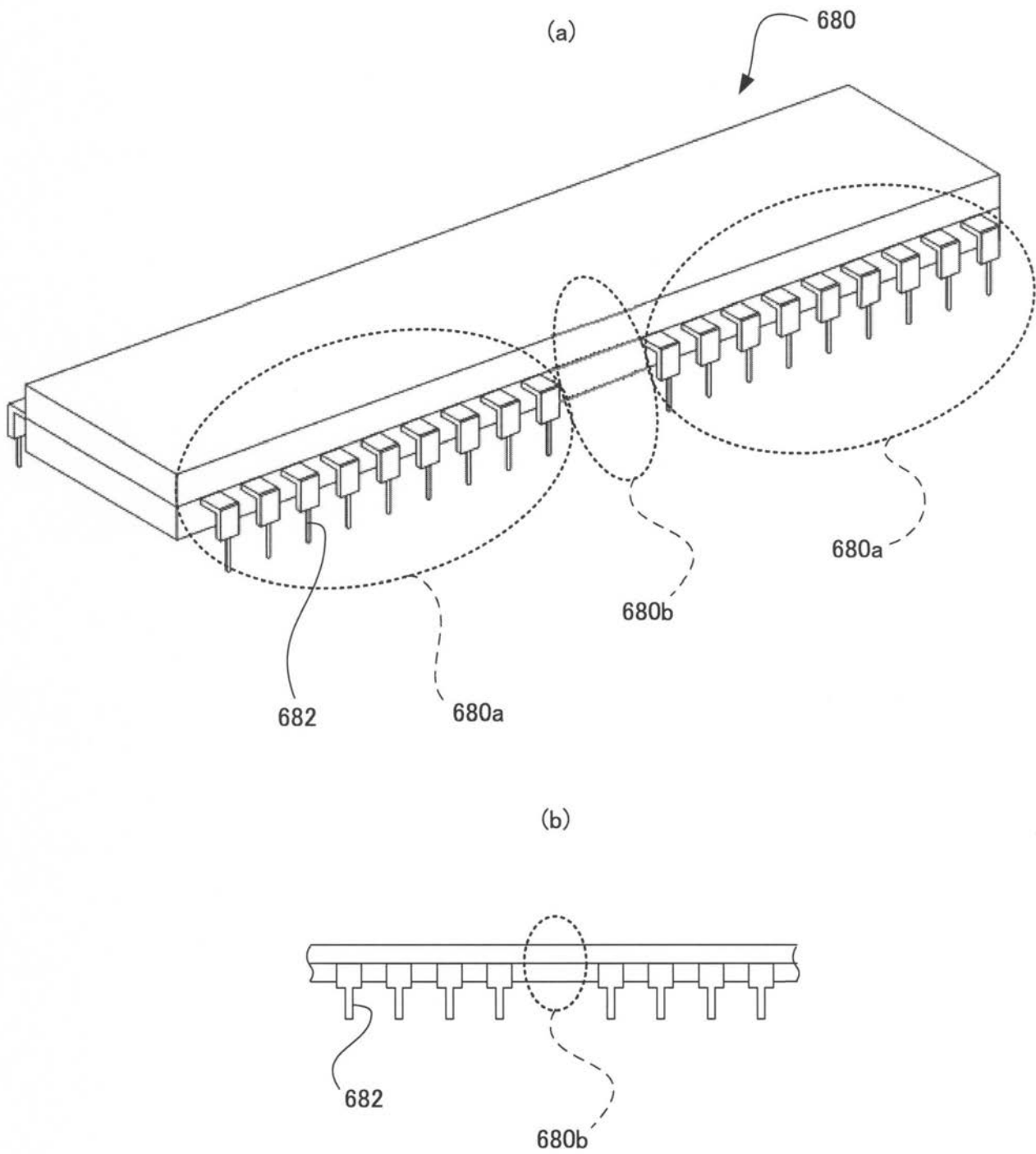


(b)

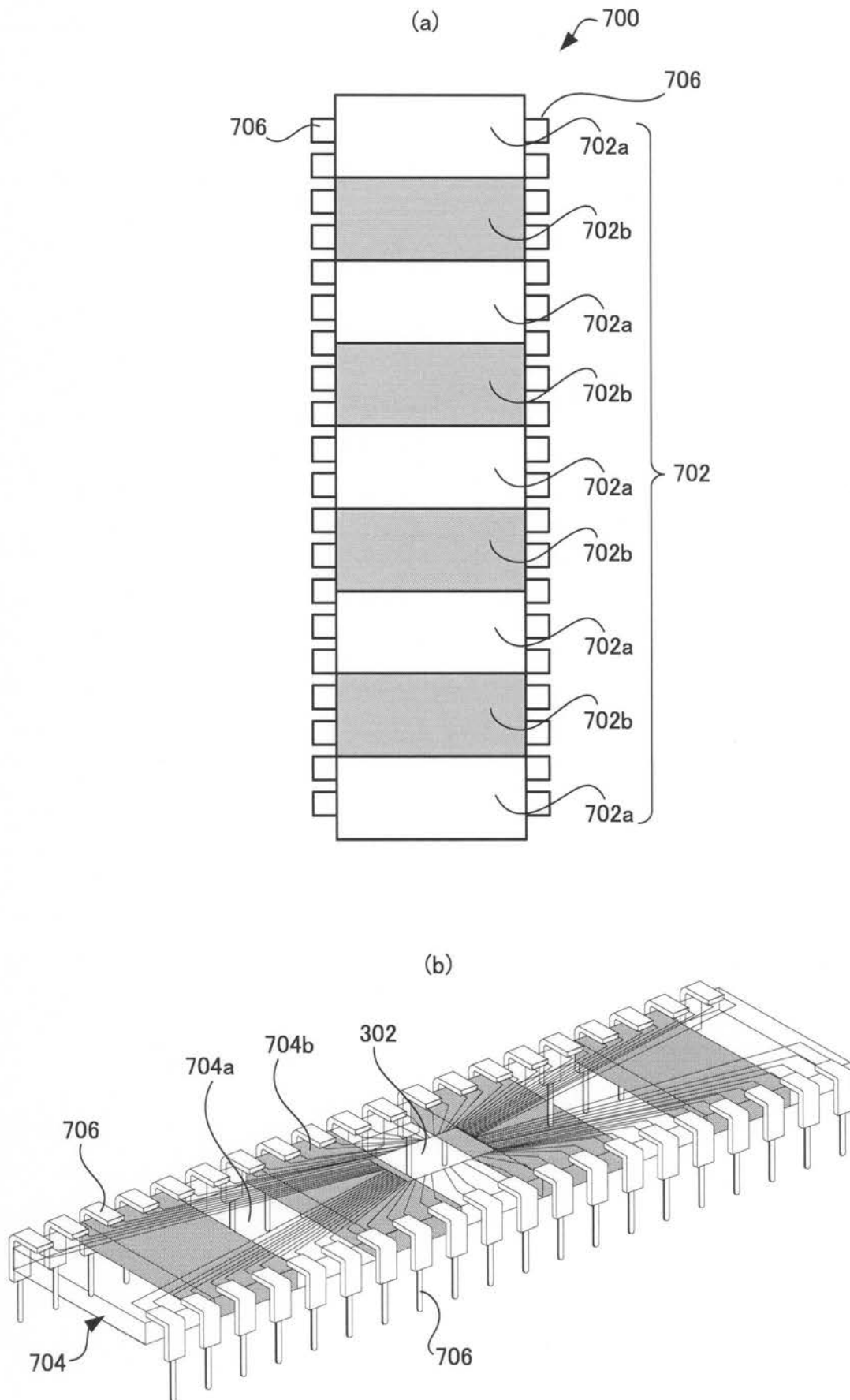
【図 16】



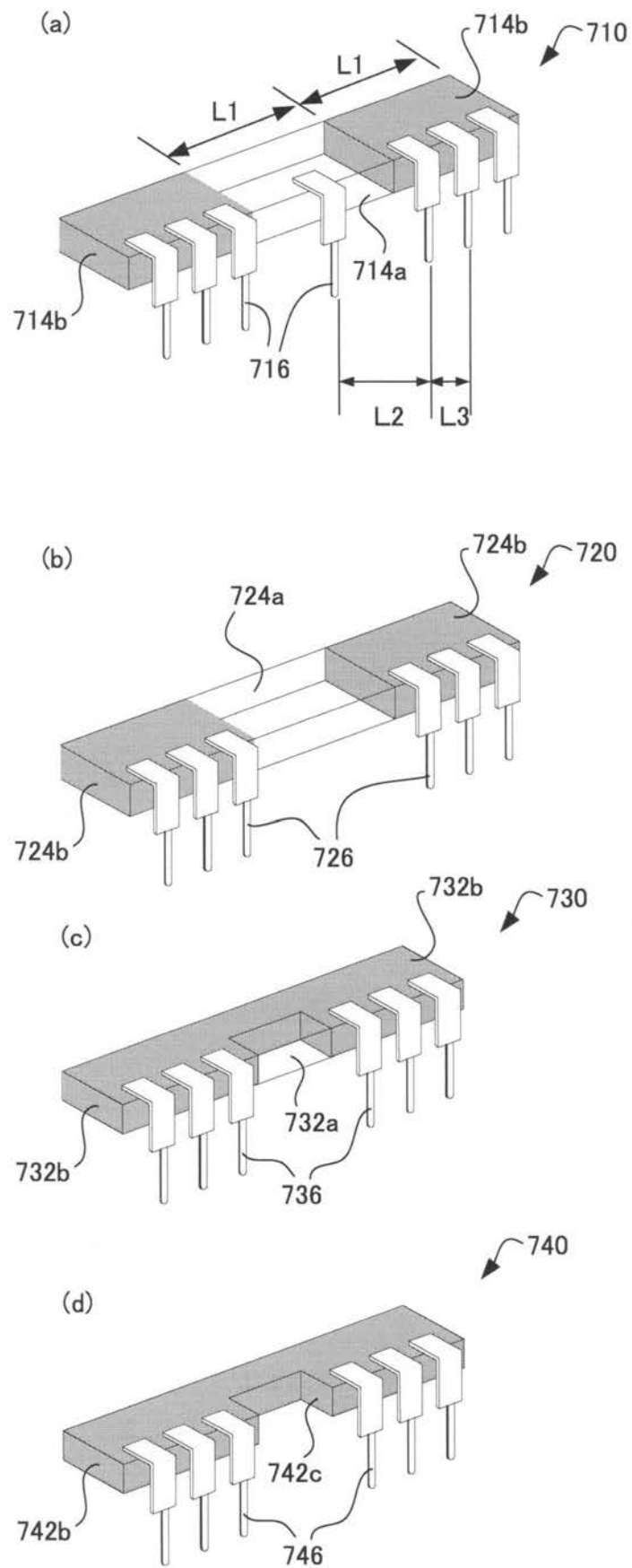
【 図 1 7 】



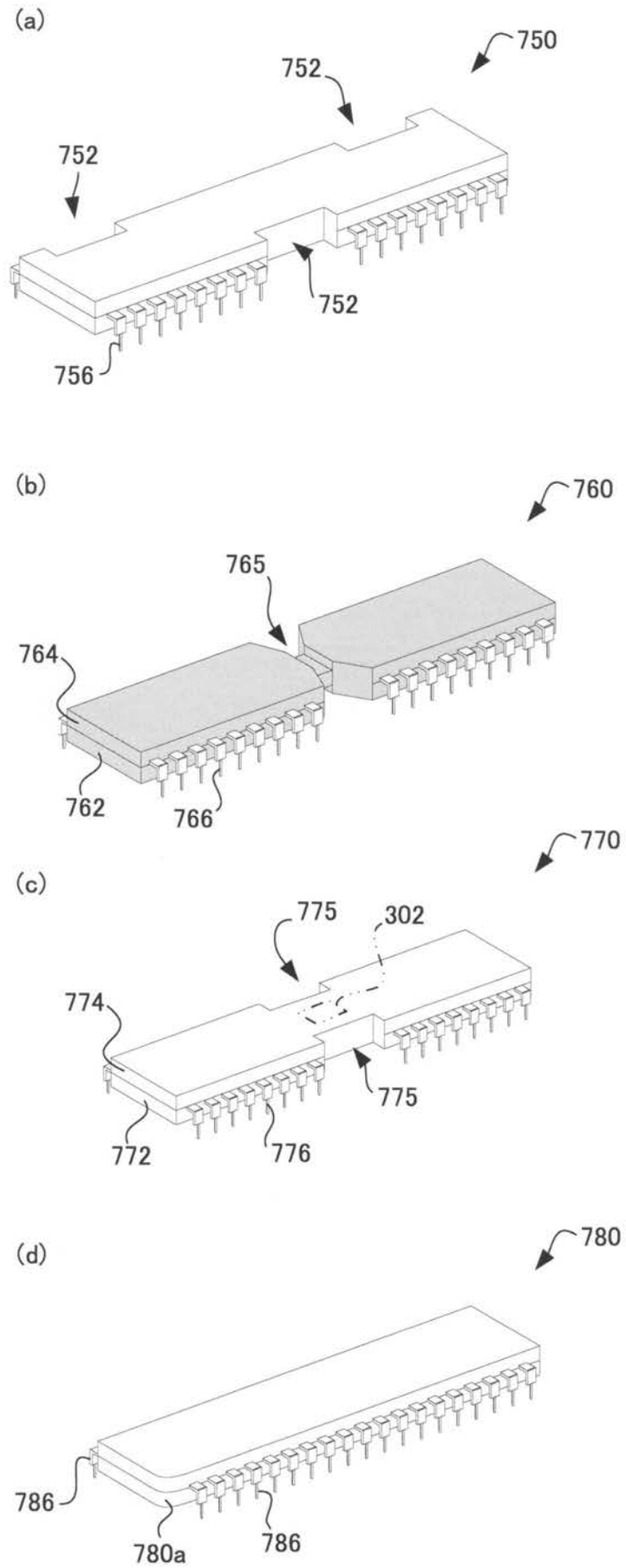
【図 18】



【図 19】

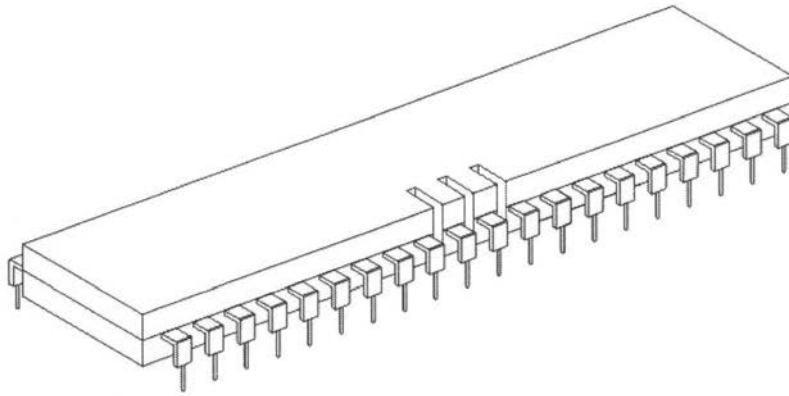


【 図 2 0 】

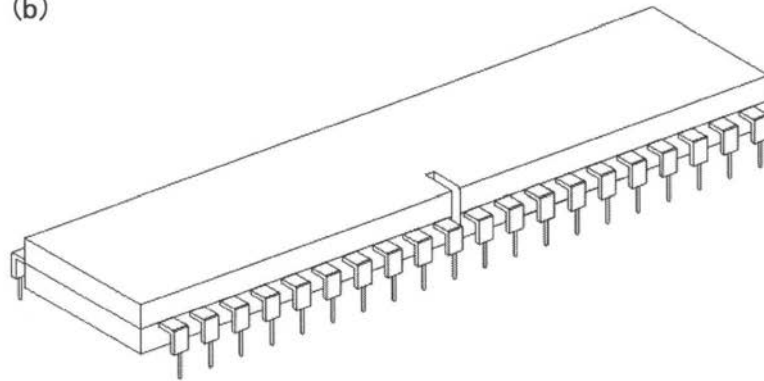


【 図 2 1 】

(a)

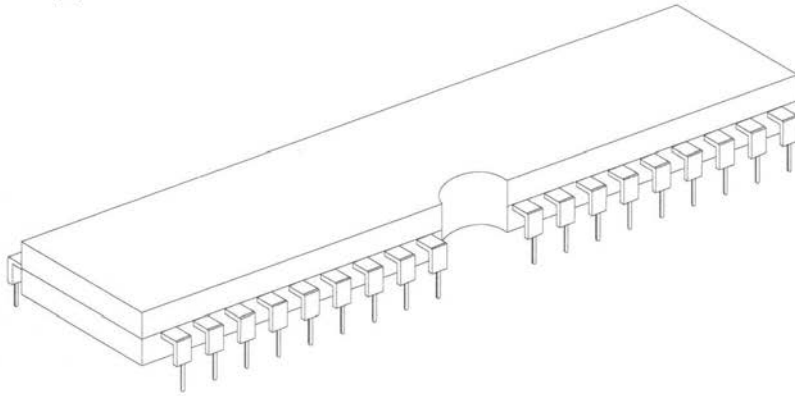


(b)

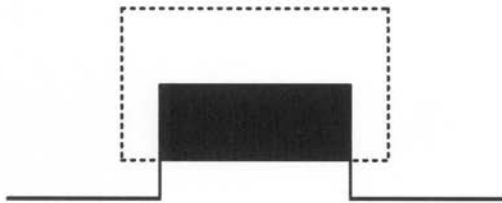


【図 22】

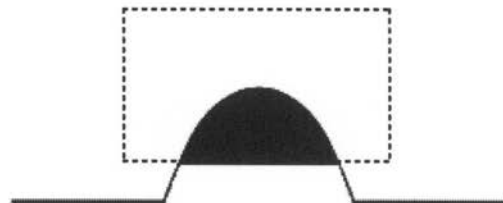
(a)



(b)

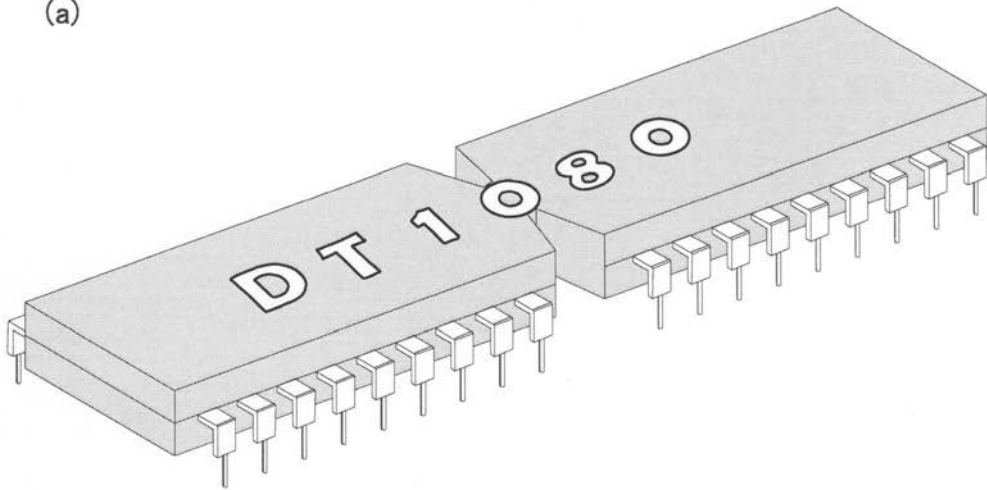


(c)

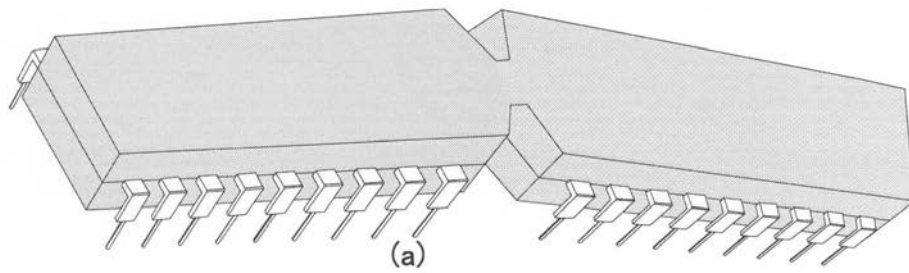


【 図 2 3 】

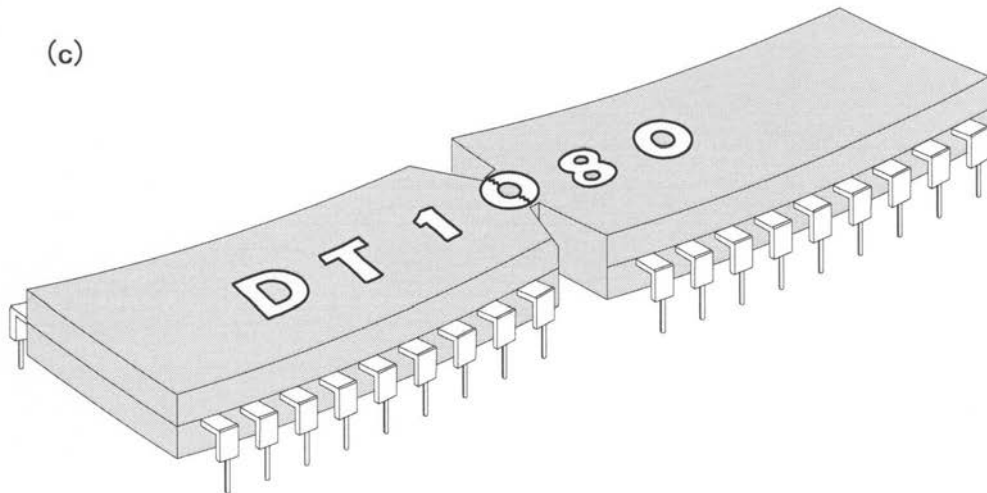
(a)



(b)

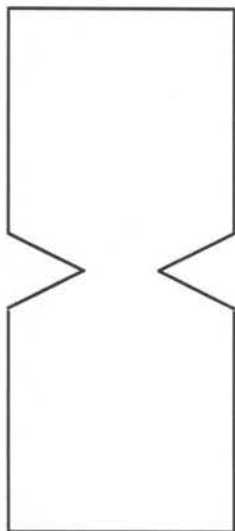


(c)

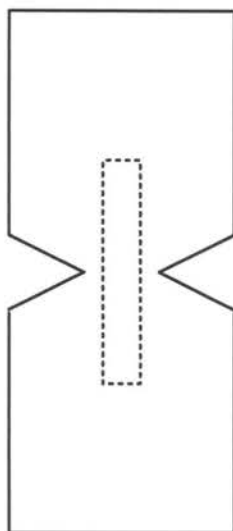


【 図 2 4 】

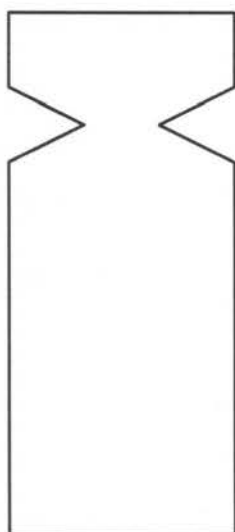
(a)



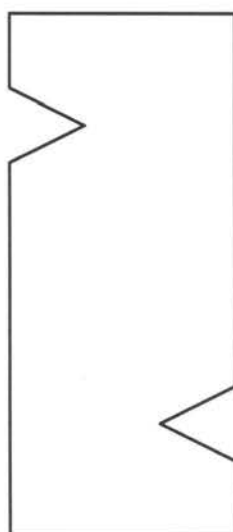
(b)



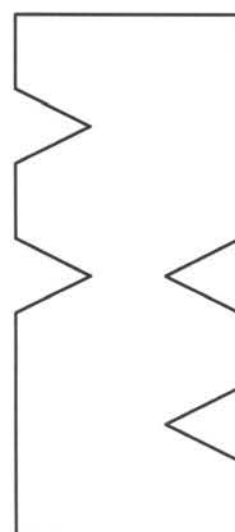
(c)



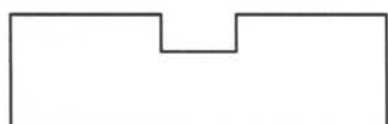
(d)



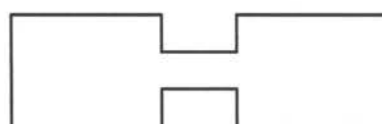
(e)



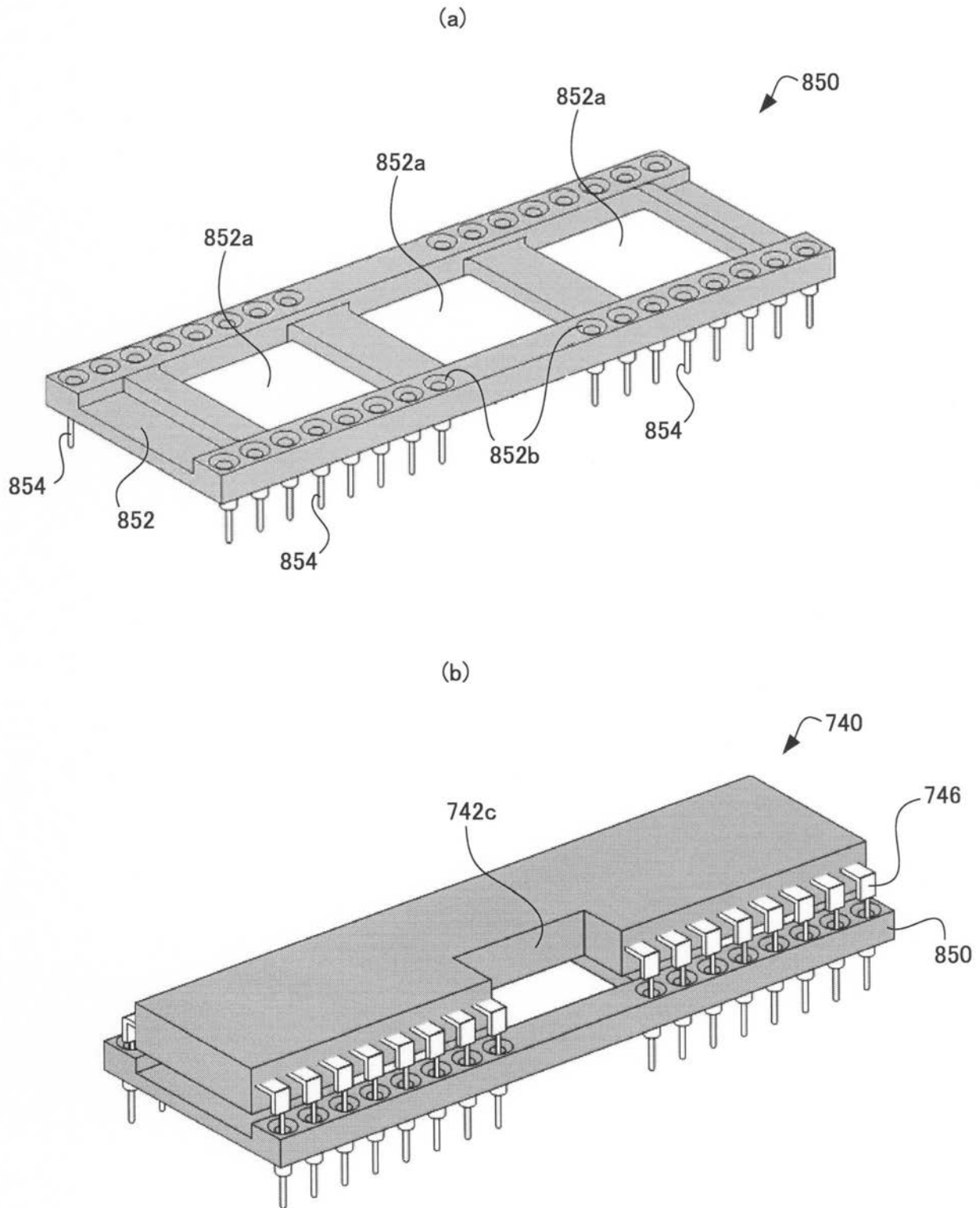
(f)



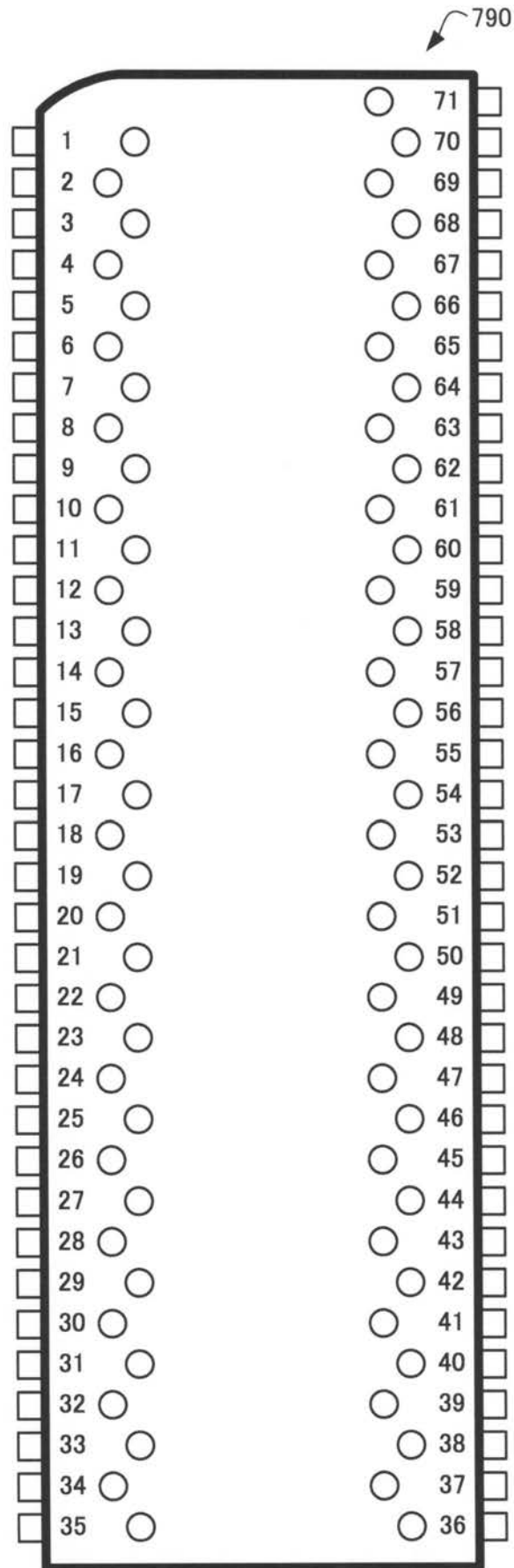
(g)



【 図 2 5 】

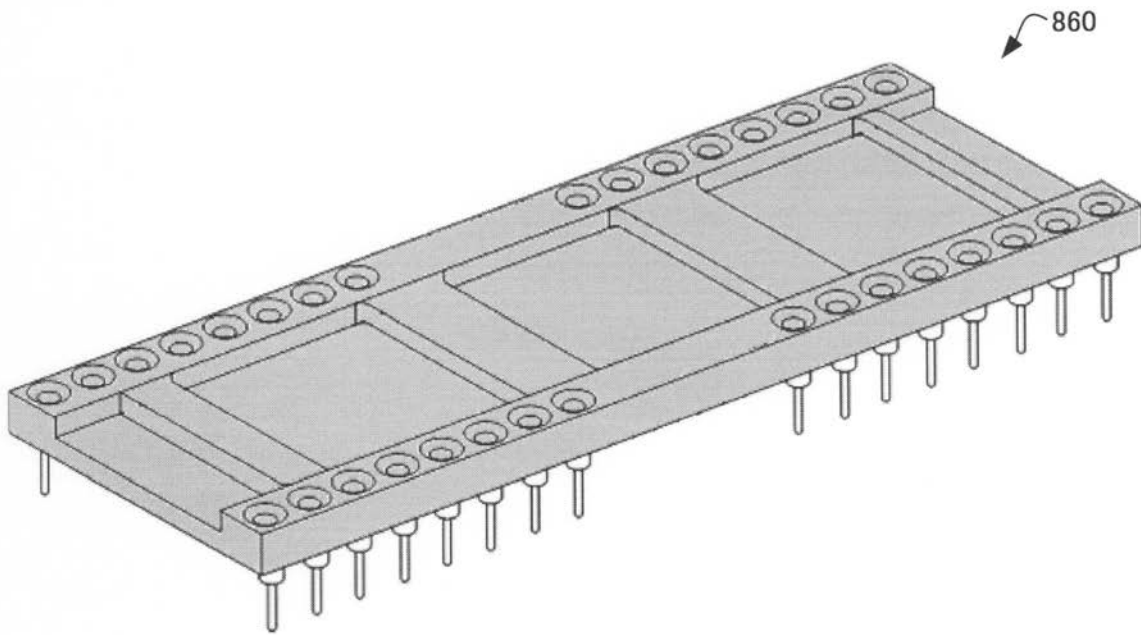


【図 26】

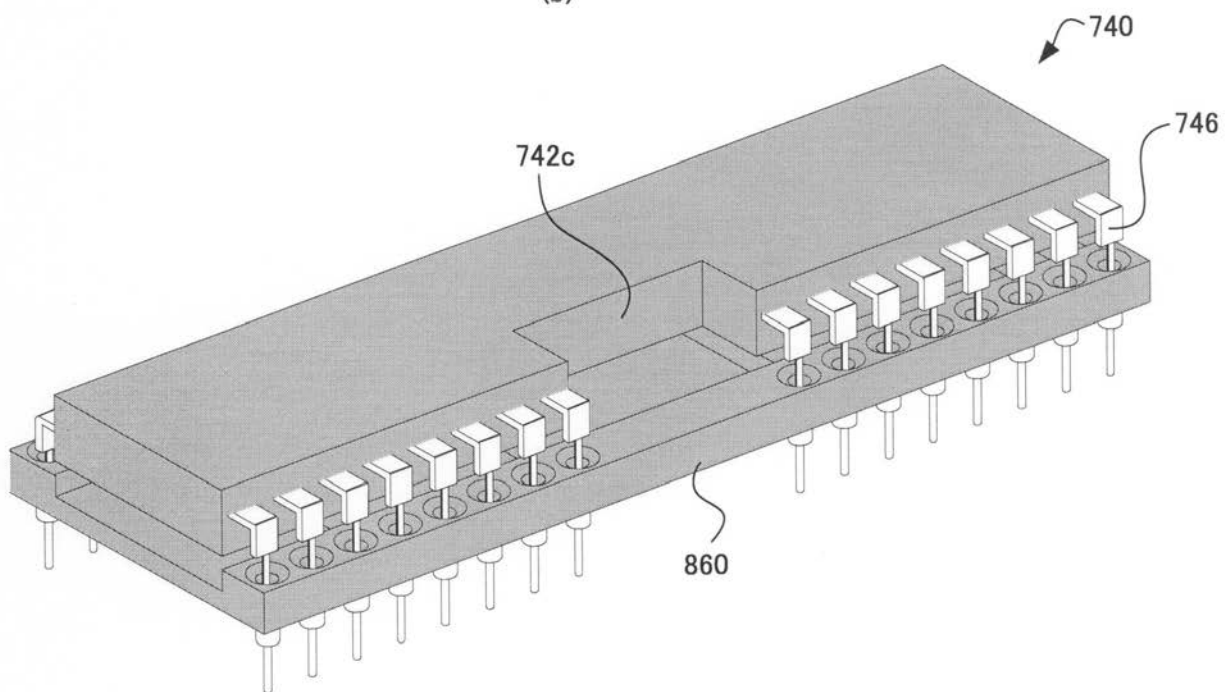


【 図 2 7 】

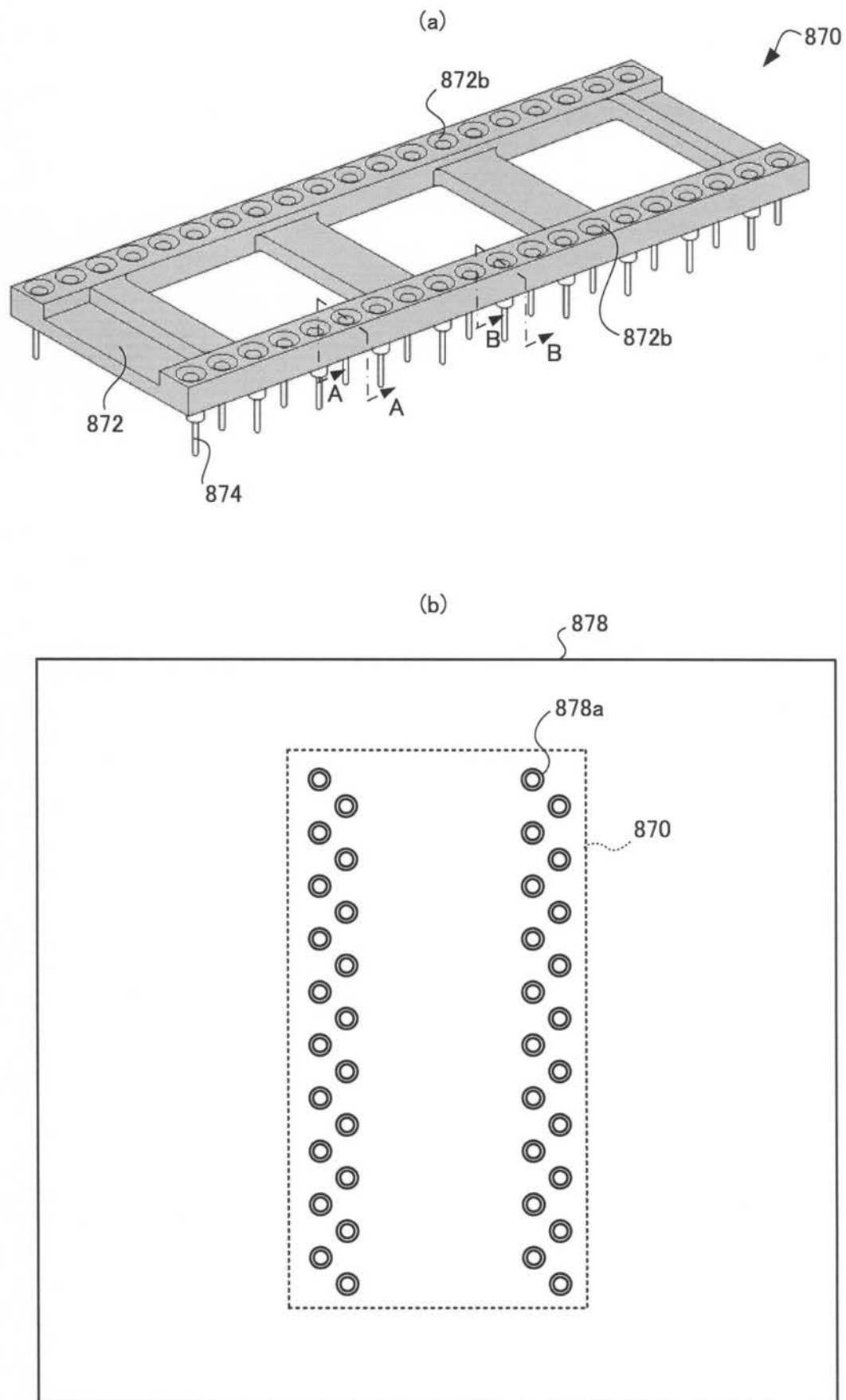
(a)



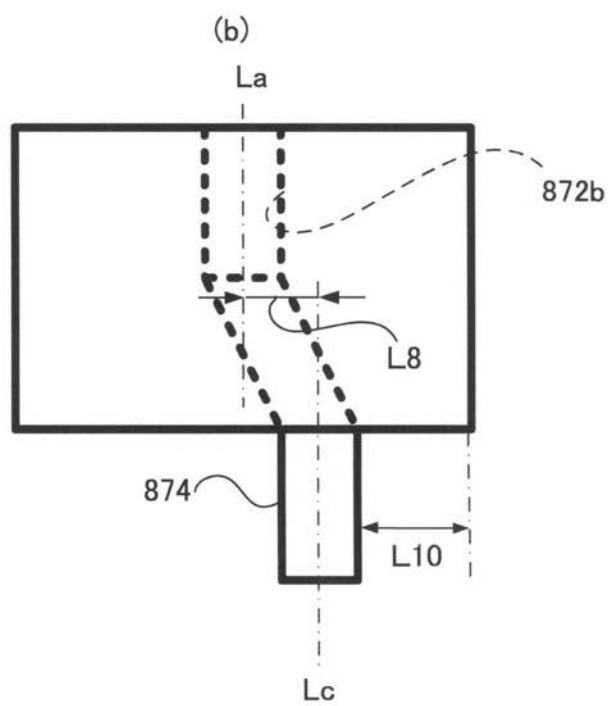
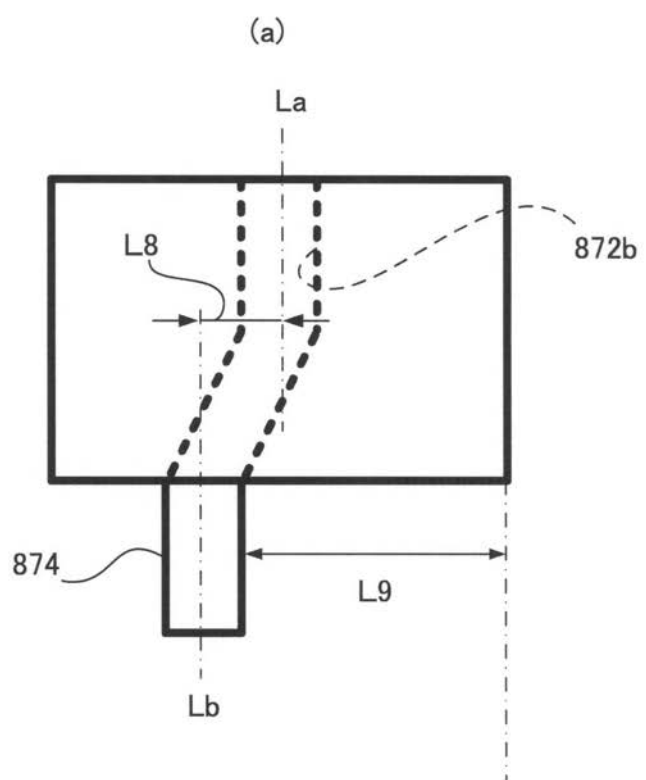
(b)



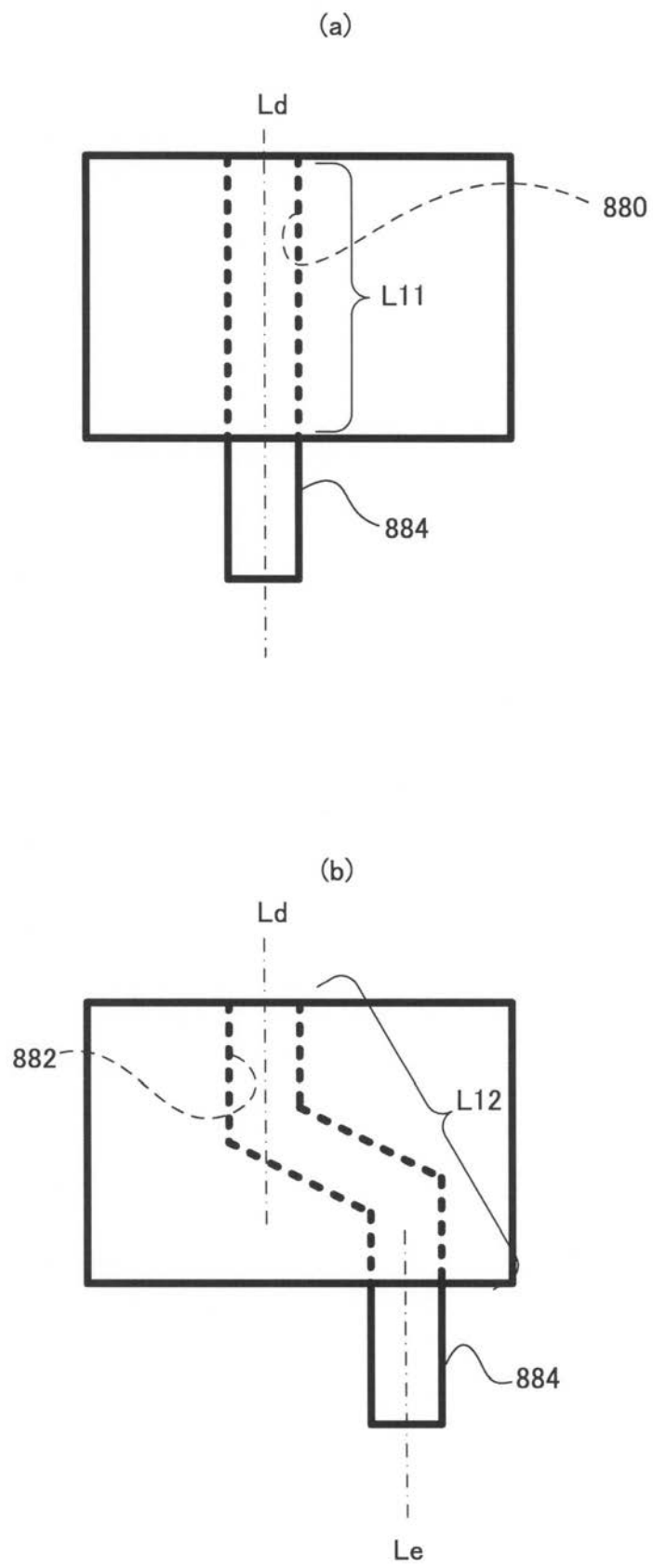
【 図 2 8 】



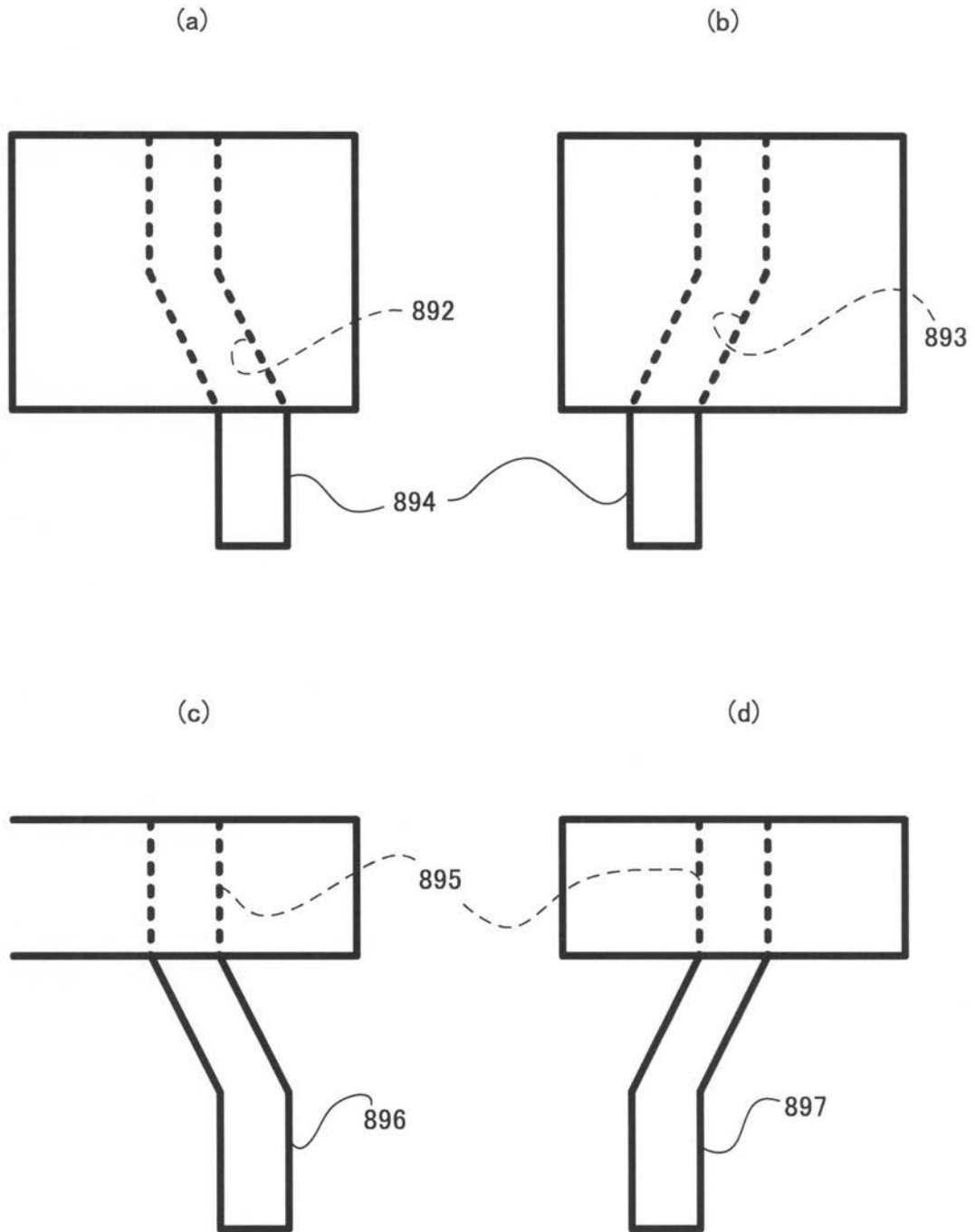
【 図 2 9 】



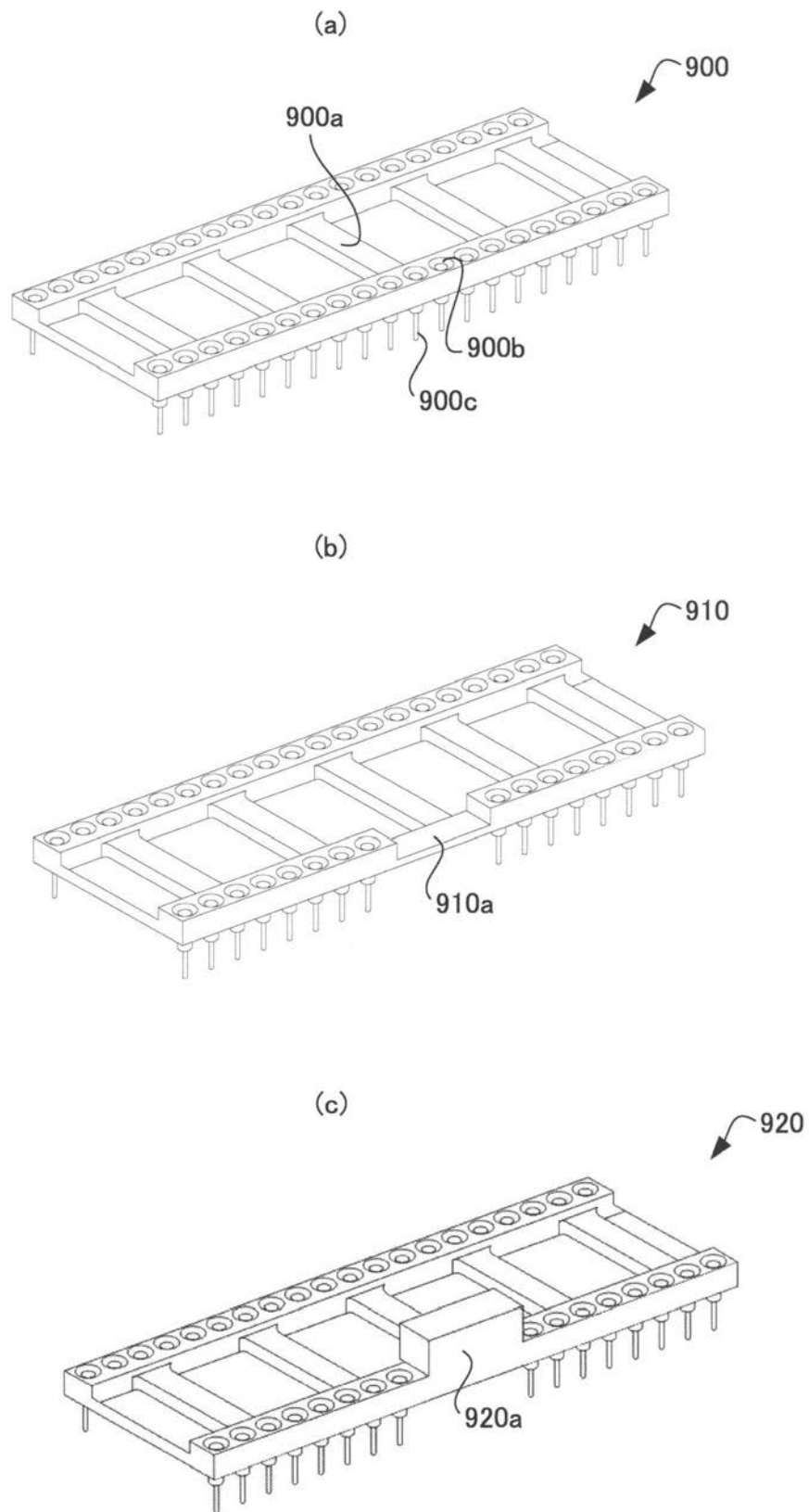
【図 30】



【図 3 1】

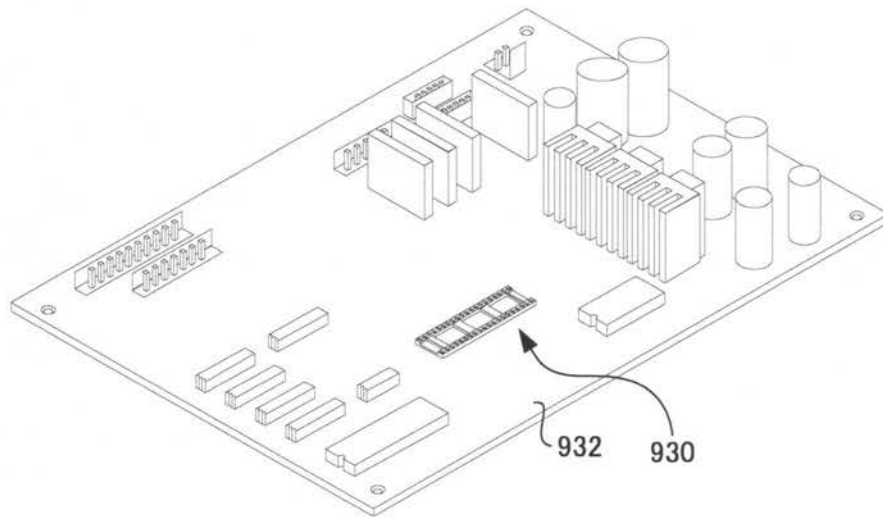


【図 3 2】

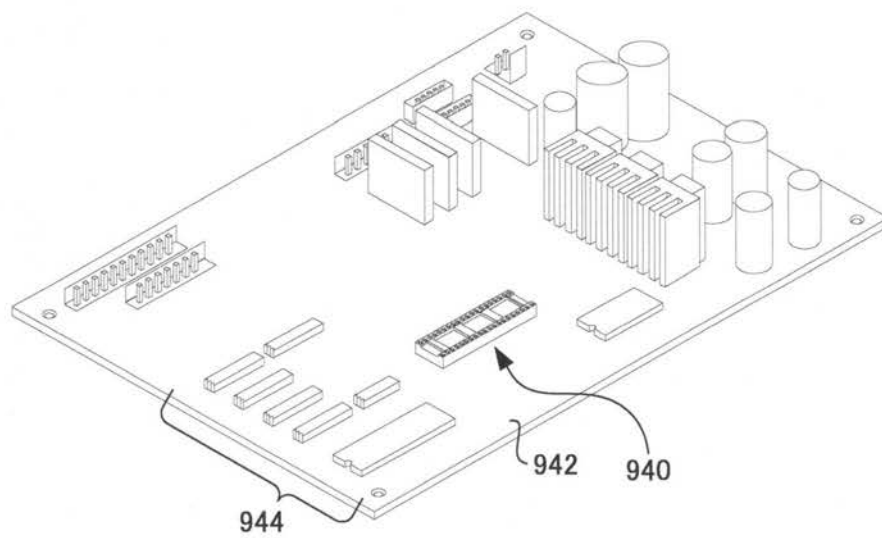


【図 33】

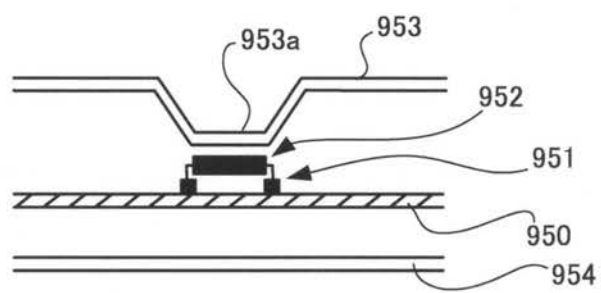
(a)



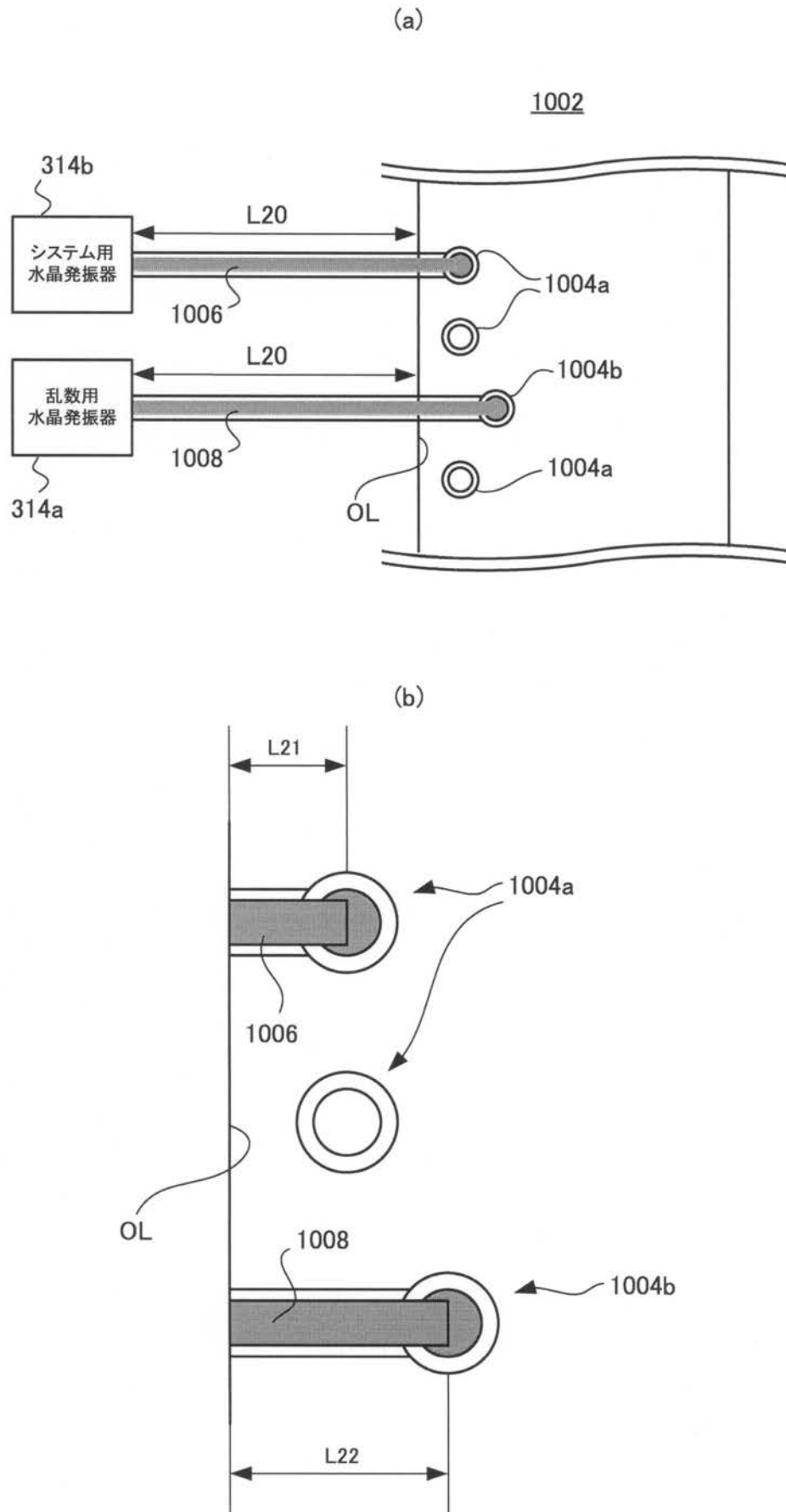
(b)



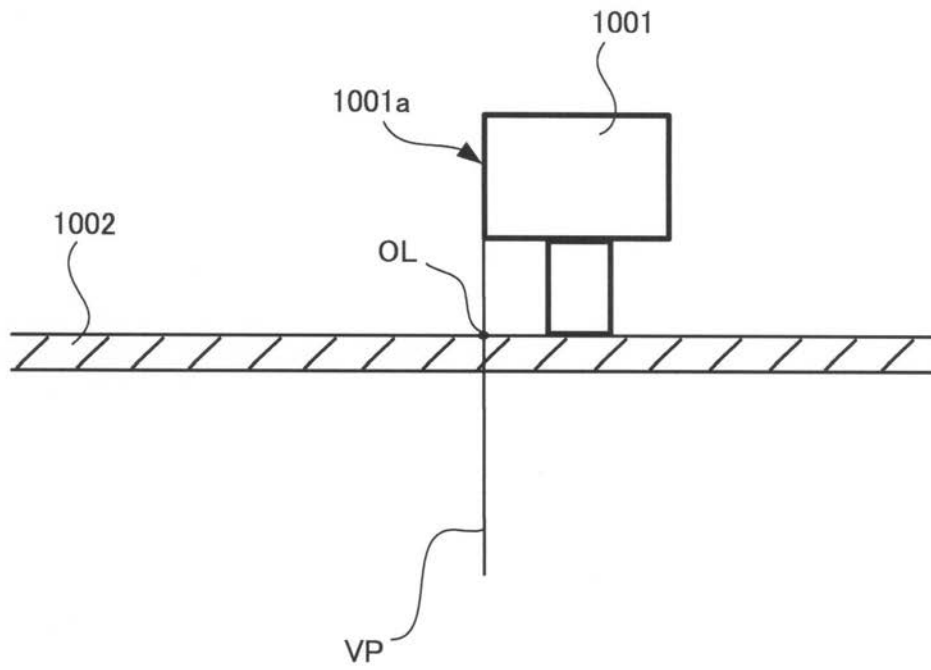
(c)



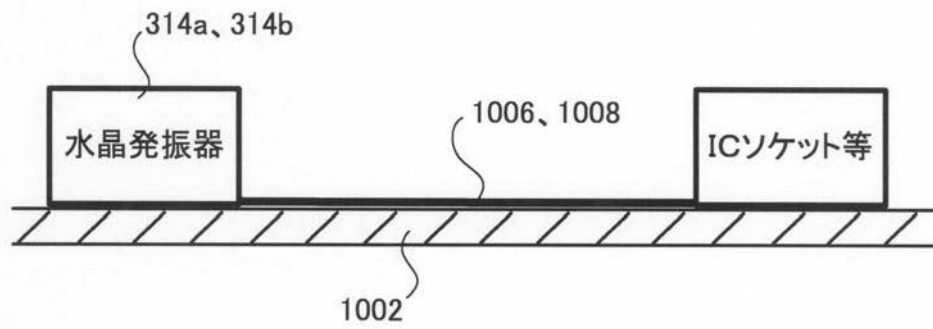
【図 3 4】



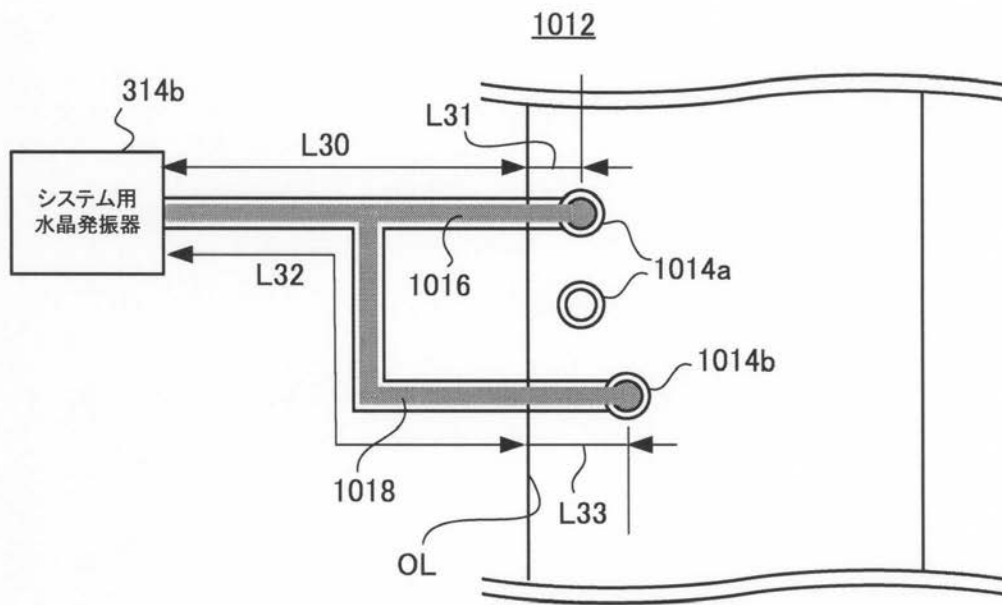
【図 3 5】



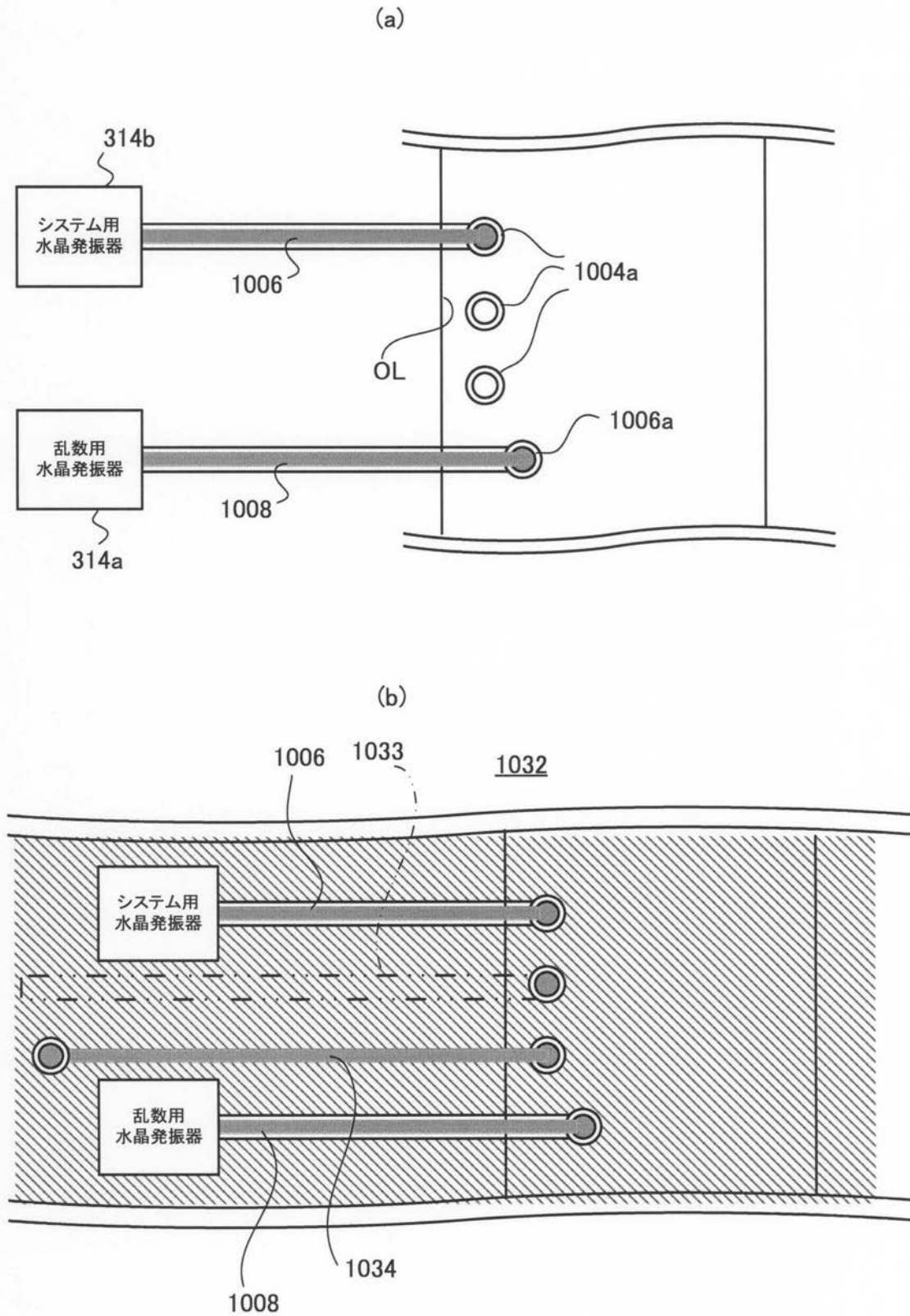
【図 3 6】



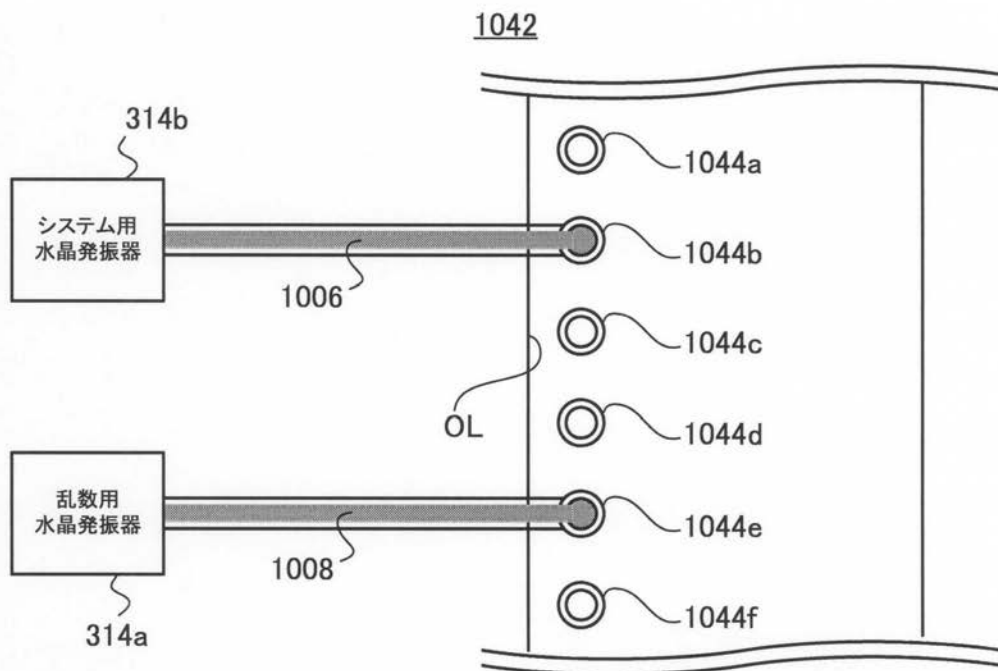
【図 37】



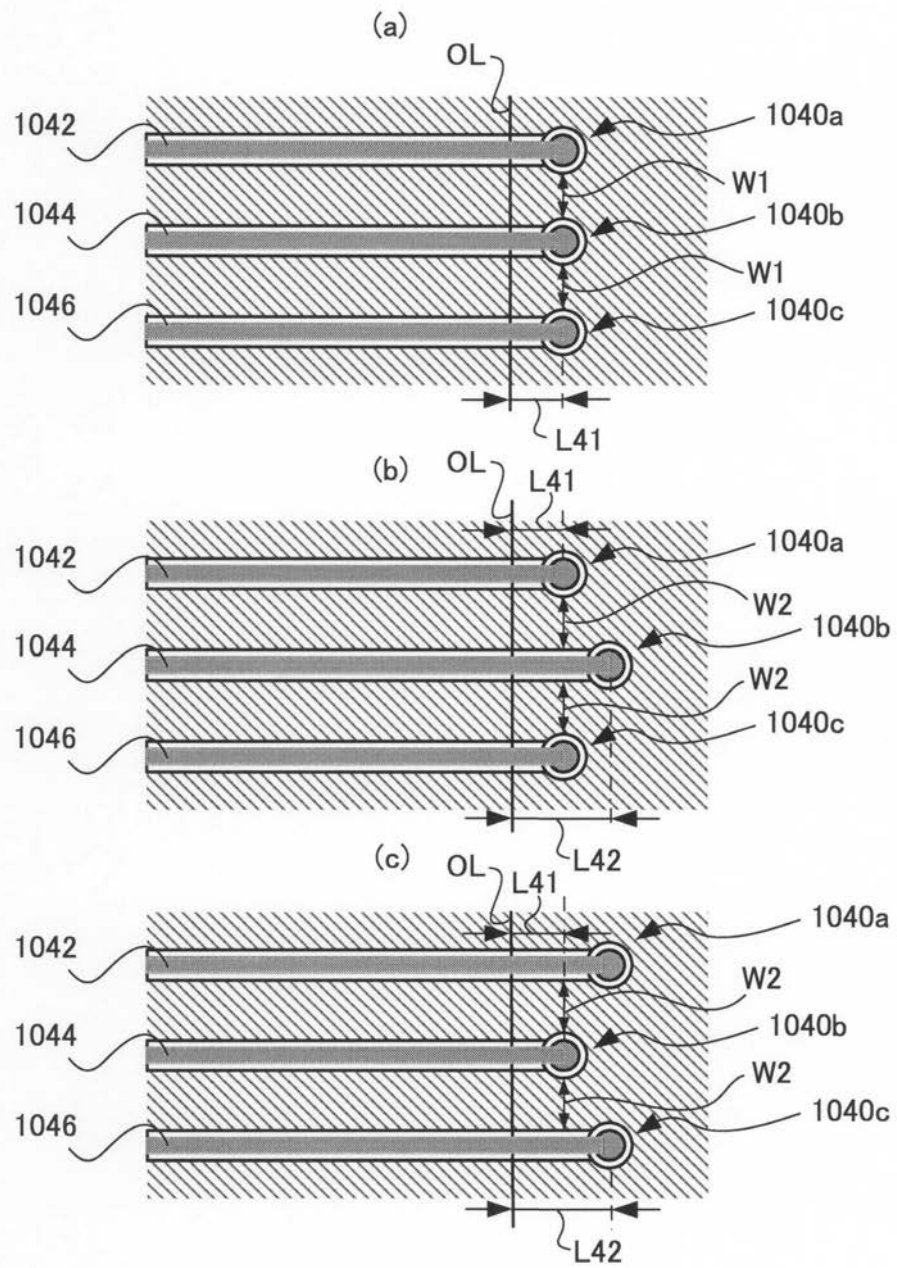
【図 38】



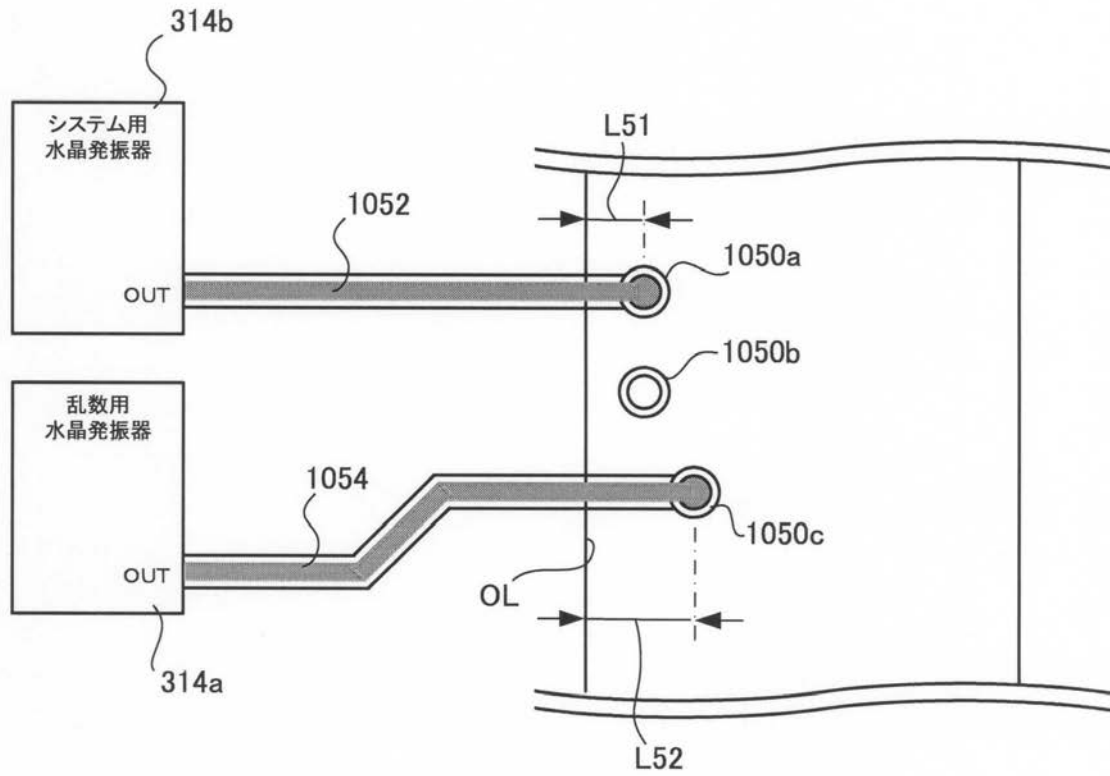
【図 39】



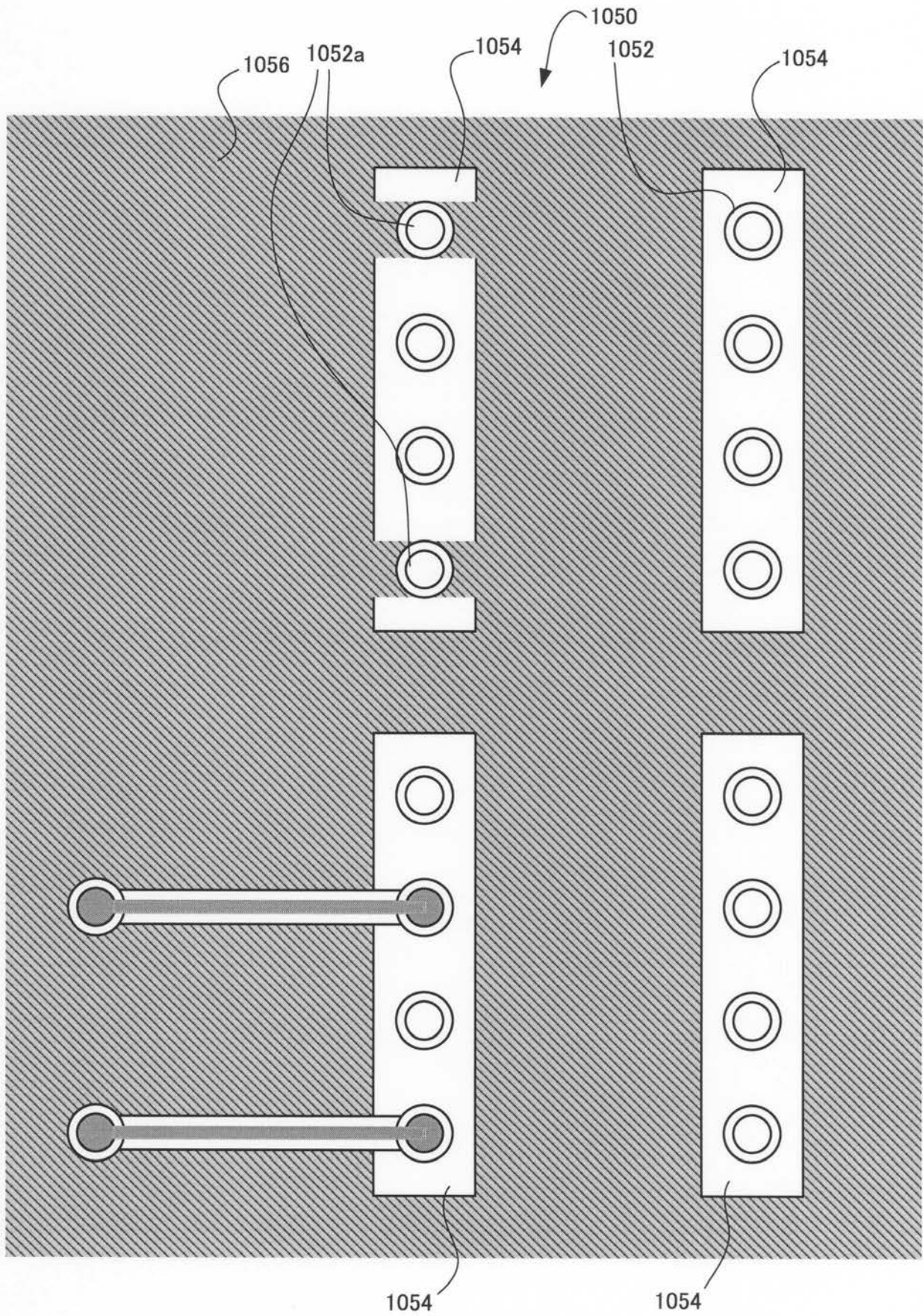
【図 40】



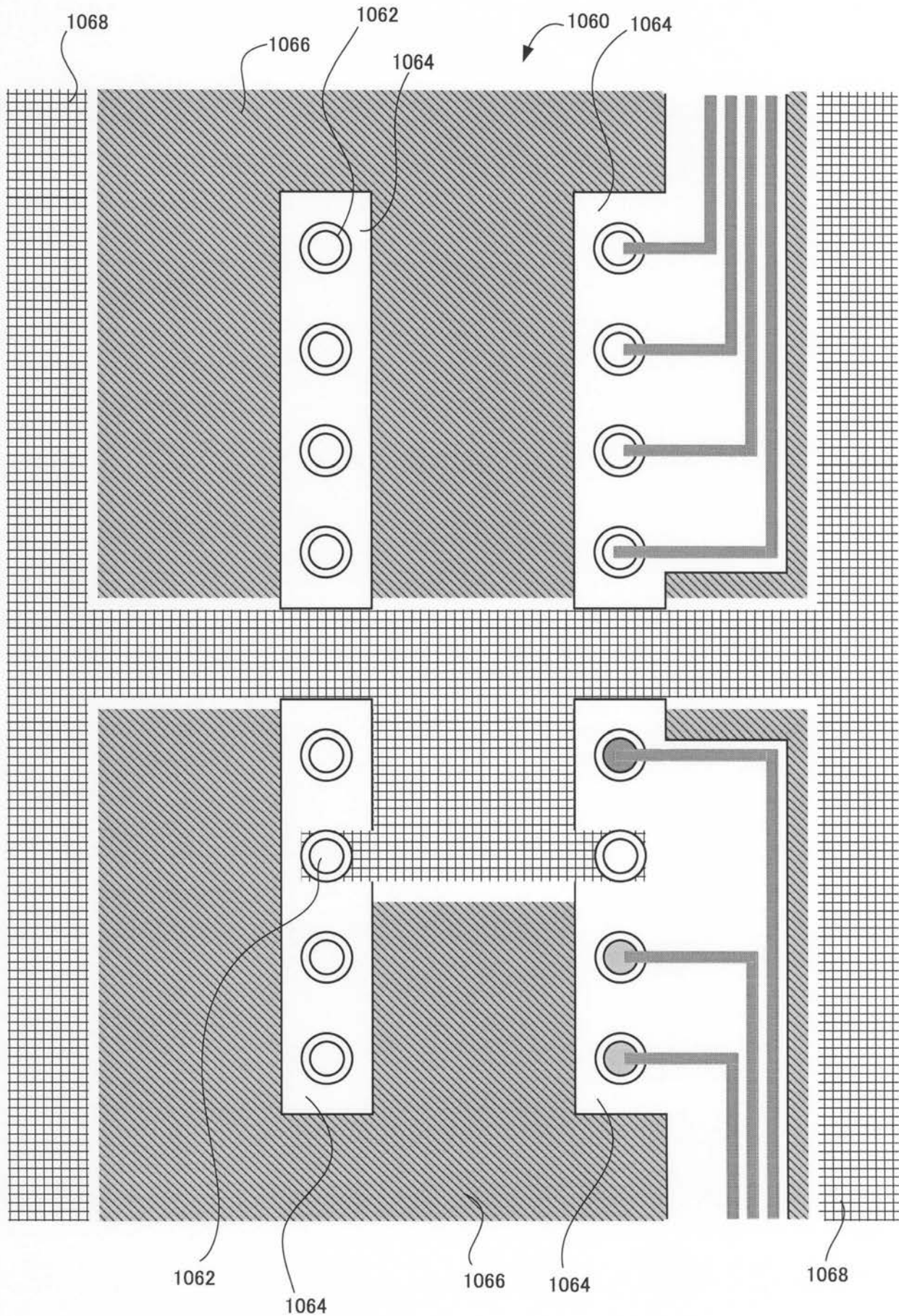
【図 4 1】



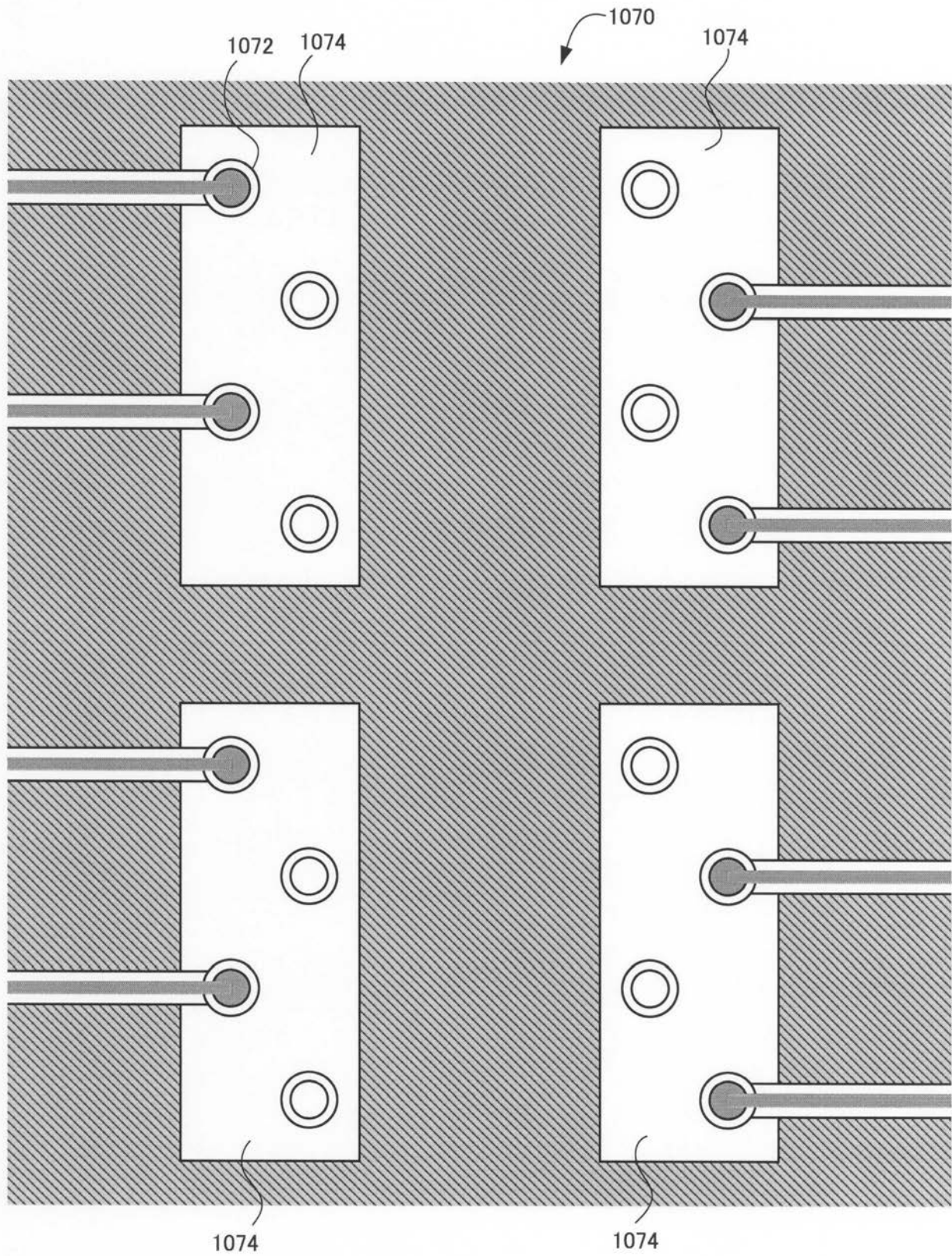
【図 4 2】



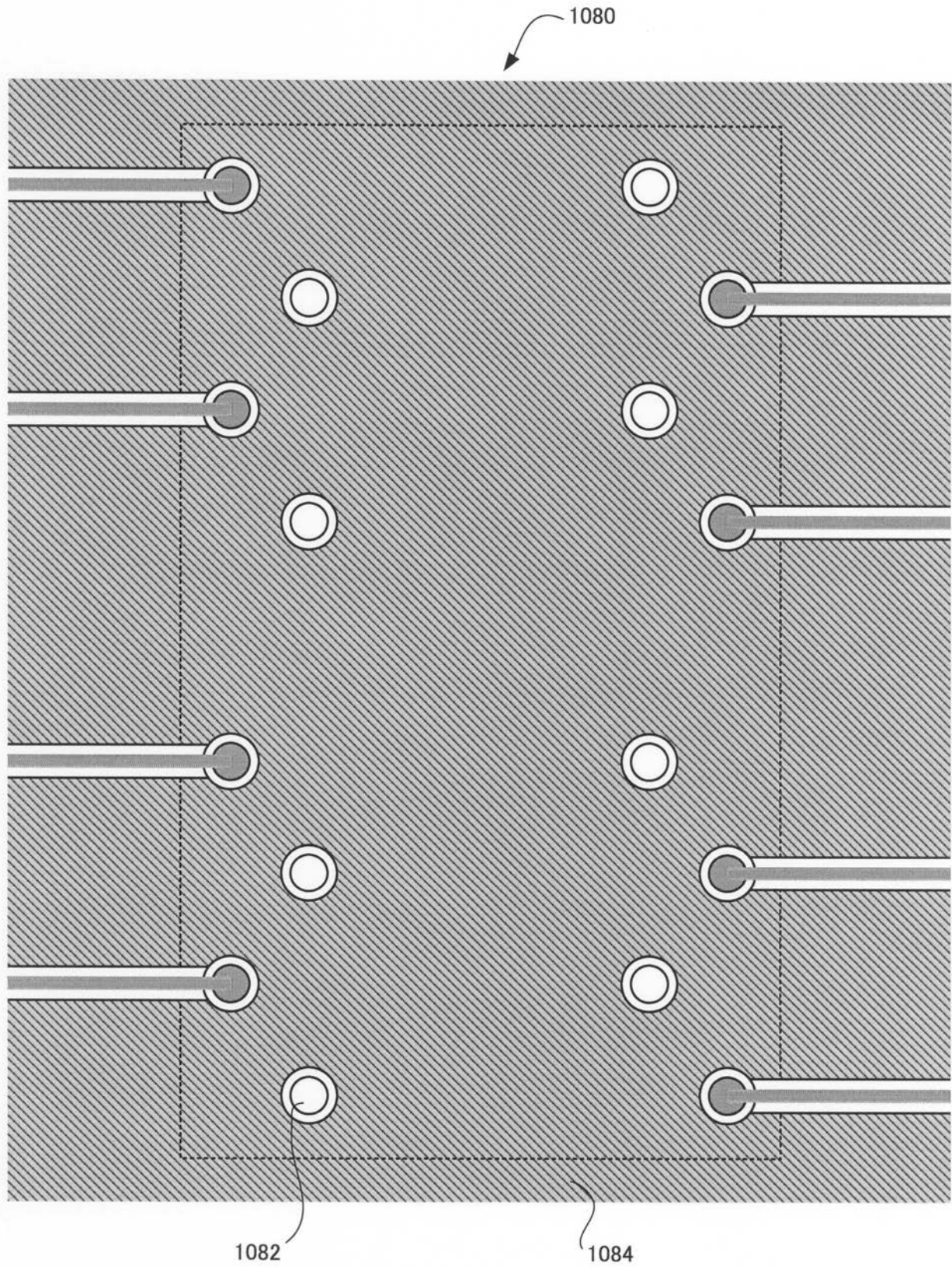
【図 4 3】



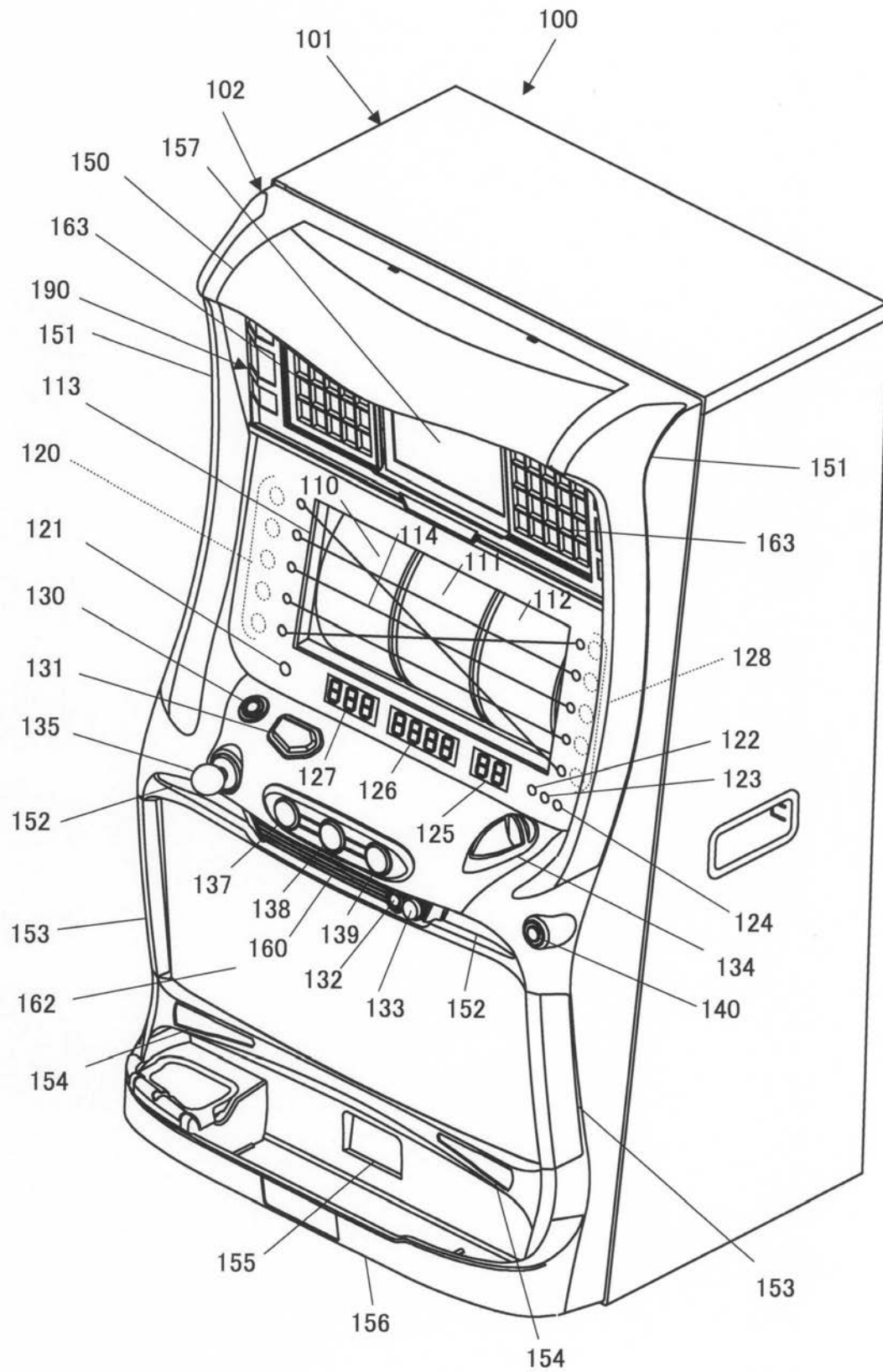
【図 4 4】



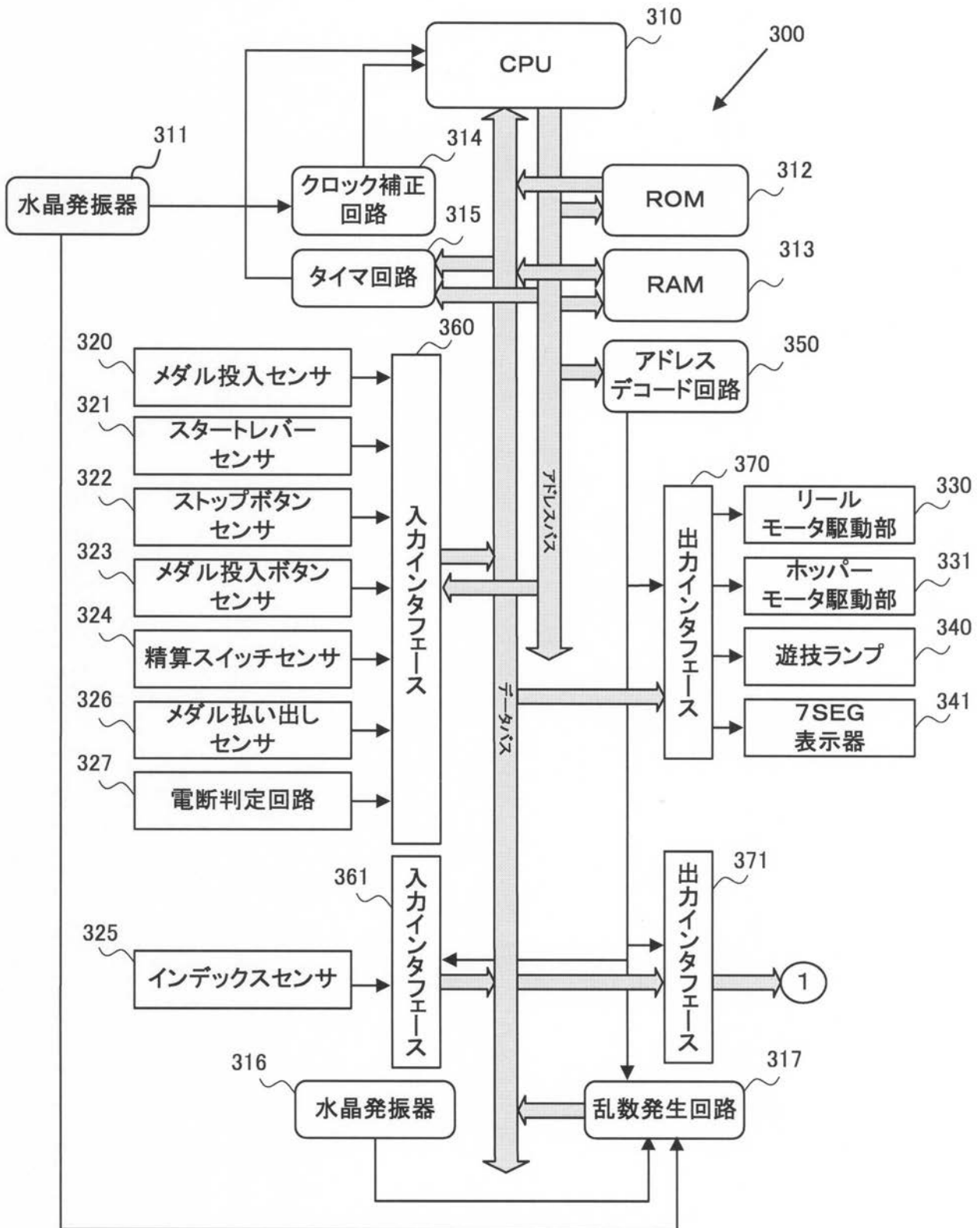
【 図 4 5 】



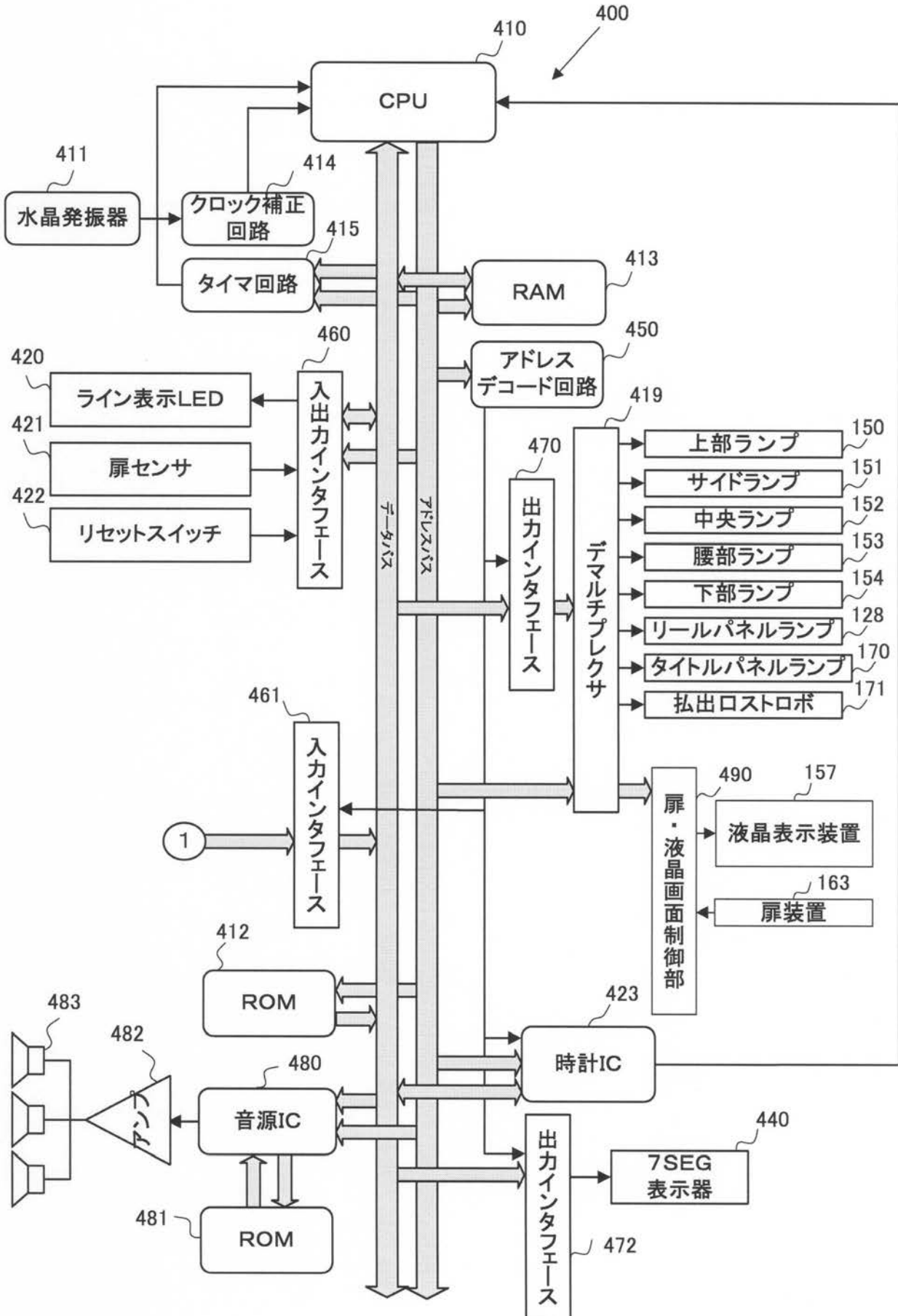
【図 46】



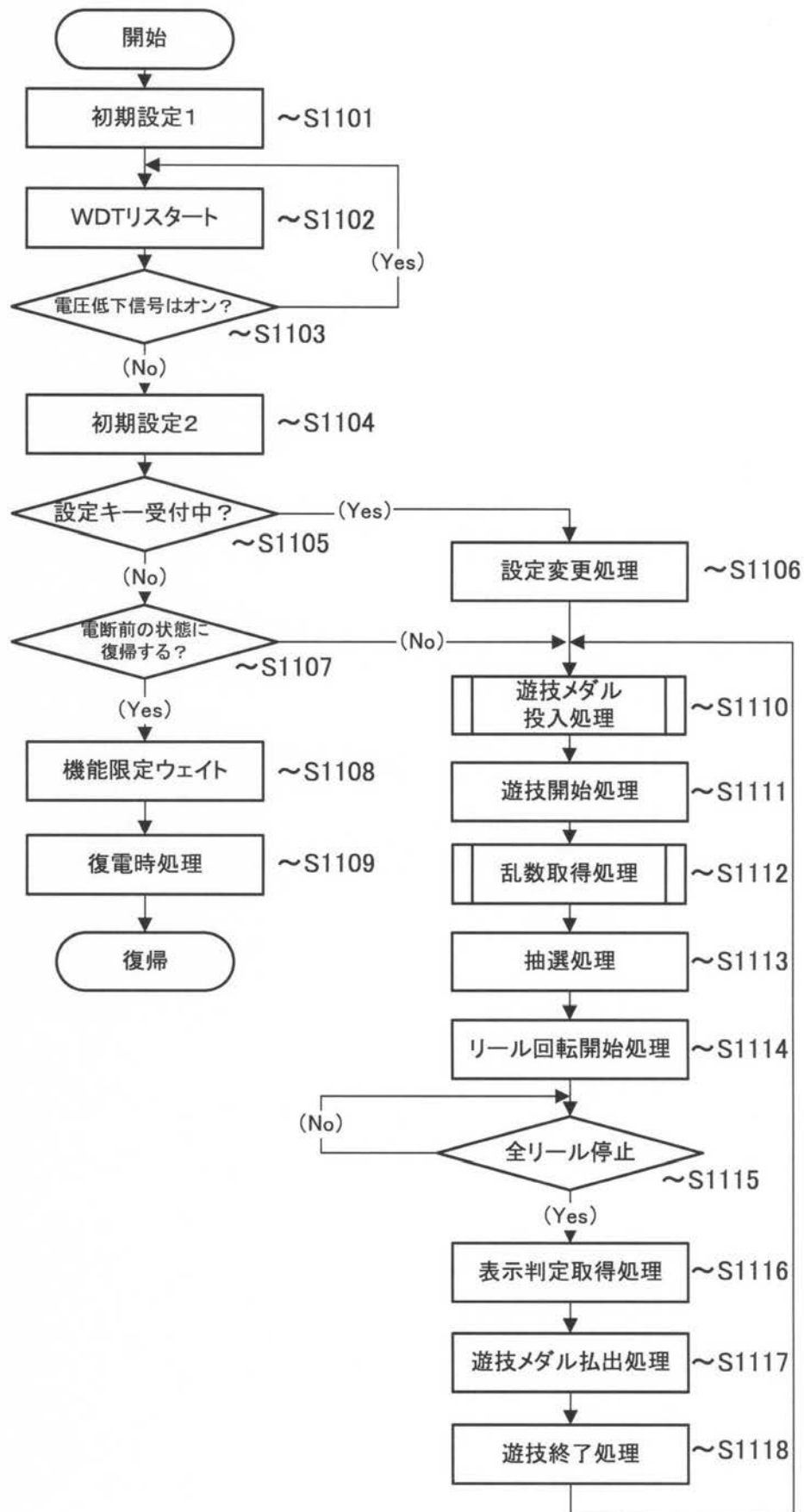
【図 47】



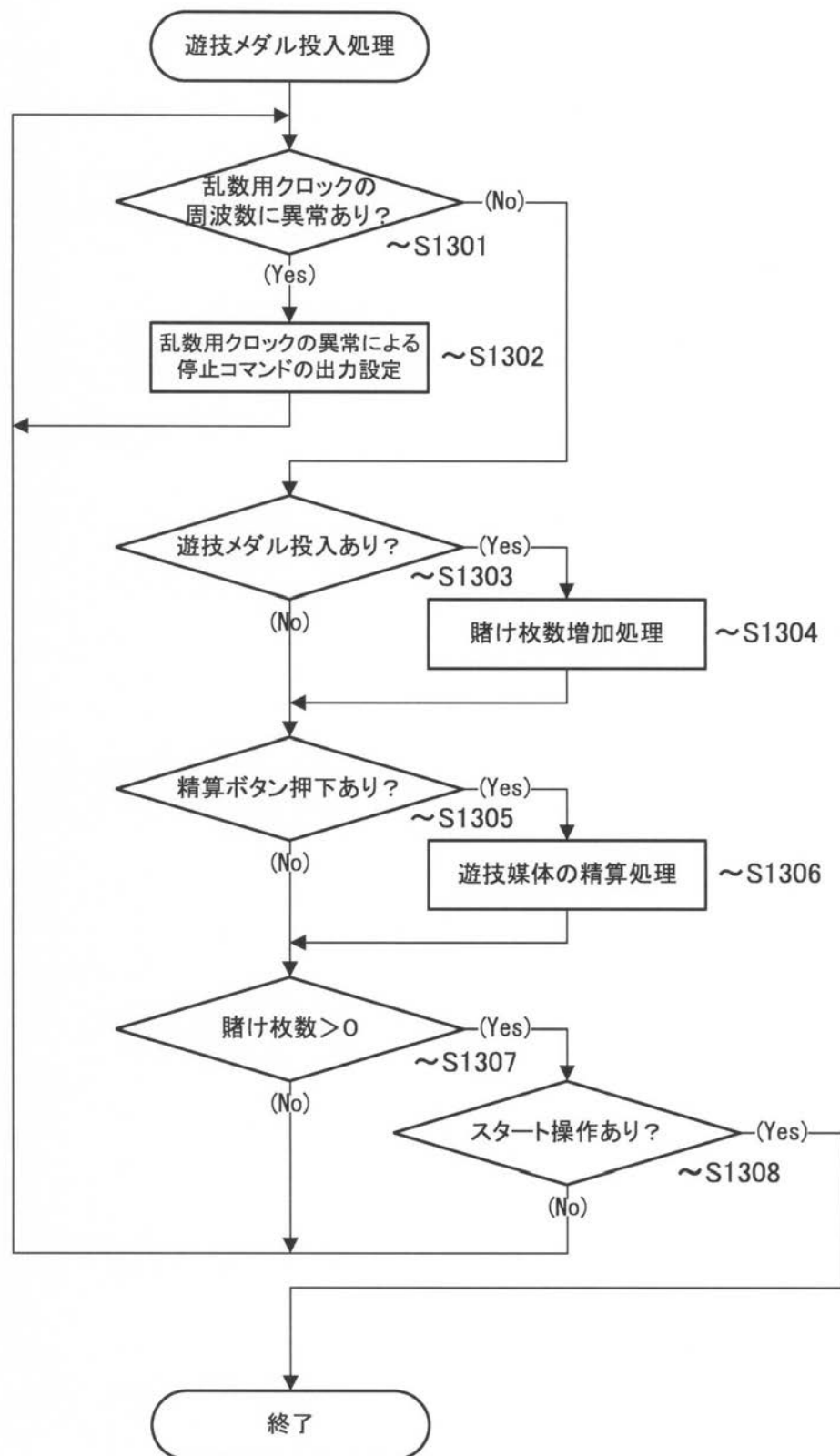
【図48】



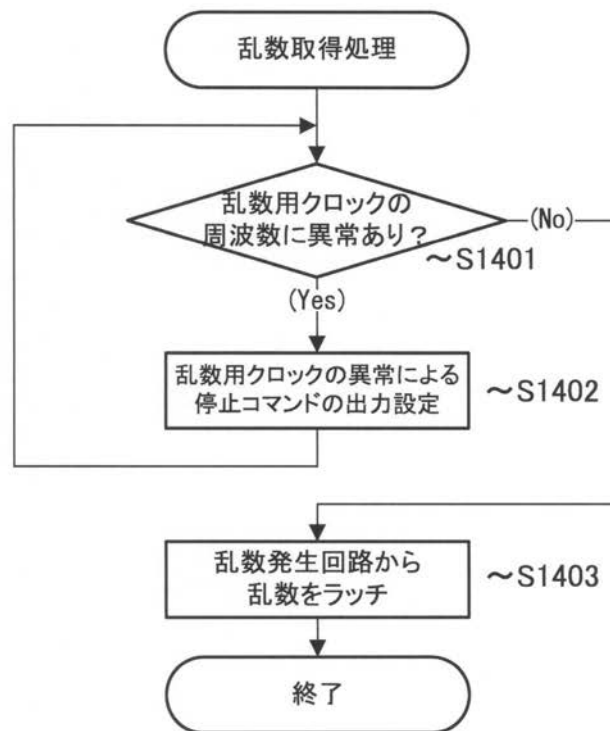
【図 49】



【図 50】



【図 5 1】



【図 5 2】



フロントページの続き

F ターム(参考) 2C082 AA02 AB03 AB10 AC23 BB02 BB22 BB32 BB48 BB78 BB83
BB92 BB96 CA02 CA23 CA24 CA25 CA29 CB04 CB23 CB35
CB42 CC01 CC13 CD03 CD07 CD12 CD18 CD31 CD41 DA13
DA42 DA52 DA54 DA81 DA82
2C088 BC30 BC56 BC62 DA09 EA10