

I227458

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：92/14012

※ 申請日期：092-05-23

※IPC 分類：G09G3/36

壹、發明名稱：(中文/英文)

顯示裝置及其製造方法

DISPLAY DEVICE AND METHOD OF MANUFACTURING THE SAME

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商新力股份有限公司

SONY CORPORATION

代表人：(中文/英文)

安藤 國威

KUNITAKE ANDO

住居所或營業所地址：(中文/英文)

日本東京都品川區北品川六丁目七番35號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

參、發明人：(共 1 人)

姓 名：(中文/英文)

田中 勉

TSUTOMU TANAKA

住居所地址：(中文/英文)

日本東京都品川區北品川六丁目七番35號

7-35, KITASHINAGAWA 6-CHOME, SHINAGAWA-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

肆、聲明事項：

☐ 本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間，其日期為： 年 月 日。

☒ 本案申請前已向下列國家（地區）申請專利：

1. 日本；2002年05月24日；特願2002-151322

2.

3.

4.

5.

☒ 主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本；2002年05月24日；特願2002-151322

2.

3.

4.

5.

☐ 主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

☐ 主張專利法第二十六條微生物：

☐ 國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

☐ 國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

☐ 熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種顯示裝置及其製造方法，且尤其係關於一液晶顯示裝置及其製造方法。

【先前技術】

液晶顯示裝置具有輕巧且耗電量低之特徵，故其廣泛用於筆記簿型電腦、汽車導航顯示設備、個人數位助理(PDAs)、攜帶型電話等。液晶顯示裝置大體可分類為一透射型，其控制來自一背光之光以進行顯示；一反射型，其反射外來光(如陽光等)以進行顯示；或最近出現之被稱為透射反射型之顯示裝置，其結合了透射型與反射型之特徵。

對該等顯示裝置之各種應用要求顯示裝置耗電量低，且因而需有一高孔徑比，從而使背光之使用效率最大化。於透射反射型中，於相同像素中形成一透射部分與一反射部分，且因此於該像素內合併了多重功能，因此需要儘量有效的利用空間。

於一液晶顯示裝置上顯示一影像時，將一掃描脈衝自一掃描線施加於一切換元件上，例如一提供給各個像素之TFT(薄膜電晶體)，並將該切換元件開啟/關閉，藉以選擇各顯示像素。將與一視訊訊號相對應之一訊號施加於一資料線，然後經由該TFT之一源極與一汲極，將其施加於有一液晶夾於其間之各電極，藉以調節進入該液晶之光以顯示該影像。

於將一與視訊訊號相對應之電壓記錄至各個像素後直至

下一記錄操作之間的一時段內，施加於液晶之電極之電壓所產生之電荷經由該液晶與該切換元件而洩漏並因此被改變。為確保畫面顯示品質，應保持所施加之電壓。因此，通常於該液晶顯示裝置內形成與該漏電量相當之一輔助電容(CS)。

圖1為一習知液晶顯示裝置之一等效電路圖之實例。

圖2為圖1中所顯示之液晶顯示裝置之組態之一平面圖。

圖1顯示了2 X 3像素之一等效電路。該等效電路中之一個像素包括一液晶元件與其間夾有該液晶元件之各電極、作為一切換元件之一電晶體Tr，以及一輔助電容CS。Cc11至Cc16表示由一液晶元件和其間夾有液晶元件之一顯示電極與一共同電極所形成之一液晶電容器之一電容。CS1至CS6表示各個像素之輔助電容之一電容值。

使複數個掃描線WLn-1、WLn與WLn+1互相平行排列，並將其各連接至(例如)由TFT形成之電晶體Tr1與Tr4，電晶體Tr2與Tr5，或電晶體Tr3與Tr6之閘極電極。該等掃描線WLn-1，WLn與WLn+1實現各電晶體之開啟/關閉控制並藉此選擇像素。

相互平行排列之資料訊號線BLn-1、BLn與BLn+1對應於一視訊訊號將一電壓施加於各像素。將該等資料訊號線BLn-1、BLn與BLn+1連接至(例如)電晶體Tr1、Tr2與Tr3，或電晶體Tr4、Tr5與Tr6之一源極區域。該等資料訊號線BLn-1、BLn與BLn+1將電壓施加於由掃描線WLn-1、WLn或WLn+1所選擇之像素內液晶元件兩側之電極，同時對像

素內之輔助電容CS充電，藉以調節進入液晶元件之光以顯示一影像。

圖2為各掃描線、各資料訊號線以及形成於一透明基板上之一像素之組態視圖。如圖2所示，輔助電容CS1係形成於作為該輔助電容CS1之一電極之輔助電容線CSLn-1上。電晶體Tr1之一雜質區域(例如其源極區域)係經由一沈積於一接觸孔H1內之傳導材料連接至資料訊號線BLn-1。電晶體Tr1之另一雜質區域(例如其汲極區域)係經由一沈積於接觸孔H2與H3內之傳導材料連接至另一由一半導體形成之電極，例如輔助電容CS1之電極與一未圖示之上層ITO電極。

通常將一N通道型薄膜電晶體TFT用作該等電晶體Tr1、…、Tr6。具體而言，藉由將磷(P)或其相似物注入一閘極電極兩側之半導體薄膜內而形成N型源極與汲極雜質區域。當將一等同於或高於一門限值之正電壓施加於該閘極電極(掃描線)時，一由N型反轉層形成之N通道形成於源極與汲極之間，藉以使該源極與該汲極相互電性連接。即使該電晶體處於一開啟狀態。另一方面，當將一低於該門限值之電壓施加於該閘極電極(掃描線)時，則未形成使源極與汲極相互電性連接之通道，因此該電晶體係處於一關閉狀態。

輔助電容CS1通常係由一半導體層之金屬氧化物半導體(MOS)結構、一絕緣膜以及一金屬形成，其結構能夠形成最高之電容。於圖2內，輔助電容CS1係由(例如)該輔助電容線CSLn-1(金屬)、一形成該電晶體Tr1之閘極絕緣膜，以及上述之其中注入有磷或相似物之N型半導體膜所形成。於

下文中將該MOS電容稱為N型MOS結構。

當將該輔助電容之電極設定至一固定電位時，通常將該輔助電容部分製造為N型MOS結構。

於其中輔助電容電極與一對立電極同相振盪之共同反轉驅動情況下，該形成輔助電容CS之半導體膜未於一固有狀態下形成一充分電容。因此，通常將該半導體層金屬化，即使其具有一高濃度磷(使其成為一N+型)或硼(使其成為一P+型)。

藉由以上習知方法，僅需執行一次磷(允許半導體層為N+型)或硼(允許半導體層為一P+型)之高濃度注入，故可降低製造成本。

然而，以上結構要求一獨立輔助電容線，從而導致了孔徑比下降之問題。

因此，提出了一閘極CS (CS-on-gate)結構，其中，一先前階段或一後續階段內一掃描線(閘極線)亦充當輔助電容線。

圖3A與3B顯示了一習知液晶顯示裝置之另一實例。圖3A為該液晶顯示設備之一等效電路圖，而圖3B則為該液晶顯示設備之一組態平面圖。於圖3A與3B中，與圖1相同之組件將使用與圖1相同之參考編號代表，並且將適當的省略其重複敘述。

圖3A顯示了2 X 2像素之一等效電路。於圖3A中，將輔助電容CS1、CS4、CS2與CS5直接連接至掃描線WLn-1、WLn、與WLn+1代替圖1中所顯示之該等輔助電容線CSLn-1、

CSLn與CSLn+1。

圖3B顯示了掃描線、資料訊號線與形成於一透明基板上之一像素之組態。形成該輔助電容CS1使其與該掃描線WLn重疊，代替圖2中所示之輔助電容線CSLn-1。

同樣在此情況下，通常係使用一N通道型薄膜電晶體TFT作為電晶體Tr1、…、Tr6。同樣，該輔助電容CS1為一N型MOS電容。具體而言，當將一等同於或高於一門限值之正電壓施加於該等電晶體Tr1、…、Tr6之閘極電極(掃描線)時，Tr1、…、Tr6進入一開啟狀態。當將一低於該門限值之電壓施加於該等閘極電極時，該等電晶體Tr1、…、Tr6進入一關閉狀態。

如圖3B所示，該輔助電容CS1係由該掃描線WLn(金屬)、一形成電晶體Tr1之閘極絕緣膜與其中注入有磷或相似物之一N型半導體膜所形成。

該閘極CS結構消除了形成獨立輔助電容線之需要，從而具有一增加孔徑比之優點。

為將該N通道金屬氧化物半導體(NMOS)電晶體Tr1維持於一關閉狀態，通常可將該等掃描線WLn-1、WLn、…之電位設定為約0伏特至-6伏特。另外，於一螢幕之大部分顯示時段內，液晶顯示裝置內之該電晶體Tr1係維持於關閉狀態。亦即，於大部分顯示時段內將掃描線之電壓維持於0伏特或更低。

然而，於如圖3A與3B所示之閘極CS結構之情況下，於該結構中，例如，該輔助電容CS1與該掃描線(閘極線)係形成

於後續階段內，且施加上述之電位，由該掃描線形成之該N型MOS結構、該閘極絕緣膜與該N型半導體膜無法提供一充分電容。

圖4為一顯示該N型MOS結構之電容電壓特徵曲線圖。

例如，當將-2伏特施加於圖3B所示之掃描線 W_{Ln-1} 與 W_{Ln} ，且藉此將 $Tr1$ 維持於一關閉狀態時，由於當 $Tr1$ 處於一開啟狀態時已對 $CS1$ 充電， $CS1$ 之該半導體電極之電位係高於掃描線 W_{Ln-1} 與 W_{Ln} 處，且施加於 $CS1$ 之閘極電壓為一負電壓。如此導致大多數載體電子自該半導體膜之一表面被排斥，且使一耗盡層(及/或一反轉層)形成於該半導體膜之表面上，其相應使 $CS1$ 之該絕緣層之厚度增加。因此，所造成之電容較小。

圖4中顯示了此種趨勢。當所使用之掃描電位範圍為約1.5伏特或更低時，該N型MOS電容始終僅可提供一小電容。

為增加輔助電容 $CS1$ 之電容，需要將磷(用於製造一N+型)或硼(用於製造一P+型)以一高濃度注入該輔助電容 $CS1$ 之該半導體膜電極中。此造成製程數量之增加，缺陷產生導致良率之降低等問題。

圖5A至7B圖解了一製造該習知液晶顯示裝置之製程之實例。

於圖5A中，充當掃描線之閘極電極(掃描線)102a與102b係形成於一玻璃基板101上。使用一金屬，如Ta，Cr，Mo，Ti，Al或其相似物，作為該閘極電極之材料，且於一光阻程序後藉由濕式蝕刻或乾式蝕刻以形成圖案。

於圖5B中，於該閘極電極102a與102b上形成一閘極絕緣膜103與一半導體層104a。閘極絕緣膜103之實例包括氮化矽膜與氧化矽膜，以及藉由陽極化一閘極電極或相似物而獲得之陽極化膜。至於該半導體膜，則使用非晶矽膜、藉由使非晶矽膜結晶化所獲得之多晶矽膜、直接形成之多晶矽膜或其相似物。

於圖5C中，該半導體膜104a上形成有一防護性絕緣膜105。使用氮化矽膜、氧化矽膜或其相似物作為該防護性絕緣膜105。

於圖5D中，以該閘極電極102a與102b作為一光屏蔽遮罩，以一自我定位方式形成抗蝕劑107a與107b。其後藉由濕式蝕刻或乾式蝕刻將該防護性絕緣膜105移除。然後，使用剩餘防護性絕緣膜105a與105b作為一遮罩，在該半導體膜中摻雜低濃度之磷(P)或其相似物。該半導體膜之摻雜部分係以104b表示。該半導體膜104b為一n⁻型半導體。

於圖6A中，形成一抗蝕劑108，其形狀能夠覆蓋於像素電晶體內形成一LDD區域之一部分。為移除一形成輔助電容之部分內所剩餘之該防護性絕緣膜105b，其後進行濕式蝕刻或乾式蝕刻。

其後，將磷或其相似物以一高濃度注入，藉此使該半導體層104b金屬化。該半導體膜104b之一金屬化部分係以104c表示。

儘管未圖示，但依據用於注入第二種摻雜劑(硼或其相似物)之一部分進行一光阻處理與一注入處理。其後，按照需

要進行熱處理，以活化摻雜元素。

通常係藉由一選擇性蝕刻過程進行濕式或乾式蝕刻，以防止蝕刻半導體層104b。然而，當半導體層104b具有一針孔或相似物時，作為基礎之該閘極絕緣膜103將受到蝕刻。該受到蝕刻部分就耐壓而言被大大惡化，其形成了一電流洩漏路徑，並造成一缺陷，如一點缺陷或其相似物。此外，增加了移除該防護性絕緣105b之製程，其代表一成本增加因素。

於圖6B中，為了使裝置隔離，使用諸如微影蝕刻、乾式蝕刻或相似之方法移除閘極電極102a與102b外部之該半導體層104c。

於圖6C中，由氮化矽膜、氧化矽膜或其相似物形成一層間絕緣膜109。其後，使用諸如微影蝕刻、濕式蝕刻或相似之方法形成接觸孔110a與110b。

於圖7A中，使一金屬如Al、Ta、W或其相似物形成資料訊號線111a與111b，以及用於與一像素電極連接之一連接金屬112。其後，使用諸如微影蝕刻、乾式蝕刻或相似之方法移除該金屬，藉以形成一圖案。

於圖7B中，由氮化矽膜、氧化矽膜或其相似物形成一第二層間絕緣膜113。為向此層面提供一平整作用，可使用一感光有機膜、一感光SOG (旋塗式玻璃法)膜或其相似物。同樣於此製程中，形成用於與像素電極114連接之一接觸孔。其後，使用一ITO，IXO或相似物之透明傳導膜形成該像素電極114。

其後，儘管未圖示，將一單獨製備之對應彩色濾光片基板疊加於該TFT基板上，進行一組合過程，使一液晶層夾於該彩色濾光片基板與該TFT基板之間，且進而附連一偏光板或相似物，藉以完成該液晶顯示裝置。

如此，該習知製造方法必須執行一特殊製程以完成該輔助電容之結構，其構成一成本增加因素，同時導致缺陷之電流洩漏亦會增加。如此製程數量的增加將造成習知的問題，且缺陷之發生將導致良率之下降。

儘管上文已說明一底閘極型電晶體之一習知實例(於該底閘極型電晶體中，該掃描線(閘極電極)係形成於該半導體層之下)，但有關於一頂閘極型電晶體製造方法同樣亦存在問題，在該頂閘極型電晶體中，該掃描線(閘極電極)係形成於該半導體層之上。

圖8A、8B與8C以及圖9A與9B圖解了一具有頂閘極型電晶體結構之液晶顯示裝置之製造方法的一習知實例。

如圖8A所示，一玻璃基板121上形成有一基礎層122與一半導體層123a。使用(例如)氮化矽膜或氧化矽膜作為基礎層122。使用非晶矽膜、藉由使非晶矽膜結晶化所獲得之多晶矽膜、直接形成之多晶矽膜或其相似物，以作為該半導體層123a。

如圖8B所示，為獲得用於裝置隔離之一區域，使用諸如微影蝕刻、乾式蝕刻或相似之方法移除該半導體層123a之一部分。

其後於該半導體膜123a上形成一閘極絕緣膜124。閘極絕

緣膜之實例包括氮化矽膜、氧化矽膜及其相似物。

其後，於形成一電晶體TFT之一區域內以及形成一輔助電容之一區域內形成閘極電極125a與125b。

然後，以該閘極電極125a與125b作為一注入遮罩，以一自我定位之方式向該半導體膜摻雜低濃度磷或相似物。該半導體膜之一摻雜部分為一n⁻型半導體且以123b表示。

如圖8C所示，形成一抗蝕劑126，其具有一形狀，能夠覆蓋於像素電晶體TFT內形成一LDD區域之一部分。以高濃度將磷或其相似物注入其它區域，藉此使半導體層123b金屬化。該半導體層123b之金屬化部分係以123c表示。

儘管未圖示，但依據用於注入第二種摻雜劑(硼或其相似物)之一部分進行一光阻處理與一注入處理。其後按照需要進行熱處理以活化摻雜元素。

於圖9A中，由氮化矽膜、氧化矽膜或其相似物形成一層間絕緣膜127。其後，使用諸如微影蝕刻、濕式蝕刻或相似之方法形成接觸孔128a與128b。

於圖9B中，形成一金屬，如Al，Ta，W或其相似物，以作為資料訊號線129a與129b，與用於與一像素電極132連接之一連接金屬130。其後使用諸如微影蝕刻、乾式蝕刻或相似之方法移除該金屬，藉以形成一圖案。

其後，由氮化矽膜、氧化矽膜或其相似物形成一第二層間絕緣膜131。為向此層提供一平整作用，可使用一感光有機膜，一感光SOG (旋塗式玻璃法)膜或其相似物。同樣於此製程中，形成用於與像素電極132連接之一接觸孔。其後

使用一ITO，IXO或相似物之透明傳導膜形成該像素電極132。

其後，儘管未圖示，將單獨製備之一對應彩色濾光片基板疊加於該TFT基板上，進行一組合過程，使一液晶層夾於該彩色濾光片基板與該TFT基板之間，且進而附連一偏光板或相似物，藉以完成該液晶顯示裝置。

如圖8B與8C所示，以上結構具有在形成該輔助電容之區域內形成之該閘極電極125b。因此，無法將雜質注入該閘極電極125b下之該半導體膜123a內，且無法使該閘極電極125b下之該半導體膜123a金屬化。為於習知方法範圍內解決此問題，需要增加製程，以於一初始階段形成一遮罩、進行注射並隨後移除該遮罩，或形成如圖1所示之一獨立輔助電容線。

【發明內容】

本發明係依據以上問題產生，且本發明之一目的在於提供具有一高孔徑比與一大輔助電容之一顯示裝置，以及無須增加製造製程而製造該裝置之方法。

依據本發明之一觀點，其提供一顯示裝置，該裝置包括：一顯示元件；一第一掃描線；一第二掃描線；一資料訊號線；一切換元件，其具有一第一端子與一第一傳導類型之一第二端子，該第一端子係連接至該資料訊號線，以依據施加於該第一掃描線之電壓將其保持為傳導狀態或非傳導狀態；以及一儲存電容，其具有共用該第二掃描線之一第一電極與一第二電極；其中該切換元件之第二端子係連

接至該顯示元件並連接至該儲存電容之該第一電極，其包括與該第二端子不同之一第二傳導類型之一半導體薄膜。

當將該切換元件保持為傳導狀態時，經由該切換元件自該資料訊號線對該儲存電容充電，而當將該切換元件保持為非傳導狀態時，該儲存電容則將一電壓施加於該顯示元件。

一傳導材料使該切換元件之該第二端子與該儲存電容之該第一電極相互連接。

具體而言，一傳導材料使該切換元件之該第二端子與該儲存電容之該第一電極相互連接，該傳導材料係沈積於一到達該切換元件之該第二端子之一接觸孔與一到達該儲存電容之該第一電極之一接觸孔內。

或者，一傳導材料使該切換元件之該第二端子與該儲存電容之該第一電極相互連接，該傳導材料係沈積於一到達該切換元件之該第二端子及該儲存電容之該第一電極之一接觸孔內。

較佳情況為，用於使該切換元件之該第二端子與該儲存電容之第一電極相互連接之該傳導材料與用於該資料訊號線之一傳導材料係相同的。

另外，較佳情況為，該儲存電容之一部分或全部係形成於該資料訊號線與該第二掃描線之間，在該資料訊號線與該第二掃描線相互重疊之一區域中。

依據本發明之一第二觀點，其提供一顯示裝置，該裝置包括：複數個第一掃描線與第二掃描線；複數個資料訊號

線；複數個以矩陣形式排列之像素；以及驅動該等複數個像素之一驅動電路；其中該驅動各像素之驅動電路包括：一切換元件，其具有一第一端子與一第一傳導類型之一第二端子，該第一端子係連接至該資料訊號線，以依據施加於該第一掃描線之電壓將其保持為傳導狀態或非傳導狀態；以及一儲存電容，其具有共用該第二掃描線之一第一電極與一第二電極；且該切換元件之該第二端子係連接至該顯示元件並連接至該儲存電容之該第一電極，其包括與該第二端子不同之一第二傳導類型之一半導體薄膜。

較佳情況為，該切換元件為具有多晶矽作為半導體層之一薄膜電晶體。

依據本發明之一第三觀點，其提供一種製造顯示裝置之方法，該方法包括步驟有：形成相互平行排列之一傳導性第一掃描線與一傳導性第二掃描線，使一第一絕緣膜覆蓋該第一掃描線與該第二掃描線，並使一半導體膜覆蓋該第一絕緣膜；形成一第一防護遮罩與一第二防護遮罩，其分別防護該半導體膜之一第一通道區域與一第二通道區域，該第一通道區域與該第二通道區域分別與該第一掃描線與該第二掃描線相對；以及於該半導體膜內形成該第一防護遮罩與該第二防護遮罩之一狀態內，將第一傳導類型之一雜質與第二傳導類型之一雜質分別注入形成一切換元件之一切換元件區域，其包括該第一掃描線，與形成一儲存電容之一儲存電容區域，其包括該第二掃描線。

依據本發明，其提供一種製造顯示裝置之方法，該方法

包括步驟有：形成一第二絕緣膜以覆蓋該半導體膜，以及該第一防護遮罩與該第二防護遮罩，該半導體膜具有分別注入有該第一傳導類型之雜質與該第二傳導類型之雜質之該切換元件區域與該儲存元件區域；於該第二絕緣膜中，形成一第一接觸孔與一第三接觸孔，其到達該第一掃描線兩側之該第一傳導類型之一半導體區域；於該第二絕緣膜中，形成一第二接觸孔，其到達該第二掃描線一側之該第二傳導類型之一半導體區域；藉由將一傳導材料沈積於該第一接觸孔與該第二接觸孔，從而將該第一掃描線一側之該第一傳導類型之該半導體區域與該第二掃描線一側之該第二傳導類型之該半導體區域連接；以及藉由將一傳導材料沈積於該第三接觸孔內，從而形成一資料訊號線。

較佳情況為，該第一接觸孔為一與該第二接觸孔相同之接觸孔。

另外，較佳情況為，沈積於該第一接觸孔與該第二接觸孔內之該傳導材料為與沈積於該第三接觸孔內之該傳導材料相同之一材料。

另外，依據本發明之一第四觀點，其提供一種製造顯示裝置之方法，該方法包括步驟有：形成一半導體膜，覆蓋該半導體膜之一絕緣膜，以及相互平行排列於該絕緣膜上之一傳導性第一掃描線與一傳導性第二掃描線；並於該半導體膜內，自該第一掃描線與該第二掃描線一側將一第一傳導類型之一雜質與一第二傳導類型之一雜質分別注入形成一切換元件之一切換元件區域，其包括該第一掃描線，

與形成一儲存電容之一儲存電容區域，其包括該第二掃描線。

依據以上所述之本發明，於該半導體膜內，一電晶體之源極與汲極區域之傳導類型(意即該源極與汲極之間之一通道之傳導類型)係與形成一輔助電容之半導體膜區域之一傳導類型相反。例如，當該電晶體與該通道之該源極與汲極區域為N型時，則形成該輔助電容之該半導體膜區域即為P型。因此，藉由將關閉該N通道電晶體之一掃描線電壓(零或負)施加於P型MOS結構之該輔助電容，可獲得一大電容。同樣，當該電晶體與該通道之該源極與汲極區域為P型時，形成該輔助電容之該半導體膜區域即為N型，可獲得同樣效果。

此外，當注入雜質以形成以上結構時，其僅限於注入不同類型之雜質，因此並未增加製造製程。

另外，由於以上結構提供一充分電容，當將一雜質注入形成該輔助電容之該半導體膜之該區域時，無須藉由蝕刻移除用以防護一形成該半導體膜之區域之一遮罩，該區域與該掃描線相對。因此降低了缺陷產生因素。

依據本發明，使一切換電晶體與一輔助電容之一習知不可能結構變為可能，此方法增加了該輔助電容，並改進了一孔徑比。

於依據本發明製造該顯示設備時，可形成一有效輔助電容，而無須增加製程數量或僅需增加少量製程。

另外，由於降低了將該半導體層暴露於濕式蝕刻或乾式

蝕刻中之次數，從而可以降低缺陷發生率，如該半導體層與用於該輔助電容或相似物之該閘極電極之間之電流洩漏，進而改進了良率。

本發明減少了一非透明區域，且能藉此大大增加該孔徑比。因此能夠降低背光亮度且進而降低電力消耗。

【實施方式】

以下將參照附圖以一液晶顯示裝置為例說明依據本發明之一種顯示裝置與其製造方法之較佳實施例。

第一實施例

圖10A與10B為顯示依據一第一實施例之液晶顯示裝置之等效電路與一組態的圖表。圖10A之電路排列圖與圖3A所示之習知實例相似。然而，於圖10A中，輔助電容PCS1、PCS2、PCS4與PCS5所擁有之半導體膜之一傳導類型與電晶體NTr1，NTr2，NTr4與NTr5之傳導類型不同。於此實例中，由一N通道TFT形成該等電晶體NTr1、NTr2、NTr4與NTr5，且由P型MOS結構形成該輔助MOS電容。即由一掃描線(金屬)、一閘極絕緣膜與P型半導體膜形成該輔助MOS電容。

可改變該傳導類型，以由一P通道型TFT形成該電晶體以及由一N型MOS結構形成該輔助電容。

圖10A顯示了2X2像素之一等效電路。使圖10A中之複數個掃描線WLn-1、WLn與WLn+1相互平行排列，且使其各自連接至由(例如)N通道TFT形成之該等電晶體NTr1與NTr4或該等電晶體NTr2與NTr5之閘極電極。該掃描線WLn-1、

WLn與WLn+1實現各電晶體之開啟/關閉控制，並藉以選擇待操作之像素。

將由一掃描線、一閘極絕緣體與一P型半導體膜形成之P型MOS結構之該等輔助電容PCS1、PCS2、PCS4與PCS5直接連接至該等掃描線WLn或WLn+1。

將相互平行排列以將一相對於一視訊訊號之電壓施加於各像素之該等資料訊號線BLn-1、BLn、BLn+1連接至一雜質區域，例如該等電晶體NTr1與NTr2或該等電晶體NTr4與NTr5之一源極區域。該等資料訊號線BLn-1、BLn、BLn+1將電壓施加於由該等掃描線WLn-1、WLn與WLn+1選擇之像素內之液晶元件之電極，同時對P型MOS結構之該輔助電容PCS充電，藉以調節進入該液晶之光以顯示一影像。

圖10B為掃描線、資料訊號線與一個形成於一透明基板上之像素之組態的平面圖。於圖10B中，圖10A中所示之該P型MOS輔助電容PCS1形成於該掃描線WLn上，以及未圖示的一層間閘極絕緣膜。

經由沈積於一接觸孔H1內之一傳導性材料，將一雜質區域，例如該N通道型電晶體NTr1之一源極區域連接至該資料訊號線BLn-1。經由沈積於接觸孔H2與H3之傳導材料，將另一雜質區域，例如該N通道型電晶體NTr1之汲極區域連接至該輔助電容PCS1之該半導體膜與一未圖示之上層ITO電極。

圖11為圖10B中所示該像素結構之截面示意圖。圖10B為一沿一半導體層圖案自該資料訊號線至該輔助電容所取之

截面示意圖。然而，由於空間有限，該TFT電晶體部分係顯示為具有一單閘極結構，而非其中電晶體呈串聯排列之一雙閘極結構。

於圖11中，掃描線1a與1b (WLn-1與WLn)係形成於該未圖示之透明基板上，形成一閘極絕緣膜2使其覆蓋該等掃描線1a與1b，且使半導體膜3、4、5與6形成於該閘極絕緣膜2上，藉以形成該TFT電晶體與該輔助電容。

於該半導體膜中，參考編號3表示一 N^+ 半導體區域，其內注入有(例如)高濃度磷(P)，而參考編號4則表示一 P^+ 半導體區域，其內注入有(例如)高濃度硼(B)。該半導體膜5之中心為其內未注入一雜質之所謂i型半導體膜，且該半導體膜5之兩側為一LDD區域，其內注入有(例如)低濃度磷(P)。該半導體膜5形成該TFT電晶體之一通道區域。於圖11之實例中，該半導體膜形成一N通道區域。參考編號6亦表示其內未注入一雜質之一所謂i型半導體膜。

參考編號7a與7b表示止動膜，其形成能防止雜質注入該等止動膜下之該i型半導體膜5與6。參考編號8表示一層間絕緣層。

接觸孔係形成於該 N^+ 半導體區域3與該 P^+ 半導體區域4上之該層間絕緣層8內。該等接觸孔內之一傳導材料形成使該 N^+ 半導體區域3與該 P^+ 半導體區域4相互連接之一連接電極10。該傳導材料亦形成一資料訊號線9。

該閘極電極1a、該閘極絕緣膜2與該等半導體膜4及5形成該N通道型TFT電晶體。另一方面，該閘極電極1b、該閘極

絕緣膜2與該等半導體膜4及6形成一P通道型電晶體。該P通道型電晶體之一電容係作為輔助電容。

關於該 N^+ 半導體區域3與該 P^+ 半導體區域4之傳導，當該 N^+ 半導體區域3與該 P^+ 半導體區域4直接相互連接時，該 N^+ 半導體區域3與該 P^+ 半導體區域4之間出現一PN接合，從而導致一電位損耗。因此，需要由一金屬製造自該 N^+ 半導體區域3至該 P^+ 半導體區域4之一連接。於第一實施例中，該金屬係沈積於連接該 N^+ 半導體區域3之接觸孔與連接該 P^+ 半導體區域4之接觸孔內，藉以形成該連接電極10以使該 N^+ 半導體區域3與該 P^+ 半導體區域4相互連接。

用於該連接電極10之一材料較佳為用於該資料訊號線9之一材料。使用與該資料訊號線相同金屬消除了對用於該連接之一特殊製程之需要，且從而使製造成本較低。

可使用一像素電極(圖7B與圖9B)作為該連接之另一種金屬。

然而，該等接觸孔並非必須；可使一金屬層直接形成於該 N^+ 型半導體3與該 P^+ 型半導體4之上。

圖12A、12B與12C為依據如圖10A所示之該第一實施例之施加於該液晶顯示裝置內之該等掃描線 $WLn-1$ 、 WLn 、 $WLn+1$ 之掃描線電壓的時間變化圖。圖12A中之 Vdd 與 $Vssg$ 分別表示使各像素之TFT電晶體進入一開啟狀態與一關閉狀態之電壓。舉例而言， Vdd 為13伏特而 $Vssg$ 則為-2伏特。

於圖12B中，一虛線代表一共用電極之電位，而一不規則線則代表一像素電位中之變化之時間變化。

如圖 12A、12B與 12C所示，當顯示一影像時，該等掃描線 $WLn-1$ 、 WLn 、 $WLn+1$ 、 $\cdots$ 相繼輸出一高位準電壓訊號 (Vdd) 至該等像素之該等電晶體 $NTr1$ 、 $NTr4$ 、 $NTr2$ 、 $NTr5$ ，藉此打開該等電晶體以操作該等像素。

為顯示一螢幕，僅操作各像素一次。因此掃描線電壓為 Vdd 之時段要大大短於掃描線電壓為 $Vssg$ 之時段，且於大部分顯示一螢幕之時段內，各電晶體係維持於一關閉狀態。即於大部分顯示時段中，將 -2 伏特之電壓施加於該等掃描線 $WLn1$ 、 WLn 與 $WLn+1$ 。

因此，於大部分該時段中，該 -2 伏特之電壓係施加於(例如)如圖 10A 與 10B 及圖 11 所示之該 P 型 MOS 輔助電容 $PCS1$ 之該金屬電極(掃描線)。

另一方面，關於包括該輔助電容 $PCS1$ 之該 P 型半導體膜之另一電極，當該電晶體 $NTr1$ 處於一開啟狀態時，來自該資料訊號線 $BLn-1$ 之一高位準訊號將一電壓施加於該液晶兩側上之電極，同時經由該電晶體 $NTr1$ 之源極與汲極對該輔助電容充電。由於對該輔助電容 $PCS1$ 充電，故該輔助電容 $PCS1$ 之該半導體膜電極之電位要高於 $Vssg$ 。當該電晶體 $NTr1$ 處於一關閉狀態時，該電晶體 $NTr1$ 之源極與汲極相互斷開，因此來自該資料訊號線 $BLn-1$ 之一訊號未向該液晶與該輔助電容 $PCS1$ 供應一電壓。輔助電容 $PCS1$ 向該液晶兩側該等電極供應一電壓。

如圖 12B 之該像素電位之圖中所示，儘管該輔助電容 $PCS1$ 半導體膜之電位(與該像素電位相同)逐漸降低與提升

，但該電位始終高於 V_{ssg} 。其後，自該輔助電容PCS1之該金屬側(掃描線側)至該輔助電容PCS1之該半導體膜之一電壓 V_g 始終為負。

如已參照圖4之該圖所說明，當將該電壓 V_g 施加於包括一掃描線(金屬)、一閘極絕緣膜與一N型半導體膜之一N型MOS電容時，由於該N型半導體之大多數載體為電子，故該負掃描線電壓(或該電壓 V_g)引起大多數載體從該半導體膜之一表面被排斥，且形成一耗盡層(及/或一反轉層)，其導致該輔助電容之該絕緣層厚度增加。因此，如圖4所示，所產生之電容較小。

圖13為顯示一P型MOS結構之電容電壓特徵之曲線圖。

於包括一掃描線(金屬)、一閘極絕緣膜與一P型半導體膜之該P型MOS電容中，由於該P型半導體之大多數載體為孔，故該負掃描線電壓(或該電壓 V_g)未導致一耗盡層之形成，而導致大多數載體聚集於該P-型半導體膜之一表面上。如圖13所示，從而獲得一大電容。

因此，於該第一實施例中，在普通驅動條件下，有一充分電容形成於一使用範圍(當該掃描線電壓為 V_{ssg} 之時段)內。

因此，一般而言，當形成一N通道型像素電晶體時，需要由一P型MOS電容形成該輔助電容。當形成一P通道型像素電晶體時，較佳由一N型MOS電容形成該輔助電容。

儘管於該第一實施例中，該輔助電容與該掃描線(閘極線) WLn 形成於下一階段，但可使該輔助電容與一掃描線(閘極

線) WLn-2形成於一先前階段。

習慣上，當將形成該輔助電容之該掃描線 WLn 提升至一高位準時，該像素電位被實質性偏移。如圖 12B 所示，該 P 型 MOS 電容與該第一實施例中相同，當將該掃描線 WLn 提升至一高位準時，該 P 型 MOS 電容被有效降低，且偏移量降低。從而改進了顯示品質。

圖 14A 與 14B 說明了依據該第一實施例之製造該液晶顯示裝置之一種方法。可藉由改變圖 5A 至 5D、圖 6A 至 6C 與圖 7A 與 7B 所示之習知製造方法中之圖 6A 所示之該習知製程，獲得依據該第一實施例之該製造方法。

按照圖 5D 之該製程，於圖 14A 中，將磷以一高濃度注入該 TFT 電晶體附近，以藉此形成該 N^+ 半導體區域 3，並進而使該半導體層金屬化。此時，形成一抗蝕劑 11b，以避免將磷以高濃度注入該輔助電容附近。因此，如於圖 5D 之製程中，以高濃度注入磷之後，有一 N^- 型半導體區域 4a 形成於該輔助電容周圍。

另外，不需要移除該輔助電容上之該防護絕緣膜之習知製程。

於圖 14B 中，將該輔助電容附近之該抗蝕劑圖案 11b 移除，並將硼以一高濃度注入該輔助電容周圍，以藉此形成一 P^+ 型半導體區域 4b。此時，形成一抗蝕劑 11c，以避免將硼以高濃度注入該 TFT 電晶體附近。

其後，按需要進行熱處理，以活化摻雜元素。

如上所述，依據該第一實施例之該液晶顯示裝置包括一

第一傳導類型之元件與一第二傳導類型之MOS結構。對該兩種傳導類型之元件之使用允許使一CMOS型驅動電路或邏輯電路形成於一顯示像素區域內，該顯示像素區域外之區域內，或該兩區域內。

圖15顯示了一顯示裝置之組態之實例，在該顯示裝置內，此種CMOS驅動各像素。於圖15中，一掃描線驅動電路與一資料訊號線驅動電路分別驅動複數個相互平行排列之掃描線與複數個相互平行排列之資料訊號線，且由(例如)N通道TFT與P型MOS電容形成之一驅動電路驅動以一矩陣形式排列之各像素。

可藉由如該第一實施例中之方法形成具有該種電路之一液晶顯示裝置，而無須增加一特殊製程，且因此其為一最適合之組態實例。例如，較佳為於使用一具有高移動率之多晶矽膜作為一半導體或其相似物之一多晶矽電晶體液晶顯示裝置中使用該第一實施例。

依據該第一實施例，於普通驅動條件下，可於一使用範圍(當該掃描線電壓為 V_{ssg} 之時段)內獲得一充分輔助電容。另外，由於可由該閘極CS結構形成該輔助電容，故可獲得一高孔徑比。

此外，依據該第一實施例之製造該液晶顯示裝置之方法，減少了使該半導體層暴露於蝕刻之製程，從而減少了缺陷等的問題。

第二實施例

於一第二實施例中，將顯示依據本發明之該液晶顯示裝

置之組態之另一實例。

圖16與17為依據該第二實施例之該液晶顯示裝置之組態的平面圖與截面示意圖。

圖16與圖17中所示之液晶顯示裝置與圖10B與圖11中所示之液晶顯示裝置組態大體相同。因此，將適當省略該第二實施例中之重複敘述，且於圖16與圖17中，對於與圖10B與圖11中相同的組件亦使用了相同的參考編號。

圖16與圖10B以及圖17與圖11有所不同，其不同在於圖16中將圖10B中所示之使該 N^+ 型半導體3與該 P^+ 型半導體4相互連接之該接觸孔H2與H3結合為一個接觸孔H4。圖11中所示之藉由使一傳導材料沈積於該兩接觸孔內之連接電極10則轉變為圖17中之由沈積於相同接觸孔內之一傳導材料形成之一連接電極30。

較佳為使該 N^+ 型半導體3與該 P^+ 型半導體4相互連接之接觸點係為遍佈該兩個傳導類型之同一接觸孔。藉由將該等接觸孔結合為一，可有效利用該像素內之一區域，從而改進了孔徑比。

第三實施例

於第三實施例中，將顯示依據本發明之該液晶顯示裝置之組態之另一實例。

圖18為根據該第三實施例之該液晶顯示裝置之該組態的平面圖。

於圖18中，對於與圖16與圖11中相同的組件亦使用了相同的參考編號。

圖18與圖11與圖16有一不同，亦即於圖18中將一輔助電容PCS1之一部分佈置於一資料訊號線BLn-1之下。

於此實例中，使一形成該必須之輔助電容所要求之一區域形成於原先光未直接穿越之一區域，例如一金屬區域(於此實例中為資料訊號線)。因此使得透射率的損失變小，因此能確保一高孔徑比。

於此實例中可形成一底閘極型電晶體結構或一頂閘極型電晶體結構。

當該輔助電容PCS1係形成於圖18所示之底閘極結構中之該資料訊號線BLn-1之下時，將一防護性絕緣膜留在該半導體層上，使得該訊號線與該半導體膜間之一耦合電容降低。以此方式可就串擾等方面改進顯示品質。

另外，由於該訊號線與該訊號線下之該電極間之耦合電容降低，整個訊號線電容降低，因此使訊號線電位之損失降低，以此改進了顯示品質。

第四實施例

儘管以底閘極型電晶體結構為例進行說明，但本發明亦可應用於頂閘極型電晶體結構。

圖19為依據第四實施例之該頂閘極結構之一液晶顯示裝置之組態之一實例的截面圖。

於圖19之該液晶顯示裝置中，半導體膜43、44、45與46係形成於一未圖示之基礎層上，該基礎層係形成於一未圖示之透明基板上，一閘極絕緣膜42係形成於該半導體膜上，且進而使掃描線41a與41b (WLn-1與WLn)與一層間絕緣膜

48形成於該閘極絕緣膜42上。從而形成一TFT電晶體與一輔助電容。

參考編號43代表一 N^+ 半導體區域，而參考編號44則代表一 P^+ 半導體區域。該半導體膜45之中心為一i型半導體膜，且該半導體膜45之兩側為一LDD區域。該半導體膜45形成該TFT電晶體之一通道區域。於圖19之實例中，此半導體膜形成一N通道區域。參考編號46亦代表一i型半導體膜。

參考編號46亦代表其內未注入一雜質之所謂i型半導體膜。接觸孔係形成於該 N^+ 半導體區域43與該 P^+ 半導體區域44上之該層間絕緣膜48內。該等接觸孔內之一傳導材料形成了一連接電極50以使該 N^+ 半導體區域43與該 P^+ 半導體區域44相互連接。該傳導材料亦形成一資料訊號線49。

該閘極電極41a、該閘極絕緣膜42與該等半導體膜44與45形成該N通道型TFT電晶體。於另一方面，該閘極電極41b、該閘極絕緣膜42與該等半導體膜44及46形成一P通道型電晶體。使用該P通道型電晶體之一電容作為該輔助電容。

以上所示結構之該截面示意圖對應於圖10B所示之結構。以上所示之結構可對應於圖16所示之結構。

同時，該像素電晶體可具有一N通道或一P通道。

圖20A與20B說明了依據該第四實施例之製造該液晶顯示設備之方法。可藉由改變圖8A至8C與圖9A及9B所示之習知製造方法中之圖8C所示該習知製程以獲得依據該第四實施例之製造方法。

按照圖8B之該製程，於圖20A中，形成一抗蝕劑47a，其

具有一形狀，能夠覆蓋該通道區域45兩側之LDD區域。其後，將磷以一高濃度注入該TFT電晶體附近，以藉此形成該 N^+ 型半導體區域43並進而使該半導體層金屬化。

此時，形成一抗蝕劑47b，以避免將磷以高濃度注入該輔助電容附近。因此，於如圖8B中，以高濃度注入磷之後，使一 N^- 型半導體區域44a形成於該輔助電容周圍。

於圖20B中，將該輔助電容附近之該抗蝕劑47b移除，並將硼以一高濃度注入該輔助電容周圍，以形成一 P^+ 型半導體區域44b。此時，形成一抗蝕劑47c，以避免將硼以高濃度注入該TFT電晶體附近。

其後，按照需要進行熱處理以活化摻雜元素。

該第四實施例與該第一與第二實施例具有相同效果。

儘管以上基於該等較佳實施例說明本發明，但本發明並不限於以上所述之實施例，並允許對其進行不脫離本發明之精神之各種修改。

儘管以上以一液晶顯示裝置為例說明了前述實施例，但本發明可應用於其他具有一相似驅動方法之顯示裝置。

本發明不限於以上所述之較佳實施例之細節。本發明之範圍係由所附之申請專利範圍限定，且屬於該申請專利範圍之均等之所有更改或修改均包含於本發明之中。

【圖式簡單說明】

圖1顯示了一習知顯示裝置之一實例之等效電路；

圖2為圖1所示之該習知顯示裝置之一組態平面圖；

圖3A顯示了一具有底閘極結構之一習知顯示裝置之另一

實例之等效電路，且圖3B為該顯示裝置之一組態平面圖；

圖4為顯示了圖3A與3B所示之該習知顯示裝置內之一輔助電容之電壓電容特徵之量測結果的曲線圖；

圖5A、5B、5C與5D為用於輔助解釋圖3A與3B所示之習知顯示裝置之一種製造方法之截面圖；

圖6A、6B與6C為延續圖5A、5B、5C與5D之截面圖，其顯示輔助解釋了圖3A與3B所示之習知顯示裝置之一種製造方法；

圖7A與7B為延續圖6A、6B與6C之截面圖，其顯示輔助解釋了圖3A與3B所示之習知顯示裝置之一種製造方法；

圖8A、8B與8C為用於輔助解釋製造具有一頂閘極結構之一習知顯示裝置之一種方法之截面圖；

圖9A與9B為延續圖8A、8B與8C之截面圖，其顯示輔助解釋了具有一頂閘極結構之一習知顯示裝置之一種製造方法；

圖10A顯示了依據本發明之第一實施例之顯示裝置之等效電路，且圖10B為該顯示裝置之一組態平面圖；

圖11為依據本發明之該第一實施例之該顯示裝置之一結構的截面圖；

圖12A、12B與12C為依據本發明之該第一實施例之該顯示裝置內之掃描訊號與像素電位之時間變化圖；

圖13為顯示依據本發明之該第一實施例之該顯示裝置內的一輔助電容之電壓電容特徵之量測結果之一曲線圖；

圖14A與14B為輔助說明依據本發明之該第一實施例之

該顯示裝置之製造方法的截面圖；

圖15為顯示依據本發明之該第一實施例之該顯示裝置內一驅動電路之圖表；

圖16為依據本發明之一第二實施例之一顯示裝置之一組態平面圖；

圖17為依據本發明之該第二實施例之該顯示裝置之一組態截面圖；

圖18為依據本發明之一第三實施例之一顯示裝置之一組態平面圖；

圖19為依據本發明之一第四實施例之一顯示裝置之一組態截面圖；以及

圖20A與20B為輔助說明製造依據本發明之該第四實施例之該顯示裝置之方法之截面圖。

【圖式代表符號說明】

1a, 1b, 41a, 41b, WLn,

WLn+1, WLn-1

掃描線

2, 42, 103

閘極絕緣膜

3, 4, 5, 6, 43, 44, 45,

46, 104a, 104b, 104c

半導體膜

7a, 7b

止動膜

8, 48, 127

間層絕緣膜

9, 111a, 111b, 129a, 129b,

BLn, BLn+1, BLn-1

資料訊號線

10

連接電極

11b, 11c, 47a, 47b, 47c, 107a,	
107b, 126	抗蝕劑
30, 50	連接電極
44a	半導體區域
101	玻璃基板
102a, 102b, 125b	閘極電極(掃描線)
105	防護性絕緣膜
105a, 105b	剩餘防護性絕緣膜
110a, 110b, 128a, 128b,	
H1, H2, H3, H4	接觸孔
112, 130	連接金屬
113, 131	第二間層絕緣膜
114, 132	像素電極
122	基礎層
123a, 123b, 123c	半導體層
Cc11, Cc12, Cc13, Cc14, Cc15, Cc16	電容
CS1, CS2, CS3, CS4	輔助電容/電容值
CS5, CS6	電容值
CSLn-1	輔助電容線
NTr1, NTr2, NTr4, NTr5, Tr1, Tr2	
, Tr3, Tr4, Tr5, Tr6	電晶體
PCS1, PCS2, PCS4, PCS5	輔助電容
Vdd, Vg, Vssg	電壓

伍、中文發明摘要：

本發明揭示一種顯示裝置，其包括一顯示元件、一第一掃描線、一第二掃描線、一資料訊號線、一具有一第一端子與一第一傳導類型之第二端子之切換元件，以及一儲存電容，該第一端子係連接至該資料訊號線，以依據施加至該第一掃描線之電壓將其保持在一傳導狀態或一非傳導狀態，該儲存電容具有一第一電極與共用該第二掃描線之一第二電極，其中該切換元件之該第二端子係連接至該顯示元件，並連接至該儲存電容之該第一電極，該第一電極包括與該第二端子不同之一第二傳導類型之一半導體薄膜。

陸、英文發明摘要：

Disclosed herein is a display device, including a display element, a first scanning line, a second scanning line, a data signal line, a switching element having a first terminal and a second terminal of a first conduction type, the first terminal being connected to the data signal line, for being held in a conducting state or a non-conducting state according to a voltage applied to the first scanning line, and a storage capacitance having a first electrode and a second electrode that shares the second scanning line, wherein the second terminal of the switching element is connected to the display element and connected to the first electrode of the storage capacitance including a semiconductor film of a second conduction type different from the second terminal.

柒、指定代表圖：

(一)本案指定代表圖為：第 (10A) 圖。

(二)本代表圖之元件代表符號簡單說明：

WLn、WLn+1、WLn-1	掃描線
BLn、BLn+1、BLn-1	資料訊號線
Cc11、Cc12、Cc14、Cc15	電容
NTr1、NTr2、NTr4、NTr5	電晶體
PCS1、PCS2、PCS4、PCS5	輔助電容

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

拾、申請專利範圍：

1. 一種顯示裝置，其包括：

- 一顯示元件；
- 一第一掃描線；
- 一第二掃描線；
- 一資料訊號線；

一切換元件，其具有一第一端子與一第一傳導類型之一第二端子，該第一端子係連接至該資料訊號線，以依據施加於該第一掃描線之一電壓將其保持為傳導狀態或非傳導狀態；以及

一儲存電容，其具有一第一電極與共用該第二掃描線之一第二電極；

其中，該切換元件之該第二端子係連接至該顯示元件，並連接至該儲存電容之該第一電極，該第一電極包括與該第二端子不同之一第二傳導類型之一半導體薄膜。

2. 如申請專利範圍第1項之顯示裝置，其中

當將該切換元件保持為傳導狀態時，經由該切換元件自該資料訊號線對該儲存電容充電；以及

當將該切換元件保持為非傳導狀態時，該儲存電容將一電壓施加於該顯示元件。

3. 如申請專利範圍第1項之顯示裝置，其中

由一傳導材料將該切換元件之該第二端子與該儲存電容之該第一電極相互連接。

4. 如申請專利範圍第3項之顯示裝置，其中

由一傳導材料將該切換元件之該第二端子與該儲存電容之該第一電極相互連接，該傳導材料沈積於一到達該切換元件之該第二端子之一接觸孔與一到達該儲存電容之該第一電極之一接觸孔內。

5. 如申請專利範圍第3項之顯示裝置，其中

由一傳導材料將該切換元件之該第二端子與該儲存電容之該第一電極相互連接，該傳導材料沈積於一到達該切換元件之該第二端子與該儲存電容之該第一電極之一接觸孔內。

6. 如申請專利範圍第1項之顯示裝置，其中

用於使該切換元件之該第二端子與該儲存電容之該第一電極相互連接之該傳導材料係與用於該資料訊號線之一傳導材料相同。

7. 如申請專利範圍第1項之顯示裝置，其中

該儲存電容之一部分或全部係形成於該資料訊號線與該第二掃描線之間，在該資料訊號線與該第二掃描線相互重疊之一區域中。

8. 一種顯示裝置，其包括：

複數個第一掃描線與第二掃描線；

複數個資料訊號線；

複數個以一矩陣形式排列之像素；以及

一用於驅動該等複數個像素之驅動電路；

其中用於驅動每一像素之該驅動電路包括：

一切換元件，其具有一第一端子與一第一傳導類型之

一第二端子，該第一端子係連接至該資料訊號線，以依據施加於該第一掃描線之一電壓將其保持為一傳導狀態或一非傳導狀態；以及

一儲存電容，其具有一第一電極與共用該第二掃描線之一第二電極；以及

該切換元件之該第二端子係連接至一顯示元件並係連接至該儲存電容之該第一電極，該第一電極包括與該第二端子不同之一第二傳導類型之一半導體薄膜。

9. 如申請專利範圍第8項之顯示裝置，

其中該切換元件為具有多晶矽作為一半導體層之一薄膜電晶體。

10. 一種製造顯示裝置之方法，該方法包括以下步驟：

形成相互平行排列之一傳導性第一掃描線與一傳導性第二掃描線，形成一第一絕緣膜覆蓋住該第一掃描線與該第二掃描線，並形成一半導體膜覆蓋住該第一絕緣膜；

形成一第一防護遮罩與一第二防護遮罩，其分別防護該半導體膜之一第一通道區域與一第二通道區域，該第一通道區域與該第二通道區域係分別與該第一掃描線與該第二掃描線相對；以及

於該半導體膜內形成該第一防護遮罩與該第二防護遮罩之一狀態下，將一第一傳導類型之一雜質與一第二傳導類型之一雜質分別注入形成一切換元件之一切換元件區域，其包括該第一掃描線，與形成一儲存電容之

一儲存電容區域，其包括該第二掃描線。

11. 如申請專利範圍第10項之製造顯示裝置之方法，該方法進一步包括以下步驟：

形成一第二絕緣膜以覆蓋該半導體膜以及該第一防護遮罩與該第二防護遮罩，該半導體膜具有分別注入有該第一傳導類型之雜質與該第二傳導類型之雜質之該切換元件區域與該儲存電容區域；

於該第二絕緣膜中形成一第一接觸孔與一第三接觸孔，其到達該第一掃描線兩側之該第一傳導類型之各半導體區域；

於該第二絕緣膜中形成一第二接觸孔，其到達該第二掃描線一側之該第二傳導類型之一半導體區域；

藉由將一傳導材料沈積於該第一接觸孔與該第二接觸孔內，從而將該第一掃描線一側之該第一傳導類型之該半導體區域與該第二掃描線一側之該第二傳導類型之該半導體區域連接；以及

藉由將一傳導材料沈積於該第三接觸孔內，從而形成一資料訊號線。

12. 如申請專利範圍第11項之製造顯示裝置之方法，

其中該第一接觸孔為與該第二接觸孔相同之一接觸孔。

13. 如申請專利範圍第11項之製造顯示裝置之方法，

其中沈積於該第一接觸孔與該第二接觸孔內之該傳導材料為與沈積於該第三接觸孔內之該傳導材料相同

之一材料。

14. 一種製造顯示裝置之方法，該方法包括以下步驟：

形成一半導體膜、覆蓋該半導體膜之一絕緣膜，以及相互平行排列於該絕緣膜上之一傳導性第一掃描線與一傳導性第二掃描線；以及

於該半導體膜內，自該第一掃描線與該第二掃描線一側將一第一傳導類型之一雜質與一第二傳導類型之一雜質分別注入形成一切換元件之一切換元件區域，其包括該第一掃描線，與形成一儲存電容之一儲存電容區域，其包括該第二掃描線。

拾壹、圖式：

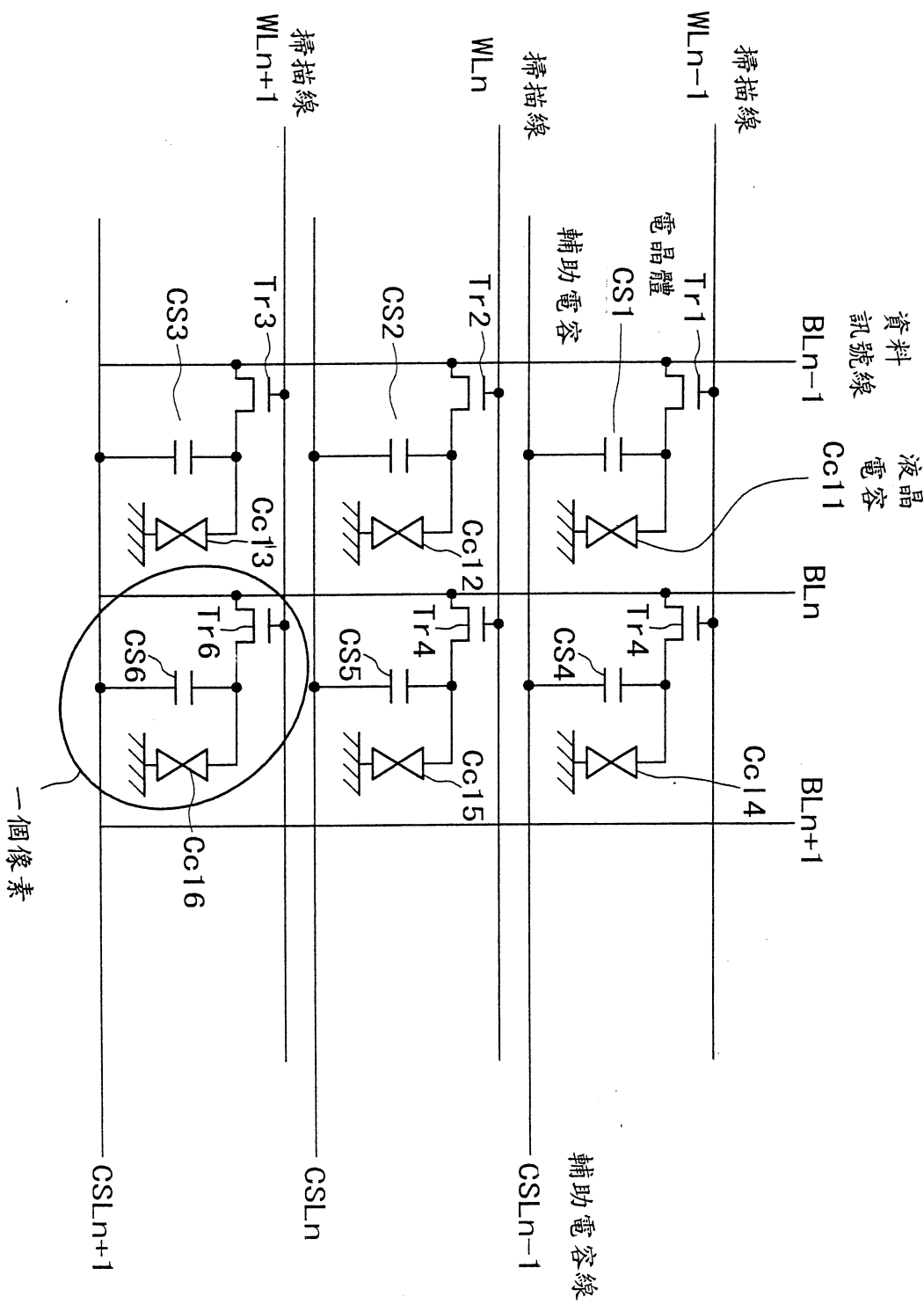


圖 1

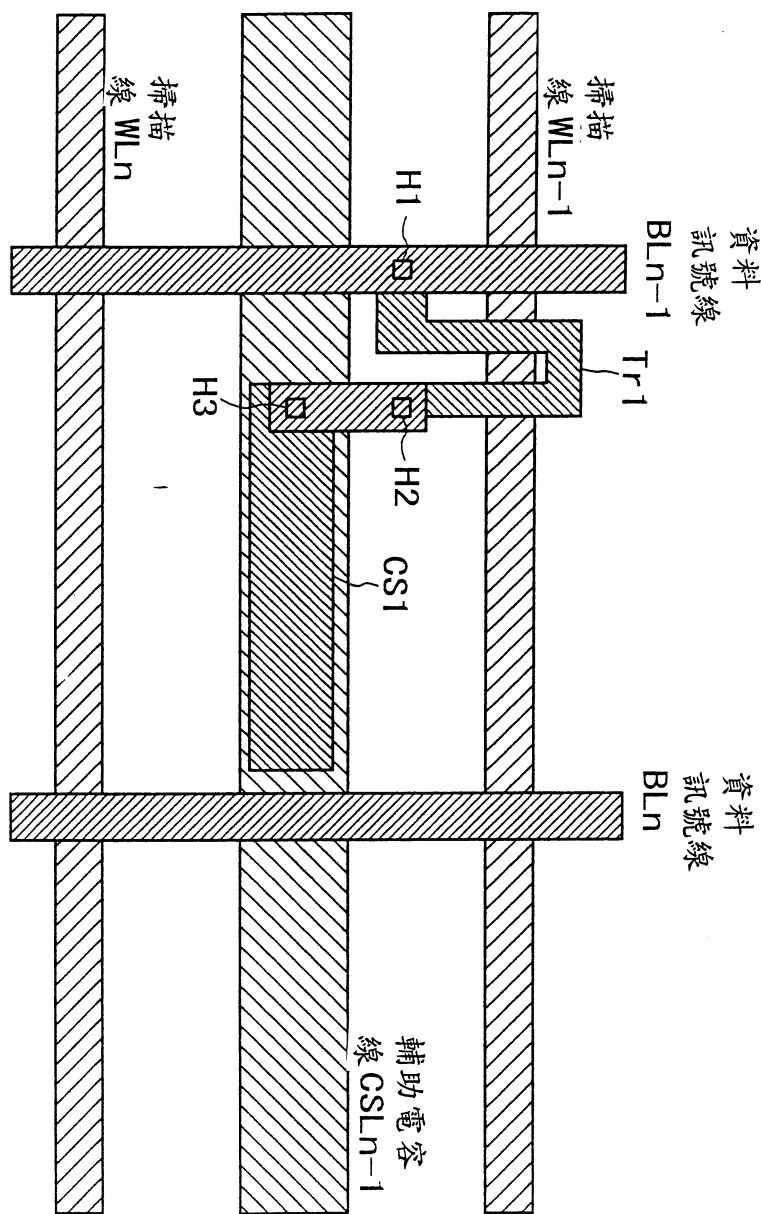


圖 2

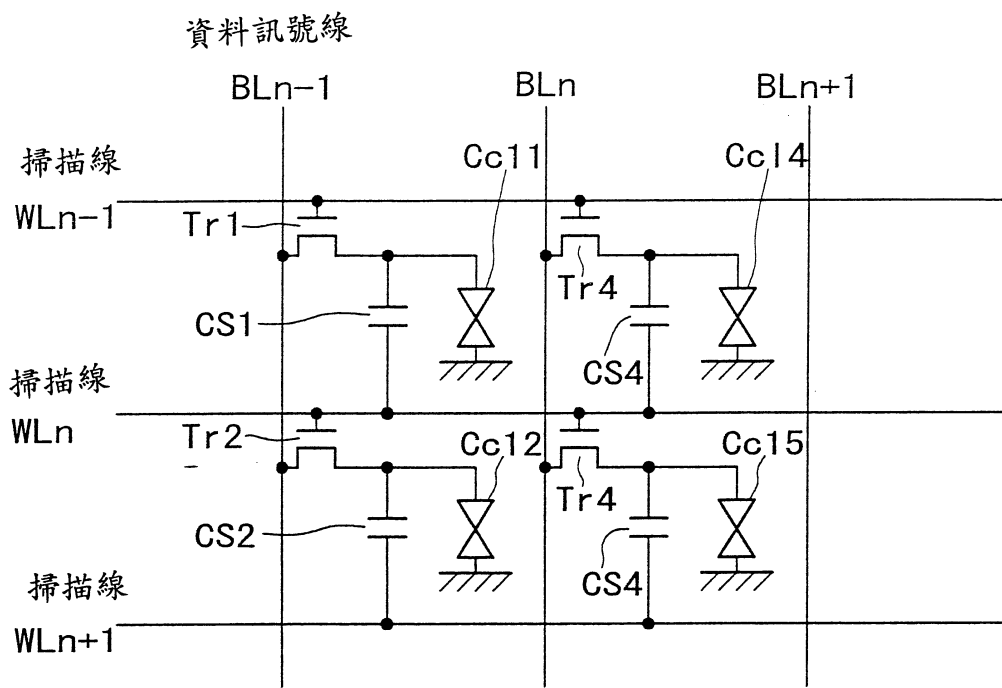


圖 3A

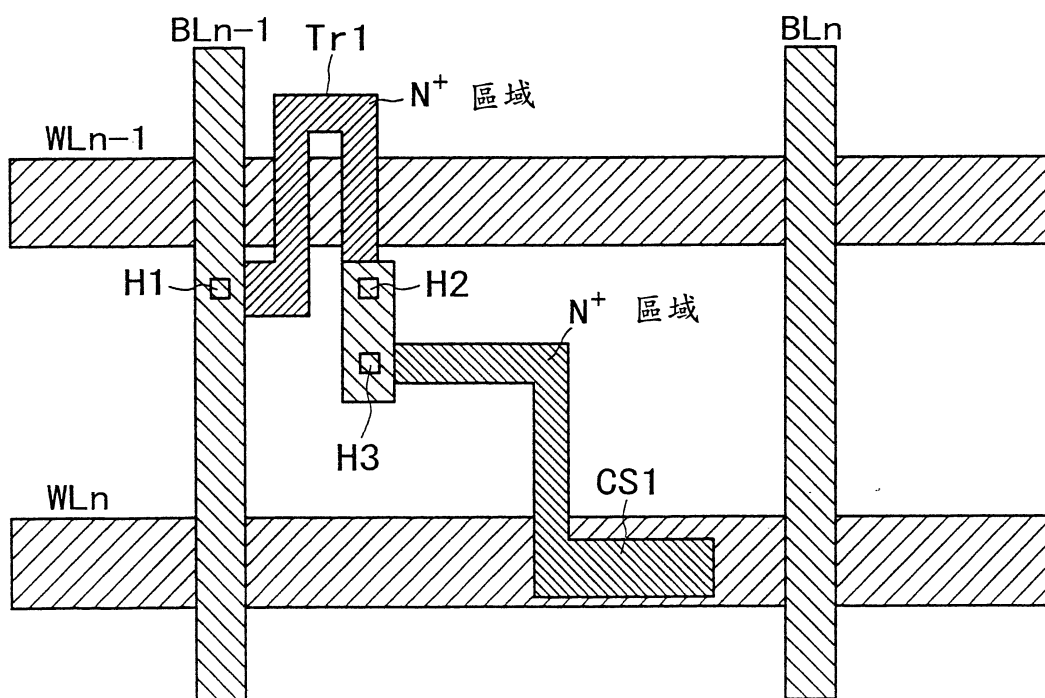


圖 3B

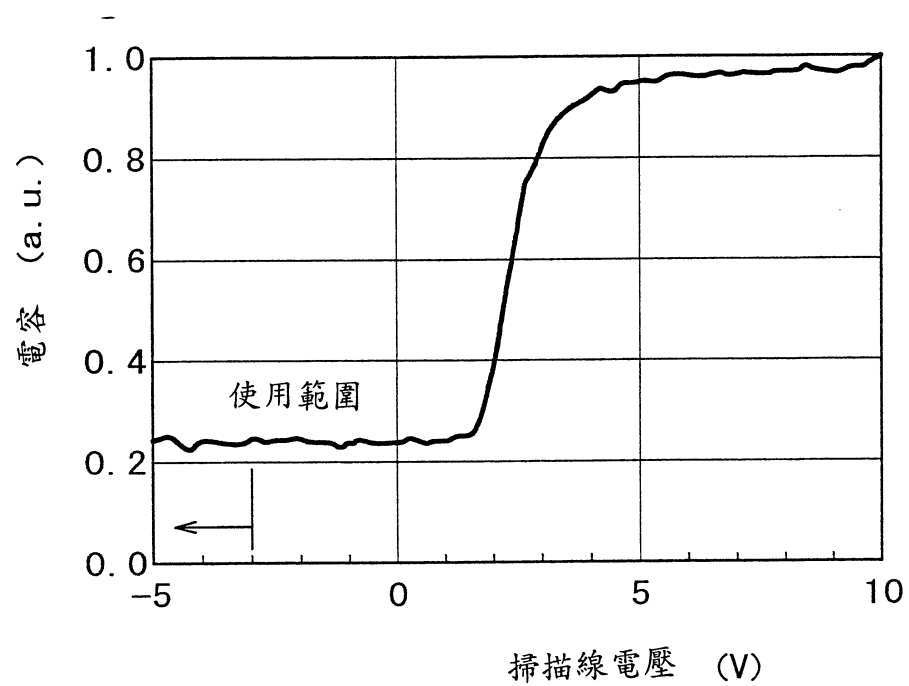


圖 4

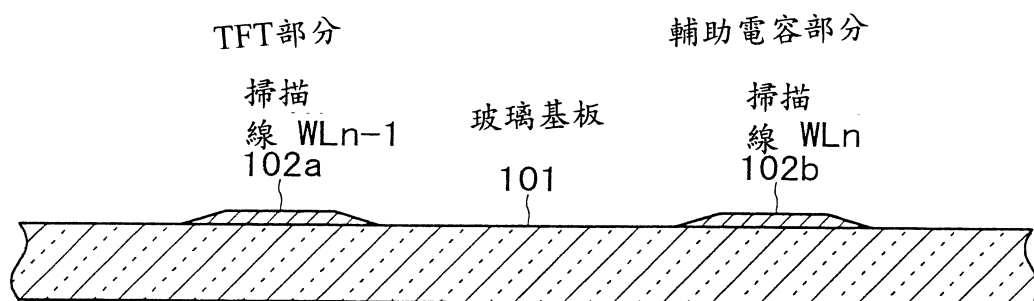


圖 5A

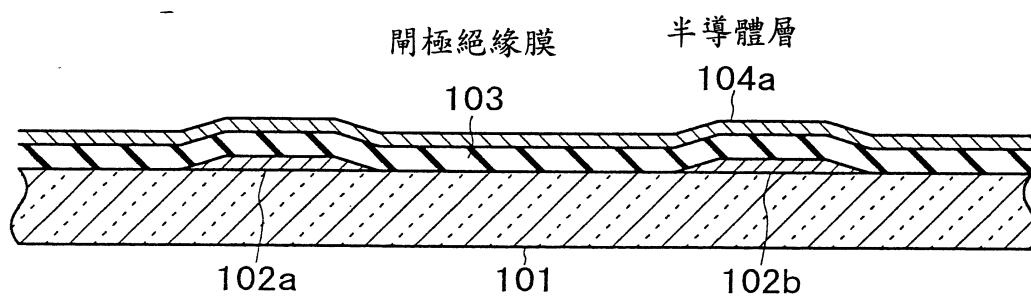


圖 5B

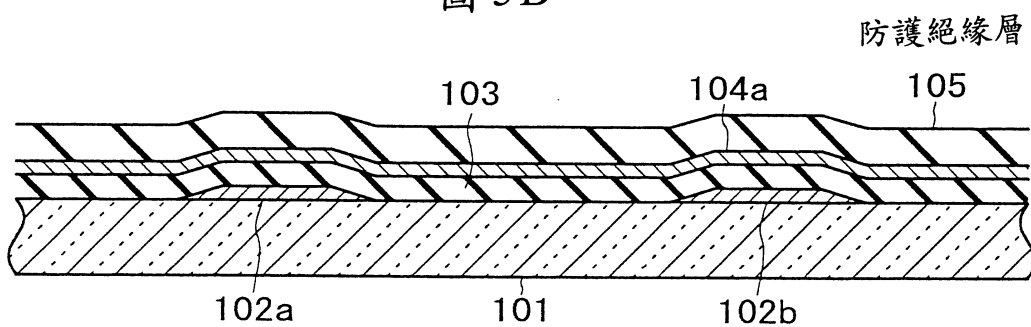


圖 5C

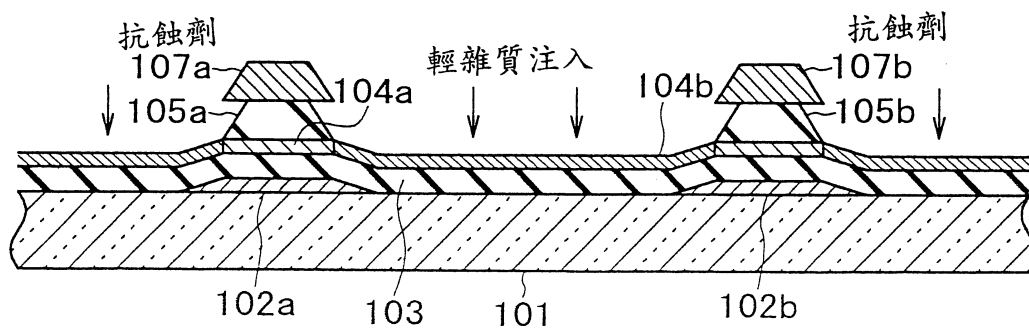


圖 5D

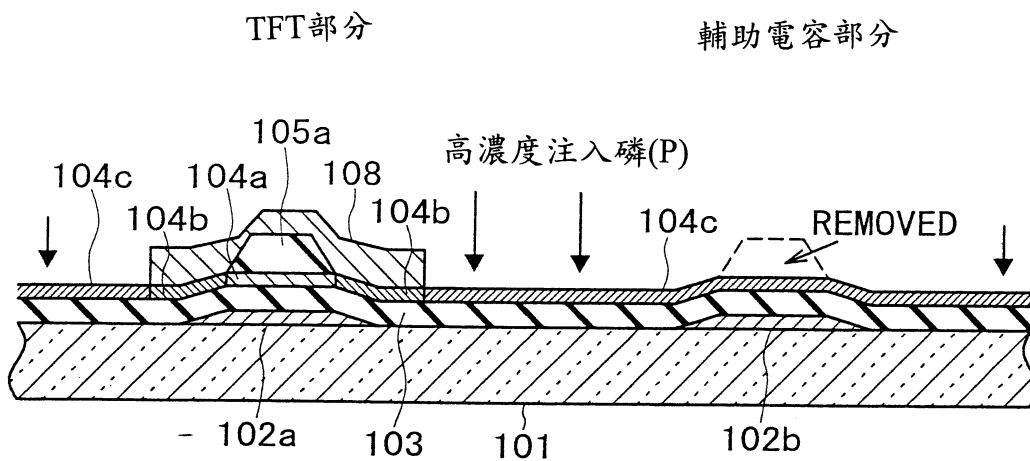


圖 6A

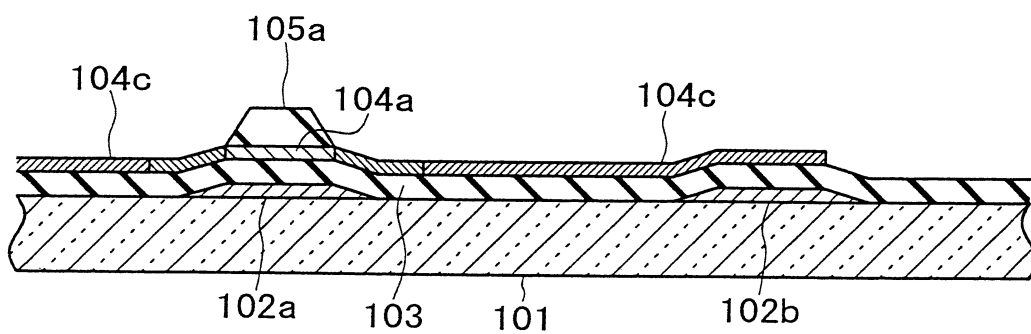


圖 6B

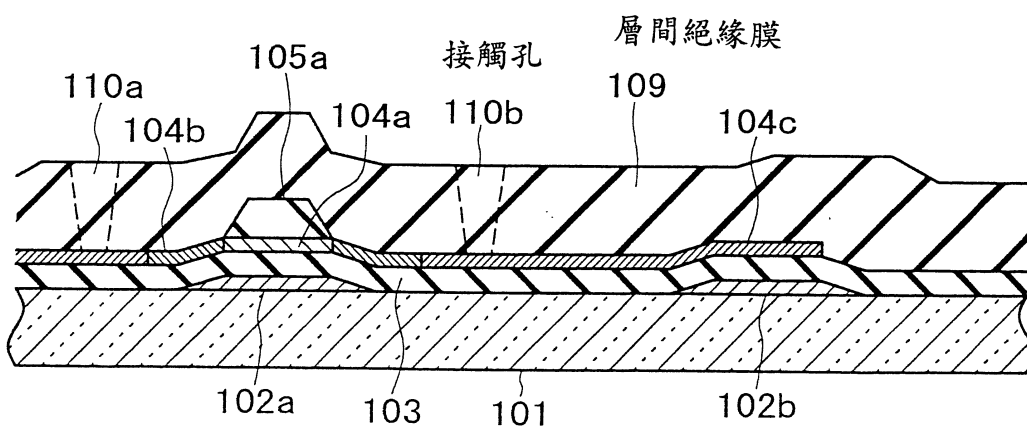


圖 6C

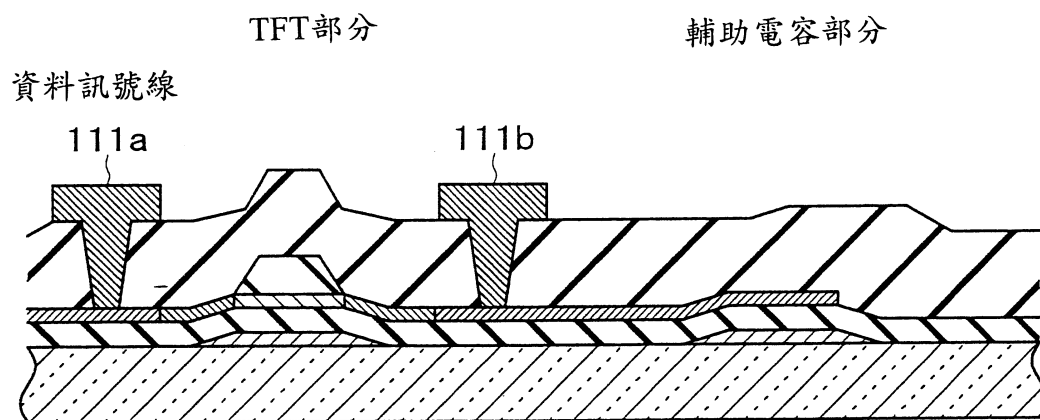


圖 7A

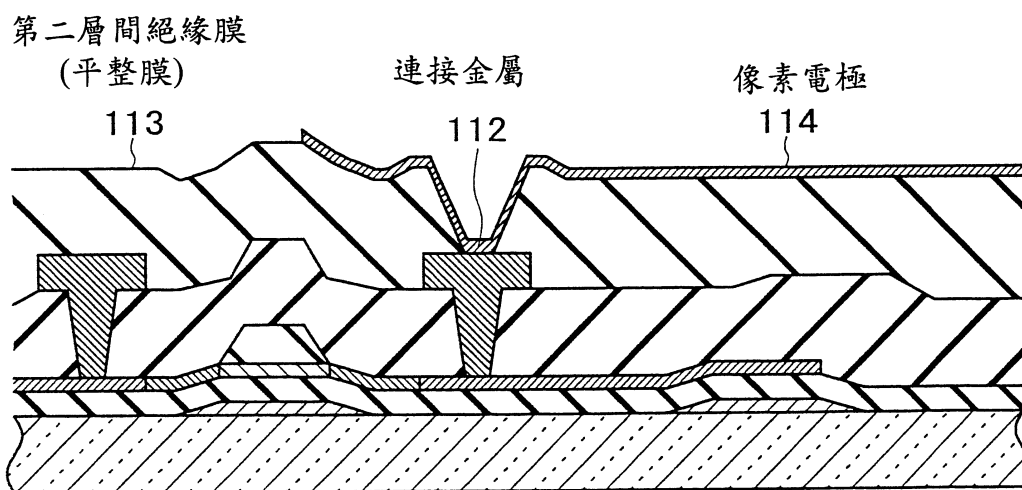


圖 7B

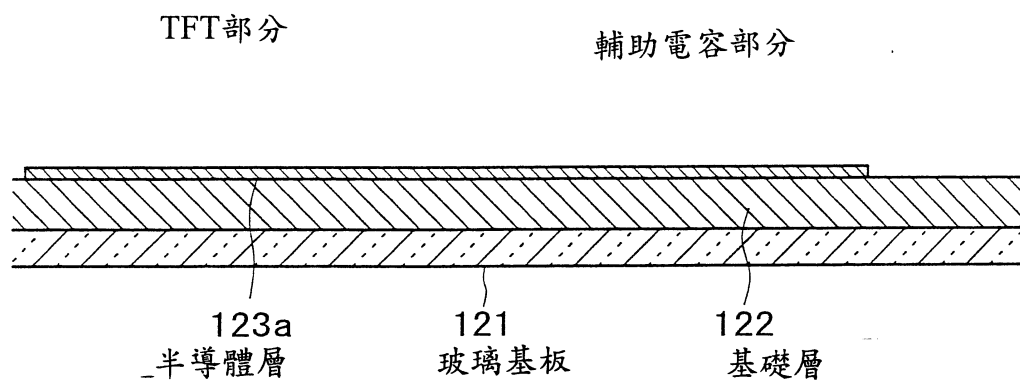
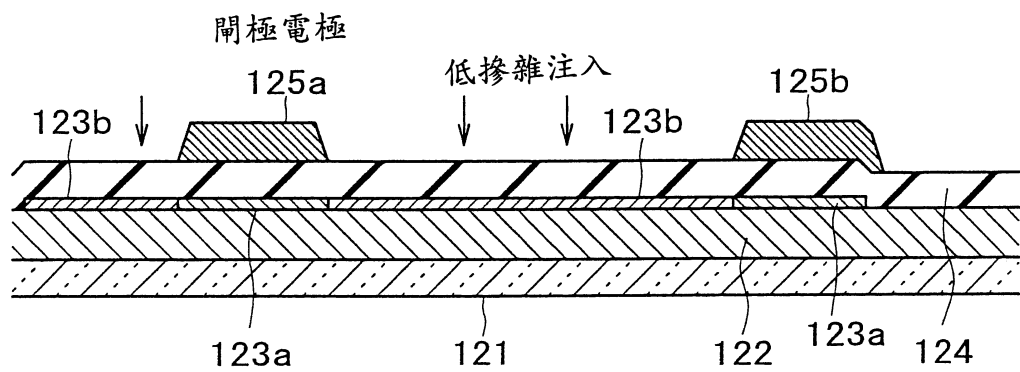


圖 8A



閘極絕緣膜

圖 8B

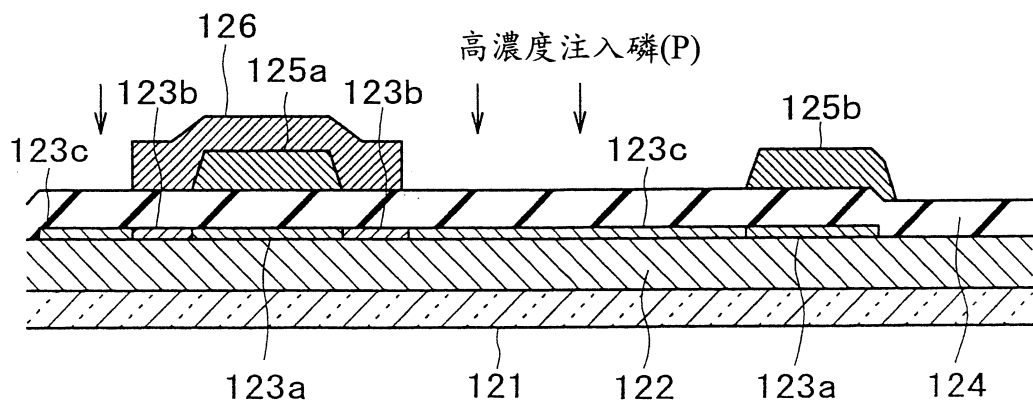


圖 8C

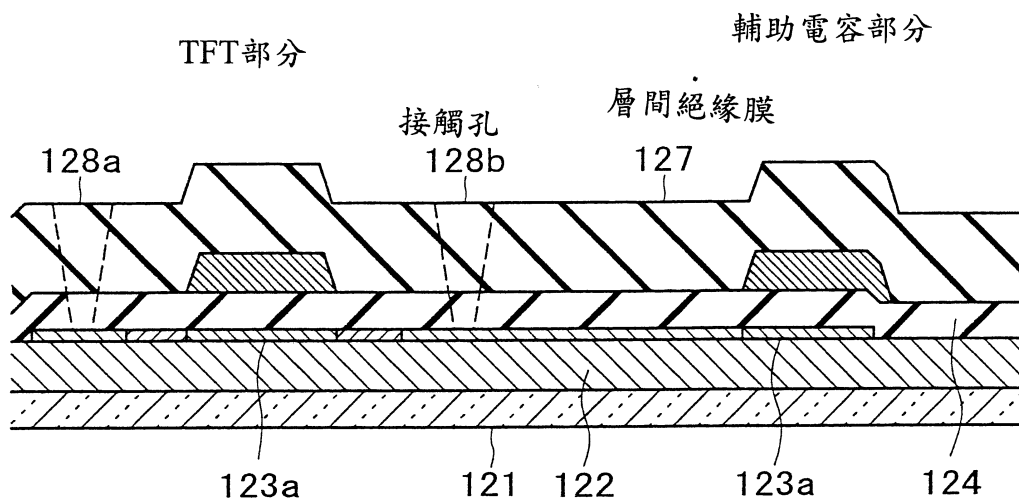


圖 9A

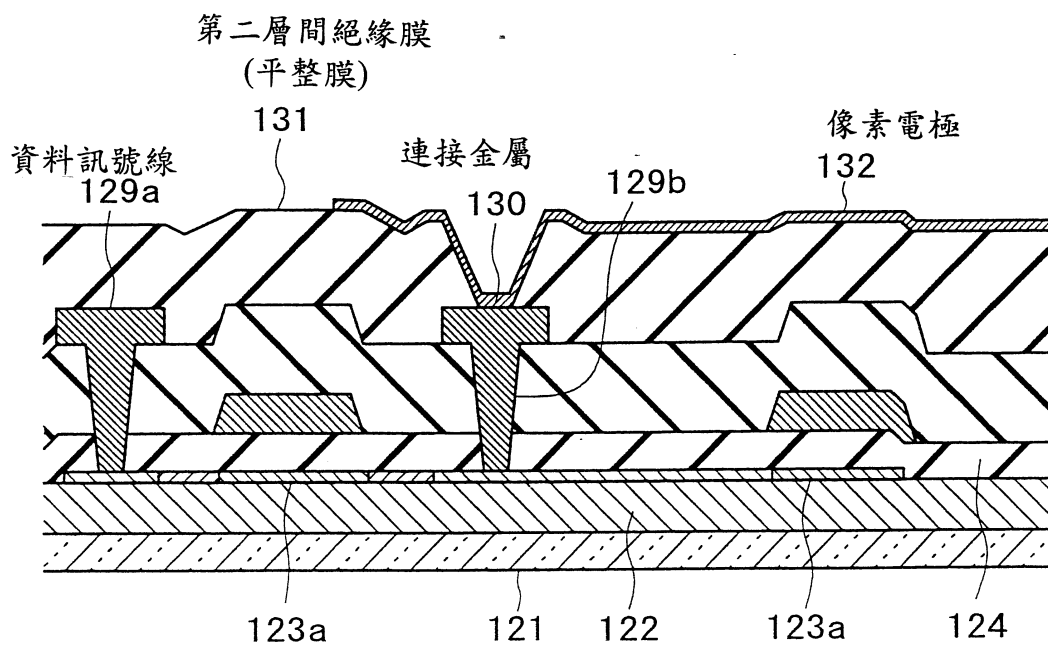


圖 9B

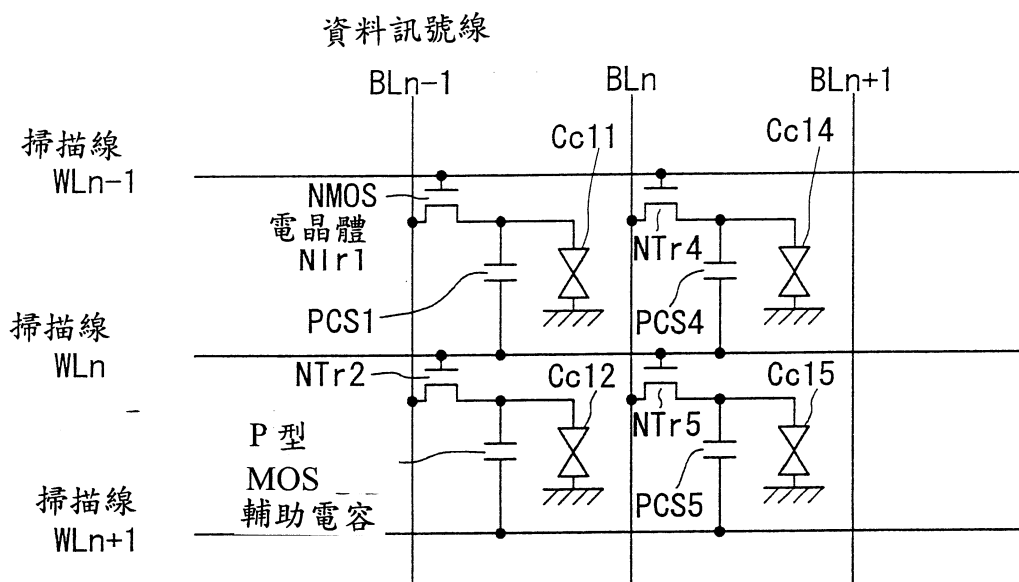


圖 10A

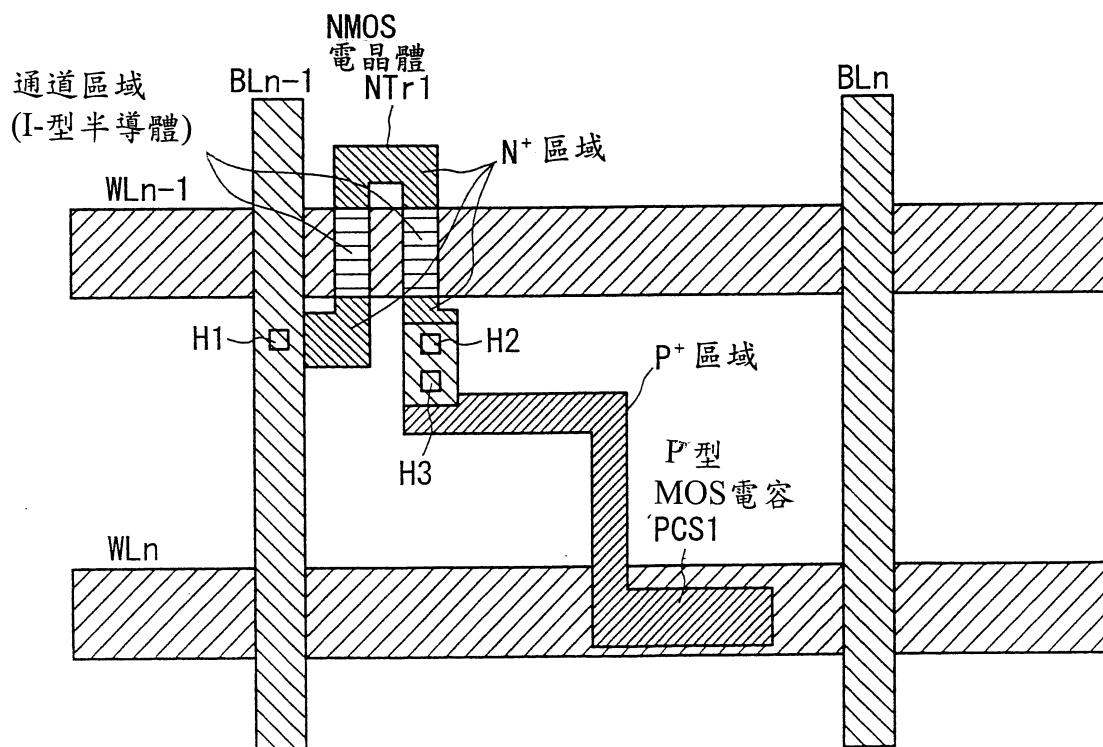


圖 10B

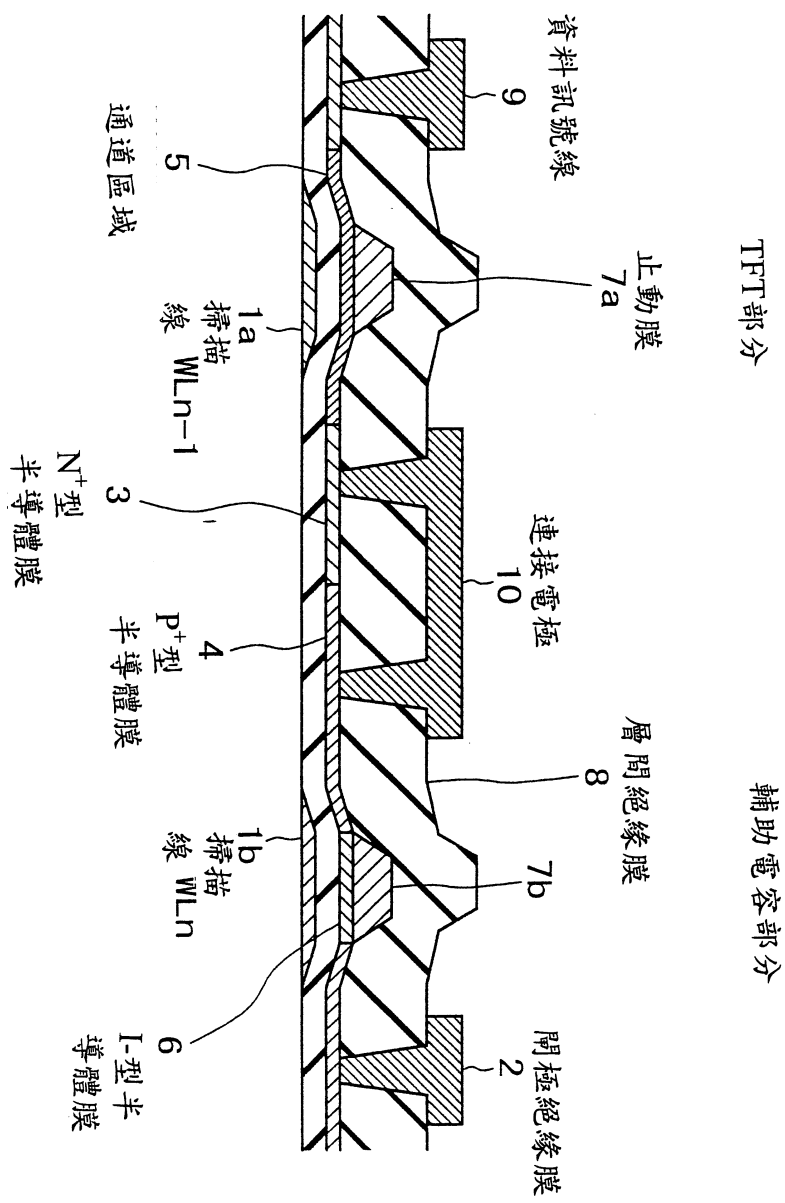


圖 11

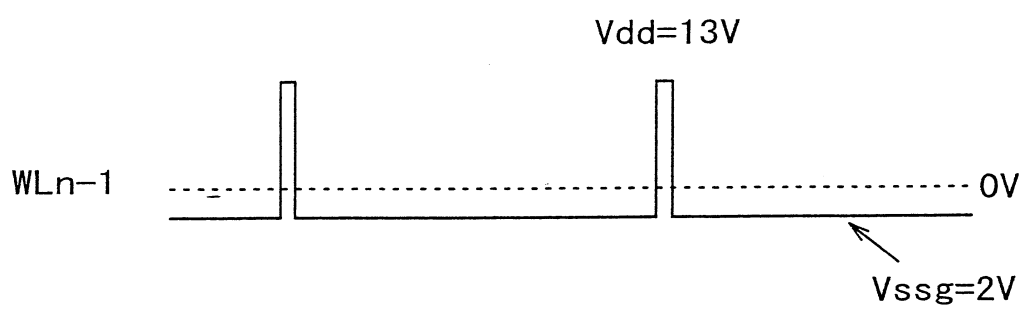


圖 12A

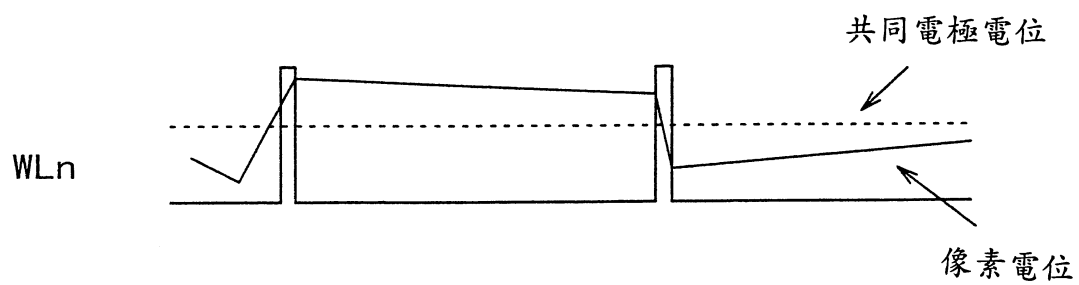


圖 12B



圖 12C

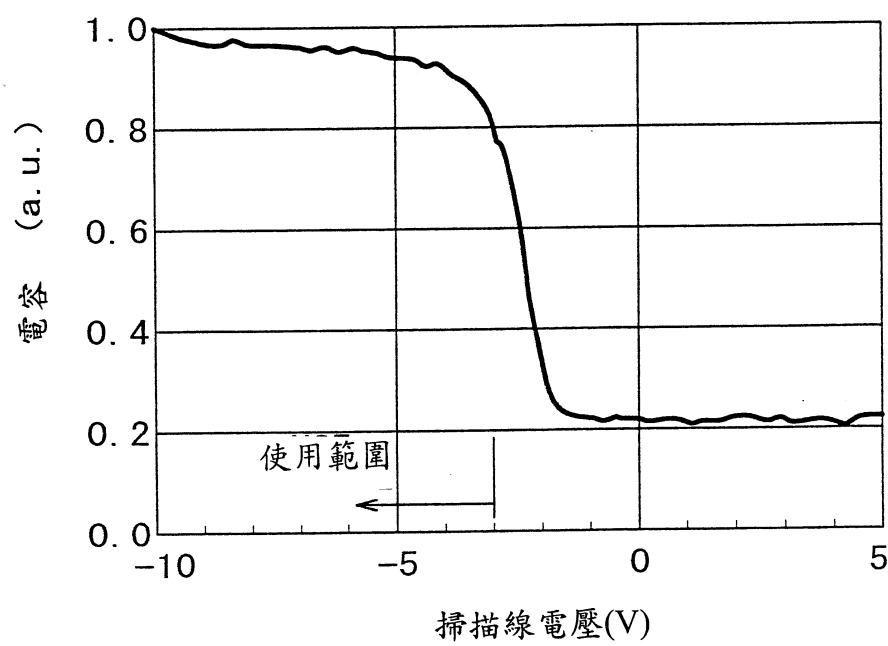


圖 13

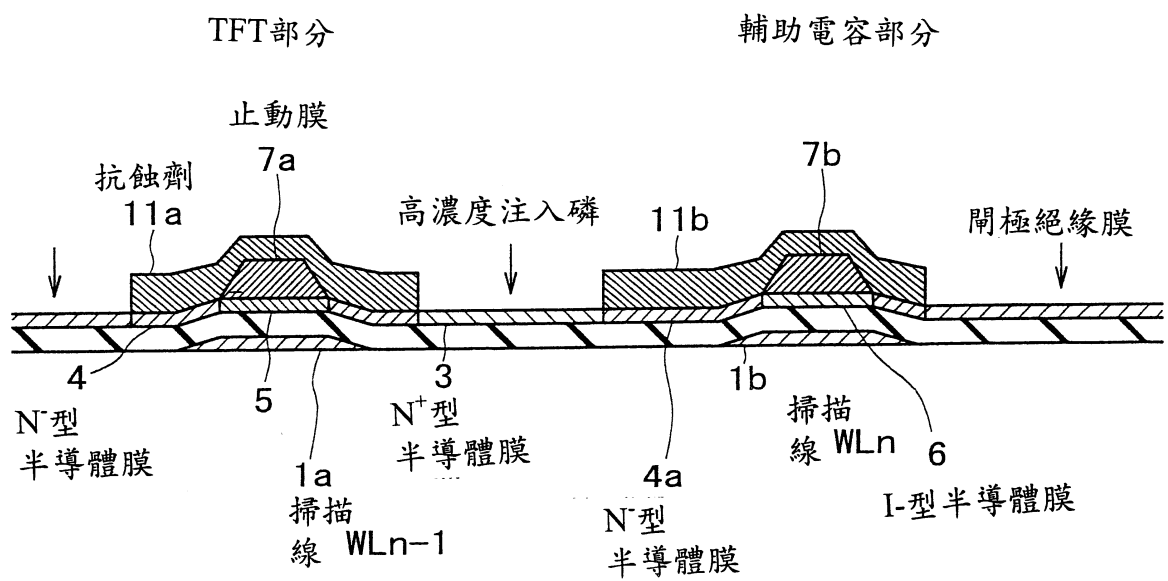


圖 14A

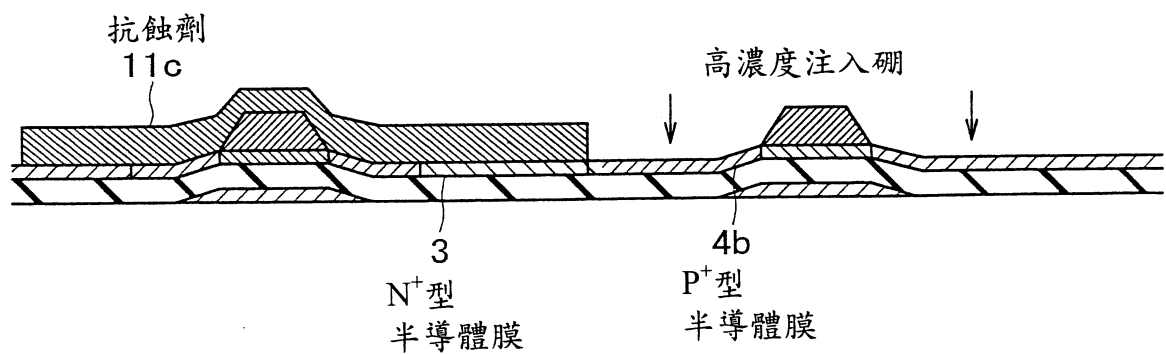


圖 14A

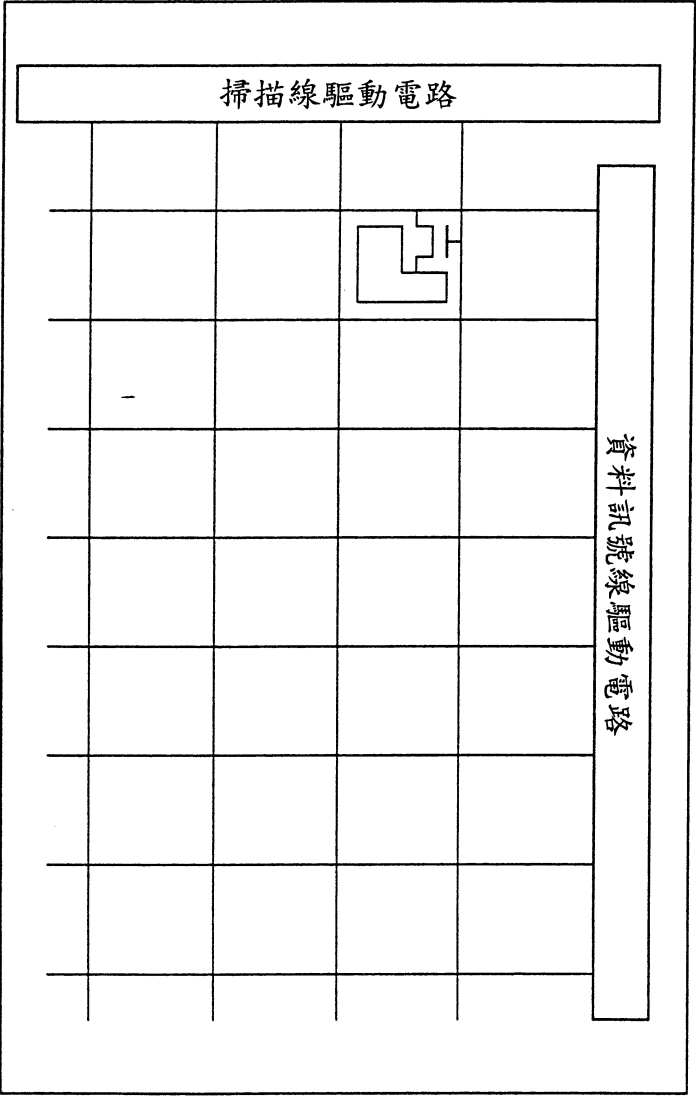


圖 15

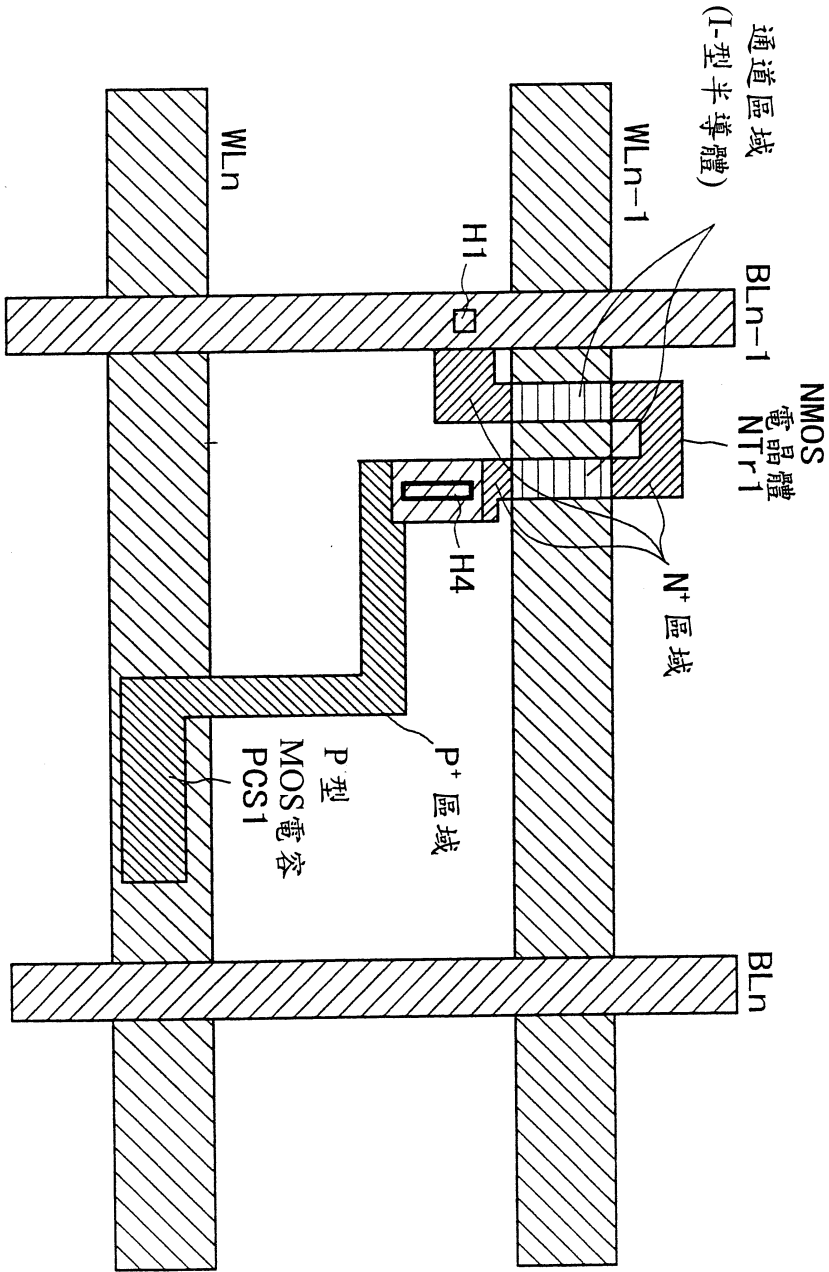


圖 16

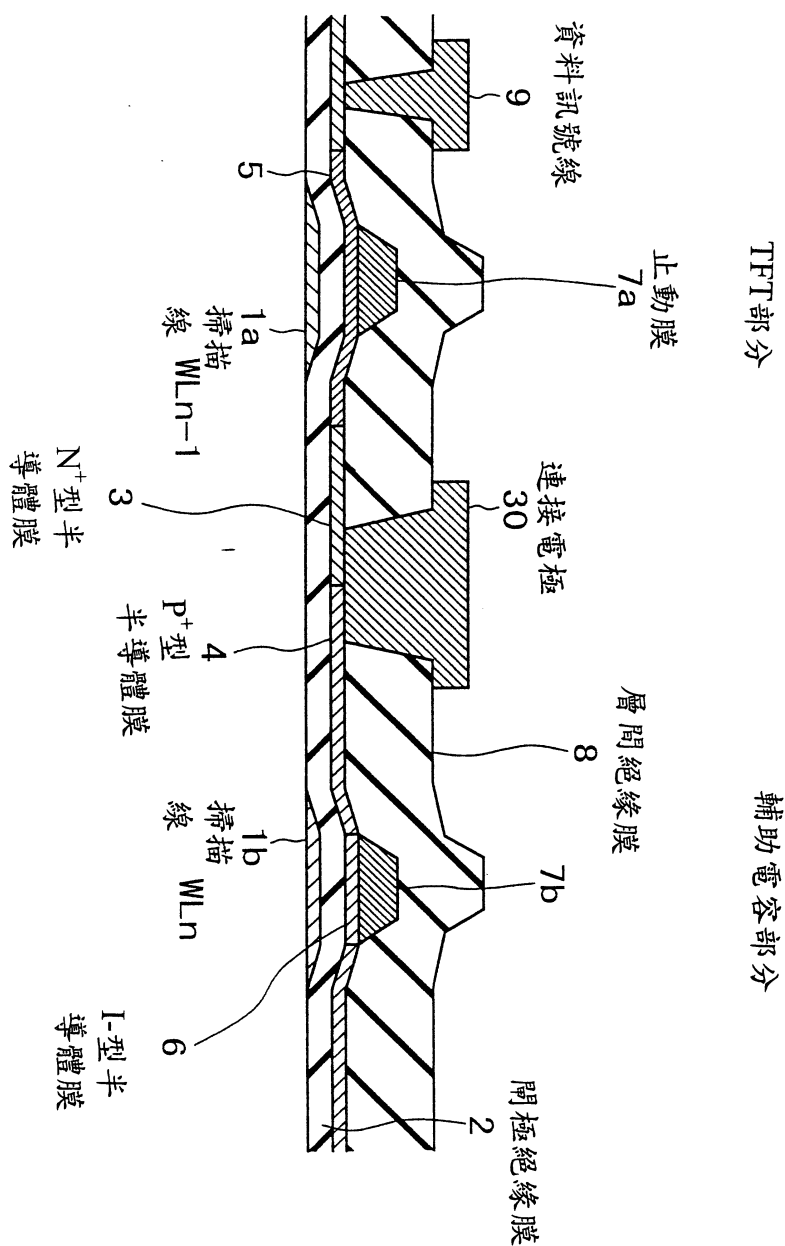


圖 17

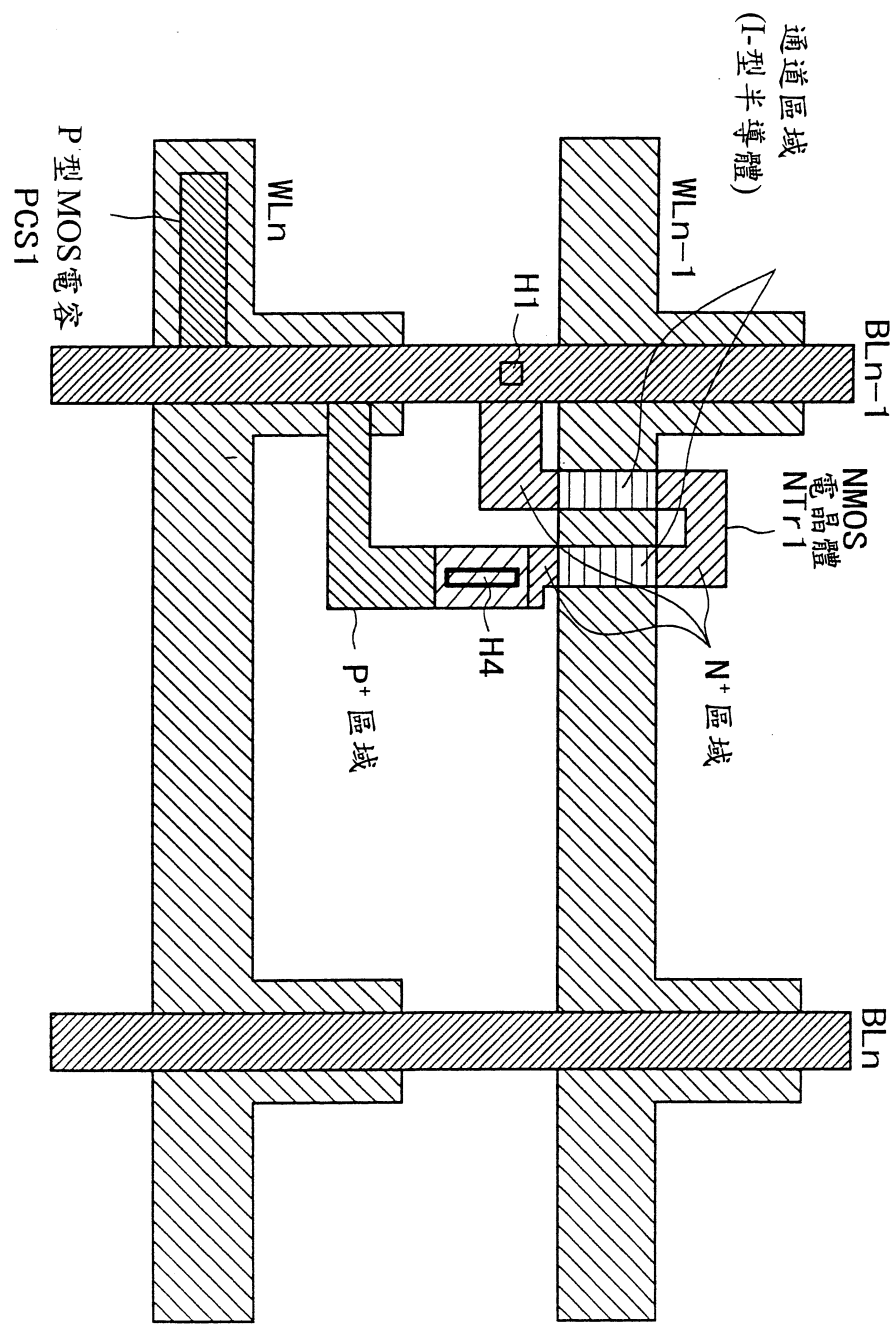


圖 18

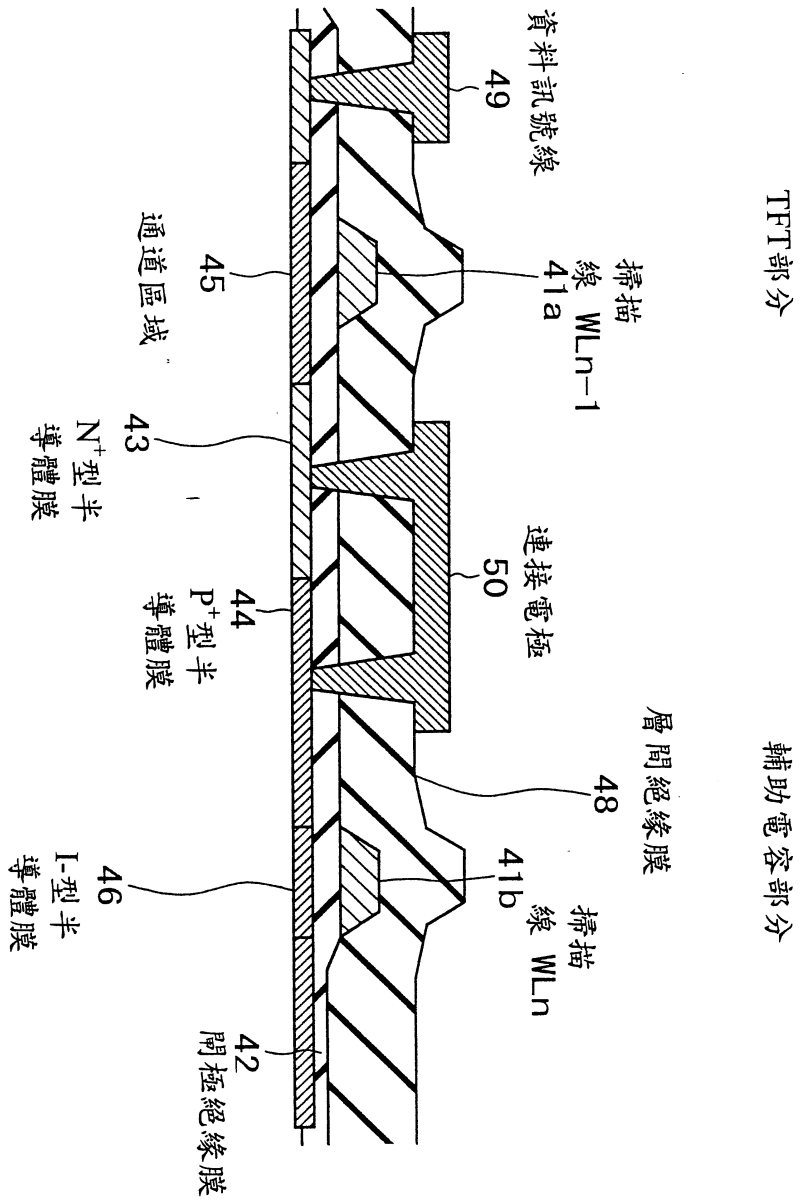


圖 19

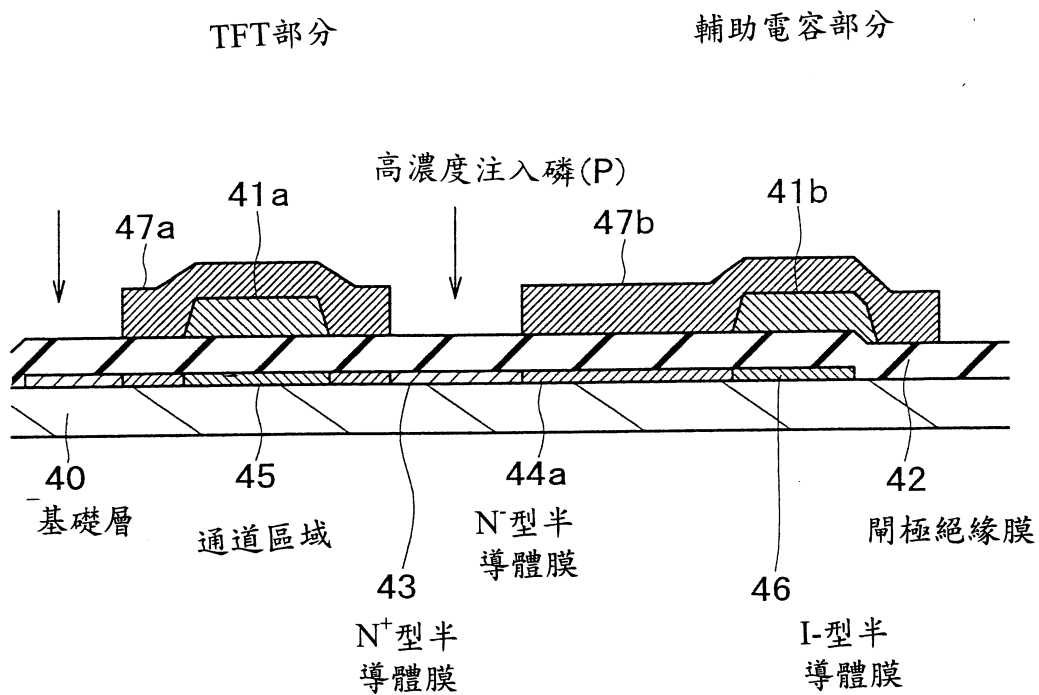


圖 20A

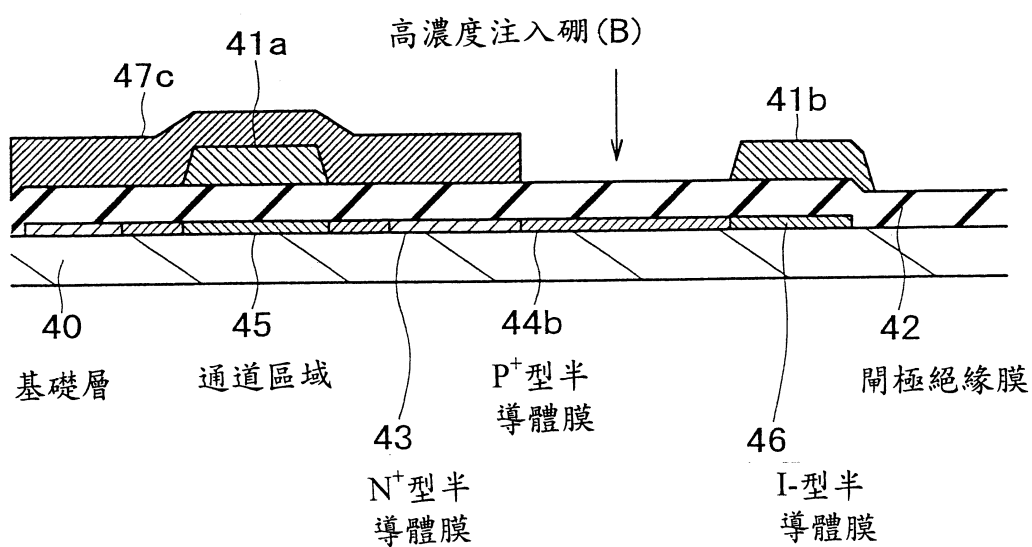


圖 20B