

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5018027号
(P5018027)

(45) 発行日 平成24年9月5日 (2012.9.5)

(24) 登録日 平成24年6月22日 (2012.6.22)

(51) Int.Cl.

F I

HO 4 L 25/02 (2006.01)

HO 4 B 3/04 (2006.01)

HO 4 L 25/02 3 O 2 C

HO 4 B 3/04 A

請求項の数 13 (全 23 頁)

(21) 出願番号	特願2006-304585 (P2006-304585)	(73) 特許権者	000002185
(22) 出願日	平成18年11月9日 (2006.11.9)		ソニー株式会社
(65) 公開番号	特開2008-124670 (P2008-124670A)		東京都港区港南1丁目7番1号
(43) 公開日	平成20年5月29日 (2008.5.29)	(74) 代理人	100093241
審査請求日	平成21年9月15日 (2009.9.15)		弁理士 宮田 正昭
		(74) 代理人	100101801
			弁理士 山田 英治
		(74) 代理人	100095496
			弁理士 佐々木 榮二
		(74) 代理人	100086531
			弁理士 澤田 俊夫
		(72) 発明者	王 金國
			東京都品川区北品川6丁目7番35号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 データ受信装置

(57) 【特許請求の範囲】

【請求項 1】

リファレンス・クロックの1チャンネルを含む2チャンネル以上からなる差動伝送路を介してデジタル・データを受信するデータ受信装置であって、

送信機側から前記差動伝送路に送信された各データ・チャンネルの信号を受信するデジタル・データ受信部と、

送信機側から前記差動伝送路に送信されたリファレンス・クロックを受信するリファレンス・クロック受信部と、

前記リファレンス・クロック受信部において受信したリファレンス・クロックの前記差動伝送路伝送路を通過したことに起因する波形劣化に基づいて、リファレンス・クロックにおける伝送損失の大小度合いを判別する伝送損失度合い判別部と、
を具備し、

前記伝送損失度合い判別部は、クロック半周期において時間に対する電圧の傾きが正 ($dV/dt > 0$) となるクロック・エッジからなる立上がり時間と、クロック半周期において時間に対する電圧の傾きが負 ($dV/dt < 0$) となるクロック・エッジからなる立下り時間との時間差に基づいてリファレンス・クロックの波形劣化の度合いを基に前記差動伝送路における信号の伝送損失を判別する、

ことを特徴とするデータ受信装置。

【請求項 2】

リファレンス・クロックの一周期はデータ信号のビット時間の整数倍である、

ことを特徴とする請求項 1 に記載のデータ受信装置。

【請求項 3】

前記伝送損失度合い判別部は、伝送損失の大小度合いを伝送路の長さで表す、ことを特徴とする請求項 1 に記載のデータ受信装置。

【請求項 4】

前記伝送損失度合い判別部は、前記リファレンス・クロック受信部で受信した劣化クロック波形を整流する全波整流器と、該全波整流された劣化クロック波形を差動の微分波形に整形させる微分器と、該差動の微分波形を電圧振幅値の差動波形に揃える比較器と、該電圧振幅値の差動波形を全周期時間に対して積分して正電圧値と負電圧の時間差を差分電圧値として取り出す積分器を備える、

10

ことを特徴とする請求項 1 に記載のデータ受信装置。

【請求項 5】

前記伝送損失度合い判別部は、該差分電圧値を伝送損失若しくは伝送路長に対して正規化して、任意の伝送路の伝送損失の度合い若しくは伝送路長を定量化する、

ことを特徴とする請求項 4 に記載のデータ受信装置。

【請求項 6】

リファレンス・クロックの 1 チャンネルを含む 2 チャンネル以上からなる差動伝送路を介してデジタル・データを受信するデータ受信装置であって、

送信機側から前記差動伝送路に送信された各データ・チャンネルの信号を受信するデジタル・データ受信部と、

20

送信機側から前記差動伝送路に送信されたリファレンス・クロックを受信するリファレンス・クロック受信部と、

前記リファレンス・クロック受信部において受信したリファレンス・クロックの前記差動伝送路伝送路を通過したことに起因する波形劣化に基づいて、リファレンス・クロックにおける伝送損失の大小度合いを判別する伝送損失度合い判別部と、
を具備し、

前記伝送損失度合い判別部は、クロック信号の立上がり近傍の時間に対する傾き Dp を検出し、該検出結果に基づいて前記差動伝送路の伝送損失若しくは伝送路長の度合いを判別する、

ことを特徴とするデータ受信装置。

30

【請求項 7】

前記伝送損失度合い判別部は、前記リファレンス・クロック受信部で受信した劣化クロック波形を整流する全波整流器と、該全波整流された劣化クロック波形を差動の微分波形に整形させる微分器と、該微分波形における振幅レベルを検出するピークホールド部を備える、

ことを特徴とする請求項 6 に記載のデータ受信装置。

【請求項 8】

前記伝送損失度合い判別部は、検出された振幅レベルを伝送損失若しくは伝送路長に対して正規化して、任意長さの伝送路の伝送損失若しくは伝送路長を定量化する

ことを特徴とする請求項 7 に記載のデータ受信装置。

40

【請求項 9】

前記伝送損失度合い判別部は、リファレンス・クロックの波形劣化の判別結果に基づいて、前記リファレンス・クロック受信部において受信したリファレンス・クロック及び前記デジタル・データ受信部において受信したデータ信号についての高周波減衰特性を推定し、

前記デジタル・データ受信部及びリファレンス・クロック受信部の後段に前記差動伝送路の伝送損失の周波数特性と反対方向の周波数特性を持った伝送損失補償用フィルタを配設し、前記伝送損失度合い判別部における高周波特性減衰特性の推定結果に基づいて前記フィルタにおける高域利得特性又は低域減衰特性の制御を行なう、

ことを特徴とする請求項 1 に記載のデータ受信装置。

50

【請求項 10】

前記差動伝送路における抵抗損失に起因する信号全体にわたる振幅方向の変形を補償する抵抗損失補償部をさらに備える、
ことを特徴とする請求項 9 に記載のデータ受信装置。

【請求項 11】

前記抵抗損失補償部は、前記伝送損失度合い判別部による判別結果に基づいて、信号全体にわたって振幅方向の変形を補正する、
ことを特徴とする請求項 10 に記載のデータ受信装置。

【請求項 12】

前記抵抗損失補償部は、前記伝送損失補償用フィルタ内に、可変電流制御回路として組み込まれる、
ことを特徴とする請求項 11 に記載のデータ受信装置。

【請求項 13】

前記可変電流制御回路は、判別部において伝送損失が大きいと判定されたときに、制御電流を増大して、抵抗損失に伴う受信振幅の低下を補う、
ことを特徴とする請求項 12 に記載のデータ受信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ケーブルなどを用いて伝送した信号の伝送損失を補償するデータ受信装置に係り、特に、周波数に依存する劣化減衰を等化するデータ受信装置に関する。

【0002】

さらに詳しくは、本発明は、高速のデジタル・データを差動伝送路経由で長距離伝送する際における周波数に依存する劣化減衰を等化するデータ受信装置に係り、特に、差動伝送路に含まれるリファレンス・クロックを用いて高域ゲイン補償をかけて等化処理を行なうデータ受信装置に関する。

【背景技術】

【0003】

HDMI (High Definition Multimedia Interface) は、主に家電やAV機器向けのデジタル映像及び音声入出力用に策定されたインターフェース規格であり、具体的には、パーソナル・コンピュータとディスプレイの接続に使われるデジタル・インターフェースのDVI (Digital Visual Interface) をさらに発展させ、1本のケーブルで映像信号、音声信号、及び双方向制御信号を合わせて送受信するように構成されており、取り回しが容易になっている。また、オプションでは制御信号を双方向に伝送させることができ、機器間を中継させることで1台のリモコンを用いて複数のAV機器を制御することができる。

【0004】

HDMIは、物理層には、DVIにも採用されているディスプレイ映像信号のデジタル伝送方式であるTMDS (Transition Minimized Differential Signaling: 遷移時間最短差動信号伝送方式) を使用し、高速なデジタル・データ伝送を実現することができる。TMDSは、デジタル・データを差動伝送する手段の1つであり、R (Red: 赤) / G (Green: 緑) / B (Blue: 青) という3種類の映像信号と、リファレンス・クロック信号の伝送にそれぞれ1チャンネルずつの合計4チャンネルからなるリンクで構成される。各映像信号は10ビットの平行信号をシリアル変換し、1クロック周期当たり10ビットのデータを伝送する。例えば、クロックを500MHzとすれば1秒当たり5Gビットの映像データを送ることができる (HDMI ver 1.3の実効伝送レートは250Mbps ~ 3.4Gbpsである)。

【0005】

TMDSは、ツイスト・ペア・ケーブルなどの対になった導電体に差動信号として、クロック並びにNRZ (Non Return to Zero) データを伝搬させるデジ

10

20

30

40

50

タル・データ伝送方式である。この種の伝送方式は、送受信機の電位差変動に強い、外来ノイズをコモンモード電圧除去作用により排除できる、不要輻射を抑制できる、といった利点があり、高速で且つ10～100メートル程度の比較的長い距離のデータ伝送にも用いることができる。

【0006】

ところで、導電体には必ず有限の単位伝送長当たりの減衰があり、しかもそれは表皮効果や誘電損失に起因する高周波成分に対して顕著に現れる。このため、上述したように高速のデジタル・データをTMD SやLVDSといった差動伝送路を通して長距離伝送する際には、伝送路上で信号の減衰や遅延が生じて、データ波形が劣化してしまうことが懸念され、高周波数帯域ほど伝送路上の減衰は大きく、伝送路長が長くなるにつれてより顕著になる。

10

【0007】

このような相反関係を解消する手法として、高速デジタル伝送路上での高周波成分の減衰の影響を除去するための等化器（ケーブル・イコライザ）を受信側に設けて、導電体の減衰がなかった信号を再生することが極めて重要であると考えられている。

【0008】

周波数に依存する劣化減衰（伝送損質：誘電損失、表皮効果による抵抗損失など）を等化する手段として、伝送損失と同量の利得特性を持つように自動利得制御（Automatic Gain Control: AGC）されたハイパス・フィルタを通して元の伝送信号を再生することが一般的である。すなわち、伝送路長に応じて高周波数帯域が劣化減衰するのとはほぼ逆の特性をAGCにより印加する（すなわち高域ゲイン補償をかける）ことで、より広帯域で平坦な特性を得て、伝送前の信号を回復することが好ましい。

20

【0009】

このような場合、任意の伝送損失に追従し、それと同量の利得で受信信号を等化するため、任意の伝送損失の度合いを正確に判別する必要がある。実際のケーブル長よりも小さい伝送損失を見積もると、フィードバック電圧が小さくなることからゲイン補償が不足するため、ハイパス・フィルタを通過した信号はUnder Equalizingとなる。逆に、実際のケーブル長よりも長い伝送損質を見積もると、フィードバック電圧が必要以上に大きくなることからゲイン補償が過剰となって、ハイパス・フィルタを通過した信号はOver Equalizingとなる。

30

【0010】

例えば、減衰した後のデータ信号の1と0の間の遷移裾においてある特定のタイミングでサンプリングした電圧を、データ信号のコモンモード電圧と比較して伝送損失の度合いを定量化することによって、伝送信号における周波数に依存した伝送損失を補償するための等化器を自動的に調整する適応的な等化方法及びシステムについて提案がなされている（例えば、特許文献1を参照のこと）。

【0011】

しかしながら、この方法では、ビットレートが数Gbps程度となる高速伝送では、受信信号をサンプリングするタイミング精度が限界を超えてしまい、受信データ信号から伝送路の伝送損失を性格に判別することが困難になる。最悪の場合には、誤判別によるビット・エラーを起こしてしまうこともあり得る。

40

【0012】

TMD Sのようにクロック・チャネルを含んだシリアル・データ通信系の場合には、周期信号で周波数の低いリファレンス・クロックを利用して、受信データ信号が受けた伝送路の伝送損失を推定する方法が考えられる（例えば、特許文献2、特許文献3を参照のこと）。リファレンス・クロックはNRZデータと同じ振幅で送信され、NRZデータ周期と同一周期若しくはその整数倍で必ず0と1の遷移を繰り返すことから、基準クロックの受信端での振幅を観測することによって高周波減衰特性を推定することができる。通常、データ伝送においてリファレンス・クロックとNRZデータはほぼ同じ特性を持つ導電体が用いられることから、リファレンス・クロックから推定された減衰特性に基づいてNR

50

Z信号に対する補償フィルタの特性制御を行なうことができる。

【0013】

受信したリファレンス・クロックのエッジに対して電圧2箇所以上サンプリングし、これらのサンプリング電圧の大小を比較することにより、リファレンス・クロックにおける伝送路の伝送損失の度合いを判別することができ、これに基づいてNRZデータ信号の伝送損失を補償すればよい。このような方法によれば、高速データな伝送路に対しても適用することができる。しかしながら、サンプリングのようなタイミングを生成するためのPLL (Phase Lock Loop) やDLL (Delay Lock Loop) が必要となるため、回路が複雑且つ肥大化し、消費電力の面でもデメリットがある。

【0014】

【特許文献1】米国特許公開2006/0045176号公報

【特許文献2】米国特許公開2005/0195894号公報

【特許文献3】特開2005-86379号公報

【発明の開示】

【発明が解決しようとする課題】

【0015】

本発明の目的は、差動導電体対を介して伝送されるリファレンス・クロック及びNRZ信号を好適に受信することができる、優れたデータ受信装置を提供することにある。

【0016】

本発明のさらなる目的は、高速のデジタル・データを差動伝送路経由で長距離伝送する際における周波数に依存する劣化減衰をより高い精度で等化することができる、優れたデータ受信装置を提供することにある。

【0017】

本発明のさらなる目的は、伝送路に含まれるリファレンス・クロックを用いて、高速なデータ信号が受けた伝送路の伝送損失を推定し、高域ゲイン補償をかけて等化処理を行なうことができる、優れたデータ受信装置を提供することにある。

【0018】

本発明のさらなる目的は、伝送路に含まれるリファレンス・クロックを用いて、回路構成が簡易で低消費電力な仕組みにより受信データ信号における伝送損失を推定し、高域ゲイン補償をかけて等化処理を行なうことができる、優れたデータ受信装置を提供することにある。

【課題を解決するための手段】

【0019】

本発明は、上記課題を参酌してなされたものであり、リファレンス・クロックの1チャンネルを含む2チャンネル以上からなる差動伝送路を介してデジタル・データを受信するデータ受信装置であって、

送信機側から前記差動伝送路に送信された各データ・チャンネルの信号を受信するデジタル・データ受信部と、

送信機側から前記差動伝送路に送信されたリファレンス・クロックを受信するリファレンス・クロック受信部と、

前記リファレンス・クロック受信部において受信したリファレンス・クロックの前記差動伝送路伝送路を通過したことに起因する波形劣化に基づいて、リファレンス・クロックにおける伝送損失の大小度合いを判別する伝送損失度合い判別部と、
を具備することを特徴とするデータ受信装置である。但し、リファレンス・クロックの一周期はデータ信号のビット時間の整数倍であるとする。

【0020】

HDMIの物理層としても採用されるTMD Sは、ツイスト・ペア・ケーブルなどの対になった導電体に差動信号として、クロック並びにNRZデータを伝搬させる高速デジタル・データ伝送方式であり、高速で且つ10～100メートル程度の比較的長い距離のデータ伝送にも用いることができる。しかしながら、伝送路上では、表皮効果や誘電損失に

10

20

30

40

50

起因する高周波成分に対して顕著に現れる減衰が単位伝送長当たりが発生することから、受信側では等化技術により導電体の減衰がなかった信号を再生することが極めて重要である。

【0021】

周波数に依存する劣化減衰を等化する手段として、伝送損失と同量の利得特性を持つように自動利得制御されたハイパス・フィルタを通して高域ゲイン補償をかけることで元の伝送信号を再生することが一般的である。この場合、任意の伝送損失に追従し、それと同量の利得で受信信号を等化するため、任意の伝送損失の度合いを正確に判別する必要がある。

【0022】

伝送損失は一般的に、同一材質において伝送路の長さ及び信号周波数のN乗に比例して増加する。差動伝送路上でクロック信号伝送用のチャネルはNRZデータ信号伝送用のチャネルはほぼ同じ高周波減衰特性を持つと考えられる。したがって、TMDSのようにクロック・チャネルを含んだシリアル・データ通信系の場合には、周期信号で周波数の低いリファレンス・クロックを利用して、受信データ信号が受けた伝送路の伝送損失を推定し、この推定結果に基づいてNRZ信号に対する高域ゲイン補償フィルタの特性制御を行なうという等化方法が考えられる。

【0023】

本発明に係るデータ受信装置は、受信したリファレンス・クロックの伝送路を通過したことに起因する波形劣化に基づいて、伝送損失の大小度合いを自動判別するようになっている。クロックの波形劣化の度合いは、クロックの振幅変化量と、クロック半周期における立上がりと立下りの時間差の変化量に最も顕著に現れる。クロックの振幅変化量は、入力信号の振幅の大小にも直接影響されることから、本発明では、後者のクロック半周期における立上がりと立下りの時間差を伝送損失の大小度合いの判別度合いとして用いる。

【0024】

受信したリファレンス・クロックの波形劣化を判別する判別部は、例えば、前記リファレンス・クロック受信部で受信した劣化クロック波形を整流する全波整流器と、該全波整流された劣化クロック波形を差動の微分波形に整形させる微分器と、該差動の微分波形を電圧振幅値の差動波形に揃える比較器と、該電圧振幅値の差動波形を全周期時間に対して積分する積分器で構成することができる。

【0025】

劣化クロック波形を全波整流することにより、クロックの前半周期と後半周期の電圧情報の相殺を避ける。また、負の半周期の情報を正に変換し利用することによって、判別の高効率化を図ることができる。

【0026】

そして、全波整流された劣化クロック波形を差動の微分波形に整形させると、伝送損失の度合いを表す情報が、信号が正である時間と負である時間の比で表わされる。

【0027】

さらに、差動の微分波形を比較器で電圧振幅値を差動波形のように揃えてから、積分器で全周期時間に対して積分すると、正電圧値と負電圧の時間差が差分電圧（VL）値として現れ、純粋に時間軸の情報だけを精度よく取り出すことができる。

【0028】

正のVL値は、クロック信号が差動伝送路で伝送損失を受けたことを意味し、その値が高い程、伝送損失が大きい。同一伝送損失の周波数特性を持つ伝送路においては、伝送損失は伝送路長に比例するので、VL値が高いことは伝送路が長いことになる。したがって、前記伝送損失度合い判別部は、該差分電圧値を伝送損失若しくは伝送路長に対して正規化して、任意の伝送路の伝送損失の度合い若しくは伝送路長を定量化することができる。

【0029】

あるいは、クロック半周期における立上がりと立下りの時間差以外にも、伝送路長Lとの相関ファクタで、クロック信号の立上がり近傍の時間に対する傾きDpを検出しこれを

10

20

30

40

50

評価することによっても、伝送損失（若しくは伝送路長）の度合いを定量化することができる。何故ならば、差動伝送路の長さ L とクロック・エッジの立上がり近傍の時間に対する電圧の傾き D_p との関係は、 $L_2 > L_1 > L_0$ のときに、 $D_{p2} < D_{p1} < D_{p0}$ の相関を持つからである。

【0030】

この場合、受信したリファレンス・クロックの波形劣化を判別する判別部は、例えば、前記リファレンス・クロック受信部で受信した劣化クロック波形を整流する全波整流器と、該全波整流された劣化クロック波形を差動の微分波形に整形させる微分器と、該微分波形における振幅レベルを検出するピークホールド部で構成することができる。すなわち、微分器で微分波形に変換した際に、時間軸の情報ではなく、振幅情報を利用する。伝送損失が大きくなるほどクロック・エッジの立上がり近傍の時間に対する電圧の傾き D_p が小さくなるので、微分波形においては、正の電圧振幅値が高いほど伝送損失（若しくは伝送路長 L ）が小さく、逆に正の電圧振幅値が小さいほど、伝送損失（若しくは伝送路長 L ）は大きい。

10

【0031】

そして、前記伝送損失度合い判別部は、検出された振幅レベルを伝送損失（若しくは伝送路長 L ）に対して正規化することにより、任意長さの伝送路の伝送損失（若しくは伝送路長）を定量的に自動判別することができる。

【0032】

前記伝送損失度合い判別部は、リファレンス・クロックの波形劣化の判別結果に基づいて、リファレンス・クロック受信部において受信したリファレンス・クロックについての伝送損失を推定することができる。そして、差動伝送路内の各チャネルはほぼ同じ高周波減衰特性を持つことから、リファレンス・クロックの波形劣化の判別結果に基づいて高速デジタル・データ受信部において受信したデータ信号についても、その伝送損失を推定することができる。

20

【0033】

したがって、高速デジタル・データ受信部並びにリファレンス・クロック受信部それぞれの後段に、差動伝送路の伝送損失の周波数特性と反対方向の周波数特性を持った伝送損失補償用フィルタを配設し、判別部の判別結果に基づいてこれらの伝送損失補償用フィルタについての高域利得若しくは低域減衰の特性制御を行なうことにより、伝送損失を相殺あるいは緩和することができる。

30

【0034】

伝送路の損失には、周波数に依存する伝送損失の他に、周波数と独立するDC成分の抵抗損失がある。このDC成分の抵抗損失は、周波数とは無関係に、伝送路長に比例して変化し、クロック信号全体にわたって振幅方向に変形する。つまり、伝送路が短いほど、抵抗損失が低く、受信振幅は大きくなるが、伝送が大きくなるにつれて抵抗損失が高くなることから受信振幅が小さくなってしまう。

【0035】

このため、本発明に係るデータ受信装置は、差動伝送路における抵抗損失に起因する信号全体にわたる振幅方向の変形を補償する抵抗損失補償部をさらに備えていても良い。

40

【0036】

前記伝送損失度合い判別部は、伝送損失の大小度合いを伝送路の長さで表すことができる。したがって、抵抗損失補償部は、前記伝送損失度合い判別部による判別結果に基づいて、信号全体にわたって振幅方向の変形を補正するようにすればよい。

【0037】

前記抵抗損失補償部は、伝送損失補償用フィルタ内に、可変電流制御回路として組み込むことができる。判別部において伝送損失が小さいと判定されたときには、伝送路が短く抵抗損失は大きくない。これに対し、判別部において伝送損失が大きいと判定されたときには、伝送路が長く抵抗損失が甚だしくなり、受信振幅が低下していることが推定されるので、可変電流制御回路において制御電流を増大して、受信振幅の低下を補うようにすれ

50

ばよい。

【発明の効果】

【0038】

本発明によれば、高速のデジタル・データを差動伝送路経由で長距離伝送する際における周波数に依存する劣化減衰をより高い精度で等化することができる、優れたデータ受信装置を提供することができる。

【0039】

また、本発明によれば、伝送路に含まれるリファレンス・クロックを用いて、高速なデータ信号が受けた伝送路の伝送損失を推定し、高域ゲイン補償をかけて等化処理を行なうことができる、優れたデータ受信装置を提供することができる。

10

【0040】

本発明によれば、伝送路の伝送損失の判別は送られてきた高速データ信号から判別するのでは無く、リファレンス・クロックを使って損失判別を行なうので、より高速信号に対応し、ノイズに強く、安定且つ精度の高い判別が可能である。また、低い検出精度の故の送信器における送信制限をなくすることができるので、送信機の設計自由度の向上、伝送回路の高速化などに効果が挙げられる。

【0041】

また、本発明に係る伝送損失の推定方法によれば、構成素子数、回路面積、消費電力などが格段に改善される。例えば、マルチチャネルを有する大規模な回路では、従来までは回路面積や消費電流の過大により制限されていた回路性能を実現することができる。

20

【0042】

また、本発明に係るNRZ信号の等化方法によれば、素子間の製造ばらつきや温度変化による特性変動が回路の動作マージンを小さくなることから、回路構成素子数が少なくても済み、より広い動作マージンを確保することができる。

【0043】

また、本発明に係るNRZ信号の等化方法によれば、入力信号振幅に依存せず、広いクロック周波数範囲に渡って、最適な自動等化制御ができるため、広範な仕様を持った伝送系においても適用できる。

【0044】

本発明のさらに他の目的、特徴や利点は、後述する本発明の実施形態や添付する図面に基づくより詳細な説明によって明らかになるであろう。

30

【発明を実施するための最良の形態】

【0045】

以下、図面を参照しながら本発明の実施形態について詳解する。

【0046】

図1には、本発明を適用することが可能な通信システムの構成例を模式的に示している。図示の通信システムは、送信機と受信機の対からなり、送信機と受信機間は差動伝送路103を介して相互接続されている。

【0047】

差動伝送路103は、リファレンス・クロックの1チャンネルを含む2チャンネル以上からなる高速デジタル伝送路であり、その一例はHDMIなどにおいて採用されるTDMsに従った伝送路である。この種の差動伝送路103では、表皮効果や誘電損失に起因する高周波成分に対して顕著に現れる減衰が単位伝送長あたりに発生する。

40

【0048】

送信機は、高速デジタル・データ発生回路101と、リファレンス・クロック発生回路102を備えている。

【0049】

高速デジタル信号発生回路101は、差動の高速NRZデータ信号を発生し、差動伝送路103を介して受信機へ送信する。

【0050】

50

リファレンス・クロック発生回路102は、差動のクロック信号を発生し、差動伝送路103の別のチャンネルを通して受信機へ送信する。リファレンス・クロック発生回路102から発生するクロック信号は周期的なパルスであって、その周波数は、高速デジタル・データ発生回路101から発生するデータ信号のビットレートより低い。具体的には、クロックの一周期が、10倍のビット時間に相当する。

【0051】

差動伝送路103は、一定の減衰量を限界長とする任意な線路長Lを有して、単位長当たりの減衰量や遅延量が一定である。差動伝送路103に含む2つ以上のチャンネルは、長さや、太さ、材質、ペア間距離、シールド、終端など物理的な構造において差異が無いことが理想である。したがって、信号が伝送路103の各チャンネルで受ける伝送損失、抵抗損失は同程度であると見なされ、差動伝送路103から受信機に到着した各チャンネルの信号は同程度の劣化を受ける。すなわち、クロック信号伝送用のチャンネルはNRZデータ信号伝送用のチャンネルはほぼ同じ高周波減衰特性を持つと理解されたい。

10

【0052】

受信機は、高速デジタル・データ受信回路104と、リファレンス・クロック受信回路105と、判別回路106を備えている。受信機は、例えばHDMIケーブルを介してデジタルAV信号を受信するTVモニタなどのHDMI対応AV機器や、HDMI信号を中継する中継器として構成される。

【0053】

高速デジタル・データ受信回路104は、送信機側から差動伝送路103に送信された各データ・チャンネルの信号を受信する。また、リファレンス・クロック受信回路105は、送信機側から差動伝送路103に送信されたクロック信号のみを受信する。

20

【0054】

判別回路106は、受信したリファレンス・クロックを用いて、差動伝送路103上における伝送損失の度合いを自動で判別する。伝送損失は一般的に、同一材質において伝送路の長さ及び信号周波数のN乗に比例して増加する。すなわち、伝送路103から受信機に到着した各チャンネルの信号は同程度の劣化を受け、クロック信号伝送用のチャンネルはNRZデータ信号伝送用のチャンネルはほぼ同じ高周波減衰特性を持つ。このことから、判別回路106におけるリファレンス・クロックの波形劣化の判別結果に基づいて、NRZデータ信号伝送用のチャンネルにおける高周波減衰特性を推定して、高域ゲイン補償フィルタの特性制御を行なうことができる。

30

【0055】

なお、リファレンス・クロックからデータ・チャンネルの高周波減衰特性を推定する際、同じ振幅で送信されないと推定に余計な誤差を生じる。本発明のようにリファレンス・クロックのエッジ形状を基にデータ・チャンネルの高周波減衰特性を推定する方法では、原理的には振幅差による影響は無いが、振幅差が大きく存在すると、回路のダイナミックレンジ制限に引っ掛かって、動作の線形性を損なう可能性は考えられる。TDM S規定では、リファレンス・クロックはNRZデータと同じ振幅で送信されることが定められており、高速デジタル・データ発生回路101が発生するデータ信号の振幅と同じ振幅のクロック信号を発生するから、問題ないと思料される。

40

【0056】

本実施形態では、判別回路106は、リファレンス・クロック受信回路105において受信したリファレンス・クロックの伝送路を通過したことに起因する波形劣化に基づいて、伝送損失の大小度合いを判別する。判別回路106において伝送損失の度合いを判別する動作原理について、図2並びに図3を参照しながら説明する。

【0057】

図2には、リファレンス・クロックが差動伝送路103で伝送損失を受け、波形が劣化する様子を示している。同図において、左側がリファレンス・クロック発生回路102から出力された直後のクロックの波形であり、右側が差動伝送路103を通過してリファレンス・クロック受信回路105で受信したクロック劣化波形である。

50

【0058】

クロックの波形劣化の度合いは、例えば、クロックの振幅変化量（図2中の送信側の振幅 V_0 から受信側の振幅 V_1 への減衰）と、クロック半周期における立上がりと立下りの時間差（図2中の $\Delta t_{xp} - \Delta t_{xm}$ ）の変化量などに最も顕著に現れる。但し、ここで言う「立上がり時間」はクロック半周期において時間に対する電圧の傾きが正（ $dV/dt > 0$ ）となるクロック・エッジ時間であり、「立下り時間」は時間に対する電圧の傾きが負（ $dV/dt < 0$ ）となるクロック・エッジ時間である。したがって、クロックの振幅変化量、又はクロック半周期における立上がりと立下りの時間差に基づいて伝送損失の大小度合いの判別度合いを表すことができる。

【0059】

10

前者のクロックの振幅変化量は、入力信号の振幅の大小にも直接影響される。そこで、本実施形態では、判別回路106は、後者のクロック半周期における立上がりと立下りの時間差を、伝送損失の大小度合いの判別度合いとして用いることにする。

【0060】

伝送損失は一般的に、同一材質において伝送路の長さ及び信号周波数の N 乗に比例して増加する。また、伝送損失の大小度合いを伝送路の長さで表すことができる。図3A～図3Cには、差動伝送路103の伝送路の長さに応じてリファレンス・クロックの波形が劣化していく様子を示している。各図を比較すると、 $L_2 > L_1 > L_0$ とすると、以下の関係が成り立っている。

【0061】

20

$$(\Delta t_{2P} - \Delta t_{2m}) > (\Delta t_{1P} - \Delta t_{1m}) > (\Delta t_{0P} - \Delta t_{0m})$$

【0062】

すなわち、差動伝送路103の長さ L が過大でクロック波形が過度に歪んでしまった場合を除くと、差動伝送路103が長くなるにつれて、クロック半周期における立上がりと立下りの時間差（ $\Delta t_{xp} - \Delta t_{xm}$ ）は大きくなっていく。（勿論、差動伝送路103が長くなるにつれてクロックの振幅も小さくなっている。）したがって、判別回路106は、クロック受信回路105に対して立上がりと立下りの時間差（ $\Delta t_{xp} - \Delta t_{xm}$ ）を検出し、これを評価することにより、任意長さの差動伝送路103における伝送損失及び長さを定量的に自動判別する。

【0063】

30

図4Aには、判別回路106の回路構成例を示している。また、図4Bには、図4Aに示した回路をバイポーラ型トランジスタで構成した等価回路を示している。判別回路106は、全波整流器106Aと、微分器106Bと、比較器106Cと、積分器106Dで構成される。図4Cには、判別回路106に入力される（波形劣化した）リファレンス・クロック、並びに各部106A～106Dを通過した後の信号波形を示している。

【0064】

クロック受信回路105で受信した劣化クロック波形に対して、まず全波整流器106Aにより整流する。これによって、クロックの前半周期と後半周期の電圧情報の相殺を避けることができる。また、負の半周期の情報を正に変換し利用することによって、判別の高効率化を図ることができる。

40

【0065】

次いで、微分器106Bにより差動の微分波形に整形させる。この際に、伝送損失の度合いを表す情報が、信号が正である時間と負である時間の比で表わされるように転換することになる。

【0066】

次いで、純粋に時間軸の情報だけを精度よく取り出すために、差動の微分波形を比較器106Cで電圧振幅値を差動波形のように揃える。そして、正負電圧の絶対値が同じになったため、積分器106Dで全周期時間に対して積分すると、正電圧値と負電圧の時間差が差分電圧（ V_L ）として現れる。

【0067】

50

図5には、判別回路106から供給されるVL値と伝送損失（利得）の周波数特性との相関を示している。正のVL値は、クロック信号が差動伝送路103で伝送損失を受けたことを意味し、その値が高い程、伝送損失が大きい。同一伝送損失の周波数特性を持つ伝送路においては、伝送損失は伝送路長に比例するので、VL値が高いことは伝送路Lが長いことになる。したがって、図5Aに示すように、VL値が高い、すなわち伝送路長Lが長くなるほど、周波数に依存した伝送損失の度合いが激しくなる。VL電圧値を伝送損失（若しくは伝送路長）に対して正規化すれば、VL値を観測することによって、任意の伝送路の伝送損失の度合い（若しくは伝送路長）を定量化することができる。

【0068】

ちなみに、VL値が0の場合は、クロック信号が伝送損失を受けていない、若しくは、伝送損失と相殺する利得の周波数特性を持つ回路素子を通した、状態で受信されたことを意味する。この場合、図5Bに示すように、伝送損失は周波数に依存しない。

10

【0069】

また、VL値が負の場合は、クロック信号が伝送損失より大きな利得の周波数特性を持つ回路素子を経由して受信されたことを意味する。この場合、図5Cに示すように、高周波数になるほど伝送特性が向上することになる。

【0070】

本実施形態では、純粋な差動伝送路を対象としており、VL値が0と負の場合が対象外である。但し、本発明の応用例においては、VL値の符号を判別条件として用いることができる。

20

【0071】

図4に示した実施形態では、クロック半周期における立上がりと立下りの時間差（図2中の $\Delta t_{xp} - \Delta t_{xm}$ ）に基づいてクロックの波形劣化の度合いを判定しているが、伝送路長Lとの相関ファクタで、クロック信号の立上がり近傍の時間に対する傾きDpを検出しこれを評価することによっても、伝送損失（若しくは伝送路長）の度合いを定量化することができる。

【0072】

図6A～図6Cには、差動伝送路103の伝送路の長さに応じてクロック信号の立上がり近傍の時間に対する傾きDpが変化していく様子を示している。各図を比較すると、差動伝送路103の長さLとクロック・エッジの立上がり近傍の時間に対する電圧の傾きDpとの関係は、 $L_2 > L_1 > L_0$ のときに、 $Dp_2 < Dp_1 < Dp_0$ の相関を持つことが分かる。但し、差動伝送路103の長さLが過大でクロック波形が過度に歪んでしまった場合を除く。

30

【0073】

図7には、伝送路長Lとの相関ファクタで、クロック信号の立上がり近傍の時間に対する傾きDpを検出評価するための判別回路106の構成例を示している。判別回路106は、全波整流器106Aと、微分器106Bと、増幅器106Eと、ピークホールド回路106Fで構成される。

【0074】

クロック受信回路105で受信した劣化クロック波形に対して、まず全波整流器106Aにより整流する。次いで、微分器106Bにより差動の微分波形に整形させる。ここで、微分器106Bで微分波形に変換した際には、図4に示した実施形態とは相違し、時間軸の情報ではなく、振幅情報を利用することになる。つまり、伝送損失が大きくなるほどクロック・エッジの立上がり近傍の時間に対する電圧の傾きDpが小さくなるので、微分波形においては、正の電圧振幅値が高いほど伝送損失（若しくは伝送路長L）が小さく、逆に正の電圧振幅値が小さいほど伝送損失（若しくは伝送路長L）は大きいことになる。

40

【0075】

前段の全波整流器106Aのために、微分後の電圧振幅値は一般的に整流前の半分以下に小さくなる。そこで、精度よく検出できるレベルまで、一旦増幅器106Eで増幅してから、ピークホールド回路106Fで振幅レベルを検出する。そして、検出された振幅レ

50

ベルを伝送損失（若しくは伝送路長 L ）に対して正規化することにより、任意長さの伝送路の伝送損失（若しくは伝送路長）を定量的に自動判別することができる。

【0076】

図4又は図7に示した判別回路106によるリファレンス・クロックの波形劣化の判別結果に基づいて、リファレンス・クロック受信回路105において受信したリファレンス・クロックについての伝送損失を推定することができる。また、差動伝送路103を通じて受信機に到来した各チャンネルの信号は同程度の波形劣化を受けることから、クロック信号伝送用のチャンネルはNRZデータ信号伝送用のチャンネルはほぼ同じ高周波減衰特性を持つと理解されるので、判別回路106によるリファレンス・クロックの波形劣化の判別結果に基づいて高速デジタル・データ受信回路104において受信したデータ信号について、その伝送損失を推定することができる。

10

【0077】

したがって、高速デジタル・データ受信回路104並びにリファレンス・クロック受信回路105それぞれの後段に高域ゲインを補償するフィルタ回路107、108を配設し、判別回路106の判別結果に基づいてこれらの高域ゲイン補償フィルタの特性制御を行なうことにより、元の伝送信号をより高い精度で再生する等化処理を行なうことができる。図8には、この場合の通信システムの構成例を示している。リファレンス・クロック受信回路105で受信したクロックの劣化信号に対して、差動伝送路103の伝送損失の周波数特性と反対方向の周波数特性を持った高域利得型フィルタ107、108を用いて、伝送損失を相殺あるいは緩和する。なお、フィルタ107、108として、高域利得型で

20

【0078】

図9Aには、高域利得可変型に構成されたフィルタ107を備えた受信機の構成例を示している。また、図10Aには、高周波数帯域が劣化減衰した劣化信号に対して、判別回路106から出力される制御電圧 V_L により特性制御される高周波利得型フィルタを適用して周波数等化を行なう動作原理を示している。この場合のフィルタ107は、制御電圧 $V_{L1} \sim V_{L2}$ に従って高域利得可変できる動作をするように構成されており、差動伝送路103の伝送損失と相殺あるいは緩和する適切な制御電圧 V_L を判別回路106から供給することにより、受信した劣化信号の再生整形することができる。この場合、 V_L は V_{L1} と V_{L2} の差動電圧に相当する。

30

【0079】

一方、図9Bには、低域減衰可変型に構成されたフィルタ107を備えた受信機の構成例を示している。また、図10Bには、高周波数帯域が劣化減衰した劣化信号に対して、判別回路106から出力される制御電圧 V_L により特性制御される低周波減衰型フィルタを適用して周波数等化を行なう動作原理を示している。この場合のフィルタ107は、制御電圧 V_L に従って低域利得可変できる動作をするように構成されており、差動伝送路103の伝送損失と相殺あるいは緩和する適切な制御電圧 V_L を判別回路106から供給することにより、受信した劣化信号の再生整形することができる。

【0080】

ここで、クロック半周期における立上がりと立下りの時間差（ $\Delta t_{xp} - \Delta t_{xm}$ ）に基づいてクロックの波形劣化の度合いの判定を行なう判別回路106を用いた場合を例にとって考察してみる。

40

【0081】

ある初期制御電圧 V_{L0} （例えば0V）をフィルタ107、108に与えたときに、もし最適制御電圧 V_A より V_{L0} が低ければ、伝送損失の判別回路106では、フィルタ108で受信したクロック再生信号に対して、 $V_L = V_{L1} > V_{L0}$ の判別結果となる。 V_{L1} の制御電圧をフィルタ108にフィットバックすることによって、フィルタ108により高い利得特性を生成させることになる。

【0082】

反対に、もし最適制御電圧 V_A より V_{L0} が高ければ、伝送損失の判別回路106では

50

、 $V_L = V_{L1} < V_{L0}$ の判別結果となる。 V_{L1} をフィルタ108にフィットバックすることによって、フィルタ108により低い利得特性を生成させることになる。

【0083】

このようにフィットバック周期の増加につれて、 V_L が次第に最適制御電圧 V_A に収束していくので、フィルタ108の出力部では広い帯域でフラットとなる周波数特性が得られる。

【0084】

フーリエ理論に基づけば、クロック信号も異なった周波数の正弦波の足し合せと見なすことができる。利得（若しくは減衰）が周波数に依存せずに一定ということは、クロック信号が振幅の増減以外に、波形の劣化がないことを意味する（実際の動作特性には、カットオフ周波数という再生できない周波数領域が存在するので、補償できない分に多少の劣化が生じる）。したがって、クロック信号が伝送路において受けた伝送損失を、判別回路106によって伝送損失の度合いを定量化し、フィルタ108によってクロック信号の伝送損失を補償することになる。

【0085】

同様に、データ信号も異なった周波数の正弦波の足し合わせと見なすことのできる。クロック信号と同程度の伝送損失を受けたときには、フィルタ107についても同程度のフィルタ特性で補償すれば良い。そのため、判別回路106によって、生成された制御電圧 V_L をデータ・チャンネルのフィルタ107にもフィットバックを掛けるようにすれば、データ信号の等化を同様に行なうことができる。

【0086】

図11には、判別回路106が任意の伝送損失に対して制御電圧 V_L の適応過程における動作イメージを示している。

【0087】

微分器106Bにより整形された差動の微分波形は、伝送損失の度合いを、信号が正である時間と負である時間の比で表している。そして、比較器106Cで電圧振幅値を揃えてから積分きで全周期時間にわたって積分して正電圧値と負電圧の時間差が差分電圧 V_L として現れる。

【0088】

判別回路106から供給される差分電圧 V_L が最適制御電圧 V_A よりも低い場合（ $V_L < V_A$ ）には、Under Equalizingの状態となり、図11Aに示すように、判別回路106の出力は伝送損失が補償されていないことを差分電圧 V_L が高いことによって表す。このような場合、現在の制御電圧 V_L から所定値 α だけ加算した制御電圧（ $V_L + \alpha$ ）をフィルタ107、108へ供給する。

【0089】

これに対し、判別回路106から供給される差分電圧 V_L が最適制御電圧 V_A よりも高い場合（ $V_L > V_A$ ）には、Over Equalizingの状態となり、図11Bに示すように、判別回路106の出力はクロック信号が伝送損失より大きな利得の周波数特性を持つことを負の差分電圧値 V_L によって表す。このような場合、現在の制御電圧 V_L から所定値 α だけ減算した制御電圧（ $V_L - \alpha$ ）をフィルタ107、108へ供給する。

【0090】

また、伝送路の損失には、これまで説明してきたような周波数に依存する伝送損失の他に、周波数と独立するDC成分の抵抗損失がある。この抵抗損失は差動伝送路103の直列抵抗による成分であり、材質構造が安定均一した伝送路においては、伝送路長に比例して変化する。周波数と関係なく存在するこの抵抗損失によって、クロック信号全体が振幅方向に変形する。つまり、伝送路が短いほど、抵抗損失が低く、受信振幅は大きくなるが、伝送路が長くなるにつれて抵抗損失が高くなることから受信振幅が小さくなってしま

【0091】

図12には、周波数依存の伝送損失に加えて、抵抗損失も併せて補償する受信機の構成

10

20

30

40

50

例を示している。図12Aに示す回路構成例では、高域利得可変型のフィルタ107に対して、可変電流制御回路109が組み込まれている。また、図12Bに示す回路構成例では、低域減衰可変型のフィルタ107に対して、可変電流制御回路109が組み込まれている。また、図12Cには、可変電流制御回路109における電流を判別回路106からの信号VLを用いて制御する仕組みを示している。図12A及び図12Bに示したいずれの回路においても、判別回路106で得られた判別信号VLを用いて伝送損失とともに、抵抗損失も補償若しくは緩和することができる。

【0092】

可変電流制御回路109は、判別回路106から供給される制御電圧VLが最小若しくは所定値を下回るときには、抵抗損失は大きくないものとして、制御電流を一定値Iに保つ。一方、判別回路106から供給される制御電圧VLが最大若しくは所定値を超えるときには、伝送損失が大きい、すなわち伝送路が長く、これに比例した抵抗損失により受信振幅が低下している。このような場合、可変電流制御回路109における制御電流をIから $I(1+\alpha)$ まで増大することによって（但し、 α は正の数）、受信振幅の低下を補償することができる。

10

【0093】

例えば、対象となる差動伝送路103の最大と最小抵抗損失の差が-3dBとする。出力電圧換算では、約 $V_o \sim 1.4 \times V_o$ になる。図12Cにおいて、 $\alpha = 0.4$ だけ電流を流せば、可変制御電流回路109には $(V_{L1} - V_{L2})$ に比例した $I \sim 1.4 \times I$ のDC電流が流れる。これによって、フィルタ107、108の出力負荷では $V_o \sim 1.4 \times V_o$ の出力振幅が得られるため、伝送路3dBの抵抗損失が伝送損失とともに補償することができる。

20

【産業上の利用可能性】

【0094】

以上、特定の実施形態を参照しながら、本発明について詳解してきた。しかしながら、本発明の要旨を逸脱しない範囲で当業者が該実施形態の修正や代用を成し得ることは自明である。

【0095】

本明細書では、HDMIインターフェースに適用した実施形態を中心に説明してきたが、本発明の要旨はこれに限定されるものではない。高速のデジタル・データをTMD SやLVDSといった差動伝送路を通して長距離伝送するその他の場合や、リファレンス・クロックを含んだシリアル通信のさまざまな受信系においてケーブル等化を行なう際に、同様に本発明を適用することができる。

30

【0096】

要するに、例示という形態で本発明を開示してきたのであり、本明細書の記載内容を限定的に解釈すべきではない。本発明の要旨を判断するためには、特許請求の範囲を参酌すべきである。

【図面の簡単な説明】

【0097】

【図1】図1は、本発明を適用することが可能な通信システムの構成例を模式的に示した図である。

40

【図2】図2は、リファレンス・クロックが伝送路103で伝送損失を受け、波形が劣化する様子を示した図である。

【図3A】図3Aは、差動伝送路103の伝送路の長さに応じてリファレンス・クロックの波形が劣化していく様子を示した図である。

【図3B】図3Bは、差動伝送路103の伝送路の長さに応じてリファレンス・クロックの波形が劣化していく様子を示した図である。

【図3C】図3Cは、差動伝送路103の伝送路の長さに応じてリファレンス・クロックの波形が劣化していく様子を示した図である。

【図4A】図4Aは、判別回路106の回路構成例を示した図である。

50

【図４Ｂ】図４Ｂは、図４Ａに示した回路をバイポーラ型トランジスタで構成した等価回路を示した図である。

【図４Ｃ】図４Ｃは、判別回路１０６に入力される（波形劣化した）リファレンス・クロック、並びに各部１０６Ａ～１０６Ｄを通過した後の信号波形を示した図である。

【図５Ａ】図５Ａは、判別回路１０６から供給されるＶＬ値と伝送損失（利得）の周波数特性との相関を示した図である。

【図５Ｂ】図５Ｂは、判別回路１０６から供給されるＶＬ値と伝送損失（利得）の周波数特性との相関を示した図である。

【図５Ｃ】図５Ｃは、判別回路１０６から供給されるＶＬ値と伝送損失（利得）の周波数特性との相関を示した図である。

10

【図６Ａ】図６Ａは、差動伝送路１０３の伝送路の長さに応じてクロック信号の立上がり近傍の時間に対する傾きＤｐが変化していく様子を示した図である。

【図６Ｂ】図６Ｂは、差動伝送路１０３の伝送路の長さに応じてクロック信号の立上がり近傍の時間に対する傾きＤｐが変化していく様子を示した図である。

【図６Ｃ】図６Ｃは、差動伝送路１０３の伝送路の長さに応じてクロック信号の立上がり近傍の時間に対する傾きＤｐが変化していく様子を示した図である。

【図７】図７は、伝送路長Ｌとの相関ファクタで、クロック信号の立上がり近傍の時間に対する傾きＤｐを検出評価するための判別回路１０６の構成例を示した図である。

【図８】図８は、高速デジタル・データ受信回路１０４並びにリファレンス・クロック受信回路１０５それぞれの後段に高域ゲインを補償するフィルタ回路１０７、１０８を配設した場合の通信システムの構成例を示した図である。

20

【図９Ａ】図９Ａは、高域利得可変型に構成されたフィルタ１０７を備えた受信機の構成例を示した図である。

【図９Ｂ】図９Ｂは、低域減衰可変型に構成されたフィルタ１０７を備えた受信機の構成例を示した図である。

【図１０Ａ】図１０Ａは、高周波数帯域が劣化減衰した劣化信号に対して、判別回路１０６から出力される制御電圧ＶＬにより特性制御される高周波利得型フィルタを適用して周波数等化を行なう動作原理を示した図である。

【図１０Ｂ】図１０Ｂは、高周波数帯域が劣化減衰した劣化信号に対して、判別回路１０６から出力される制御電圧ＶＬにより特性制御される低周波減衰型フィルタを適用して周波数等化を行なう動作原理を示した図である。

30

【図１１Ａ】図１１Ａは、判別回路１０６が任意の伝送損失に対して制御電圧ＶＬの適応過程における動作イメージ（但し、Under Equalizing状態のとき）を示した図である。

【図１１Ｂ】図１１Ｂは、判別回路１０６が任意の伝送損失に対して制御電圧ＶＬの適応過程における動作イメージ（但し、Over Equalizing状態のとき）を示した図である。

【図１２Ａ】図１２Ａは、高域利得可変型のフィルタ１０７に対して、可変電流制御回路１０９が組み込まれている受信機の構成例を示した図である。

【図１２Ｂ】図１２Ｂは、低域減衰可変型のフィルタ１０７に対して、可変電流制御回路１０９が組み込まれている受信機の構成例を示した図である。

40

【図１２Ｃ】図１２Ｃは、可変電流制御回路１０９における電流を判別回路１０６からの信号ＶＬを用いて制御する仕組みを示した図である。

【符号の説明】

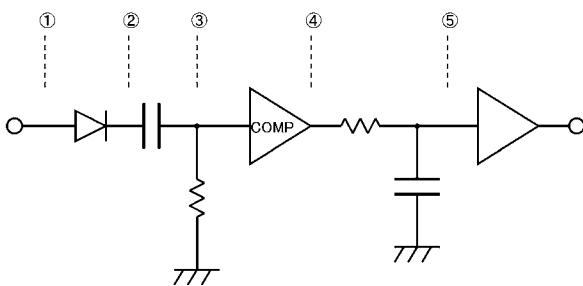
【００９８】

- １０１…高速デジタル・データ発生回路
- １０２…リファレンス・クロック発生回路
- １０３…差動伝送路
- １０４…高速デジタル・データ受信回路
- １０５…リファレンス・クロック受信回路

50

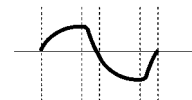
- 106…判別回路
- 106A…全波整流器
- 106B…微分器
- 106C…比較器
- 106D…積分器
- 106E…増幅器
- 106F…ピークホールド回路
- 107、108…フィルタ
- 109…可変電流制御回路

【図4A】

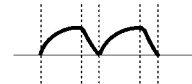


【図4C】

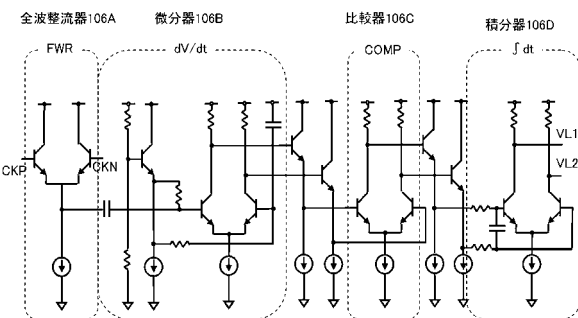
①受信クロック信号



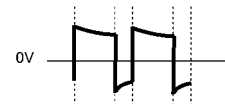
②全波整流



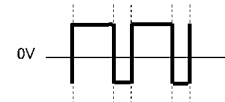
【図4B】



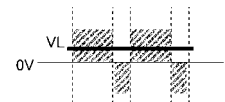
③微分



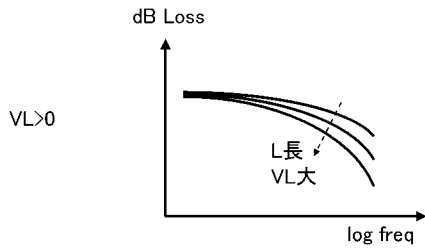
④比較



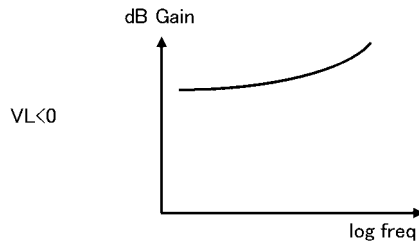
⑤積分



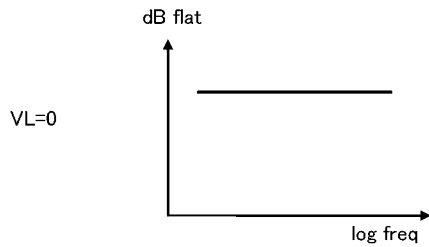
【図 5 A】



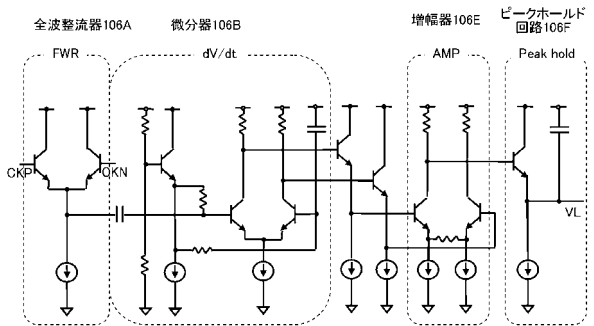
【図 5 C】



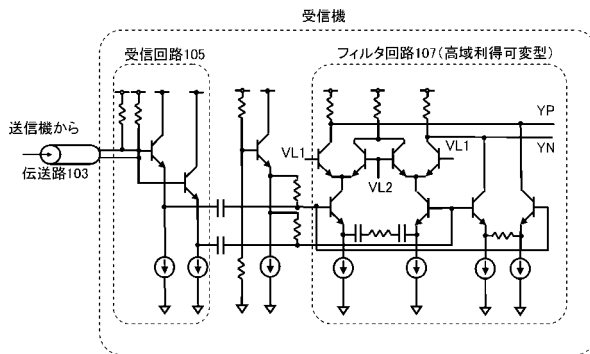
【図 5 B】



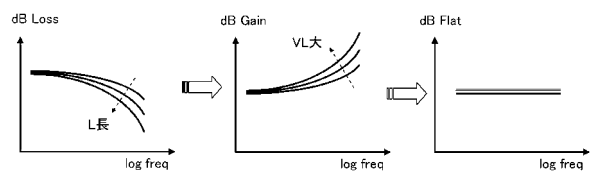
【図 7】



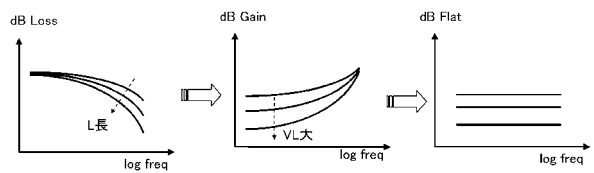
【図 9 A】



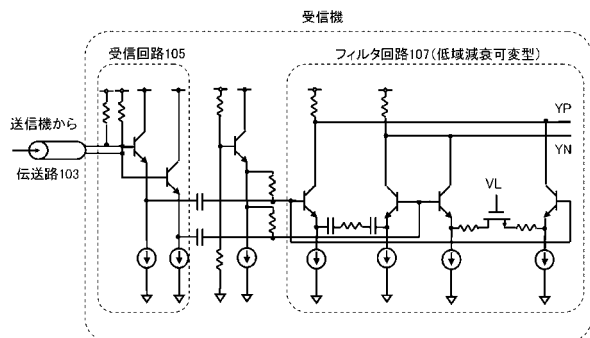
【図 10 A】



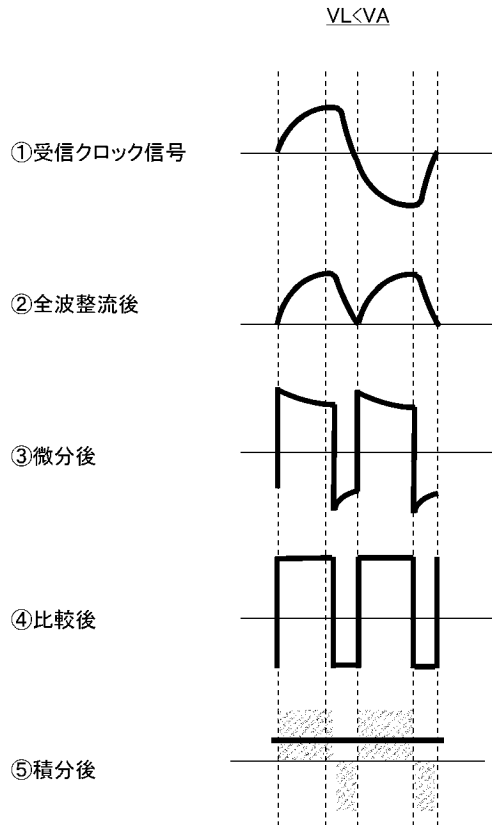
【図 10 B】



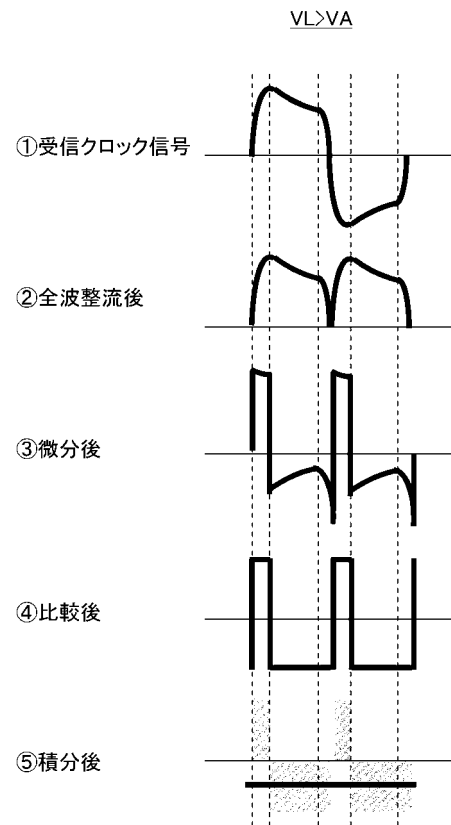
【図 9 B】



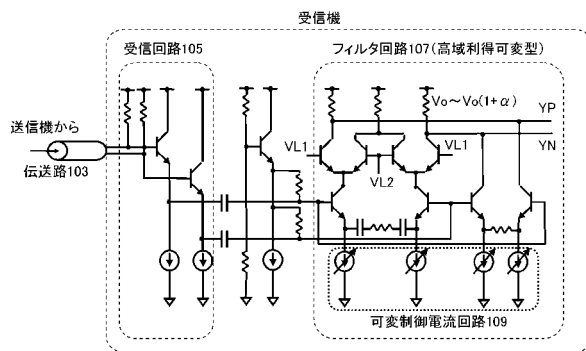
【図 1 1 A】



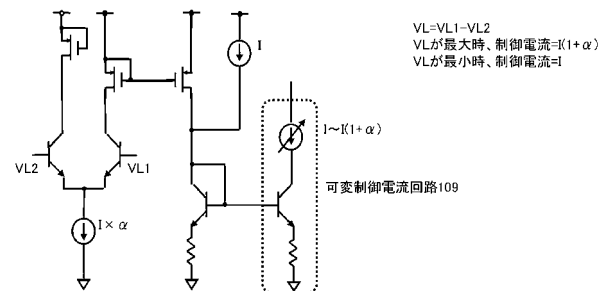
【図 1 1 B】



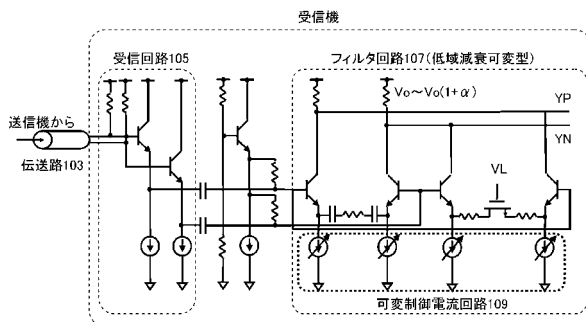
【図 1 2 A】



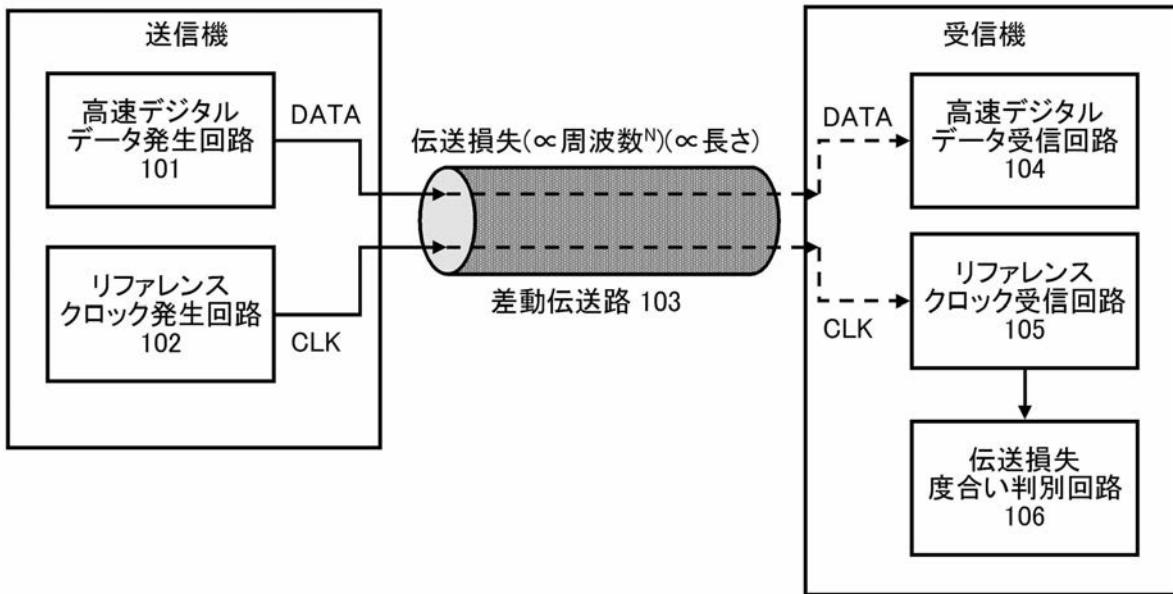
【図 1 2 C】



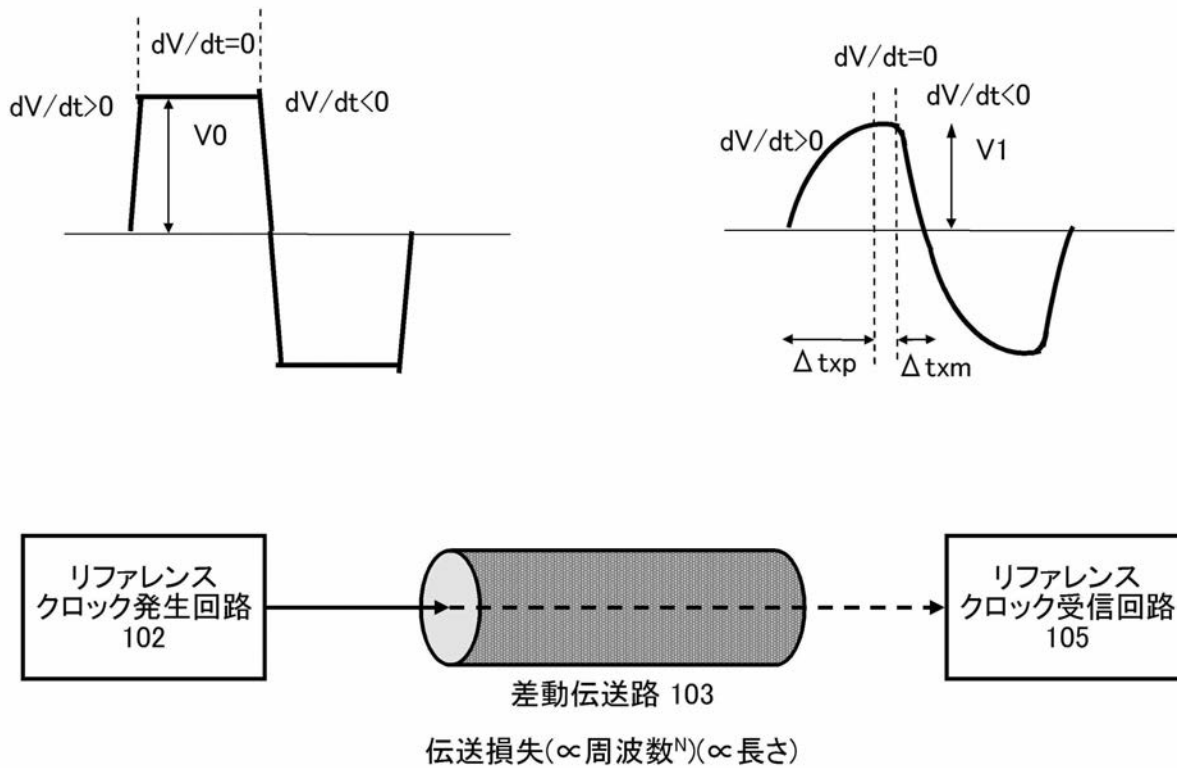
【図 1 2 B】



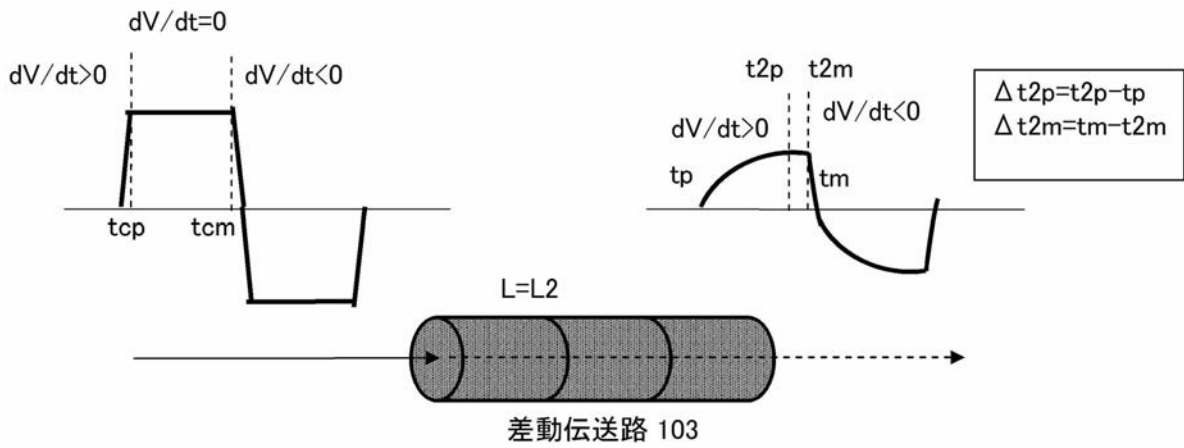
【図 1】



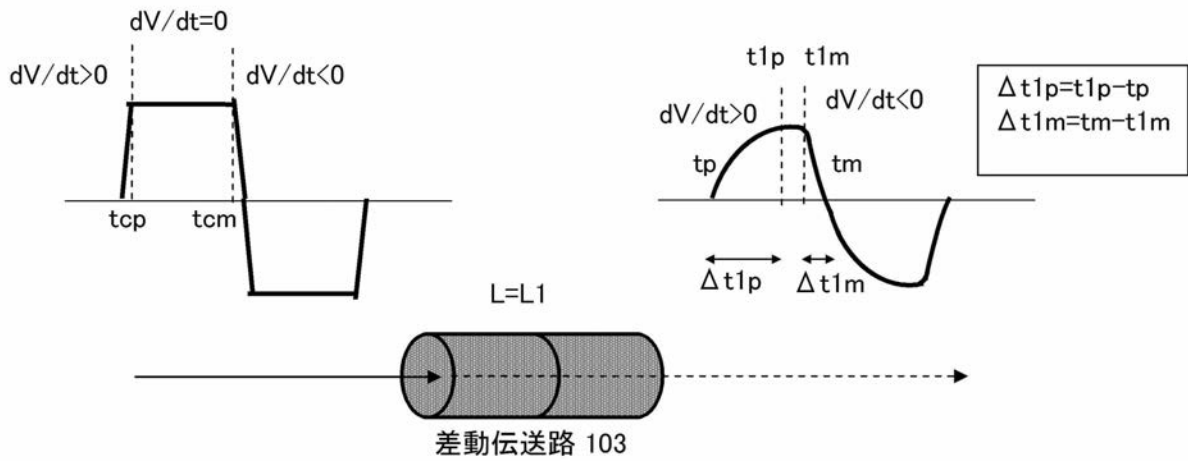
【図 2】



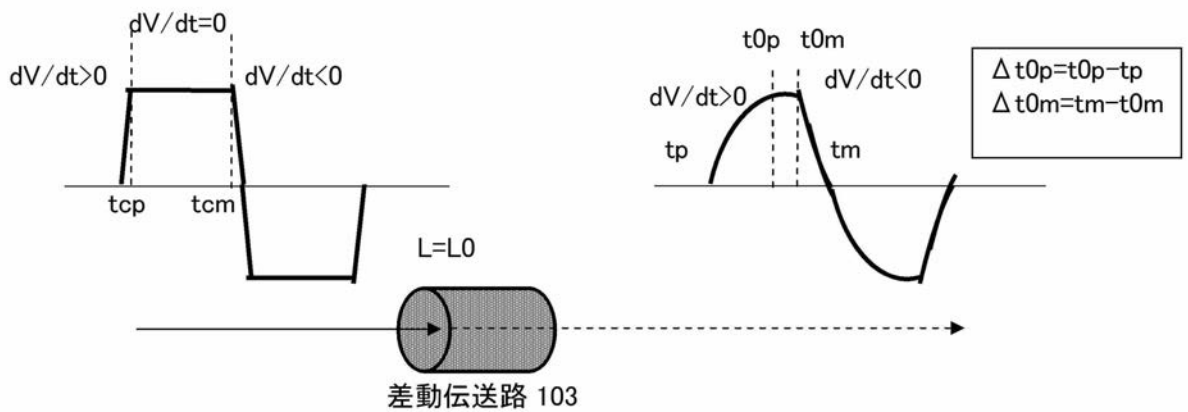
【図 3 A】



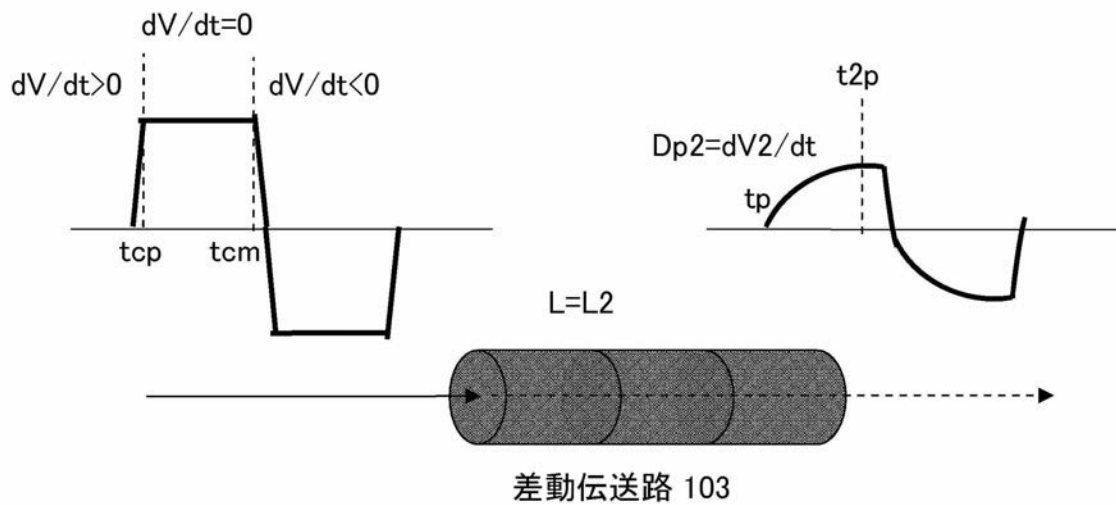
【図 3 B】



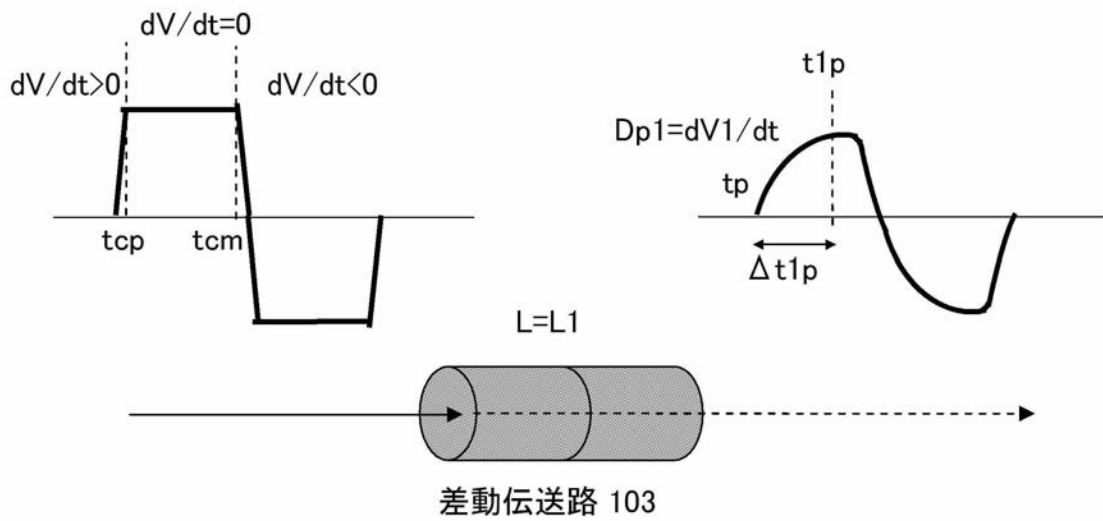
【図 3 C】



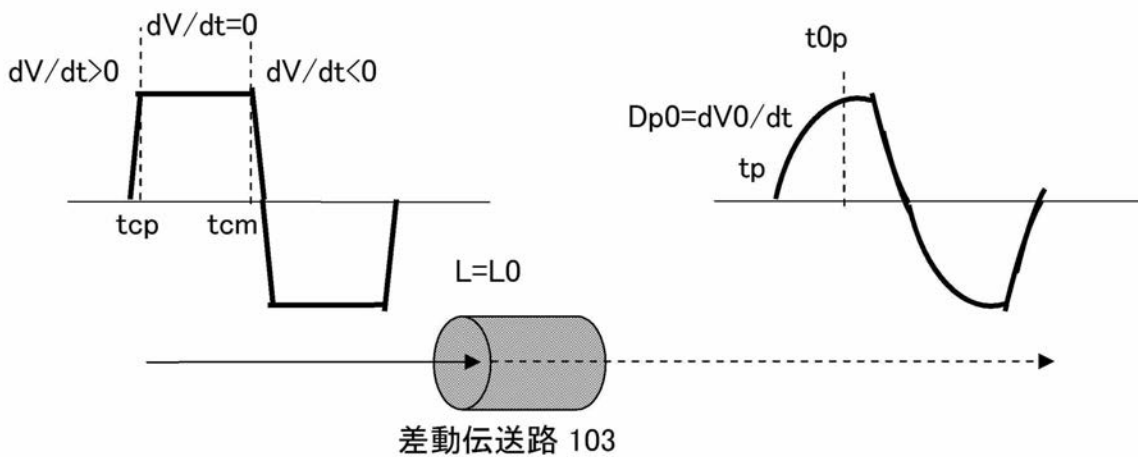
【図 6 A】



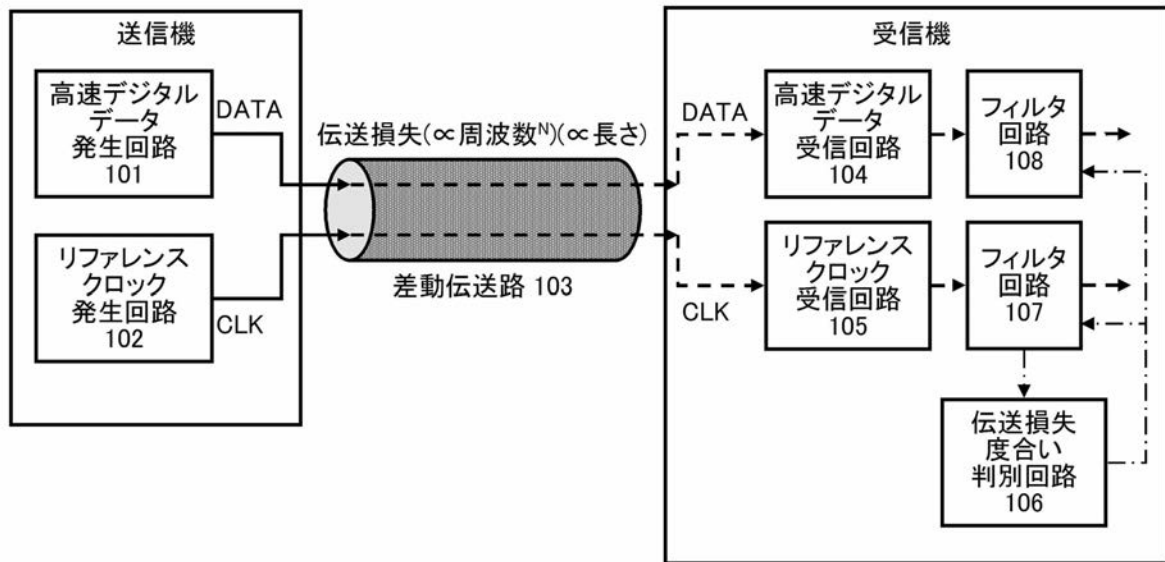
【図 6 B】



【図 6 C】



【図 8】



フロントページの続き

(72)発明者 菊池 秀和
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 阿部 弘

(56)参考文献 特開2005-086379 (JP, A)
特開平05-007230 (JP, A)
特開平11-341080 (JP, A)
特開平11-341082 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H04L 25
H04B 3