

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5304279号
(P5304279)

(45) 発行日 平成25年10月2日 (2013. 10. 2)

(24) 登録日 平成25年7月5日 (2013. 7. 5)

(51) Int. Cl.

F I

H O 2 J 7/04 (2006. 01)

H O 2 J 7/04 A

H O 1 M 10/44 (2006. 01)

H O 1 M 10/44 P

H O 1 M 10/42 (2006. 01)

H O 1 M 10/42 P

G O 1 R 31/36 (2006. 01)

G O 1 R 31/36 A

H O 2 J 7/34 (2006. 01)

H O 2 J 7/34 G

請求項の数 4 (全 12 頁)

(21) 出願番号 特願2009-19172 (P2009-19172)
 (22) 出願日 平成21年1月30日 (2009. 1. 30)
 (65) 公開番号 特開2010-178528 (P2010-178528A)
 (43) 公開日 平成22年8月12日 (2010. 8. 12)
 審査請求日 平成23年12月14日 (2011. 12. 14)

(73) 特許権者 000005821
 パナソニック株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100109667
 弁理士 内藤 浩樹
 (74) 代理人 100120156
 弁理士 藤井 兼太郎
 (74) 代理人 100137202
 弁理士 寺内 伊久郎
 (72) 発明者 小田島 義光
 大阪府門真市大字門真1006番地 パナ
 ソニックエレクトロニクス株式会社
 社内

最終頁に続く

(54) 【発明の名称】 蓄電装置

(57) 【特許請求の範囲】

【請求項 1】

主電源と負荷の間に電氣的に接続された蓄電装置であって、
 前記蓄電装置は、前記主電源の電力を蓄える蓄電部と、
 前記主電源と前記蓄電部の間に電氣的に接続された充電回路、および電流検出回路からなる直列回路と、
 前記主電源に電氣的に接続された主電源電圧検出回路と、
 前記蓄電部に電氣的に接続された昇圧回路、および蓄電部電圧検出回路と、
 前記昇圧回路の出力電圧 (V o u t) と前記主電源の電圧 (V b) の内、高い方を前記電流検出回路の駆動電圧 (V c c) として出力する選択回路と、
 前記充電回路、電流検出回路、昇圧回路、主電源電圧検出回路、および蓄電部電圧検出回路に接続された制御回路と、を備え、
 前記電流検出回路は、シャント抵抗器と、
 前記シャント抵抗器の両端に入力端子が接続されたオペアンプと、を内蔵し、
 前記選択回路の出力である前記駆動電圧 (V c c) は前記オペアンプに印加される構成を有し、
 前記制御回路は、前記蓄電部を充電する際に、前記主電源電圧検出回路で検出した前記主電源の電圧 (V b) が既定電圧 (V b r) 以上になれば、前記昇圧回路を動作させるとともに、
 前記電流検出回路の電流出力 (I) が既定電流 (I r) になるように、かつ、前記蓄電部

10

20

電圧検出回路で検出した前記蓄電部の電圧 (V_c) が充電完了電圧 (V_{cs}) に至るように前記充電回路を制御するようにした蓄電装置。

【請求項 2】

前記昇圧回路は、前記蓄電部の充電完了後も動作し続けるようにした請求項 1 に記載の蓄電装置。

【請求項 3】

前記制御回路の動作電圧 (V_{ecu}) は、前記既定電圧 (V_{br}) よりも低い請求項 1 に記載の蓄電装置。

【請求項 4】

前記制御回路は、前記蓄電部への充電を停止する際に、まず前記充電回路を停止し、次に前記昇圧回路を停止するようにした請求項 1 に記載の蓄電装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、蓄電部に電力を蓄え、必要な時に放電する補助電源としての蓄電装置に関するものである。

【背景技術】

【0002】

従来、バックアップ用の補助電源として、複数の蓄電素子に電力を蓄える蓄電装置が、例えば特許文献 1 に提案されている。図 3 はこのような蓄電装置のブロック回路図である。複数の蓄電素子 101 として、例えば大容量の電気二重層キャパシタが用いられる。図 3 の例では、蓄電素子 101 を 3 個直列に接続した構成としている。蓄電素子 101 には、その充電を制御する充電素子 103 と充電電流を検出するための充電電流検出手段 105 の直列回路が接続されている。この直列回路には、主電源である直流電源 107 が接続される。さらに、蓄電素子 101 には、その放電を制御する放電素子 109 が接続されている。この放電素子 109 には、図示しない負荷が接続される。また、各蓄電素子 101 には、その電圧を検出するための電圧検出手段 111 が接続されている。

【0003】

充電電流検出手段 105 と電圧検出手段 111 で検出された充電電流値と電圧値は、制御部 113 に入力される。制御部 113 は入力された値に基いて、充電素子 103 や放電素子 109 を制御する。すなわち、制御部 113 は充電初期には充電電流が一定になるように蓄電素子 101 を充電し、蓄電素子 101 があらかじめ設定された電圧に達すると、蓄電素子 101 が定電圧になるように充電素子 103 を制御する。また、制御部 113 は、直流電源 107 の異常時に放電素子 109 を制御して蓄電素子 101 の電力を放電し、前記負荷への電力をバックアップする。

【特許文献 1】特開 2006 - 320170 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

上記の蓄電装置によると、確かに主電源の異常時に蓄電素子 101 の電力を前記負荷へ供給できるので、前記負荷の安定した動作が可能となるのであるが、以下に述べる条件の時に充電電流検出手段 105 の充電電流出力値が異常になる可能性があるという課題があった。

【0005】

すなわち、充電電流検出手段 105 が主にシャント抵抗器とオペアンプからなり、前記オペアンプの出力が充電電流値として出力され、かつ、前記オペアンプの駆動電源が直流電源 107 から供給される構成であることと、蓄電素子 101 の全体の満充電電圧が直流電源 107 の電圧とほぼ等しくなる構成であることが、同時に必要である場合に、上記した課題が起こる可能性がある。この課題が起こる理由は以下の通りである。

【0006】

10

20

30

40

50

蓄電素子 101 の全体の満充電電圧が直流電源 107 の電圧とほぼ等しくなると、前記オペアンプに入力される電圧が直流電源 107 の電圧とも、ほぼ等しくなる。一方で、前記オペアンプの駆動電圧は直流電源 107 の電圧と等しい。従って、蓄電素子 101 が満充電に近づくと、前記オペアンプの駆動電圧と、それに入力される電圧がほぼ等しい状態になる。

【0007】

このような状態下では、前記オペアンプの出力が、その駆動電圧近傍と等しい電圧になり、実際に蓄電素子 101 を充電している電流値よりも大きな充電電流値が出力されてしまう可能性があった。これは、前記オペアンプに入力される電圧が、前記オペアンプの駆動電圧から前記オペアンプを構成する内部回路における半導体素子により決定される電圧降下幅（具体的には、例えば約 1.5 V）を差し引いた値よりも小さい場合に、前記オペアンプが正常に動作するためである。従って、もし前記オペアンプの入力電圧が、上記した差し引き値よりも大きければ、前記オペアンプの動作が不定となり、前記オペアンプの入力電圧が前記駆動電圧とほぼ等しくなるまでの範囲では、上記したように前記オペアンプからは前記駆動電圧が出力され、前記オペアンプの入力電圧が前記駆動電圧を超えると、前記オペアンプの出力は 0 になる。

【0008】

上記のことから、充電電流検出手段 105 の構成と、その駆動電圧、および蓄電素子 101 の全体の満充電電圧によっては、充電電流検出手段 105 に誤動作電圧が発生し、充電電流値が異常値となる可能性があるという課題があった。

【0009】

本発明は、前記従来の課題を解決するもので、電流検出回路の誤動作電圧発生可能性を低減し、高精度な充電制御が可能な蓄電装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

前記従来の課題を解決するために、本発明の蓄電装置は、主電源と負荷の間に電氣的に接続された蓄電装置であって、前記蓄電装置は、前記主電源の電力を蓄える蓄電部と、前記主電源と前記蓄電部の間に電氣的に接続された充電回路、および電流検出回路からなる直列回路と、前記主電源に電氣的に接続された主電源電圧検出回路と、前記蓄電部に電氣的に接続された昇圧回路、および蓄電部電圧検出回路と、前記昇圧回路の出力電圧（ V_{out} ）と前記主電源の電圧（ V_b ）の内、高い方を前記電流検出回路の駆動電圧（ V_{cc} ）として出力する選択回路と、前記充電回路、電流検出回路、昇圧回路、主電源電圧検出回路、および蓄電部電圧検出回路に接続された制御回路と、を備え、前記電流検出回路は、シャント抵抗器と、前記シャント抵抗器の両端に端子が接続されたオペアンプと、を内蔵し、前記選択回路の出力である前記駆動電圧（ V_{cc} ）は前記オペアンプに印加される構成を有し、前記制御回路は、前記蓄電部を充電する際に、前記主電源電圧検出回路で検出した前記主電源の電圧（ V_b ）が既定電圧（ V_{br} ）以上になれば、前記昇圧回路を動作させるとともに、前記電流検出回路の電流出力（ I ）が既定電流（ I_r ）になるように、かつ、前記蓄電部電圧検出回路で検出した前記蓄電部の電圧（ V_c ）が充電完了電圧（ V_{cs} ）に至るように前記充電回路を制御するようにしたものである。

【発明の効果】

【0011】

本発明の蓄電装置によれば、蓄電部に昇圧回路を接続するとともに、昇圧回路の出力電圧（ V_{out} ）と主電源の電圧（ V_b ）の内、高い方を電流検出回路の駆動電圧（ V_{cc} ）として出力する選択回路を設け、主電源の電圧（ V_b ）が既定電圧（ V_{br} ）以上の時に、昇圧回路を動作させて蓄電部を充電している。その結果、電流値を検出する際の電流検出回路の駆動電圧（ V_{cc} ）は常に既定電圧（ V_{br} ）以上となる上、蓄電部の充電が進行し、その電圧（ V_c ）が上昇するに従って、昇圧回路の出力電圧（ V_{out} ）が主電源の電圧（ V_b ）を超えると、選択回路により電流検出回路には昇圧回路の出力電圧（ V_{out} ）が印加される。ゆえに、電流検出回路の駆動電圧（ V_{cc} ）は、蓄電部の充電に

伴い上昇していくので、蓄電部の電圧（ V_c ）に近づくことがなくなり、誤動作電圧発生可能性を低減できる。従って、高精度に充電を制御できる蓄電装置が得られるという効果を奏する。

【発明を実施するための最良の形態】

【0012】

以下、本発明を実施するための最良の形態について図面を参照しながら説明する。なお、ここでは蓄電装置を車両のバックアップ用補助電源として用いた場合について述べる。

（実施の形態）

図1は、本発明の実施の形態における蓄電装置のブロック回路図である。図2は、本発明の実施の形態における蓄電装置の充電時における各種電圧の経時特性図である。なお、図1において太線は電力系配線を、細線は信号系配線をそれぞれ示す。

【0013】

図1において、蓄電装置11は主電源15と負荷17との間に電氣的に接続されている。主電源15は車両用のバッテリーであり、負荷17は車両に搭載された電装品である。従って、蓄電装置11は、負荷17に大電流が流れたり、主電源15自身の異常や、その周辺の電力系配線に断線、地絡等の異常が発生したりすることで、主電源15の電圧 V_b が低下して負荷17に十分な電力を供給できなくなった場合に、蓄えた電力を負荷17に供給することで、その動作を継続させる役割を有する。なお、図示していないが、主電源15にはエンジンにより発電を行う発電機も電氣的に接続されている。

【0014】

蓄電装置11は次の構成を有する。まず、主電源15の出力には入力端子部19を介して主電源電圧検出回路21が電氣的に接続されている。これにより、蓄電装置11は主電源15の電圧 V_b を監視し、その電圧低下を検出することができる。また、入力端子部19には、第1ダイオード23と第2ダイオード25のアノードが、それぞれ電氣的に接続されている。ここで、第1ダイオード23のカソードは出力端子部27に電氣的に接続されている。出力端子部27には負荷17が接続されるので、主電源15の電圧 V_b が正常な範囲（例えば負荷17の駆動最低電圧である10.5Vから前記発電機の発電電圧である14Vまで）であれば、入力端子部19、第1ダイオード23、および出力端子部27を介して主電源15から負荷17に電力が供給される。

【0015】

一方、第2ダイオード25のカソードには、充電回路29と電流検出回路31からなる直列回路を介して蓄電部33に電氣的に接続される。従って、前記直列回路は、主電源15と蓄電部33の間に電氣的に接続される構成となる。ここで、第2ダイオード25は、蓄電部33が蓄えた電力を負荷17に供給している時に、主電源15側に蓄電部33の電力が供給されないようにするために設けている。

【0016】

充電回路29は、後述する制御回路により、主電源15の電力を蓄電部33に充電する回路で、具体的には図示しない電界効果トランジスタ（以下、FETという）のゲート電圧を制御することにより充電電流や充電電圧を制御する構成としている。

【0017】

電流検出回路31は、シャント抵抗器35と、その両端に入力端子が接続されたオペアンプ37と、オペアンプ37の出力とグランドの間に接続された抵抗器39とを内蔵した構成を有する。従って、蓄電部33の充電時に流れる電流により発生したシャント抵抗器35における電圧降下をオペアンプ37で検出し、前記電流を既定倍数に増幅し、電圧値に変換して電流出力Iを得る構成となる。

【0018】

蓄電部33は、複数の蓄電素子（ここでは電気二重層キャパシタを用いた）を直列に接続することにより構成される。本実施の形態では蓄電部33の充電完了電圧 V_{cs} が13Vになるように、定格電圧が2.5Vの蓄電素子を6本直列接続する構成とした。この場合、充電完了時の前記各蓄電素子の電圧は約2.17Vとなるので、定格電圧に対してマ

10

20

30

40

50

ージンを織り込んだ設計としている。なお、蓄電部 33 は負荷 17 が必要とする電力に応じて、前記蓄電素子の数量を適宜変更したり、直並列構成としてもよい。

【0019】

また、蓄電部 33 は、放電回路 41、第 3 ダイオード 43 を介して出力端子部 27 に電氣的に接続されている。なお、放電回路 41 も充電回路 29 と同様に FET で構成されているが、放電時は負荷 17 に対して蓄電部 33 の電力を直接供給するために、本実施の形態では前記 FET をスイッチとして制御している。さらに、放電回路 41 は内蔵した放電抵抗器（図示せず）を介して蓄電部 33 の正極をグランドに接続する機能も有する。これにより、必要に応じて蓄電部 33 を完全放電することができる。また、第 3 ダイオード 43 は放電回路 41 側にアノードを、出力端子部 27 側にカソードを、それぞれ接続する構成としている。これにより、主電源 15 の正常時に、主電源 15 から負荷 17 に供給される電力が、放電回路 41 を経由して蓄電部 33 にも供給されてしまう逆流を回避している。

【0020】

蓄電部 33 には、蓄電部電圧検出回路 45 が電氣的に接続されている。これにより、蓄電部 33 の電圧 V_c を検出できるので、電圧 V_c が充電完了電圧 V_{cs} に至るように充電回路 29 を制御して蓄電部 33 の充電を行っている。

【0021】

さらに、蓄電部 33 には、昇圧回路 47 が電氣的に接続されている。昇圧回路 47 は蓄電部 33 の電圧 V_c を昇圧して出力する機能を有している。具体的には、図 1 に示すように、5 個の抵抗器 49 と、第 1 トランジスタ 51、第 2 トランジスタ 53、第 3 トランジスタ 55、コンデンサ 57、および第 4 ダイオード 59 から構成される。昇圧動作としては、後述する制御回路から入力されたパルス信号 PLS に応じて、第 1 トランジスタ 51 がオンオフ動作を行う。それに伴い、第 2 トランジスタ 53 と第 3 トランジスタ 55 が互いに反転したオンオフ動作を行う。これにより、第 3 トランジスタ 55 がオンの時に蓄電部 33 の電力が第 4 ダイオード 59 を経由してコンデンサ 57 に充電される。この時のコンデンサ 57 の電圧は、蓄電部 33 の電圧 V_c から第 4 ダイオード 59 と第 3 トランジスタ 55 による電圧降下分（合計約 1.5V）低い値となる。その後、第 2 トランジスタ 53 がオンの時に、蓄電部 33 とコンデンサ 57 の電圧の和から第 2 トランジスタ 53 による電圧降下分（約 0.75V）を差し引いた電圧が出力電圧 V_{out} として出力される。このような動作を繰り返すことにより、昇圧回路 47 に入力される蓄電部 33 の電圧 V_c を昇圧して、出力電圧 V_{out} として出力することができる。

【0022】

昇圧回路 47 の出力は選択回路 61 に入力される。ここで、選択回路 61 は 2 つの入力された電圧の内、高い方を出力する機能を有しており、具体的には第 1 選択ダイオード 63 と第 2 選択ダイオード 65 で構成され、両者のカソード接続点が選択回路 61 の出力となる。本実施の形態では、図 1 に示すように、昇圧回路 47 の出力が第 1 選択ダイオード 63 のアノードに接続される構成とした。一方、第 2 選択ダイオード 65 のアノードには、第 2 ダイオード 25 と充電回路 29 の接続点と電氣的に接続されている。従って、選択回路 61 は、昇圧回路 47 の出力電圧 V_{out} と主電源 15 の電圧 V_b の内、高い方を出力する構成を有する。なお、主電源 15 の電圧 V_b は、第 2 ダイオード 25 を介して第 2 選択ダイオード 65 に入力される構成であるので、正確には主電源 15 の電圧 V_b から第 2 ダイオード 25 による電圧降下分（約 0.75V）を差し引いた電圧と、出力電圧 V_{out} の内の高い方が、選択回路 61 から出力されることになる。

【0023】

選択回路 61 の出力は、電流検出回路 31 の駆動電圧 V_{cc} として供給される。なお、ここでは電流検出回路 31 に内蔵されたオペアンプ 37 に選択回路 61 の出力が接続される。従って、オペアンプ 37 には、昇圧回路 47 の出力電圧 V_{out} と主電源 15 の電圧 V_b の内、高い方の電圧が駆動電圧 V_{cc} として印加される構成となる。ここで、本実施の形態では、駆動電圧 V_{cc} における最大許容電圧が 3.2V のオペアンプ 37 を用いた。

また、選択回路 6 1 の出力には、平滑コンデンサ 6 7 が電氣的に接続されている。これにより、昇圧回路 4 7 のオンオフ動作に基く出力電圧 V_{out} の変動を平滑化してオペアンプ 3 7 に印加する構成としている。

【 0 0 2 4 】

また、第 2 ダイオード 2 5 と充電回路 2 9 の接続点には、レギュレータ 6 9 を介して制御回路 7 1 が電氣的に接続されている。これにより、制御回路 7 1 は主電源 1 5 の電力により駆動する。なお、制御回路 7 1 はマイクロコンピュータと周辺回路で構成され、これらを駆動する動作電圧 V_{ecu} をレギュレータ 6 9 が生成している。ここで、動作電圧 V_{ecu} は 5 V とした。

【 0 0 2 5 】

制御回路 7 1 は、主電源電圧検出回路 2 1、充電回路 2 9、電流検出回路 3 1、放電回路 4 1、蓄電部電圧検出回路 4 5、および昇圧回路 4 7 にも信号系配線で接続されている。これにより、制御回路 7 1 は、主電源電圧検出回路 2 1 から主電源 1 5 の電圧 V_b を、電流検出回路 3 1 から蓄電部 3 3 を充電する際の電流出力 I を、蓄電部電圧検出回路 4 5 から蓄電部 3 3 の電圧 V_c を、それぞれ取り込む。また、制御回路 7 1 は、充電回路 2 9 に充電制御信号 C_{cont} を、放電回路 4 1 に放電制御信号 D_{cont} を、昇圧回路 4 7 にパルス信号 PLS を、それぞれ出力することにより、これらの回路を制御している。さらに、制御回路 7 1 はデータ端子部 7 3 を介して車両側制御回路（図示せず）とも信号系配線で電氣的に接続されている。これにより、制御回路 7 1 はデータ信号 $data$ により車両側制御回路と様々なデータの通信を行っている。

【 0 0 2 6 】

なお、制御回路 7 1 のグランドは、蓄電装置 1 1 内の他のグランドと合わせてグランド端子部 7 5 に電氣的に接続されている。グランド端子部 7 5 は車両のグランドと接続されるので、蓄電装置 1 1 内のグランドは車両のグランドと電氣的に接続される構成となる。

【 0 0 2 7 】

次に、このような蓄電装置 1 1 の動作について説明する。蓄電装置 1 1 は主電源 1 5 の電圧低下に対するバックアップ用電源であるので、いつ主電源 1 5 の電圧低下が発生してもバックアップできるようにするために、車両起動時には、まず蓄電部 3 3 を充電する動作を行う。その詳細について、図 2 を参照しながら説明する。なお、図 2 において、横軸は時刻 t を、縦軸は電圧（単位：V）を、それぞれ示す。

【 0 0 2 8 】

図 2 の時刻 t_0 で運転者が車両のイグニションスイッチ（図示せず）をオンにする。この時、エンジンはまだ起動していないので、図 2 の短破線に示すように、主電源 1 5 の電圧 V_b は、その定格電圧である 12 V となる。また、蓄電部 3 3 は、その寿命を確保するために、車両使用終了後に放電されているので、蓄電部 3 3 の電圧 V_c は図 2 の細実線に示すように 0 V である。さらに、制御回路 7 1 には、主電源 1 5 の電圧 V_b がレギュレータ 6 9 により 5 V に調整されて動作電圧 V_{ecu} が印加されている。従って、制御回路 7 1 は時刻 t_0 で動作を開始する。しかし、この時点では蓄電部 3 3 への充電動作を行わないので、昇圧回路 4 7 の出力電圧 V_{out} は、図 2 の長破線に示すように、0 V である。これらのことから、選択回路 6 1 における第 1 選択ダイオード 6 3 のアノードには 0 V が、第 2 選択ダイオード 6 5 のアノードには主電源 1 5 の電圧 V_b から第 2 ダイオード 2 5 の電圧降下分（0.75 V）を差し引いた 11.25 V が印加される。ゆえに、選択回路 6 1 は 2 つの入力電圧の内、高い方を出力するので、選択回路 6 1 の出力、すなわちオペアンプ 3 7 の駆動電圧 V_{cc} は、主電源 1 5 の電圧 V_b に応じた電圧となる。具体的には、第 2 選択ダイオード 6 5 の電圧降下が発生するので、 $11.25 V - 0.75 V = 10.5 V$ が駆動電圧 V_{cc} となる。従って、図 2 の太実線に示すように、時刻 t_0 では駆動電圧 V_{cc} が 10.5 V となる。

【 0 0 2 9 】

なお、時刻 t_0 で蓄電部 3 3 への充電を開始しないのは、次の理由による。運転者がスタータ（図示せず）をオンにしてエンジンを起動する時には、主電源 1 5 から大電流が流

10

20

30

40

50

れる。この状態で、さらに蓄電部 33 の充電も行くと、主電源 15 に過大な負担がかかる。従って、主電源 15 の負担を低減するために、エンジン起動前においては蓄電部 33 を充電しないようにしている。

【0030】

次に、時刻 t_1 で運転者が前記スタータをオンにする。これにより、上記したように、主電源 15 から前記スタータに大電流が流れ、図 2 の短破線に示すように、主電源 15 の電圧 V_b は大きく低下する。これに伴い、駆動電圧 V_{cc} も大きく低下するが、この時点では蓄電部 33 の充電を行っていないので、制御回路 71 は電流検出回路 33 の電流出力 I を検出する必要がない。よって、オペアンプ 37 の動作が駆動電圧 V_{cc} の低下により不安定になっても、蓄電装置 11 の全体制御に影響は及ばない。

10

【0031】

その後、時刻 t_2 で主電源 15 の電圧 V_b の低下幅が最大となる。この時の電圧 V_b の値はおよそ 6 V であるので、レギュレータ 69 に入力される電圧は第 2 ダイオード 25 の電圧降下分を差し引いた約 5.25 V となる。しかし、レギュレータ 69 の出力電圧は制御回路 71 の駆動電圧 V_{ecu} である 5 V なので、レギュレータ 69 に入力される電圧より低い。ゆえに、前記スタータ駆動による主電源 15 の電圧低下が発生しても、制御回路 71 は動作し続けられる。

【0032】

なお、主電源 15 の電圧 V_b における前記低下幅がさらに大きくなり、電圧 V_b が駆動電圧 V_{ecu} ($= 5 V$) よりも小さくなると、制御回路 71 は内蔵された電圧監視回路 (図示せず) によりリセットされるようにしている。この場合も、まだ蓄電部 33 の充電が開始されていないので、蓄電装置 11 の全体制御に影響されることはない。

20

【0033】

時刻 t_2 以降では、エンジンが起動するに伴って、図 2 の短破線に示すように、主電源 15 の電圧 V_b が上昇する。制御回路 71 は、この電圧変化を主電源電圧検出回路 21 により検出する。その後、時刻 t_3 で主電源 15 の電圧 V_b が既定電圧 V_{br} 以上になれば、蓄電部 33 の充電を開始する。ここで、既定電圧 V_{br} は次のようにして決定している。

【0034】

上記したように、時刻 t_2 では主電源 15 の電圧 V_b が 6 V 程度まで低下する。この時のレギュレータ 69 に入力される電圧は約 5.25 V であるので、制御回路 71 の駆動電圧 V_{ecu} より僅かに高い程度となる。この場合、制御回路 71 は動作継続が可能であるものの、僅かでも電圧 V_b が下がると、制御回路 71 がリセットされる可能性がある。このような不安定な状態で蓄電部 33 の充電を開始すると、制御回路 71 がリセットされた場合、充電が途切れる可能性がある。そこで、本実施の形態では、安定した充電を行うためにマージンを加味して、主電源 15 の最低電圧 ($= 6 V$) よりも高い 8 V が駆動電圧 V_{cc} としてオペアンプ 37 に印加されるまで、蓄電部 33 の充電を開始しないようにしている。ここで、駆動電圧 V_{cc} を 8 V にするための主電源 15 の電圧、すなわち、既定電圧 V_{br} を求めると、主電源 15 からオペアンプ 37 に至るまでの電力系配線経路には、第 2 ダイオード 25 と第 2 選択ダイオード 65 が配されているので、これらによる合計電圧降下分 ($= 1.5 V$)、主電源 15 の電圧は高くなければならない。ゆえに、既定電圧 V_{br} は $8 V + 1.5 V = 9.5 V$ と決定される。

30

40

【0035】

なお、本実施の形態では、制御回路 71 の動作電圧 V_{ecu} ($= 5 V$) が、既定電圧 V_{br} ($= 9.5 V$) よりも低くなるようにしている。これにより、制御回路 71 は蓄電部 33 の充電を開始する前から動作することができるので、時刻 t_3 で遅延することなく充電回路 29 と昇圧回路 47 の動作を制御することができる。

【0036】

上記より、時刻 t_3 で電流検出回路 31 が正常に動作するので、蓄電部 33 の充電が開始されるが、その具体的な充電動作は次の通りである。時刻 t_3 では、蓄電部 33 の電圧

50

V_c は 0 V であるので、制御回路 7 1 は電流検出回路 3 1 の電流出力 I が既定電流 I_r になるように充電回路 2 9 を制御する。既定電流 I_r は蓄電部 3 3 を満充電にするために必要な期間や、蓄電部 3 3 の容量値等に応じて適宜決定すればよい。本実施の形態では、約 2 分で満充電が完了するように、既定電流 I_r を 5 A と決定した。このように制御することにより、蓄電部 3 3 は既定電流 I_r で充電され、時刻 t_3 以降で図 2 の細実線に示すように、蓄電部 3 3 の電圧 V_c は経時的に増加していく。なお、充電回路 2 9 による充電制御としては、基本的に上記した既定電流 I_r による充電を行うが、蓄電部 3 3 が充電完了電圧 V_{cs} を超えて過充電される可能性を低減するために、制御回路 7 1 は蓄電部電圧検出回路 4 5 により検出された蓄電部 3 3 の電圧 V_c の監視も行っている。これにより、蓄電部 3 3 の電圧 V_c が充電完了電圧 V_{cs} に至るように、充電が完了に近づくと定電圧制御を行う。従って、これらの制御をまとめると、制御回路 7 1 は電流検出回路 3 1 の電流出力 I が既定電流 I_r になるように、かつ、蓄電部電圧検出回路 4 5 で検出した蓄電部 3 3 の電圧 V_c が充電完了電圧 V_{cs} に至るように充電回路 2 9 を制御して、蓄電部 3 3 を充電している。

10

【0037】

また、時刻 t_3 で制御回路 7 1 は昇圧回路 4 7 を動作させるためにパルス信号 PLS を出力する。これにより、時刻 t_3 以降で蓄電部 3 3 の充電が開始され、その電圧 V_c が経時的に上昇すると、昇圧回路 4 7 の出力電圧 V_{out} も継時的に上昇していく。なお、時刻 t_3 近傍では、蓄電部 3 3 の電圧 V_c が低いために十分な昇圧比が稼げない。従って、図 2 の長破線に示すように、出力電圧 V_{out} は蓄電部 3 3 の電圧 V_c よりも低い期間が存在するが、その後、蓄電部 3 3 の電圧 V_c が上昇するに伴い、昇圧回路 4 7 の出力電圧 V_{out} の方が高くなる。また、時刻 t_3 近傍では、図 2 に示すように、主電源 1 5 の電圧 V_b の方が出力電圧 V_{out} より十分に高いので、選択回路 6 1 から出力される電力は主電源 1 5 から供給される。

20

【0038】

その後、時刻 t_4 でエンジンの始動が完了する。この時、エンジンにより発電機も発電を開始しているので、主電源 1 5 の電圧 V_b は、図 2 の短破線に示すように、発電機の出力電圧である 14 V で安定する。この時点でも電圧 V_b の方が昇圧回路 4 7 の出力電圧 V_{out} よりも十分に高いので、選択回路 6 1 から出力される電力は引き続き主電源 1 5 から供給される。

30

【0039】

時刻 t_4 以降で、蓄電部 3 3 の充電に伴い、蓄電部 3 3 の電圧 V_c 、および昇圧回路 4 7 の出力電圧 V_{out} は経時的に上昇し、やがて時刻 t_5 で、選択回路 6 1 に入力される主電源 1 5 の電圧 V_b に応じた電圧と、昇圧回路 4 7 の出力電圧 V_{out} が等しくなる。すなわち、時刻 t_5 では、第 2 選択ダイオード 6 5 のアノード電圧が主電源 1 5 の電圧 V_b から第 2 ダイオード 2 5 の電圧降下分、低い 13.25 V であり、一方、昇圧回路 4 7 の出力電圧 V_{out} も 13.25 V となる。その後、出力電圧 V_{out} は経時的に上昇するので、第 2 選択ダイオード 6 5 がオフに、第 1 選択ダイオード 6 3 がオンになり、選択回路 6 1 から出力される電力は昇圧回路 4 7 から供給されることになる。その結果、駆動電圧 V_{cc} は、図 2 の太実線に示すように、昇圧回路 4 7 の出力電圧 V_{out} より第 1 選択ダイオード 6 3 の電圧降下分、低い電圧となって上昇していく。

40

【0040】

その後、時刻 t_6 で蓄電部 3 3 の電圧 V_c が充電完了電圧 V_{cs} ($= 13 V$) に至ると、制御回路 7 1 は蓄電部 3 3 の電圧 V_c が充電完了電圧 V_{cs} を維持するように充電回路 2 9 を制御する。これにより、時刻 t_6 以降では常に蓄電部 3 3 の電圧 V_c が充電完了電圧 V_{cs} とほぼ等しくなるので、いつ主電源 1 5 の電圧 V_b が低下しても、負荷 1 7 に対して十分に電力をバックアップできる。なお、蓄電部 3 3 の電圧 V_c が一定になることで、昇圧回路 4 7 の出力電圧 V_{out} が一定 ($23.75 V$) になり、電流検出回路 3 1 の駆動電圧 V_{cc} が 23 V で安定する。

【0041】

50

ここで、時刻 t_6 以降で昇圧回路 47 の出力電圧 V_{out} が 23.75 V になるのは、次の理由による。蓄電部 33 の充電完了電圧 V_{cs} は 13 V であるので、昇圧回路 47 のコンデンサ 57 には充電完了電圧 V_{cs} (13 V) から第 4 ダイオード 59 と第 3 トランジスタ 55 の合計電圧降下 (1.5 V) 分、低い電圧、すなわち 11.5 V が印加される。従って、これを放電する時には、蓄電部 33 の電圧 V_c とコンデンサ 57 の印加電圧の合計である 24.5 V から、第 2 トランジスタ 53 の電圧降下分を差し引いた 23.75 V が、昇圧回路 47 の出力電圧 V_{out} となる。これにより、選択回路 61 の出力である電流検出回路 31 の駆動電圧 V_{cc} は、出力電圧 V_{out} (23.75 V) から第 1 選択ダイオード 63 の電圧降下分を差し引いた 23 V となる。

【0042】

10

以上の説明から、図 2 に示すように、電流検出回路 31 の駆動電圧 V_{cc} は時刻 t_3 以降で常に蓄電部 33 の電圧 V_c よりも高い値となる。従って、蓄電部 33 の電圧 V_c が上昇しても駆動電圧 V_{cc} に近づく可能性が低減され、電流検出回路 31 は高精度に電流を検出することができる。

【0043】

なお、昇圧回路 47 は、蓄電部 33 の充電完了後 (時刻 t_6 以降) も動作し続けるようにしている。これにより、常に電流検出回路 31 には十分な駆動電圧 V_{cc} が印加されることになるので、蓄電装置 11 による負荷 17 への電力バックアップ後に蓄電部 33 を再充電する場合も誤検出を低減した高精度な電流検出が可能となる。

【0044】

20

次に、時刻 t_6 以降の車両通常使用時における蓄電装置 11 の動作について説明する。

【0045】

制御回路 71 は、主電源電圧検出回路 21 により主電源 15 の電圧 V_b を常時監視している。もし、主電源 15 やその周辺回路の異常や、負荷 17 が大電流を消費するなどして、電圧 V_b が負荷 17 の最低駆動電圧 (上記したように 10.5 V) を下回ると、制御回路 71 は直ちに蓄電部 33 への充電を停止するとともに、放電回路 41 により蓄電部 33 の電力を負荷 17 に供給してバックアップする。これにより、主電源 15 の電圧 V_b が低下しても負荷 17 を駆動し続けることができる。この際に、第 1 ダイオード 23 と第 2 ダイオード 25 により、蓄電部 33 の電力は主電源 15 に流れない。

【0046】

30

その後、主電源 15 の電圧 V_b が正常な範囲に戻ると、制御回路 71 は放電回路 41 を制御して、蓄電部 33 から負荷 17 への放電を停止する。その後、次の電圧 V_b の低下に備えるため、蓄電部 33 を再充電する。この動作は図 2 の時刻 t_3 以降と同じである。このような動作を繰り返すことにより、主電源 15 の電圧 V_b が低下しても、負荷 17 のバックアップが可能となる。

【0047】

なお、制御回路 71 は、蓄電部 33 への充電を停止する際に、まず充電回路 29 を停止し、次に昇圧回路 47 を停止するように制御している。このように制御することにより、充電回路 29 が動作している間は常に昇圧回路 47 が動作していることになる。従って、電流検出回路 31 も誤検出なく電流値を出力することができる。このことから、先に昇圧回路 47 を停止することによる誤検出された電流値で充電を制御してしまう可能性を低減できる。

40

【0048】

次に、車両の使用終了後の動作について説明する。運転者がイグニションスイッチをオフにすると、その情報が車両側制御回路からデータ信号 $data$ により制御回路 71 に送信される。これを受け、制御回路 71 は上記した蓄電部 33 への充電を停止する動作を行う。その後、制御回路 71 は放電回路 41 に内蔵した前記放電抵抗器により、蓄電部 33 を完全放電する。これにより、車両非使用時における蓄電部 33 の電圧印加が回避され、長寿命化を図ることができる。なお、放電回路 41 による放電期間は、あらかじめ蓄電部 33 を満充電状態から完全放電するまでの期間を求めて制御回路 71 に内蔵したメモリに

50

記憶してある。従って、制御回路 7 1 は前記放電期間が経過すれば、放電回路 4 1 による蓄電部 3 3 の放電を停止し、蓄電装置 1 1 の動作を終了する。

【 0 0 4 9 】

以上の構成、動作により、電流検出回路 3 1 の駆動電圧 V_{cc} が蓄電部 3 3 の電圧 V_c に近づくことに起因した電流出力 I の誤差を低減でき、高精度な充電制御が可能な蓄電装置 1 1 が実現できる。

【 0 0 5 0 】

なお、本実施の形態における昇圧回路 4 7 として、DC / DC コンバータを用いる構成としてもよい。この場合、オペアンプ 3 7 の駆動電圧 V_{cc} は、蓄電部 3 3 の充電完了電圧 V_{cs} ($= 1.3 \text{ V}$) に対して、オペアンプ 3 7 の内部回路による電圧降下分 (上記したように、 1.5 V) を加えた電圧 ($= 1.4.5 \text{ V}$) よりも高く、かつオペアンプ 3 7 の最大許容電圧 (3.2 V) よりも低くなければならないので、前記 DC / DC コンバータの出力電圧は $1.4.5 \text{ V}$ から 3.2 V までの電圧に設定する必要がある。但し、オペアンプ 3 7 を駆動する電流は数ミリアンペア程度であるので、昇圧回路 4 7 に DC / DC コンバータを用いると、その損失の方が大きくなる。従って、本実施の形態の昇圧回路 4 7 の構成が望ましい。

【 0 0 5 1 】

また、本実施の形態では、車両使用終了後に蓄電部 3 3 を放電回路 4 1 により完全放電しているが、これは、蓄電部 3 3 の電圧 V_c が主電源 1 5 の電圧 V_b より高い場合に負荷 1 7 へ暗電流を供給するようにしてもよい。これにより、蓄電部 3 3 の電力の無駄を低減することができる。但し、本実施の形態では、図 2 に示すように、蓄電部 3 3 の充電完了電圧 V_{cs} が 1.3 V であり、イグニションスイッチオフ時の主電源 1 5 の電圧 V_b が 1.2 V であるので、その差分 (1 V 分) だけしか負荷 1 7 に暗電流を供給することができない。従って、供給可能な電力量が少ないため、本実施の形態では制御が容易になるように、イグニションスイッチのオフ後に蓄電部 3 3 の電力を放電回路 4 1 で完全放電するようにしている。

【 0 0 5 2 】

また、本実施の形態において、蓄電部 3 3 には蓄電素子として電気二重層キャパシタを用いたが、これは電気化学キャパシタ等の他のキャパシタでもよいし、二次電池であってもよい。

【 0 0 5 3 】

また、本実施の形態において、蓄電装置 1 1 を車両のバックアップ用補助電源に適用した場合について述べたが、それに限らず、電力回生用や非常用の補助電源等にも適用可能である。

【産業上の利用可能性】

【 0 0 5 4 】

本発明にかかる蓄電装置は、高精度な充電制御が可能となるので、特に主電源の電圧低下時に蓄電部から電力を供給する補助電源としての蓄電装置等として有用である。

【図面の簡単な説明】

【 0 0 5 5 】

【図 1】本発明の実施の形態における蓄電装置のブロック回路図

【図 2】本発明の実施の形態における蓄電装置の充電時における各種電圧の経時特性図

【図 3】従来の蓄電装置のブロック回路図

【符号の説明】

【 0 0 5 6 】

- 1 1 蓄電装置
- 1 5 主電源
- 1 7 負荷
- 2 1 主電源電圧検出回路
- 2 9 充電回路

10

20

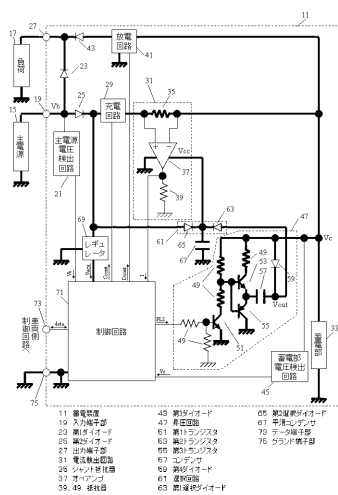
30

40

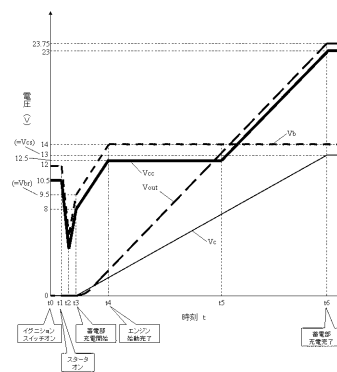
50

- 3 1 電流検出回路
- 3 3 蓄電部
- 3 5 シャント抵抗器
- 3 7 オペアンプ
- 4 5 蓄電部電圧検出回路
- 4 7 昇圧回路
- 6 1 選択回路
- 7 1 制御回路

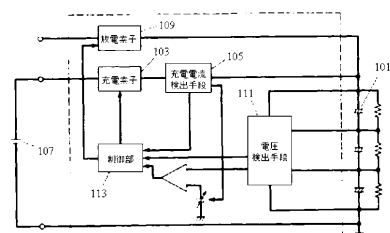
【図 1】



【図 2】



【図 3】



101 蓄電素子
107 電圧検出手段

フロントページの続き

(72)発明者 森田 一樹

大阪府門真市大字門真１００６番地 パナソニックエレクトロニックデバイス株式会社内

審査官 関口 明紀

(56)参考文献 特開平１０－７５５９８（ＪＰ，Ａ）

特開平１０－２８５７８５（ＪＰ，Ａ）

特開２００６－３２０１７０（ＪＰ，Ａ）

特開２００２－１８４４７０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)

G 0 1 R 3 1 / 3 2 7 - 3 1 / 3 6、

H 0 1 M 1 0 / 4 2 - 1 0 / 4 8、

H 0 2 J 7 / 0 0 - 7 / 1 2、 7 / 3 4 - 7 / 3 6