



(10) **DE 11 2022 007 624 T5** 2025.06.05

(12) **Veröffentlichung**

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2024/028996**
in der deutschen Übersetzung (Art. III § 8 Abs. 2
IntPatÜbkG)
(21) Deutsches Aktenzeichen: **11 2022 007 624.0**
(86) PCT-Aktenzeichen: **PCT/JP2022/029729**
(86) PCT-Anmeldetag: **03.08.2022**
(87) PCT-Veröffentlichungstag: **08.02.2024**
(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **05.06.2025**

(51) Int Cl.: **H10D 30/60 (2025.01)**
H10D 30/01 (2025.01)
H10D 8/60 (2025.01)
H10D 62/832 (2025.01)

(71) Anmelder:
Mitsubishi Electric Corporation, Tokyo, JP

(74) Vertreter:
**Hoefer & Partner Patentanwälte mbB, 81543
München, DE**

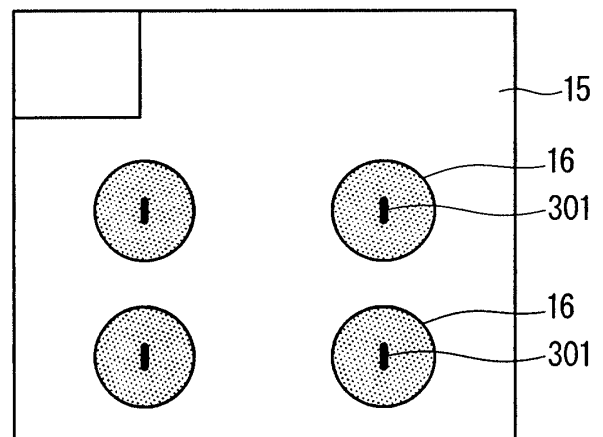
(72) Erfinder:
**Hironaka, Yoichi, Tokyo, JP; Sugawara,
Katsutoshi, Tokyo, JP; Hatori, Kenji, Tokyo, JP;
Hino, Shiro, Tokyo, JP**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Siliziumcarbid-Halbleitervorrichtung, Leistungsmodulvorrichtung,
Leistungsumwandlungsvorrichtung und mobiler Körper**

(57) Zusammenfassung: Ein Ziel der vorliegenden Erfindung besteht darin, eine Technik bereitzustellen, um zu ermöglichen, die Überspannungsfähigkeit in einer Siliziumcarbid-Halbleitervorrichtung zu erhöhen, in der eine SBD eingebettet ist. Die Siliziumcarbid-Halbleitervorrichtung umfasst eine Halbleiterschicht eines ersten Leitfähigkeitstyps, die mit einem aktiven Bereich versehen ist, der einen Einheitszellenbereich, der einen Schottky-Barrierendioden-Bereich und einen MOSFET-Bereich enthält, und einen Überspannungs-Erregungsbereich enthält. Der Überspannungs-Erregungsbereich enthält einen Schottky-Barrierendioden-Ersetzungsbereich, in dem der erste Leitfähigkeitstyp des Schottky-Barrierendioden-Bereichs durch einen zweiten Leitfähigkeitstyp ersetzt ist. Das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs im aktiven Bereich ist nicht niedriger als 0,01 % und niedriger als das Flächenverhältnis des Schottky-Barrierendioden-Bereichs im aktiven Bereich in einem Fall, in dem der Schottky-Barrierendioden-Bereich nicht durch den Schottky-Barrierendioden-Ersetzungsbereich ersetzt ist.



Beschreibung

TECHNISCHES GEBIET

[0001] Die vorliegende Offenbarung bezieht sich auf eine Siliziumcarbid-Halbleitervorrichtung, eine Leistungsmodulvorrichtung, einen Leistungswandler und einen mobilen Körper.

HINTERGRUNDTECHNIK

[0002] Bekannt ist das Problem, dass ein Kristalldefekt wie etwa ein Stapelfehler oder dergleichen in einem Kristall auftritt und dadurch eine Vorwärts- bzw. Durchlassspannung verschoben wird, wenn ein Vorwärts- bzw. Durchlassstrom, d. h. ein bipolarer Strom, in einer pn-Diode kontinuierlich geleitet wird bzw. fließt, die in einer aus Siliziumcarbid (SiC) gebildeten Halbleiterschicht angeordnet ist. Es wird angenommen, dass sich dies so verhält, da sich der Kristalldefekt wie etwa der Stapelfehler oder dergleichen, bei dem es sich um einen Ebenendefekt handelt, mit einer Basalebenenversetzung oder dergleichen, die in der aus Siliziumcarbid gebildeten Halbleiterschicht vorliegt, als Anfangspunkt aufgrund einer Rekombinationsenergie ausdehnt, die erzeugt wird, wenn durch die pn-Diode injizierte Minoritätsträger mit Majoritätsträgern rekombiniert werden. Da dieser Kristalldefekt einen Fluss von Strömen hemmt, werden, wenn sich der Kristalldefekt ausdehnt, Ströme reduziert und erhöht sich die Durchlassspannung, und dies bewirkt eine Verschlechterung der Zuverlässigkeit einer Siliziumcarbid-Halbleitervorrichtung.

[0003] Solch eine Erhöhung der Durchlassspannung tritt auch in einem Siliziumcarbid nutzenden vertikalen MOSFET (Metalloxid-Halbleiter-Feldeffekttransistor) auf. Der vertikale MOSFET enthält eine Body-Diode, bei der es sich um eine parasitäre pn-Diode zwischen einer Source und einem Drain handelt, und, wenn der Durchlassstrom in der Body-Diode fließt, bewirkt dies eine Verschlechterung der Zuverlässigkeit des vertikalen MOSFET wie in der pn-Diode. Aus diesem Grund tritt, wenn die Body-Diode eines SiC-MOSFET als Freilaufdiode des MOSFET genutzt wird, manchmal eine Verschlechterung der MOSFET-Eigenschaften auf.

[0004] Als eine Struktur, um das oben beschriebene Problem der Zuverlässigkeit aufgrund einer Erregung des Durchlassstroms zur parasitären pn-Diode zu lösen, wird eine Struktur vorgeschlagen, bei der eine unipolare Diode als die Freilaufdiode in der Siliziumcarbid-Halbleitervorrichtung eingebettet ist, bei der es sich um einen unipolaren Transistor wie etwa den MOSFET oder dergleichen handelt. In Patentdokumenten 1 und 2 wird beispielsweise eine Struktur vorgeschlagen, bei der eine Schottky-Barrierendiode (SBD), bei der es sich um eine unipolare

Diode handelt, in einer Einheitszelle des MOSFET eingebettet ist.

[0005] In der Siliziumcarbid-Halbleitervorrichtung, die aus einem unipolaren Transistor gebildet ist, worin eine unipolare Diode eingebettet ist, ist es, da der bipolare Strom der Body-Diode, d. h. der parasitären pn-Diode, während eines Reflux-Betriebs reduziert werden kann, möglich, eine Verschlechterung von Eigenschaften des Transistors zu unterdrücken.

DOKUMENTE NACH DEM STAND DER TECHNIK

PATENTDOKUMENT(E)

[Patentdokument 1] Japanische Patentanmeldung Offenlegungsblatt Nr. 2003-017701

[Patentdokument 2] WO 2014/038110

ZUSAMMENFASSUNG

DURCH DIE ERFINDUNG ZU LÖSENDES PROBLEM

[0006] Die pn-Diode, bei der es sich um eine bipolare Diode handelt, wird jedoch aufgrund einer Modulation der Leitfähigkeit durch einen bipolaren Betrieb niederohmig; jedoch weist die SBD, bei der es sich um die unipolare Diode handelt, einen verhältnismäßig hohen Widerstand auf. Aus diesem Grund ist die erzeugte Energie während einer Erregung der SBD höher als jene während einer Erregung der Body-Diode, bei der es sich um die pn-Diode handelt.

[0007] Infolgedessen ist in der Siliziumcarbid-Halbleitervorrichtung, in der die oben beschriebene SBD eingebettet ist, die erzeugte Energiedichte hoch, wenn die SBD durch einen Stoßstrom bzw. Überstrom (engl.: surge current) wie etwa einen Fehlerstrom oder dergleichen erregt wird, und tritt eine starke Wärmeerzeugung in der SBD auf. Aus diesem Grund erwächst ein Problem, dass eine Surge- bzw. Überspannungsfähigkeit (engl.: surge capability), bei der es sich um eine Durchbruchtoleranz für den Überstrom handelt, niedriger wird.

[0008] Die vorliegende Offenbarung soll dann das oben beschriebene Problem lösen, und es ist ein Ziel der vorliegenden Offenbarung, eine Technik bereitzustellen, um zu ermöglichen, die Überspannungsfähigkeit in einer Siliziumcarbid-Halbleitervorrichtung, in der eine SBD eingebettet ist, zu erhöhen.

MITTEL ZUM LÖSEN DES PROBLEMS

[0009] Die vorliegende Offenbarung ist für eine Siliziumcarbid-Halbleitervorrichtung gedacht, und die Siliziumcarbid-Halbleitervorrichtung umfasst eine Halbleiterschicht eines ersten Leitfähigkeitstyps, die mit einem aktiven Bereich versehen ist, der einen

Einheitszellenbereich, der einen Schottky-Barrierendioden-Bereich und einen MOSFET-Bereich enthält, und einen Überspannungs-Erregungsbereich (engl.: surge energization region) enthält, und in der Siliziumcarbid-Halbleitervorrichtung enthält der Überspannungs-Erregungsbereich einen Schottky-Barrierendioden-Ersetzungsbereich, in dem der erste Leitfähigkeitstyp des Schottky-Barrierendioden-Bereichs durch einen zweiten Leitfähigkeitstyp ersetzt ist, und ist ein Flächenanteil bzw. -verhältnis des Schottky-Barrierendioden-Ersetzungsbereichs im aktiven Bereich nicht niedriger als 0,01 % und niedriger als ein Flächenverhältnis des Schottky-Barrierendioden-Bereichs im aktiven Bereich in einem Fall, in dem der Schottky-Barrierendioden-Bereich nicht durch den Schottky-Barrierendioden-Ersetzungsbereich ersetzt ist.

EFFEKTE DER EFINDUNG

[0010] Gemäß der vorliegenden Offenbarung wird während eines langen Reflux-Betriebs durch einen Überstrom wie etwa einen Fehlerstrom oder dergleichen in einer Kettenreaktion mit einem Betrieb einer pn-Diode, die im Schottky-Barrierendioden-Ersetzungsbereich ausgebildet ist, die Body-Diode in einer Ebene des aktiven Bereichs im Vergleich mit einem Fall, in dem sie nicht durch den Schottky-Barrierendioden-Ersetzungsbereich ersetzt ist, früher betrieben und wird die erzeugte Energiedichte reduziert, und daher ist es möglich, die Überspannungsfähigkeit zu erhöhen.

[0011] Diese und andere Ziele, Merkmale, Aspekte und Vorteile der vorliegenden Offenbarung werden aus der folgenden detaillierten Beschreibung der vorliegenden Offenbarung ersichtlicher werden, wenn sie in Verbindung mit den beiliegenden Zeichnungen vorgenommen wird.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

Fig. 1 ist eine Draufsicht, die eine Struktur einer Siliziumcarbid-Halbleitervorrichtung gemäß einer ersten bevorzugten Ausführungsform darstellt;

Fig. 2 ist eine Draufsicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 3 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 4 ist eine schematische Draufsicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 5 ist eine schematische Draufsicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 6 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 7 ist eine Draufsicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 8 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 9 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 10 ist eine schematische Querschnittsansicht, um ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 11 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 12 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 13 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 14 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 15 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 16 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 17 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 18 ist eine Ansicht, die ein Simulationsergebnis der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform darstellt;

Fig. 19 ist eine grafische Darstellung, um einen Schaltvorgang der Erregung in der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 20 ist eine grafische Darstellung, um einen Schaltvorgang der Erregung in der Siliziumcarbid-Halbleitervorrichtung gemäß der ersten bevorzugten Ausführungsform zu erläutern;

Fig. 21 ist eine schematische Querschnittsansicht, die eine Struktur einer Siliziumcarbid-Halbleitervorrichtung gemäß einer zweiten bevorzugten Ausführungsform darstellt;

Fig. 22 ist eine Draufsicht, die eine Struktur einer Siliziumcarbid-Halbleitervorrichtung gemäß einer dritten bevorzugten Ausführungsform darstellt;

Fig. 23 ist eine Draufsicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform darstellt;

Fig. 24 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform darstellt;

Fig. 25 ist eine schematische Querschnittsansicht, die die Struktur der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform darstellt;

Fig. 26 ist eine schematische Querschnittsansicht, um ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform zu erläutern;

Fig. 27 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform zu erläutern;

Fig. 28 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform zu erläutern;

Fig. 29 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der

dritten bevorzugten Ausführungsform zu erläutern;

Fig. 30 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform zu erläutern;

Fig. 31 ist eine schematische Querschnittsansicht, um das Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung gemäß der dritten bevorzugten Ausführungsform zu erläutern;

Fig. 32 ist ein Blockdiagramm, das eine Struktur einer Leistungsmodulvorrichtung gemäß einer vierten bevorzugten Ausführungsform darstellt;

Fig. 33 ist ein Blockdiagramm, das eine Struktur eines Leistungswandlers gemäß einer fünften bevorzugten Ausführungsform darstellt; und

Fig. 34 ist eine Ansicht, die eine Struktur eines mobilen Körpers gemäß einer sechsten bevorzugten Ausführungsform darstellt.

BESCHREIBUNG DER AUSFÜHRUNGSFORM (EN)

[0012] In der folgenden Beschreibung repräsentieren „n“ und „p“ jeweils einen Leitfähigkeitstyp eines Halbleiters. In der vorliegenden Offenbarung wird eine Beschreibung unter der Annahme vorgenommen, dass es sich bei einem ersten Leitfähigkeitstyp um einen n-Typ handelt und es sich bei einem zweiten Leitfähigkeitstyp um einen p-Typ handelt; jedoch kann angenommen werden, dass es sich bei dem ersten Leitfähigkeitstyp um einen p-Typ handelt und es sich bei dem zweiten Leitfähigkeitstyp um einen n-Typ handelt.

[0013] Im Folgenden werden hierin mit Verweis auf beigefügte Abbildungen bevorzugte Ausführungsformen der vorliegenden Offenbarung beschrieben. Ferner sind Abbildungen schematisch dargestellt, und die Korrelation der Größe und Position jeweiliger Bilder, die in den verschiedenen Abbildungen dargestellt sind, ist nicht immer genau dargestellt, sondern kann wie jeweils geeignet verändert sein. Darüber hinaus werden in der folgenden Beschreibung identische Bestandteilelemente durch die gleichen Bezugszeichen repräsentiert und weisen jeweils die gleiche oder ähnliche Bezeichnung und Funktion auf. Daher wird deren Beschreibung manchmal weggelassen.

[0014] Im Folgenden wird hierin ein Fall beschrieben, in dem eine Siliziumcarbid-Halbleitervorrichtung ein SiC-MOSFET mit eingebetteter SBD bzw. SBD-eingebetteter SiC-MOSFET (engl.: SBD-embedded SiC MOSFET) ist. Die Siliziumcarbid-Halbleitervorrichtung kann im Vergleich mit einer Silizium-Halblei-

tervorrichtung einen stabilen Betrieb unter einer hohen Temperatur und einer hohen Spannung durchführen und die Schaltgeschwindigkeit erhöhen.

<Die erste bevorzugte Ausführungsform>

[0015] Fig. 1 ist eine Draufsicht, die von einer oberen Oberfläche aus betrachtet eine Struktur einer Siliziumcarbid-Halbleitervorrichtung 100 gemäß der ersten bevorzugten Ausführungsform darstellt. Bei der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der ersten bevorzugten Ausführungsform handelt es sich um eine Siliziumcarbid-Halbleitervorrichtung vom Planar-Typ. In Fig. 1 ist ein Gate-Pad 81 auf einem Teil der oberen Oberfläche der Siliziumcarbid-Halbleitervorrichtung 100 ausgebildet und ist dazu benachbart eine Source-Elektrode 80 ausgebildet. Ferner ist eine vom Gate-Pad 81 ausgehende Gate-Verdrahtung 82 ausgebildet.

(1) Planare Streifenstruktur

[0016] Fig. 2 ist eine Draufsicht, die von der oberen Oberfläche aus betrachtet eine Siliziumcarbid-Schicht der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der ersten bevorzugten Ausführungsform darstellt. Diese Fig. 2 entspricht einer Draufsicht von Fig. 1, ausgenommen die Source-Elektrode 80, das Gate-Pad 81 und die Gate-Verdrahtung 82. In der Siliziumcarbid-Halbleitervorrichtung 100 ist ein aktiver Bereich angeordnet, der einen Einheitszellenbereich und einen Überspannungs-Erregungsbereich enthält. In Fig. 2 sind die Einheitszellenbereiche, die jeweils einen SBD-Bereich (Schottky-Barrierendiode-Bereich) und auf beiden Seiten des SBD-Bereichs angeordnete MOSFET-Bereiche enthalten, die den SBD-Bereich sandwichartig umgeben, angeordnet, wobei sie in Streifen ausgerichtet sind. Auf die Struktur der Siliziumcarbid-Halbleitervorrichtung 100, in der solche Einheitszellenbereiche angeordnet sind, wird als „Streifen“-Struktur verwiesen.

[0017] In Fig. 2 sind die Einheitszellenbereiche, die jeweils einen ersten Trennungsbereich 21 vom n-Typ, der dem SBD-Bereich im Wesentlichen entspricht, und einen ersten Wannenbereich 30 vom p-Typ enthalten, der im Wesentlichen dem MOSFET-Bereich entspricht, in Draufsicht in einer Richtung wiederholt angeordnet. Auf einen Bereich, der den Einheitszellenbereich, in dem solch ein SBD-eingebetteter MOSFET ausgebildet ist, und einen später beschriebenen Überspannungs-Erregungsbereich enthält, wird als aktiver Bereich verwiesen. Auf einen Bereich, bei dem es sich um einen äußeren peripheren Bereich des aktiven Bereichs handelt, der einen Ausbildungsbereich des Gate-Pads 81 enthält, worauf ein zweiter Wannenbereich 31 vom p-Typ und dergleichen ausgebildet sind, wird als Anschlussbereich (engl.: terminal region) verwiesen.

[0018] Fig. 3 ist eine schematische Querschnittsansicht, die aus einer longitudinalen Richtung der streifenförmigen Einheitszellenbereiche betrachtet eine schematische Struktur von der Source-Elektrode 80 von Fig. 1 zur Gate-Verdrahtung 82 in einem äußeren peripheren Teilbereich der Siliziumcarbid-Halbleitervorrichtung 100 darstellt.

[0019] In der in Fig. 3 dargestellten Siliziumcarbid-Halbleitervorrichtung 100 ist eine aus Siliziumcarbid von n-Typ gebildete Driftschicht 20 auf einer Oberfläche eines aus niederohmigem Siliziumcarbid vom n-Typ gebildeten Halbleitersubstrats 10 ausgebildet. In der vorliegenden ersten bevorzugten Ausführungsform kann es sich bei einer Halbleiterschicht, auf der ein aktiver Bereich angeordnet ist, um die Driftschicht 20 auf dem Halbleitersubstrat 10 handeln, kann es sich aber um das Halbleitersubstrat 10 handeln. In einem Oberflächenschicht-Teilbereich der Driftschicht 20, der im Wesentlichen entsprechend dem Bereich positioniert ist, in dem wie mit Verweis auf Fig. 1 beschrieben die Gate-Verdrahtung 82 angeordnet ist, ist, wie in der Querschnittsansicht von Fig. 3 dargestellt ist, der aus Siliziumcarbid vom p-Typ gebildete zweite Wannenbereich 31 angeordnet.

[0020] In dem Oberflächenschicht-Teilbereich der Driftschicht 20 im aktiven Bereich, der ein Bereich unterhalb der mit Verweis auf Fig. 1 beschriebenen Source-Elektrode 80 ist, ist der aus Siliziumcarbid vom p-Typ gebildete erste Wannenbereich 30 angeordnet. Wie in Fig. 2 dargestellt ist, sind die ersten Wannenbereiche 30 in Draufsicht in Streifen ausgebildet. Ein Wannenbereich, der erhalten wird, indem eine Vielzahl der ersten Wannenbereiche 30 miteinander verbunden wird, kann bereitgestellt werden, oder eine Vielzahl getrennter erster Wannenbereiche 30 kann bereitgestellt werden.

[0021] Wie in Fig. 3 dargestellt ist, ist im Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30 ein aus Siliziumcarbid vom n-Typ gebildeter Source-Bereich 40 an einer Position in einem bestimmten Abstand nach innen von einer äußeren Peripherie des ersten Wannenbereichs 30 ausgebildet.

[0022] Auf einer Endseite des Source-Bereichs 40 im Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30 ist ein aus niederohmigem Siliziumcarbid vom p-Typ gebildeter Kontaktbereich 35 ausgebildet. Zwischen den benachbarten Kontaktbereichen 35 ist der den ersten Wannenbereich 30 durchdringende, aus Siliziumcarbid gebildete erste Trennungsbereich 21 ausgebildet. Wie in Fig. 2 dargestellt ist, sind die ersten Trennungsbereiche 21 in Streifen ausgebildet. Der Leitfähigkeitstyp des ersten Trennungsbereichs 21 ist ein n-Typ, bei dem es sich um den gleichen wie jenen der Drift-

schicht 20 handelt, und die Konzentration von Störstellen vom n-Typ des ersten Trennungsbereichs 21 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0023] Wie in **Fig. 3** dargestellt ist, sind auf einer Oberflächenseite des ersten Trennungsbereichs 21 streifenförmige Schottky-Elektroden 71 in Draufsicht ausgebildet, von denen jede mit dem ersten Trennungsbereich 21 Schottky-verbunden bzw. über einen Schottky-Kontakt verbunden ist. Es ist vorzuziehen, dass die Schottky-Elektrode 71 in einem Bereich ausgebildet wird, der den ersten Trennungsbereich 21 dementsprechend in Draufsicht enthält.

[0024] Auf einer Oberfläche des Source-Bereichs 40 ist eine ohmsche Elektrode 70 ausgebildet. Darauf ist die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71 und dem Kontaktbereich 35 verbundene Source-Elektrode 80 ausgebildet. Der erste Wannenbereich 30 kann über den niederohmigen Kontaktbereich 35 leicht Elektronen oder positive Löcher an die ohmsche Elektrode 70 abgeben und von dieser empfangen.

[0025] In einem anderen Bereich als dem ersten Trennungsbereich 21 ist im Bereich zwischen den benachbarten ersten Wannenbereichen 30 ein aus Siliziumcarbid vom n-Typ gebildeter zweiter Trennungsbereich 22 ausgebildet. Bei dem Leitfähigkeitstyp des zweiten Trennungsbereichs 22 handelt es sich um einen n-Typ, der der Gleiche wie jener der Driftschicht 20 ist, und die Konzentration von Störstellen vom n-Typ des zweiten Trennungsbereichs 22 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0026] Auf Oberflächen der benachbarten ersten Wannenbereiche 30, des zweiten Trennungsbereichs 22 dazwischen und der jeweiligen Source-Bereiche 40 innerhalb dieser ersten Wannenbereiche 30 ist ein aus beispielsweise Siliziumoxid gebildeter Gate-Isolierfilm 50 selektiv ausgebildet. Auf zumindest dem Gate-Isolierfilm 50 auf einer Oberseite des ersten Wannenbereichs 30 ist eine aus beispielsweise polykristallinem Silizium gebildete Gate-Elektrode 60 ausgebildet. Auf einen Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30, der der Gate-Elektrode 60 mit dem dazwischen angeordneten Gate-Isolierfilm 50 gegenüberliegt, wird als „Kanalbereich“ verwiesen.

[0027] Auf einer Außenseite des ersten Wannenbereichs 30 in einem ganz außen gelegenen Umfang der Siliziumcarbid-Halbleitervorrichtung 100 ist der zweite Wannenbereich 31 ausgebildet, und zwischen dem ersten Wannenbereich 30 und dem zweiten Wannenbereich 31 ist ein aus Siliziumcarbid gebildeter dritter Trennungsbereich 23 ausgebildet. Der Leit-

fähigkeitstyp des dritten Trennungsbereichs 23 ist ein n-Typ, der der Gleiche wie jener der Driftschicht 20 ist, und die Konzentration von Störstellen vom n-Typ des dritten Trennungsbereichs 23 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0028] Der Gate-Isolierfilm 50 ist auf dem zweiten Wannenbereich 31 wie auf dem ersten Wannenbereich 30 selektiv ausgebildet, und auf dem Gate-Isolierfilm 50 ist die Gate-Elektrode 60 ausgebildet, die mit der auf dem ersten Wannenbereich 30 ausgebildeten Gate-Elektrode 60 elektrisch verbunden ist.

[0029] In einem Bereich mit einem bestimmten Anteil bzw. Verhältnis eines oberen Schicht-Teilbereichs des zweiten Wannenbereichs 31 ist eine aus Siliziumcarbid gebildete leitfähige Siliziumcarbid-Schicht 45 ausgebildet, die eine höhere Konzentration von Störstellen vom n-Typ als jene der Driftschicht 20 und einen niedrigen Widerstand aufweist. Die leitfähige Siliziumcarbid-Schicht 45 weist einen niedrigeren Schichtwiderstand als jenen des zweiten Wannenbereichs 31 auf und bildet einen pn-Übergang mit dem zweiten Wannenbereich 31 vom p-Typ. Die leitfähige Siliziumcarbid-Schicht 45 ist zum Beispiel über die Breite ausgebildet, welche die Hälfte oder mehr der Breite in Richtung eines (transversalen) Querschnitts des zweiten Wannenbereichs 31 beträgt. Ein Teilbereich, in dem die leitfähige Siliziumcarbid-Schicht 45 in der Breite ausgebildet ist, welche die Hälfte oder mehr der Breite in der Querschnittsrichtung des zweiten Wannenbereichs 31 beträgt, muss nicht notwendigerweise in all den Querschnitten angeordnet sein, sondern kann in einigen der Querschnitte angeordnet sein.

[0030] Zwischen der Gate-Elektrode 60 und der Source-Elektrode 80 ist ein aus beispielsweise Siliziumoxid gebildeter Zwischenschicht-Isolierfilm 55 ausgebildet. Die Gate-Elektrode 60 und die Gate-Verdrahtung 82 oberhalb des zweiten Wannenbereichs 31 sind durch ein im Zwischenschicht-Isolierfilm 55 ausgebildetes Gate-Kontaktloch 95 miteinander verbunden. Ferner ist auf einer äußeren peripheren Seite des zweiten Wannenbereichs 31, das heißt auf der dem ersten Wannenbereich 30 entgegengesetzten Seite, ein aus Siliziumcarbid vom p-Typ gebildeter JTE-Bereich 38 ausgebildet. Die Störstellenkonzentration des JTE-Bereichs 38 ist niedriger als jene des zweiten Wannenbereichs 31. Anstelle des JTE-Bereichs 38 kann ein FLR (feldbegrenzender Ring) ausgebildet werden. Darüber hinaus kann eine Kombination aus dem JTE-Bereich 38 und dem FLR gebildet werden.

[0031] Auf dem zweiten Wannenbereich 31 und der leitfähigen Siliziumcarbid-Schicht 45 ist ein Feld-Isolierfilm 51 mit einer Filmdicke, die größer als jene des Gate-Isolierfilms 50 ist, oder der Gate-Isolierfilm 50

ausbildet. In einem Teil des Gate-Isolierfilm 50 oder des Feld-Isolierfilms 51 auf einer Oberfläche der leitfähigen Siliziumcarbid-Schicht 45 ist eine Öffnung, d. h. ein Anschlussbereich-Kontaktloch 91, ausgebildet. Die leitfähige Siliziumcarbid-Schicht 45 und die Source-Elektrode 80 sind über eine ohmsche Elektrode 72, die an einem Anschluss-Teilbereich auf der unteren Seite des Anschlussbereich-Kontaktlochs 91 positioniert ist, über einen ohmschen Kontakt verbunden.

[0032] Das Anschlussbereich-Kontaktloch 91 durchdringt den Gate-Isolierfilm 50 oder den Feld-Isolierfilm 51 und den Zwischenschicht-Isolierfilm 55, um dadurch eine ohmsche Verbindung zwischen der leitfähigen Siliziumcarbid-Schicht 45 und der Source-Elektrode 80 herzustellen, nicht aber den zweiten Wannenbereich 31 und die Source-Elektrode 80 zu verbinden. Ferner ist die Breite der leitfähigen Siliziumcarbid-Schicht 45 größer als der Durchmesser oder die Breite des Anschlussbereich-Kontaktlochs 91. In der vorliegenden ersten bevorzugten Ausführungsform ist der zweite Wannenbereich 31 nicht direkt mit der Source-Elektrode 80 über einen ohmschen Kontakt verbunden.

[0033] Im aktiven Bereich sind die ohmsche Elektrode 70, die Schottky-Elektrode 71 und der Kontaktbereich 35 durch ein den Zwischenschicht-Isolierfilm 55 und den Gate-Isolierfilm 50 durchdringendes Kontaktloch 90 des aktiven Bereichs mit der Source-Elektrode 80 auf dem Zwischenschicht-Isolierfilm 55 verbunden.

[0034] Auf einer Seite der rückseitigen Oberfläche des Halbleitersubstrats 10 ist eine Drain-Elektrode 84 ausgebildet.

[0035] Falls es sich bei der Ebenenorientierung einer ersten Hauptoberfläche des Halbleitersubstrats 10 um eine (0001)-Ebene mit einem Off- bzw. Versetzungswinkel (engl.: off angle) in einer <11-20>-Richtung handelt, kann eine Erstreckungsrichtung der streifenförmigen ersten Wannenbereiche 30 parallel zur <11-20>-Richtung liegen, welche eine Off- bzw. Versetzungsrichtung (engl.: off direction) ist, oder parallel zu einer orthogonalen Richtung der Versetzungsrichtung liegen.

[0036] Fig. 4 ist eine schematische Draufsicht, die die Struktur der in Fig. 2 dargestellten Siliziumcarbid-Schicht schematischer darstellt. Der aktive Bereich 15 enthält einen Überspannungs-Erregungsbereich 301 sowie den oben beschriebenen Einheitszellenbereich.

[0037] Der Überspannungs-Erregungsbereich 301 weist den ersten Trennungsbereich 21, der mit der Schottky-Elektrode 71 in Kontakt ist, nicht auf und ist beispielsweise als ein Bereich definiert, dessen

Umfang vom ersten Trennungsbereich 21 umgeben ist. Hierin ist „umgeben sein“ nicht notwendigerweise auf „von einem durchgehenden ersten Trennungsbereich 21 umgeben“ beschränkt, sondern schließt „einer Vielzahl erster Trennungsbereiche 21 benachbart, die periodisch angeordnet sind, wobei sie an Endteilbereichen in der Verlaufs- bzw. Erstreckungsrichtung der Streifen getrennt sind“ ein, wie in der Draufsicht von Fig. 2 dargestellt ist. Mit anderen Worten handelt es sich bei dem Überspannungs-Erregungsbereich 301 um einen Bereich, dessen Umfang in Draufsicht dem mit der Schottky-Elektrode 71 verbundenen ersten Trennungsbereich 21 benachbart und von diesem vorzugsweise umgeben ist, in dem mit der Source-Elektrode 80 bedeckten aktiven Bereich 15.

[0038] Die Fläche des Überspannungs-Erregungsbereichs 301 ist ausreichend kleiner als jene des gesamten aktiven Bereichs 15, und der Überspannungs-Erregungsbereich 301 ist im aktiven Bereich 15 angeordnet. Ferner ist wie der Einheitszellenbereich der Überspannungs-Erregungsbereich 301 mit der Source-Elektrode 80 bedeckt. Von diesen Punkten unterscheidet sich der Überspannungs-Erregungsbereich 301 klar vom zweiten Wannenbereich 31, der unterhalb des Gate-Pads 81 um den aktiven Bereich 15 herum ausgebildet ist und eine verhältnismäßig große Fläche aufweist.

[0039] Der Überspannungs-Erregungsbereich 301 ist innerhalb zumindest eines Einheitszellenbereichs in einem Chip ausgebildet. Falls der Überspannungs-Erregungsbereich 301 innerhalb von zwei oder mehr Einheitszellenbereichen ausgebildet ist, ist es vorzuziehen, dass der Überspannungs-Erregungsbereich 301 in Draufsicht im Chip verteilt ausgebildet ist.

[0040] Wie später beschrieben wird, enthält der Überspannungs-Erregungsbereich 301 einen Schottky-Barrierendioden-Ersetzungsbereich 302, in dem der n-Typ des SBD-Bereichs im Einheitszellenbereich durch den p-Typ ersetzt ist, und wirkt der Schottky-Barrierendioden-Ersetzungsbereich 302 vom p-Typ mit der Driftschicht 20 vom n-Typ zusammen, um dadurch eine Funktion der pn-Diode zu übernehmen. Während eines Reflux-Betriebs, bei dem ein Strom über eine Erregungszeit geleitet wird bzw. fließt, die ausreichend, d. h. 1 bis 10 ms oder dergleichen, lang ist, wird in der Siliziumcarbid-Halbleitervorrichtung 100 eine Body-Diode des Einheitszellenbereichs in einer Kettenreaktion mit dem Betrieb der pn-Diode betrieben. Die Body-Diode schließt hier eine parasitäre pn-Diode ein, bei der es sich um eine Freilaufdiode des MOSFET handelt.

[0041] In der vorliegenden ersten bevorzugten Ausführungsform ist das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302

vom p-Typ im aktiven Bereich 15 in Draufsicht nicht geringer als 0,01 % und geringer als das Flächenverhältnis des SBD-Bereichs, der nicht durch den Schottky-Barrierendioden-Ersetzungsbereich 302 ersetzt ist, im aktiven Bereich 15 und bevorzugter nicht geringer als 0,01 % und nicht höher als 5 %.

[0042] Falls das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302 gleich jenem des SBD-Bereichs ist, der nicht durch den Schottky-Barrierendioden-Ersetzungsbereich 302 ersetzt ist, gibt es keine SBD in der Ebene des aktiven Bereichs 15 und geht die Funktion als der SBD-eingebettete MOSFET verloren.

[0043] Ferner wird, wenn der Anteil bzw. das Verhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302 in der Ebene kleiner wird, ein Effekt auf ursprüngliche elektrische Eigenschaften kleiner und erwartet man dann, dass die Effizienz der Leistungsumwandlung zunimmt (sich der Verlust reduziert).

[0044] In der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der vorliegenden ersten bevorzugten Ausführungsform nimmt während des oben beschriebenen Reflux-Betriebs das Flächenverhältnis eines Bereichs 16 für einen Body-Dioden-Kettenbetrieb, bei dem es sich um einen Bereich handelt, in dem die Body-Diode in einer Kettenreaktion arbeitet, im aktiven Bereich 15 zu, wenn die Erregungszeit länger wird, und arbeitet letztendlich die Body-Diode ganz im aktiven Bereich 15. **Fig. 5** ist eine Ansicht, die ein Beispiel für solch einen Bereich 16 für einen Body-Dioden-Kettenbetrieb darstellt. Die Geschwindigkeit, mit der sich der Bereich 16 für einen Body-Dioden-Kettenbetrieb während des oben beschriebenen Reflux-Betriebs ganz im aktiven Bereich 15 ausbreitet, wird eingestellt, indem die Größe jedes Überspannungs-Erregungsbereichs 301 und die Anzahl an Überspannungs-Erregungsbereichen 301 eingestellt bzw. angepasst werden.

[0045] **Fig. 6** ist eine schematische Querschnittsansicht, die aus der longitudinalen Richtung der streifenförmige Einheitszellenbereiche betrachtet eine schematische Struktur des Überspannungs-Erregungsbereichs 301 und des Kontaktlochs 90 des aktiven Bereichs darstellt.

[0046] Auf einer Innenseite des Überspannungs-Erregungsbereichs 301 sind im Oberflächenschicht-Teilbereich der Driftschicht 20 ein oder mehrere, aus Siliziumcarbid vom p-Typ gebildete Schottky-Barrierendioden-Ersetzungsbereiche 302 ausgebildet. Der Schottky-Barrierendioden-Ersetzungsbereich 302 ist zwischen der Schottky-Elektrode 71 und der Driftschicht 20 angeordnet, und der pn-Übergang ist damit an einem gewissen Mittelpunkt eines Leitungspaths zwischen der Source-Elektrode 80 und der Drain-Elektrode 84 angeordnet. Mit anderen Worten

ist die Schottky-Elektrode 71 nicht mit einer Siliziumcarbid-Schicht vom n-Typ wie etwa dem ersten Trennungsbereich 21 vom n-Typ oder dergleichen verbunden, der den gleichen n-Typ wie die Driftschicht 20 aufweist, und sind die Schottky-Elektrode 71 und die Driftschicht 20 durch den Schottky-Barrierendioden-Ersetzungsbereich 302 getrennt. Ferner bezieht sich hierin „verbunden sein“ auf einen Zustand, in dem der Schottky-Strom in einer Querschnittsrichtung eines Chips fließen kann, ohne dass der pn-Übergang an einem gewissen Mittelpunkt dazwischen angeordnet ist.

[0047] In der vorliegenden ersten bevorzugten Ausführungsform handelt es sich bei dem Schottky-Barrierendioden-Ersetzungsbereich 302 um den Bereich vom p-Typ, in dem der zwischen den benachbarten ersten Wannenbereichen 30 sandwichartig angeordnete erste Trennungsbereich 21 ersetzt ist. Der Schottky-Barrierendioden-Ersetzungsbereich 302 ist unterhalb jeder der periodisch ausgebildeten Schottky-Elektroden 71 ausgebildet. Zu diesem Zeitpunkt handelt es sich bei dem ersten Wannenbereich 30, der dem Schottky-Barrierendioden-Ersetzungsbereich 302 benachbart ist, um einen Bereich vom p-Typ. In solch einem Layout wird die Breite des Schottky-Barrierendioden-Ersetzungsbereichs 302 und des dazu benachbarten ersten Wannenbereichs 30 unweigerlich größer als die Breite des ersten Wannenbereichs 30. Zwei Vorzüge (Vorteile) dieses Layouts werden im Folgenden beispielhaft dargestellt.

[0048] Der erste Vorzug (Vorteil) besteht darin, dass die Gate-Elektrode 60 und das Kontaktloch 90 des aktiven Bereichs innerhalb des Überspannungs-Erregungsbereichs 301 in demselben Abstand von Mitte zu Mitte wie jenem in einem umgebenden Bereich ausgebildet werden können. Da die Gate-Elektrode 60 und das Kontaktloch 90 des aktiven Bereichs dadurch innerhalb des Chips vollständig in regelmäßigen Intervallen angeordnet werden können, ist es möglich, die Einheitlichkeit der Verarbeitung zu erhöhen. Da es nicht notwendig ist, die Gate-Elektrode 60 und das Kontaktloch 90 des aktiven Bereichs an einem Endteilbereich des Überspannungs-Erregungsbereichs 301 in der Erstreckungsrichtung des Streifens zu unterbrechen oder zu verzweigen, ist es möglich, die Einheitlichkeit der Verarbeitung weiter zu erhöhen.

[0049] Der zweite Vorzug (Vorteil) besteht darin, dass die Gate-Elektrode 60 so ausgebildet werden kann, dass sie in Draufsicht den Überspannungs-Erregungsbereich 301 durchdringt. Dies führt zu dem Effekt, dass eine Unterbrechung einer Ausbreitung des Gate-Potentials durch den Überspannungs-Erregungsbereich 301 verhindert wird. Insbesondere bei der Streifenstruktur kann sich, wenn das Gate-Potential durch den Überspannungs-Erregungsbe-

reich 301 unterbrochen wird, das Gate-Potential von dort nicht weiter ausbreiten und wird dadurch ein Bereich ohne die Funktion des MOSFET erzeugt, und dies führt zu einer Schwäche (einem Nachteil), dass die Chip-Fläche nicht effizient genutzt werden kann. Da die Ausbreitung des Gate-Potentials durch den Überspannungs-Erregungsbereich 301 nicht unterbrochen wird, kann diese Schwäche (dieser Nachteil) reduziert werden. Da eine Verzögerung bei der Ausbreitung des Gate-Potentials in der vorliegenden Struktur kleiner ist als jene in einer Struktur, in der die Gate-Elektrodenstruktur so ausgebildet ist, dass sie den Überspannungs-Erregungsbereich 301 umgeht, ist es ferner möglich, Effekte, dass ein Schaltvorgang mit hoher Geschwindigkeit erreicht und eine lokale Konzentration des Schaltstroms unterdrückt wird, zu erzeugen.

[0050] Auf das oberhalb des Schottky-Barrierendioden-Ersetzungsbereichs 302 ausgebildete Kontaktloch 90 des aktiven Bereichs wird hierin als zweites Kontaktloch 90B des aktiven Bereichs verwiesen, und auf das Kontaktloch 90 des aktiven Bereichs, bei dem es sich nicht um das oben beschriebene Kontaktloch handelt, wird als erstes Kontaktloch 90A des aktiven Bereichs verwiesen. Die Source-Elektrode 80 ist durch das erste Kontaktloch 90A des aktiven Bereichs in Kontakt mit sowohl dem Source-Bereich 40 als auch dem ersten Trennungsbereich 21, während die Source-Elektrode 80 durch das zweite Kontaktloch 90B des aktiven Bereichs mit dem Schottky-Barrierendioden-Ersetzungsbereich 302 vom p-Typ in Kontakt ist. Aus diesem Grund wird eine pn-Diode, die von dem pn-Übergang zwischen dem Schottky-Barrierendioden-Ersetzungsbereich 302 und der Driftschicht 20 gebildet wird und einen Strom in einer Dickenrichtung des Chips trägt bzw. leitet, an einer von der SBD getrennten Position ausgebildet.

[0051] In der vorliegenden ersten bevorzugten Ausführungsform ist innerhalb des Überspannungs-Erregungsbereichs 301 der zweite Trennungsbereich 22 zwischen den benachbarten zwei Schottky-Barrierendioden-Ersetzungsbereichen 302 oder zwischen dem Schottky-Barrierendioden-Ersetzungsbereich 302 und dem ersten Wannenbereich 30 angeordnet. Der Source-Bereich 40 ist in einem bestimmten Abstand nach innen weg vom Endteilbereich in der Oberflächenschicht des Schottky-Barrierendioden-Ersetzungsbereichs 302 ausgebildet, und der Gate-Isolierfilm 50 und die Gate-Elektrode 60 sind in einem Bereich vom zweiten Trennungsbereich 22 zum Source-Bereich 40 ausgebildet. In der vorliegenden ersten bevorzugten Ausführungsform wird auf einer Innenseite des Schottky-Barrierendioden-Ersetzungsbereichs 302 eine Kanalstruktur wie der MOSFET-Bereich des aktiven Bereichs 15 ausgebildet und übernimmt der Überspannungs-Erregungsbereich 301 auch die Funktion des MOSFET.

[0052] In der Kanalstruktur wird auf einen Trennungsabstand zwischen dem Source-Bereich 40 und dem zweiten Trennungsbereich 22 als Kanallänge verwiesen. Es ist vorzuziehen, dass die im Überspannungs-Erregungsbereich 301 ausgebildete Kanallänge gleich jener, die im MOSFET-Bereich des aktiven Bereichs 15 ausgebildet wird, oder länger als diese ist. Wenn die im Überspannungs-Erregungsbereich 301 ausgebildete Kanallänge zu kurz eingerichtet wird, fließt ferner ein Strom bei einer niedrigen Gate-Spannung durch einen Kurzkanaleffekt im Überspannungs-Erregungsbereich 301, und infolgedessen wird eine Schwellenspannung des gesamten Chips reduziert, und dies erleichtert die Auslösung eines Fehlbetriebs der Vorrichtung. Wenn auf der anderen Seite die im Überspannungs-Erregungsbereich 301 ausgebildete Kanallänge zu lang eingerichtet wird, wird ein Kanalstrom im Überspannungs-Erregungsbereich 301 reduziert, und wird die Erzeugung des später beschriebenen Effekts, der durch den Kanalstrom erzeugt werden soll, erschwert. Aus diesen Gründen ist es vorzuziehen, dass die im Überspannungs-Erregungsbereich 301 ausgebildete Kanallänge gleich jener ist, die im MOSFET-Bereich des aktiven Bereichs 15 ausgebildet ist.

[0053] Aus den gleichen Gründen ist es vorzuziehen, dass die Störstellenkonzentration des im Überspannungs-Erregungsbereich 301 ausgebildeten Kanals gleich jener ist, die im MOSFET-Bereich des aktiven Bereichs 15 ausgebildet ist. Außerdem ist es vorzuziehen, dass die Filmdicke des Gate-Isolierfilms 50 im Überspannungs-Erregungsbereich 301 gleich jener des Gate-Isolierfilms 50 im MOSFET-Bereich des aktiven Bereichs 15 ist. Mit solch einer Struktur ist es möglich, in Bezug auf den MOSFET-Bereich eine Reduzierung einer Gate-Durchbruchspannung des Schottky-Barrierendioden-Ersetzungsbereichs 302 zu verhindern und eine Reduzierung des Kanalstroms zu verhindern.

(2) Planare Gitterstruktur

[0054] Fig. 7 ist eine Draufsicht, die von der oberen Oberfläche aus betrachtet eine andere Struktur der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der ersten bevorzugten Ausführungsform darstellt, und entspricht der Draufsicht von Fig. 2. In der in Fig. 7 dargestellten Siliziumcarbid-Halbleitervorrichtung 100 sind die Einheitszellenbereiche, die jeweils den SBD-Bereich und den den SBD-Bereich umgebenden MOSFET-Bereich enthalten, sowohl in einer longitudinalen Richtung als auch einer transversalen Richtung in Draufsicht wiederholt angeordnet. Auf die Struktur der Siliziumcarbid-Halbleitervorrichtung 100, in der solche Einheitszellenbereiche angeordnet sind, wird als „Gitter“-Struktur verwiesen.

[0055] In **Fig. 7** sind die Einheitszellenbereiche, die jeweils den ersten Trennungsbereich 21 vom n-Typ, der im Wesentlichen dem SBD-Bereich entspricht, und den ersten Wannenbereich 30 vom p-Typ enthalten, der im Wesentlichen dem MOSFET-Bereich entspricht, sowohl in der longitudinalen Richtung als auch in der transversalen Richtung in Draufsicht wiederholt angeordnet. Auf einen Bereich, der den Einheitszellenbereich, in dem solch ein SBD-eingebetteter MOSFET ausgebildet ist, und den Überspannungs-Erregungsbereich enthält, wird als der aktive Bereich verwiesen. Auf einen Bereich, der ein äußerer peripherer Bereich des aktiven Bereichs ist, der den Ausbildungsbereich des Gate-Pads 81 einschließt, auf dem der zweite Wannenbereich 31 vom p-Typ und dergleichen ausgebildet sind, wird als der Anschlussbereich verwiesen.

[0056] **Fig. 8** ist eine schematische Querschnittsansicht, die eine schematische Struktur von der Source-Elektrode 80 von **Fig. 1** zur Gate-Verdrahtung 82 im äußeren peripheren Teilbereich der Siliziumcarbid-Halbleitervorrichtung 100 darstellt.

[0057] In der in **Fig. 8** dargestellten Siliziumcarbid-Halbleitervorrichtung 100 ist die aus Siliziumcarbid vom n-Typ gebildete Driftschicht 20 auf der Oberfläche des aus niederohmigem Siliziumcarbid vom n-Typ gebildeten Halbleitersubstrats 10 ausgebildet. Im Oberflächenschicht-Teilbereich der Driftschicht 20, der dem Bereich, in dem wie mit Verweis auf **Fig. 1** beschrieben die Gate-Verdrahtung 82 angeordnet ist, im Wesentlichen entspricht, ist, wie in der Querschnittsansicht von **Fig. 8** dargestellt ist, der aus Siliziumcarbid vom p-Typ gebildete zweite Wannenbereich 31 angeordnet.

[0058] Im Oberflächenschicht-Teilbereich der Driftschicht 20 in dem aktiven Bereich, bei dem es sich um einen Bereich unterhalb der mit Verweis auf **Fig. 1** beschriebenen Source-Elektrode 80 handelt, ist eine Vielzahl erster Wannenbereiche 30 angeordnet, die jeweils aus Siliziumcarbid vom p-Typ gebildet sind.

[0059] Im Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30 ist der aus Siliziumcarbid vom n-Typ gebildete Source-Bereich 40 an einer Position in einem bestimmten Abstand nach innen von der äußeren Peripherie des ersten Wannenbereichs 30 ausgebildet.

[0060] Auf einer Endseite des Source-Bereichs 40 im Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30 ist der aus niederohmigem Siliziumcarbid vom p-Typ gebildete Kontaktbereich 35 ausgebildet. Zwischen den benachbarten Kontaktbereichen 35 ist der aus Siliziumcarbid gebildete erste Trennungsbereich 21 ausgebildet, der den ersten Wannenbereich 30 durchdringt. Der Leitfähig-

keitstyp des ersten Trennungsbereichs 21 ist der n-Typ, welcher der Gleiche wie jener der Driftschicht 20 ist, und die Konzentration von Störstellen vom n-Typ des ersten Trennungsbereichs 21 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0061] Auf der Oberflächenseite des ersten Trennungsbereichs 21 ist die Schottky-Elektrode 71 ausgebildet, die mit dem ersten Trennungsbereich 21 über einen Schottky-Kontakt verbunden ist. Es ist vorzuziehen, dass die Schottky-Elektrode 71 in dem den ersten Trennungsbereich 21 enthaltenden Bereich entsprechend dazu in Draufsicht ausgebildet ist.

[0062] Auf der Oberfläche des Source-Bereichs 40 ist die ohmsche Elektrode 70 ausgebildet. Die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71 und dem Kontaktbereich 35 verbundene Source-Elektrode 80 ist darauf ausgebildet. Der erste Wannenbereich 30 kann über den niederohmigen Kontaktbereich 35 leicht Elektronen oder positive Löcher an die ohmsche Elektrode 70 abgeben und von dieser empfangen.

[0063] In einem anderen Bereich als dem ersten Trennungsbereich 21 ist im Bereich zwischen den benachbarten ersten Wannenbereichen 30 der aus Siliziumcarbid vom n-Typ gebildete zweite Trennungsbereich 22 ausgebildet. Der Leitfähigkeitstyp des zweiten Trennungsbereichs 22 ist der n-Typ, der der Gleiche wie jener der Driftschicht 20 ist, und die Konzentration von Störstellen vom n-Typ des zweiten Trennungsbereichs 22 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0064] Auf Oberflächen der benachbarten ersten Wannenbereiche 30, des zweiten Trennungsbereichs 22 dazwischen und der jeweiligen Source-Bereiche 40 innerhalb dieser ersten Wannenbereiche 30 ist der aus beispielsweise Siliziumoxid gebildete Gate-Isolierfilm 50 selektiv ausgebildet. Auf zumindest dem Gate-Isolierfilm 50 auf der Oberseite des ersten Wannenbereichs 30 ist die aus beispielsweise polykristallinem Silizium gebildete Gate-Elektrode 60 ausgebildet. Auf den Oberflächenschicht-Teilbereich des ersten Wannenbereichs 30, der der Gate-Elektrode 60 mit dem dazwischen angeordneten Gate-Isolierfilm 50 gegenüberliegt, wird als der „Kanalbereich“ verwiesen.

[0065] Auf der Außenseite des ersten Wannenbereichs 30 im ganz außen gelegenen Umfang der Siliziumcarbid-Halbleiterschicht 100 ist der zweite Wannenbereich 31 ausgebildet, und zwischen dem ersten Wannenbereich 30 und dem zweiten Wannenbereich 31 ist der aus Siliziumcarbid gebildete dritte Trennungsbereich 23 ausgebildet. Der Leitfähig-

keitstyp des dritten Trennungsbereichs 23 ist der n-Typ, bei dem es sich um den gleichen wie jenen der Driftschicht 20 handelt, und die Konzentration von Störstellen vom n-Typ des dritten Trennungsbereichs 23 kann gleich jener der Driftschicht 20 sein oder kann höher oder niedriger als jene der Driftschicht 20 sein.

[0066] Der Gate-Isolierfilm 50 ist wie auf dem ersten Wannenbereich 30 selektiv auf dem zweiten Wannenbereich 31 ausgebildet, und auf dem Gate-Isolierfilm 50 ist die Gate-Elektrode 60 ausgebildet, die mit der auf dem ersten Wannenbereich 30 ausgebildeten Gate-Elektrode 60 elektrisch verbunden ist.

[0067] In einem Bereich mit einem bestimmten Anteil des oberen Schicht-Teilbereichs des zweiten Wannenbereichs 31 ist die aus Siliziumcarbid gebildete leitfähige Siliziumcarbid-Schicht 45 ausgebildet, die eine höhere Konzentration von Störstellen vom n-Typ als jene der Driftschicht 20 und einen niedrigen Widerstand aufweist. Die leitfähige Siliziumcarbid-Schicht 45 weist einen niedrigeren Schichtwiderstand als jenen des zweiten Wannenbereichs 31 auf und bildet den pn-Übergang mit dem zweiten Wannenbereich 31 vom p-Typ. Die leitfähige Siliziumcarbid-Schicht 45 ist beispielsweise über die Breite ausgebildet, welche die Hälfte oder mehr der Breite in der (transversalen) Querschnittsrichtung des zweiten Wannenbereichs 31 ist. Ein Teilbereich, wo die leitfähige Siliziumcarbid-Schicht 45 mit der Breite ausgebildet ist, die die Hälfte oder mehr der Breite in der Querschnittsrichtung des zweiten Wannenbereichs 31 ist, muss nicht notwendigerweise in all den Querschnitten angeordnet sein, sondern kann in einigen der Querschnitte angeordnet sein.

[0068] Zwischen der Gate-Elektrode 60 und der Source-Elektrode 80 ist der aus zum Beispiel Siliziumoxid gebildete Zwischenschicht-Isolierfilm 55 ausgebildet. Die Gate-Elektrode 60 und die Gate-Verdrahtung 82 oberhalb des zweiten Wannenbereichs 31 sind durch das im Zwischenschicht-Isolierfilm 55 ausgebildete Gate-Kontaktloch 95 verbunden. Auf der äußeren peripheren Seite des zweiten Wannenbereichs 31, d. h. auf der dem ersten Wannenbereich 30 entgegengesetzten Seite, ist ferner der aus Siliziumcarbid vom p-Typ gebildete JTE-Bereich 38 ausgebildet. Die Störstellenkonzentration des JTE-Bereichs 38 ist niedriger als jene des zweiten Wannenbereichs 31. Der FLR (feldbegrenzende Ring) kann anstelle des JTE-Bereichs 38 ausgebildet werden. Darüber hinaus kann die Kombination aus dem JTE-Bereich 38 und dem FLR gebildet werden.

[0069] Auf dem zweiten Wannenbereich 31 und der leitfähigen Siliziumcarbid-Schicht 45 ist der Feld-Isolierfilm 51 mit einer Filmdicke, die größer als jene des Gate-Isolierfilms 50 ist, oder der Gate-Isolierfilm 50 ausgebildet. In einem Teil des Gate-Isolierfilms 50

oder des Feld-Isolierfilms 51 auf der Oberfläche der leitfähigen Siliziumcarbid-Schicht 45 ist eine Öffnung, d. h. ein Anschlussbereich-Kontaktloch 91, ausgebildet. Die leitfähige Siliziumcarbid-Schicht 45 und die Source-Elektrode 80 sind durch die ohmsche Elektrode 72, die auf der unteren Seite des Anschlussbereich-Kontaktlochs 91 am Anschluss-Teilbereich positioniert ist, über einen ohmschen Kontakt miteinander verbunden.

[0070] Das Anschlussbereich-Kontaktloch 91 durchdringt den Gate-Isolierfilm 50 oder den Feld-Isolierfilm 51 und den Zwischenschicht-Isolierfilm 55, um dadurch eine ohmsche Verbindung zwischen der leitfähigen Siliziumcarbid-Schicht 45 und der Source-Elektrode 80 einzurichten, nicht aber den zweiten Wannenbereich 31 und die Source-Elektrode 80 zu verbinden. Ferner ist die Breite der leitfähigen Siliziumcarbid-Schicht 45 größer als der Durchmesser oder die Breite des Anschlussbereich-Kontaktlochs 91.

[0071] In der vorliegenden ersten bevorzugten Ausführungsform ist der zweite Wannenbereich 31 nicht direkt mit der Source-Elektrode 80 über einen ohmschen Kontakt verbunden.

[0072] Im aktiven Bereich sind die ohmsche Elektrode 70, die Schottky-Elektrode 71 und der Kontaktbereich 35 durch das den Zwischenschicht-Isolierfilm 55 und den Gate-Isolierfilm 50 durchdringende Kontaktloch 90 des aktiven Bereichs mit der Source-Elektrode 80 auf dem Zwischenschicht-Isolierfilm 55 verbunden.

[0073] Auf der Seite der rückseitigen Oberfläche des Halbleitersubstrats 10 ist die Drain-Elektrode 84 ausgebildet.

[0074] Fig. 9 ist eine schematische Querschnittsansicht, die eine schematische Struktur des Überspannungs-Erregungsbereichs 301 und des Kontaktlochs 90 des aktiven Bereichs darstellt. In diesem Querschnitt ist, da die Struktur des Überspannungs-Erregungsbereichs 301 und des Schottky-Barrierendioden-Ersetzungsbereichs 302 die Gleiche ist wie jene, die in Fig. 6 dargestellt ist, eine detaillierte Beschreibung weggelassen. Ferner ist auch das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302 im aktiven Bereich 15 in Draufsicht das Gleiche wie jenes, das mit Verweis auf Fig. 4 und 5 beschrieben wurde.

(3) Für Streifen- und Gitterstrukturen gemeinsame ergänzende Erläuterung

[0075] In einem Bereich des aktiven Bereichs, der dem Anschlussbereich am nächsten gelegen ist, kann eine SBD-Struktur mit einer hohen Oberflächendichte wie etwa eine gefaltete Struktur oder der-

gleichen ausgebildet werden. Ferner kann in einem Bereich des Anschlussbereichs, der dem aktiven Bereich am nächsten gelegen ist, eine Struktur mit einer hohen Oberflächendichte eines Anschluss-Teilbereichs, einschließlich einer JBS (engl.: Junction Barrier Schottky), in der viele SBDs ausgebildet sind, gebildet werden. Darüber hinaus kann innerhalb des aktiven Bereichs eine Messzelle zum Erfassen eines Stroms angeordnet werden.

[0076] Die Konzentration von Störstellen vom n-Typ des zweiten Trennungsbereichs 22 kann höher als jene der Driftschicht 20 sein. Falls die Driftschicht 20 und der zweite Trennungsbereich 22 so ausgebildet werden, kann ein EIN-Widerstand niedriger eingerichtet werden.

(4) Verfahren zum Herstellen einer planaren Struktur

[0077] Als Nächstes wird mit Verweis auf die schematischen Querschnittsansichten der **Fig. 10** bis **17** ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung 100 vom Planar-Typ gemäß der ersten bevorzugten Ausführungsform beschrieben. Wenngleich ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung 100 vom Streifentyp beschrieben wird, gilt hierin im Folgenden das Gleiche für ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrichtung 100 vom Gittertyp.

[0078] Zunächst wird das Halbleitersubstrat 10 präpariert, das aus niederohmigem Siliziumcarbid vom n-Typ gebildet ist und einen 4H-Polytyp aufweist, bei dem die Ebenenorientierung der ersten Hauptoberfläche die (0001)-Ebene mit einem Versetzungswinkel ist. Auf dem Halbleitersubstrat 10 wird mittels des Verfahrens einer chemischen Gasphasenabscheidung (CVD) die Driftschicht 20 epitaktisch aufgewachsen, die aus Siliziumcarbid besteht, eine Konzentration von Störstellen vom n-Typ von beispielsweise 1×10^{15} bis $1 \times 10^{17} \text{ cm}^{-3}$ und eine Dicke von zum Beispiel 5 bis 50 μm aufweist.

[0079] Anschließend wird in einem vorbestimmten Bereich einer Oberfläche der Driftschicht 20 eine Implantationsmaske aus einem Fotoresist oder dergleichen gebildet und werden Ionen von Al (Aluminium), bei dem es sich um eine Störstelle vom p-Typ handelt, implantiert. Zu dieser Zeit übersteigt die Tiefe der Ionenimplantation von Al nicht die Dicke der Driftschicht 20 und beträgt beispielsweise etwa 0,5 bis 3 μm . Ferner liegt die Störstellenkonzentration von Al, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$, was höher als die Störstellenkonzentration der Driftschicht 20 ist. Danach wird die Implantationsmaske entfernt. Der Bereich, in den Ionen von Al in diesem Prozessschritt implantiert werden, wird der erste Wannenbereich 30 im aktiven Bereich und wird der zweite Wannenbereich 31 im Anschlussbereich.

[0080] Als Nächstes wird in einem vorbestimmten Bereich der Oberfläche der Driftschicht 20 die Implantationsmaske aus einem Fotoresist oder dergleichen gebildet und werden Ionen von Al, bei dem es sich um eine Störstelle vom p-Typ handelt, implantiert. Zu dieser Zeit übersteigt die Tiefe der Ionenimplantation von Al nicht die Dicke der Driftschicht 20 und beträgt zum Beispiel etwa 0,5 bis 3 μm . Ferner liegt die Störstellenkonzentration von Al, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$, was höher als die Störstellenkonzentration der Driftschicht 20 ist. Danach wird die Implantationsmaske entfernt. Der Bereich, in den Ionen von Al in diesem Prozessschritt implantiert werden, wird der Schottky-Barrierendiode-Ersetzungsbereich 302.

[0081] Ein Teil der Oberflächen der ersten Wannenbereiche 30, die dem Schottky-Barrierendiode-Ersetzungsbereich 302 benachbart sind, wird zum Kanalbereich. Um eine Schwellenspannung der dem Schottky-Barrierendiode-Ersetzungsbereich 302 benachbarten ersten Wannenbereiche 30 nicht niedriger als jene des MOSFET-Bereichs oder vorzugsweise gleich dieser einzurichten, darf die Konzentration von Störstellen vom p-Typ der Oberfläche des Schottky-Barrierendiode-Ersetzungsbereichs 302 und der benachbarten ersten Wannenbereiche 30 nur nicht niedriger als jene der Oberfläche des ersten Wannenbereichs 30 im MOSFET-Bereich oder vorzugsweise gleich dieser sein. Als ein Verfahren, um dies zu erreichen, werden der Implantationsprozess für den Schottky-Barrierendiode-Ersetzungsbereich 302 und die benachbarten ersten Wannenbereiche 30 und jener für den ersten Wannenbereich 30 im MOSFET-Bereich als derselbe Prozessschritt durchgeführt. Durch solch ein Verfahren können die Konzentrationen von Störstellen vom p-Typ der Oberflächen des Schottky-Barrierendiode-Ersetzungsbereichs 302 und des ersten Wannenbereichs 30 einander gleich eingerichtet werden und kann die Anzahl an Prozessschritten reduziert werden.

[0082] Als Nächstes wird in einem vorbestimmten Bereich der Oberfläche der Driftschicht 20 im Anschlussbereich die Implantationsmaske aus einem Fotoresist oder dergleichen gebildet und werden Ionen von Al, bei dem es sich um eine Störstelle vom p-Typ handelt, implantiert. Zu dieser Zeit übersteigt die Tiefe der Ionenimplantation von Al nicht die Dicke der Driftschicht 20 und beträgt zum Beispiel etwa 0,5 bis 3 μm . Ferner liegt die Störstellenkonzentration von Al, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{16} bis $1 \times 10^{18} \text{ cm}^{-3}$, was höher als die Störstellenkonzentration der Driftschicht 20 und niedriger als die Störstellenkonzentrationen des ersten Wannenbereichs 30 und des Schottky-Barrierendiode-Ersetzungsbereichs 302 ist. Danach wird die Implantationsmaske

entfernt. Der Bereich, in den Ionen von Al in diesem Prozessschritt implantiert werden, wird zum JTE-Bereich 38. In ähnlicher Weise wird in einem vorbestimmten Bereich der Oberflächenschicht-Teilbereiche des ersten Wannenbereichs 30 und des Schottky-Barrierendiode-Ersetzungsbereichs 302 der Kontaktbereich 35 ausgebildet, indem eine Ionenimplantation von Al mit einer Störstellenkonzentration von zum Beispiel 1×10^{16} bis $1 \times 10^{18} \text{ cm}^{-3}$, welche höher als jene dieser Bereiche ist, durchgeführt wird.

[0083] Anschließend wird die Implantationsmaske aus einem Fotoresist oder dergleichen gebildet, so dass ein vorbestimmter Teilbereich innerhalb der Oberflächenschicht-Teilbereiche des ersten Wannenbereichs 30 und des Schottky-Barrierendiode-Ersetzungsbereichs 302 freigelegt ist, und werden Ionen von N (Stickstoff), bei dem es sich um eine Störstelle vom n-Typ handelt, implantiert. Die Tiefe der Ionenimplantation von N wird flacher bzw. geringer als die Dicke des ersten Wannenbereichs 30 eingerichtet. Ferner liegt die Störstellenkonzentration von N, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{18} bis $1 \times 10^{21} \text{ cm}^{-3}$, was höher als die Konzentration von Störstellen vom p-Typ des ersten Wannenbereichs 30 und des Schottky-Barrierendiode-Ersetzungsbereichs 302 ist. Ein Bereich vom n-Typ in dem Bereich, in den Ionen von N in diesem Prozessschritt implantiert werden, wird zum Source-Bereich 40. Die Dicke des Source-Bereichs 40 muss nur kleiner als jene des ersten Wannenbereichs 30 sein.

[0084] In ähnlicher Weise wird die Implantationsmaske aus einem Fotoresist oder dergleichen ausgebildet, so dass ein vorbestimmter Teilbereich innerhalb des zweiten Wannenbereichs 31 im Anschlussbereich freigelegt ist, und werden Ionen von N, bei dem es sich um eine Störstelle vom n-Typ handelt, implantiert. Die Tiefe der Ionenimplantation von N wird flacher bzw. geringer als die Dicke des zweiten Wannenbereichs 31 eingerichtet. Ferner liegt die Störstellenkonzentration von N, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{18} bis $1 \times 10^{21} \text{ cm}^{-3}$, was höher als die Konzentration von Störstellen vom p-Typ des zweiten Wannenbereichs 31 ist. Ein Bereich vom n-Typ in dem Bereich, in den Ionen von N in diesem Prozessschritt implantiert werden, wird zur leitfähigen Siliziumcarbid-Schicht 45. Die Dicke der leitfähigen Siliziumcarbid-Schicht 45 muss nur kleiner als jene des zweiten Wannenbereichs 31 sein.

[0085] Die leitfähige Siliziumcarbid-Schicht 45 und der Source-Bereich 40 können in demselben Prozessschritt, mit der gleichen Dicke und mit der gleichen Konzentration gebildet werden oder können in unterschiedlichen Prozessschritten, mit unterschied-

lichen Dicken und mit unterschiedlichen Störstellenkonzentrationen ausgebildet werden.

[0086] Als Nächstes wird in einer Inertgas-Atmosphäre eines Argongases (Ar) oder dergleichen ein Ausheilen an der Driftschicht 20 unter Verwendung einer Wärmebehandlungseinrichtung beispielsweise bei einer Temperatur von 1300 bis 1900°C 30 Sekunden bis zu eine Stunde lang durchgeführt. Durch dieses Ausheilen werden die als Ionen implantierten N und Al elektrisch aktiviert. **Fig. 10 und 11** sind Querschnittsansichten, die denselben Bereich wie in **Fig. 3 und 4** gezeigt darstellen, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0087] Anschließend wird unter Verwendung des CVD-Verfahrens, der Fotolithografie-Technik oder dergleichen der aus Siliziumoxid gebildete Feld-Isolierfilm 51 in einem anderen Bereich als dem aktiven Bereich, in dem der erste Wannenbereich 30 und der Überspannungs-Erregungsbereich 301 ausgebildet sind, d. h. auf dem Anschlussbereich, ausgebildet. Die Filmdicke des Feld-Isolierfilms 51 beträgt zum Beispiel 0,5 bis 2 μm und ist größer als jene des Gate-Isolierfilms 50.

[0088] Als Nächstes wird eine Oberfläche der Siliziumcarbid-Schicht, die nicht mit dem Feld-Isolierfilm 51 bedeckt ist, thermisch oxidiert, um dadurch einen Siliziumoxidfilm mit einer gewünschten Dicke als den Gate-Isolierfilm 50 auszubilden. Anschließend wird auf dem Gate-Isolierfilm 50 und dem Feld-Isolierfilm 51 mittels des CVD-Verfahrens unter niedrigem Druck zum Beispiel ein polykristalliner Siliziumfilm mit Leitfähigkeit ausgebildet und dann strukturiert, um dadurch die Gate-Elektrode 60 zu bilden. Als Nächstes wird mittels des CVD-Verfahrens unter niedrigem Druck der Zwischenschicht-Isolierfilm 55, der eine größere Filmdicke als jene des Gate-Isolierfilms 50 aufweist und aus beispielsweise Siliziumoxid besteht, gebildet. **Fig. 12 und 13** sind Querschnittsansichten, die denselben Bereich wie in **Fig. 3 und 6** gezeigt darstellen, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0089] Anschließend werden ein Teil des Kontaktlochs 90 des aktiven Bereichs, das den Zwischenschicht-Isolierfilm 55 und den Gate-Isolierfilm 50 durchdringt und den Kontaktbereich 35 und den Source-Bereich 40 innerhalb des aktiven Bereichs erreicht, und das Anschlussbereich-Kontaktloch 91, das die leitfähige Siliziumcarbid-Schicht 45 im Anschlussbereich erreicht, gebildet. In einem verbleibenden Teil des Kontaktlochs 90 des aktiven Bereichs, d. h. einem Teilbereich, in dem die Schottky-Elektrode 71 ausgebildet werden soll, werden jedoch der Zwischenschicht-Isolierfilm 55 und der Gate-Isolierfilm 50 belassen.

[0090] Als Nächstes wird auf einer Oberfläche der Siliziumcarbid-Schicht, die von einem Teil des Kontaktlochs 90 des aktiven Bereichs und dem Anschlussbereich-Kontaktloch 91 freigelegt ist, ein Metallfilm, der hauptsächlich aus Ni (Nickel) besteht, mittels beispielsweise des Sputter-Verfahrens oder dergleichen ausgebildet und wird dann die Wärmebehandlung bei einer Temperatur von 600 bis 1100°C durchgeführt. Durch diesen Vorgang reagieren der Metallfilm, der hauptsächlich aus Ni besteht, und die Siliziumcarbid-Schicht miteinander, um dadurch eine Silizid-Schicht zwischen dem Metallfilm und der Siliziumcarbid-Schicht auszubilden. Anschließend wird der verbleibende Metallfilm, der nicht die Silizid-Schicht bildet, durch Nassätzung entfernt. Durch diesen Vorgang wird die verbleibende Silizid-Schicht zu der ohmschen Elektrode 70 und der ohmschen Elektrode 72 im Anschluss-Teilbereich. **Fig. 14** und **15** sind Querschnittsansichten, die denselben Bereich darstellen, der in **Fig. 3** und **6** gezeigt ist, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0091] Sodann wird, indem ein Metallfilm, der hauptsächlich aus Ni besteht, auf der rückseitigen Oberfläche (zweiten Hauptoberfläche) des Halbleitersubstrats 10 ausgebildet und eine Wärmebehandlung daran durchgeführt wird, die Drain-Elektrode 84, bei der es sich um eine rückseitige ohmsche Elektrode handelt, auf der Rückseite des Halbleitersubstrats 10 ausgebildet.

[0092] Als Nächstes wird eine Resistmaske 99 ausgebildet und werden der Zwischenschicht-Isolierfilm 55 und der Gate-Isolierfilm 50 auf dem ersten Trennungsbereich 21 und dem Schottky-Barriarendioden-Ersetzungsbereich 302 und der Zwischenschicht-Isolierfilm 55, um zum Gate-Kontaktloch 95 zu werden, entfernt. Als ein Verfahren zum Entfernen der Isolierfilme wird ein Nassätzverfahren genutzt, das die Oberfläche der als Schottky-Schnittstelle dienenden Siliziumcarbid-Schicht nicht beschädigt. **Fig. 16** und **17** sind Querschnittsansichten, die denselben Bereich darstellen, der in **Fig. 3** und **6** gezeigt ist, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0093] Anschließend wird nach Entfernen der Resistmaske 99 mittels des Sputter-Verfahrens oder dergleichen ein Metallfilm abgeschieden, der zu einer Schottky-Elektrode werden soll. Indem man eine Strukturierung unter Verwendung eines Fotoresists oder dergleichen nutzt, wird dann die Schottky-Elektrode 71 auf dem ersten Trennungsbereich 21 und dem Schottky-Barriarendioden-Ersetzungsbereich 302 innerhalb des Kontaktlochs 90 des aktiven Bereichs ausgebildet. Bei dem Material der Schottky-Elektrode 71 handelt es sich beispielsweise um Ti (Titan), Mo (Molybdän) oder dergleichen.

[0094] Als Nächstes wird eine Verdrahtungsschicht aus Al oder dergleichen auf der Oberfläche des Substrats, das diesen Behandlungen (Prozessschritten) bis zu diesem Stadium unterzogen wurde, mittels des Sputter-Verfahrens oder des Verfahrens zur Gasphasenabscheidung ausgebildet und mittels der Fotolithografie-Technik in eine vorbestimmte Form prozessiert, um dadurch die Source-Elektrode 80 in Kontakt mit der ohmschen Elektrode 70 auf der Source-Seite, die ohmsche Elektrode 72 beim Anschluss-Teilbereich und die Schottky-Elektrode 71 und das Gate-Pad 81 und die Gate-Verdrahtung 82 auszubilden, welche mit der Gate-Elektrode 60 in Kontakt stehen. Durch den oben beschriebenen Prozess wird die Siliziumcarbid-Halbleitervorrichtung 100 gemäß der vorliegenden ersten bevorzugten Ausführungsform, die in **Fig. 3** und **6** dargestellt ist, hergestellt.

(Erläuterung des Betriebs)

[0095] Als Nächstes wird ein Betrieb der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der vorliegenden ersten bevorzugten Ausführungsform beschrieben. Hierin wird eine Beschreibung vorgenommen, wobei die Siliziumcarbid-Halbleitervorrichtung, deren Halbleitermaterial Siliziumcarbid vom 4H-Typ ist, als Beispiel genommen wird. Das Diffusionspotential des pn-Übergangs in diesem Fall beträgt etwa 2 V.

[0096] Der Betrieb der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der vorliegenden ersten bevorzugten Ausführungsform wird zur einfachen Beschreibung in vier normale Betriebszustände und einen anormalen Zustand unterteilt.

[0097] Der erste normale Betriebszustand ist ein Zustand in einem Fall, in dem eine an die Drain-Elektrode 84 angelegte Spannung höher ist als jene, die an die Source-Elektrode 80 angelegt wird, und eine positive Spannung, die nicht niedriger als die Schwellenspannung ist, an die Gate-Elektrode 60 angelegt wird, und auf diesen Zustand wird hierin im Folgenden als ein „EIN-Zustand“ verwiesen. In diesem EIN-Zustand wird ein Inversionskanal im Kanalbereich ausgebildet und wird ein Pfad, in dem Elektronen geleitet bzw. transportiert werden, zwischen dem Source-Bereich 40 vom n-Typ und dem zweiten Trennungsbereich 22 vom n-Typ ausgebildet. Auf der anderen Seite wird in einem Schottky-Übergang, der in einem Kontakt-Teilbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildet ist, kein Strom geleitet, da ein elektrisches Feld (Umkehr- bzw. Sperrvorspannung) in einer Richtung, in der kaum Strom für die Schottky-Verbindung fließt, d. h. in einer Rückwärts- bzw. Sperrrichtung, angelegt wird.

[0098] Die von der Source-Elektrode 80 in die Drain-Elektrode 84 fließenden Elektronen folgen dem durch die an die Drain-Elektrode 84 angelegte positive Spannung gebildeten elektrischen Feld. Aus diesem Grund erreichen die Elektronen von der Source-Elektrode 80 über die ohmsche Elektrode 70, den Source-Bereich 40, den Kanalbereich, den zweiten Trennungsbereich 22, die Driftschicht 20 und das Halbleitersubstrat 10 die Drain-Elektrode 84. Daher wird durch Anlegen der positiven Spannung an die Gate-Elektrode 60 ein EIN-Strom von der Drain-Elektrode 84 zur Source-Elektrode 80 geleitet. Auf eine zwischen der Source-Elektrode 80 und der Drain-Elektrode 84 angelegte Spannung wird als EIN-Spannung verwiesen, und auf einen Wert, der durch Teilen der EIN-Spannung durch die Dichte des EIN-Stroms erhalten wird, wird als „EIN-Widerstand“ verwiesen. Der EIN-Widerstand ist gleich der Summe von Widerständen in dem Pfad, in dem die oben beschriebenen Elektronen transportiert werden. Da das Produkt aus dem EIN-Widerstand und dem Quadrat des EIN-Stroms dem Erregungsverlust, den der MOSFET während der Erregung verbraucht, entspricht, ist es vorzuziehen, dass der EIN-Widerstand niedrig ist. In der vorliegenden ersten bevorzugten Ausführung wird der Kanalbereich ebenfalls innerhalb des Überspannungs-Erregungsbereichs 301 ausgebildet. Daher kann auch der Überspannungs-Erregungsbereich 301 zu einer Reduzierung des EIN-Widerstands beitragen.

[0099] Der zweite normale Betriebszustand ist ein Zustand in einem Fall, in dem eine an die Drain-Elektrode 84 angelegte Spannung höher ist als jene, die an die Source-Elektrode 80 angelegt wird, und eine niedrigere Spannung als die Schwellenspannung an die Gate-Elektrode 60 angelegt wird, und auf diesen wird hierin im Folgenden als „AUS-Zustand“ verwiesen. In diesem AUS-Zustand fließt, da kein invertierter Träger vorhanden ist, der EIN-Strom nicht und wird eine an eine Last im EIN-Zustand angelegte hohe Spannung zwischen der Source-Elektrode 80 und der Drain-Elektrode 84 im MOSFET angelegt.

[0100] Da das elektrische Feld in der gleichen Richtung wie jenes im „EIN-Zustand“ an den im Kontakt-Teilbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildeten Schottky-Übergang angelegt wird, wird idealerweise kein Strom geleitet. Da ein elektrisches Feld, das viel höher als jenes im „EIN-Zustand“ ist, angelegt wird, kann jedoch ein Leckstrom erzeugt werden. Wenn der Leckstrom groß ist, besteht die Möglichkeit, dass eine Wärmezeugung des MOSFET zunehmen kann, so dass damit eine thermische Zerstörung des MOSFET und eines den MOSFET nutzenden Moduls bewirkt wird. Aus diesem Grund ist es, um den Leckstrom zu reduzieren, vorzuziehen, dass

das an den Schottky-Übergang angelegte elektrische Feld so unterdrückt wird, dass es niedrig ist.

[0101] Der dritte normale Betriebszustand ist ein Zustand in einem Fall, in dem eine an die Drain-Elektrode 84 angelegte Spannung niedriger ist als jene, die an die Source-Elektrode 80 angelegt wird, d. h. eine gegenelektromotorische Spannung an den MOSFET angelegt wird, und eine niedrigere Spannung als die Schwellenspannung an die Gate-Elektrode 60 angelegt wird. In diesem Zustand wird ein zirkulierender Strom von der Source-Elektrode 80 in Richtung der Drain-Elektrode 84 geleitet. Im Folgenden wird auf diesen Zustand hierin als „asynchroner Gleichrichtungszustand“ verwiesen. Im asynchronen Gleichrichtungszustand wird in dem aktiven Bereich, bei dem es sich nicht um den Überspannungs-Erregungsbereich 301 handelt, ein elektrisches Feld (Vorwärts- bzw. Durchlassvorspannung) in einer Durchlassrichtung an den im Kontakt-Teilbereich zwischen dem ersten Trennungsbereich 21 und der Schottky-Elektrode 71 ausgebildeten Schottky-Übergang angelegt. Aus diesem Grund wird ein elektronischen Strom enthaltender unipolarer Strom von der Schottky-Elektrode 71 in Richtung des ersten Trennungsbereichs 21 vom n-Typ geleitet. Mit anderen Worten wird der unipolare Strom in der SBD einschließlich der Schottky-Elektrode 71 und des ersten Trennungsbereichs 21 geleitet. Bei einer zirkulierenden Stromkomponente der Freilaufdiode handelt es sich hauptsächlich um diese unipolare Komponente.

[0102] Ferner haben die Source-Elektrode 80 und der erste Wannenbereich 30 das gleiche Potential, wobei die ohmsche Elektrode 70 auf der Source-Seite dazwischen angeordnet ist. Infolgedessen wird die Durchlassvorspannung auch an den pn-Übergang zwischen dem ersten Wannenbereich 30 vom p-Typ und der Driftschicht 20 angelegt. Der pn-Übergang ist jedoch parallel zum oben beschriebenen Schottky-Übergang ausgebildet, und, wenn der AUS-Zustand in den asynchronen Gleichrichtungszustand geändert wird, wird, da sich der Schottky-Übergang, in dem die Schwellenspannung niedriger ist, vor dem pn-Übergang einschaltet, nahezu der gesamte zirkulierende Strom in den Schottky-Übergang geleitet und wird kein zirkulierender Strom in den pn-Übergang geleitet.

[0103] Auch in einem Fall, in dem die zwischen der Source und dem Drain angelegte Spannung das Diffusionspotential des pn-Übergangs übersteigt, wird an den pn-Übergang eine Spannung angelegt, die erhalten wird, indem ein durch den unipolaren Strom der SBD in der Driftschicht 20 hervorgerufener Spannungsabfall von der Source-Drain-Spannung subtrahiert wird. Aus diesem Grund kann eine hohe Source-Drain-Spannung angelegt werden, während sich der pn-Übergang nicht einschaltet, und infolge-

dessen kann ein hoher Strom mittels allein des unipolaren Stroms geleitet werden.

[0104] Indem man die SBD darin einbettet, ist es somit im asynchronen Gleichrichtungszustand möglich, eine Leitung eines Durchlassstroms, bei dem es sich um einen bipolaren Strom handelt, zu dem pn-Übergang, d. h. der Body-Diode, bei der es sich um die parasitäre pn-Diode handelt, zu unterdrücken. Wenn ein Anfangspunkt einer Basalebeneversetzung oder dergleichen in dem pn-Übergang vorhanden ist, in dem der bipolare Strom geleitet wird, besteht die Möglichkeit, dass ein Kristalldefekt wie etwa ein Stapelfehler oder dergleichen durch Wiederholen des asynchronen Gleichrichtungszustands ausgedehnt wird. Da der Kristalldefekt wie etwa der Stapelfehler oder dergleichen einen in einer Dickenrichtung des Chips fließenden Strom blockiert, besteht die Möglichkeit, dass der EIN-Widerstand zunehmen kann, so dass dadurch ein Elementausfall durch thermisches Durchgehen herbeigeführt wird. Da die SBD in der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der vorliegenden ersten bevorzugten Ausführungsform eingebettet ist, ist es möglich, zu unterdrücken, dass der bipolare Strom während des Reflux in den pn-Übergang fließt, und die Zuverlässigkeit der Siliziumcarbid-Halbleitervorrichtung 100 zu erhöhen.

[0105] Auf der anderen Seite fließt im Überspannungs-Erregungsbereich 301, da der mit der Schottky-Elektrode 71 verbundene erste Trennungsbereich 21 nicht vorhanden ist, der unipolare Strom kaum im asynchronen Gleichrichtungszustand. Der unipolare Strom, der im Kontakt-Teilbereich zwischen der Schottky-Elektrode 71 und dem ersten Trennungsbereich 21 fließt, der um den Überspannungs-Erregungsbereich 301 herum ausgebildet ist, wird in der Driftschicht 20 in einer Chip-Ebenenrichtung diffundiert bzw. verteilt, und der unipolare Strom wird dadurch mehr oder weniger auch in der Driftschicht 20 innerhalb des Überspannungs-Erregungsbereichs 301 geleitet. Da dessen Stromdichte auch für den aktiven Bereich mit Ausnahme des Überspannungs-Erregungsbereichs 301 klein ist, fließt jedoch der bipolare Strom leichter im pn-Übergang des Überspannungs-Erregungsbereichs 301 durch die niedrige Source-Drain-Spannung als im aktiven Bereich mit Ausnahme des Überspannungs-Erregungsbereichs 301.

[0106] Wenn der bipolare Strom im pn-Übergang fließt, besteht die Möglichkeit, dass sich der Kristalldefekt wie etwa ein Stapelfehler oder dergleichen ausdehnen kann; da aber angenommen wird, dass eine Sequenzzeit des asynchronen Gleichrichtungszustands kurz ist, wobei sie von einigen hundert ns bis zu einigen μ s reicht, tritt eine Ausdehnung des Kristalldefekts wie etwa eines Stapelfehlers oder dergleichen kaum auf. Ferner ist in der vorliegenden ers-

ten bevorzugten Ausführungsform das Flächenverhältnis des Schottky-Barrierendiode-Ersetzungsbereichs 302 im aktiven Bereich nicht niedriger als 0,01 % und niedriger als das Flächenverhältnis des SBD-Bereichs, der nicht durch den Schottky-Barrierendiode-Ersetzungsbereich 302 ersetzt ist, im aktiven Bereich 15 und bevorzugter nicht niedriger als 0,01 % und nicht höher als 5 %, was verhältnismäßig niedrig ist. Aus diesem Grund ist es möglich, die Möglichkeit einer Verschlechterung der Zuverlässigkeit aufgrund einer Ausdehnung des Kristalldefekts wie etwa eines Stapelfehlers oder dergleichen zu reduzieren. Wenn das Flächenverhältnis nicht höher als 5 % ist, ist es, da der Effekt auf elektrische Eigenschaften eines Chips in einem normalen Betrieb nahezu ignoriert werden kann, ferner möglich, eine Verschlechterung in den elektrischen Eigenschaften wie etwa einen Leitungsverlust oder dergleichen durch den Überspannungs-Erregungsbereich 301 zu unterdrücken.

[0107] Der vierte normale Betriebszustand ist ein Zustand in einem Fall, in dem eine an die Drain-Elektrode 84 angelegte Spannung niedriger ist als jene, die an die Source-Elektrode 80 angelegt wird, d. h. eine gegenelektromotorische Spannung an den MOSFET angelegt wird und eine Spannung, die nicht niedriger ist als die Schwellenspannung, an die Gate-Elektrode 60 angelegt wird. In diesem Zustand wird der zirkulierende Strom von der Source-Elektrode 80 zur Drain-Elektrode 84 geleitet. Auf diesen Zustand wird hierin im Folgenden als „synchroner Gleichrichtungszustand“ verwiesen. Im synchronen Gleichrichtungszustand wird der im Kanal fließende unipolare Strom wie auch der in der Schottky-Elektrode 71 fließende unipolare Strom geleitet. In der vorliegenden ersten bevorzugten Ausführungsform ist der Kanal nicht nur im MOSFET-Bereich, sondern auch im Überspannungs-Erregungsbereich 301 ausgebildet. Daher wird im Überspannungs-Erregungsbereich 301, wenngleich kein Übergang zwischen der Schottky-Elektrode 71 und dem ersten Trennungsbereich 21 vorhanden ist, der Kanalstrom zu einem Träger des unipolaren Stroms und ist es möglich, das Einschalten des pn-Übergangs zu unterdrücken. Dadurch ist es möglich, eine Konzentration einer Wärmezeugung auf den Überspannungs-Erregungsbereich 301 im synchronen Gleichrichtungszustand zu unterdrücken.

[0108] In einem Inverter-Betrieb nimmt beispielsweise die Sequenz im synchronen Gleichrichtungszustand etwa die Hälfte eines Trägerzyklus ein, und es wird angenommen, dass dessen Zeit verhältnismäßig lang ist, wobei sie etwa von einigen zehn μ s bis zu einigen ms reicht. Diese Zeit ist viel länger als jene im asynchronen Gleichrichtungszustand, bei dem angenommen wird, dass die Zeit kurz ist, wobei sie von einigen ns bis zu einigen μ s reicht. Falls Strom in der pn-Diode über solch eine lange

Zeit weiter fließt, wird lokal Wärme erzeugt. Im Folgenden wird hierin der Grund dafür beschrieben.

[0109] Zunächst weist im Vergleich mit dem unipolaren Strom der bipolare Strom die Eigenschaften auf, dass er eine Modulation der Leitfähigkeit bewirkt und einen Driftwiderstand reduziert. In einem Bereich, in dem der bipolare Strom geleitet wird, wird der Widerstand reduziert und wird eine größere Strommenge als jene in dem Bereich, in dem nur der unipolare Strom geleitet wird, geleitet. In dem lokalen Bereich, in dem der bipolare Strom geleitet wird, beginnt eine positive Rückkopplung, bei der die Temperatur dadurch ansteigt, und wird ferner die Modulation der Leitfähigkeit stärker und beginnt eine Stromkonzentration aufzutreten bzw. entsteht eine solche. Infolgedessen besteht die Möglichkeit, dass im Überspannungs-Erregungsbereich 301 und dergleichen eine lokale Wärmeerzeugung auftreten kann und eine Verschlechterung der Zuverlässigkeit wie etwa ein Riss eines Teilbereichs eines Elektrodenübergangs, ein Bruch des Gate-Isolierfilms und dergleichen herbeigeführt werden kann. Im Gegensatz dazu wird in der vorliegenden ersten bevorzugten Ausführungsform der Kanalstrom während des synchronen Gleichrichtungszustands im Überspannungs-Erregungsbereich 301 geleitet. Aus diesem Grund ist es, da der Betrieb der pn-Diode im Überspannungs-Erregungsbereich 301 unterdrückt werden kann und eine lokale Wärmeerzeugung vermieden werden kann, möglich, eine hohe Zuverlässigkeit zu erzielen.

[0110] Schließlich wird als der anormale Zustand ein Zustand beschrieben, in dem ein Überstrom zwischen der Source und dem Drain fließt. In diesem Zustand fließt aufgrund eines Inverter-Fehlers oder dergleichen ein einen Nennstrom übersteigender Strom momentan von der Source in Richtung des Drain. In diesen vielen Fällen wird ein Fall angenommen, in dem ein AUS-Signal an das Gate angelegt wird und keine Erregung des Kanals erfolgt. Zu dieser Zeit ist es erforderlich, dass der Chip aufgrund einer Wärmeerzeugung nicht ausfällt bzw. zerstört wird. Auf einen zulässigen Strom, der keinen Ausfall verursacht, wird als Überspannungsfähigkeit verwiesen. Um den zulässigen Strom zu erhöhen, ist es wichtig, dass der Überstrom bei einem niedrigen Widerstand geleitet wird, um dadurch die Wärmeerzeugung des Chips zu reduzieren. Ferner tritt der anormale Zustand nur in sehr seltenen Fällen wie etwa bei Auftreten eines Unfalls (eines Ausfalls) und/oder dergleichen auf, und, da die Auftrittshäufigkeit gering ist, sagt man, dass es im Allgemeinen nicht notwendig ist, an eine durch die Erregung der pn-Diode hervorgerufene Verschlechterung der Zuverlässigkeit wie etwa eine Ausdehnung des Kristalldefekts wie etwa eines Stapelfehlers oder dergleichen zu denken.

[0111] Die Überspannungsfähigkeit sollte jedoch erhöht werden. Unter dem Gesichtspunkt einer Erhöhung der Überspannungsfähigkeit ist der bipolare Strom, der die Modulation der Leitfähigkeit leichter als der unipolare Strom herbeiführt, zum Leiten des Überstroms bei niedrigem Widerstand geeignet. Im Überspannungs-Erregungsbereich 301 gemäß der vorliegenden ersten bevorzugten Ausführungsform fließt, da der mit der Schottky-Elektrode 71 verbundene erste Trennungsbereich 21 nicht vorliegt, der unipolare Strom kaum. Aus diesem Grund schaltet sich am Beginn der Überspannungs-Erregung im Überspannungs-Erregungsbereich 301 der pn-Übergang ein, während ein Erregungsstrom in einem Bereich mit Ausnahme des Überspannungs-Erregungsbereichs 301 niedrig ist, und eine bipolare Erregung beginnt. In diesem Zustand nimmt, wenn der Überstrom zeitweilig zunimmt und einen den Nennstrom übersteigenden großen Strom erreicht, der vom Überspannungs-Erregungsbereich 301 fließende bipolare Strom weiter zu und werden die Löcher in der Driftschicht 20 in Richtung des aktiven Bereichs um den Überspannungs-Erregungsbereich 301 herum diffundiert.

[0112] In einem Bereich, in den die Löcher diffundiert werden, wird der Widerstand der Driftschicht 20 reduziert und nimmt die unipolare Stromdichte zu, und die parasitäre pn-Diode (mit anderen Worten die Body-Diode) oder dergleichen im MOSFET schaltet sich ein. Die Löcher werden dann zur Driftschicht 20 um den Bereich herum diffundiert, und ferner schaltet sich die Body-Diode im benachbarten aktiven Bereich ein. Mit anderen Worten führen bei der Erregung des Überstroms mit dem Überspannungs-Erregungsbereich 301 als Anfangspunkt die Body-Dioden darum herum eine Kettenreaktion durch und arbeiten nacheinander. Da sich die Body-Dioden somit über einen weiten Bereich des Chips einschalten, wird der Chip in den bipolaren Erregungszustand gebracht und wird die erzeugte Energie durch den niedrigeren Widerstand aufgrund der Modulation der Leitfähigkeit reduziert, und dadurch ist es möglich, eine Wärmeerzeugung in einem Fall zu unterdrücken, in dem ein Chip-Strom geleitet. Mit anderen Worten ist es, da ein zulässiger Überstrom erhöht werden kann, möglich, die Überspannungsfähigkeit zu erhöhen.

[0113] Somit ist es im Überspannungs-Erregungsbereich 301 möglich, nicht nur einen Strom zu erhöhen, der im Überspannungs-Erregungsbereich 301 geleitet werden kann, sondern auch die Eigenschaften über einen weiten Bereich des Chips durch eine Kettenreaktion zu ändern. Aus diesem Grund kann das Flächenverhältnis des Überspannungs-Erregungsbereichs 301 im aktiven Bereich niedrig sein.

[0114] Fig. 18 ist eine Ansicht, die ein Ergebnis einer Verifizierung der Kettenbetriebs der pn-Diode

vom Schottky-Barrierendioden-Ersetzungsbereich 302 mit einer Breite von 20 μm mittels der TCAD-Simulation (engl: Technology Computer Aided Design) darstellt. In **Fig. 18** bedeutet eine zunehmende Dichte von Punkten in einer Punktschraffur, dass die Lochkonzentration höher ist. Es ist dargestellt, dass sich im Laufe der Zeit der Bereich für einen Body-Dioden-Kettenbetrieb, der einem Bereich entspricht, in dem die Lochkonzentration hoch ist, aufgrund der Modulation der Leitfähigkeit der bipolaren Erregung ausbreitet. Wie oben beschrieben wurde, handelt es sich bei dem Bereich für einen Body-Dioden-Kettenbetrieb um einen Bereich, in dem durch eine Kettenreaktion mit dem Betrieb der pn-Diode des Schottky-Barrierendioden-Ersetzungsbereichs 302 als Anfangspunkt die Body-Diode, die die parasitäre pn-Diode des MOSFET im Einheitszellenbereich ist, betrieben wird.

[0115] Nachdem die pn-Diode im Überspannungs-Erregungsbereich 301 durch die Überspannungs-Erregung betrieben wird, wird bestätigt, dass die Lochdichte in einer benachbarten Zelle im Laufe der Zeit zunimmt, sich die Modulation der Leitfähigkeit durch den Betrieb der Body-Diode, bei der es sich um die pn-Diode handelt, ausbreitet und sich der Bereich für einen Body-Dioden-Kettenbetrieb ausbreitet. Indem man die Ausbreitungsgeschwindigkeit des pn-Diodenbetriebs bei der Überstrom-Erregung, d. h. die Kettengeschwindigkeit, erfasst, kann das Flächenverhältnis des Bereichs für einen Body-Dioden-Kettenbetrieb im aktiven Bereich in einem Fall ausgelegt werden, in dem keine kürzere Überspannungs-Erregung als 1 ms stattfindet, was im Allgemeinen als der anormale Zustand unterstellt wird.

[0116] Gemäß der vorliegenden ersten bevorzugten Ausführungsform wird, wie oben beschrieben wurde, im Vergleich mit dem Fall, in dem der Überspannungs-Erregungsbereich 301 nicht vorhanden ist, die SBD-Erregung in einer frühen Stufe auf die Body-Dioden-Erregung umgeschaltet. Da die Body-Diode, bei der es sich um die pn-Diode handelt, aufgrund der Modulation der Leitfähigkeit durch den bipolaren Betrieb zu einem niedrigen Widerstand wird, wird die erzeugte Energiedichte gleichzeitig mit dem Beginn der Body-Dioden-Erregung reduziert. Infolgedessen ist es möglich, eine Wärmezeugung bei der Überspannungs-Erregung zu unterdrücken und die Überspannungsfähigkeit zu erhöhen.

[0117] **Fig. 19** ist eine grafische Darstellung, die eine Beziehung zwischen einer maximalen Durchlassspannung V_{Fmax} und einem angelegten Strom I_{FSM} in einem Überspannungs-Erregungstest in einer experimentell hergestellten Siliziumcarbid-Halbleitervorrichtung darstellt. In der experimentell hergestellten Siliziumcarbid-Halbleitervorrichtung ist das Flächenverhältnis des Schottky-Barrierendio-

den-Ersetzungsbereichs 302 vom p-Typ des Überspannungs-Erregungsbereichs 301 im aktiven Bereich 15 in Draufsicht verändert.

[0118] Wie in **Fig. 19** dargestellt ist, wird in einem Bereich, in dem der Strom verhältnismäßig niedrig ist, die SBD erregt, und, wenn eine bestimmte Strommenge oder mehr geleitet wird, wird die SBD-Erregung auf die Body-Dioden-Erregung umgeschaltet und wird der Gradient von V-I-Kennlinien aufgrund der Widerstandsänderung verändert. Da zu diesem Zeitpunkt das Umschalten auf die Body-Dioden-Erregung früher durchgeführt wird, wird die erzeugte Energie stärker reduziert und ist dies für die Überspannungsfähigkeit vorteilhaft. In **Fig. 19** wird eine Auswertung vorgenommen, indem das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302 im aktiven Bereich 15 in einer Draufsicht von etwa 0,0197 % auf 0,1967 % geändert wird. Als Ergebnis wird bestätigt, dass mit zunehmendem Flächenverhältnis eine Startspannung des Body-Dioden-Betriebs reduziert wird und das Umschalten auf die Body-Dioden-Erregung früher erfolgt.

[0119] **Fig. 20** ist eine grafische Darstellung, die ein Ergebnis einer Überprüfung der Überspannungsfähigkeit auf der Basis des obigen Ergebnisses darstellt. Der an die Siliziumcarbid-Halbleitervorrichtung anzulegende Überstrom wird allmählich erhöht, und die Messung wird durchgeführt, bis ein Bruch in der Siliziumcarbid-Halbleitervorrichtung auftritt. Als Ergebnis wird bestätigt, dass im Vergleich mit der Struktur, bei der der Schottky-Barrierendioden-Ersetzungsbereich 302 nicht vorhanden ist, die Überspannungsfähigkeit in der Struktur mit dem Schottky-Barrierendioden-Ersetzungsbereich 302 verbessert ist.

[0120] Ferner ist in der vorliegenden ersten bevorzugten Ausführungsform an einer Position, die vom Übergangs-Teilbereich zwischen der Schottky-Elektrode 71 und dem ersten Trennungsbereich 21 weit entfernt liegt, der Schottky-Barrierendioden-Ersetzungsbereich 302 durch das zweite Kontaktloch 90B des aktiven Bereichs mit der Source-Elektrode 80 verbunden. Mit anderen Worten ist innerhalb des Überspannungs-Erregungsbereichs 301 die zwischen der Source und dem Drain in der Querschnittsrichtung des Chips durchdringende pn-Diode ausgebildet. Da diese pn-Diode keinen Strom innerhalb einer Schicht vom p-Typ mit einem hohen Schichtwiderstand in der Chip-Ebenenrichtung leiten muss, kann, wenn sich die pn-Diode durch den Überstrom einschaltet, die pn-Diode eine große Menge an bipolarem Strom leiten. Aus diesem Grund kann der Schottky-Barrierendioden-Ersetzungsbereich 302 einfach als der Anfangspunkt des pn-Diodenbetriebs fungieren.

[0121] Überdies ist es in der vorliegenden ersten bevorzugten Ausführungsform, da ein unipolarer

Transistor und eine bipolare Diode innerhalb des aktiven Bereichs desselben Chips nebeneinander vorliegen, möglich, im Vergleich mit einem Fall, in dem eines von ihnen außerhalb angeordnet ist, eine effektive Fläche des Diodenbereichs zu reduzieren.

[0122] Um die Überspannungsfähigkeit weiter zu erhöhen, ist es ferner vorzuziehen, dass eine Vielzahl von Überspannungs-Erregungsbereichen 301 gleichmäßig über den gesamten aktiven Bereich angeordnet wird, so dass Bereiche, in denen die pn-Dioden in einer Kettenreaktion vom Überspannungs-Erregungsbereich 301 betrieben werden, nicht ungleichmäßig verteilt sind. Mit solch einer Struktur ist es möglich, Teilbereiche mit Wärmeabfuhr zu verteilen.

<Die zweite bevorzugte Ausführungsform>

[0123] Fig. 21 ist eine schematische Querschnittsansicht, die eine schematische Struktur des Überspannungs-Erregungsbereichs 301 und des Kontaktlochs 90 des aktiven Bereichs gemäß der zweiten bevorzugten Ausführungsform darstellt. Wie in Fig. 6 dargestellt ist, ist innerhalb des Überspannungs-Erregungsbereichs 301 gemäß der ersten bevorzugten Ausführungsform der zweite Trennungsbereich 22 ausgebildet. Im Gegensatz dazu ist innerhalb Überspannungs-Erregungsbereichs 301 gemäß der vorliegenden zweiten bevorzugten Ausführungsform wie in Fig. 21 dargestellt der zweite Trennungsbereich 22 nicht ausgebildet. Als Beispiel für das Layout-Verfahren wird innerhalb des Überspannungs-Erregungsbereichs 301 ein Bereich, der den ersten Wannenbereich 30, den ersten Trennungsbereich 21 und den zweiten Trennungsbereich 22 umfasst, durch den p-Typ ersetzt.

[0124] Mit solch einer Struktur übernimmt der Überspannungs-Erregungsbereich 301, da kein Kanal im Überspannungs-Erregungsbereich 301 vorhanden ist, keine Funktion des MOSFET. Aus diesem Grund ist es auch in einem Fall, in dem das Gate eingeschaltet wird, da sich die pn-Diode vorzugsweise einschaltet und der Betrieb der pn-Diode mit deren umgebenden Bereich verkettet ist, möglich, die Überspannungsfähigkeit zu erhöhen.

<Variante der ersten und zweiten bevorzugten Ausführungsformen>

[0125] Wenngleich in der obigen Beschreibung die Einheitszellenstruktur, in der der SBD-Bereich und der MOSFET-Bereich im aktiven Bereich vereinigt sind, ausgebildet ist, können die SBD und der MOSFET innerhalb der im aktiven Bereich ausgebildeten Einheitszelle parallel angeordnet sein.

<Die dritte bevorzugte Ausführungsform>

[0126] Die Siliziumcarbid-Halbleitervorrichtung 100 gemäß der ersten oder zweiten bevorzugten Ausführungsform ist eine Siliziumcarbid-Halbleitervorrichtung vom Planar-Typ. Im Gegensatz dazu handelt es sich bei der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform um eine Siliziumcarbid-Halbleitervorrichtung vom Graben-Typ.

(1) Grabenstruktur

[0127] Fig. 22 ist eine Draufsicht, die von der oberen Oberfläche aus betrachtet eine Siliziumcarbid-Schicht der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform darstellt, und entspricht der Draufsicht von Fig. 2. In der in Fig. 22 dargestellten Siliziumcarbid-Halbleitervorrichtung 100 sind im aktiven Bereich streifenförmige Gate-Gräben GT, in denen jeweils ein Transistor ausgebildet ist, und streifenförmige Schottky-Gräben ST, in denen jeweils die Schottky-Elektrode eingebettet ist, abwechselnd parallel zueinander angeordnet. Im Anschlussbereich um den aktiven Bereich herum ist der zweite Wannenbereich 31 ausgebildet.

[0128] Fig. 23 ist eine vergrößerte Draufsicht, die den aktiven Bereich der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform darstellt. In dem Gate-Graben GT und dem Schottky-Graben ST sind erste Verbindungsbereiche 36 bzw. zweite Verbindungsbereiche 37, von denen jeder aus Siliziumcarbid vom p-Typ gebildet ist, einander benachbart in regelmäßigen Intervallen entlang ihrer Erstreckungsrichtung ausgebildet. Ferner ist innerhalb des Überspannungs-Erregungsbereichs 301 im Schottky-Graben ST diesem benachbart der Schottky-Barrierendiode-Ersetzungsbereich 302 vom p-Typ ausgebildet. Auf einen Bereich, der den Einheitszellenbereich, der den dem SBD-Bereich im Wesentlichen entsprechenden Schottky-Graben ST und den dem MOSFET-Bereich im Wesentlichen entsprechenden Gate-Graben GT enthält, und den Überspannungs-Erregungsbereich 301 enthält, wird als der aktive Bereich verwiesen.

[0129] Im Anschlussbereich der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform kann eine Struktur wie die in der ersten bevorzugten Ausführungsform und dergleichen beschriebene Siliziumcarbid-Halbleitervorrichtung 100 vom Planar-Typ ausgebildet werden oder kann eine andere Struktur entsprechend dem Graben-Typ ausgebildet werden. Im Folgenden wird hierin nur der aktive Bereich der Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform beschrieben.

[0130] Fig. 24 ist eine schematische Querschnittsansicht, die einen Teilbereich in dem aktiven Bereich schematisch darstellt, der den in Fig. 23 dargestellten Überspannungs-Erregungsbereich 301 enthält, worin weder der erste Verbindungsbereich 36 noch der zweite Verbindungsbereich 37 ausgebildet sind. Fig. 25 ist eine schematische Querschnittsansicht, die einen Teilbereich im aktiven Bereich schematisch darstellt, der den in Fig. 23 dargestellten Überspannungs-Erregungsbereich 301 enthält, worin der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37 ausgebildet sind.

[0131] In der in Fig. 23 bis 25 dargestellten Siliziumcarbid-Halbleitervorrichtung 100 ist auf der Oberfläche des aus niederohmigem Siliziumcarbid vom n-Typ gebildeten Halbleitersubstrats 10 die aus Siliziumcarbid vom n-Typ gebildete Driftschicht 20 ausgebildet. In der vorliegenden dritten bevorzugten Ausführungsform kann es sich, wenngleich es sich bei der Halbleiterschicht, in der der aktive Bereich angeordnet ist, um die Driftschicht 20 auf dem Halbleitersubstrat 10 handelt, bei der Halbleiterschicht um das Halbleitersubstrat 10 handeln. Wie in den Querschnittsansichten der Fig. 24 und 25 dargestellt ist, ist im Oberflächenschicht-Teilbereich der Driftschicht 20 der aus Siliziumcarbid vom p-Typ gebildete erste Wannenbereich 30 ausgebildet.

[0132] In einem Teil des Oberflächenschicht-Teilbereichs auf dem ersten Wannenbereich 30 ist der aus Siliziumcarbid vom n-Typ gebildete Source-Bereich 40 ausgebildet. Im verbleibenden Oberflächenschicht-Teilbereich auf dem ersten Wannenbereich 30 ist dem Source-Bereich 40 benachbart der aus niederohmigem Siliziumcarbid vom p-Typ gebildete Kontaktbereich 35 ausgebildet.

[0133] In dem aktiven Bereich ist der Gate-Graben GT ausgebildet, der den Source-Bereich 40 und den ersten Wannenbereich 30 durchdringt und die Driftschicht 20 erreicht. Ferner ist in einem anderen Teilbereich der Schottky-Graben ST ausgebildet, der den Source-Bereich 40 und den ersten Wannenbereich 30 durchdringt und die Driftschicht 20 erreicht.

[0134] Die Gate-Gräben GT und die Schottky-Gräben ST sind abwechselnd parallel zueinander angeordnet. Der Gate-Graben GT und der Schottky-Graben ST haben die gleiche Tiefe, können aber unterschiedliche Tiefen aufweisen. Ferner können der Gate-Graben GT und der Schottky-Graben ST so ausgebildet werden, dass sie die gleiche Breite aufweisen, oder können so ausgebildet werden, dass sie unterschiedliche Breiten aufweisen.

[0135] Innerhalb des Gate-Grabens GT ist die Gate-Elektrode 60 angeordnet, wobei der aus beispielsweise Siliziumoxid gebildete Gate-Isolierfilm 50 dazwischen angeordnet ist. Die Gate-Elektrode 60

ist aus beispielsweise niederohmigem polykristallinem Silizium mit einer hohen Störstellenkonzentration gebildet. Auf der Gate-Elektrode 60 ist der aus beispielsweise Siliziumoxid gebildete Zwischenschicht-Isolierfilm 55 ausgebildet. Innerhalb des Schottky-Grabens ST sind die Schottky-Elektrode 71 und die Source-Elektrode 80 ausgebildet, und die Schottky-Elektrode 71 ist in Kontakt mit der Driftschicht 20 ausgebildet und über einen Schottky-Kontakt mit der Driftschicht 20 verbunden.

[0136] Innerhalb der Driftschicht 20 ist am Boden des Gate-Grabens GT der erste Schutzbereich 32 vom p-Typ ausgebildet. Innerhalb der Driftschicht 20 ist am Boden des Schottky-Grabens ST der zweite Schutzbereich 33 vom p-Typ ausgebildet. Es ist vorzuziehen, dass der erste Schutzbereich 32 und der zweite Schutzbereich 33 die gleiche Tiefe haben und die gleiche Störstellenkonzentration aufweisen.

[0137] Wie in Fig. 25 dargestellt ist, sind der erste Schutzbereich 32 und der erste Wannenbereich 30 über den ersten Verbindungsbereich 36 vom p-Typ miteinander verbunden. Ferner sind der zweite Schutzbereich 33 und der erste Wannenbereich 30 über den zweiten Verbindungsbereich 37 vom p-Typ miteinander verbunden.

[0138] Auf der Oberfläche des Source-Bereichs 40 ist die ohmsche Elektrode 70 ausgebildet. Die mit der ohmschen Elektrode 70, der Schottky-Elektrode 71 und dem Kontaktbereich 35 zu verbindende Source-Elektrode 80 ist darauf ausgebildet. Der erste Wannenbereich 30 kann über den niederohmigen Kontaktbereich 35 leicht Elektronen oder positive Löcher an die ohmsche Elektrode 70 abgeben und von ihr empfangen. Die Source-Elektrode 80 ist auch mit der Schottky-Elektrode 71 innerhalb des Schottky-Grabens ST verbunden.

[0139] Auf einen Bereich des ersten Wannenbereichs 30, der der Gate-Elektrode 60 mit dem dazwischen angeordneten Gate-Isolierfilm 50 gegenüberliegt, in einer seitlichen Oberfläche des Gate-Grabens GT, in dem die Gate-Elektrode 60 ausgebildet ist, wird als der Kanalbereich verwiesen. Auf einem Teilbereich in einer seitlichen Oberfläche des Schottky-Grabens ST, in dem die Schottky-Elektrode 71 und die Driftschicht 20 miteinander in Kontakt sind, ist die SBD ausgebildet.

[0140] Auf der Seite der rückseitigen Oberfläche des Halbleitersubstrats 10 ist die Drain-Elektrode 84 ausgebildet.

[0141] Ferner kann der zweite Wannenbereich 31 im Anschlussbereich die gleiche Tiefe und Dicke wie jene des ersten Wannenbereichs 30 im aktiven Bereich aufweisen. Darüber hinaus kann der zweite Wannenbereich 31 im Anschlussbereich bis zur Tiefe

des Bodens sowohl des Gate-Grabens GT als auch des Schottky-Grabens ST so ausgebildet werden, dass er die gleiche Tiefe wie jene des ersten Schutzbereichs 32 und des zweiten Schutzbereichs 33 im aktiven Bereich aufweist. Ferner kann die niederohmige leitfähige Siliziumcarbid-Schicht 45 vom n-Typ im Oberflächenschicht-Teilbereich des zweiten Wannenbereichs 31 ausgebildet werden. Darüber hinaus muss der zweite Wannenbereich 31 nicht unbedingt direkt mit der Source-Elektrode 80 über einen ohmschen Kontakt verbunden sein.

[0142] Wie in **Fig. 24** dargestellt ist, entspricht in der vorliegenden dritten bevorzugten Ausführungsform der erste Trennungsbereich 21 einem Bereich, der mit der seitlichen Oberfläche des Schottky-Grabens ST in Kontakt und zwischen dem ersten Wannenbereich 30 und dem zweiten Schutzbereich 33 sandwichartig angeordnet ist, die mit dem Schottky-Graben ST in Kontakt sind. Ferner entspricht der zweite Trennungsbereich 22 einem Bereich, der mit der seitlichen Oberfläche des Gate-Grabens GT in Kontakt und zwischen dem ersten Wannenbereich 30 und dem ersten Schutzbereich 32 sandwichartig angeordnet ist, die mit dem Gate-Graben GT in Kontakt sind.

[0143] Im Überspannungs-Erregungsbereich 301 ist der erste Trennungsbereich 21 durch den Schottky-Barrierendioden-Ersetzungsbereich 302 vom p-Typ ersetzt, der mit der seitlichen Oberfläche des Schottky-Grabens ST in Kontakt ist. Ferner ist in **Fig. 24** und **25** eine Grenze des Schottky-Barrierendioden-Ersetzungsbereichs 302 der Zweckmäßigkeit halber durch die gestrichelte Linie angegeben. Die Schottky-Elektrode 71 ist nicht mit der Siliziumcarbid-Schicht vom n-Typ wie etwa dem ersten Trennungsbereich 21 oder dergleichen mit einem n-Typ wie die Driftschicht 20 verbunden, und die Schottky-Elektrode 71 und die Driftschicht 20 sind durch den Schottky-Barrierendioden-Ersetzungsbereich 302 vom p-Typ voneinander getrennt.

[0144] Ferner ist in der vorliegenden dritten bevorzugten Ausführungsform, wie in der ersten bevorzugten Ausführungsform, das Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs 302 im aktiven Bereich 15 in Draufsicht nicht geringer als 0,01 % und geringer als das Flächenverhältnis des SBD-Bereichs, der nicht durch den Schottky-Barrierendioden-Ersetzungsbereich 302 ersetzt ist, im aktiven Bereich 15 und bevorzugter nicht geringer als 0,01 % und nicht höher als 5 %.

(2) Verfahren zum Herstellen einer Grabenstruktur

[0145] Als Nächstes wird mit Verweis auf die schematischen Querschnittsansichten der **Fig. 26** bis **31**, die den aktiven Bereich darstellen, ein Verfahren zum Herstellen der Siliziumcarbid-Halbleitervorrich-

tung 100 vom Graben-Typ gemäß der dritten bevorzugten Ausführungsform beschrieben. Wenngleich hierin ein Verfahren zum Herstellen eines Teilbereichs beschrieben wird, in dem der erste Verbindungsbereich 36, der zweite Verbindungsbereich 37 oder der Schottky-Barrierendioden-Ersetzungsbereich 302 nicht ausgebildet ist, ist ein Teilbereich, in dem diese Bereiche ausgebildet sind, im Wesentlichen der Gleiche wie unten und wird daher wie jeweils geeignet beschrieben, ohne dargestellt zu werden.

[0146] Zunächst wird das Halbleitersubstrat 10 präpariert, das aus niederohmigem Siliziumcarbid vom n-Typ gebildet ist und den 4H-Polytyp aufweist, bei dem die Ebenenorientierung der ersten Hauptoberfläche die (0001)-Ebene mit einem Versetzungswinkel ist. Auf dem Halbleitersubstrat 10 wird mittels des Verfahrens einer chemischen Gasphasenabscheidung (CVD) die Driftschicht 20, die aus Siliziumcarbid gebildet ist, eine Konzentration von Störstellen vom n-Typ von zum Beispiel 1×10^{15} bis $1 \times 10^{17} \text{ cm}^{-3}$ und einer Dicke von beispielsweise 5 bis 50 μm aufweist, epitaktisch aufgewachsen.

[0147] Anschließend werden Ionen von Al, bei dem es sich um eine Störstelle vom p-Typ handelt, in die Oberfläche der Driftschicht 20 implantiert. Zu dieser Zeit übersteigt die Tiefe der Ionenimplantation von Al nicht die Dicke der Driftschicht 20 und beträgt beispielsweise etwa 0,5 bis 3 μm . Ferner liegt die Störstellenkonzentration von Al, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$, was höher als die Störstellenkonzentration der Driftschicht 20 ist. Der Bereich, in den Ionen von Al in diesem Prozessschritt implantiert werden, wird zum ersten Wannenbereich 30 in dem aktiven Bereich und wird zum zweiten Wannenbereich 31 im Anschlussbereich. Darüber hinaus kann der erste Wannenbereich 30 mittels des Verfahrens eines epitaktischen Wachstums anstelle der Ionenimplantation auf der Driftschicht 20 ausgebildet werden.

[0148] Anschließend wird in einem vorbestimmten Bereich des Oberflächenschicht-Teilbereichs des ersten Wannenbereichs 30, indem eine Ionenimplantation von Al mit einer Störstellenkonzentration von zum Beispiel 1×10^{16} bis $1 \times 10^{18} \text{ cm}^{-3}$, was höher als jene des ersten Wannenbereichs 30 ist, durchgeführt wird, der Kontaktbereich 35 ausgebildet. Ferner werden in einem vorbestimmten Bereich des Oberflächenschicht-Teilbereichs des ersten Wannenbereichs 30 Ionen von N, bei dem es sich um eine Störstelle vom n-Typ handelt, implantiert. Die Tiefe der Ionenimplantation von N wird flacher bzw. geringer als die Dicke des ersten Wannenbereichs 30 eingerichtet. Ferner liegt die Störstellenkonzentration von N, von dem Ionen implantiert werden, in einem Bereich beispielsweise von 1×10^{18} bis $1 \times 10^{21} \text{ cm}^{-3}$,

was höher als die Konzentration von Störstellen vom p-Typ des ersten Wannenbereichs 30 ist. Ein Bereich vom n-Typ in dem Bereich, in den Ionen von N in diesem Prozessschritt implantiert werden, wird zum Source-Bereich 40. **Fig. 26** ist eine Querschnittsansicht, die den aktiven Bereich darstellt, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0149] Als Nächstes wird in einem Source-Bereich 40 zwischen den benachbarten Kontaktbereichen 35 einer des Gate-Grabens GT und des Schottky-Grabens ST ausgebildet. Ferner werden die Gate-Gräben GT und die Schottky-Gräben ST abwechselnd angeordnet. Ionen von Al, bei dem es sich um eine Störstelle vom p-Typ handelt, werden in den Boden sowohl des Gate-Grabens GT als auch des Schottky-Grabens ST implantiert. Dadurch wird der erste Schutzbereich 32 auf dem Boden des Gate-Grabens GT ausgebildet, und damit wird der zweite Schutzbereich 33 auf dem Boden des Schottky-Grabens ST ausgebildet. Die Störstellenkonzentration sowohl des ersten Schutzbereichs 32 als auch des zweiten Schutzbereichs 33 beträgt zum Beispiel 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$.

[0150] Der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37, die in dem Gate-Graben GT bzw. dem Schottky-Graben ST ausgebildet werden, werden gebildet, indem beispielsweise eine schräge (geneigte) Ionenimplantation von Ionen einer Störstelle vom p-Typ wie etwa Al oder dergleichen aus einer orthogonalen Richtung zu einer Erstreckungsrichtung jedes Grabens durchgeführt wird. Die Störstellenkonzentration sowohl des ersten Verbindungsbereichs 36 als auch des zweiten Verbindungsbereichs 37 beträgt zum Beispiel 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$.

[0151] Wie der erste Verbindungsbereich 36 und der zweite Verbindungsbereich 37 wird der Schottky-Barrierendiode-Ersetzungsbereich 302 gebildet, indem beispielsweise eine schräge Ionenimplantation von Ionen einer Störstelle vom p-Typ wie etwa Al oder dergleichen aus der orthogonalen Richtung zur Erstreckungsrichtung des Schottky-Grabens ST durchgeführt wird. Die Störstellenkonzentration des Schottky-Barrierendiode-Ersetzungsbereichs 302 beträgt 1×10^{17} bis $1 \times 10^{19} \text{ cm}^{-3}$. Indem man den Schottky-Barrierendiode-Ersetzungsbereich 302 gleichzeitig mit der Ausbildung des ersten Verbindungsbereichs 36 und/oder des zweiten Verbindungsbereichs 37 bildet, ist es möglich, die Anzahl an Prozessschritten zu reduzieren.

[0152] Hierin kann in einem Fall, in dem die Ebenenorientierung der ersten Hauptoberfläche des Halbleitersubstrats 10 die (0001)-Ebene mit einem Versetzungswinkel in der <11-20>-Richtung ist, die Erstreckungsrichtung sowohl des Gate-Grabens GT

als auch des Schottky-Grabens ST im aktiven Bereich parallel zur <11-20>-Richtung liegen, bei der es sich um eine Versetzungsrichtung handelt. Mit solch einer Struktur ist es, da kein Effekt in der Versetzungsrichtung des Halbleitersubstrats 10 auf den Schottky-Graben ST und Grabenseitenwände an dessen beiden Seiten erzeugt wird, möglich, eine Variation in der Barrierenhöhe der Schottky-Schnittstelle des Schottky-Grabens ST zu reduzieren. Da kein Effekt in der Versetzungsrichtung des Halbleitersubstrats 10 auf die Schwellenspannung des MOSFET des Gate-Grabens GT erzeugt wird, ist es ferner möglich, eine Variation in der Schwellenspannung des MOSFET zu reduzieren.

[0153] Anschließend wird in der Inertgas-Atmosphäre eines Ar-Gases oder dergleichen ein Ausheilen an der Driftschicht 20 unter Verwendung der Wärmebehandlungseinrichtung zum Beispiel bei einer Temperatur von 1300 bis 1900 °C 30 Sekunden bis eine Stunde lang durchgeführt. Durch dieses Ausheilen werden N und Al, von denen Ionen implantiert wurden, elektrisch aktiviert. **Fig. 27** ist eine Querschnittsansicht, die den aktiven Bereich darstellt, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0154] Anschließend wird, wie in **Fig. 28** dargestellt ist, das Innere des Schottky-Grabens ST mit einem aus beispielsweise Siliziumoxid gebildeten schützenden Isolierfilm 52 gefüllt.

[0155] Als Nächstes wird eine Oberfläche der Siliziumcarbid-Schicht, die nicht mit dem schützenden Isolierfilm 52 bedeckt ist, thermisch oxidiert, um dadurch den Gate-Isolierfilm 50, der aus beispielsweise Siliziumoxid besteht und eine gewünschte Dicke aufweist, innerhalb des Gate-Grabens GT auszubilden. Anschließend wird auf dem Gate-Isolierfilm 50 beispielsweise der polykristalline Siliziumfilm mit Leitfähigkeit mittels des CVD-Verfahrens unter niedrigem Druck gebildet und dann strukturiert, um dadurch die Gate-Elektrode 60 auszubilden. Als Nächstes wird auf der Gate-Elektrode 60 der Zwischenschicht-Isolierfilm 55, der eine größere Filmdicke als jene des Gate-Isolierfilms 50 aufweist und aus beispielsweise Siliziumoxid gebildet ist, mittels des CVD-Verfahrens unter niedrigem Druck gebildet. Anschließend werden der Zwischenschicht-Isolierfilm 55 und der Gate-Isolierfilm 50 durch Nassätzen selektiv entfernt, um den Kontaktbereich 35 und den Source-Bereich 40 im aktiven Bereich freizulegen. **Fig. 29** ist eine Querschnittsansicht, die den aktiven Bereich darstellt, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0156] Anschließend wird auf den Oberflächen der Siliziumcarbid-Schichten des Source-Bereichs 40 und des Kontaktbereichs 35, die freigelegt sind, ein Metallfilm, der hauptsächlich aus Ni gebildet ist, mit-

tels beispielsweise des Sputter-Verfahrens oder dergleichen ausgebildet und wird dann die Wärmebehandlung bei einer Temperatur von 600 bis 1100 °C durchgeführt. Durch diesen Vorgang reagieren der Metallfilm, der hauptsächlich aus Ni gebildet ist, und die Siliziumcarbid-Schicht miteinander, um dadurch eine Silizidschicht zwischen dem Metallfilm und der Siliziumcarbid-Schicht auszubilden. Anschließend wird der verbleibende Metallfilm mit Ausnahme der Silizid-Schicht durch Nassätzen entfernt. Durch diesen Vorgang wird die verbleibende Silizid-Schicht zur ohmschen Elektrode 70. **Fig. 30** ist eine Querschnittsansicht, die den aktiven Bereich darstellt, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind.

[0157] Als Nächstes wird der schützende Isolierfilm 52 innerhalb des Schottky-Grabens ST unter Verwendung von Fluorwasserstoffsäure oder dergleichen entfernt und wird dann die Schottky-Elektrode 71 innerhalb des Schottky-Grabens ST ausgebildet. Bei dem Material der Schottky-Elektrode 71 handelt es sich beispielsweise um Ti, Mo oder dergleichen.

[0158] Anschließend wird die Source-Elektrode 80, die hauptsächlich aus Al gebildet ist, so ausgebildet, dass sie mit der Schottky-Elektrode 71 und der ohmschen Elektrode 70 in Kontakt steht. **Fig. 31** ist eine Querschnittsansicht, die den aktiven Bereich darstellt, an dem die Prozessschritte bis zu diesem Stadium abgeschlossen sind. Das Gate-Pad 81 und die Gate-Verdrahtung 82 werden in der gleichen Art und Weise gebildet, wie die Source-Elektrode 80 gebildet wird. Das Gate-Pad 81 und die Gate-Verdrahtung 82 können zu der gleichen Zeit gebildet werden, zu der die Source-Elektrode 80 gebildet wird.

[0159] Indem man einen Metallfilm, der hauptsächlich aus Ni gebildet ist, auf der rückseitigen Oberfläche des Halbleitersubstrats 10 ausbildet und eine Wärmebehandlung daran durchführt, wird als Nächstes die Drain-Elektrode 84, bei der es sich um eine rückseitige ohmsche Elektrode handelt, auf der Rückseite des Halbleitersubstrats 10 gebildet. Somit wird die in **Fig. 24** dargestellte Siliziumcarbid-Halbleitervorrichtung 100 gemäß der dritten bevorzugten Ausführungsform hergestellt.

(3) Erläuterung des Betriebs

[0160] Da der Betrieb und der Effekt der Siliziumcarbid-Halbleitervorrichtung 100 vom Graben-Typ gemäß der dritten bevorzugten Ausführungsform die Gleichen wie jene der Siliziumcarbid-Halbleitervorrichtung 100 vom Planar-Typ gemäß der ersten oder zweiten bevorzugten Ausführungsform sind, wird eine detaillierte Beschreibung weggelassen.

<Die vierte bevorzugte Ausführungsform>

[0161] **Fig. 32** ist ein Blockdiagramm, das eine Struktur einer Leistungsmodulvorrichtung 101 gemäß der vierten bevorzugten Ausführungsform schematisch darstellt. Die Leistungsmodulvorrichtung 101 enthält eine Vielzahl von Siliziumcarbid-Halbleitervorrichtungen 100, von denen jede die Siliziumcarbid-Halbleitervorrichtung 100 gemäß einer der ersten bis vierten bevorzugten Ausführungsform ist.

[0162] Mit solch einer Struktur ist es möglich, die Überspannungsfähigkeit der Leistungsmodulvorrichtung 101 bei der Erregung des Überstroms zu erhöhen. Ferner ist es, da die Zeit von der Detektion des Überstroms bis zu dessen Abschaltung länger sichergestellt werden kann, in der Leistungsmodulvorrichtung 101 möglich, den Grad der Gestaltungsfreiheit einer nicht dargestellten, bei der Erregung des Überstroms arbeitenden Überspannungsschutzschaltung zu erhöhen.

[0163] Um den Strom zu erhöhen, den die Leistungsmodulvorrichtung 101 verarbeitet, kann ferner die Vielzahl von Siliziumcarbid-Halbleitervorrichtungen, die als Schaltelement und Freilaufdiode dienen, parallel zueinander geschaltet werden. Diese Vielzahl von Siliziumcarbid-Halbleitervorrichtungen kann die Siliziumcarbid-Halbleitervorrichtung 100 mit dem Überspannungs-Erregungsbereich 301 und eine Siliziumcarbid-Halbleitervorrichtung ohne den Überspannungs-Erregungsbereich 301 enthalten. Um jedoch das Phänomen zu verhindern, dass die pn-Diode einer bestimmten Siliziumcarbid-Halbleitervorrichtung einschaltet, wenn der Überstrom geleitet wird, und der Strom auf der Siliziumcarbid-Halbleitervorrichtung konzentriert wird, kann die Vielzahl von Siliziumcarbid-Halbleitervorrichtungen nur die Siliziumcarbid-Halbleitervorrichtung 100 enthalten.

<Die fünfte bevorzugte Ausführungsform>

[0164] **Fig. 33** ist ein Blockdiagramm, das einen Leistungswandler 501 gemäß der fünften bevorzugten Ausführungsform darstellt. Der Leistungswandler 501 enthält eine Steuerungsschaltung 501a, eine Ansteuerschaltung 501b und eine Hauptwandler-schaltung 501c, die mit der Siliziumcarbid-Halbleitervorrichtung 100 gemäß einer der ersten bis vierten bevorzugten Ausführungsformen ausgestattet ist. Ferner kann die Hauptwandlerschaltung 501c mit der Leistungsmodulvorrichtung 101 gemäß der vierten bevorzugten Ausführungsform anstelle der Siliziumcarbid-Halbleitervorrichtung 100 gemäß einer der ersten bis vierten bevorzugten Ausführungsformen ausgestattet sein.

[0165] Die Ansteuerschaltung 501b steuert die Siliziumcarbid-Halbleitervorrichtung 100 der Hauptwandlerschaltung 501c auf der Basis eines Steuerungssignals von der Steuerungsschaltung 501a an. Die Ansteuerschaltung 501b schaltet, wenn der zirkulierende Strom zur parasitären pn-Diode geleitet wird, bei der es sich um die Freilaufdiode der Siliziumcarbid-Halbleitervorrichtung 100 handelt, das Gate des MOSFET der Siliziumcarbid-Halbleitervorrichtung 100, eine kurze Totzeit ausgenommen, ein. Mit solch einer Struktur ist es möglich, den unipolaren Strom durch den Kanal zu leiten und eine Konzentration der Wärmeerzeugung im Überspannungsbereich 301 zu vermeiden.

[0166] Die Steuerungsschaltung 501c, die die Siliziumcarbid-Halbleitervorrichtung 100 enthält, wandelt elektrische Leistung von einer Stromversorgung 502 durch Ansteuern der Siliziumcarbid-Halbleitervorrichtung 100 auf der Basis des Steuerungssignals in die in einer Last 503 nutzbare elektrische Leistung um.

[0167] Mit der oben beschriebenen Struktur ist es möglich, die Überspannungsfähigkeit im Leistungswandler 501 bei der Erregung des Überstroms zu erhöhen. Ferner ist es, da die Zeit von der Detektion des Überstroms bis zu dessen Abschaltung länger sichergestellt werden kann, im Leistungswandler 501 möglich, den Grad einer Gestaltungsfreiheit einer nicht dargestellten Überspannungs-Schutzschaltung bei der Erregung des Überstroms zu erhöhen.

[0168] Ferner ist es in der vorliegenden fünften bevorzugten Ausführungsform, da die Siliziumcarbid-Halbleitervorrichtung 100 gemäß einer der ersten bis vierten bevorzugten Ausführungsformen als das Schaltelement der Hauptwandlerschaltung 501c verwendet wird, möglich, einen Leistungswandler 501 zu erreichen, bei dem der Verlust gering und die Zuverlässigkeit des Schaltvorgangs mit hoher Geschwindigkeit erhöht ist.

<Die sechste bevorzugte Ausführungsform>

[0169] Fig. 34 ist eine Ansicht, die einen mobilen Körper 601 gemäß der sechsten bevorzugten Ausführungsform darstellt. Wenngleich es sich bei dem mobilen Körper 601 in dem beispielhaften Fall von Fig. 34 um einen Zug handelt, ist der mobile Körper 601 nicht auf dieses Beispiel beschränkt. Der mobile Körper 601 ist mit dem Leistungswandler 501 gemäß der fünften bevorzugten Ausführungsform versehen, und der Leistungswandler 501 erzeugt vom mobilen Körper 601 benötigte elektrische Leistung. Mit solch einer Struktur ist es möglich, auch an dem im mobilen Körper 601 verwendeten Leistungswandler den gleichen Effekt wie jenen des Leistungswandlers 501

gemäß der fünften bevorzugten Ausführungsform zu erzeugen.

<Ergänzende Erläuterungen zu den ersten bis sechsten bevorzugten Ausführungsformen>

[0170] Bei der oben beschriebenen Störstelle vom p-Typ kann es sich um Bor (B) oder Gallium (Ga) anstelle von Aluminium (Al) handeln. Bei der oben beschriebenen Störstelle vom n-Typ kann es sich um Phosphor (P) anstelle von Stickstoff (N) handeln. Der oben beschriebene Gate-Isolierfilm 50 muss nicht notwendigerweise ein Oxidfilm wie etwa SiO₂ oder dergleichen sein, sondern kann ein anderer Isolierfilm als der Oxidfilm oder eine Kombination des vom Oxidfilm verschiedenen Isolierfilms und des Oxidfilms sein. Ferner kann es sich bei dem Gate-Isolierfilm 50 um einen aus Silizium bestehenden Oxidfilm, der mittels des CVD-Verfahrens gebildet wird, anstelle eines durch thermische Oxidation von Siliziumcarbid erhaltenen Siliziumoxids handeln. Überdies handelt es sich in der obigen Beschreibung, wenngleich die Kristallstruktur, die Ebenenorientierung der Hauptoberfläche, der Off- bzw. Versetzungswinkel, die Bedingungen einer Ionenimplantation und dergleichen unter Verwendung spezifischer Beispiele beschrieben sind, bei diesen numerischen Bereichen nur um Beispiele. Ferner kann die Siliziumcarbid-Halbleitervorrichtung 100 eine Struktur aufweisen, bei der die SBD in dem MOSFET mit einer Superjunction-Struktur eingebettet ist.

[0171] Überdies können die bevorzugten Ausführungsformen und Varianten wie jeweils geeignet frei kombiniert werden oder geändert oder weggelassen werden.

[0172] Die vorhergehende Beschreibung ist in allen Aspekten veranschaulichend und nicht einschränkend. Es versteht sich daher, dass zahlreiche Modifikationen und Varianten, die nicht veranschaulicht sind, konzipiert werden können.

ERLÄUTERUNG DER BEZUGSZEICHEN

[0173] 15 aktiver Bereich, 16 Bereich für einen Body-Dioden-Kettenbetrieb, 20 Driftschicht, 100 Siliziumcarbid-Halbleitervorrichtung, 101 Leistungsmodulvorrichtung, 301 Überspannungs-Erregungsbereich, 302 Schottky-Barriarendioden-Ersetzungsbereich, 501 Leistungswandler, 551 mobiler Körper

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- JP 2003-017701 [0005]
- WO 2014/038110 [0005]

Patentansprüche

1. Siliziumcarbid-Halbleitervorrichtung, aufweisend:

eine Halbleiterschicht eines ersten Leitfähigkeitstyps, die mit einem aktiven Bereich versehen ist, der einen Einheitszellenbereich, der einen Schottky-Barrierendioden-Bereich und einen MOSFET-Bereich enthält, und einen Überspannungs-Erregungsbereich enthält, wobei der Überspannungs-Erregungsbereich einen Schottky-Barrierendioden-Ersetzungsbereich enthält, in dem der erste Leitfähigkeitstyp des Schottky-Barrierendioden-Bereichs durch einen zweiten Leitfähigkeitstyp ersetzt ist, und ein Flächenverhältnis des Schottky-Barrierendioden-Ersetzungsbereichs im aktiven Bereich nicht niedriger als 0,01 % und niedriger als ein Flächenverhältnis des Schottky-Barrierendioden-Bereichs im aktiven Bereich in einem Fall ist, in dem der Schottky-Barrierendioden-Bereich nicht durch den Schottky-Barrierendioden-Ersetzungsbereich ersetzt ist.

2. Siliziumcarbid-Halbleitervorrichtung nach Anspruch 1, wobei der Überspannungs-Erregungsbereich eine Funktion des MOSFET übernimmt.

3. Siliziumcarbid-Halbleitervorrichtung nach Anspruch 1, wobei der Überspannungs-Erregungsbereich keine Funktion des MOSFET übernimmt.

4. Siliziumcarbid-Halbleitervorrichtung nach einem der Ansprüche 1 bis 3, wobei ein Flächenverhältnis des Überspannungs-Erregungsbereichs im aktiven Bereich nicht niedriger als 0,01 % und nicht höher als 5 % ist.

5. Leistungsmodulvorrichtung, aufweisend: eine Vielzahl von Siliziumcarbid-Halbleitervorrichtungen, von denen jede die Siliziumcarbid-Halbleitervorrichtung nach einem der Ansprüche 1 bis 4 ist.

6. Leistungswandler zum Umwandeln von elektrischer Leistung unter Verwendung einer Leistungsmodulvorrichtung, die die Siliziumcarbid-Halbleitervorrichtung nach einem der Ansprüche 1 bis 4 enthält.

7. Mobiler Körper, der mit dem Leistungswandler nach Anspruch 6 versehen ist.

Es folgen 31 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1

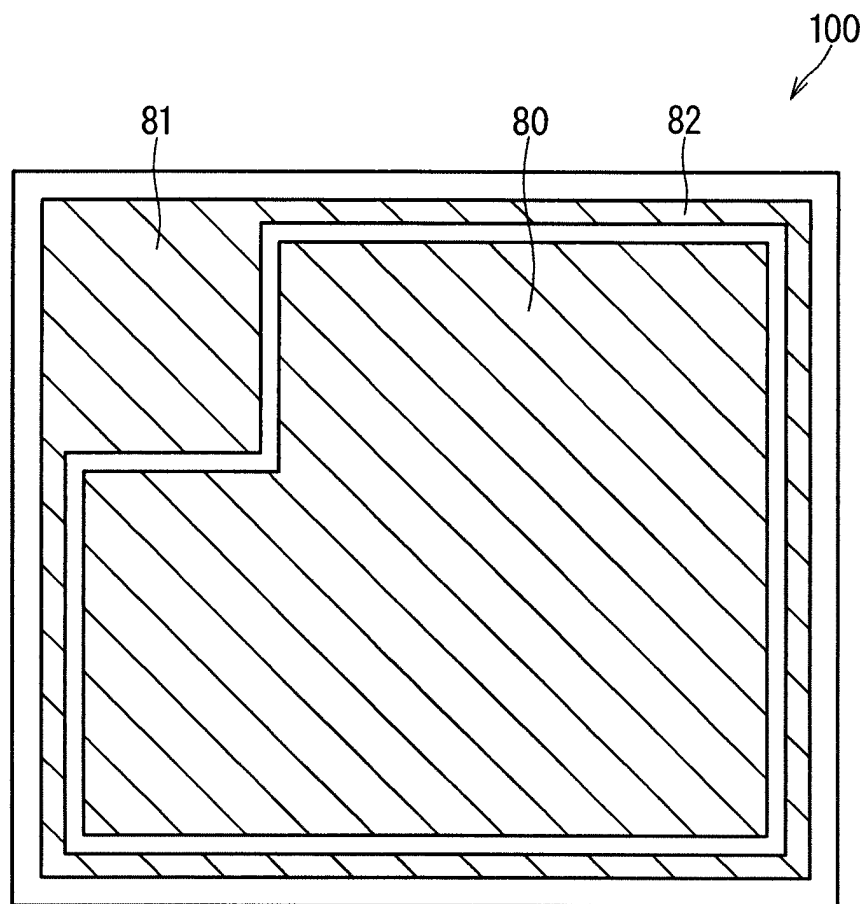


FIG. 2

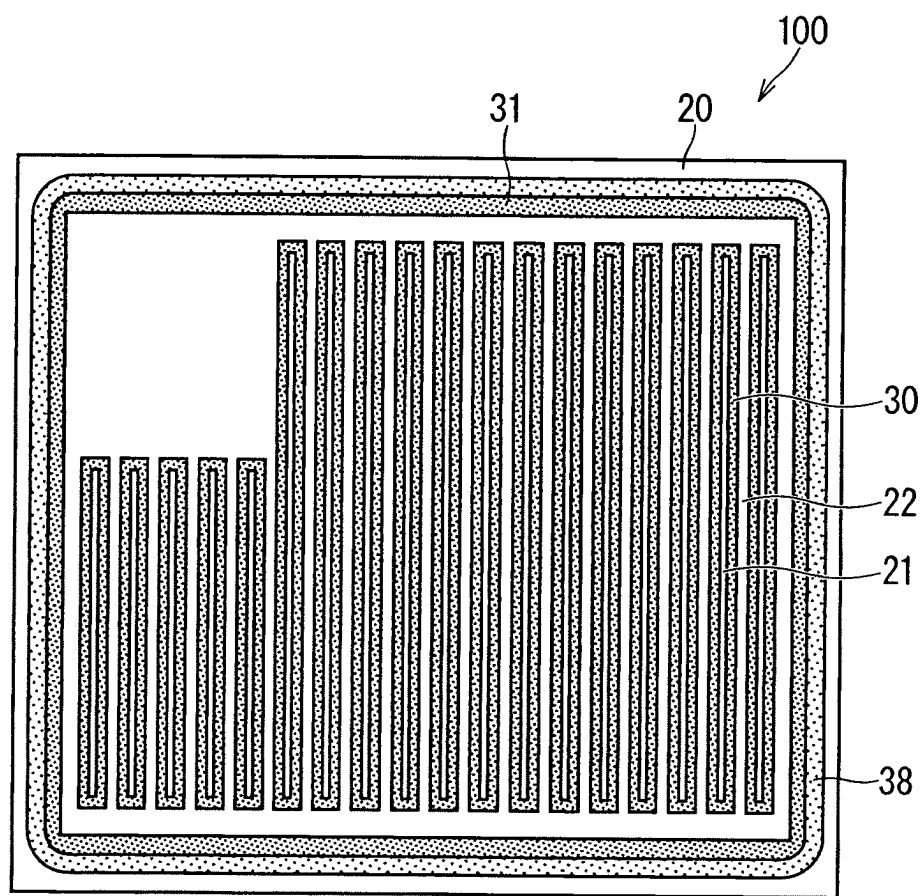


FIG. 3

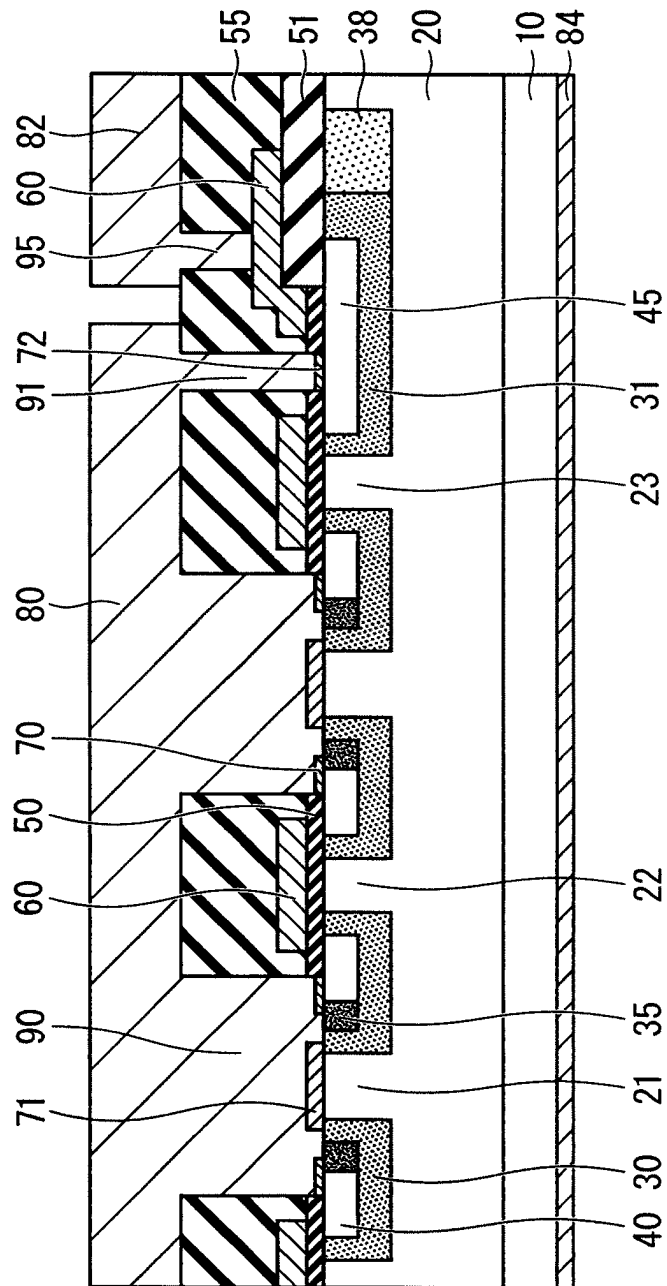


FIG. 4

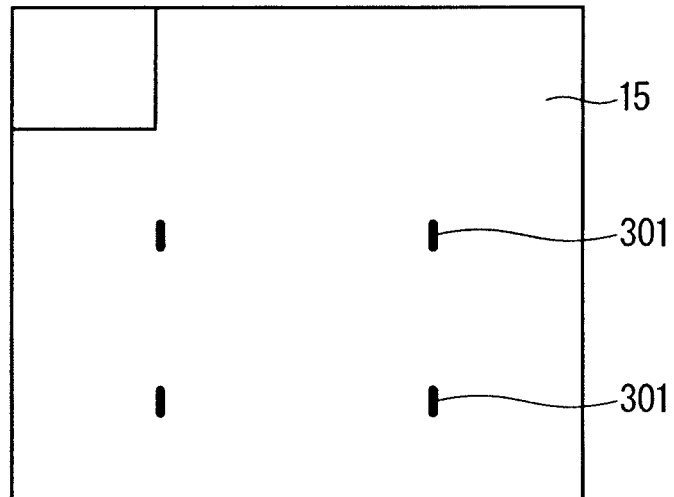


FIG. 5

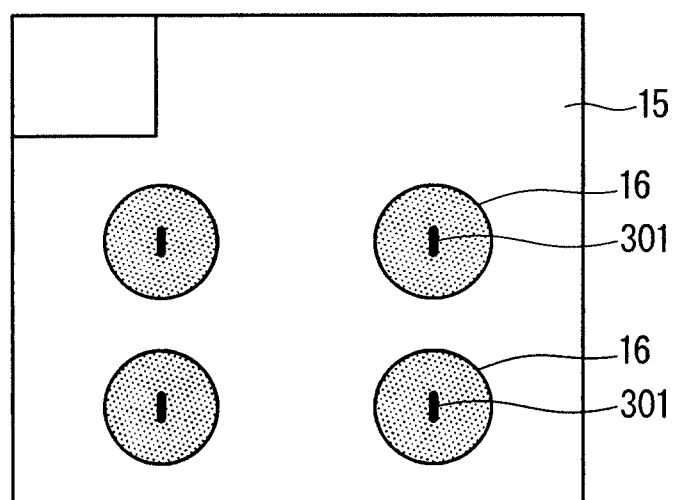


FIG. 6

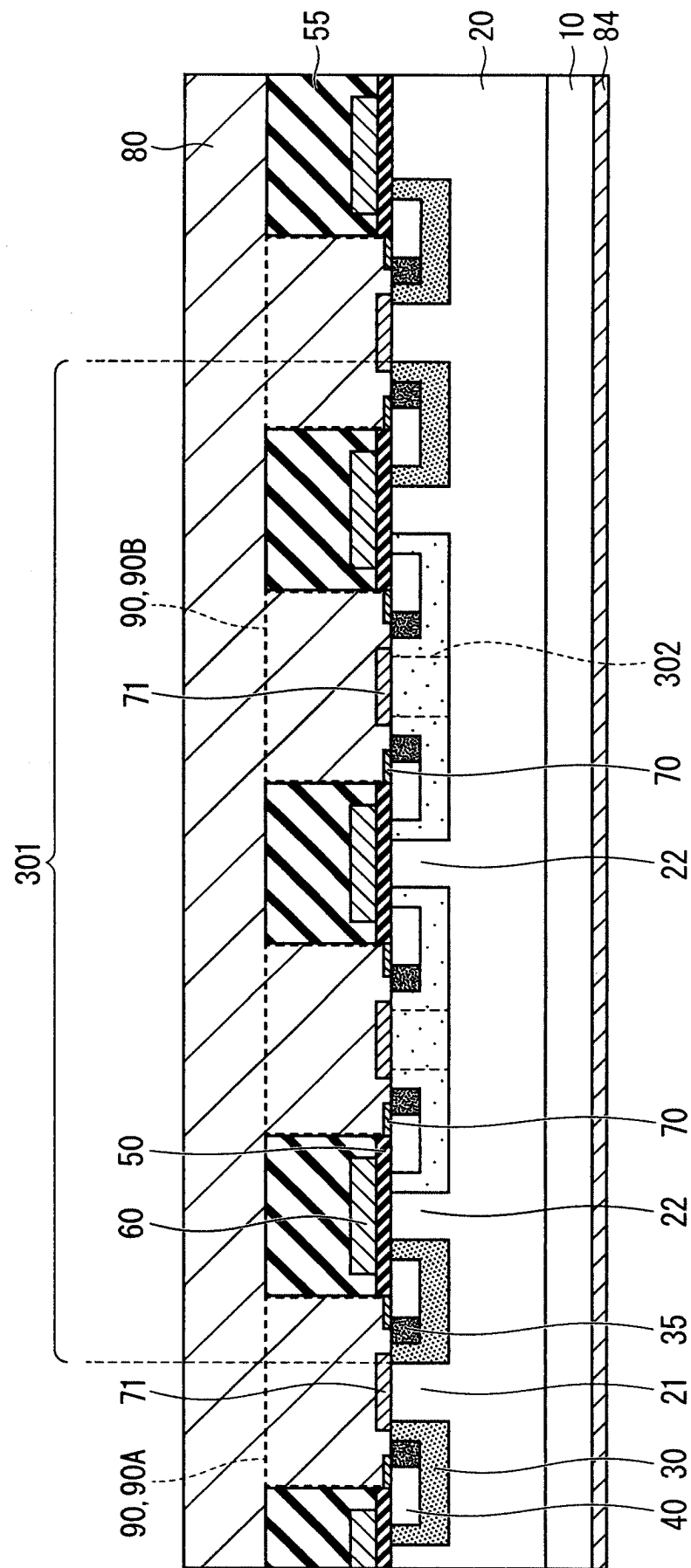


FIG. 7

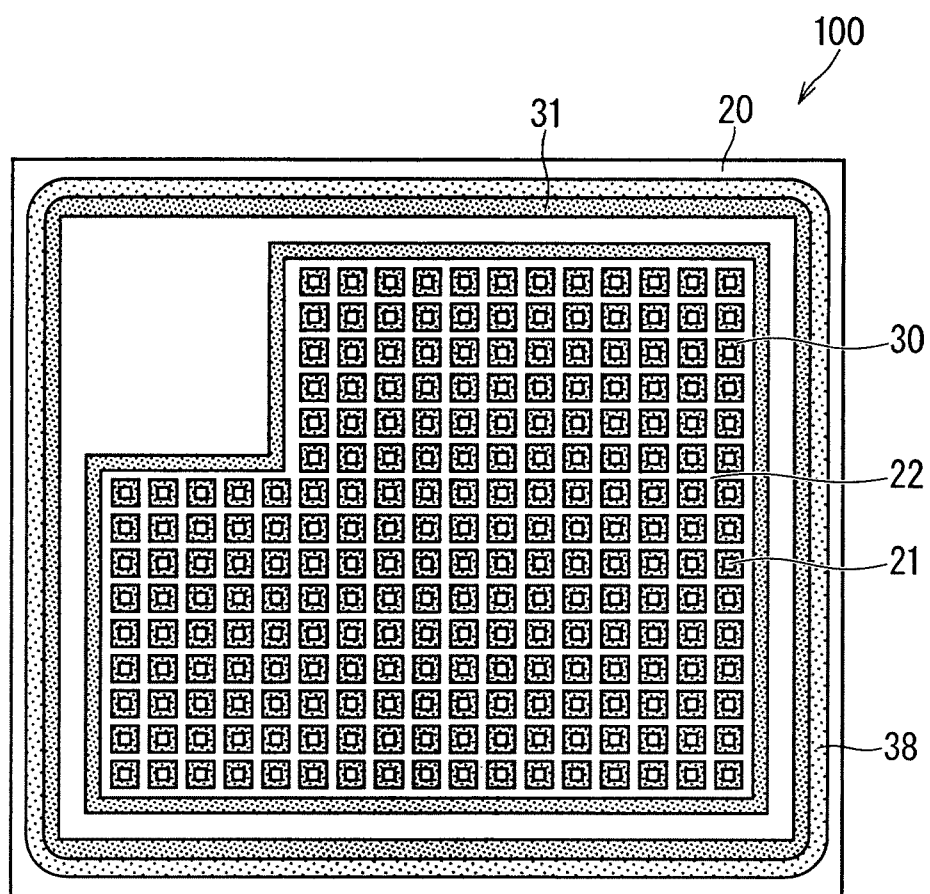


FIG. 8

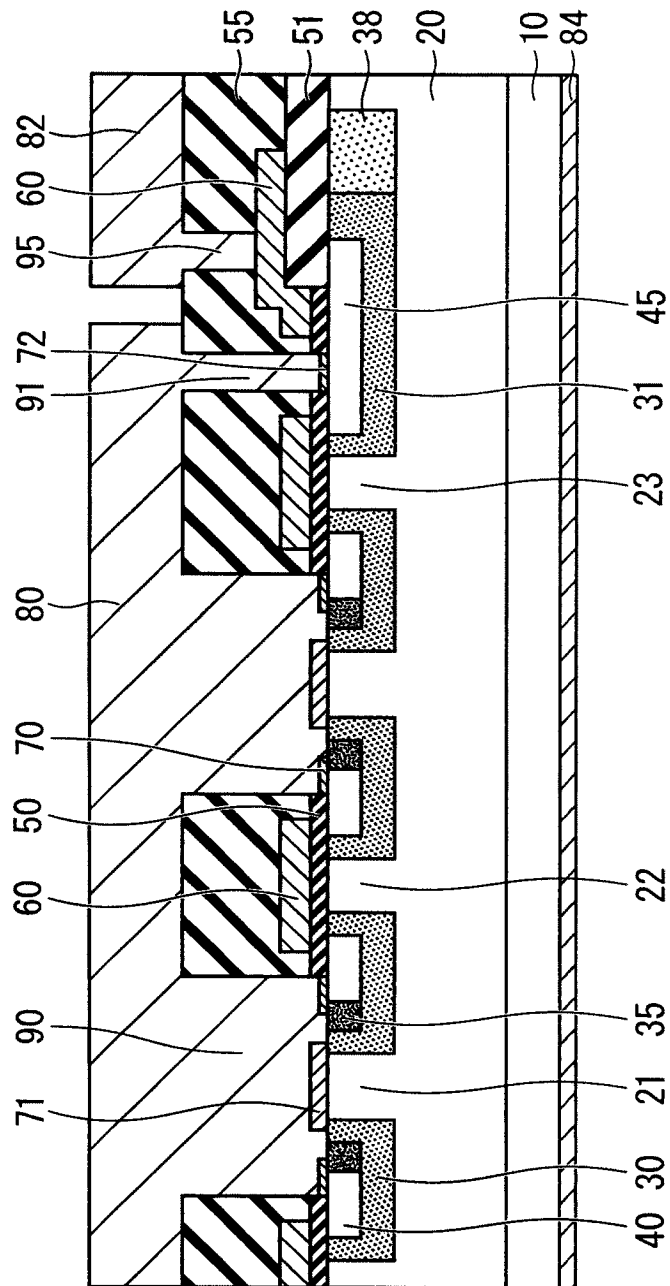


FIG. 9

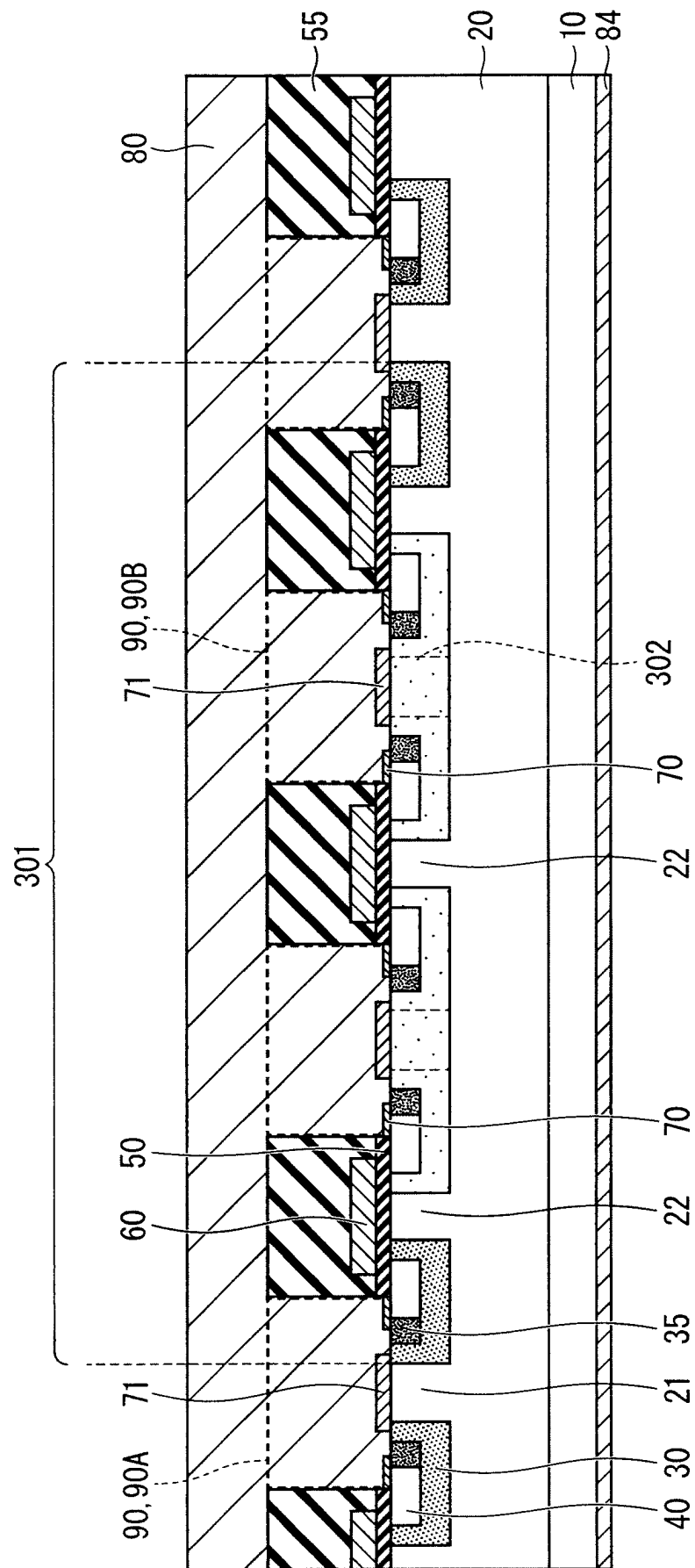


FIG. 10

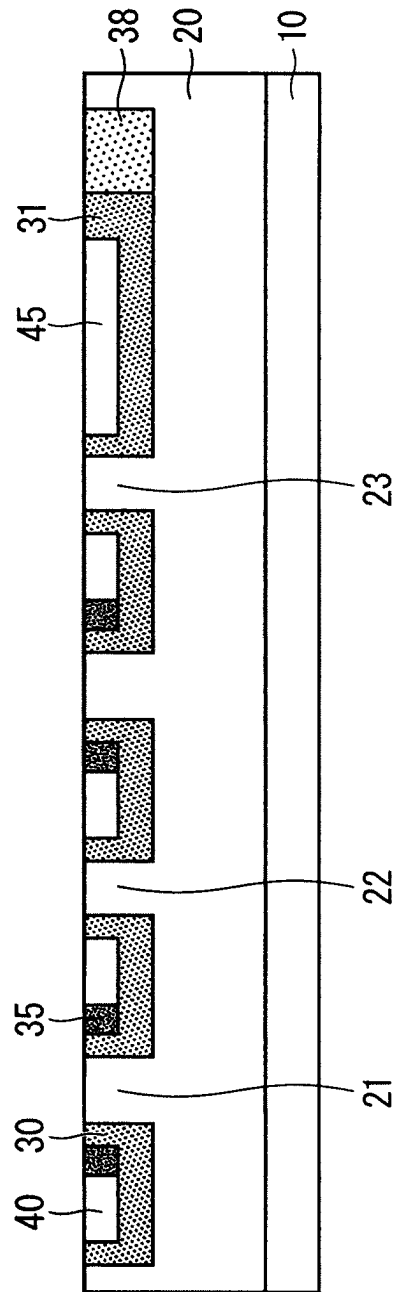


FIG. 11

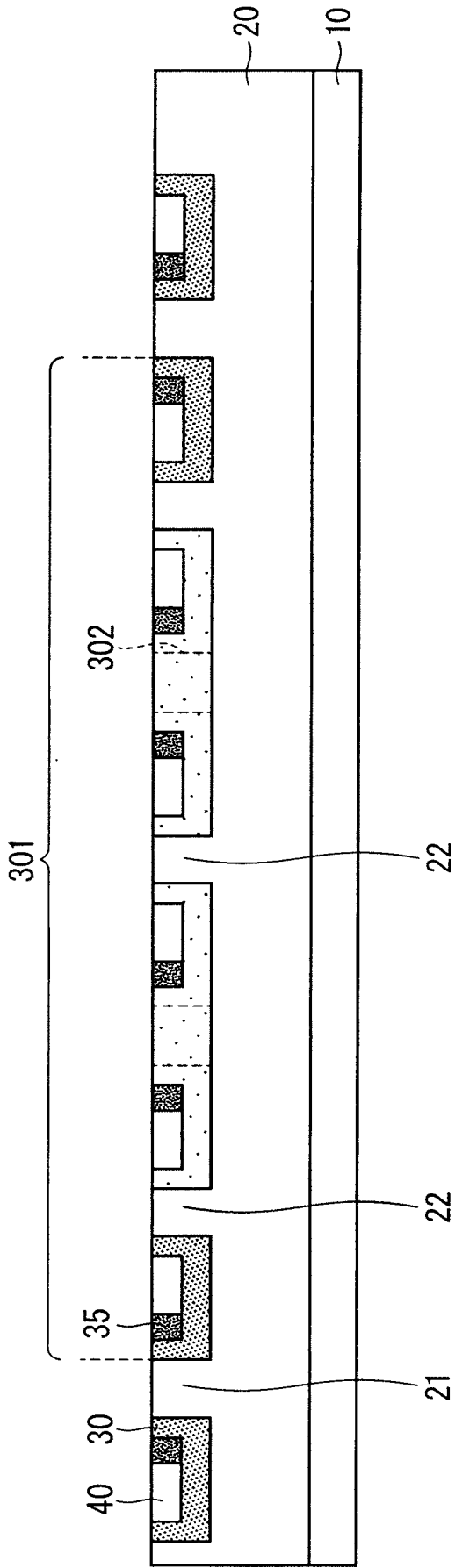


FIG. 12

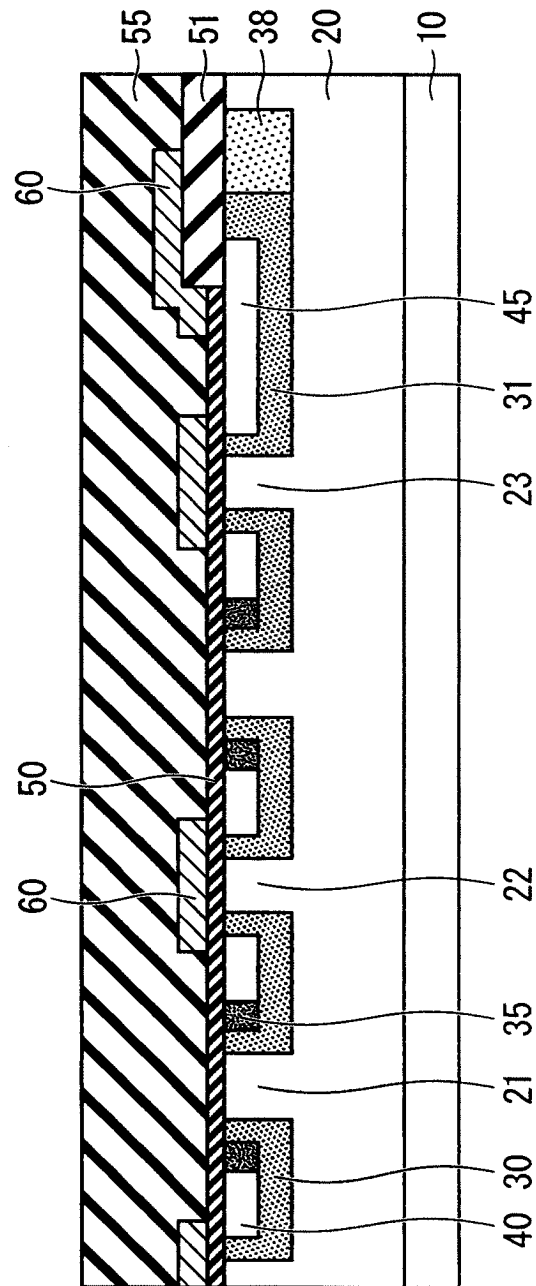


FIG. 13

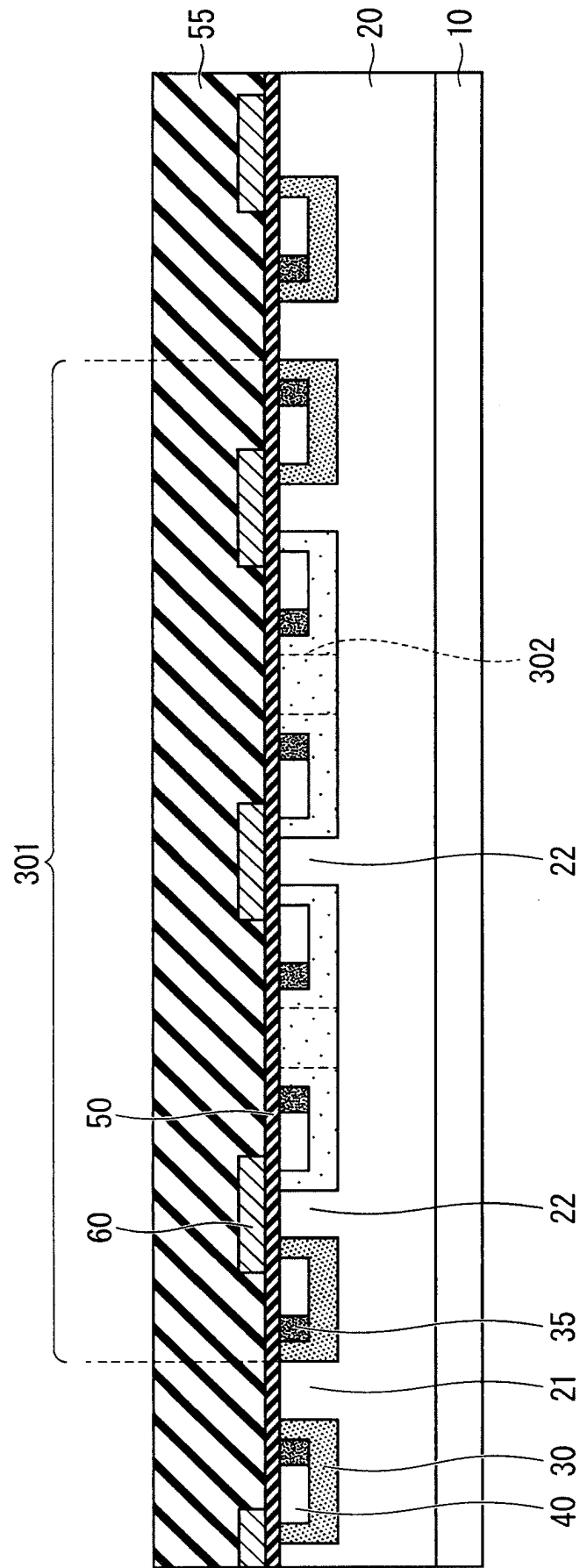


FIG. 14

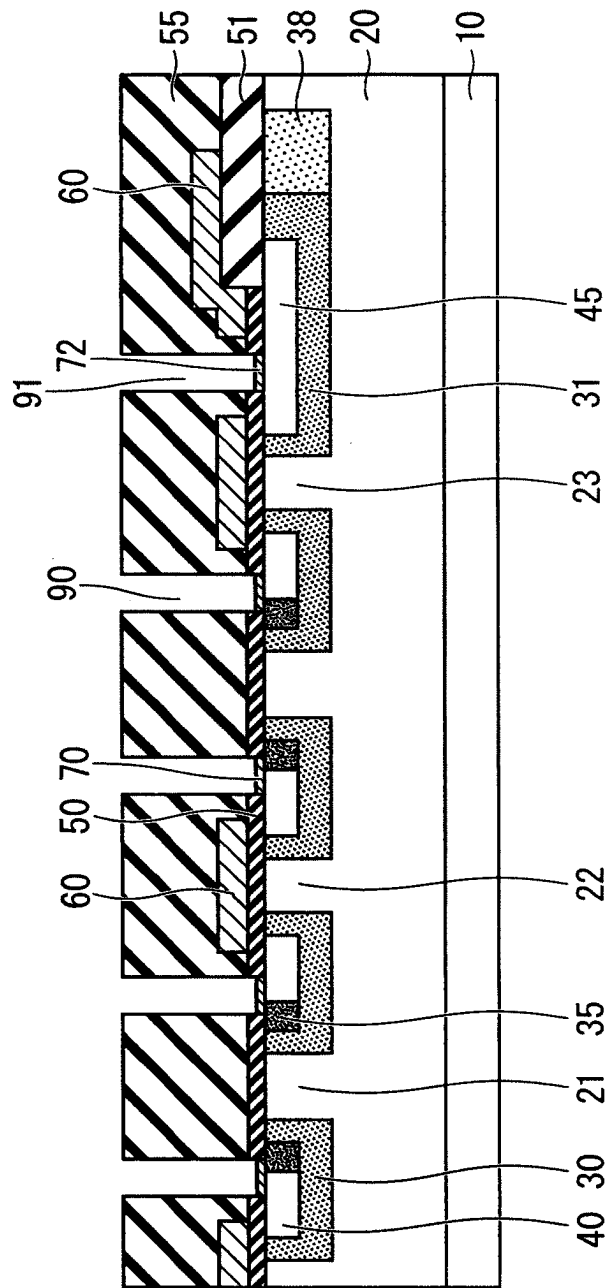


FIG. 15

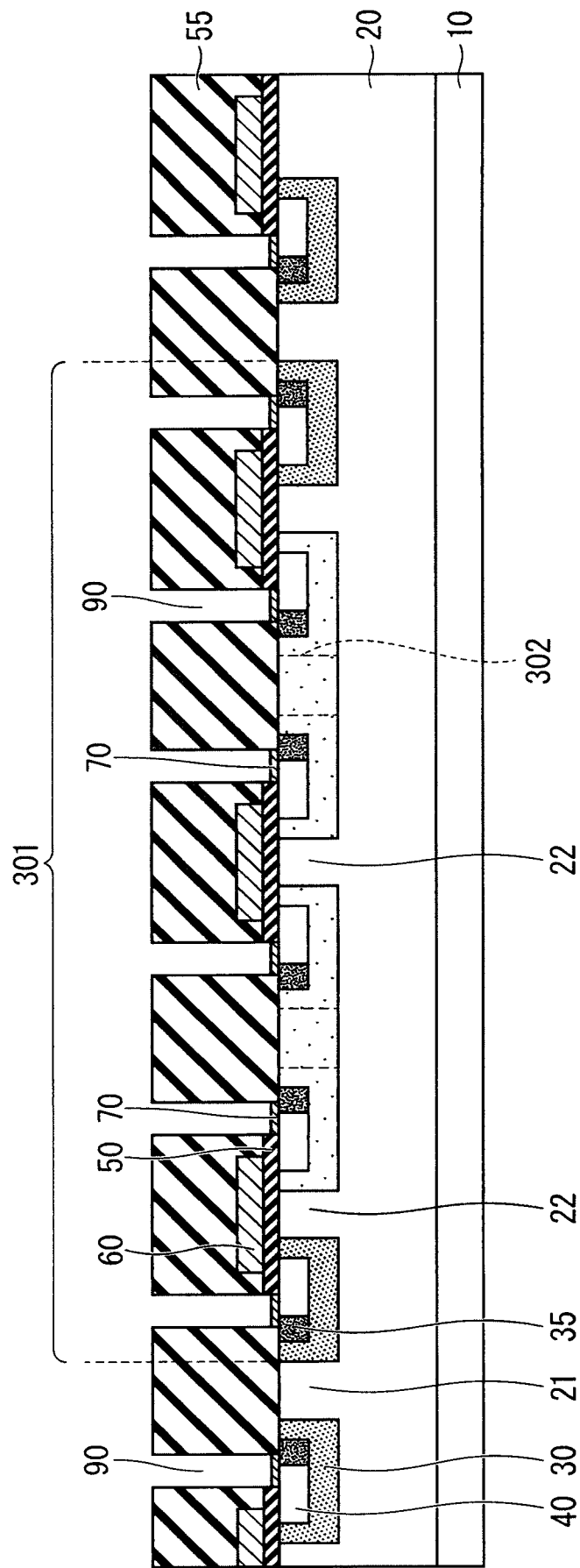


FIG. 16

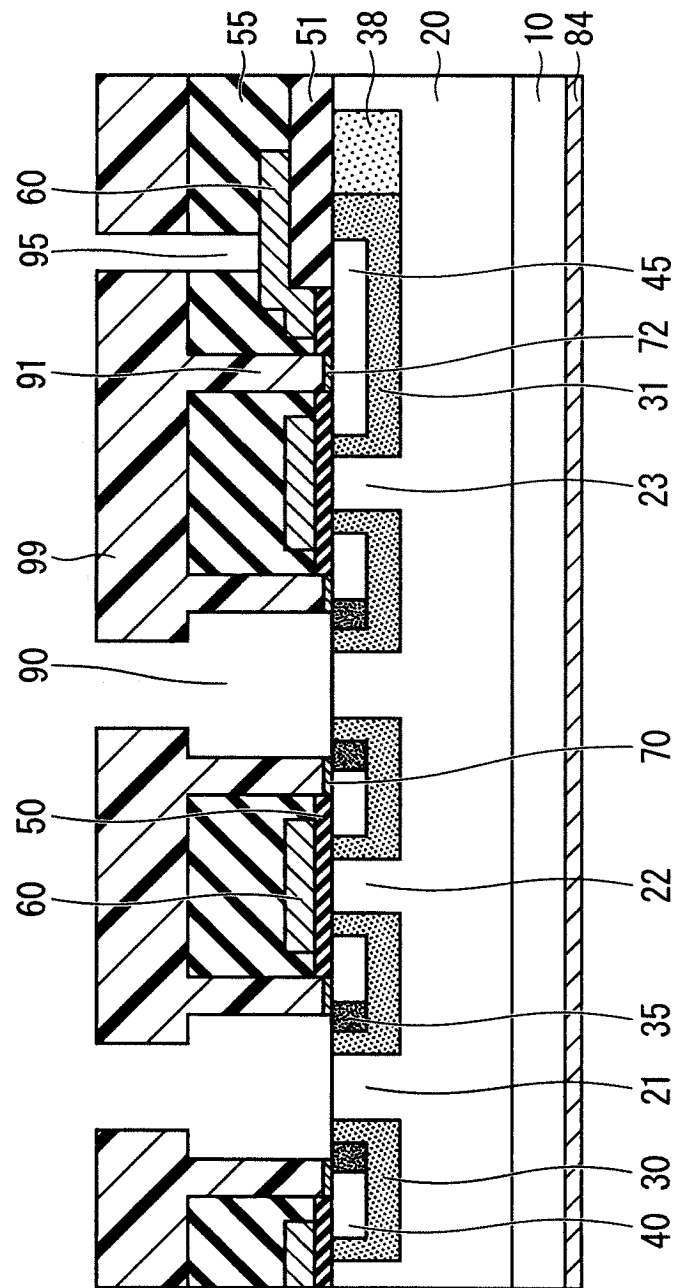


FIG. 17

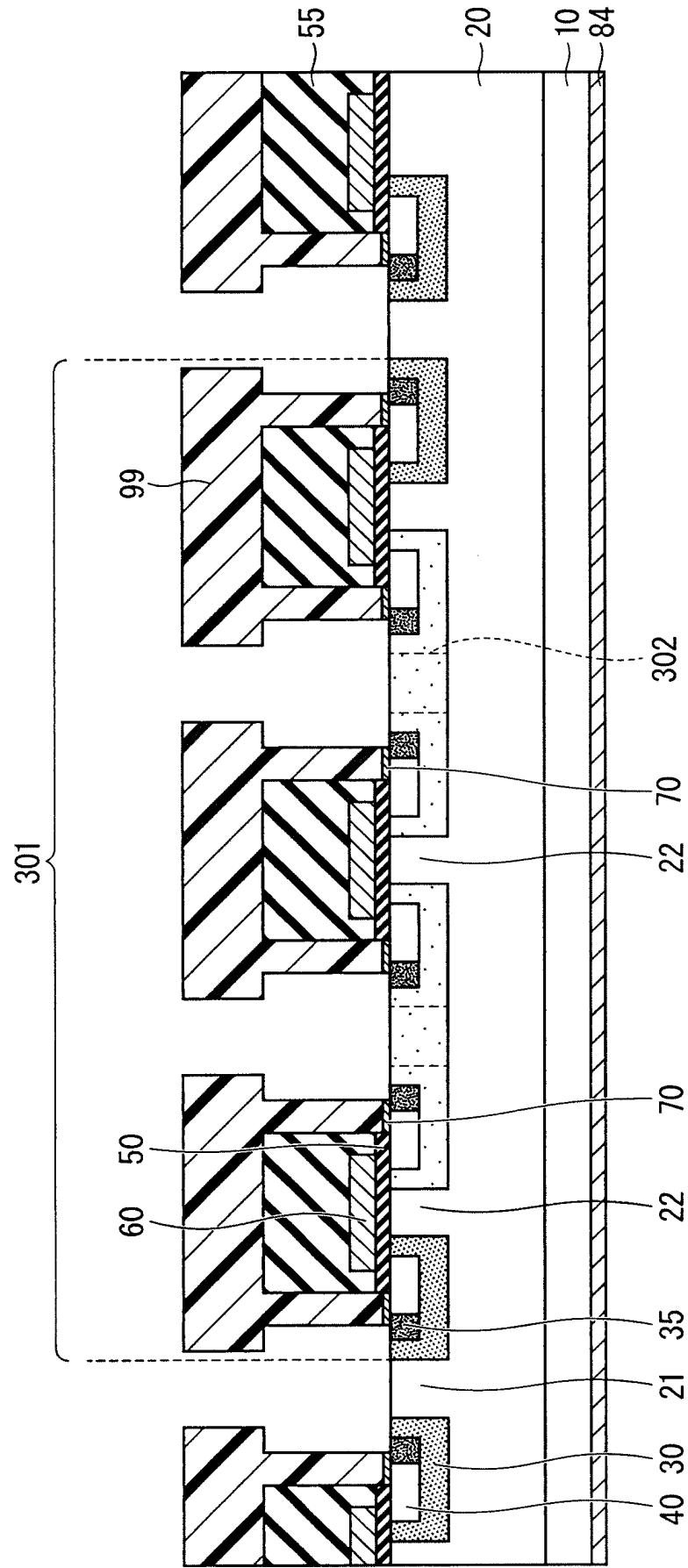


FIG. 18

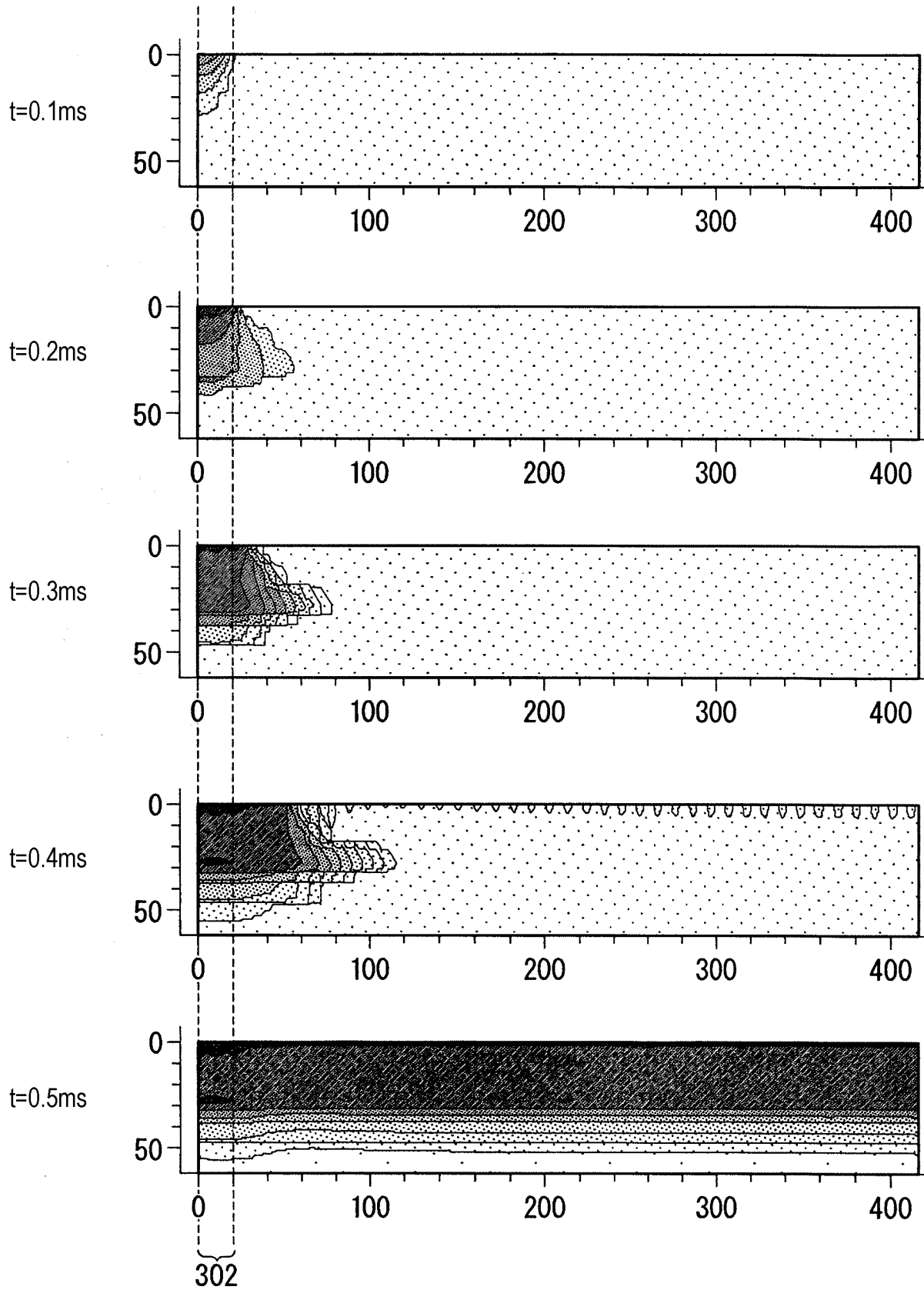


FIG. 19

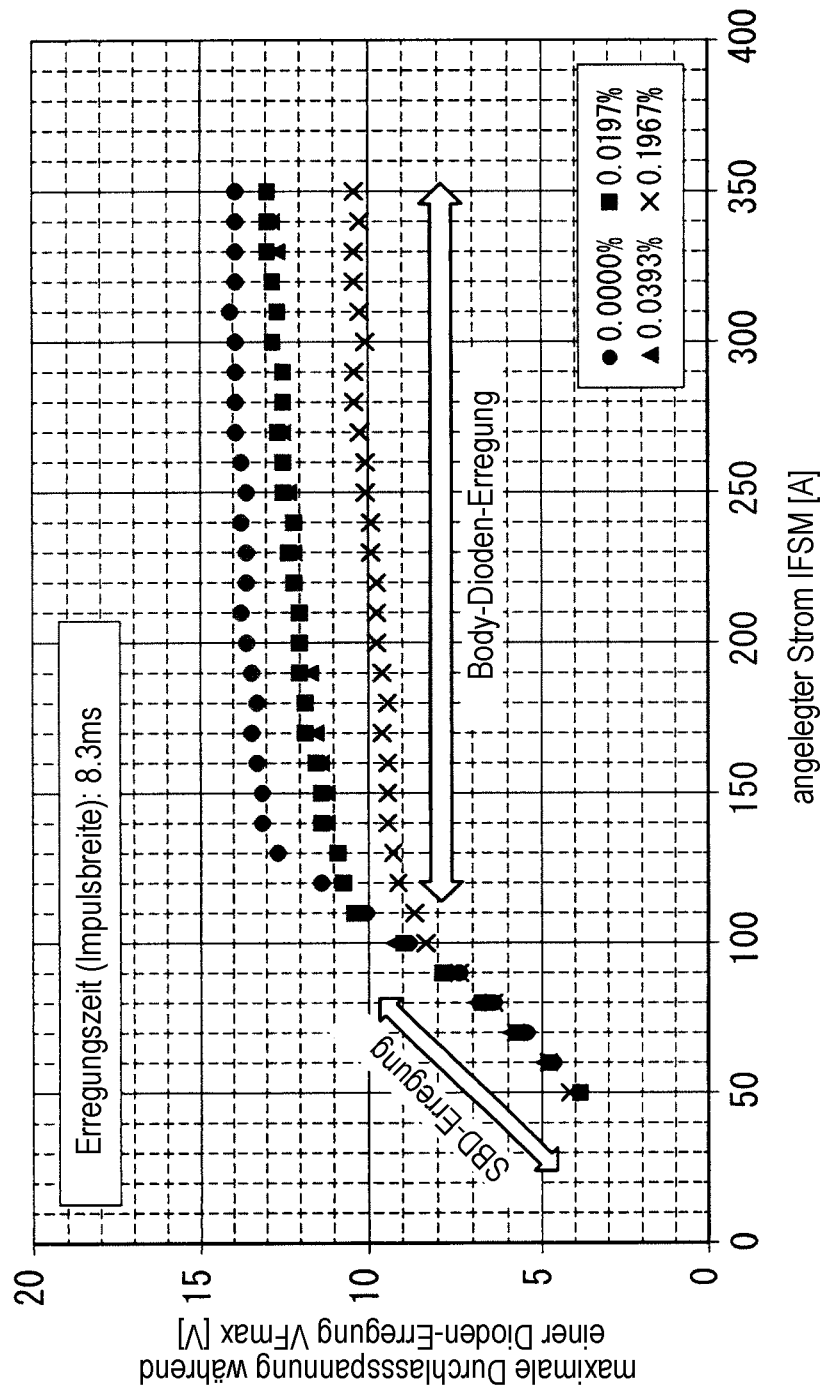


FIG. 20

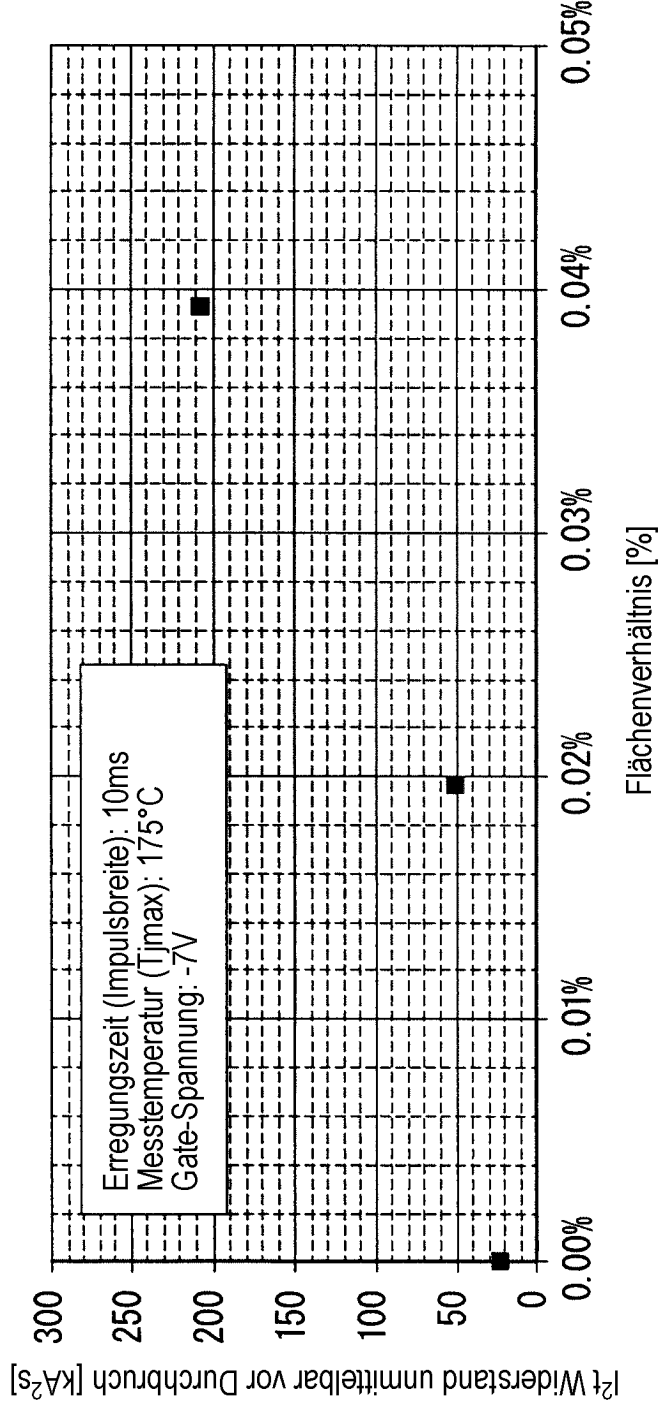


FIG. 21

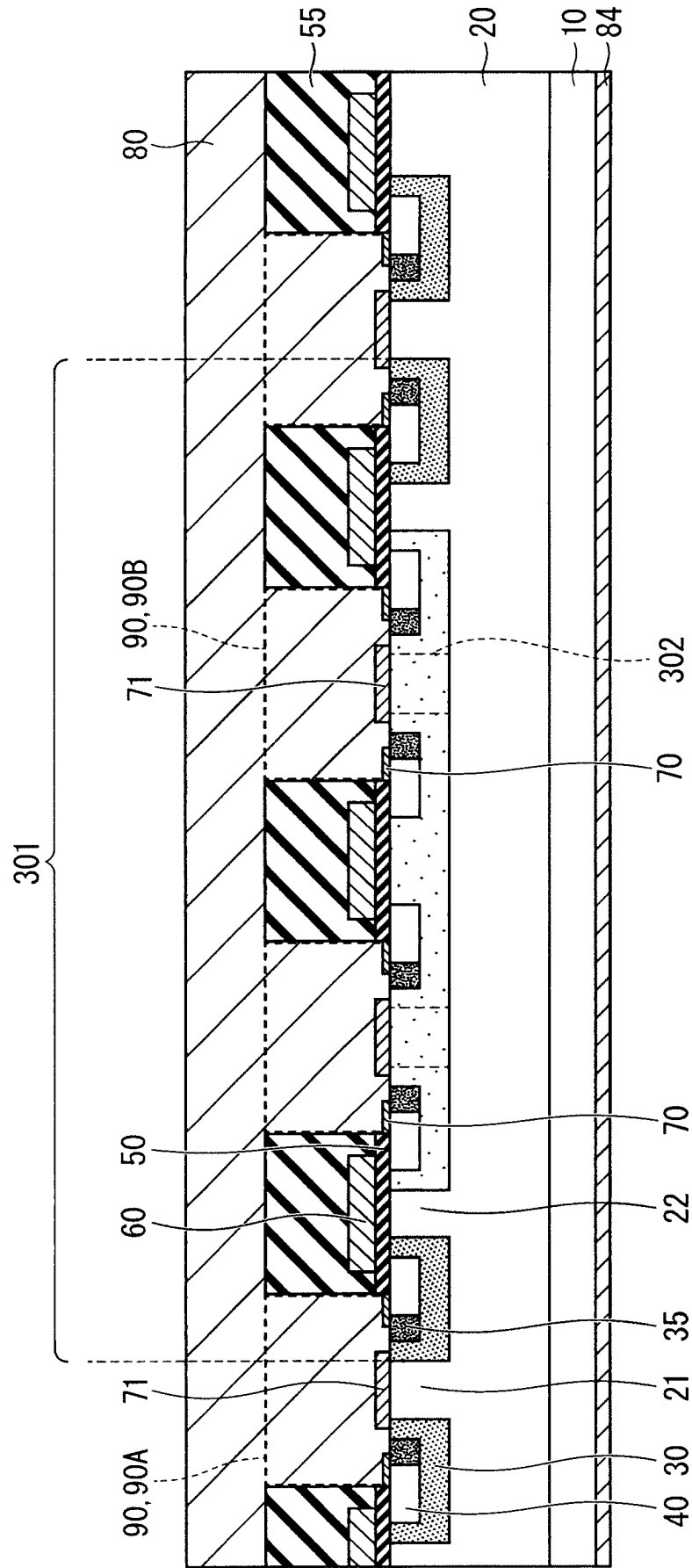


FIG. 22

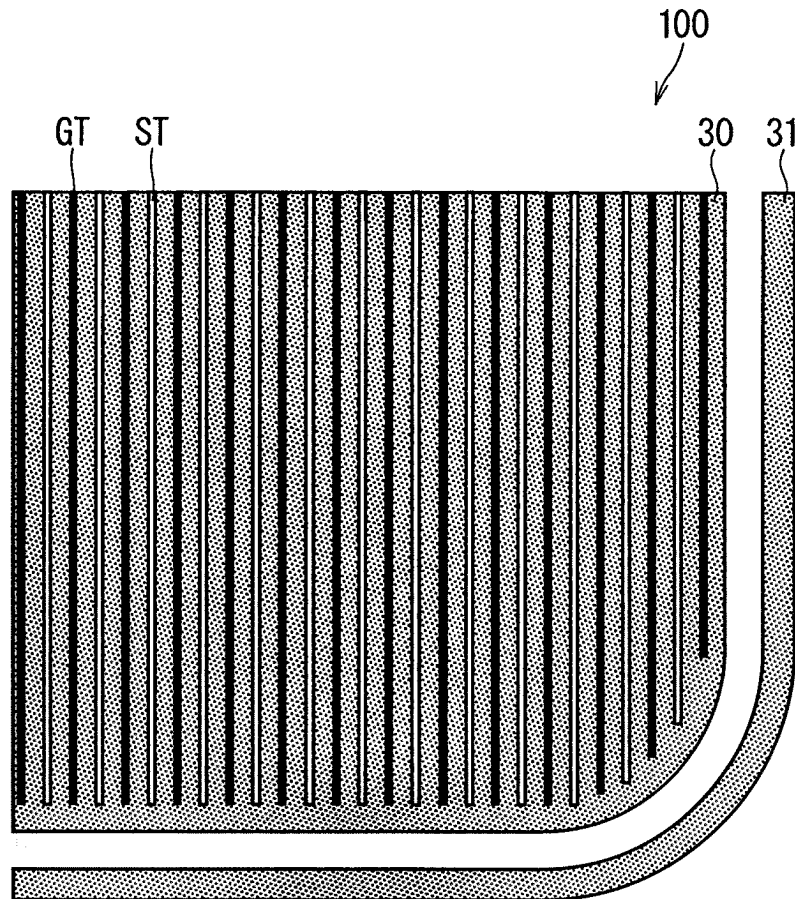


FIG. 23

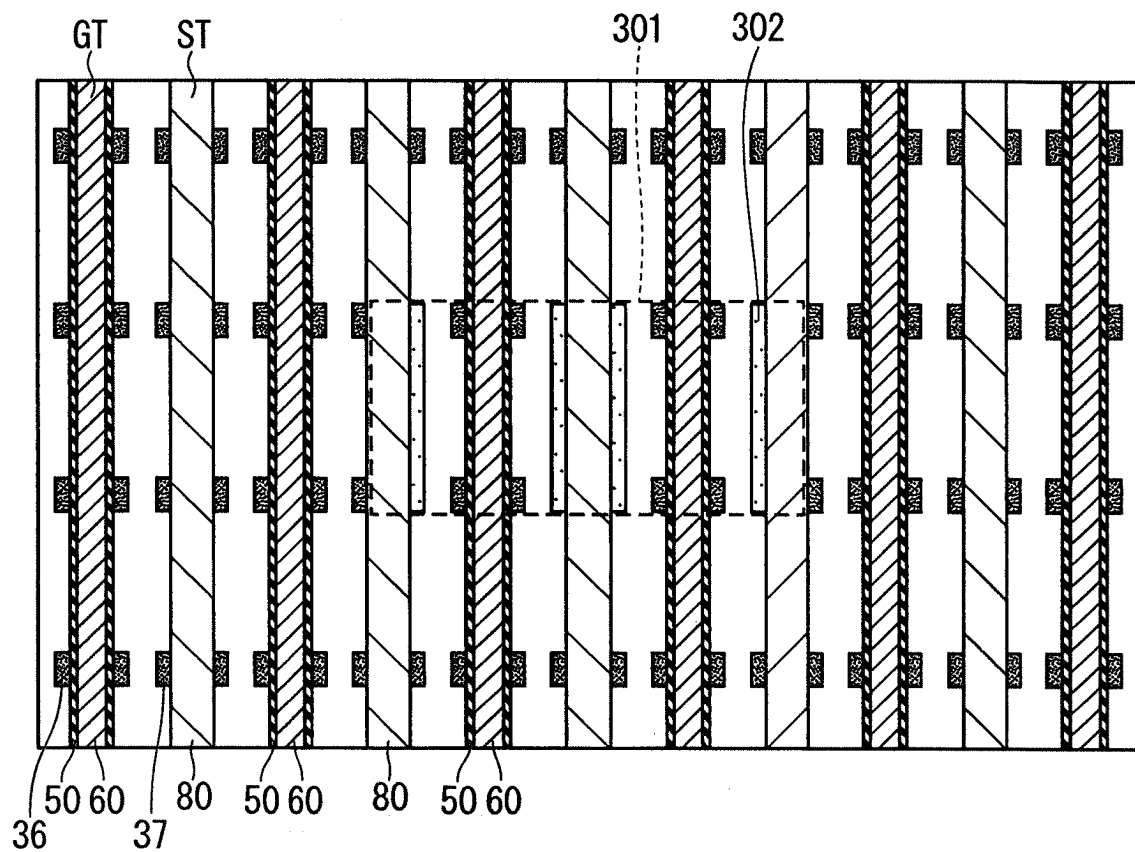


FIG. 24

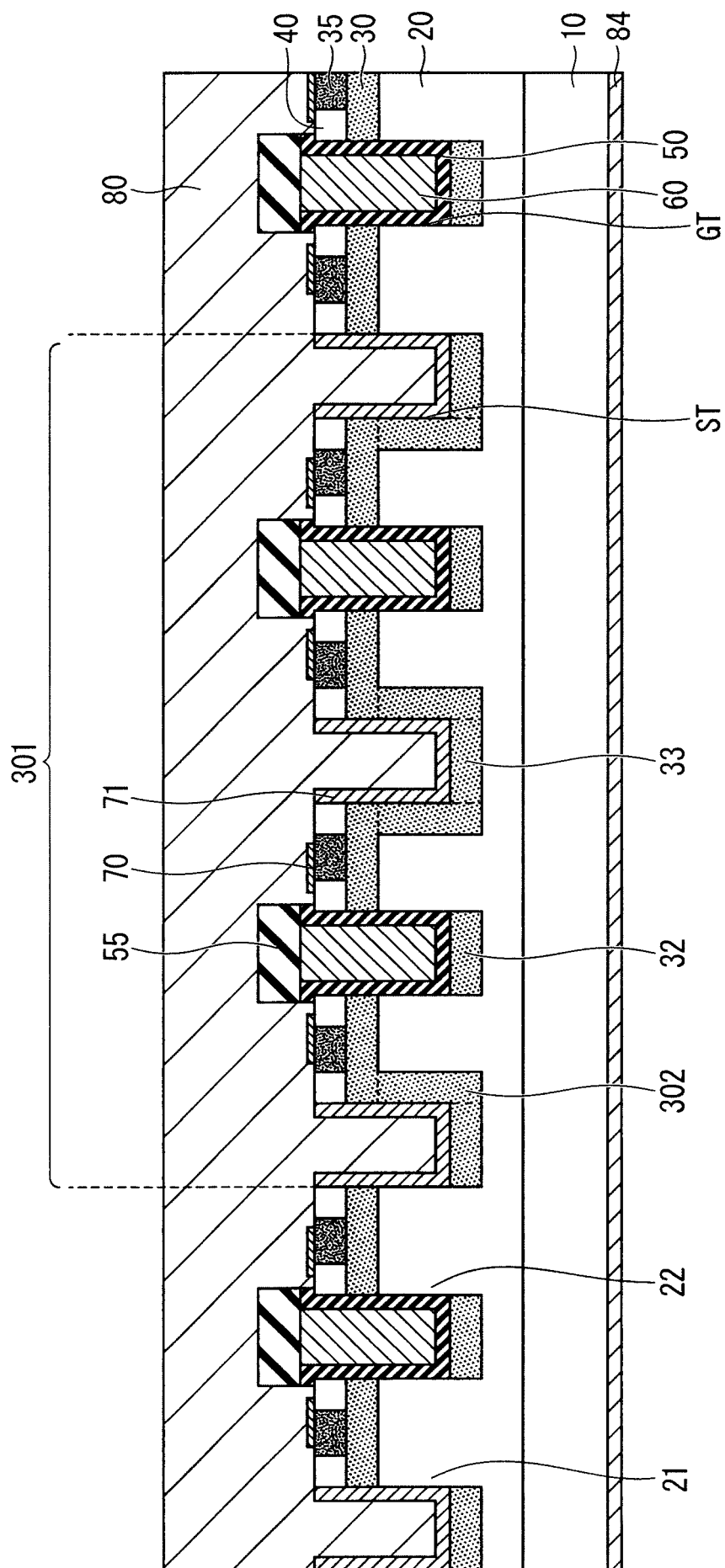


FIG. 25

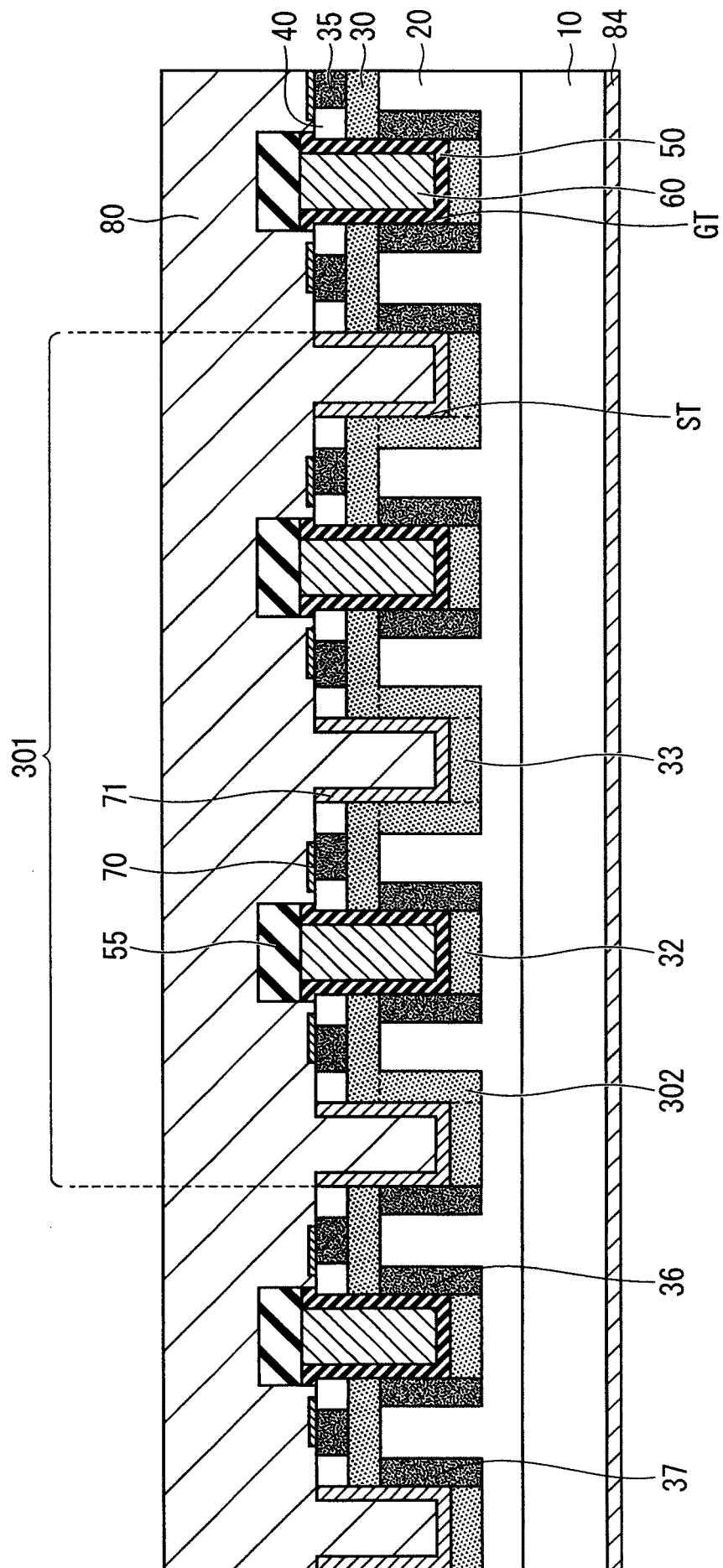


FIG. 26

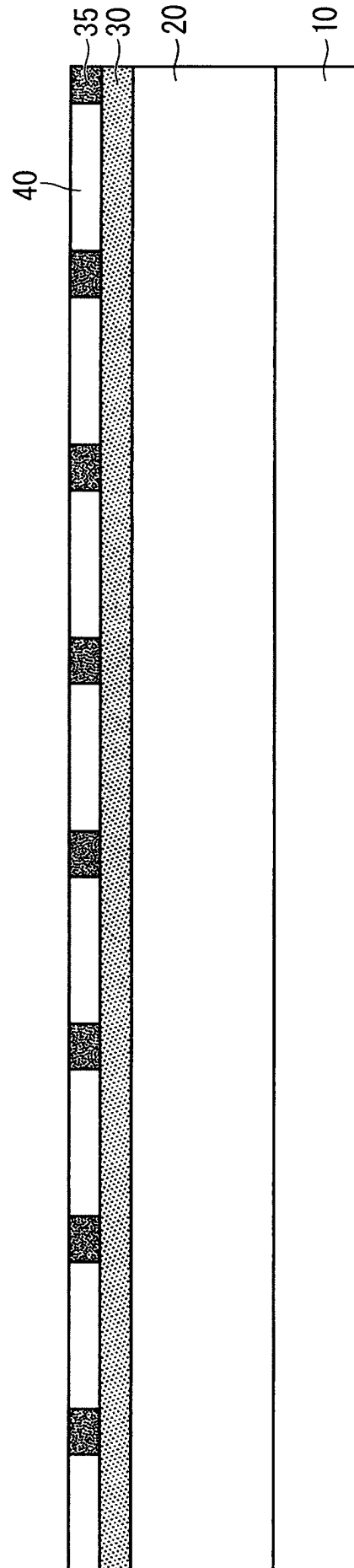


FIG. 27

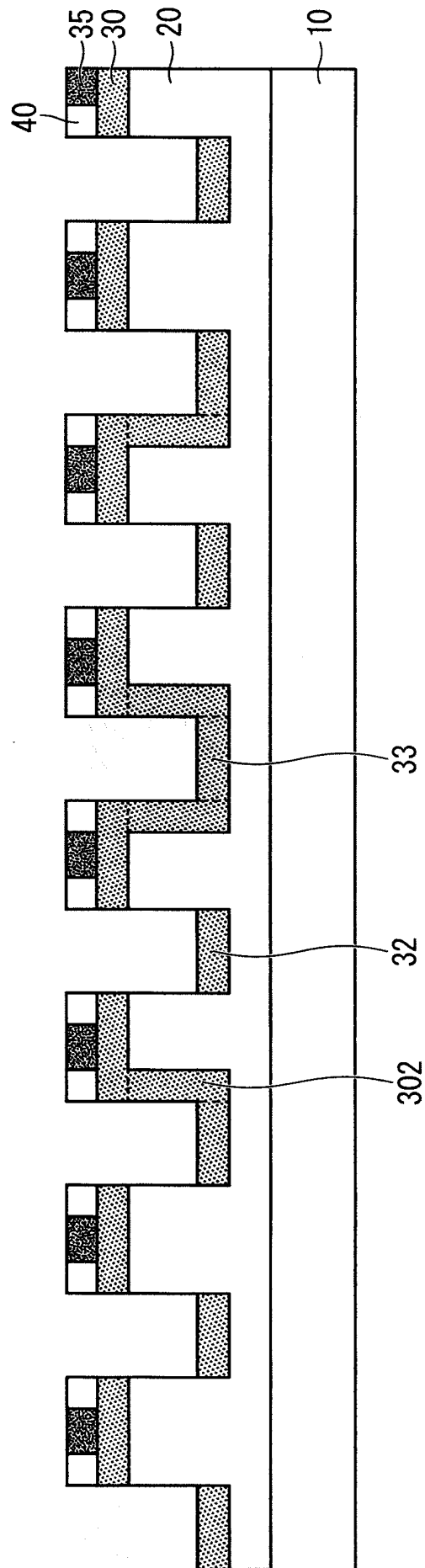


FIG. 28

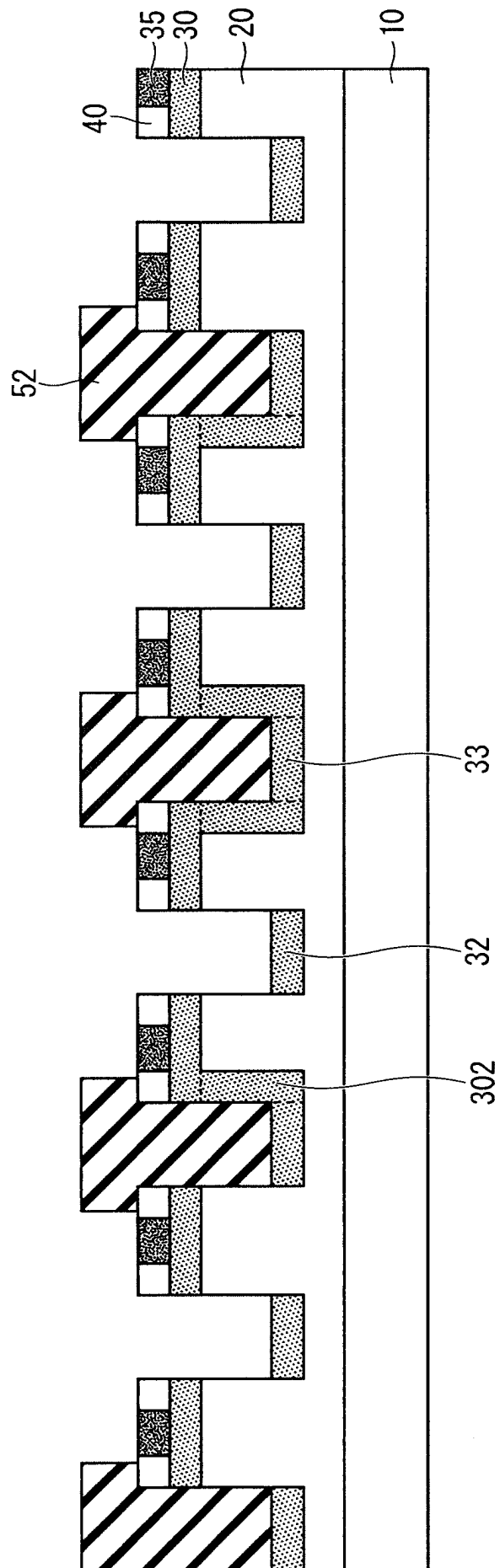


FIG. 29

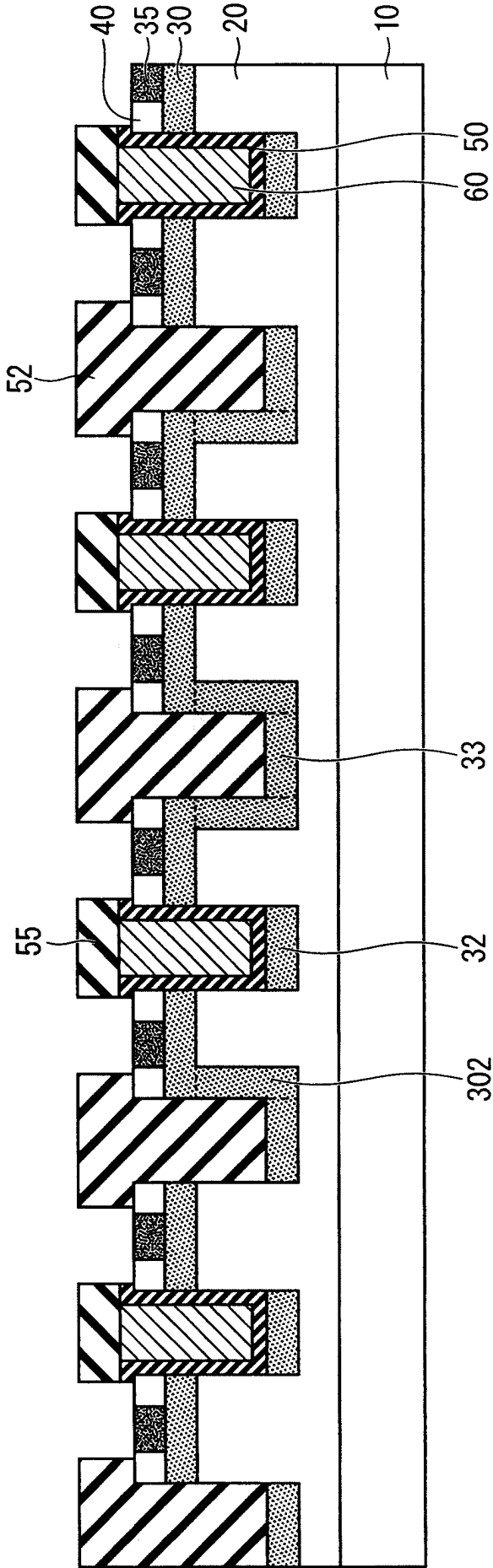


FIG. 30

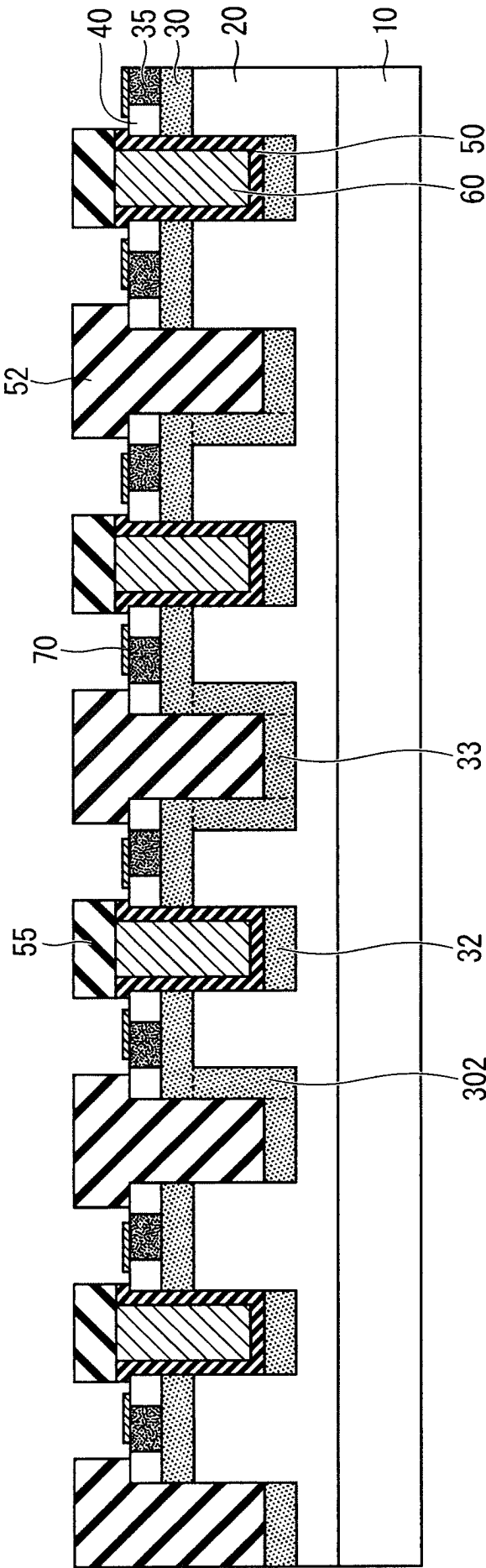


FIG. 31

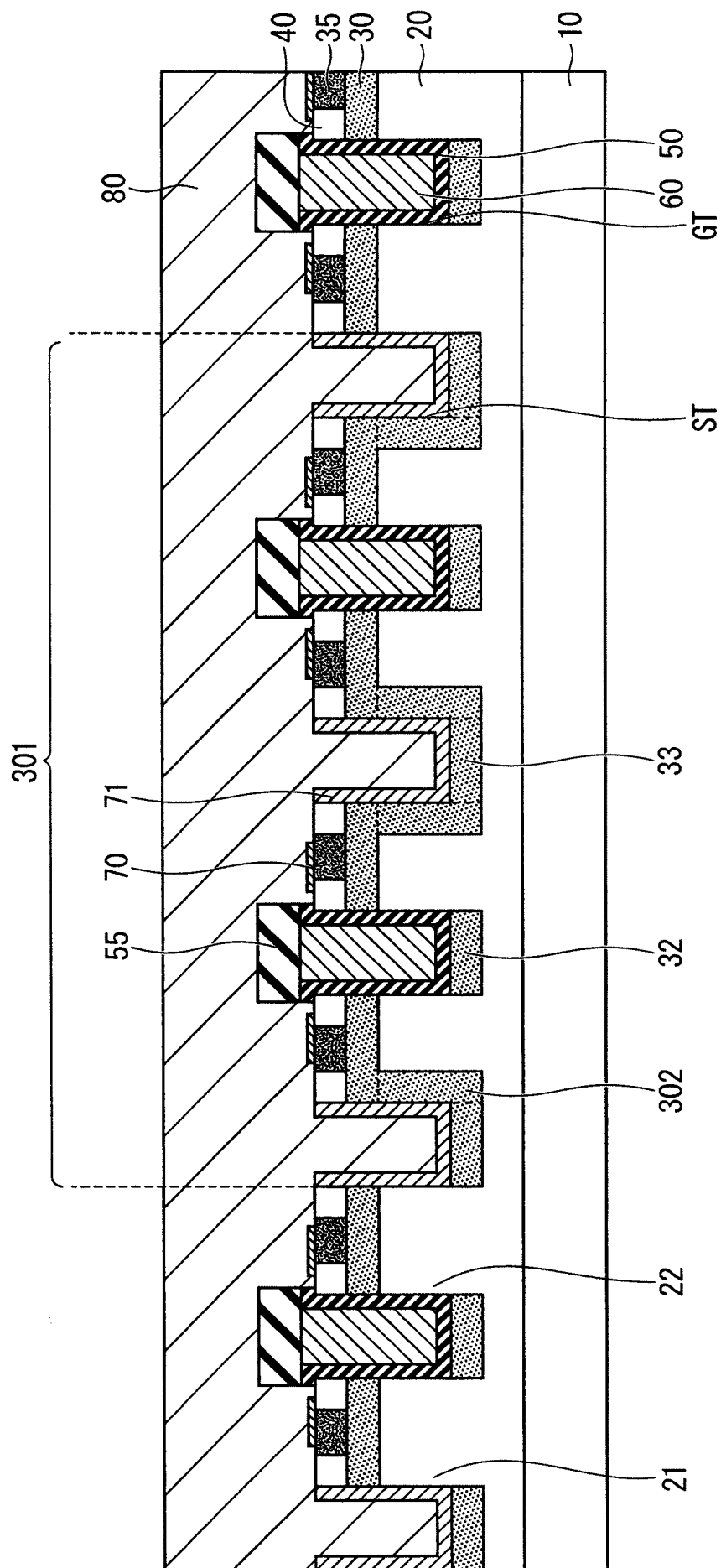


FIG. 32

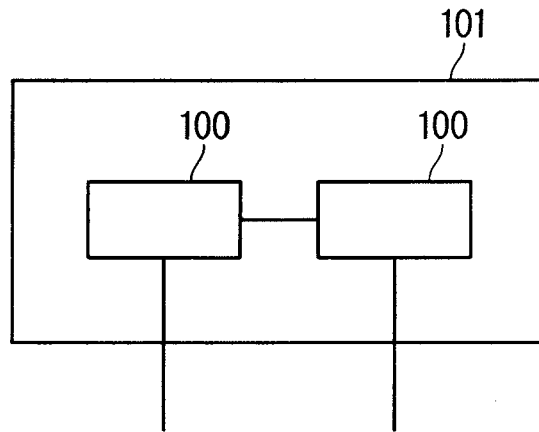


FIG. 33

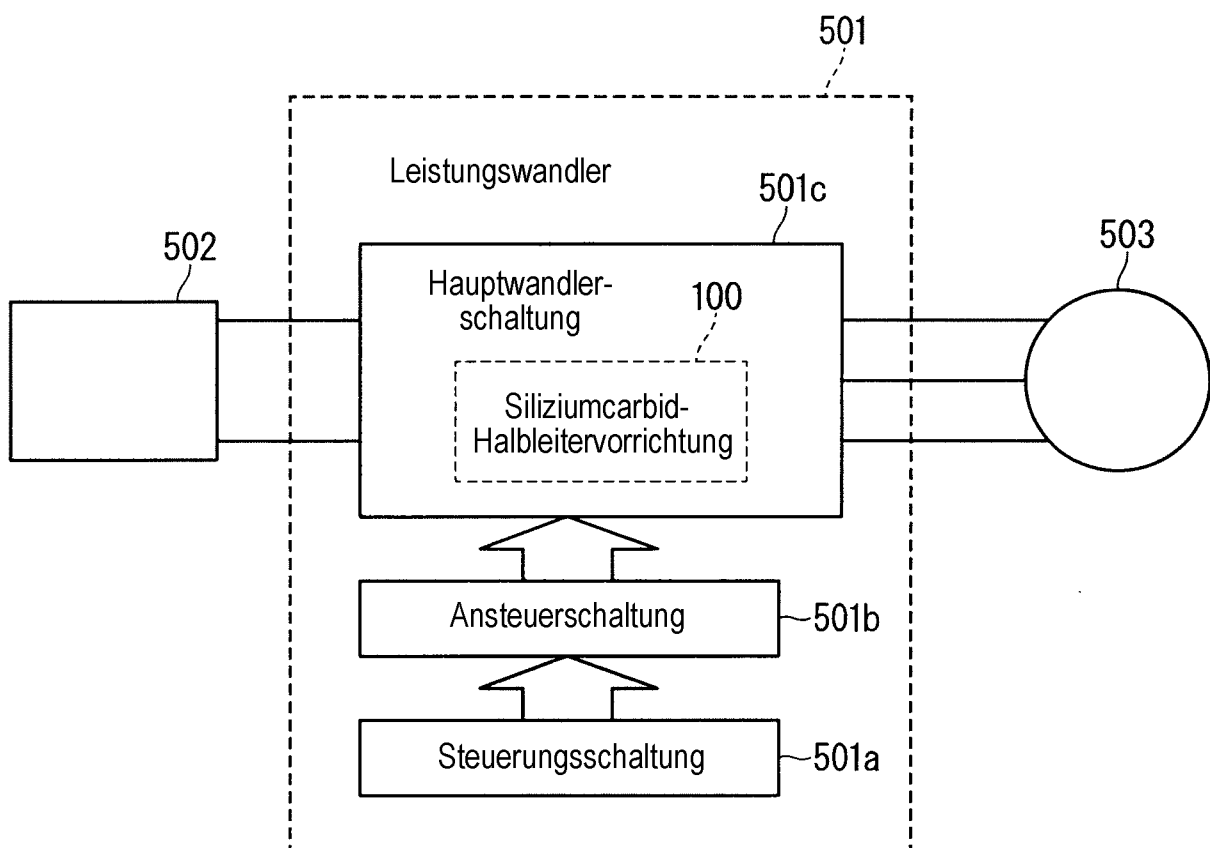


FIG. 34

