

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-152896
(P2017-152896A)

(43) 公開日 平成29年8月31日(2017.8.31)

(51) Int.Cl.	F I	テーマコード (参考)
H03K 17/687 (2006.01)	H03K 17/687 G	5F038
H03K 17/693 (2006.01)	H03K 17/693 A	5F048
H04B 1/48 (2006.01)	H04B 1/48	5F110
H04B 1/00 (2006.01)	H04B 1/00 260	5J055
H01L 29/786 (2006.01)	H01L 29/78 626C	5K011

審査請求 未請求 請求項の数 12 O L (全 24 頁) 最終頁に続く

(21) 出願番号 特願2016-33063 (P2016-33063)
(22) 出願日 平成28年2月24日 (2016.2.24)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100095957
弁理士 亀谷 美明
(74) 代理人 100096389
弁理士 金本 哲男
(74) 代理人 100101557
弁理士 萩原 康司
(74) 代理人 100128587
弁理士 松本 一騎
(72) 発明者 倉野内 厚志
東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

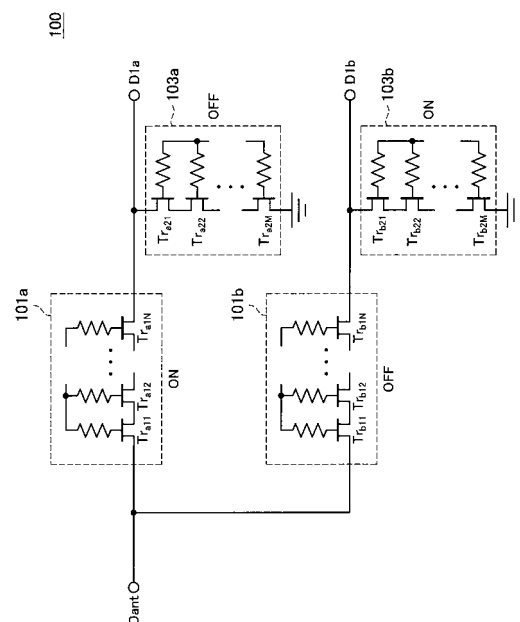
(54) 【発明の名称】 半導体装置、アンテナスイッチ回路、モジュール装置、及び無線通信装置

(57) 【要約】 (修正有)

【課題】無線通信の多バンド化をより好適に実現する半導体装置を提供する。

【解決手段】複数の端子と、前記端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群と、を備え、前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される。前記複数のトランジスタ群のうち、第1のトランジスタ群は、当該第1のトランジスタ群よりも電力の低い信号が入力される第2のトランジスタ群よりも、より高いオン抵抗を有する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

複数の端子と、
前記端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群と、
を備え、
前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、
半導体装置。

【請求項 2】

前記複数のトランジスタ群のうち、第 1 のトランジスタ群は、当該第 1 のトランジスタ群よりも電力の低い信号が入力される第 2 のトランジスタ群よりも、より高いオン抵抗を有する、請求項 1 に記載の半導体装置。

【請求項 3】

前記第 2 のトランジスタ群は、前記第 1 のトランジスタ群よりも高い耐電圧を有する、請求項 2 に記載の半導体装置。

【請求項 4】

前記第 1 のトランジスタ群を構成する第 1 のトランジスタと、前記第 2 のトランジスタ群を構成する第 2 のトランジスタとは、ゲート長、ソースゲート間の物理的距離、ゲートドレイン間の物理的距離、ソースドレイン間の物理的距離、及びゲート酸化膜の厚さのうち、少なくともいずれかの素子パラメータが異なる、請求項 2 に記載の半導体装置。

【請求項 5】

前記素子パラメータは、前記第 1 のトランジスタ群と前記第 2 のトランジスタ群との間のオン抵抗の違いに応じて、前記第 1 のトランジスタと前記第 2 のトランジスタとの間で異なる、請求項 4 に記載の半導体装置。

【請求項 6】

前記第 1 のトランジスタ群と前記第 2 のトランジスタ群とは、互い異なる耐電圧を有し、
前記素子パラメータは、前記第 1 のトランジスタ群と前記第 2 のトランジスタ群との間の耐電圧の違いに応じて、前記第 1 のトランジスタと前記第 2 のトランジスタとの間で異なる、
請求項 4 に記載の半導体装置。

【請求項 7】

前記複数の端子である複数の第 1 の端子とは異なる第 2 の端子を備え、
前記複数の第 1 の端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記第 2 の端子と、当該複数の第 1 の端子それぞれとの間の接続関係が選択的に導通状態に制御される、
請求項 1 に記載の半導体装置。

【請求項 8】

前記複数の端子と、前記複数のトランジスタ群とは、SOI 基板上に形成される、請求項 1 に記載の半導体装置。

【請求項 9】

前記複数の端子と、前記複数のトランジスタ群とは、半絶縁性基板上に形成される、請求項 1 に記載の半導体装置。

【請求項 10】

アンテナに接続されるアンテナ端子と、
前記アンテナ端子とは異なる複数の送受信端子と、
前記送受信端子ごとに設けられ、複数のトランジスタが直列に接続された複数のトランジスタ群と、
を備え、

10

20

30

40

50

前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、

前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の選択的に接続関係が導通状態に制御される、

アンテナスイッチ回路。

【請求項 1 1】

アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、

10

前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される送信信号と、当該送受信端子から出力される受信信号とを分波するデュプレクサと、

を備え、

前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、

前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、

前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の接続関係が選択的に導通状態に制御される、

20

モジュール装置。

【請求項 1 2】

アンテナと、

前記アンテナへの送信信号の入力と、前記アンテナで受信した受信信号の出力とを、周波数ごとに選択的に切り替えるフロントエンドモジュールと、

を備え、

前記フロントエンドモジュールは、

前記アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、

30

前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される前記送信信号と、当該送受信端子から出力される前記受信信号とを分波するデュプレクサと、

を備え、

前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、

前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、

前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の接続関係が選択的に導通状態に制御される、

40

無線通信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、半導体装置、アンテナスイッチ回路、モジュール装置、及び無線通信装置に関する。

【背景技術】

【0002】

近年では、通信技術の進化に伴い、無線通信に利用できる周波数帯として、所謂 800 MHz 帯（以降では、「低周波数帯」とも称する）に限らず、1.5 GHz 帯や 2.0 GHz

50

H_z帯等のより高い周波数帯（以降では、「高周波数帯」とも称する）が利用可能になってきている。このような状況から、スマートフォン等のような無線通信が可能な無線通信装置では、複数の異なる周波数帯の信号の送受信への対応が必要となる場合がある。そのため、このような無線通信装置では、互いに周波数帯の異なる複数の信号の送受信間において1つのアンテナを共有するために、アンテナスイッチ回路が設けられている場合がある。

【0003】

アンテナスイッチ回路の構成としては、例えば、所望の信号を通過させる導通状態（オン状態）と、不要な信号を遮断する遮断状態（オフ状態）のトランジスタ（例えば、FET：Field effect transistor）とを組み合わせたものが挙げられる。例えば、特許文献1には、アンテナスイッチ回路の一例が開示されている。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2011-249466号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

また、近年では、複数の周波数帯を統合することにより通信チャネルを形成することで、通信のスループットを向上させる、所謂キャリアアグリゲーション（CA：Carrier Aggregation）と呼ばれる技術も実用化されている。このようなCA等の技術の実用化に伴い、無線通信に利用する通信帯域（バンド）の数も増加する傾向にある。そのため、アンテナスイッチ回路にもより多くの周波数帯域への対応（即ち、多バンド化）が要求されており、近年では、最小構成であるSPDT（Single Pole Double Throw）のものに限らず、例えば、SP8TやSP10Tといった構成のものも求められている。

20

【0006】

一方で、所謂オン抵抗、オフ容量、及び耐圧等のようなアンテナスイッチ回路に求められる特性は、通過させる信号の周波数に応じて異なる場合がある。そのため、多バンド化と、バンドごとのより良好な特性の実現とを両立が求められている。

【0007】

そこで、本開示では、無線通信の多バンド化をより好適な態様で実現することが可能な、半導体装置、アンテナスイッチ回路、モジュール装置、及び無線通信装置を提案する。

30

【課題を解決するための手段】

【0008】

本開示によれば、複数の端子と、前記端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群と、を備え、前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、半導体装置が提供される。

【0009】

また、本開示によれば、アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子と、前記アンテナ端子と、前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替える切替え部と、前記送受信端子ごとに設けられ、複数のトランジスタが直列に接続された複数のトランジスタ群と、を備え、前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、アンテナスイッチ回路が提供される。

40

【0010】

また、本開示によれば、アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される送信信号と、当該送受信端子から

50

出力される受信信号とを分波するデュプレクサと、を備え、前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、モジュール装置が提供される。

【0011】

また、本開示によれば、アンテナと、前記アンテナへの送信信号の入力と、前記アンテナで受信した受信信号の出力とを、周波数ごとに選択的に切り替えるフロントエンドモジュールと、を備え、前記フロントエンドモジュールは、前記アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される前記送信信号と、当該送受信端子から出力される前記受信信号とを分波するデュプレクサと、を備え、前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、無線通信装置が提供される。

10

【発明の効果】

【0012】

以上説明したように本開示によれば、無線通信の多バンド化をより好適な態様で実現することが可能な、半導体装置、アンテナスイッチ回路、モジュール装置、及び無線通信装置が提供される。

20

【0013】

なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

【図面の簡単な説明】

【0014】

【図1】アンテナスイッチ回路の概略的な回路構成の一例について説明するための説明図である。

【図2】アンテナスイッチ回路の構成の他の一例について説明するための説明図である。

30

【図3】アンテナスイッチ回路の等価回路の一例を示している。

【図4】図3に示した等価回路における入出力の周波数特性の一例を示している。

【図5】本開示の一実施形態に係るアンテナスイッチ回路で適用されるトランジスタの概略的な構成の一例について説明するための説明図である。

【図6】同実施形態に係るアンテナスイッチ回路において適用されるトランジスタ群の概略的な構成の一例について説明するための説明図である。

【図7】ゲート長とオン抵抗との間の関係について説明するための説明図である。

【図8】ゲート長と耐圧との間の関係の一例について説明するための説明図である。

【図9】本開示の一実施例に係るアンテナスイッチにおける、高周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

40

【図10】本開示の一実施例に係るアンテナスイッチにおける、高周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

【図11】本開示の一実施例に係るアンテナスイッチにおける、低周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

【図12】本開示の一実施例に係るアンテナスイッチにおける、低周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

【図13】本開示の一実施例に係るアンテナスイッチ回路の特性のシミュレーション結果の一例を示している。

【図14】本開示の一実施例に係るアンテナスイッチ回路の特性のシミュレーション結果の一例を示している。

50

【図15】本開示の一実施例に係るアンテナスイッチ回路の特性のシミュレーション結果の一例を示している。

【図16】同実施形態の適用例について説明するための説明図である。

【図17】同実施形態の適用例について説明するための説明図である。

【発明を実施するための形態】

【0015】

以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【0016】

なお、説明は以下の順序で行うものとする。

1. はじめに
 - 1.1. アンテナスイッチ回路の構成
 - 1.2. アンテナスイッチ回路の検討
2. 技術的特徴
 - 2.1. 概要
 - 2.2. 半導体素子の構成
 - 2.3. 実施例
 - 2.4. 適用例

3. むすび

【0017】

<< 1. はじめに >>

< 1.1. アンテナスイッチ回路の構成 >

まず、図1を参照して、互いに周波数帯の異なる複数の信号の送受信を1つのアンテナで共有するためのアンテナスイッチ回路の構成の一例について説明する。図1は、アンテナスイッチ回路の概略的な回路構成の一例について説明するための説明図であり、互いに周波数帯の異なる2つの信号の送受信を1つのアンテナで共有するSPDT構成のアンテナスイッチ回路の一例を示している。

【0018】

図1に示すように、アンテナスイッチ回路100は、アンテナ端子Dantと、送受信端子D1a及びD1bとを有する。また、アンテナスイッチ回路100は、アンテナ端子Dantと送受信端子D1aとの間にシリーズ部101aを有し、送受信端子D1aと基準電位（以降では、「GND端子」とも称する）との間にシャント部103aを有する。シリーズ部101aは、複数のトランジスタ $Tr_{a11} \sim Tr_{a1N}$ が直列に接続されたトランジスタ群により構成される。また、シャント部103aは、複数のトランジスタ $Tr_{a21} \sim Tr_{a2M}$ が直列に接続されたトランジスタ群により構成される。同様に、アンテナスイッチ回路100は、アンテナ端子Dantと送受信端子D1bとの間にシリーズ部101bを有し、送受信端子D1bとGND端子との間にシャント部103bを有する。シリーズ部101b及びシャント部103bは、シリーズ部101a及びシャント部103aと同様に、複数のトランジスタが直列に接続されたトランジスタ群により構成される。

【0019】

シリーズ部101a及び101bと、シャント部103a及び103bとのそれぞれは、導通状態とする場合には、各トランジスタに対して、ゲート電圧として昇圧電圧（例えば、6V）が与えられ、バックゲート電圧として設置電圧（例えば、0V）が与えられる。また、遮断状態（即ち、非導通状態）とする場合には、各トランジスタに対して、ゲート電圧及びバックゲート電圧のそれぞれとして降圧電圧（例えば、-5V）が与えられる。なお、以降の説明では、シリーズ部101a及び101bを特に区別しない場合には、単に「シリーズ部101」と称する場合がある。同様に、シャント部103a及び103bを特に区別しない場合には、単に「シャント部103」と称する場合がある。

10

20

30

40

50

【0020】

アンテナスイッチ回路100は、例えば、アンテナ端子Dantと送受信端子D1aとの間が導通状態に制御される場合には、アンテナ端子Dantと送受信端子D1bとの間は遮断状態に制御される。この場合には、シリーズ部101aは導通状態に制御され、シャント部103aは遮断状態に制御される。また、このときシリーズ部101bは遮断状態に制御され、シャント部103bは導通状態に制御される。

【0021】

また、アンテナスイッチ回路100は、アンテナ端子Dantと送受信端子D1bとの間が導通状態に制御される場合には、アンテナ端子Dantと送受信端子D1aとの間は遮断状態に制御される。この場合には、シリーズ部101bは導通状態に制御され、シャント部103bは遮断状態に制御される。また、このときシリーズ部101aは遮断状態に制御され、シャント部103aは導通状態に制御される。

10

【0022】

以上のような構成のもと、アンテナスイッチ回路100は、例えば、送受信端子D1a及びD1bのそれぞれに対して、互いに異なる周波数帯の信号が入出力される。より具体的な一例として、送受信端子D1aに対して高周波数帯の信号が入出力され、送受信端子D1bに対して低周波数帯の信号が入出力される。即ち、アンテナを介して高周波数帯の信号を送受信する場合には、アンテナ端子Dantと送受信端子D1aとの間（換言すると、シリーズ部101a）が導通状態に制御され、アンテナ端子Dantと送受信端子D1bとの間（換言すると、シリーズ部101b）は遮断状態に制御される。また、アンテナを介して低周波数帯の信号を送受信する場合には、アンテナ端子Dantと送受信端子D1bとの間（換言すると、シリーズ部101b）が導通状態に制御され、アンテナ端子Dantと送受信端子D1aとの間（換言すると、シリーズ部101a）は遮断状態に制御される。

20

【0023】

なお、上記では、アンテナスイッチ回路の構成の一例として、1つのアンテナ端子Dantに対して、2つの送受信端子D1a及びD1bを選択的に接続するSPDT構成について説明したが、必ずしも上述した構成のみには限定されない。例えば、1つのアンテナ端子Dantに対して、3以上の送受信端子が選択的に接続可能に構成されていてもよい。より具体的な一例として、1つのアンテナ端子Dantに対して、8つの送受信端子を選択的に接続可能に構成したSP8Tや、10の送受信端子を選択的に接続可能に構成したSP10T等が挙げられる。

30

【0024】

例えば、図2は、アンテナスイッチ回路の構成の他の一例について説明するための説明図であり、SP8T構成のアンテナスイッチ回路の一例を示している。

【0025】

即ち、図2に示すように、SP8T構成のアンテナスイッチ回路100'は、アンテナ端子Dantと、8つの送受信端子D1a～D1hとを有する。また、アンテナ端子Dantと送受信端子D1a～D1hのそれぞれとの間にはシリーズ部101（即ち、シリーズ部101a～101h）が介在し、送受信端子D1a～D1hのそれぞれとGND端子との間にはシャント部103（即ち、シャント部103a～103h）が介在する。

40

【0026】

以上のような構成のもと、アンテナスイッチ回路100'は、例えば、送受信端子D1a～D1hのそれぞれに対して、互いに異なる周波数帯の信号が入出力される。そして、送受信端子D1a～D1hのいずれかがアンテナ端子Dantに接続される場合には、他の送受信端子は、アンテナ端子Dantとの間の接続が遮断されるようにシリーズ部101a～101h及びシャント部103a～103hの接続状態が制御される。

【0027】

より具体的には、アンテナ端子Dantと送受信端子D1aとの間（換言すると、シリーズ部101a）が導通状態に制御されている場合には、アンテナ端子Dantと送受信

50

端子 D 1 b ~ D 1 h のそれぞれとの間（換言すると、シリーズ部 1 0 1 b ~ 1 0 1 h）は遮断状態に制御される。即ち、この場合には、送受信端子 D 1 a に対して入出力される信号が、アンテナを介して送受信されることとなる。

【 0 0 2 8 】

以上、図 1 及び図 2 を参照して、互いに周波数帯の異なる複数の信号の送受信を 1 つのアンテナで共有するためのアンテナスイッチ回路の構成の一例について説明した。

【 0 0 2 9 】

< 1 . 2 . アンテナスイッチ回路の検討 >

次いで、図 3 及び図 4 を参照して、アンテナスイッチ回路の特性について説明したうえで、本実施形態に係るアンテナスイッチ回路の課題について整理する。

【 0 0 3 0 】

アンテナスイッチに求められる特性としては、「Insertion loss」、「Isolation」、及び「Harmonics、IIP3、IMD」等が挙げられる。「Insertion loss」は、アンテナや P A（Power Amp）からの信号を低損失で通過させる特性を示している。また、「Isolation」は、周辺回路への信号の漏えいを抑制する特性を示している。また、「Harmonics、IIP3、IMD」は、不要な電波の放出を抑制する（即ち、歪みを低減する）特性を示している。

【 0 0 3 1 】

「Insertion loss」及び「Isolation」をより良好にするための手法としては、オン状態のトランジスタ（図 1 におけるシリーズ部）の抵抗（オン抵抗 R_{on} ）と、オフ状態のトランジスタの容量（オフ容量 C_{off} ）の積（ $R_{on} * C_{off}$ ）の低減が挙げられる。また、「Harmonics、IIP3、IMD」をより良好にするための手法としては、トランジスタの各接合容量や拡散層抵抗の非線形性（電圧依存）の改善が挙げられる。

【 0 0 3 2 】

また、アンテナスイッチは、入力電圧が高い傾向にあり、トランジスタ単体で耐圧（即ち、耐電圧）を確保することが困難な場合がある。そのため、図 1 を参照して説明したシリーズ部 1 0 1 及びシャント部 1 0 3 は、複数のトランジスタ（例えば、FET）を直列に多段接続（スタック）することで耐圧を確保する場合がある。なお、オン抵抗 R_{on} やオフ容量 C_{off} は、例えば、シリーズ部 1 0 1 として多段接続したトランジスタの段数に依存する。

【 0 0 3 3 】

ここで、図 3 を参照して、「Insertion loss」についてより詳しく説明する。図 3 は、「Insertion loss」について説明するための説明図であり、最もシンプルなスイッチ回路の構成を、シリーズ部 1 0 1 のオン抵抗 R_{on} と、シャント部 1 0 3 のオフ容量 C_{off} とにより示した等価回路の一例を示している。なお、図 3 に示す回路の $Loss$ （即ち、「Insertion loss」）は、以下に示す（式 1）で表される。なお、以下に示す（式 1）において、 P_{in} は入力電力を示しており、 P_{out} は出力電力を示している。

【 0 0 3 4 】

【数 1】

$$Loss = 10 \log \frac{P_{out}}{P_{in}} \quad \dots (式 1)$$

【 0 0 3 5 】

また、図 4 は、図 3 に示した等価回路における入力電力 P_{in} 及び出力電力 P_{out} の周波数特性の一例を示している。図 4 において、縦軸は、入力 P_{in} と出力 P_{out} との比 P_{out} / P_{in} を示しており、横軸は周波数を示している。図 3 及び図 4 を参照するとわかるように、低周波数帯では、オン抵抗 R_{on} の影響がより大きくなる。これに対して、高周波数帯では、オフ容量 C_{off} の影響がより支配的となる。

【 0 0 3 6 】

ここで、図 1 に示すアンテナスイッチ回路 1 0 0 に着目する。図 1 に示すアンテナスイ

10

20

30

40

50

ッチ回路100においては、送受信端子D1aに接続された系（例えば、シリーズ部101a）が導通状態（オン状態）に制御されている場合には、他方の送受信端子D1bに接続された系（例えば、シリーズ部101b）は、遮断状態（オフ状態）に制御されている。ここで、多段接続されたトランジスタのオン抵抗 R_{on} は直列抵抗となり、オフ容量 C_{off} は直列容量となる。そのため、例えば、シリーズ部101の耐圧を確保するために、多段接続されるトランジスタの数（以降では、「スタック数」とも称する）を増やした場合には、オン抵抗 R_{on} はより大きくなり、オフ容量 C_{off} はより小さくなる。各トランジスタのゲート幅 W_g をより大きくすることでオン抵抗 R_{on} をより小さくすることが可能ではあるが、この場合には、オフ容量 C_{off} がより大きくなり、アンテナスイッチ回路100のチップサイズもより大きくなる。

10

【0037】

また、近年では、複数の周波数帯を統合することにより通信チャネルを形成することで、通信のスループットを向上させる、所謂キャリアアグリゲーション（CA:Carrier Aggregation）と呼ばれる技術も実用化されている。そのため、前述したSP8TやSP10Tのように、SPDT構成よりもより多くの周波数帯の信号の送受信間において1つのアンテナを共有することが可能なアンテナスイッチ回路も提案されている。

【0038】

ここで、図3及び図4を参照して説明した特性に再度着目する。前述したように、低周波数帯では、オン抵抗 R_{on} の影響がより大きくなり、高周波数帯では、オフ容量 C_{off} の影響がより支配的となる。そのため、例えば、高周波数帯の信号の送受信に用いられるアンテナスイッチ回路（以降では、「ハイバンド用のアンテナスイッチ回路」とも称する）では、特性をより向上させるために、遮断状態に制御されている経路のオフ容量 C_{off} の低減や、導通状態に制御されている経路のオン抵抗 R_{on} の低減が求められる。具体的には、オフ容量 C_{off} は、例えば、シリーズ部101を構成するトランジスタのスタック数を増加させることで低減させることが可能である。また、オン抵抗 R_{on} は、例えば、シリーズ部101を構成するトランジスタのゲート幅 W_g をより大きくすることで低減させることが可能である。ただし、ゲート幅 W_g の拡大はチップサイズの拡大につながる可能性があり、その拡大幅には制約がある場合がある。そのため、例えば、トランジスタ自体のオン抵抗 R_{on} をより低減することが求められる場合もある。

20

【0039】

また、低周波数帯の信号の送受信に用いられるアンテナスイッチ回路（以降では、「ローバンド用のアンテナスイッチ回路」とも称する）では、より高い耐圧が求められる。具体的には、シリーズ部101を構成するトランジスタのスタック数を増加させることでより高い耐圧を得ることが可能となる。一方で、スタック数の増加は、チップサイズの拡大につながる可能性がある。また、スタック数の増加に伴い、オン抵抗 R_{on} も増大する。そのため、スタック数の過剰の増加を抑制するために、高耐圧のトランジスタ（FET）の使用が求められる場合もある。

30

【0040】

特に、オン抵抗 R_{on} を低減することと、耐圧を上げることとはトレードオフの関係にある傾向が見られ、多バンドへの対応が求められるアンテナスイッチ回路においては、上述した低周波数帯及び高周波数帯それぞれの特性を踏まえたデバイス開発が求められる。そこで、本開示では、多バンドへ対応し、かつ、各周波数帯の信号の送受信をより好適な態様（特性）で実現することが可能なアンテナスイッチ回路と、当該アンテナスイッチ回路を適用した各種装置とについて提案する。

40

【0041】

<<2. 技術的特徴>>

以下に、本開示の一実施形態に係るアンテナスイッチ回路の技術的特徴について説明する。

【0042】

<2.1. 概要>

50

まず、本実施形態に係るアンテナスイッチ回路の技術的特徴の概要について説明する。本実施形態に係るアンテナスイッチ回路100では、各送受信端子に接続されたシリーズ部101（即ち、直列に接続されたトランジスタ群）それぞれには、当該送受信端子に入出力される信号の周波数に応じて、互いに異なる電力の信号が入力される。

【0043】

そこで、本実施形態に係るアンテナスイッチ回路100において、各シリーズ部101は、入力される信号の電力の違いに応じたオン抵抗 R_{on} を有するように構成される。より具体的には、より電力の高い信号が入出力される送受信端子に接続されたシリーズ部101は、より電力の低い信号が入出力される送受信端子に接続されたシリーズ部101よりも、より小さいオン抵抗を有するように構成される。また、より電力の低い信号が入出力される送受信端子に接続されたシリーズ部101は、より電力の高い信号が入出力される送受信端子に接続されたシリーズ部101よりも、より高い耐圧を有するように構成される。このような構成を実現することで、本実施形態に係るアンテナスイッチ回路100は、高周波数帯及び低周波数帯のような各周波数帯で求められる特性を達成する。

10

【0044】

一方で、前述したように、オン抵抗 R_{on} をより低減させた場合に、デバイスの耐圧も低下する場合がある。そのため、例えば、高周波数帯の信号が入力される系（即ち、「高周波数帯側のシリーズ部101」と）と、低周波数帯の信号が入力される系（即ち、「低周波数帯側のシリーズ部101」と）とは、デバイスに対して相反する特性が要求されることとなる。

20

【0045】

そこで、本実施形態に係るアンテナスイッチ回路100では、高周波数帯側及び低周波数帯側それぞれのシリーズ部101に用いられるトランジスタの素子パラメータや、各シリーズ部101のスタック数を調整することで、各シリーズ部101に要求される特性を実現する。なお、このとき、高周波数帯側及び低周波数帯側それぞれのシリーズ部101間において、当該素子パラメータと当該スタック数とのうち少なくとも一部は異なってもよいことは言うまでもない。以降では、上述した本実施形態に係るアンテナスイッチ回路100の構成を実現するための構成や手法についてより詳しく説明する。

【0046】

< 2.2. 半導体素子の構成 >

まず、図5及び図6を参照して、本実施形態に係るアンテナスイッチ回路100において、シリーズ部101及びシャント部103を構成するトランジスタ群や、当該トランジスタ群に適用されるトランジスタ等の半導体素子の構成の一例について説明する。

30

【0047】

例えば、図5は、本実施形態に係るアンテナスイッチ回路で適用されるトランジスタ（FET）の概略的な構成の一例について説明するための説明図であり、当該トランジスタをSOI（Silicon on Insulator）基板上に形成した場合の一例を示している。なお、図5においては、図面の横方向、縦方向、及び奥行き方向を、それぞれx方向、z方向、及びy方向としている。

【0048】

図5に示すように、本実施形態に係るトランジスタ400において、SOI基板410は、支持基板411の上に埋込み酸化膜層412及び半導体層413を有している。また、ゲート電極420は、ゲート酸化膜419を介して半導体層413の上に設けられる。

40

【0049】

具体的な一例として、SOI基板410は、例えば、高抵抗シリコン（Si）基板よりなる支持基板411の上に、シリコン酸化膜（SiO₂）よりなる埋込み酸化膜層412及びシリコン（Si）よりなる半導体層413を有している。半導体層413は、ゲート電極420の下方の第1の領域A1と、それ以外の第2の領域A2とを有している。第2の領域A2のうち、一方にソース領域A2sが設けられ、他方にドレイン領域A2dが設けられている。また、ソース領域A2s及びドレイン領域A2dには、高濃度拡散層であ

50

るソース拡散層 4 1 3 s 及びドレイン拡散層 4 1 3 d が、ソース領域 A 2 s 及びドレイン領域 A 2 d の厚み方向全体にわたって（上面から下面まで）設けられている。

【 0 0 5 0 】

また、ゲート電極 4 2 0 は、シリコン酸化膜 (S i O 2) よりなるゲート酸化膜 4 1 9 を介して半導体層 4 1 3 の上に設けられる。また、ソース領域 A 2 s には、ソース側コンタクトプラグ 4 3 0 s を介してソース電極 4 4 0 s が電氣的に接続されている。同様に、ドレイン領域 A 2 d には、ドレイン側コンタクトプラグ 4 3 0 d を介してドレイン電極 4 4 0 d が電氣的に接続されている。なお、前述したように、本実施形態に係る半導体装置においては、シリーズ部 1 0 1 及びシャント部 1 0 3 は、複数のトランジスタを直列に接続して構成される。そのため、図 5 に示したトランジスタ 4 0 0 を、シリーズ部 1 0 1 及びシャント部 1 0 3 を構成する各トランジスタとして適用する場合には、ソース側の各構成は、直列に接続された他のトランジスタのドレイン側の各構成として動作し得る。

10

【 0 0 5 1 】

次いで、図 6 を参照して、シリーズ部 1 0 1 やシャント部 1 0 3 を構成するトランジスタ群の概略的な構成の一例について説明する。図 6 は、本実施形態に係るアンテナスイッチ回路において適用されるトランジスタ群の概略的な構成の一例について説明するための説明図である。図 6 では、図面の横方向、縦方向、及び奥行き方向を、それぞれ x 方向、y 方向、及び z 方向としている。なお、図 6 における x 方向、y 方向、及び z 方向のそれぞれは、図 5 における x 方向、y 方向、及び z 方向に対応している。即ち、図 6 に示すトランジスタ群は、例えば、図 5 に示したトランジスタ 4 0 0 を x 方向に沿って直列に複数接続することで構成されている。

20

【 0 0 5 2 】

図 6 において、参照符号 4 2 0 は、各トランジスタのゲート電極を示しており、図 5 に示すトランジスタ 4 0 0 のゲート電極 4 2 0 に対応している。即ち、図 6 に示す例では、各トランジスタのゲート電極 4 2 0 は、x 方向に沿って並列に配置されることとなる。なお、このとき、各トランジスタのゲート電極 4 2 0 は、例えば、図 6 に示すように、連結部 4 2 1 により接続されていてもよい。また、参照符号 4 4 0 は、互いに隣接するように直列に接続された各トランジスタのソース電極及びドレイン電極（以降では、「S/D電極」とも称する）に相当する。即ち、図 6 に示す S/D電極 4 4 0 は、図 5 に示すトランジスタ 4 0 0 のソース電極 4 4 0 s 及びドレイン電極 4 0 0 d に対応している。

30

【 0 0 5 3 】

ここで、図 5 及び図 6 における参照符号 L g は、各トランジスタのゲート長を示している。図 6 における参照符号 W g は、各トランジスタのゲート幅を示している。また、図 5 における参照符号 W₁ は、ソースゲート間の物理的距離を示している。同様に、参照符号 W₂ は、ゲートドレイン間の物理的距離を示している。また、参照符号 W₃ は、ソースドレイン間の物理的距離を示している。また、参照符号 W₄ は、ゲート酸化膜 4 1 9 の厚さを示している。なお、図 5 及び図 6 において、参照符号 L g、W g、及び W₁ ~ W₄ のそれぞれで示された各部の距離が、本実施形態に係るアンテナスイッチ回路 1 0 0 のシリーズ部 1 0 1 及びシャント部 1 0 3 を構成する各トランジスタの素子パラメータの一例に相当する。即ち、本実施形態に係るアンテナスイッチ回路 1 0 0 では、高周波数帯側のシリーズ部 1 0 1 と、低周波数帯側のシリーズ部 1 0 1 とのそれぞれで要求される特性を、各シリーズ部 1 0 1 を構成するトランジスタの当該素子パラメータを調整することで実現する。

40

【 0 0 5 4 】

以上、図 5 及び図 6 を参照して、本実施形態に係るアンテナスイッチ回路 1 0 0 において、シリーズ部 1 0 1 及びシャント部 1 0 3 を構成するトランジスタ群と、当該トランジスタ群に適用されるトランジスタと、のような半導体素子の構成の一例について説明した。なお、上記に説明した半導体素子の構成はあくまで一例であり、同様の機能を実現可能であれば、少なくとも一部の構成を適宜他の構成に置き換えてもよい。具体的な一例として、シリーズ部 1 0 1 及びシャント部 1 0 3 を構成するトランジスタ群や、当該トランジ

50

スタ群に適用されるトランジスタ等は半絶縁性基板上に形成されていてもよい。

【0055】

< 2.3. 実施例 >

続いて、本実施形態に係るアンテナスイッチ回路100の実施例として、前述した各シリーズ部101に用いられるトランジスタの素子パラメータを調整することで、各シリーズ部101に要求される特性を実現する手法の一例について説明する。なお、本説明では、本実施形態の特徴をよりわかりやすくするために、素子パラメータとして、トランジスタのゲート長 L_g を調整する場合に着目して説明する。

【0056】

(ゲート長とオン抵抗及び耐圧との関係)

まず、図7及び図8を参照して、各トランジスタのゲート長 L_g と、オン抵抗 R_{on} 及び耐圧それぞれとの関係について説明する。例えば、図7は、ゲート長 L_g とオン抵抗 R_{on} との間の関係について説明するための説明図である。図7において、横軸はゲート長 L_g を示しており、縦軸はオン抵抗 R_{on} を示している。図7に示すように、トランジスタのゲート長 L_g がより長くなるほど、当該トランジスタのオン抵抗 R_{on} はより大きくなる傾向にある。また、図8は、ゲート長 L_g と耐圧との間の関係の一例について説明するための説明図である。図8において、横軸はゲート長 L_g を示しており、縦軸は耐圧を示している。図8に示すように、トランジスタのゲート長 L_g がより長くなるほど、当該トランジスタの耐圧はより高くなる傾向にある。

【0057】

(実施例1：ゲート長の調整による特性の変化のシミュレーション)

次いで、実施例1として、本実施形態に係るアンテナスイッチ回路100において、素子パラメータとしてゲート長 L_g を調整した場合における特性の変化について、シミュレーション結果の一例を説明する。なお、本シミュレーションでは、高周波数帯側のシリーズ部101aの各トランジスタのゲート長 L_g を調整した場合における、高周波数帯側の系と低周波数帯側の系とのそれぞれにおけるロスの変化をシミュレートした。

【0058】

まず、本シミュレーションの条件に付いて説明する。本シミュレーションでは、図1に示したアンテナスイッチ回路100をシミュレーションの対象とする。なお、シミュレーションの対象とするアンテナスイッチ回路100において、送受信端子D1aに接続された系(例えば、シリーズ部101a及びシャント103a)が、高周波数帯側の系として、高周波数帯の信号の送受信に利用される。また、送受信端子D1bに接続された系(例えば、シリーズ部101b及びシャント103b)については、低周波数帯側の系として、低周波数帯の信号の送受信に利用されるものとする。

【0059】

また、シミュレーションの対象となるアンテナスイッチ回路100においては、シリーズ部101a及び101bのそれぞれを、ゲート幅 W_g が2mmのトランジスタを用いて構成し、当該トランジスタのスタック数を7としている。また、シャント部103a及び103bのそれぞれについては、ゲート幅 W_g が1mmのトランジスタを用いて構成し、当該トランジスタのスタック数を6としている。なお、本説明では、本実施形態の特徴をよりわかりやすくするために、高周波数帯側及び低周波数帯側それぞれのシリーズ部101のトランジスタのスタック数を同様の値としているが、各シリーズ部101のスタック数は必ずしも同じでなくてもよい。

【0060】

また本説明においては、高周波数帯側の系におけるシリーズ部101aのゲート長 L_g と、オン抵抗 R_{on} と、オフ容量 C_{off} とを、当該ゲート長 L_g が所定の長さの場合を基準状態とした相対値として示す。即ち、ゲート長 $L_g = 1$ (相対値)の場合における、高周波数帯側の系のオン抵抗 R_{on} 及びオフ容量 C_{off} を、それぞれ $R_{on} = 1$ 、 $C_{off} = 1$ とする。なお、低周波数帯側の系については、高周波数帯側の系の基準状態と同様の構成としている。即ち、低周波数帯側の系については、 $L_g = 1$ 、 $R_{on} = 1$ 、 $C_{off} = 1$ とする。

10

20

30

40

50

$f f = 1$ となる。

【0061】

以上のような構成のもとで、高周波数帯側の系におけるシリーズ部101aのゲート長 L_g を $L_g = 1$ とした場合（即ち、基準状態）と、 $L_g = 0.8$ とした場合（即ち、ゲート長 L_g を基準状態から20%短くした場合）とのそれぞれについて、高周波数帯側の系と低周波数帯側の系とのそれぞれにおけるロスの変化をシミュレートした。なお、高周波数帯側の系におけるシリーズ部101aのゲート長 L_g を、 $L_g = 0.8$ とした場合には、当該高周波数帯側の系のオン抵抗 R_{on} 及びオフ容量 C_{off} は、それぞれを相対値で示すと、 $R_{on} = 0.9$ 、 $C_{off} = 1.1$ となった。

【0062】

例えば、図9及び図10は、本開示の一実施例に係るアンテナスイッチにおける、高周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

【0063】

具体的には、図9は、高周波数帯側の系においてシリーズ部101aの各トランジスタのゲート長 L_g を調整した場合における、高周波数帯側の系におけるロスの変化のシミュレーション結果の一例を示している。なお、図9において、横軸は入出力される信号の周波数（GHz）を示しており、縦軸はロス（dB）を示している。また、図9では、 $L_g = 1$ の場合と、 $L_g = 0.8$ の場合とのそれぞれについてシミュレーション結果を示している。また、図10は、図9に示すシミュレーション結果を、 $L_g = 1$ の場合を基準としてロスの改善量を相対値として示したグラフである。図10において、横軸は図9と同様に入出力される信号の周波数（GHz）を示している。また、縦軸については、ロスの改善量を、 $L_g = 1$ の場合を基準とした相対値で示している。

【0064】

図9に示すように、 $L_g = 1$ の場合と、 $L_g = 0.8$ の場合とのいずれのシミュレーション結果においても、入出力される信号の周波数が高くなるほど、ロスがより大きくなる傾向にある。また、 $L_g = 0.8$ の場合には、 $L_g = 1$ の場合に比べて、入出力される信号の周波数全体に亘って、ロスがより小さくなっていることがわかる。また、図10を参照するとわかるように、高周波数帯側の系においては、同系におけるシリーズ部101の各トランジスタのゲート長を20%短くすることにより、入出力される信号の周波数全体に亘って、約20%のロスの改善が見込まれることがわかる。

【0065】

次いで、高周波数帯側の系においてシリーズ部101aの各トランジスタのゲート長 L_g を調整した場合における、低周波数帯側の系におけるロスの変化のシミュレーション結果について説明する。例えば、図11及び図12は、本開示の一実施例に係るアンテナスイッチにおける、低周波数帯側の系のロスの変化のシミュレーション結果の一例を示している。

【0066】

具体的には、図11は、高周波数帯側の系においてシリーズ部101aの各トランジスタのゲート長 L_g を調整した場合における、低周波数帯側の系におけるロスの変化のシミュレーション結果の一例を示している。なお、図11において、横軸は入出力される信号の周波数（GHz）を示しており、縦軸はロス（dB）を示している。また、図11では、 $L_g = 1$ の場合と、 $L_g = 0.8$ の場合とのそれぞれについてシミュレーション結果を示している。また、図12は、図11に示すシミュレーション結果を、 $L_g = 1$ の場合を基準としてロスの改善量を相対値として示したグラフである。図12において、横軸は図11と同様に入出力される信号の周波数（GHz）を示している。また、縦軸については、ロスの改善量を、 $L_g = 1$ の場合を基準とした相対値で示している。

【0067】

図11に示すように、 $L_g = 1$ の場合と、 $L_g = 0.8$ の場合とのいずれのシミュレーション結果においても、入出力される信号の周波数が高くなるほど、ロスがより大きくなる傾向にある。また、図11及び図12を参照するとわかるように、 $L_g = 0.8$ の

10

20

30

40

50

場合には、オフ容量 C_{off} の増大による影響を受けて、 $L_g = 1$ の場合に比べて、高周波側においてロスがより大きくなる（即ち、特性が劣化する）傾向にある。その一方で、 $L_g = 0.8$ の場合においても、低周波側については、 $L_g = 1$ の場合に比した特性の劣化の影響が極めて小さいことがわかる。

【0068】

以上、図9及び図10に示すように、高周波数帯側の系のシリーズ部101aを構成する各トランジスタのゲート長 L_g をより短くすることで、当該高周波数帯側の系のロスをより低減することが可能となる。また、この場合においても、図11及び図12に示すように、低周波数帯側の系においては、高周波数帯側の系において当該ゲート長 L_g をより短くした場合においても、低周波側（即ち、実際に入出力される信号の周波数帯）においては、特性の劣化の影響が極めて小さいことがわかる。即ち、図9～図12に示したシミュレーション結果から、本実施形態に係るアンテナスイッチ回路100においては、各送受信端子に対して入出力される信号の周波数帯に応じて、当該送受信端子に接続された系の特性をより改善することが可能であることがわかる。

10

【0069】

（実施例2：各パラメータと特性との関係）

続いて、実施例2として、図13～図15を参照して、ゲート長 L_g やトランジスタのスタック数等のパラメータと、各送受信端子に接続された系の特性との関係についてより詳しく説明する。図13～図15は、本開示の一実施例に係るアンテナスイッチ回路の特性のシミュレーション結果の一例を示している。

20

【0070】

例えば、図13は、シリーズ部101を構成するトランジスタのゲート長 L_g と、当該シリーズ部101を含む系の特性との間の関係のシミュレーション結果の一例を示している。図13では、当該特性として、当該シリーズ部101を含む系のオン抵抗 R_{on} 、オフ容量 R_{off} 、及びオン抵抗とオフ容量との積 $R_{on}R_{off}$ を、トランジスタのゲート長 L_g が所定の長さの場合を基準状態とした相対値として示している。即ち、ゲート長 $L_g = 1$ （相対値）の場合における、オン抵抗 R_{on} 、オフ容量 C_{off} 、及びオン抵抗とオフ容量との積 $R_{on}R_{off}$ を、それぞれ $R_{on} = 1$ 、 $C_{off} = 1$ 、 $R_{on}C_{off} = 1$ としている。図13に示すように、ゲート長 L_g がより短くなるほど、オン抵抗 R_{on} はより小さくなり、オフ容量 C_{off} はより大きくなる傾向にある。

30

【0071】

また、図14は、図13に示す例と同様の構成において、シリーズ部101を構成するトランジスタのゲート長 L_g と、当該シリーズ部101を含む系の特性との間の他の関係のシミュレーション結果の一例を示している。図14では、当該特性として、当該シリーズ部101を含む系の耐圧を、図13に示す例と同様に、トランジスタのゲート長 L_g が所定の長さの場合を基準状態とした相対値として示している。即ち、ゲート長 $L_g = 1$ （相対値）の場合における耐圧を1としている。図14に示すように、ゲート長 L_g がより短くなるほど、耐圧はより低くなる傾向にある。

【0072】

例えば、ゲート長 $L_g = 0.9$ とした場合には、図13に示すように、系のオン抵抗 $R_{on} = 0.95$ となり、オフ容量 $C_{off} = 1.05$ となる。また、図14に示すように、このときの当該系の耐圧は約0.91となる。

40

【0073】

また、ゲート長 $L_g = 0.8$ とした場合には、図13に示すように、系のオン抵抗 $R_{on} = 0.9$ となり、オフ容量 $C_{off} = 1.1$ となる。また、図14に示すように、このときの当該系の耐圧は約0.82となる。

【0074】

なお、図13において、参照符号R11及びR13で示した範囲は、例えば、系に対して要求されるオン抵抗 R_{on} 及びオフ容量 R_{off} の特性の範囲を模式的に示したものである。同様に、図14において、参照符号R21及びR23で示した範囲は、系に対して

50

要求される耐圧の特性の範囲を模式的に示したものである。なお、図 1 3 における範囲 R 1 1 と、図 1 4 における範囲 R 2 1 とが対応している。同様に、図 1 3 における範囲 R 1 3 と、図 1 4 における範囲 R 2 3 とが対応している。

【 0 0 7 5 】

次いで、図 1 5 に着目する。図 1 5 は、シリーズ部 1 0 1 を構成するトランジスタ群のスタック数と、当該シリーズ部 1 0 1 を含む系の耐圧との関係のシミュレーション結果の一例を示している。なお、図 1 5 では、図 1 3 及び図 1 4 に示す例と同様に、トランジスタのゲート長 L_g が所定の長さであり、かつスタック数が 4 の場合を基準状態とした相対値として示している。また、図 1 5 においては、トランジスタのゲート長 L_g が、 $L_g = 1$ 、 $L_g = 0.9$ 、及び $L_g = 0.8$ の場合のそれぞれについてシミュレーション結果を示している。

10

【 0 0 7 6 】

図 1 5 を参照するとわかるように、シリーズ部 1 0 1 を構成するトランジスタ群のスタック数が増加するほど、当該シリーズ部 1 0 1 を含む系の耐圧は増加する傾向にある。一方で、各トランジスタのゲート長 L_g がより短くなると、耐圧はより低くなる傾向にある。そのため、各トランジスタのゲート長 L_g をより短くした場合には、耐圧を維持するためには、トランジスタ群のスタック数を増加させる必要がある。

【 0 0 7 7 】

以上を踏まえ、本実施形態に係るアンテナスイッチ回路 1 0 0 においては、各系（即ち、各送受信端子に接続される系）に要求される特性に応じて、シリーズ部 1 0 1 を構成するトランジスタ群のスタック数と、当該トランジスタ群を構成する各トランジスタのゲート長 L_g とを適宜調整すればよい。

20

【 0 0 7 8 】

（素子パラメータのバリエーションについて）

なお、上述した例では、トランジスタの素子パラメータとしてゲート長 L_g を調整することで系の特性を変化させる場合に着目して説明した。一方で、調整対象となる素子パラメータは、ゲート長 L_g のみには限定されない。具体的な一例として、図 5 を参照して説明した、ソースゲート間の物理的距離 W_1 、ゲートドレイン間の物理的距離 W_2 、ソースドレイン間の物理的距離 W_3 、及びゲート酸化膜の厚さ W_4 のうち少なくともいずれか調整することでも、系の特性（例えば、オン抵抗 R_{on} やオフ容量 C_{off} 等）を変化させることが可能である。

30

【 0 0 7 9 】

例えば、ソースゲート間の物理的距離 W_1 、ゲートドレイン間の物理的距離 W_2 、及びソースドレイン間の物理的距離 W_3 をより短くすることで、オン抵抗 R_{on} を低減させることが可能である。また、ゲート酸化膜の厚さ W_4 の厚さをより薄く形成した場合においても、オン抵抗 R_{on} を低減させることが可能である。

【 0 0 8 0 】

このような特性を利用し、例えば、高周波数帯側の系については、シリーズ部 1 0 1 を構成する各トランジスタのゲート酸化膜を、低周波数帯側の系よりもより薄く形成してもよい。このような構成により、高周波数帯側の系について、シリーズ部 1 0 1 を構成する各トランジスタのゲート長 L_g を、低周波数帯側の系よりもより短くなるように調整した場合と同様の効果を期待することが可能となる。

40

【 0 0 8 1 】

以上、本実施形態に係るアンテナスイッチ回路 1 0 0 の実施例として、前述した各シリーズ部 1 0 1 に用いられるトランジスタの素子パラメータを調整することで、各シリーズ部 1 0 1 に要求される特性を実現する手法の一例について説明した。

【 0 0 8 2 】

< 2 . 4 . 適用例 >

続いて、本実施形態に係るアンテナスイッチ回路 1 0 0 の適用例として、当該アンテナスイッチ回路 1 0 0 を適用した無線通信装置の構成の一例について説明する。例えば、図

50

16は、本実施形態の適用例について説明するための説明図であり、本実施形態に係るアンテナスイッチ回路100を適用した無線通信装置1の機能構成の一例を示している。

【0083】

図16に示すように、無線通信装置1は、フロントエンドモジュール10と、アンテナ素子20と、無線部(RF部)30と、ベースバンドプロセッサ40と、アプリケーションプロセッサ50とを含む。

【0084】

無線部30は、アンテナ素子20を介して外部装置(例えば、基地局)と無線通信を行うための構成である。無線部30は、ベースバンドプロセッサ40から出力されるベースバンド信号を、当該ベースバンド信号の送信に利用する周波数帯の搬送波で変調する。そして、無線部30は、変調後の信号(送信信号)を、フロントエンドモジュール10を介してアンテナ素子20から無線信号として送信させる。また、無線部30は、アンテナ素子20が受信した外部装置からの受信信号を、フロントエンドモジュール10を介して取得し、取得した受信信号を復調することでベースバンド信号に変換する。そして、無線部30は、受信信号が変換されたベースバンド信号をベースバンドプロセッサ40に出力する。

10

【0085】

ベースバンドプロセッサ40は、アプリケーションプロセッサ50から送信データを取得し、取得した当該送信データを無線通信に基づき送信するためのベースバンド信号を生成する。そして、ベースバンドプロセッサ40は、送信データに基づき生成したベースバンド信号を無線部30に出力する。また、ベースバンドプロセッサ40は、受信信号から変換されたベースバンド信号を無線部30から取得する。この場合には、ベースバンドプロセッサ40は、取得したベースバンド信号を受信データに変換し、変換された受信データをアプリケーションプロセッサ50に出力する。

20

【0086】

なお、無線部30及びベースバンドプロセッサ40としては、公知の技術を用いることが可能であるため、より詳細な説明については省略する。

【0087】

アプリケーションプロセッサ50は、各種機能(アプリケーション)を実行するための構成である。例えば、アプリケーションプロセッサ50は、各種機能の実行結果に基づき外部装置に送信する送信データを生成し、生成した送信データをベースバンドプロセッサ40に出力する。また、アプリケーションプロセッサ50は、ベースバンドプロセッサ40から受信データを取得し、取得した受信データに基づき所望の機能を実行してもよい。

30

【0088】

フロントエンドモジュール10は、アンテナ素子20と無線部30との間に介在し、当該アンテナ素子20と当該無線部30との間の信号の送受信を、当該信号の周波数帯ごとに選択的に切り替える。例えば、図17は、本実施形態の適用例について説明するための説明図であり、本実施形態に係るアンテナスイッチ回路100を適用したフロントエンドモジュール10の機能構成の一例を示している。

【0089】

図17に示すように、フロントエンドモジュール10は、アンテナスイッチ回路100と、デュプレクサ110a~110dと、パワーアンプ130a~130dと、フィルタ150a~150dとを含む。

40

【0090】

図17にアンテナスイッチ回路100は、前述した本実施形態に係るアンテナスイッチ回路100に相当する。なお、図17に示す例では、アンテナ素子20に接続されたアンテナ端子Dantと、4つの送受信端子D1a~D1dとの間の接続関係を選択的に切り替え可能に構成されている。即ち、図17に示す例では、送受信端子D1a~D1dそれぞれに対して、互いに異なる周波数帯の信号が入出力される。

【0091】

50

送受信端子 D 1 a には、デュプレクサ 1 1 0 a を介してパワーアンプ 1 3 0 a 及びフィルタ 1 5 0 a が接続されている。より具体的には、無線部 3 0 から出力された所定の周波数帯の送信信号は、パワーアンプ 1 3 0 a により増幅されたうえで、デュプレクサ 1 1 0 a を介してアンテナスイッチ回路 1 0 0 の送受信端子 D 1 a に入力される。また、当該周波数帯の受信信号は、送受信端子 D 1 a からデュプレクサ 1 1 0 a を介してフィルタ 1 5 0 a に入力され、当該フィルタ 1 5 0 a により当該受信信号のうち所定の周波数帯の信号が抽出されて無線部 3 0 に出力される。デュプレクサ 1 1 0 a は、送受信端子 D 1 a に入力する送信信号と、当該送受信端子 D 1 a から出力される受信信号とを分波するための構成である。なお、デュプレクサ 1 1 0 a、パワーアンプ 1 3 0 a、及びフィルタ 1 5 0 a としては、公知の技術を用いることが可能なため詳細な説明は省略する。

10

【 0 0 9 2 】

なお、送受信端子 D 1 b ~ D 1 d に接続された構成についても、入出力される信号の周波数帯が異なる点を除けば、送受信端子 D 1 a に接続された構成と同様である。即ち、送受信端子 D 1 b には、デュプレクサ 1 1 0 b を介してパワーアンプ 1 3 0 b 及びフィルタ 1 5 0 b が接続されている。また、送受信端子 D 1 c には、デュプレクサ 1 1 0 c を介してパワーアンプ 1 3 0 c 及びフィルタ 1 5 0 c が接続されており、送受信端子 D 1 d には、デュプレクサ 1 1 0 d を介してパワーアンプ 1 3 0 d 及びフィルタ 1 5 0 d が接続されている。

【 0 0 9 3 】

以上のような構成により、フロントエンドモジュール 1 0 は、アンテナ素子 2 0 と無線部 3 0 との間の信号の送受信を、当該信号の周波数帯ごとに選択的に切り替えることが可能となる。なお、フロントエンドモジュール 1 0 が、「モジュール装置」の一例に相当する。

20

【 0 0 9 4 】

以上、図 1 6 及び図 1 7 を参照して、本実施形態に係るアンテナスイッチ回路 1 0 0 の適用例として、当該アンテナスイッチ回路 1 0 0 を適用した無線通信装置の構成の一例について説明した。なお、図 1 7 に示した、フロントエンドモジュール 1 0 と、アンテナ素子 2 0 と、無線部 (R F 部) 3 0 と、ベースバンドプロセッサ 4 0 と、アプリケーションプロセッサ 5 0 とのうち、少なくとも一部の 2 以上の構成は、1 つのチップとして構成されていてもよい。

30

【 0 0 9 5 】

< < 3 . むすび > >

以上説明したように、本実施形態に係るアンテナスイッチ回路 1 0 0 を構成する半導体装置は、複数の送受信端子と、当該送受信端子ごとに設けられシリーズ部とを備える。また、当該シリーズ部は、複数のトランジスタが直列に接続されて構成されている。このような構成のもと、当該半導体装置においては、送受信端子ごとに接続されたシリーズ部 (即ち、トランジスタ群) は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される。

【 0 0 9 6 】

このような構成により、本実施形態に係るアンテナスイッチ回路 1 0 0 は、多バンドへ対応し、かつ、各周波数帯の信号の送受信に要求されるデバイス特性 (例えば、「Insertion loss」) を、当該周波数帯ごとにより好適な態様で実現することが可能となる。これにより、当該アンテナスイッチ回路 1 0 0 を適用したフロントエンドモジュールや、当該フロントエンドモジュールを適用した無線通信装置の高性能化を図ることも可能となる。

40

【 0 0 9 7 】

以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技

50

術的範囲に属するものと了解される。

【0098】

また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他の効果を奏しうる。

【0099】

なお、以下のような構成も本開示の技術的範囲に属する。

(1)

複数の端子と、

前記端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群と、

10

を備え、

前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力される、

半導体装置。

(2)

前記複数のトランジスタ群のうち、第1のトランジスタ群は、当該第1のトランジスタ群よりも電力の低い信号が入力される第2のトランジスタ群よりも、より高いオン抵抗を有する、前記(1)に記載の半導体装置。

20

(3)

前記第2のトランジスタ群は、前記第1のトランジスタ群よりも高い耐電圧を有する、前記(2)に記載の半導体装置。

(4)

前記第1のトランジスタ群を構成する第1のトランジスタと、前記第2のトランジスタ群を構成する第2のトランジスタとは、ゲート長、ソースゲート間の物理的距離、ゲートドレイン間の物理的距離、ソースドレイン間の物理的距離、及びゲート酸化膜の厚さのうち、少なくともいずれかの素子パラメータが異なる、前記(2)または(3)に記載の半導体装置。

(5)

前記素子パラメータは、前記第1のトランジスタ群と前記第2のトランジスタ群との間のオン抵抗の違いに応じて、前記第1のトランジスタと前記第2のトランジスタとの間で異なる、前記(4)に記載の半導体装置。

30

(6)

前記第1のトランジスタ群と前記第2のトランジスタ群とは、互い異なる耐電圧を有し、

前記素子パラメータは、前記第1のトランジスタ群と前記第2のトランジスタ群との間の耐電圧の違いに応じて、前記第1のトランジスタと前記第2のトランジスタとの間で異なる、

前記(4)または(5)に記載の半導体装置。

(7)

前記複数の端子である複数の第1の端子とは異なる第2の端子を備え、

前記複数の第1の端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記第2の端子と、当該複数の第1の端子それぞれとの間の接続関係が選択的に導通状態に制御される、

40

前記(1)~(6)のいずれか一項に記載の半導体装置。

(8)

前記複数の端子と、前記複数のトランジスタ群とは、SOI基板上に形成される、前記(1)~(7)のいずれか一項に記載の半導体装置。

(9)

前記複数の端子と、前記複数のトランジスタ群とは、半絶縁性基板上に形成される、前

50

記(1)～(7)のいずれか一項に記載の半導体装置。

(10)

アンテナに接続されるアンテナ端子と、
前記アンテナ端子とは異なる複数の送受信端子と、
前記送受信端子ごとに設けられ、複数のトランジスタが直列に接続された複数のトランジスタ群と、
を備え、
前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、
前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の選択的に接続関係が導通状態に制御される、
アンテナスイッチ回路。

10

(11)

アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、
前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される送信信号と、当該送受信端子から出力される受信信号とを分波するデュプレクサと、
を備え、
前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、
前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、
前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の接続関係が選択的に導通状態に制御される、
モジュール装置。

20

(12)

アンテナと、
前記アンテナへの送信信号の入力と、前記アンテナで受信した受信信号の出力とを、周波数ごとに選択的に切り替えるフロントエンドモジュールと、
を備え、
前記フロントエンドモジュールは、
前記アンテナに接続されるアンテナ端子と、前記アンテナ端子とは異なる複数の送受信端子とを含み、前記アンテナ端子と前記複数の送受信端子のそれぞれとの間の接続関係を選択的に切り替えるアンテナスイッチ回路と、
前記複数の送受信端子それぞれに接続され、当該送受信端子に対して入力される前記送信信号と、当該送受信端子から出力される前記受信信号とを分波するデュプレクサと、
を備え、
前記アンテナスイッチ回路は、前記送受信端子ごとに設けられ、かつ複数のトランジスタが直列に接続されてなる複数のトランジスタ群を含み、
前記複数のトランジスタ群は、互いに異なるオン抵抗を有し、互いに電力の異なる信号が入力され、
前記複数の送受信端子それぞれに接続された前記トランジスタ群が選択的に導通状態に制御されることで、前記アンテナ端子と、当該複数の送受信端子それぞれとの間の接続関係が選択的に導通状態に制御される、
無線通信装置。

30

40

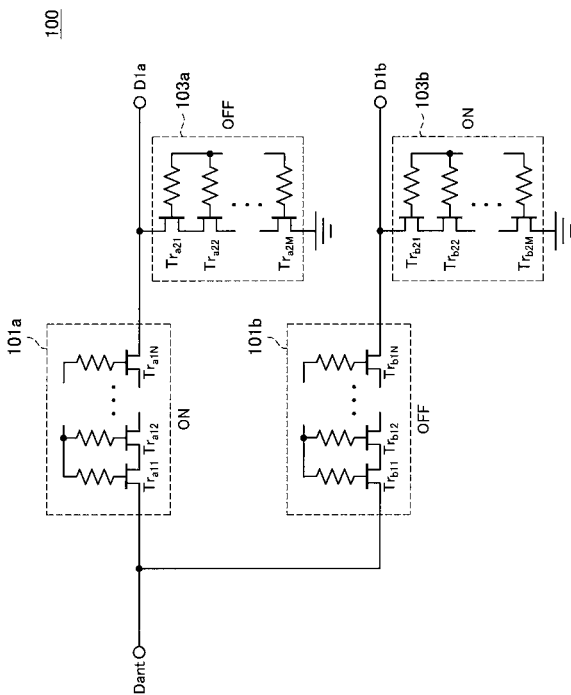
【符号の説明】

【0100】

50

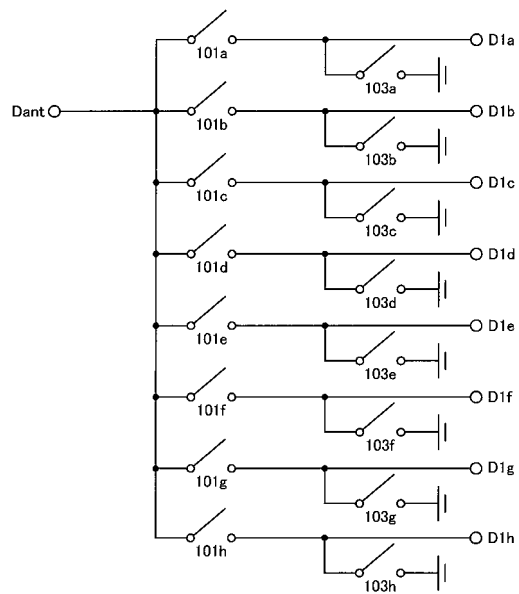
- 1 無線通信装置
- 10 フロントエンドモジュール
- 100 アンテナスイッチ回路
- 101 シリーズ部
- 103 シャント部
- 110 a ~ 110 d デュプレクサ
- 130 a ~ 130 d パワーアンプ
- 150 a ~ 150 d フィルタ
- 20 アンテナ素子
- 30 無線部 (RF部)
- 40 ベースバンドプロセッサ
- 50 アプリケーションプロセッサ

【 図 1 】

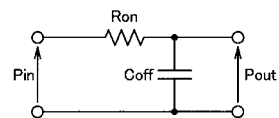


【 図 2 】

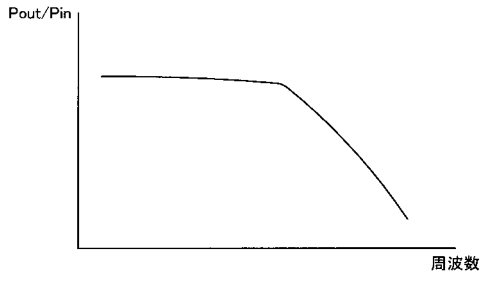
100'



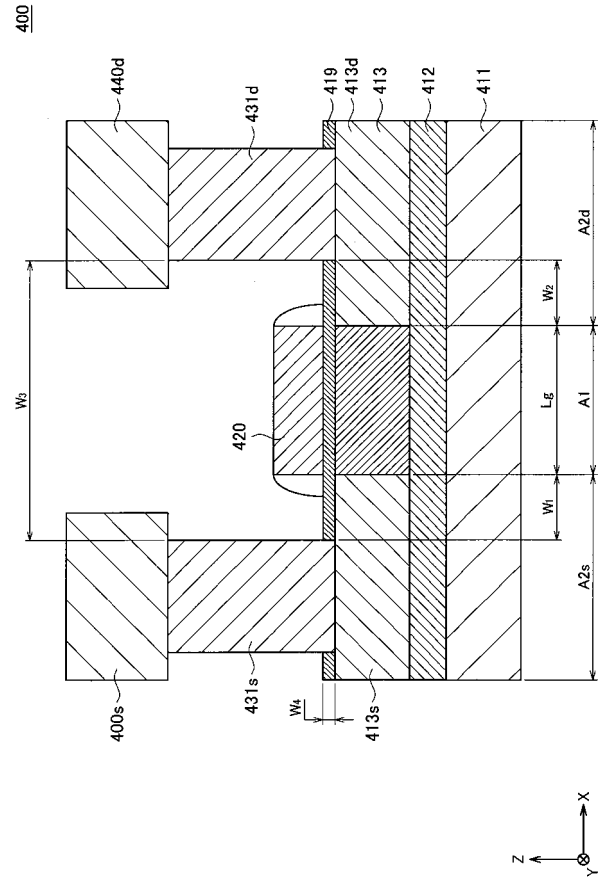
【 図 3 】



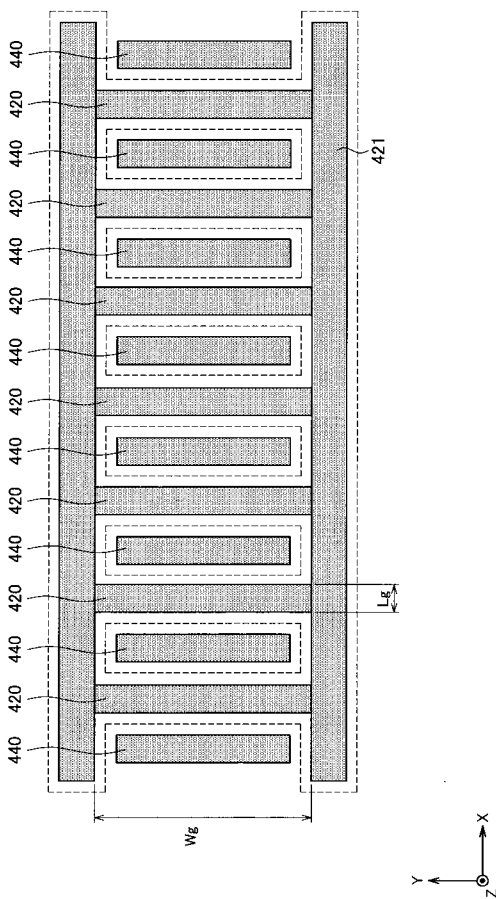
【 図 4 】



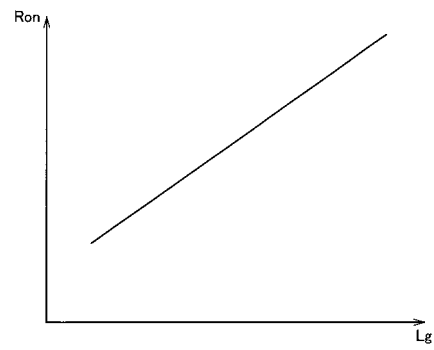
【 図 5 】



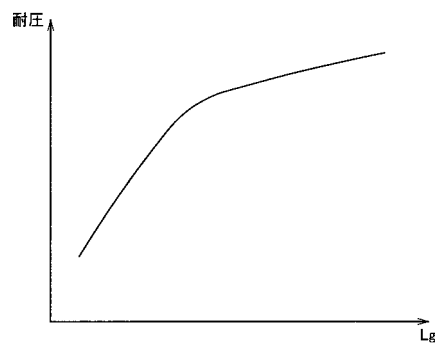
【 図 6 】



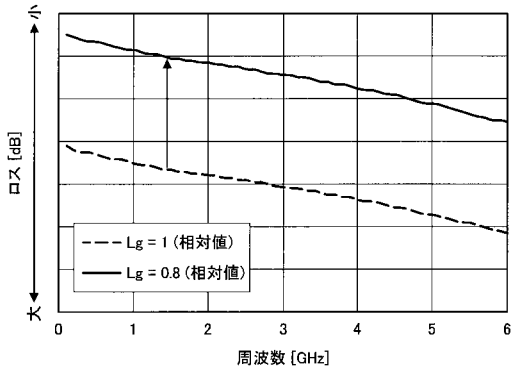
【 図 7 】



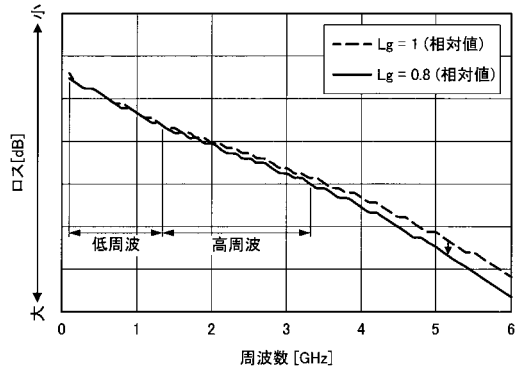
【 図 8 】



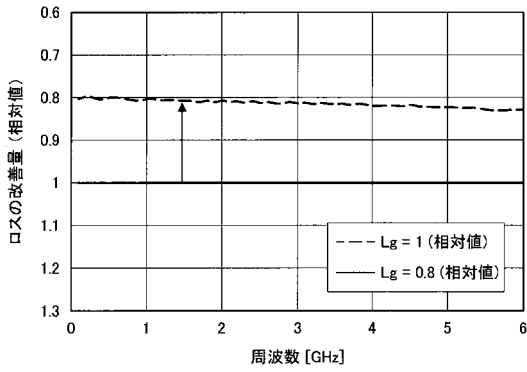
【 図 9 】



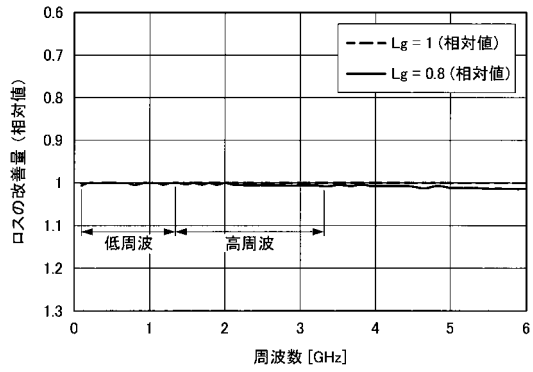
【 図 1 1 】



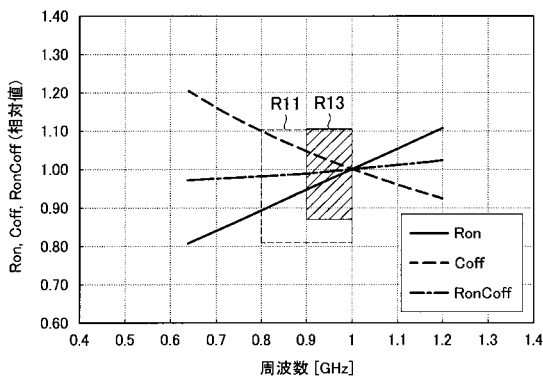
【 図 1 0 】



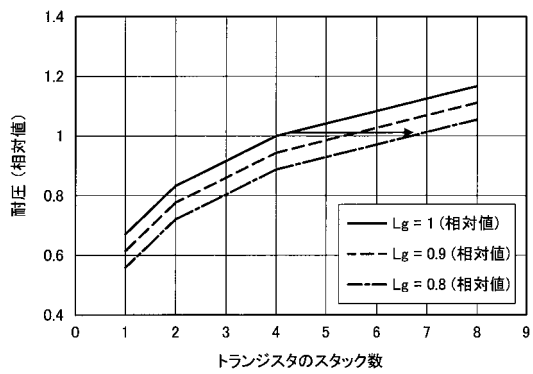
【 図 1 2 】



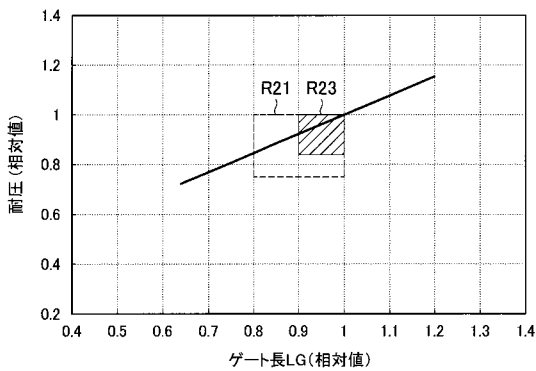
【 図 1 3 】



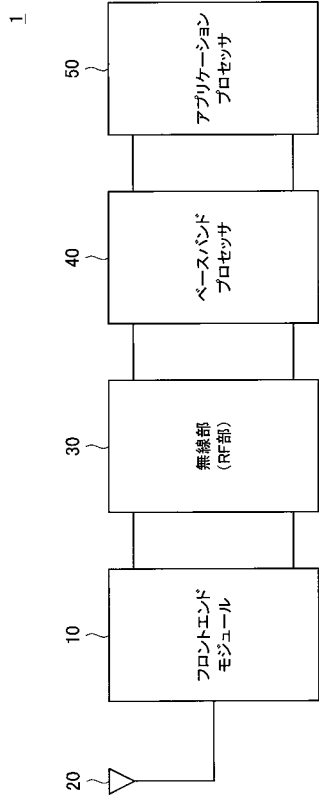
【 図 1 5 】



【 図 1 4 】



【図 16】



【図 17】

