

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月16日(16.07.2020)



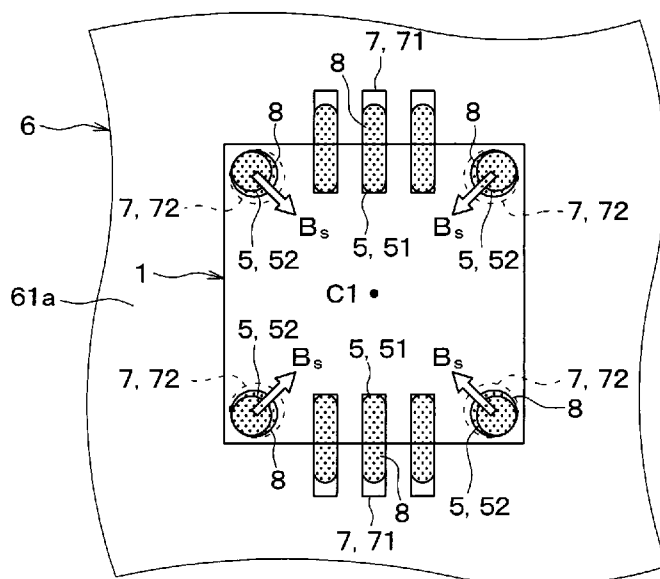
(10) 国際公開番号

WO 2020/145076 A1

- (51) 国際特許分類:
H05K 3/34 (2006.01)
- (21) 国際出願番号: PCT/JP2019/049879
- (22) 国際出願日: 2019年12月19日(19.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-002913 2019年1月10日(10.01.2019) JP
- (71) 出願人: 株式会社デンソー (**DENSO CORPORATION**) [JP/JP]; 〒4488661 愛知県刈谷市昭和町1丁目1番地 Aichi (JP).
- (72) 発明者: 葛西 崇生 (**KASAI Takao**); 〒4488661 愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内 Aichi (JP).
- (74) 代理人: 特許業務法人ゆうあい特許事務所 (**YOU-I PATENT FIRM**); 〒4600003 愛知県名古屋市中区錦一丁目6番5号 名古屋錦シティビル4階 Aichi (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) **Title:** SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体装置およびその製造方法



(57) **Abstract:** Provided is a semiconductor device comprising a semiconductor package (1) having a plurality of electrodes (5), and a mount (6) having a plurality of lands (7) and on which the semiconductor package is mounted. The semiconductor package has the plurality of electrodes connected to the plurality of lands via solder (8). One of the plurality of electrodes is an electrode for controlling the position of the semiconductor package. One of the plurality of lands is a land for controlling the position of the semiconductor package. The position controlling land is disposed so as to encompass the position controlling electrode in a plan view, and has a plurality of extensions (721) extending in respectively different directions radially around the center of the semiconductor package. The position controlling electrode has a plurality of second extensions (521) extending along first extensions respectively corresponding to the plurality of extensions (721). In a plan view, outer portions (722) which are portions of the first extensions outside the outline of the opposite second

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

extensions are disposed symmetrically with respect to the center of the semiconductor package.

(57) 要約：半導体装置であって、複数の電極（5）を備える半導体パッケージ（1）と、複数のランド（7）を備え、半導体パッケージが搭載される被搭載物（6）と、を備え、半導体パッケージは、複数の電極が複数のランドとはんだ（8）を介して接続される。複数の電極のうち1つは、半導体パッケージの姿勢制御用電極であり、複数のランドのうち1つは、半導体パッケージの姿勢制御用ランドである。姿勢制御用ランドは、平面視にて、姿勢制御用電極を内包する配置とされ、半導体パッケージの中心を軸とする径方向であってそれぞれ異なる方向に延設された複数の延設部（721）を有する。姿勢制御用電極は、複数の延設部をそれぞれ第1延設部として、第1延設部に沿って延設された複数の第2延設部（521）を有し、平面視にて第1延設部のうち対向する第2延設部の外郭よりも外側の部分である外側部（722）は、半導体パッケージの中心に対して対称配置される。

明 細 書

発明の名称：半導体装置およびその製造方法

関連出願への相互参照

[0001] 本出願は、2019年1月10日に出願された日本特許出願番号2019-2913号に基づくもので、ここにその記載内容が参照により組み入れられる。

技術分野

[0002] 本開示は、複数の電極を備える半導体パッケージがはんだを介して搭載された構造の半導体装置およびその製造方法に関する。

背景技術

[0003] 従来から、複数の電極を備える半導体パッケージとランドが形成されたプリント基板とがはんだを介して接合されてなる半導体装置においては、半導体パッケージが、その電極がプリント基板のランド位置とずれて載置されることがある。このような場合、半導体パッケージが予定された位置と異なる位置でプリント基板と接続されてしまい、半導体装置の不具合の原因となり得る。

[0004] さて、半導体パッケージの電極がプリント基板のランド位置とずれた位置に載置された場合であっても、これらを接合する際に溶融したはんだの表面張力により、半導体パッケージがランド位置に合わせて移動し、位置ズレが矯正される現象が知られている。この現象は、セルフアライメントと呼ばれる。このセルフアライメントを利用し、半導体パッケージの位置ズレを抑制できるプリント基板としては、例えば、特許文献1に記載のものが提案されている。このプリント基板は、半導体パッケージから突出する複数の電極のうちの1つと接続されるランドを複数備えてなり、当該複数の電極のうち端部に位置するものと対応するランドが、他のランドよりも大きな面積の大ランドとされている。また、このプリント基板は、大ランドと異なる他のランドが面積の小さい小ランドとされている。

[0005] これにより、配置間隔が狭い複数の電極を備える半導体パッケージを搭載でき、大ランド上のはんだ量を多くすることでセルフアライメントの効果を確保できる構成のプリント基板となる。

先行技術文献

特許文献

[0006] 特許文献1：実開平06-007272号公報

発明の概要

[0007] ところで、近年、電子機器の小型化に伴い、半導体パッケージの小型化が進んでおり、パッケージの外郭から突出する電極を有しないSON (Small Outline Non-leadの略) 構造やQFN (Quad Flat Non-leadの略) 構造が採用されることが増えている。この種の半導体パッケージは、プリント基板などにはんだ接合した後に、半導体パッケージとプリント基板との線膨張係数差などに起因する応力がはんだに生じた場合、電極による応力緩和の効果が小さく、その接合の信頼性が不十分となり得る。

[0008] はんだ接合の信頼性を確保するための方法としては、接合に用いるはんだの量を増やし、はんだによって応力を緩和することが考えられる。しかしながら、この方法では、例えば半導体パッケージを基板上にマウントする際に、はんだがランドからはみ出してその一部が分離すると、はんだボールが生じてしまい、他の電氣的な不具合が生じ得る。また、この方法では、はんだが溶融して再硬化するまでの間における半導体パッケージの動きが大きくなり、半導体パッケージが基板に実装された後の姿勢（以下「実装姿勢」という）がずれてしまう。

[0009] なお、ここでいう「実装姿勢がずれる」とは、半導体パッケージが搭載される基板等の被搭載物のなす面に対して半導体パッケージが傾いた状態となること、および電極と被搭載物との位置がずれることのうち少なくとも一方の状態となることを意味する。

[0010] このような半導体パッケージの実装姿勢のずれは、例えば加速度や角速度などの所定の物理量が印加された際にこれに対応した信号を出力するセンサ

部を備える半導体装置を構成する場合、センサの精度低下の原因となるため、問題となる。QFN構造などの半導体パッケージと特許文献1に記載のプリント基板とを用いて半導体装置を構成する場合、セルフアライメントにより電極とランドとの位置ズレについては抑制できるが、実装姿勢のずれについては対応できない。

[0011] 本開示は、複数の電極を備える半導体パッケージがはんだを介して搭載されてなり、半導体パッケージの実装姿勢の確保とはんだ接合の信頼性確保とを両立できる半導体装置およびその製造方法を提供することを目的とする。

[0012] 上記目的を達成するため、本開示の第1の観点による半導体装置は、複数の電極を備える半導体パッケージと、複数のランドを備え、半導体パッケージが搭載される被搭載物と、を備える。このような構成において、半導体パッケージは、複数の電極が複数のランドとはんだを介して接続されており、複数の電極のうち少なくとも一部の電極は、被搭載物のうち半導体パッケージと向き合う搭載面に対する半導体パッケージの姿勢を制御するために用いられる姿勢制御用電極であり、複数のランドのうち少なくとも一部のランドは、搭載面に対する半導体パッケージの姿勢を制御するために用いられる姿勢制御用ランドであり、姿勢制御用電極は、姿勢制御用ランドと重畳すると共に、平面視にて姿勢制御用電極の中心がはんだを介して接続された姿勢制御用ランドの中心とずらして配置されており、姿勢制御用ランドおよび姿勢制御用電極は、複数設けられており、姿勢制御用ランドおよび当該姿勢制御用ランドにはんだを介して接続された姿勢制御用電極を一对の姿勢制御部として、一对の姿勢制御部は、平面視にて半導体パッケージの中心に対して対称配置されている。

[0013] これにより、半導体パッケージが基板上に搭載され、姿勢制御用電極およびこれにはんだを介して接続された姿勢制御用ランドによりなる一对の姿勢制御部を複数備え、一对の姿勢制御部が平面視にて半導体パッケージの中心に対して対称配置された構造となる。一对の姿勢制御部は、はんだを介して接続される際に溶融したはんだが濡れ広がることで、溶融したはんだの表面

張力に起因する力、すなわち表面張力ベクトルが生じる部分である。複数の一对の姿勢制御部が平面視にて半導体パッケージの中心に対して対称配置されることで、はんだ接合時に生じる複数の表面張力ベクトルが互いに打ち消し合う作用が生じる。そのため、はんだ接合に用いるはんだの量を増やしつつも、はんだ接合時において半導体パッケージの意図しない動きが抑制された状態で基板上に搭載されることとなり、半導体パッケージの実装姿勢の確保とはんだ接合の信頼性確保とを両立できる。

[0014] 本開示の第2の観点による半導体装置は、複数の電極を備える半導体パッケージと、複数のランドを備え、半導体パッケージが搭載される被搭載物と、を備え、半導体パッケージは、複数の電極が複数のランドとはんだを介して接続されており、複数の電極のうち1つの電極は、被搭載物のうち半導体パッケージと向き合う搭載面に対する半導体パッケージの姿勢を制御するために用いられる姿勢制御用電極であり、複数のランドのうち1つのランドは、搭載面に対する半導体パッケージの姿勢を制御するために用いられる姿勢制御用ランドであり、姿勢制御用ランドは、姿勢制御用電極よりも平面サイズが大きく、かつ、平面視にて、姿勢制御用電極を内包する配置とされると共に、半導体パッケージの中心を軸とする径方向に延設された複数の延設部を有しており、複数の延設部は、それぞれ径方向のうち異なる方向に沿って延設されており、姿勢制御用電極は、複数の延設部をそれぞれ第1延設部として、第1延設部に沿って延設された複数の第2延設部を有しており、平面視にて第1延設部のうち対向する第2延設部の外郭よりも外側の部分を外側部として、外側部は、半導体パッケージの中心に対して対称配置されている。

[0015] これにより、姿勢制御用電極および姿勢制御用ランドをそれぞれ1つのみ有する半導体装置であっても、上記第1の観点による半導体装置と同様に、はんだの量を確保しつつも、はんだ接合時における表面張力ベクトルが相殺される構造となる。そのため、第2の観点による半導体装置においても、上記第1の観点による半導体装置と同様の効果が得られる。

[0016] 本開示の第3の観点による半導体装置の製造方法は、複数の電極を備える半導体パッケージと複数のランドを備える被搭載物とがはんだを介して接続された半導体装置の製造方法であって、半導体パッケージを用意することと、被搭載物を用意することと、被搭載物のランド上にはんだを塗布することと、半導体パッケージをはんだが塗布された被搭載物上に搭載することと、を含む。このような構成において、半導体パッケージを用意することにおいては、複数の電極のうち少なくとも2以上の電極を、被搭載物のうち半導体パッケージと向き合う搭載面に対する半導体パッケージの姿勢を制御するための姿勢制御用電極とし、被搭載物を用意することにおいては、複数のランドのうち少なくとも2以上のランドを、搭載面に対する半導体パッケージの姿勢を制御するための姿勢制御用ランドとし、はんだを塗布することにおいては、姿勢制御用ランドのうち一部の領域をはんだから露出させ、半導体パッケージを被搭載物上に搭載することにおいては、姿勢制御用電極と姿勢制御用ランドとを互いの中心をずらして配置した状態ではんだにより接合し、はんだによる接合においては、平面視にて、溶融させたはんだを姿勢制御用ランドのうち姿勢制御用ランドの外郭よりも内側の領域から外側の領域に濡れ広がらせると共に、この濡れ広がりにおける溶融したはんだの表面張力による半導体パッケージの引張方向を表面張力ベクトルとして、各姿勢制御用電極上に塗布したはんだによる表面張力ベクトル全体が釣り合う状態とする。

[0017] これにより、半導体パッケージを基板上に搭載する工程にて、半導体パッケージの複数の姿勢制御用電極と基板の複数の姿勢制御用ランドとをはんだを介して接合する際に複数の表面張力ベクトルが生じる。このとき、平面視にて、姿勢制御用電極と姿勢制御用ランドとが互いの中心をずらして配置されると共に、姿勢制御用ランドの一部がはんだから露出しているため、はんだ接合の際に溶融したはんだが当該露出した部分に濡れ広がることになる。また、濡れ広がりにおける溶融したはんだの表面張力による半導体パッケージの引張方向を表面張力ベクトルとして、各姿勢制御用電極上に塗布したは

んだによる表面張力ベクトル全体が釣り合う状態とする。したがって、はんだを溶融させてから再硬化させるまでの間、半導体パッケージが意図しない動きをすることが抑制され、半導体パッケージの姿勢制御がされた状態で基板上に搭載された構成の半導体装置を製造することができる。

[0018] なお、各構成要素等に付された括弧付きの参照符号は、その構成要素等と後述する実施形態に記載の具体的な構成要素等との対応関係の一例を示すものである。

図面の簡単な説明

[0019] [図1]第1実施形態の半導体装置を示す上面レイアウト図である。

[図2]図1中のII-II間の断面を示す断面図である。

[図3]図1中のIII-III間の断面を示す断面図である。

[図4A]図1の半導体装置の製造工程のうち基板の用意工程を示す図である。

[図4B]図4Aに続く工程であって、半導体パッケージと基板との位置合わせの工程を示す図である。

[図4C]図4Bに続く半導体パッケージと基板との接合工程にて、溶融したはんだによる表面張力ベクトルを示す図である。

[図5A]従来の半導体装置を示す上面レイアウト図である。

[図5B]従来の半導体装置において、はんだ接合工程にて半導体パッケージの実装姿勢が崩れた様子を示す図である。

[図6]図1の半導体装置における半導体パッケージの実装姿勢を示す図である。

[図7]第2実施形態の半導体装置を示す上面レイアウト図である。

[図8]図7の半導体装置の製造工程のうちはんだ接合の工程にて、溶融したはんだによる表面張力ベクトルを示す図である。

[図9]第3実施形態の半導体装置を示す上面レイアウト図である。

[図10]図9の半導体装置の製造工程のうちはんだ接合の工程にて、溶融したはんだによる表面張力ベクトルを示す図である。

[図11A]図10中の二点鎖線で示す領域であって、はんだ接合工程直前におけ

るはんだ、信号電極および信号ランドの配置関係を示す図である。

[図11B]図11Aに示す半導体パッケージの搭載工程の後、はんだ接合工程中における溶融したはんだの濡れ広がりを示す図である。

[図12]第4実施形態の半導体装置を示す上面レイアウト図である。

[図13]図12の半導体装置の製造工程のうちはんだ接合の工程にて、溶融したはんだによる表面張力ベクトルを示す図である。

発明を実施するための形態

[0020] 以下、本開示に係る半導体装置の実施形態について図に基づいて説明する。なお、以下の各実施形態相互において、互いに同一もしくは均等である部分には、同一符号を付して説明を行う。

[0021] (第1実施形態)

第1実施形態の半導体装置S1について、図1～図3を参照して述べる。本実施形態の半導体装置S1は、例えば、自動車などの車両に搭載され、加速度や角速度などの物理量が印加された際に当該物理量に応じた信号を出力する物理量センサを備える電子部品に適用されると好適である。例えば、半導体装置S1は、加速度が印加されるとその加速度に応じた信号を出力する加速度センサを備える構成とされ、エアバッグなどの車両の乗員保護装置等のセンサ精度が求められる用途に適用され得るが、他の用途にも適用され得る。

[0022] 図1では、見易くして構成の理解を助けるため、上面視では見えない後述の半導体チップ2の外郭を二点鎖線で、信号ランド71のうち半導体パッケージ1に隠された部分の外郭および補助ランド72の外郭を破線で、補助電極52を実線で示している。また、図1では、上記と同様の目的で、上面視にて、後述するはんだ8のうち半導体パッケージ1に隠されて見えないものを省略している。

[0023] (構成)

本実施形態の半導体装置S1は、図1に示すように、電極5を備える半導体パッケージ1と、導電性のランド7を備える基板6とを備え、これらがは

んだ8を介して電氣的に接続されてなる。半導体装置S1は、半導体パッケージ1が、基板6のうち半導体パッケージ1と向き合う搭載面、すなわち一面61aに対して略平行、かつ上面視にて後述する信号電極51と信号ランド71とが位置合わせされた状態で実装された構成とされている。

[0024] 以下、説明の簡略化のため、上記した半導体パッケージ1の実装状態を「実装姿勢が制御された状態」と称する。

[0025] 半導体パッケージ1は、例えば、図2もしくは図3に示すように、センサ部21を有する半導体チップ2と、これを収容する凹部および電極5を備える筐体4と、これらを電氣的に接続するワイヤ3とを備える。半導体パッケージ1は、例えば、上面視にて、電極51、52が半導体パッケージ1の外郭の内側に配置された構造とされており、本実施形態では、SON構造とされている。半導体パッケージ1は、例えば図2に示すように、半導体チップ2のセンサ部21がワイヤ3、電極42および配線43を介して、筐体4の外部に露出している信号電極51と電氣的に接続され、外部にセンサ部21の信号を出力する。

[0026] 半導体チップ2は、例えば、主としてシリコンなどの半導体材料によりなり、通常の半導体プロセスにより製造される。半導体チップ2は、図2に示すように、半導体チップ2に物理量が印加されると、当該物理量に応じた信号を出力するセンサ部21が形成されている。半導体チップ2は、例えば、図2に示すように、不図示のダイボンド材を介して筐体4の凹部の底面上に搭載され、ワイヤ3を介して凹部内の電極42に電氣的に接続されている。

[0027] なお、図2、図3では、センサ部21を備える半導体チップ2が筐体4の凹部に不図示のダイボンド材を介して搭載され、凹部の内部に形成された電極42にワイヤ3を介して直接的に接続された例を示しているが、これに限定されるものではない。例えば、半導体チップ2を回路素子が形成された他のシリコン基板によりなる回路チップ上に搭載され、回路チップにワイヤ3で接続されると共に、回路チップと電極42とが別のワイヤで接続され、半導体チップ2が信号電極51と接続される構造でもよい。この場合、回路チ

ップが筐体４の凹部の底面上に不図示のダイボンド材を介して搭載される。
このように、半導体チップ２の筐体４への搭載や信号電極５１への接続については、適宜変更されてもよい。

[0028] センサ部２１は、例えば、加速度や角速度などの物理量が印加された際に、当該物理量に応じた信号を出力する任意の構成とされている。センサ部２１は、例えば、錘として機能する可動部に櫛歯型電極が形成され、静電容量の変化を検出する構成とされてもよいし、piezo抵抗素子を用いて物理量が印加された際の歪みを検出する方式であってもよく、任意の構成とされる。

[0029] なお、半導体パッケージ１は、センサ部２１が加速度に応じた信号を出力する構成の場合には、加速度センサとして機能し、センサ部２１が角速度に応じた信号を出力する構成の場合には、角速度センサとして機能する。また、センサ部２１は、加速度センサや角速度センサなどの公知のセンサ構造が採用され得るため、本明細書では、センサ構造についての詳細な説明を省略する。

[0030] ワイヤ３は、例えば、金などの金属材料によりなる接続部材であり、ワイヤボンディングなどにより半導体チップ２および筐体４の電極４２それぞれに接続される。

[0031] 筐体４は、例えば図２に示すように、半導体チップ２が収容される凹部を備える本体部４１と、凹部に形成された電極４２と、外部に露出した信号電極５１および補助電極５２と、電極４２と信号電極５１とを電氣的に接続する配線４３と、蓋部４４とを備える。

[0032] 本体部４１は、例えばアルミナなどのセラミックスで構成されている。本体部４１は、例えば金属材料などで構成された蓋部４４がはんだ付けなどにより凹部を覆うように接続された構成とされ、半導体チップ２を覆って保護している。

[0033] 電極５は、本実施形態では、図２もしくは図３に示すように、半導体チップ２から出力された信号が伝送される複数の信号電極５１と、信号の伝送などには用いられない複数の補助電極５２とによりなる。信号電極５１および

補助電極 5 2 は、はんだ 8 を介して基板 6 に形成された導電性のランド 7 に接続されている。

[0034] 信号電極 5 1 は、その外郭が例えば図 1 に示す基板 6 の信号ランド 7 1 の外郭の一部と位置合わせされた状態で配置され、図 2 に示すように、はんだ 8 を介して信号ランド 7 1 と電氣的に接続されている。信号電極 5 1 は、例えば、四角形板状とされるが、その形状は任意である。信号電極 5 1 は、複数設けられ、例えば図 1 に示すように、上面視した際に筐体 4 の本体部 4 1 の外周部分に互いに距離を隔てて配置される。

[0035] 補助電極 5 2 は、例えば図 1 に示すように、複数設けられ、平面視にて円形状とされると共に、半導体パッケージ 1 の外郭の四隅それぞれに 1 つずつ配置されている。補助電極 5 2 は、図 3 に示すように、はんだ 8 を介して基板 6 の補助ランド 7 2 に接続されている。なお、補助電極 5 2 は、平面視にて円形状だけでなく、楕円形状や多角形状であってもよいし、他の任意の形状であってもよい。

[0036] 本実施形態では、補助電極 5 2 は、基板 6 の補助ランド 7 2 と共に、半導体パッケージ 1 が基板 6 上での実装姿勢を制御するために用いられるダミーの電極であり、「姿勢制御用電極」と称され得る。複数の補助電極 5 2 は、半導体パッケージ 1 の実装姿勢を制御するため、後述の重畳する複数の補助ランド 7 2 と共に、平面視にて半導体パッケージ 1 の中心に対して対称配置とされている。この理由については、半導体装置 S 1 の製造方法の説明にて後述する。

[0037] 基板 6 は、例えば図 2 に示すように、基材 6 1 と、半導体パッケージ 1 を搭載するためのランド 7 とを備え、ランド 7 のうち信号ランド 7 1 に接続される不図示の回路配線が形成された配線基板である。基板 6 は、半導体パッケージ 1 を実装できる構成とされていればよく、ランド 7 のほか図示しない他の電子部品などが搭載するためのランドなどを備えていてもよいし、その構成については適宜変更される。

[0038] なお、基板 6 は、半導体パッケージ 1 が搭載される「被搭載物」に相当す

る。本実施形態では、被搭載物が、基板 6 である例について説明する。

[0039] 基材 6 1 は、例えば図 2 もしくは図 3 に示すように、一面 6 1 a を有する板状とされ、例えばガラスエポキシ樹脂などの任意の材料により構成される。基材 6 1 の一面 6 1 a 上には、ランド 7 が形成されている。

[0040] ランド 7 は、例えば銅などの金属材料により構成され、信号電極 5 1 がはんだ 8 を介して接続される信号ランド 7 1 と、補助電極 5 2 がはんだ 8 を介して接続される補助ランド 7 2 とによりなる。

[0041] 信号ランド 7 1 は、基材 6 1 の一面 6 1 a 上に複数設けられ、半導体パッケージ 1 の信号電極 5 1 と電氣的に接続されると共に、不図示の配線が接続されており、半導体チップ 2 から出力された信号が伝送される。信号ランド 7 1 は、例えば四角形板状とされ、半導体パッケージ 1 の信号電極 5 1 の位置に合わせた配置とされている。本実施形態では、複数の信号ランド 7 1 は、例えば図 1 に示すように、上面視にてその延設方向を揃えた状態で互いに距離を隔てて配置されるが、これに限定されず、その配置や数については信号電極 5 1 に合わせて適宜変更される。

[0042] 補助ランド 7 2 は、半導体パッケージ 1 の補助電極 5 2 と対をなす部材であり、例えば図 3 に示すように、基材 6 1 の一面 6 1 a 上に複数設けられると共に、半導体パッケージ 1 の実装姿勢の制御に用いられる。複数の補助ランド 7 2 は、例えば平面視にて円形状とされ、半導体パッケージ 1 の補助電極 5 2 の位置に合わせた配置、すなわち補助電極 5 2 と同様に対称配置とされている。なお、補助ランド 7 2 は、平面視での形状が円形状だけでなく、楕円形状や多角形状であってもよいし、他の任意の形状でもよい。

[0043] 補助ランド 7 2 は、はんだ 8 の量を多く確保し、半導体パッケージ 1 との接合信頼性を向上させるため、補助電極 5 2 よりもその平面サイズが大きくされている。複数の補助ランド 7 2 は、半導体パッケージ 1 を実装する際に溶融させるはんだ 8 の流れを制御するため、例えば、その中心が補助電極 5 1 の中心から所定の方向にオフセットされた配置とされている。この配置の詳細およびその効果については、後述する。

[0044] なお、補助ランド72は、本実施形態では、半導体パッケージ1の補助電極52と共に、半導体パッケージ1の実装姿勢を制御するために用いられるダミーのランドであり、「姿勢制御用ランド」と称され得る。

[0045] はんだ8は、ランド71、72上に例えば印刷により形成され、半導体パッケージ1の実装に用いられる。

[0046] なお、姿勢制御用ランドおよび当該姿勢制御用ランドにはんだ8を介して接続された姿勢制御用電極は、以下の説明において、便宜的に「一对の姿勢制御部」と称されることがある。つまり、半導体装置S1は、「一对の姿勢制御部」を複数備えると共に、これらの一对の姿勢制御部が、平面視にて半導体パッケージ1の中心に対して対称配置された構成とされている。

[0047] 以上が、本実施形態の半導体装置S1の基本的な構成である。

[0048] (製造方法)

次に、本実施形態の半導体装置S1の製造方法の一例について、図4A～図4Cを参照して説明する。

[0049] 図4A～図4Cでは、断面を示すものではないが、見易くして理解を助けるため、はんだ8にハッチングを施している。図4B、図4Cでは、見易くするため、半導体パッケージ1の外郭、電極51、52、基板6、ランド71、72およびはんだ8以外の構成要素については省略している。

[0050] なお、半導体装置S1は、後述するはんだ8による接合工程での実装姿勢の制御を除き、任意の半導体装置の製造工程を採用できるため、本明細書では、実装姿勢の制御に関連する工程を主に説明する。

[0051] まず、図4Aに示すように、信号ランド71および補助ランド72を備える基板6を用意し、ランド71、72上に印刷によりはんだ8を塗布する。この基板6は、例えば、図4Aに示すように、平面視にて円形状の補助ランド72を4つ備え、対称配置とされている。具体的には、4つの補助ランド72は、図4Aに示すように、複数の補助ランド72の間の中心C1に対して点対称となる配置とされている。この中心C1は、平面視にて4つの補助ランド72の間の中心位置であり、本実施形態では、半導体パッケージ1を

基板 6 上に載置した際の 4 つの補助電極 5 2 の間の中心位置と重なる部位である。

[0052] はんだ 8 の塗布においては、図 4 A に示すように、信号ランド 7 1 については半導体パッケージ 1 が実装される一端側に塗布する。また、補助ランド 7 2 については、図 4 B に示す次の工程において、少なくとも補助電極 5 1 の外郭の内側領域に位置する部分にはんだ 8 を塗布し、残部をはんだ 8 から露出した状態にする。これは、補助ランド 7 2 に塗布したはんだ 8 がリフロー工程において溶融した際に、いずれも中心 C 1 に向けて流れるようにし、半導体パッケージ 1 の実装姿勢を制御するためである。

[0053] なお、信号ランド 7 1 および補助ランド 7 2 へのはんだ 8 の塗布においては、ランド 7 1、7 2 の外郭よりも内側に塗布することが望ましい。これは、図 4 B に示す半導体パッケージ 1 のマウント時にはんだ 8 が、ランド 7 1、7 2 の外郭からはみ出し、リフロー工程時にこのはみ出したはんだ 8 によりはんだボールが生じることを抑制するためである。

[0054] 続いて、図 4 B に示すように、通常の半導体プロセスで製造され、信号電極 5 1 および補助電極 5 2 を備える半導体パッケージ 1 を用意し、半導体パッケージ 1 を基板 6 上に位置合わせしつつ、載置する。具体的には、図 4 B に示すように、上面視にて、補助電極 5 2 がその中心が補助ランド 7 2 の中心とオフセットされた状態としつつ、補助電極 5 2 がはんだ 8 と同心配置された状態となるように半導体パッケージ 1 を基板 6 上に載置する。より具体的には、このとき、4 つの補助ランド 7 2 は、図 4 B に示すように、それぞれの中心が対向する補助電極 5 2 の中心よりも中心 C 1 側に近い位置にオフセットされている。

[0055] 次いで、加熱によりはんだ 8 を溶融させ、半導体パッケージ 1 と基板 6 とを接合する。このとき、図 4 C に示すように、各補助ランド 7 2 上の溶融したはんだ 8 が中心 C 1 に向かって流れ、白抜き矢印で示すように、溶融したはんだ 8 の表面張力による半導体パッケージ 1 を中心 C 1 側に引き込む力 B_s が生じる。以下、この引き込む力 B_s を、説明の便宜上、「表面張力ベクトル

B_s」と称する。

[0056] 表面張力ベクトルB_sは、本実施形態において姿勢制御用ランドである4つの補助ランド72の数だけ生じると共に、図4Cの白抜き矢印で示すように、いずれも中心C1に向かう状態となる。その結果、表面張力ベクトルB_sは、本実施形態では、半導体パッケージ1の四隅それぞれを中心C1の方向に引っ張ることで力全体として相殺され、半導体パッケージ1を所定の姿勢に留めるように作用する。

[0057] なお、このとき、信号ランド71上に塗布されたはんだ8は、補助ランド72上のはんだ8と同様に溶融して濡れ広がり、信号電極51の外郭が信号ランド71の外郭と重なる、セルフアライメントの作用を生じさせる。つまり、補助ランド72上のはんだ8が、半導体パッケージ1が意図しない方向に傾くことを抑止するセルフアライメントの作用を生じさせ、信号ランド71上のはんだ8が信号電極51との位置合わせをするセルフアライメントの作用を生じさせる。

[0058] ここで、以下の説明において、平面視にて、補助電極52の中心から補助ランド72の中心へ直線状に向かう方向を、便宜上、「オフセット方向」と称する。

[0059] また、補助電極52は、図4Cに示すように、補助ランド72の外郭の内側に配置されると共に、補助電極52の外郭のうち少なくともオフセット方向の反対側にて補助ランド72の外郭と重なる配置とされることが好ましい。これは、はんだ接合工程において、溶融したはんだ8のほぼすべてがオフセット方向側に濡れ広がるようにし、半導体パッケージ1の実装姿勢の制御の精度を高めるためである。

[0060] さらに、補助ランド72上のはんだ8によるセルフアライメントの効果を確保する観点から、複数の補助ランド72は、熱容量の差が所定以下の状態とされることが好ましい。これは、複数の補助ランド72上のはんだ8の溶融タイミングがずれること、すなわち表面張力ベクトルB_sの発生タイミングのずれによって、半導体パッケージ1の実装姿勢を維持する効果が低減する

ことを抑止するためである。熱容量の差が所定以下の状態とする例としては、例えば、各補助ランド72の面積を同一もしくは同程度にすることなどが挙げられるが、これに限定されるものではない。

[0061] 最後に、はんだ8を再硬化させて、半導体パッケージ1を基板6上に搭載して固定する。以上の工程により、半導体パッケージ1が、基板6の搭載面である一面61aに対して所定の実装姿勢を維持したまま、基板6上に実装された半導体装置S1を製造することができる。

[0062] なお、上記の説明では、補助電極52および補助ランド72、すなわち本実施形態における一对の姿勢制御部が点対称となる配置とされた例について説明したが、はんだ接合工程において生じる複数の表面張力ベクトル B_s が釣り合う対称配置であればよい。例えば、補助電極52および補助ランド72は、線対称となる配置とされてもよい。

[0063] (半導体パッケージの実装姿勢制御)

ここで、補助電極52および補助ランド72の配置による半導体パッケージ1の実装姿勢の制御について、図5A、図5Bおよび図6を参照して説明する。

[0064] 図5Aないし図6では、説明の簡便化のため、紙面上の左右方向をX方向とし、紙面上においてX方向と直交する方向をY方向とし、XY平面に対して直交する方向をZ方向としている。また、図5Aないし図6では、見易くするため、平面視にて半導体パッケージ1、110に隠れて見えない部分のうちランド7の一部または全部を破線で示し、電極5、111、112を実線で示している。

[0065] まず、比較のために、従来の半導体装置S100について、図5Aおよび図5Bを参照して説明する。

[0066] 従来の半導体装置S100は、例えば図5Aに示すように、信号電極111および補助電極112を有する半導体パッケージ110が、信号ランド121および補助ランド122を有する基板120上にはんだ8を介して搭載されてなる。半導体装置S100は、信号ランド121が信号電極111よ

りも平面サイズが大きく、補助ランド１２２が補助電極１１２よりも平面サイズが大きくされている。換言すると、半導体装置Ｓ１００は、信号ランド１２１および補助ランド１２２が、はんだ８を介して接続される電極１１１または１１２を等方向に広げた形状とされている。このような構造であっても、はんだ８の量が増加するため、はんだ接合後の接合信頼性を確保することができる。

[0067] なお、基板１２０のランド１２１、１２２上に塗布するはんだ８は、ランド１２１、１２２の外郭よりも内側の一部を覆い、残部を露出した状態とされる。これは、半導体パッケージ１のマウント時に、ランド１２１、１２２から溶融したはんだ８がはみ出すことによるはんだボールやはんだブリッジが形成されることを抑制するためである。

[0068] しかしながら、このような構造の場合、はんだ接合の際、溶融したはんだ８がランド１２１、１２２上において等方向に広がるため、はんだ８を再硬化させるまでの間、半導体パッケージ１１０が泳ぎやすい状態となってしまう。この際に何らかの外力が作用した場合、例えば図５Ｂに示すように、半導体パッケージ１１０は、ＸＹ平面上やＺ方向において意図しない方向にずれた姿勢で基板１２０上に搭載されてしまう。

[0069] これに対して、本実施形態の半導体装置Ｓ１は、上述したように表面張力ベクトルにより半導体パッケージ１の実装姿勢を制御した状態で製造される。そのため、半導体装置Ｓ１は、図６に示すように、Ｘ方向、Ｙ方向、Ｚ方向における半導体パッケージ１と基板６との位置ズレが抑制された構造となる。

[0070] また、補助ランド７２の面積が補助電極５２よりも大きくされているため、補助ランド７２上のはんだ８の量を増やすことができ、補助電極５２と補助ランド７２とのはんだ８による接合の信頼性を高められた構造の半導体装置Ｓ１となる。

[0071] 本実施形態によれば、補助電極５２と補助ランド７２とが、はんだ接合工程において、溶融したはんだ８が所定の方に濡れ広がり、所定の方に半

導体パッケージ 1 を引っ張る表面張力ベクトル B_s を生じさせるようにオフセットされた配置とされている。そして、はんだ接合工程にて生じる表面張力ベクトル B_s が釣り合う状態となるように、複数の補助電極 5 2 および補助ランド 7 2 とが対称配置とされ、かつ補助ランド 7 2 の面積が補助電極 5 2 よりも大きくされ、はんだ 8 の量が所定以上とされている。

[0072] そのため、本実施形態の半導体装置 S 1 は、半導体パッケージ 1 の実装姿勢が制御された状態となると共に、はんだ 8 の量が所定以上とされ、はんだ接合の信頼性を確保できる構造、すなわち実装姿勢の確保とはんだ接合の信頼性確保とを両立できる構造となる。

[0073] また、実装姿勢が制御された半導体装置 S 1 は、例えば車両に搭載された場合、センサ部 2 1 の物理量の検出軸と当該車両の進行方向とを一致させることが容易であるため、従来よりもセンサ精度が高く、センサ精度が求められる用途に特に適した構成となる。

[0074] さらに、半導体パッケージ 1 の実装姿勢が制御されることで、はんだ接合工程にて溶融したはんだ 8 がランド 7 の外郭よりも外側にはみ出すことが抑制されるため、はんだボールやはんだブリッジの発生が抑制される効果も得られる。

[0075] (第 2 実施形態)

第 2 実施形態の半導体装置 S 2 について、図 7、図 8 を参照して述べる。

[0076] 図 7 では、図 1 と同様に、上面視では見えない半導体チップ 2 の外郭を二点鎖線で、信号ランド 7 1 のうち半導体パッケージ 1 に隠された部分の外郭および補助ランド 7 2 の外郭を破線で、補助電極 5 2 を実線で示している。また、図 7 では、上記と同様の目的で、上面視にて、はんだ 8 のうち半導体パッケージ 1 に隠されて見えないものを省略している。図 8 では、断面を示すものではないが、見易くして理解を助けるため、はんだ 8 にハッチングを施すと共に、半導体パッケージ 1 の外郭、電極 5 1、5 2、基板 6、ランド 7 1、7 2 およびはんだ 8 以外の構成要素については省略している。

[0077] 本実施形態の半導体装置 S 2 は、図 7 に示すように、平面視にて、補助ラ

ンド72の中心が、対向する補助電極52の中心よりも複数の補助電極52の中心C1から遠い配置とされている点において上記第1実施形態と相違する。本実施形態では、この相違点について主に説明する。

[0078] 本実施形態の半導体装置S2は、上記第1実施形態と同様の製造方法により製造されるが、例えば図8に示すように、はんだ接合工程にて生じる複数の表面張力ベクトル B_s がいずれも半導体パッケージ1の外側に向かう構成とされている。

[0079] 具体的には、補助ランド72は、平面視にて補助電極52を内包する配置とされ、かつ中心C1を軸とする径方向に延設された形状とされている。また、はんだ8を塗布する工程では、補助ランド72のうち少なくとも補助電極52の外郭の内側領域に位置する部分にはんだ8を塗布し、その後、半導体パッケージ1をマウントする。そして、はんだ接合工程では、溶融したはんだ8が平面視にて中心C1を軸とする径方向に向かって濡れ広がり、半導体パッケージ1をその四隅において当該径方向に引っ張る複数の表面張力ベクトル B_s が生じる。これらの表面張力ベクトル B_s は、上記第1実施形態とは逆向きであるものの、力全体として釣り合う状態となっており、半導体パッケージ1が意図しない方向に傾くことを抑制する働きをする。その結果、半導体パッケージ1は、実装姿勢が制御された状態で基板6上に搭載される。

[0080] 本実施形態によれば、一对の姿勢制御部が上記第1実施形態と同様に対称配置されており、これと同じ効果が得られる半導体装置S2となる。

[0081] (第3実施形態)

第3実施形態の半導体装置S3について、図9ないし図11Bを参照して述べる。

[0082] 図9、図10では、見易くするため、上面視では見えない信号ランド71のうち半導体パッケージ1に隠された部分の外郭を破線で、信号電極51を実線で示している。図9では、さらに、半導体チップ2の外郭を二点鎖線で示している。図11A、図11Bでは、見易くするため、断面を示すもので

はないが、はんだ8にハッチングを施すと共に、信号電極51を太い実線で示し、信号ランド71のうち半導体パッケージ1に隠れて見えない部分を破線で示している。また、図11A、図11Bでは、半導体パッケージ1の外郭の内側において、溶融したはんだ8が濡れ広がる方向を矢印で示している。

[0083] 本実施形態の半導体装置S3は、図9に示すように、補助電極52および補助ランド72を有しておらず、信号電極51および信号ランド71がそれぞれ姿勢制御用電極、姿勢制御用ランドとされている点で上記第1実施形態と相違する。本実施形態では、この相違点について主に説明する。

[0084] 信号電極51は、本実施形態では、例えば図9に示すように、半導体パッケージ1の外郭に対して交差するように延設されており、当該外郭のなす四辺それぞれに3つずつ配置されている。つまり、本実施形態では、半導体パッケージ1は、QFN構造とされている。複数の信号電極51は、はんだ8を介して信号ランド71と接続され、平面視にてはんだ8を介して接続された信号ランド71と共に対称配置とされている。

[0085] 具体的には、図11Aに示すように、複数の信号電極51のうち半導体パッケージ1の外郭の一辺に対して交差する3つの信号電極51は、中央の信号電極51に対して対称配置とされている。

[0086] なお、上記した複数の信号電極51の配置関係は、半導体パッケージ1の外郭をなす他の辺に対して交差する他の信号電極51についても同様である。つまり、本実施形態の半導体装置S3は、信号電極51およびこれにはんだ8を介して接続された信号ランド71が一对の姿勢制御部であり、複数の一对の姿勢制御部が半導体パッケージ1の中心に対して対称配置された構成とされている。

[0087] 以下の説明において、図11Aに示す3つの信号電極51を代表例として主に説明する。また、説明の簡便化のため、図11Aに示す3つの信号電極51のうち紙面左端の信号電極51を「左信号電極51」と称し、中央の信号電極51を「中信号電極51」と称し、紙面右端の信号電極51を「右信

号電極 5 1」と称する。

[0088] 図 1 1 A に示すように、右信号電極 5 1 および左信号電極 5 1 は、いずれも、交差する半導体パッケージ 1 の外郭の一辺に対して平行な方向（以下「外郭平行方向」という）における幅が、中信号電極 5 1 および信号ランド 7 1 よりも小さい形状とされている。また、右信号電極 5 1 と左信号電極 5 1 とは、同じ面積とされると共に、図 1 1 A に示すように、対向する信号ランド 7 1 の外郭のうち中信号電極 5 1 側の一辺と重なる配置とされている。一方、中信号電極 5 1 は、図 1 1 A に示すように、外郭平行方向における幅が対向する信号ランド 7 1 と同じとされ、その外郭が信号ランド 7 1 の外郭と重なる配置とされている。

[0089] 信号ランド 7 1 は、本実施形態では、例えば図 9 に示すように、信号電極 5 1 と同じ数だけ設けられ、信号電極 5 1 に対応する部位に配置されている。複数の信号ランド 7 1 は、少なくとも半導体パッケージ 1 の外郭よりも内側に配置される部分の面積が同じとされ、図 1 1 B に示すように、はんだ接合の際にはんだ 8 が所定の方に濡れ広がる配置とされている。

[0090] 具体的には、はんだ接合工程において、溶融したはんだ 8 は、図 1 1 B に示すように、中信号電極 5 1 の直下では等方向に濡れ広がり、右信号電極 5 1 の直下では紙面右側に主に濡れ広がり、左信号電極 5 1 の直下では紙面左方向に主に濡れ広がる。これが半導体パッケージ 1 の外郭をなす四辺すべてにおいて同じ状態とされている。その結果、はんだ接合工程において、溶融したはんだ 8 により、図 1 0 に示すように、半導体パッケージ 1 の外郭の四隅において半導体パッケージ 1 の中心 C 2 を軸とする径方向に引っ張る 4 つの表面張力ベクトル B_s が生じる。これらの表面張力ベクトル B_s が互いに打ち消し合い、釣り合う状態となることで、本実施形態においても、半導体パッケージ 1 は、実装姿勢が制御された状態で基板 6 上に搭載される。

[0091] 本実施形態によっても、上記第 1 実施形態と同様の効果が得られる半導体装置 S 3 となる。

[0092] （第 4 実施形態）

第4実施形態の半導体装置S4について、図12、図13を参照して述べる。

[0093] 図12、図13では、見易くして理解を助けるため、上面視では半導体パッケージ1に隠されて見えない、補助ランド72の外郭を破線で、補助電極52を実線で示すと共に、半導体チップ2を省略している。図13では、見易くするため、断面を示すものではないが、はんだ8にハッチングを施すと共に、はんだ8による接合時に生じる表面張力ベクトル B_s の向きを白抜き矢印で示している。

[0094] 本実施形態の半導体装置S4は、図12に示すように、補助電極52および補助ランド72をそれぞれ1つのみ有しており、これらが姿勢制御用電極、姿勢制御用ランドとされている点で上記第1実施形態と相違する。本実施形態では、この相違点について主に説明する。

[0095] 補助ランド72は、図12に示すように、本実施形態では1つのみであり、姿勢制御用ランドとして機能する。補助ランド72は、本実施形態では、半導体パッケージ1が搭載された状態における平面視にて、半導体パッケージ1の中心を軸とする径方向に延設された複数の延設部721を有してなる。

[0096] なお、本実施形態では、補助ランド72が4つの延設部721を備える例について説明するが、その数については適宜変更されてもよい。また、以下の説明においては、延設部721を便宜的に「第1延設部721」と称する。第1延設部721は、後述する表面張力ベクトル B_s を調整しやすくするため、平面サイズおよび平面形状が他の第1延設部721と同一もしくは同程度とされることが好ましい。

[0097] 補助電極52は、図12に示すように、本実施形態では1つのみであり、姿勢制御用電極として機能し、補助ランド72と共に一对の姿勢制御部をなす。補助電極52は、本実施形態では、図12に示すように、平面視にて補助ランド72の外郭の内側に内包されるように配置されると共に、第1延設部721に沿って延設された複数の第2延設部521を有してなる。つまり

、補助電極 5 2 は、補助ランド 7 2 が 4 つの第 1 延設部 7 2 1 を有する場合
には、4 つの第 2 延設部 5 2 1 を有することとなる。

[0098] なお、第 2 延設部 5 2 1 は、第 1 延設部 7 2 1 と同様の理由により、その
平面サイズおよび平面形状が他の第 2 延設部 5 2 1 と同一もしくは同程度と
されることが好ましい。また、第 2 延設部 5 2 1 は、第 1 延設部 7 2 1 と同
じ数であればよく、その数については適宜変更される。

[0099] 次に、第 1 延設部 7 2 1 および第 2 延設部 5 2 1 の配置関係並びにその効
果について、図 1 3 を参照して説明する。

[0100] 第 1 延設部 7 2 1 は、図 1 2 に示すように、平面視にて第 2 延設部 5 2 1
よりもその延設方向よりも外側にはみだしている。言い換えると、第 1 延設
部 7 2 1 のうち対向する第 2 延設部 5 2 1 の外郭よりも外側の部分を外側部
7 2 2 として、補助ランド 7 2 は、複数の外側部 7 2 2 を有している。そし
て、複数の外側部 7 2 2 は、表面張力ベクトル B_s を調整して半導体パッケー
ジ 1 の実装姿勢を確保するため、半導体パッケージ 1 の中心に対して対称配
置、例えば線対称または点对称の配置とされている。

[0101] 具体的には、複数の外側部 7 2 2 は、図 1 3 に示すように、はんだ 8 によ
り半導体パッケージ 1 を接合する際に、溶融したはんだ 8 が濡れ広がる領域
である。そして、複数の外側部 7 2 2 が対称配置されることで、図 1 3 に示
すように、複数の外側部 7 2 2 で生じる表面張力ベクトル B_s が互いに相殺し
合うように作用する。その結果、上記第 1 実施形態と同様に、はんだ 8 の量
を増やしつつも、半導体パッケージ 1 がはんだ接合時に意図しない動きをす
ることが抑制される構造の半導体装置 S 4 となる。

[0102] なお、本実施形態では、一对の姿勢制御部は、半導体パッケージ 1 の搭載
面の中央付近に配置され、はんだ接合後に半導体パッケージ 1 の放熱性を確
保するために用いられ得る。また、外側部 7 2 2 は、複数の第 1 延設部 7 2
1 および第 2 延設部 5 2 1 が同一もしくは同程度の平面サイズかつ平面形状
とされた場合、他の外側部 7 2 2 と同一もしくは同程度の平面サイズとされ
ることが好ましい。さらに、上記第 1 ないし第 3 実施形態では、姿勢制御用

ランドおよび姿勢制御用電極は、平面視にてその中心がオフセットされた配置とされていたが、本実施形態では、これらの中心が重畳した配置とされてもよい。

[0103] (他の実施形態)

本開示は、実施例に準拠して記述されたが、本開示は当該実施例や構造に限定されるものではないと理解される。本開示は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらの一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態についても、本開示の範疇や思想範囲に入るものである。

[0104] (1) 上記第1実施形態では、半導体パッケージ1として筐体4に半導体チップ2が収容された例について説明したが、図2、図3に示す例に限定されるものではない。例えば、半導体パッケージ1は、物理量センサとして機能する構造であればよく、半導体チップ2がセンサ部21を除き、モールド樹脂に覆われた構造とされてもよいし、他の任意の構造が採用されてもよい。

[0105] (2) 上記各実施形態では、電極5のうち姿勢制御用電極、およびランド7のうち姿勢制御用ランドが対称配置された例について説明した。ただ、この対称配置とは、所定の点に対して回転または所定の線に対して折り曲げたとした際に、姿勢制御用電極および姿勢制御用ランドの外郭が一致する場合だけを意味するものではない。ここでいう対称配置とは、例えば、姿勢制御用ランドのうち少なくともはんだ8が濡れ広がる部分における外郭が一致する場合をも含む。

[0106] (3) 上記第1、第2実施形態では、平面視にて複数の姿勢制御用ランドが、いずれもその中心が対向する姿勢制御用電極の中心よりも半導体パッケージ1の外郭中心に近い位置または遠い位置に配置された例について説明した。しかしながら、姿勢制御用電極および姿勢制御用ランドは、はんだ8による接合時に生じる複数の表面張力ベクトル B_s が互いに打ち消し合って釣り合う状態となる配置とされていればよく、上記した配置や数に限定されるも

のではない。

[0107] 例えば、四角形板状の半導体パッケージ1の外郭の四隅に姿勢制御用電極および姿勢制御用ランドが1つずつ、合計4つずつの当該電極およびランドが配置された場合において、次のような配置とされてもよい。4つの姿勢制御用電極および姿勢制御用ランドのうち対角配置された2つについては、姿勢制御用ランドの中心が姿勢制御用電極の中心よりも半導体パッケージ1の中心に近い配置とされ、残りの2つについては、この逆の関係となる配置とされてもよい。この場合であっても、複数の表面張力ベクトル B_s が打ち消し合って釣り合うため、半導体パッケージ1が意図しない方向に傾くことが抑制される。このように、姿勢制御用電極および姿勢制御用ランドは、上記したように配置が変更されてもよいし、表面張力ベクトル B_s が釣り合う他の配置とされてもよく、その数も適宜変更されてもよい。

[0108] (4) 姿勢制御用電極および姿勢制御用ランドは、同じ数であって上記した意味において対称配置されていればよく、上記各実施形態で説明した数に限定されるものではない。

[0109] (5) 上記各実施形態では、被搭載物として基板6とされた例について説明したが、半導体パッケージ1を搭載するためのランド7を備えるものであればよく、必ずしも基板でなくてもよい。

請求の範囲

[請求項1]

半導体装置であって、

複数の電極（５）を備える半導体パッケージ（１）と、

複数のランド（７）を備え、前記半導体パッケージが搭載される被搭載物（６）と、を備え、

前記半導体パッケージは、前記複数の電極が前記複数のランドとはんだ（８）を介して接続されており、

前記複数の電極のうち少なくとも一部の前記電極は、前記被搭載物のうち前記半導体パッケージと向き合う搭載面に対する前記半導体パッケージの姿勢を制御するために用いられる姿勢制御用電極であり、

前記複数のランドのうち少なくとも一部の前記ランドは、前記搭載面に対する前記半導体パッケージの姿勢を制御するために用いられる姿勢制御用ランドであり、

前記姿勢制御用電極は、前記姿勢制御用ランドと重畳すると共に、平面視にて前記姿勢制御用電極の中心が前記はんだを介して接続された前記姿勢制御用ランドの中心とずらして配置されており、

前記姿勢制御用ランドおよび前記姿勢制御用電極は、複数設けられており、

前記姿勢制御用ランドおよび当該姿勢制御用ランドに前記はんだを介して接続された前記姿勢制御用電極を一对の姿勢制御部として、前記一对の姿勢制御部は、平面視にて前記半導体パッケージの中心に対して対称配置されている、半導体装置。

[請求項2]

前記一对の姿勢制御部は、点対称または線対称の配置とされている、請求項１に記載の半導体装置。

[請求項3]

平面視にて、前記姿勢制御用電極の中心から当該姿勢制御用電極に接続された前記姿勢制御用ランドの中心へ向かう方向をオフセット方向として、

前記姿勢制御用電極は、平面視したときの前記姿勢制御用電極の外

郭のうち少なくともオフセット方向の反対側の一部が、前記はんだを介して接続された前記姿勢制御用ランドの外郭と重なった状態とされている、請求項 1 または 2 に記載の半導体装置。

[請求項4] 前記姿勢制御用電極は、前記複数の電極のうち前記半導体パッケージから出力される信号が伝送される信号電極（5 1）とは異なる補助電極（5 2）であり、

前記姿勢制御用ランドは、前記複数のランドのうち前記信号が伝送される信号ランド（7 1）とは異なる補助ランド（7 2）である、請求項 1 ないし 3 のいずれか 1 つに記載の半導体装置。

[請求項5] 前記姿勢制御用電極は、前記半導体パッケージから出力される信号が伝送される信号電極（5 1）であり、

前記姿勢制御用ランドは、前記信号が伝送される信号ランド（7 1）である、請求項 1 ないし 3 のいずれか 1 つに記載の半導体装置。

[請求項6] 平面視にて、複数の前記姿勢制御用電極の間の中心を中心位置（C 1）として、

前記姿勢制御用ランドは、いずれも前記姿勢制御用ランドの中心が前記姿勢制御用電極の中心よりも前記中心位置に近い配置とされている、請求項 1 ないし 5 のいずれか 1 つに記載の半導体装置。

[請求項7] 平面視にて、複数の前記姿勢制御用電極の間の中心を中心位置（C 1）として、

前記姿勢制御用ランドは、いずれも前記姿勢制御用ランドの中心が前記姿勢制御用電極の中心よりも前記中心位置から遠い配置とされている、請求項 1 ないし 5 のいずれか 1 つに記載の半導体装置。

[請求項8] 半導体装置であって、

複数の電極（5）を備える半導体パッケージ（1）と、

複数のランド（7）を備え、前記半導体パッケージが搭載される被搭載物（6）と、を備え、

前記半導体パッケージは、前記複数の電極が前記複数のランドとは

んだ（８）を介して接続されており、

前記複数の電極のうち１つの前記電極は、前記被搭載物のうち前記半導体パッケージと向き合う搭載面に対する前記半導体パッケージの姿勢を制御するために用いられる姿勢制御用電極であり、

前記複数のランドのうち１つの前記ランドは、前記搭載面に対する前記半導体パッケージの姿勢を制御するために用いられる姿勢制御用ランドであり、

前記姿勢制御用ランドは、前記姿勢制御用電極よりも平面サイズが大きく、かつ、平面視にて、前記姿勢制御用電極を内包する配置とされると共に、前記半導体パッケージの中心を軸とする径方向に延設された複数の延設部（７２１）を有しており、

前記複数の延設部は、それぞれ前記径方向のうち異なる方向に沿って延設されており、

前記姿勢制御用電極は、前記複数の延設部をそれぞれ第１延設部として、前記第１延設部に沿って延設された複数の第２延設部（５２１）を有しており、

平面視にて前記第１延設部のうち対向する前記第２延設部の外郭よりも外側の部分を外側部（７２２）として、前記外側部は、前記半導体パッケージの中心に対して対称配置されている、半導体装置。

[請求項９] 前記半導体パッケージは、物理量が印加された場合に、当該物理量に応じた信号を出力するセンサ部（２１）を有している、請求項１ないし８のいずれか１つに記載の半導体装置。

[請求項１０] 複数の電極（５）を備える半導体パッケージ（１）と複数のランド（７）を備える被搭載物（６）とがんだ（８）を介して接続された半導体装置の製造方法であって、

前記半導体パッケージを用意することと、

前記被搭載物を用意することと、

前記被搭載物の前記ランド上に前記はんだを塗布することと、

前記半導体パッケージを前記はんだが塗布された前記被搭載物上に搭載することと、を含み、

前記半導体パッケージを用意することにおいては、前記複数の電極のうち少なくとも2以上の前記電極を、前記被搭載物のうち前記半導体パッケージと向き合う搭載面に対する前記半導体パッケージの姿勢を制御するための姿勢制御用電極とし、

前記被搭載物を用意することにおいては、前記複数のランドのうち少なくとも2以上の前記ランドを、前記搭載面に対する前記半導体パッケージの姿勢を制御するための姿勢制御用ランドとし、

前記はんだを塗布することにおいては、前記姿勢制御用ランドのうち一部の領域を前記はんだから露出させ、

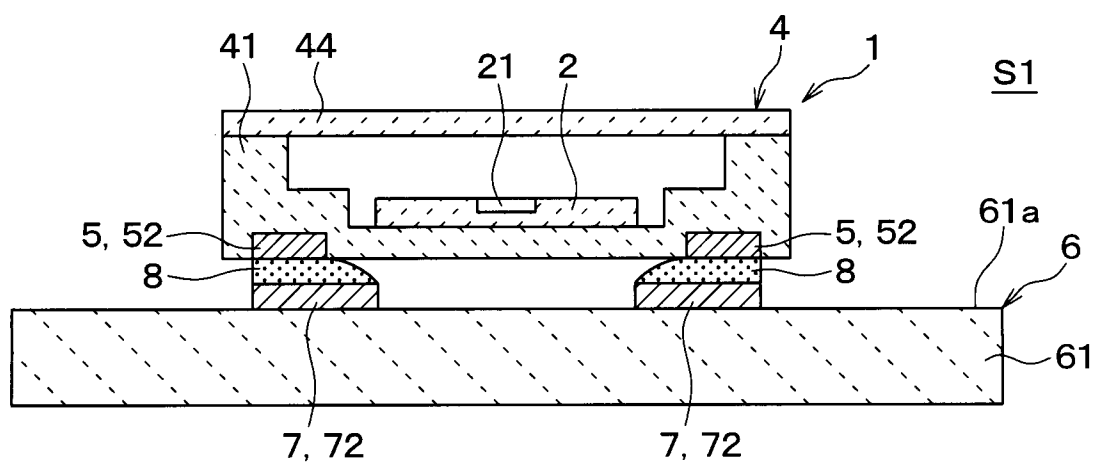
前記半導体パッケージを前記被搭載物上に搭載することにおいては、前記姿勢制御用電極と前記姿勢制御用ランドとを互いの中心をずらして配置した状態で前記はんだにより接合し、

前記はんだによる接合においては、

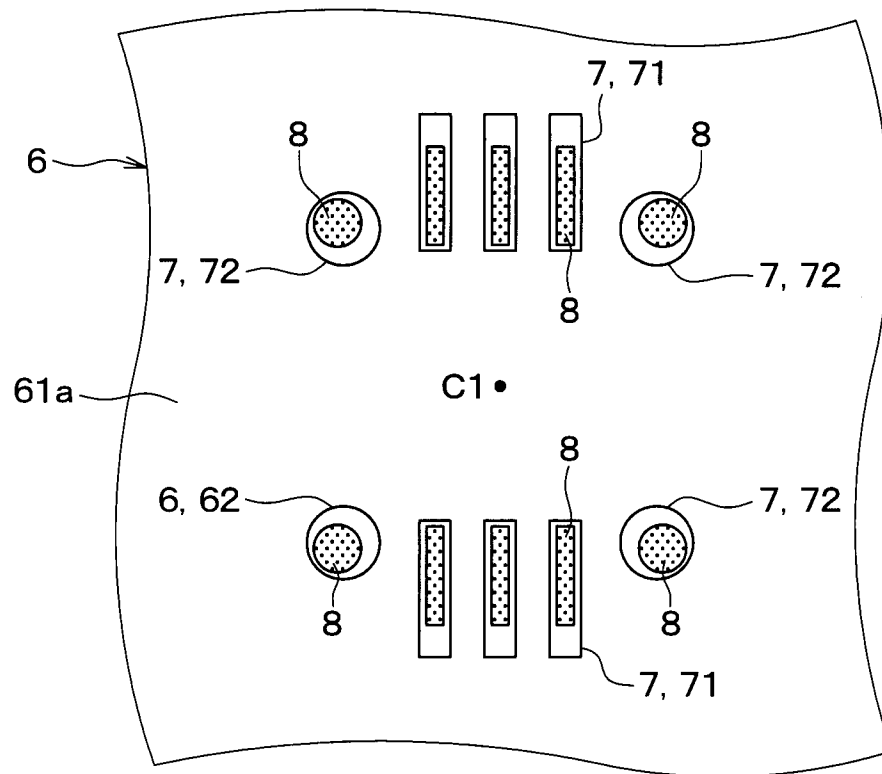
平面視にて、溶融させた前記はんだを前記姿勢制御用ランドのうち前記姿勢制御用ランドの外郭よりも内側の領域から外側の領域に濡れ広がらせると共に、

この濡れ広がりにおける溶融した前記はんだの表面張力による前記半導体パッケージを引き込む力を表面張力ベクトルとして、各前記姿勢制御用電極上に塗布した前記はんだによる表面張力ベクトル全体が釣り合う状態とする、半導体装置の製造方法。

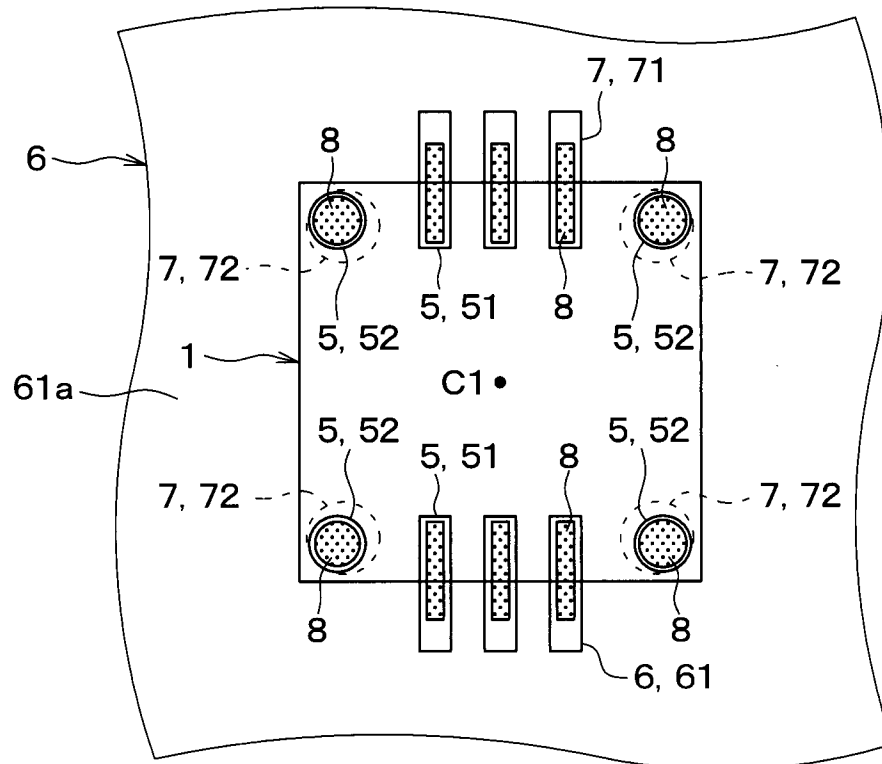
S1



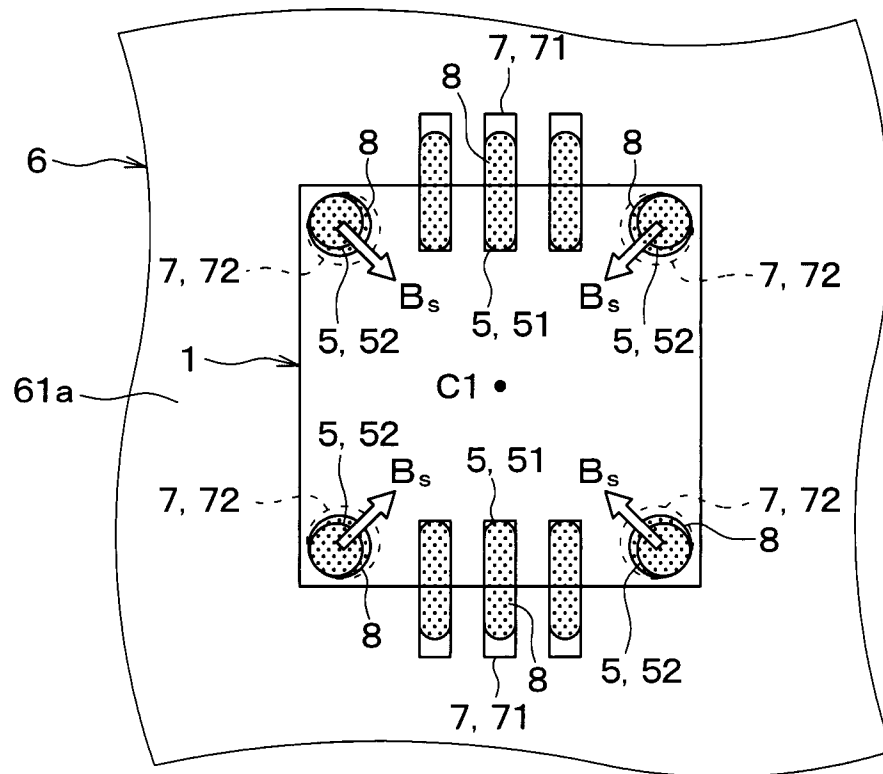
[図4A]



[図4B]

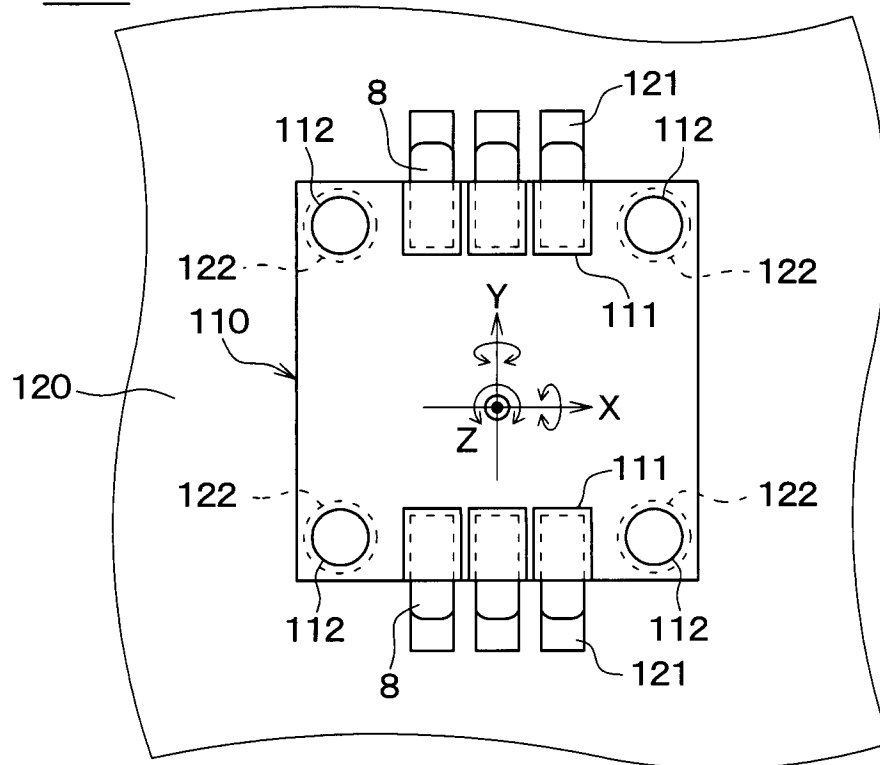


[図4C]



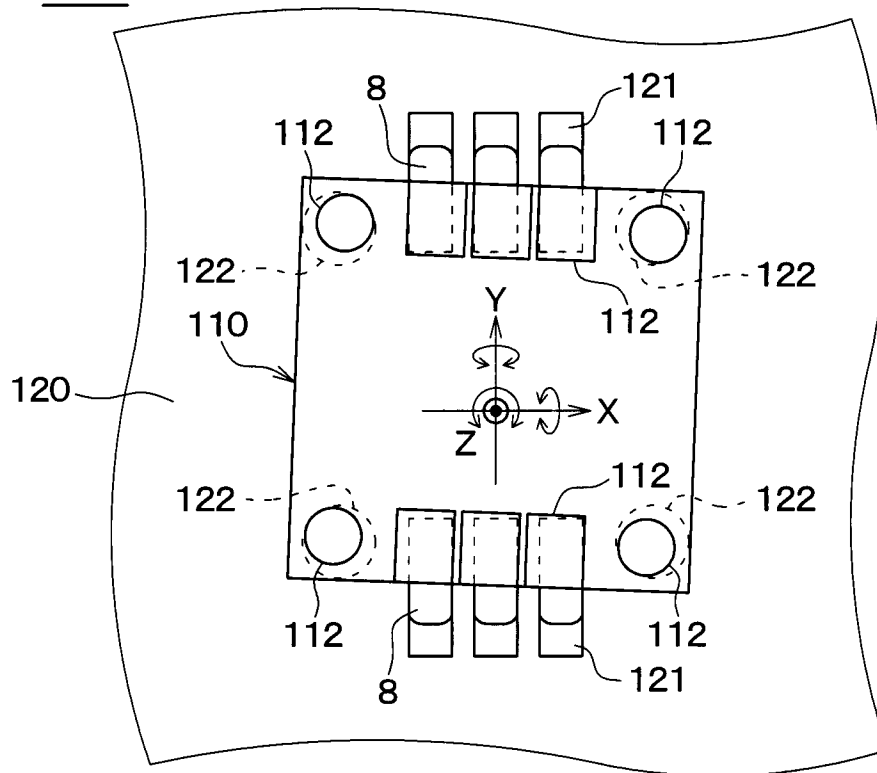
[図5A]

S100

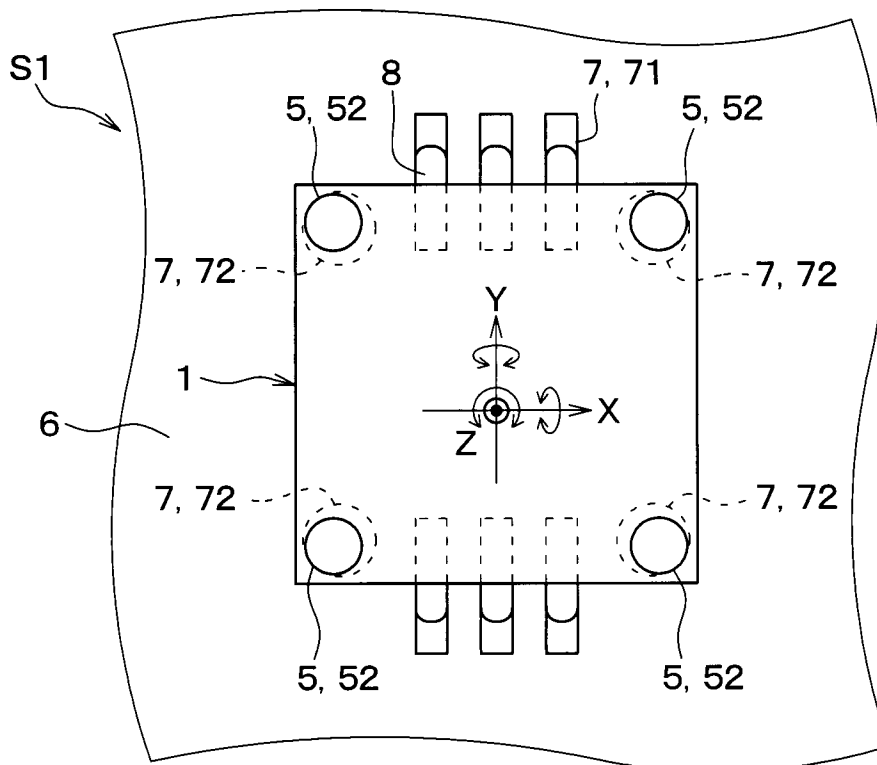


[図5B]

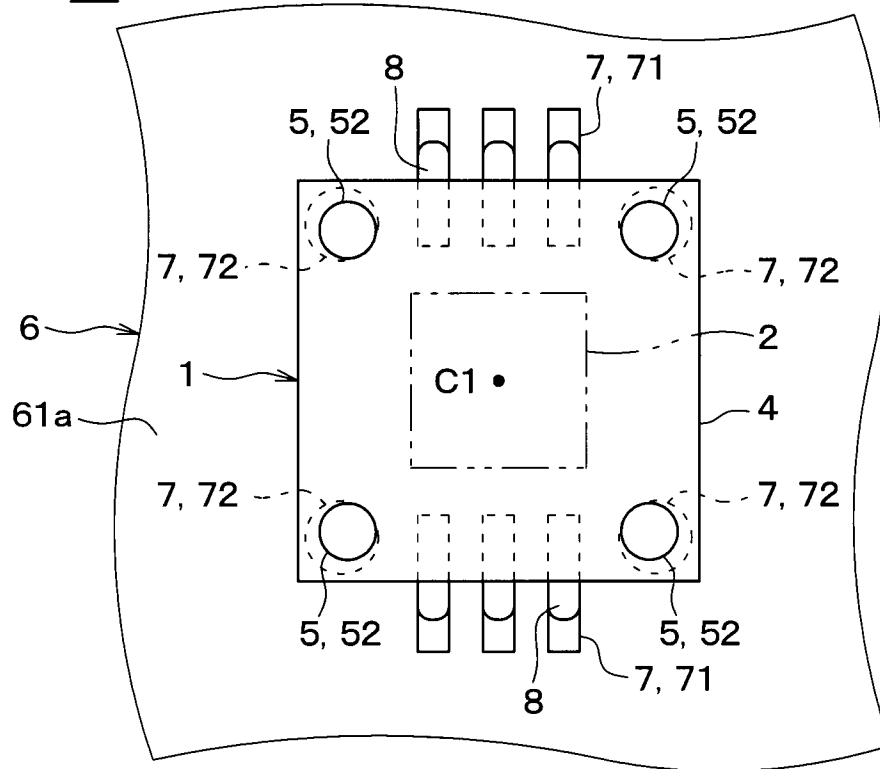
S100



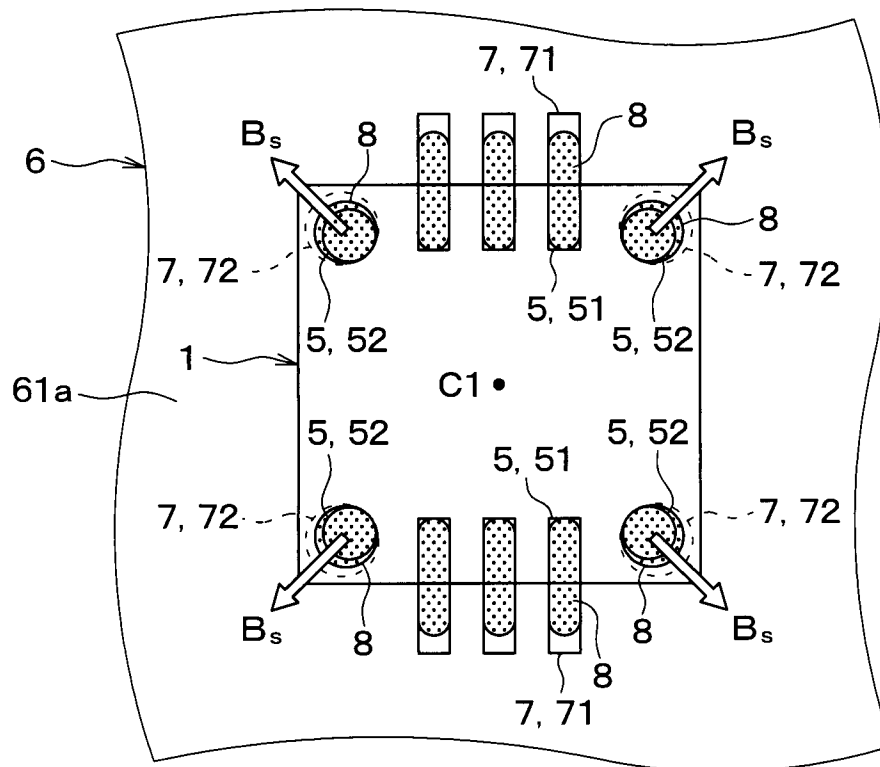
[図6]



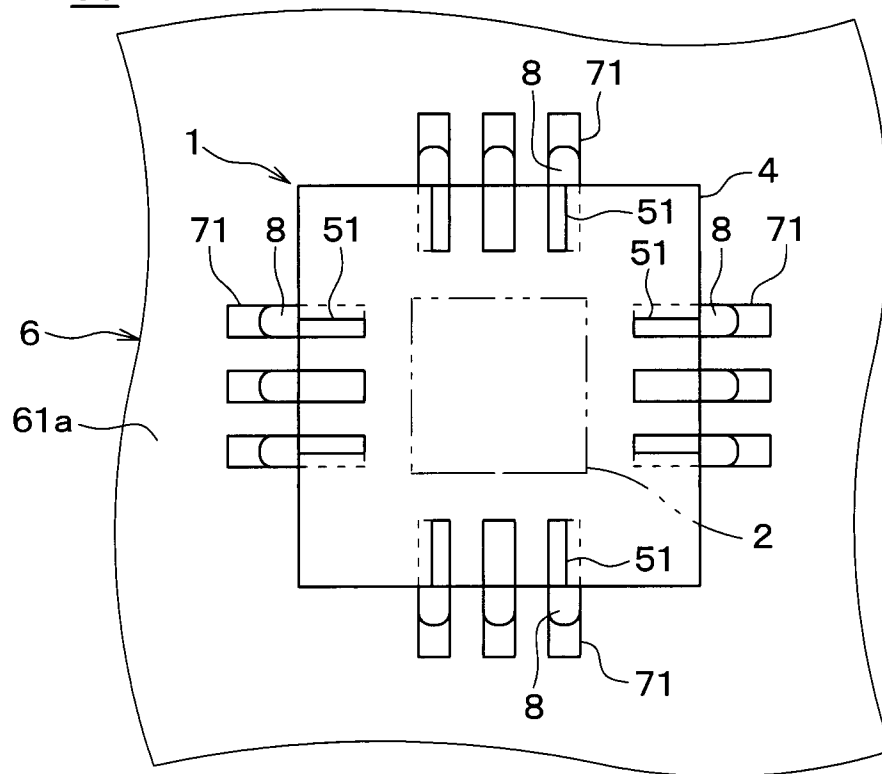
S2



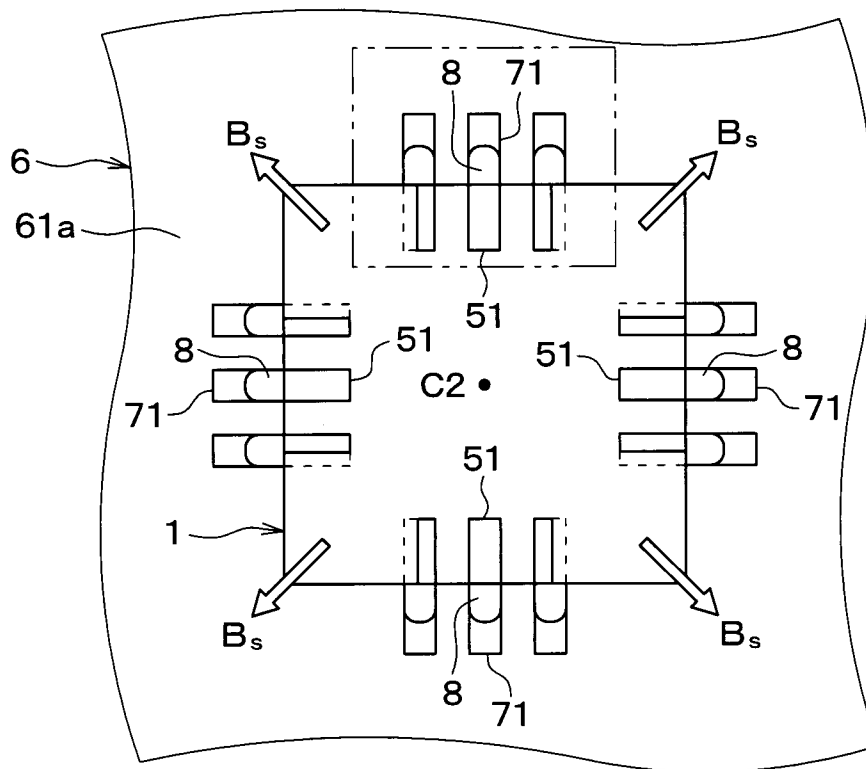
[図8]



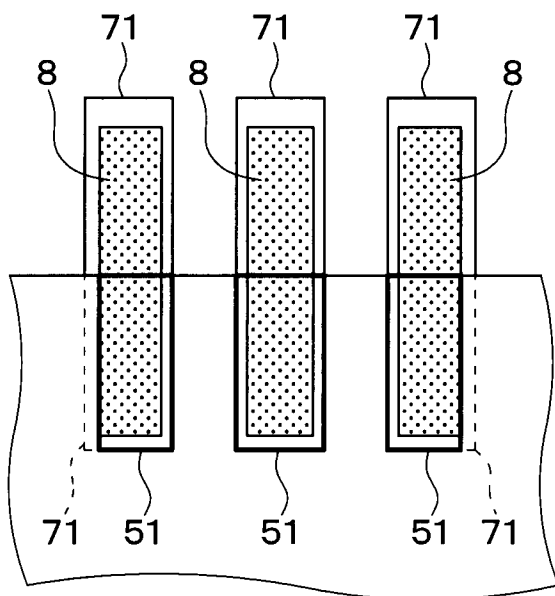
[図9]

S3

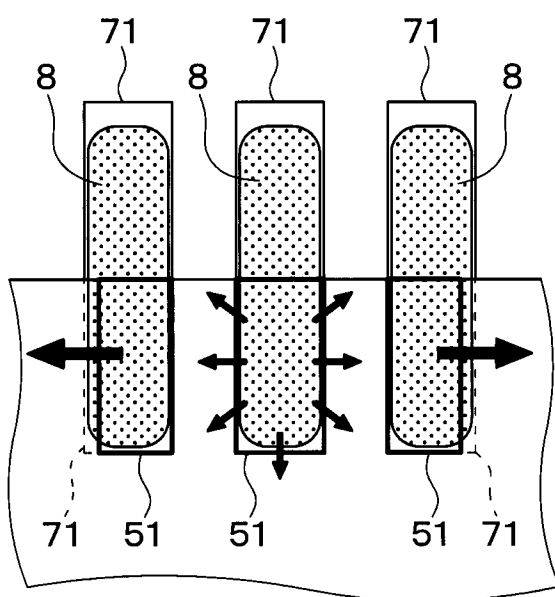
[図10]



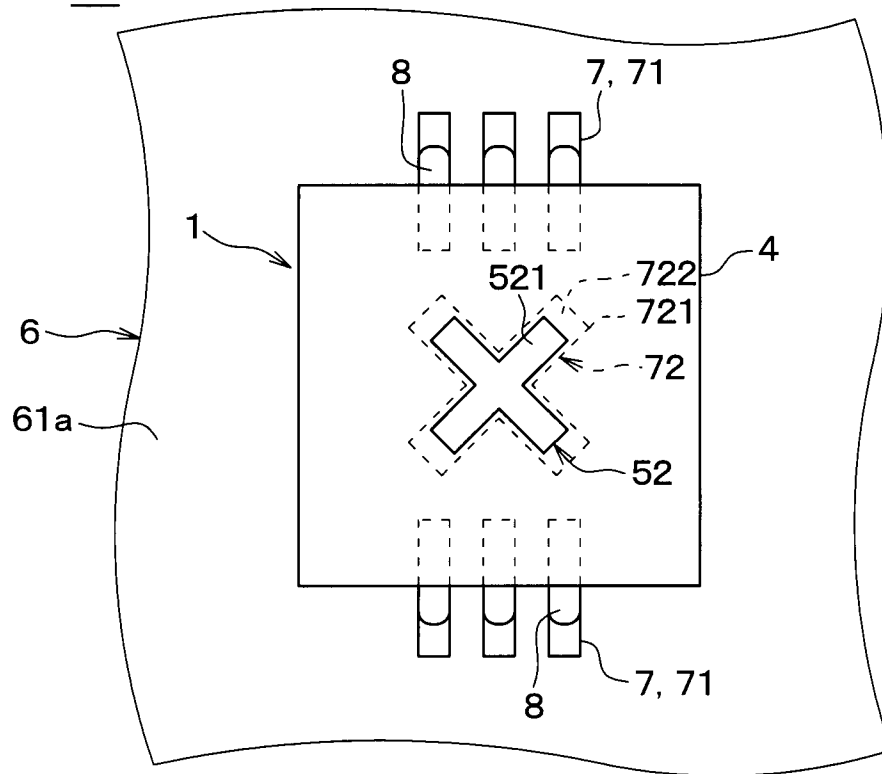
[図11A]



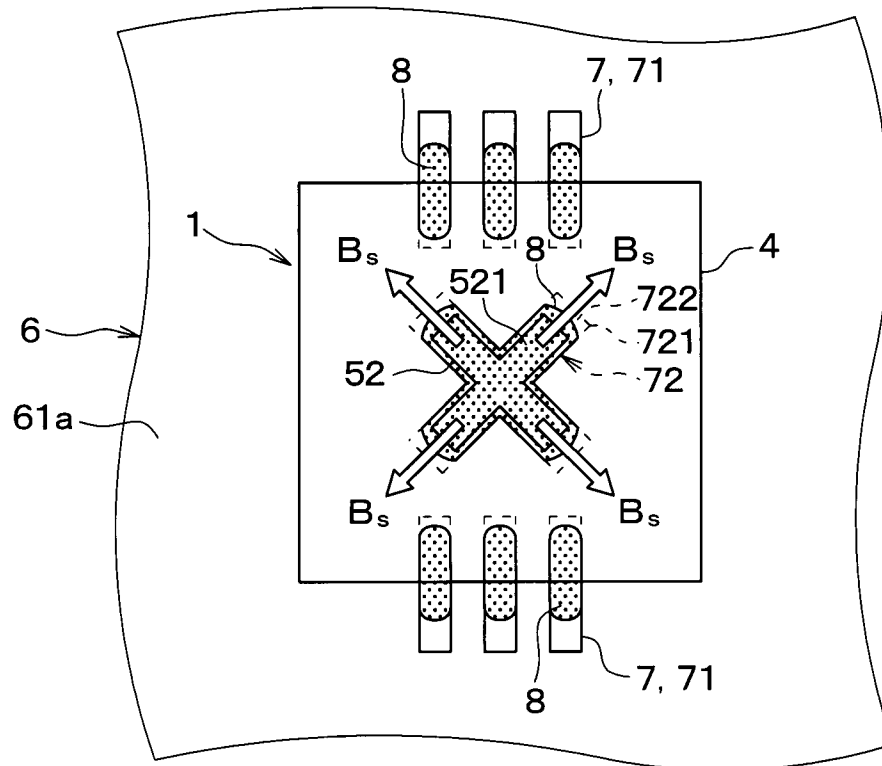
[図11B]



[図12]

S4

[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/049879

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H05K3/34 (2006.01) i
FI: H05K3/34 501Z, H05K3/34 501E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H05K3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2020
Registered utility model specifications of Japan 1996-2020
Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2001-156432 A (OPNEXT JAPAN INC.) 08 June 2001,	1, 2, 4-7, 9
Y	paragraphs [0007], [0009], [0013]-[0022], fig. 1, 2, 5, paragraphs [0007], [0009], [0013]-[0022], fig. 1, 2, 5	3, 8, 10
Y	WO 2009/081929 A1 (FUJIKURA LTD.) 02 July 2009, paragraphs [0020]-[0031], fig. 1, 2	3, 8, 10
Y	JP 2018-500752 A (WALKER, Myron) 11 January 2018, paragraphs [0009]-[0042], fig. 19-21	8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
02.03.2020

Date of mailing of the international search report
10.03.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/049879

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2001-156432 A	08.06.2001	(Family: none)	
WO 2009/081929 A1	02.07.2009	EP 2234466 A1 paragraphs [0020]- [0031], fig. 1, 2 US 2010/0258341 A1 CN 101911845 A	
JP 2018-500752 A	11.01.2018	WO 2016/100984 A1 paragraphs [0030]- [0063], fig. 19-21 US 2016/0233180 A1 CN 107113963 A KR 10-2017-0097710 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H05K 3/34(2006.01)i FI: H05K3/34 501Z; H05K3/34 501E		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H05K3/34		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2001-156432 A（日本オブネクト株式会社）08.06.2001（2001-06-08） [0007], [0009], [0013]-[0022], 図1, 2, 5	1, 2, 4-7, 9
Y	[0007], [0009], [0013]-[0022], 図1, 2, 5	3, 8, 10
Y	WO 2009/081929 A1（株式会社フジクラ）02.07.2009（2009-07-02） [0020]-[0031], 図1, 2	3, 8, 10
Y	JP 2018-500752 A（ウォーカー マイロン）11.01.2018（2018-01-11） [0009]-[0042], 図19-21	8
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 02.03.2020		国際調査報告の発送日 10.03.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） ゆずりは 広行 5D 3046 電話番号 03-3581-1101 内線 3551

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/049879

引用文献			公表日	パテントファミリー文献	公表日
JP	2001-156432	A	08.06.2001	(ファミリーなし)	
WO	2009/081929	A1	02.07.2009	EP 2234466	A1
				[0020]-[0031], 図1, 2	
				US 2010/0258341	A1
				CN 101911845	A
JP	2018-500752	A	11.01.2018	WO 2016/100984	A1
				[0030]-[0063], 図19-21	
				US 2016/0233180	A1
				CN 107113963	A
				KR 10-2017-0097710	A