

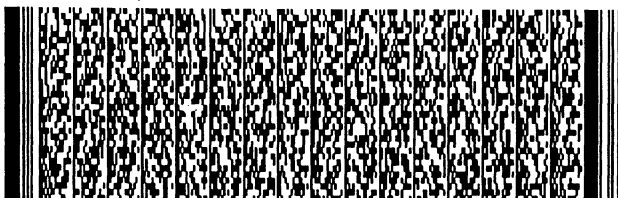
申請日期： 93-02-26	IPC分類
申請案號： 93104890	H01L 23/28

(以上各欄由本局填註)

發明專利說明書

200529389

一、 發明名稱	中 文	晶片封裝結構
	英 文	Chip Package Structure
二、 發明人 (共3人)	姓 名 (中文)	1. 林宜賢
	姓 名 (英文)	1. LIN, YI HSIEN
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 高雄市鼓山區民康街167號4樓
	住居所 (英 文)	1. 4F., No.167, Minkang St., Gushan District Kaohsiung City 804, Taiwan (R.O.C.)
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 日月光半導體製造股份有限公司
	名稱或 姓 名 (英文)	1. Advanced Semiconductor Engineering, Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 高雄市楠梓加工出口區經三路26號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 26, Chin 3rd. Rd., 811, Nantze Export Processing Zone, Kaohsiung, Taiwan, R.O.C.
	代表人 (中文)	1. 張虔生
	代表人 (英文)	1. CHANG, CHIEN SHENG



12310TWE.PTD

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共3人)	姓 名 (中 文)	2. 賴逸少
	姓 名 (英 文)	2. LAI, YI SHAO
	國 籍 (中 英 文)	2. 中華民國 TW
	住居所 (中 文)	2. 台北縣永和市國光路59巷六號四樓
	住居所 (英 文)	2. 4F., No. 6, Lane 59, Guoguang Rd., Yonghe City Taipei County 220, Taiwan (R.O.C.)
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	
	名稱或 姓 名 (英 文)	
	國 籍 (中 英 文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中 文)	
	代表人 (英 文)	



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共3人)	姓 名 (中 文)	3. 吳政達
	姓 名 (英 文)	3. WU, JENG DA
	國 籍 (中 英 文)	3. 中華民國 TW
	住居所 (中 文)	3. 高雄市楠梓區德賢路248巷5弄11號6樓
	住居所 (英 文)	3. 6F., No.11, Alley 5, Lane 248, Desian Rd., Nanzih District Kaohsiung City 811, Taiwan (R.O.C.)
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	
	名稱或 姓 名 (英 文)	
	國 籍 (中 英 文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中 文)	
	代表人 (英 文)	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。

五、發明說明 (1)

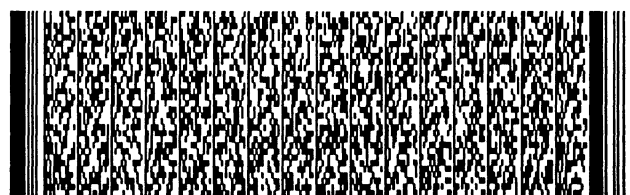
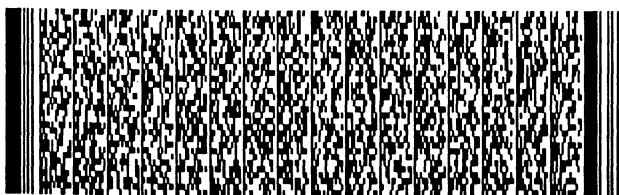
發明所屬之技術領域

本發明是有關於一種晶片封裝結構，且特別是有關於一種具有散熱片之晶片封裝結構。

先前技術

就常見之打線接合 (wire bonding) 型態之晶片封裝結構而言，導線架 (lead frame) 一直是低腳位 (low pin count) 半導體元件常用的構裝元件。由於導線架具有成本低，加工容易等特性，也是消費性電子產品常用之晶片封裝類型，例如手機、電腦、視聽產品所使用之半導體元件。為了因應高功率之半導體元件的散熱需求，習知技術通常是利用大面積之散熱片來增加晶片之散熱效能，使得晶片於運作時所產生的熱能，能夠很快地傳導到高導熱之散熱片，並散逸至外界之大氣環境中，以確保晶片能在正常之工作溫度下運作。

請參考第1圖，其繪示習知一種晶片封裝結構的剖面示意圖。就打線接合型態之晶片封裝結構100而言，晶片封裝結構100主要係由一晶片座 (die pad) 110、多數個引腳116、一晶片120、多條導線128、一散熱片130以及一封膠140所構成。晶片120具有一主動表面122及對應之一背面124，且晶片120之背面124經由一膠料層142而貼附至晶片座110之承載表面112上。晶片120更具有多數個鐳墊 (bonding pad) 126，其配置於晶片120之主動表面122。此外，這些導線128則分別電性連接鐳墊126之一至其所對應之引腳116之一。散熱片130例如為導熱性佳之

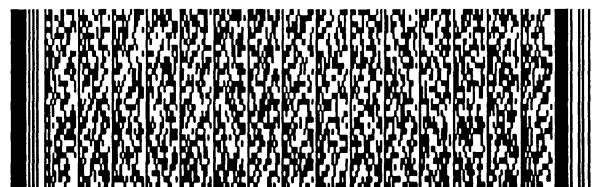
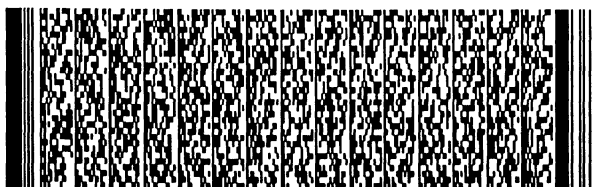


五、發明說明 (2)

金屬塊，而散熱片130具有一接合面132，且散熱塊130之接合面132可經由另一膠料層144，而貼附至晶片座110之底面114。最後，封膠160則包覆晶片座110、引腳116之內部、晶片120、導線128以及散熱片130。其中，引腳116之外側可經由剪切成形而外露於封膠140之外，且散熱片130之底面134還可選擇性暴露於封膠之外。

值得注意的是，散熱片130之接合面132與晶片座110之底面114未直接接觸，而是間接藉由膠材層144而彼此貼合。然而，膠材層144會增加晶片座110傳導至散熱片130之熱阻抗，使得晶片120所產生的熱能無法快速地經由散熱片130而散逸到外界大氣中，導致晶片封裝結構100的熱能居高不下。

解決上述膠料層144之導熱不佳的方法之一，即是直接將散熱片130之接合面132接觸晶片座110之底面114，並以封膠140加以包覆。在理想狀態下，散熱片130之接合面132與晶片座110之底面114可緊密接合，但是由於散熱片130與晶片座110之間缺少膠料層144之貼合效果，受熱而膨脹的封膠140會加大晶片座110與散熱片130之間的間隙。此外，在材質上，封膠140之熱膨脹係數(CTE)與散熱片130之熱膨脹係數(CTE)不匹配(dismatch)，兩者受到反覆熱漲冷縮的作用而產生脫層，進而加大晶片座110與散熱片130之間的間隙。因此，如何在不使用膠料層144之情況下，能增加散熱片130與晶片座110之間的接觸緊密度，乃本發明之重點。



五、發明說明 (3)

發明內容

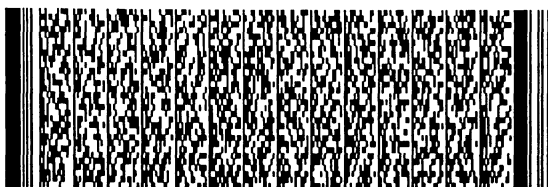
因此，本發明的目的就是在提供一種晶片封裝結構，在不使用膠料層之情況下，能增加晶片座與散熱片之間的接觸緊密度。

為達本發明之上述目的，本發明提出一種晶片封裝結構，主要係由一導線架、一晶片、多數個導線、一散熱片、一封膠以及一膨脹體所構成。導線架具有一晶片座以及多數個引腳，而晶片配置於晶片座上，且導線電性連接晶片之鉚墊與對應之引腳。此外，散熱片配置於導線架之底面，而封膠包覆晶片座、引腳內側、晶片、導線以及散熱片，且封膠具有一開口，其暴露出散熱片之局部底面。另外，膨脹體配置於散熱片之底面，並容納於開口中。

依照本發明的較佳實施例所述，上述之膨脹體之熱膨脹係數較佳係大於散熱片之熱膨脹係數，並且還大於封膠之熱膨脹係數，而膨脹體之材質例如為環氧樹脂，而受熱膨脹之環氧樹脂能改善晶片座與散熱片之間接觸緊密度，以提高晶片封裝結構之散熱效能。

由於本發明採用熱膨脹係數高的環氧樹脂作為膨脹體，而膨脹體受熱膨脹之後可推擠散熱片，以使散熱片與晶片座緊密接觸。因此在未使用膠料層之情況下，膨脹體可減少晶片座與散熱片之間的間隙，進而提高晶片座與散熱片之間的接觸緊密度。

為讓本發明之上述和其他目的、特徵、和優點能更



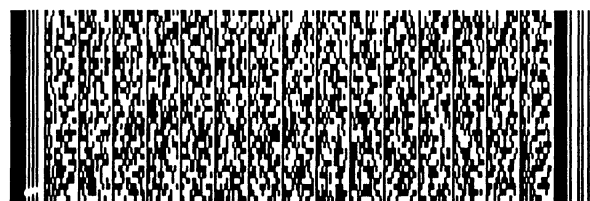
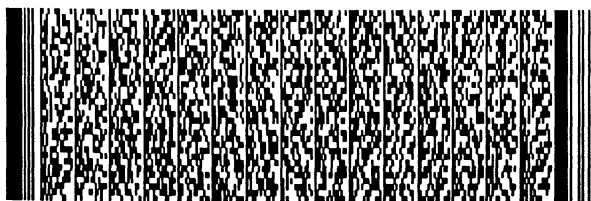
五、發明說明 (4)

明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

實施方式

請參考第2圖，其繪示本發明一較佳實施例之一種晶片封裝結構的剖面示意圖。就打線接合型態之晶片封裝結構200而言，晶片封裝結構200主要係由一晶片座210、多數個引腳216、一晶片220、多條導線228、一散熱片230、一封膠240以及一膨脹體250所構成。晶片220具有一主動表面222及對應之一背面224，而晶片220之背面224經由一膠料層242而貼附至晶片座220之承載表面212上，且晶片220之主動表面222配置有多數個鐳墊226，分別對應於這些引腳216。另外，導線228電性連接晶片220之鐳墊226與對應之引腳216，而導線228之材質例如為金。再者，散熱片230配置於晶片座210之底面214，且散熱片230係為熱傳導能力佳的金屬，例如銅或鋁。

同樣請參考第2圖，封膠240例如以模穴(cavity)充填的方式而將晶片座210、引腳216內側、晶片220、導線228以及散熱片230加以包覆，以保護晶片220，並避免外界之濕度影響與雜塵污染，而引腳216外側可經由剪切成形而外露於封膠140之外。在本實施例中，封膠240具有一開口244，其暴露出散熱片230之局部底面232，而膨脹體250容納於開口244中。由於晶片座210之底面214與散熱片230直接接觸，以使晶片220所產生之熱能傳導至大面積之散熱片230，以加快晶片220散熱之效能。



五、發明說明 (5)

值得注意的是，晶片座210之底面214與散熱片230之間並未藉由習知之膠材層而貼合，以減少習知膠材層所產生之熱阻抗。然而，在未使用膠材層之情況下，本實施例係將膨脹體244配置於散熱片230之底面232，並容納於封膠240所預留之開口244中，其中膨脹體250之材質例如為膨脹係數高之環氧樹脂 (epoxy resin)，其熱膨脹係數較佳係大於散熱片230之熱膨脹係數。舉例而言，散熱片230之材質例如為鋁，其熱膨脹係數約為 $23.2\text{ppm}/^{\circ}\text{C}$ 。膨脹體250之材質例如為熱膨脹係數高之環氧樹脂，其熱膨脹係數可在 $82\sim 171\text{ppm}/^{\circ}\text{C}$ 範圍中，約為散熱片230之熱膨脹係數的四倍或更高。此外，封膠240之熱膨脹係數約在 $9\sim 34\text{ppm}/^{\circ}\text{C}$ 範圍中，亦小於膨脹體250之熱膨脹係數。

請同時參考第2及3圖，其中第3圖繪示晶片座與散熱片之間的間隙（以負值表示）與相對位置的比較關係圖。經由模擬分析實驗得知的比較關係圖可知，圖中之實線S1繪示在未使用膠料層之情況下，晶片座210與散熱片230之間的間隙G1受到封膠240熱膨脹的作用以及散熱片230與封膠240之熱膨脹係數不匹配的影響，其最大間隙值將大於20微米。另外，圖中之實線S2繪示當配置膨脹體250於散熱片230之底面232時，膨脹體250受熱膨脹之後，膨脹體250的變形量大於散熱片230之變形量，故膨脹體250可推擠散熱片230，以減少晶片座210與散熱片230之間的間隙G2，其最大值約為2微米左右。

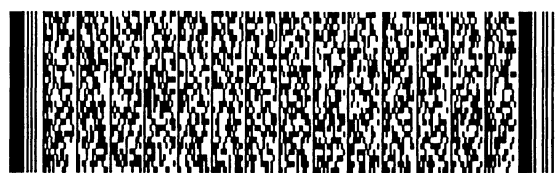
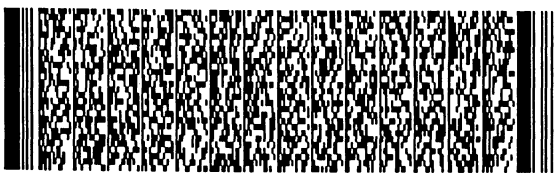


五、發明說明 (6)

由以上的比較關係圖可知，在未使用膠料層之情況下，利用膨脹體250可減少晶片座210與散熱片230之間的間隙，進而提高晶片座210與散熱片230之間的接觸緊密度。因此，晶片220所產生之熱能，能快速地經由晶片座210傳導至散熱片230，以提高晶片220之散熱效能。

綜上所述，本發明之晶片封裝結構，係採用熱膨脹係數高的膠體作為膨脹體，例如為環氧樹脂等膠體，而膨脹體之熱膨脹係數大於散熱片之熱膨脹係數，且膨脹體係配置於散熱片之底面，並容納於封膠所預留之開口中。當膨脹體受熱膨脹之後可推擠散熱片，以使散熱片與晶片座緊密接觸。因此，在未使用膠料層之情況下，膨脹體可減少晶片座與散熱片之間的間隙，進而提高晶片座與散熱片之間的接觸緊密度。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖繪示習知一種晶片封裝結構的剖面示意圖。

第2圖繪示本發明一較佳實施例之一種晶片封裝結構的剖面示意圖。

第3圖繪示晶片座與散熱片之間的間隙與相對位置的比較關係圖。

【圖式標示說明】

100、200：晶片封裝結構

110、210：晶片座

112、212：承載表面

114、214：底面

116、216：引腳

120、220：晶片

122、222：主動表面

124、224：背面

126、226：鐳墊

128、228：導線

130、230：散熱片

132：接合面

134、232：底面

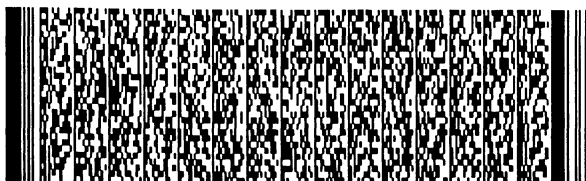
140、240：封膠

142、144：膠料層

242：膠料層

244：開口

250：膨脹體



四、中文發明摘要 (發明名稱：晶片封裝結構)

一種晶片封裝結構，主要係由一導線架、一晶片、多數個導線、一散熱片、一封膠以及一膨脹體所構成。導線架具有一晶片座以及多數個引腳，而晶片配置於晶片座上，且導線電性連接晶片之鐳墊與對應之引腳。此外，散熱片配置於導線架之底面，而封膠包覆晶片座、引腳內側、晶片、導線以及散熱片，且封膠具有一開口，其暴露出散熱片之局部底面。另外，膨脹體配置於散熱片之底面，並容納於開口中，其中膨脹體之熱膨脹係數可大於散熱片之熱膨脹係數。

伍、(一)、本案代表圖為：第 2 圖

(二)、本案代表圖之元件代表符號簡單說明：

200：晶片封裝結構

210：晶片座

212：承載表面

六、英文發明摘要 (發明名稱：Chip Package Structure)

A chip package structure mainly includes a lead frame, a chip, a plurality of wires, a heat sink, a compound and an expansion body. The lead frame has a die pad and a plurality of leads. The chip is disposed on the die pad, and the bonding pads of the chip are connected with corresponding leads through these wires respectively. In addition, the heat sink is

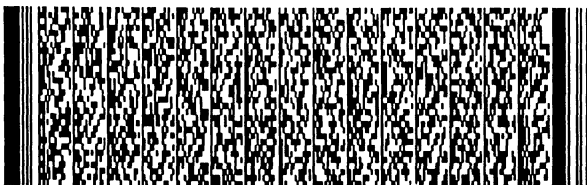


四、中文發明摘要 (發明名稱：晶片封裝結構)

214 : 底面
216 : 引腳
220 : 晶片
222 : 主動表面
224 : 背面
226 : 鐳墊
228 : 導線
230 : 散熱片
232 : 底面
240 : 封膠
242 : 膠料層
244 : 開口
250 : 膨脹體

六、英文發明摘要 (發明名稱：Chip Package Structure)

disposed on the bottom of the lead frame, and the compound is configured to cover around the die pad, the inner side of the lead, the chip, these wires and the heat sink. The compound has an opening used to expose a portion of under surface of the heat sink, and the expansion body is disposed on the under surface of the heat sink and contained in the opening, wherein the



四、中文發明摘要 (發明名稱：晶片封裝結構)

六、英文發明摘要 (發明名稱：Chip Package Structure)

coefficient of thermal expansion of the expansion body is large than that of the heat sink.



六、申請專利範圍

1. 一種晶片封裝結構，至少包括：

一導線架，具有一晶片座以及多數個引腳，該些引腳環繞於該晶片座之周圍；

一晶片，配置於該晶片座之頂面，該晶片具有多數個鐳墊，對應於該些引腳；

多數個導線，分別電性連接該些鐳墊以及對應之該些引腳；

一散熱片，配置於該導線架之底面，並與該導線架之底面相互接觸；

一封膠，包覆該導線架、該晶片、該些導線以及該散熱片，該封膠具有一開口，其暴露出該散熱片之局部底面；以及

一膨脹體，配置於該散熱片之底面，並容納於該開口中。

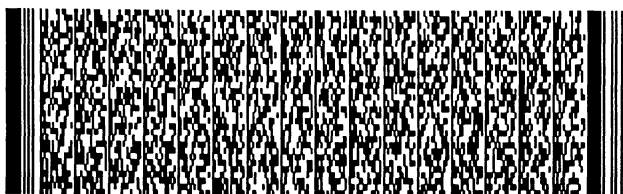
2. 如申請專利範圍第1項所述之晶片封裝結構，其中該膨脹體之熱膨脹係數大於該散熱片之熱膨脹係數。

3. 如申請專利範圍第2項所述之晶片封裝結構，其中該膨脹體之熱膨脹係數大於該封膠之熱膨脹係數。

4. 如申請專利範圍第1項所述之晶片封裝結構，其中該散熱片之材質為鋁。

5. 如申請專利範圍第1項所述之晶片封裝結構，其中該散熱片之材質為銅。

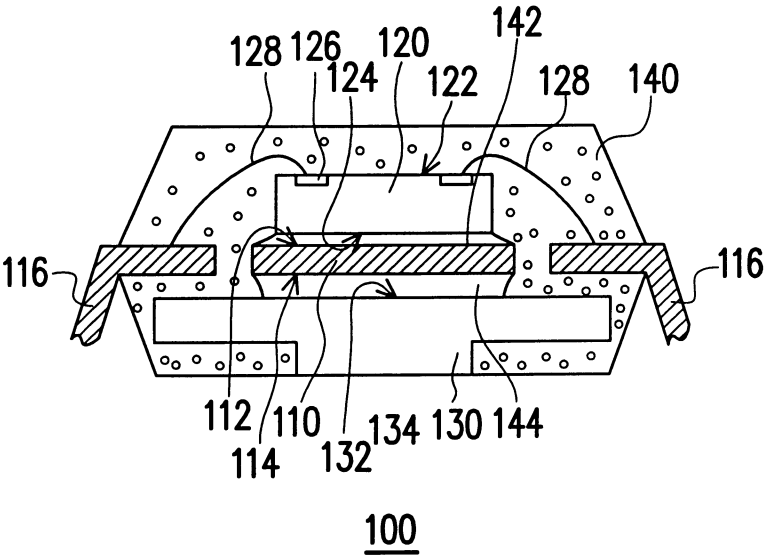
6. 如申請專利範圍第1項所述之晶片封裝結構，其中該膨脹體之材質為環氧樹脂。



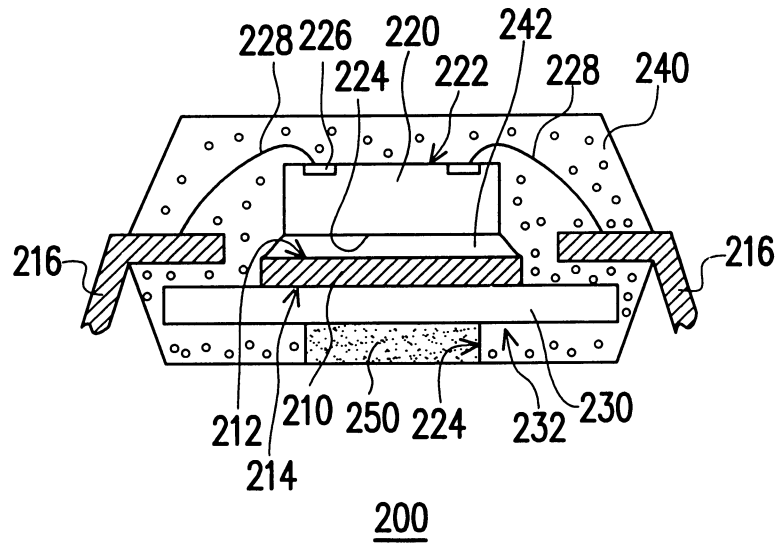
六、申請專利範圍

7. 如申請專利範圍第1項所述之晶片封裝結構，其中該膨脹體之熱膨脹係數介於 $82 \sim 171 \text{ ppm/}^\circ\text{C}$ 範圍中。



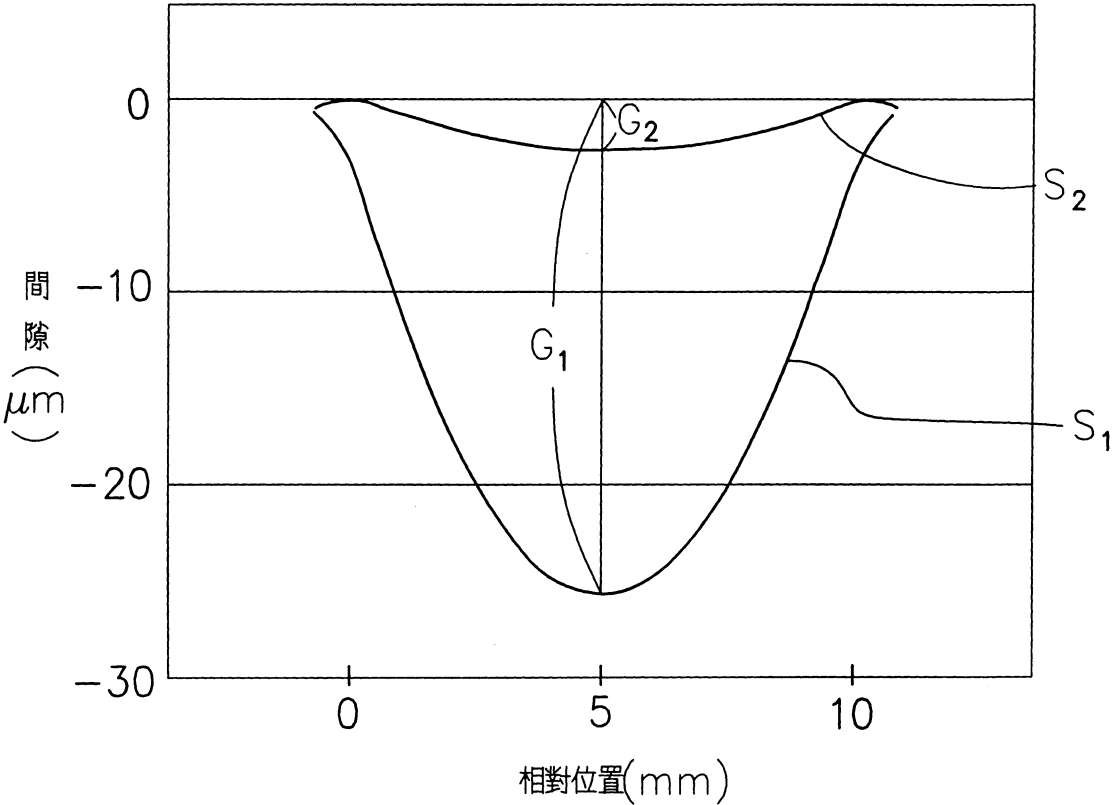


第 1 圖



第 2 圖

12310TW_M



第 3 圖