

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成19年4月26日(2007.4.26)

【公開番号】特開2000-312138(P2000-312138A)

【公開日】平成12年11月7日(2000.11.7)

【出願番号】特願2000-68246(P2000-68246)

【国際特許分類】

H 03 K 5/15 (2006.01)

G 06 F 1/10 (2006.01)

【F I】

H 03 K 5/15 G

G 06 F 1/04 3 3 0 Z

【手続補正書】

【提出日】平成19年3月13日(2007.3.13)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

高利得で低入力容量の反転クロックバッファ(110)であって、  
入力クロック信号(121)を受信して、前記入力クロック信号を遅延させた遅延入力クロック信号(131)を供給するように構成された第一の論理素子(122)と、  
前記遅延入力クロック信号(131)を受信するように構成された第一及び第二のトランジスタ(146、147)とを含み、  
前記第一のトランジスタ(146)、及び第二のトランジスタ(147)が出力(124)を駆動し、前記出力(124)が前記入力クロック信号(121)を反転したものである、高利得で低入力容量の反転クロックバッファ。

【請求項2】

電圧源(143)に接続され、前記出力(124)に接続された追加の複数のトランジスタ(144、141)を更に含む、請求項1に記載のバッファ(110)。

【請求項3】

前記第一のトランジスタ(146)は、前記第二のトランジスタ(147)が安定状態にある時に動作し、前記第二のトランジスタ(147)は、前記第一のトランジスタ(146)が安定状態にある時に動作する、請求項1に記載のバッファ(110)。

【請求項4】

前記第一のトランジスタ(146)及び前記第二のトランジスタ(147)が、n型の電界効果トランジスタである、請求項1に記載のバッファ(110)。

【請求項5】

高利得で低入力容量の反転クロックバッファ(110)であって、  
クロック入力信号(121)と、前記クロック入力信号(121)を反転及び遅延させたものであるもう1つの信号(124)とを受信するように構成された論理ゲート(122)と、

前記論理ゲート(122)の出力(126)を受信して、それを反転した出力を供給するように構成された第一のインバータ(127)と、

前記クロック入力信号(121)を入力として受信するように各々構成された第二のインバータ(148)及び第一のトランジスタ(134)と、

前記第一のインバータ(127)の出力(128)を受信するように各々構成された第三のイ

ンバータ(129)及び第二のトランジスタ(132)と、

前記第二のインバータ(148)の出力(149)を受信するように構成された第四のインバータ(151)と、

前記第三のインバータ(129)の出力(131)を受信するように構成された第三のトランジスタ(146)と、

前記第四のインバータ(151)の出力(152)を受信するように構成された第四のトランジスタ(147)と、

前記第四のインバータ(151)の出力(152)を受信するように構成された第五のトランジスタ(144)と、

第五のインバータ(137)の出力(139)を受信するように構成された第六のトランジスタ(141)とを含み、

前記第五のインバータ(137)は、前記第一及び第二のトランジスタ(134、132)から入力(136)を受信し、且つ第六のインバータ(138)へと前記出力(139)を供給するように構成され、前記第六のインバータ(138)は、前記第五のインバータ(137)へ入力(136)を供給するように構成され、前記入力(136)は、前記第一及び第二のトランジスタ(134、132)の出力(136)を補強し、前記第六のトランジスタ(141)は、前記クロック入力信号(121)を反転したものを出力(124)として供給するように構成されている、高利得で低入力容量の反転クロックバッファ(110)。

#### 【請求項6】

前記第三のトランジスタ(146)は、前記第四のトランジスタ(147)が安定状態にある時に動作し、前記第四のトランジスタ(147)は、前記第三のトランジスタ(146)が安定状態にある時に動作する、請求項5に記載のバッファ(110)。

#### 【請求項7】

前記第三のトランジスタ(146)及び第四のトランジスタ(147)が、n型の電界効果トランジスタである、請求項5に記載のバッファ(110)。

#### 【請求項8】

高利得で低入力容量のクロックバッファ(110)において、高駆動力のクロック信号を生成するための方法であって、

遅延させた入力クロック信号(131)を第一のトランジスタ(146)及び第二のトランジスタ(147)へ供給し、前記第一及び第二のトランジスタ(146、147)が出力信号(124)を論理値Lと論理値Hとの間で交互に切り替えるように構成されており、

前記第二のトランジスタ(147)が安定状態にある場合に前記第一のトランジスタ(146)を動作させ、前記第一のトランジスタ(146)が安定状態にある場合に前記第二のトランジスタ(147)を動作させることを含む、高駆動力のクロック信号を生成するための方法。

#### 【請求項9】

前記第一のトランジスタ(146)と並列に接続された追加の複数のトランジスタ(144、141)を使用することにより、前記出力信号(124)を前記論理値Hに到達せしめることを更に含む、請求項8に記載の方法。