

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5784265号
(P5784265)

(45) 発行日 平成27年9月24日(2015.9.24)

(24) 登録日 平成27年7月31日(2015.7.31)

(51) Int.Cl. F I
H O 1 L 23/12 (2006.01) H O 1 L 23/12 3 O 1 C

請求項の数 6 (全 14 頁)

(21) 出願番号	特願2007-502111 (P2007-502111)	(73) 特許権者	503455363 レイセオン カンパニー
(86) (22) 出願日	平成17年3月4日(2005.3.4)		アメリカ合衆国 マサチューセッツ州 O
(65) 公表番号	特表2007-527629 (P2007-527629A)		2451 ウォルサム ウィンター スト
(43) 公表日	平成19年9月27日(2007.9.27)		リート 870
(86) 国際出願番号	PCT/US2005/007530	(74) 代理人	100108855
(87) 国際公開番号	W02005/088708		弁理士 蔵田 昌俊
(87) 国際公開日	平成17年9月22日(2005.9.22)	(74) 代理人	100109830
審査請求日	平成20年2月29日(2008.2.29)		弁理士 福原 淑弘
審査番号	不服2014-7375 (P2014-7375/J1)	(74) 代理人	100103034
審査請求日	平成26年4月21日(2014.4.21)		弁理士 野河 信久
(31) 優先権主張番号	10/794,491	(74) 代理人	100075672
(32) 優先日	平成16年3月5日(2004.3.5)		弁理士 峰 隆司
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 周期的な電磁バンドギャップ構造を使用する改良されたフリップチップMMCボード上性能

(57) 【特許請求の範囲】

【請求項1】

動作周波数で動作するハイブリッドアセンブリにおいて、
前記ハイブリッドアセンブリは、
上部表面と、接地電位に接続されている導電層により被覆されている下部表面とを有する基板と、

前記基板の前記上部表面に沿って前記動作周波数の信号を伝送するための前記上部表面上の複数の導電路と、

前記動作周波数を含む第1の帯域において低速波特性 (slow wave characteristics) を有する E B G (電磁バンドギャップ) 材料から作られ、前記上部表面上に設けられ、行列状に配置されている複数の第1の六角形と、

ここで、前記複数の第1の六角形は、前記上部表面をモザイク状にする第1の E B G 格子構造を形成しており、前記複数の第1の六角形の各々は第1の位置に第1の周辺部を有し、前記複数の第1の六角形の各々はそれぞれ隣接する複数の第1の六角形から前記第1の周辺部に沿って第1の間隙だけ分離されており、前記複数の第1の六角形は全体として前記複数の導電路から第1の距離だけ分離され、前記複数の第1の六角形の各々は第1の導電性パイアに接続され、前記第1導電性パイアは前記基板を横切り、前記基板の前記下部表面上の前記導電層に接続されている、

前記複数の第1の六角形上に配置されている絶縁層と、

前記動作周波数を含む第2の帯域において低速波特性を有する E B G 材料から作られ、

10

20

前記絶縁層上に形成され、行列状に配置されている複数の第2の六角形と、

前記複数の第2の六角形上に電氣的に絶縁されるようにマウントされている複数の半導体構造と、

を具備し、

ここで、前記複数の第2の六角形は、前記上部表面をモザイク状にする第2のEBG格子構造を形成しており、前記第2のEBG格子構造は前記第1のEBG格子構造と同じEBG格子構造を有し、前記複数の第2の六角形の各々は第2の位置に第2の周辺部を有し、前記複数の第2の六角形の各々はそれぞれ隣接する複数の第2の六角形から前記第2の周辺部に沿って第2の間隙だけ分離されており、前記複数の第2の六角形は全体として前記複数の導電路から第2の距離だけ分離され、前記複数の第2の六角形の各々は第2の導電性ビアに接続され、前記第2の導電性ビアは前記基板を横切り、前記基板の前記下部表面上の前記導電層に接続されており、

10

前記複数の半導体構造は前記複数の導電路と接続される複数の電気接触部を有しており、

前記複数の第1の六角形のうちの行方向に隣接する任意の2個の第1の六角形の中心と、前記2個の隣接する第1の六角形と列方向の1方向で隣接する2個の第2の六角形の中心とが、長方形パターン $D_2 \times 2D_1$ でレイアウトされており、

前記複数の第2の六角形は、前記基板の表面に沿って行方向に前記複数の第1の六角形から量 D_1 だけシフトされている、ハイブリッドアセンブリ。

【請求項2】

20

前記複数の第1の六角形の前記第1の周辺部の物理的寸法は、前記ハイブリッドアセンブリの前記動作周波数に反比例しており、前記第1の周辺部に沿った前記第1の間隙の物理的寸法は、前記ハイブリッドアセンブリの前記動作周波数に反比例している請求項1記載のハイブリッドアセンブリ。

【請求項3】

動作周波数で動作するハイブリッドアセンブリの製造方法であって、

前記方法は、

基板の上部表面に沿って前記動作周波数の信号を伝送するための複数の導電路を形成するステップと、

前記上部表面上に行列状に配置されるように、前記動作周波数を含む第1の帯域において低速波特性 (slow wave characteristics) を有するEBG (電磁バンドギャップ) 材料から作られた複数の第1の六角形を設けるステップと、

30

ここで、前記複数の第1の六角形は、前記上部表面をモザイク状にする第1のEBG格子構造を形成しており、前記複数の第1の六角形はそれぞれ第1の位置に第1の周辺部を有し、前記複数の第1の六角形の各々はそれぞれ隣接する複数の第1の六角形から前記第1の周辺部に沿って第1の間隙だけ分離され、前記複数の第1の六角形は全体として前記複数の導電路から第1の距離だけ分離され、前記複数の第1の六角形の各々は第1の導電性ビアに接続され、前記第1の導電性ビアは前記基板を横切り、前記基板の前記下部表面上の導電層に接続され、前記導電層は接地電位に接続されている、

前記複数の第1の六角形上に絶縁層を堆積するステップと、

40

前記絶縁層上に行列状に配置されるように、前記動作周波数を含む第2の帯域において低速波特性を有するEBG材料から作られた複数の第2の六角形を堆積するステップと、

複数の半導体構造を前記複数の第2の六角形上に電氣的に絶縁されるようにマウントするステップと、

を含んでおり、

ここで、前記複数の第2の六角形は、前記上部表面をモザイク状にする第2のEBG格子構造を形成しており、前記第2のEBG格子構造は前記第1のEBG格子構造と同じEBG格子構造を有し、前記複数の第2の六角形の各々は第2の位置に第2の周辺部を有し、前記複数の第2の六角形の各々はそれぞれ隣接する複数の第2の六角形から前記第2の周辺部に沿って第2の間隙だけ分離され、前記複数の第2の六角形は全体として前記複数の

50

導電路から第2の距離だけ分離され、前記複数の第2の六角形の各々は第2の導電性パイアに接続され、前記第2の導電性パイアは前記基板を横切り、前記基板の前記下部表面上の前記導電層に接続されており、

前記複数の半導体構造は前記複数の導電路に接続される複数の電気接触部を有しており、

前記複数の第1の六角形のうちの行方向に隣接する任意の2個の第1の六角形の中心と、前記2個の隣接する第1の六角形と列方向の1方向で隣接する2個の第2の六角形の中心とが、長方形パターン $D_2 \times 2D_1$ でレイアウトされており、

前記複数の第2の六角形は、前記基板の表面に沿って行方向に前記複数の第1の六角形から量 D_1 だけシフトされている、ハイブリッドアセンブリの製造方法。

10

【請求項4】

前記複数の第1の六角形は、前記基板の前記上部表面を前記複数の第1の六角形によりモザイク状にするための印刷手順を使用して、前記上部表面上に付着される請求項3記載のハイブリッドアセンブリの製造方法。

【請求項5】

前記第1の周辺部の物理的寸法は前記第2の周辺部の物理的寸法と同じであり、前記第1の間隙の物理的寸法は前記第2の間隙の物理的寸法と同じである請求項3記載のハイブリッドアセンブリの製造方法。

【請求項6】

前記第1の間隙の物理的寸法、前記第2の間隙の物理的寸法、前記第1の周辺部の物理的寸法及び前記第2の周辺部の物理的寸法は、前記基板の前記上部表面と前記複数の半導体構造との間で伝送される望ましくない信号に対する動作周波数において減衰器を形成するように選択される請求項3記載のハイブリッドアセンブリの製造方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明はマイクロ波周波数でのハイブリッドアセンブリにおける漏話の抑制技術の分野に関する。

【背景技術】

【0002】

半導体構造の1例であるモノリシック集積回路(MMIC)は、多くの現世代の軍用および商用の無線周波数センサおよび通信応用をサポートしている。MMICは砒化ガリウム等の単一の半絶縁基板に集積された電界効果トランジスタおよびバイポーラトランジスタのような能動装置およびキャパシタ、薄膜/バルクな抵抗およびインダクタのような受動素子を含んでいる。

30

【0003】

ハイブリッド技術は単層または多層構造において、MMICのような複数の別々の半導体構造をホスト基板に相互接続するために使用される方法に関する。ハイブリッドでは、半導体構造間の相互接続は時には、ホスト基板の表面に沿っている。これらの相互接続はしばしばバンプ(軟質はんだまたは硬質めっきされたバンプ)に接続された金属化通路を使用して行われる。基板表面に位置するこれらのバンプは半導体構造上に導電パッドと結合し、したがってホスト基板と半導体構造との間に導電性の相互接続通路を形成する。バンプは接続のためのワイヤ結合の代りとして用いられる。ワイヤ結合よりも優れたバンプの利点には、ウェハの薄化パイア孔の形成、金属付着のようなウェハ背面の処理ステップの必要をなくすことが含まれている。

40

【0004】

相互接続目的のために表面バンプを使用する別の利点は半導体構造とホスト基板との間の低い熱抵抗である。バンプ接続の低い熱抵抗は、ホスト基板と半導体構造との間の接触表面領域が比較的大きいためである。熱導電はまたワイヤ相互接続と比較して、バンプの直径が大きく長さが短いことにより容易にされる。バンプとワイヤの両者は熱導電金属が

50

ら作られるが、バンプの望ましい縦横比と広い表面積は典型的に細く長いワイヤ結合と比較して低い熱抵抗を示す。バンプにより与えられる低い熱通路は半導体構造から除去される熱導電を容易にし、特に熱源の直接下で熱バンプを使用するとき、半導体/基板ハイブリッドアセンブリで高いパワー密度を可能にする。高いパワー密度はハイブリッドの高い性能を可能にする。

【0005】

相互接続の目的のためバンプを使用するさらに別の利点は、ワイヤ結合及びバイアと共に存在するキャパシタンス、インダクタンス、無線放射のような寄生効果を減少することである。高周波数で、細く長いワイヤ結合と、その基板の厚さを横切るバイアは電磁干渉の放射用のアンテナとして考えられることができる。同じワイヤ及びバイアは隣接する構造に対してキャパシタンスを与え、またインダクタンスをワイヤにより送信される信号に対して与える。

10

【0006】

バンプの他の利点は価格を下げ、信頼性を高めることである。典型的なバンプ型接続は単一のエポキシ硬化/はんだリフローダイ接着プロセスを使用して効率的に完成されることができる。これはワイヤ結合技術と比較して製造工程数を減少させる。バンプ相互接続では、振動によるぐらつき、熱サイクルによる中断または故障のような機械的なワイヤ接続による問題は存在しない

【発明の開示】**【発明が解決しようとする課題】**

20

【0007】

バンプはワイヤ相互接続と比較して有効であるが、半導体構造とホスト基板との間に存在することによって、特有の電磁共振と放射パッケージングの問題を生じる。第1に、ホスト基板上のバンプとその上に取付けられている半導体構造との間のインターフェースにより与えられる垂直無線周波数相互接続変位の最適化が行われる。その後、半導体構造とホスト基板、およびホスト基板の対向表面間のインターフェースに潜在的な電磁結合効果が存在する。

【0008】

ホスト基板に取り付けられた半導体構造により生じる特別な難点は、電磁境界の潜在的な形成であり、これはエネルギー伝播の不所望な平行プレートの導波体のような(表面モード)をサポートする。このような不所望なモードはホスト基板の表面近くを伝播し、信号干渉のために半導体の性能の劣化を生じる。半導体の性能の劣化は半導体構造の入力と出力との間での不所望な信号転送により生じ、利得及び位相応答特性、多通路/多チャンネル回路応用における隣接通路間における分離の損失に影響し、回路の不安定性を生成する。これらの悪影響は望ましくない結合またはフィードバック路のためである。

30

【0009】

これらの不所望なフィードバック路が存在する中で、半導体の最大周波数の動作は、半導体構造の寸法に依存しており、望ましいものではない。したがって、動作周波数の波長に関して大きい寸法を有する半導体構造は潜在的な欠点を与える。この欠点はホスト基板上に取り付けられている高速度砒化ガリウム(GaAs)半導体構造でよく知られている。動作周波数波長による方法と比較して、GaAsの比較的大きい半導体サイズは動作帯域の上端のカットオフ周波数に近づく。カットオフ周波数近くでは、半導体構造は機能するが、入来信号が相互に干渉するために動作できなくなる。

40

【0010】

従来の技術では、信号干渉はエネルギー伝送の表面モードをなくするために半導体構造表面上に計略的に配置されている接地された相互接続バンプを設けることにより減少させている。ホスト基板の接地パッドに直接接触することにより、表面モードの通路は中断される。これらの接地された相互接続バンプは遮蔽体のように作用し、ホスト基板の表面に沿って伝播する電磁エネルギーが伝搬する通路を変更しようとする。残念ながら、半導体構造の制限とアセンブリの要求のために、表面を伝播する電磁波に対する障害として冗長接地

50

パンプを使用するこの実用手段はさらに半導体構造と基板の寸法の両者を増加し、重量、電力消費を増加し、結果的なハイブリッドの信頼性を低下させる。

【課題を解決するための手段】

【0011】

前述の欠点は本発明のハイブリッドアセンブリにより改良され、このハイブリッドアセンブリは、

上部表面を有する基板と、

基板上に最初に配置された導電層からエッチングされている前記基板の前記上部表面に沿って高い周波数の信号を伝送するための前記上部表面上の導電路と、

前記上部表面上における第1の電磁バンドギャップ材料で作られている第1の多角形とを具備し、前記第1の電磁バンドギャップ材料は第1の帯域で低速波特性を有し、前記第1の多角形は前記上部表面をモザイク状にするための格子を形成し、前記各第1の多角形は第1の位置に第1の周辺部を有し、前記第1の多角形はそれぞれ第1の間隙によって隣接する第1の多角形から前記第1の周辺部に沿って分離され、前記第1の各多角形は前記導電路から第1の距離だけ分離され、前記第1の多角形はそれぞれ第1の導電性パイアに接続され、前記第1の導電性パイアは前記基板を横切り、前記基板の下部表面上の前記導電層に接続されている。

10

【0012】

E B G多角形の単一層を使用するとき、半導体構造は前記第1の多角形上に取り付けられる。前記半導体構造は前記導電路と接続される複数の電気接触部を有し、電氣的にE B G多角形から分離されている。

20

【0013】

表面波の減衰がさらに必要であるならば、絶縁層が前記第1の多角形上に位置される。第2の多角形は同じものまたは第2の電磁バンドギャップ材料から作られ、前記絶縁層上に位置され、第1の多角形と同一の領域をモザイク状にしている。したがって、第2の多角形もまた丁度第1の多角形のように、前記上部表面をモザイク状にする格子を形成する。前記第2の各多角形は第2の位置に第2の周辺部を有し、それぞれ第2の間隙によって隣接する第2の多角形から前記第2の周辺部に沿って分離されている。前記第2の多角形はそれぞれ、第1の各多角形と同様に、個々の特定の導電性パイアに接続され、前記導電性パイアは前記基板を横切り、前記基板の前記下部表面上の前記導電層に接続されている。

30

【0014】

半導体構造は前記第2の多角形上に取り付けられている。半導体構造は前記導電路と接続される複数の電気接触部を有するが、前記第2の多角形から電氣的に絶縁されている。

【0015】

第1及び第2の多角形は六角形、三角形、八角形または任意の他の正多角形である。

【0016】

多角形の2つの層が使用されるとき、第1及び第2の多角形は異なる位置を中心としている。第2の多角形の位置は第1の間隙よりも大きい量だけ、基板表面に沿って第1の多角形の位置から分離されている。典型的に、第1の多角形と第2の多角形の幅が等しく、等しい形状と周辺部を有するとき、第2の多角形は1つの第1の多角形の幅の1/2だけ第1の多角形から分離されている。第1及び第2の多角形は同一でも、または異なってもよい。第1の多角形、したがってそれらの周辺部の大きさは第2の多角形と同一であってもよく、あるいは大きくても小さくてもよい。

40

【発明を実施するための最良の形態】

【0017】

本発明は例えばアルミナ、L T C C (低温共焼成セラミック)およびH T C C (高温共焼成セラミック)のようなハイブリッド基板上に電磁バンドギャップ(E B G)多角形からなる1以上の層を設けることによるハイブリッドアセンブリにおける改良された漏話抑制装置及び方法を開示する。

50

【 0 0 1 8 】

E B G多角形はハイブリッドの動作において入力／出力／パワーおよび接地ピン間で高い動作周波数（10乃至20GHz）での望ましくない表面／導波体モードにより誘起される漏話を減少する。

【 0 0 1 9 】

図1は、相互接続手段のためのパンプ105、107、109を使用して、半導体構造103がホスト基板101の上部表面111に取り付けられている従来技術のハイブリッドの典型的な構造を示している。基板101はその上部表面111上に付着された上部金属化層を有する。導電路113、115は金属化層からエッチングされ、パンプ105、107、109をそれらのそれぞれの信号、接地電位または電源に接続する。それにより、パンプ105、107、109は半導体構造103上に位置するパッド（図示せず）と共に接続されている電気路を形成し、したがってパンプ105、107、109からの信号、接地電位またはパワーを半導体構造103内の特定位置へ導電的に転送するための通路を提供する。半導体構造の1例はモノリシック集積回路、MMICである。MMICは典型的に技術でよく知られているように半導体、キャパシタ、抵抗を具備することができる。

【 0 0 2 0 】

図1の構造では、高い周波数（10乃至20GHz）で、信号は基板101の上部表面111に沿って伝送する。上部表面111は半導体構造103と共に導波体状の構造を形成する。この導波体状の通路はそれらが意図する目的地からの高い周波数の信号を不所望に伝播する傾向がある。この不所望な伝播の1つの機構は基板101の上部表面111と半導体構造109との境界面に沿った表面／導波体モードである。例えばパンプ105を目的地とする信号は表面／導波体モードを介して上部表面111に沿って、パンプ107のような目的としない地点へも伝送される可能性がある。したがって、パンプ105に与えられた信号の一部がパンプ107に不所望に現れ、漏話、干渉を起こし、それ故ハイブリッド動作を劣化する。パンプ109は同様にパンプ107からの高い周波数の信号を受けやすい。

【 0 0 2 1 】

図2は、パンプ105からパンプ107への不所望な表面／導波体モードを最小にするために使用される従来技術の手段を示している。ここではパンプ202は表面／導波体モードを介してパンプ105からパンプ107へ電磁エネルギーが不所望に伝播するのを防止または最小にするためにパンプ105と107との間に導入されている。パンプ202は接地されており、パンプ107とパンプ105との間の空間を実効的に減少し、それによってパンプ107からパンプ105に到達する表面／導波体モードエネルギーを減衰させる。パンプ202の導入は、パンプ105からパンプ107への不所望な電磁エネルギーの伝送を最小にするが、基板101の表面領域と、半導体構造103の物理的寸法を増加させる。これは価格を増加し、サイズ増加のためにさらに半導体構造103を他の干渉電磁エネルギーの受信に対して露出する。さらにパンプ202はパンプ109に対する漏話をほとんど軽減しない。

【 0 0 2 2 】

例えば、図2の構造では、半導体構造103は25ミルの厚さの砒化ガリウムであり、基板101は50ミルの厚さのアルミナである。

【 0 0 2 3 】

図3は、本発明による図2よりも優れた改良を示している。周期的な電磁バンドギャップ、即ちE B G（時には光子バンドギャップP B Gとも呼ばれる）は、阻止帯と低速度波特性を示す六角形（正多角形）からなる格子構造であり、105、107、109のような信号パンプ間の基板101の上部表面111をモザイク状にする。この六角形は例えば105、107、109のような信号パンプから電氣的に分離している。本発明は動作の特有の周波数帯域において表面／導波体モードを使用する電磁エネルギーの伝播を最小にするためにE B G格子構造を使用する。図3に示されているように、301のような六角形素子からなるE B G格子は基板101の上部表面をモザイク状にする。複数の六角形素子301は通常基板101に印刷される単一層のE B G格子構造303を形成する。パンプ107からパンプ105の方向へ伝送する望ましくない信号はE B G格子303の効果に遭遇し、減衰される。tとして示されている格

10

20

30

40

50

子構造303の厚さ t は格子構造303を基板101に印刷するために使用されるインクのタイプ、減衰されるべき周波数帯域、半導体構造103の物理的寸法にしたがって、例えば1乃至3ミル程度である。

【0024】

各周期的素子、すなわち多角形301および多角形305のようなEBG層303の多角形はバイアを使用して接地平面307に接続される。例えばバイア309はEBG層303の一部である多角形311を接地平面307に接続する。

【0025】

2次元(2D)及び3次元(3D)の多層(3D)EBG構造は単一層および/または多層の基板技術に適用される。一平面状の2D EBG構造は1つの金属化層を使用し、3D EBG構造は金属化層と基板層との多数の層を使用する。ここで示すEBGの概念はLTCC(低温共焼成セラミック)とHTCC(高温共焼成セラミック)技術に応用可能である。

【0026】

図3に示されている単一層のEBG構造の側面図が図4ではさらに詳細に示されている。図4では、EBG層303は基板101の上部表面111に印刷されている。EBG層303の典型的な多角形301がバンプ414と408の間に示されている。バイア418は多角形301を接地平面307に接続している。バイア416はEBG層303内の六角形のEBG多角形に接地平面307を相互接続している別の例である。EBG素子301とバンプ408との間には距離 D が存在する。バンプ408は金属であり、典型的に信号、パワーまたは接地に導電的に接続される。 D はEBG層素子301と導電性バンプ408との間の距離である。この距離 D は素子301とバンプ408との間に直接的な電氣的接触が存在しないことを確実にする。バンプ410とバンプ412は基板101と上部表面111の上方に位置するMMIC406に相互接続されている。EBG層303は電氣的接触を阻むためのギャップを残して、バンプ410と412との間に付着されている。

【0027】

種々の周期的なEBG構造が基板構造上でフリップチップMMICと共に使用される。(バイアを有する)多層の六角形格子のEBG構造が望ましくない表面/導波体電磁伝播を抑制するのに有効であることが発見された。このEBG構造は典型的な基板および基板製造技術に適合できる。六角形の格子の構築ブロックは図3に示されているように表面をモザイク状にする。六角形の構築ブロック301は多くの六角形素子の1つであり、その格子の部分は基板101の表面をモザイク状にしている。多数の他の周期的なEBG構成は同等の性能の利点を示している。例えば基板の表面は図7に示されているような周期的な格子の三角形または多角形の組合せでモザイク状にされることができる。

【0028】

図3に示されている構成では、単一層の周期的な六角形EBG格子がLTCCおよび/またはアルミナ基板をモザイク状にするために使用されている。単一および多数のEBG層ハイブリッドの重要なパラメータの最適化には六角形の物理的寸法、同一層上の隣接する六角形のユニットセル間の間隔、異なる層上の六角形ユニットセル間のオーバーラップ寸法が含まれている。

【0029】

チップ・オン・ボード構造(CLC)は図3、4、5に示されている周期的なEBG構造の物理的寸法に実際的な限定を与える。製造およびダイ接着アセンブリの制限は、六角形形状の物理的寸法と六角形のユニットセル間の間隔を最小にすることについて制限を設ける。フリップチップCLC MMIC(トップ境界条件)は望ましくないエネルギーを減衰する効果が六角形セルの量に依存するので、六角形セルの実効的な周期的格子の物理的寸法を最大にすることに対して制限を与える。実際の物理的寸法は、多角形の表面が C として容量性を観察されることができるとして注意して、所望される動作周波数から計算される。バイアは関係する周波数でインダクタンス L を与える。EBG材料はまたこれらの要因にも影響する。それ故、物理的構造は LC の平方根に比例する。

【 0 0 3 0 】

図 4 には 2.5 ミルのアルミナ基板 101 の上に設けられているフリップチップ 404 と 406 (典型的に GaAs CLC MMIC) が示されている。(接地平面を形成する) 金属化された層 307 に接続されているバイア 416 と 418 は EBG 層 303 からの六角形 EBG 多角形を接続するために使用されている。

【 0 0 3 1 】

周期的な EBG 素子が存在しない場合、典型的に表面モードは MMIC 404 と MMIC 406 に近接した基板インターフェースに存在する。例えばアルミナ基板では、これらの表面モード (漏洩エネルギー) の存在は 1.9 GHz 近くでより著しく、アルミナ基板と、MMIC 404 と MMIC 406 のフリップチップ MMIC インターフェースとの間でより顕著である。E フィールドの強度はアルミナ基板インターフェースの直接上およびその直接内部で最も強力であることが発見されている。

10

【 0 0 3 2 】

図 8 および 9 で詳細に示されている多層の周期的な六角形 EBG 表面が存在する場合には、表面モードは依然としてアルミナ基板インターフェースに存在する。しかしながら、バンドギャップは約 1.4 GHz 乃至 2.2 GHz の範囲で導入される。実際に、バンドギャップ領域では、105 と 107 のようなポート間の隔離は EBG 層のために典型的に 20 dB だけ改良される。幾らかの隔離は低い周波数で失われる。

【 0 0 3 3 】

実際の動作において、多数の EBG 層を使用するとき、表面波エネルギーは電磁バンドギャップ構造を進行するとき、その値の数分の 1 まで減少される。このことは部分的なパターンニング技術がこの構造で応用可能であることを示している。

20

【 0 0 3 4 】

種々の増幅器応用のために位相シフタ、フィルタ、低損失整合回路が基板上に EBG 境界を挿入することにより実現されることができ。

【 0 0 3 5 】

図 5 は六角形 EBG 素子 301、501、503 のような多角形から形成される EBG 格子を詳細に示している。素子 301 はバンプ 408 から距離 D だけ分離されている。各例示的な六角形の EBG 素子 501 と 503 との間には、間隙 I が存在する。典型的に、動作周波数に応じて、六角形は側面 S が 1.0 ミルであり、D が 2 ミルであり、I は約 1 ミルである。501、503 のような各 EBG 六角形はバイアを使用して接地平面に接続されている。例えば素子 501 はバイア 505 を有し、バイア 505 は多角形の 6 つの側面に関して中心であり、多角形を接地平面 307 (図 5 では図示せず) のような接地平面に接続する導電材料で形成されている。

30

【 0 0 3 6 】

図 6 は 1 つの層または 2 つの層構造で、基板 101 の上部表面 111 をモザイク状にするために格子で使用される多角形の別の例を示している。EBG 八角形素子 602、604、606 はバンプ 408 から距離 DO だけ分離されている。EBG 八角形素子 602、604、612、614 はバイア 608 を取り囲んでいる。正八角形の各側面はサイズ SO である。同様に、八角形 604、606、614、616 はバイア 610 を取り囲んでいる。間隙 IO は隣接する八角形 EBG 素子間に設けられる。各八角形 EBG 素子 602、604、606、614、616 はバイアを使用して個々に接地平面に接続されている。図 6 に示されているような 2 つのこのような層が使用されるとき、上部層の八角形の中心は下部層のそれらのそれぞれのバイア 608 および 610 と一致する。これは中心に存在し、八角形素子を接地平面に接続するバイアが近接層に干渉せず、他の層を通過することを可能にする。間隙 IO はハイブリッドの動作周波数に適合するように選択され、典型的には EBG / バイア構造の幾何学形状により与えられる LC の平方根の量に比例する。第 2 の層が使用される場合、第 2 の層を形成する多角形の周辺部は八角形 618、620 で示されるように、第 1 の層のものから変位される。

40

【 0 0 3 7 】

図 7 は、EBG 三角形素子 701、703、705 を使用して本発明に応用可能なさらに別の正多角形の応用を示している。単一層のハイブリッドでは、三角形素子はバンプ 408 から D

50

T 1 隔てられ、バンプ406から D T 2 隔てられるように配置されている。D T 1 は D T 2 に等しくてもよい。間隙 I T はサイズ S T の各三角形素子を分離する。三角形素子の行を形成する各三角形の中心は隣に関して変位され、それによって直接的で直線ではない通路が406と408との間に存在する。例えば素子703は素子701と705に関してバンプ408とバンプ406とを接続する軸に沿って、約 $(1/2) S T$ の量だけ変位されている。各 E B G 素子は接地への相互接続を介する中心を有している。2つの層のハイブリッドでは、第1の層の E B G 三角形は隣接層の E B G 三角形に接触せずに、スペース I T 中をパイアが通過するのを可能にするのに十分な量だけ第2の層の三角形に関してシフトされる。

【0038】

多くの E B G 構造が評価されたが、2層の周期的な六角形格子を有する基板は本発明の最良のモードを構成している。図5の六角形素子の概念を使用して、この2つの層構造のバンドギャップは14 - 20 GHz 帯域で最適化される。図8に示されているように、第1の E B G 層はそれぞれ側面寸法 S を有するサンプルの六角形素子804、808、810、814、820を具備している。これらの六角形素子の中心は長方形パターン $D 2 \times 2 D 1$ でレイアウトされている。パターンは図3に示されているようにモザイク状にされた領域、例えば基板の上部がカバーされるまで重複される。サンプルの六角形素子802、806、812、816を具備する第2の E B G 層は第1の E B G 層の下方にあり、典型的に同じ E B G 材料であり、また同じ長方形パターン $D 2 \times 2 D 1$ の寸法でレイアウトされている。この第2の層は第1の層から絶縁体により分離され、基板の表面に沿って第1の層から量 D 1 だけシフトされ、それによって例えばパイア822、824、826、828、830のように六角形素子内で中心に位置しているパイアが隣接する E B G 層のどの E B G 素子にも接触せずに基板を垂直に横切ることができる。絶縁体は1乃至4ミルの厚さのアルミナ、L T C C (低温共焼成セラミック) または H T C C (高温共焼成セラミック) である。

【0039】

特定の構造について301のような多角形の形状、量、分離、体積分率を最適化する。1以上の E B G 層の存在はハイブリッドの動作中に存在する可能性のある不所望な表面モードを使用する電磁エネルギーの伝播を消去し、あるいは大幅に減少する。標準的な印刷技術を使用して、E B G の周期的な素子(多角形)の1以上の層を基板101に設けることは、基板の総製造価格と比較して、関連する価格をほとんど付加せずに実現することができる。

【0040】

図8に示されている構造の側面図はさらに図9に詳細に示されている。層1の一部901である上部層の六角形素子814と820を分離する間隙 I が示されている。六角形素子814はパイア828を使用して接地平面307に接続されている。接地平面307は基板101の下側に位置されている導電層から形成される。六角形素子816は下部層の一部、即ち層2の903であり、これも基板101を横切るパイア830を使用して接地平面307に接続されている。層2は基板101の上部表面111と接触している。絶縁層905は層2の903を層1の901から分離している。六角形素子814と六角形素子816との間に絶縁層905が示されている。図8に示されているように、絶縁層はアルミナ、L T C C (低温共焼成セラミック) または H T C C (高温共焼成セラミック) から形成されている。

【0041】

[方法]

本発明のハイブリッドアセンブリの製造方法は以下のステップを含んでいる。

【0042】

a) 基板101の上部表面111に沿って高い周波数の信号を伝送するために例えばバンプ406と408へ接続される導電路を形成し、

b) 第1の電磁バンドギャップ材料から作られた第1の多角形を前記上部表面111上に形成する。これは第1の E B G 層303を形成する。第1の電磁バンドギャップ層303は第1の帯域において低速度波特性を有する。

【0043】

10

20

30

40

50

第1の多角形は前記上部表面111をモザイク状にする格子を形成する。各第1の多角形は周辺部を有し、各第1の多角形は隣接する多角形から周辺部に沿って間隙Iだけ分離されている。多角形はこれらが導電通路、例えばバンプ406、408から距離Dだけ分離されるように位置される。

【0044】

c) 絶縁層を第1の多角形上に形成する。

【0045】

d) 第2の多角形を絶縁層上に形成する。第2の多角形は第2の帯域において低速度波特性を有する第2の電磁バンドギャップ層から形成される。前記第2の多角形は前記上部表面をモザイク状にするための格子を形成する。各前記第2の多角形は第2の位置に第2の周辺部を有し、各前記第2の多角形は隣接する第2の多角形から前記第2の周辺部に沿って第2の間隙だけ分離されており、前記第2の電磁バンドギャップ層は前記導電路から第2の距離だけ分離されており、各前記第2の多角形は第2の導電性バイアに接続され、その第2の導電性バイアは前記基板を横切り、前記基板の前記下部表面上の前記導電層に接続される。

10

【0046】

e) 404、406のような半導体構造を前記第2の多角形の上に取り付け、前記半導体構造は414、408、410、412のような前記導電路と複数の電気接触部を有している。

【0047】

多角形は1以上の積層構造における例えば図5のような六角形、図6のような八角形、または図7のような三角形である。

20

【0048】

この明細書で述べた総ての参考文献はここで全体的に参考文献として含まれている。

【0049】

特定の実施形態を使用する例示的な方法で示したが、開示された構造はそのように限定されることを意図していない。例えば六角形、八角形、三角形素子の多角形の例を基板表面111をモザイク状にするための周期的な格子として説明したが、その他の幾何学形状も同様に周期的な格子を生成でき、それらは本発明の構成を使用する。1及び2層のEBG構造が示されているが、この概念はそれぞれ特定の多角形を有する複数の層に容易に拡張することができる。

30

【0050】

当業者は多くの変更及び変形を本発明の技術的範囲を逸脱せずにここで説明した実施形態に対して行うことができることも認識するであろう。

【図面の簡単な説明】

【0051】

【図1】相互接続手段のためのバンプを使用して、半導体構造が基板上に取付けられている従来技術の典型的な構造の斜視図。

【図2】冗長バンプがホスト基板の上部表面に沿った望ましくない表面波の伝播を最小にするために使用される従来技術の典型的な構造の斜視図。

【図3】基板の上部表面上におけるEBG多角形を示し、このEBG多角形はMMICへの導電路から電気的に分離している本発明の例示的な構造の斜視図。

40

【図4】基板の上部表面上にEBG多角形を有する本発明の例示的なハイブリッド構造の断面図。

【図5】六角形を使用して、基板表面をモザイク状にする周期的格子を示す図。

【図6】八角形からなる周期的構造を使用して、基板表面をモザイク状にするための周期的格子を示す図。

【図7】三角形からなる周期的構造を使用して、基板表面をモザイク状にするための周期的格子を示す図。

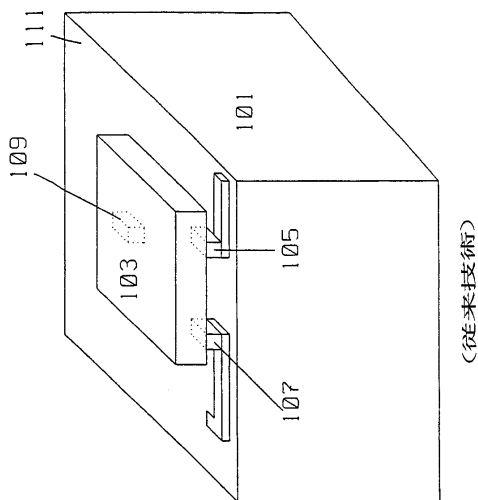
【図8】基板表面をモザイク状にするために使用される多角形からなる2つのEBG層を示し、第1の層の多角形は量D1だけ基板表面に沿って第2の層の多角形に関して変位し

50

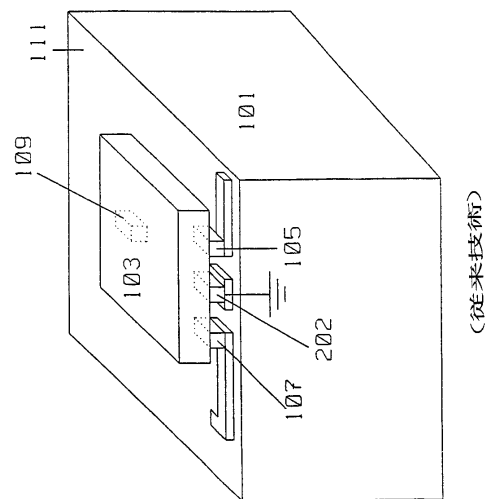
ている状態を示す図。

【図9】図8に示されているEBG多角形の2つの層を使用しているハイブリッドの垂直断面図。

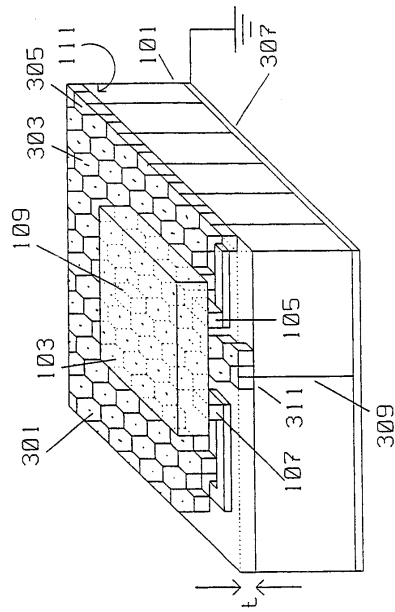
【図1】



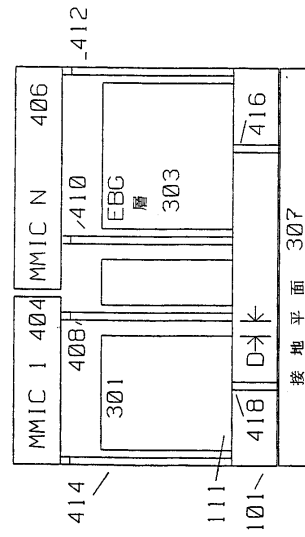
【図2】



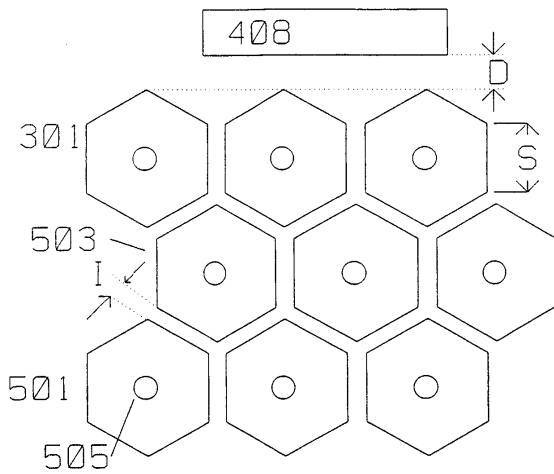
【図3】



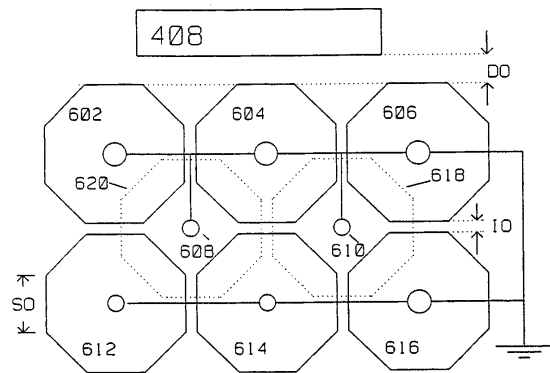
【図4】



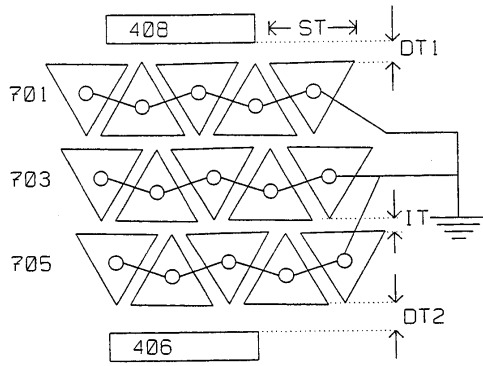
【図5】



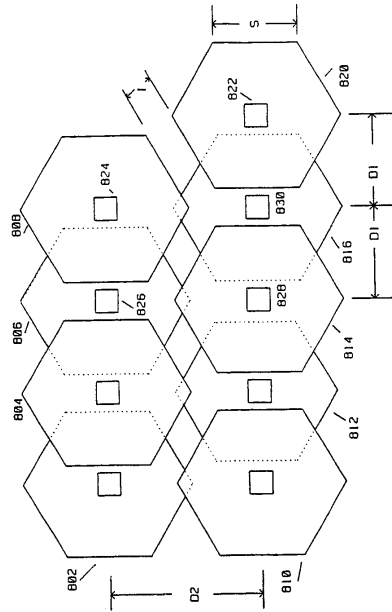
【図6】



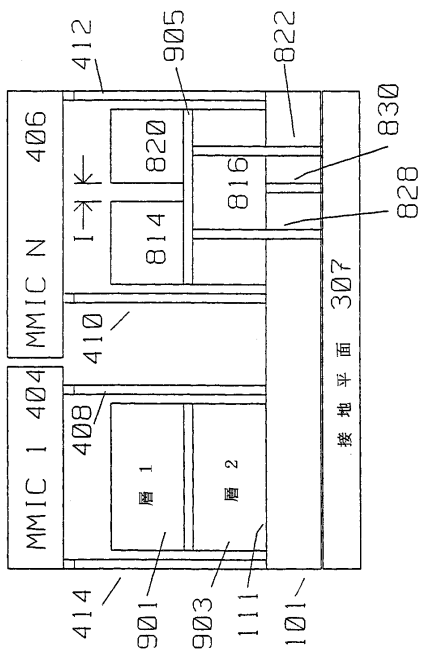
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

- (72)発明者 トノムラ、サミュエル・ディー、
アメリカ合衆国、カリフォルニア州 90275-3931、ランチョ・パロス・バーデス、ラ
チブラフ・ドライブ 27421
- (72)発明者 シスコ、テリー・シー、
アメリカ合衆国、カリフォルニア州 91206、グレンデール、ホリスター・テラス 2535
- (72)発明者 ホルター、クリントン・オレ
アメリカ合衆国、カリフォルニア州 90815、ロング・ビーチ、ノックスビル・アベニュー
1801

合議体

審判長 水野 恵雄

審判官 関谷 隆一

審判官 酒井 朋広

- (56)参考文献 国際公開第02/41447(WO,A1)
特表2002-510886(JP,A)
特開2000-277661(JP,A)
Andreas Zirotf et al., A Novel Approach for
LTCC Packaging Using a PBG Structure for S
hielding and Package Mode Suppression, 33rd
European Microwave Conference-Munich 2003,
2003年, p.419-p.422
Ramesh Abhari and George V. Eleftheriades,
IEEE TRANSACTIONS ON MICROWAVE THEORY AND T
ECHNIQUES, 2003年 6月, VOL.51, NO.6, p.1629-p
.1639
A microstrip patch antenna using novel phot
onic band-gap structures, Microwave Journal
, 1999年 1月, 42.1, p.66-p.76

- (58)調査した分野(Int.Cl., DB名)

H01L23/12