

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-73894

(P2010-73894A)

(43) 公開日 平成22年4月2日(2010.4.2)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 9 A	5 F 1 1 O
H O 1 L 21/336 (2006.01)	H O 1 L 29/78 6 1 8 B	
	H O 1 L 29/78 6 2 7 F	

審査請求 有 請求項の数 7 O L (全 12 頁)

(21) 出願番号	特願2008-239783 (P2008-239783)	(71) 出願人	000002185
(22) 出願日	平成20年9月18日 (2008.9.18)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100098785
			弁理士 藤島 洋一郎
		(74) 代理人	100109656
			弁理士 三反崎 泰司
		(74) 代理人	100130915
			弁理士 長谷部 政男
		(74) 代理人	100155376
			弁理士 田名網 孝昭
		(72) 発明者	徳永 和彦
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

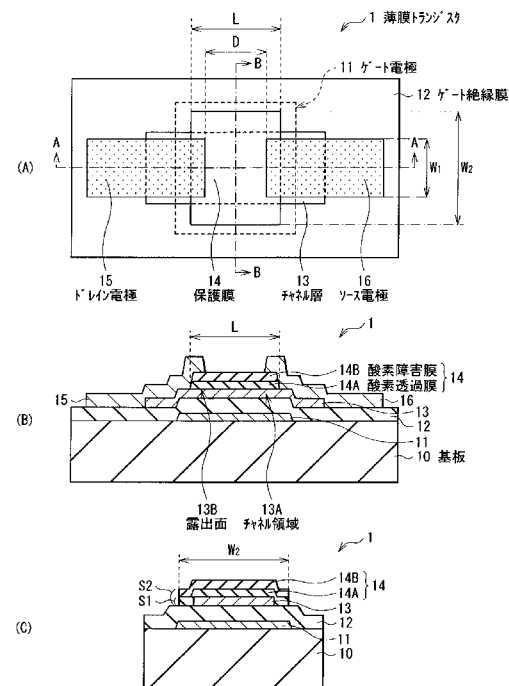
(54) 【発明の名称】 薄膜トランジスタおよびその製造方法

(57) 【要約】

【課題】チャネル層の保護と、T F T特性の回復の双方を同時に実現することが可能な保護膜を備えた薄膜トランジスタおよびその製造方法を提供する。

【解決手段】チャネル層13のうちチャネル領域13Aとなる部分(露出面13B)が、チャネル層13に接する酸素透過膜14Aと、酸素障害膜14Bとをチャネル層13側から順に含む保護膜14によって覆われている。保護膜14の長さLは、ドレイン電極15およびソース電極16の幅W1に0.55をかけた値と等しいか、またはそれよりも長くなっている。

【選択図】図1



【特許請求の範囲】

【請求項 1】

導電性の酸化物半導体を主成分とするチャネル層と、
前記チャネル層上に形成されると共に前記チャネル層の面内方向において所定の間隙を介して対向する一対の電極と、
前記チャネル層のうち前記一対の電極の間隙に露出する露出面を覆う保護膜とを備え、
前記保護膜は、少なくとも、前記チャネル層に接する酸素透過膜と、前記酸素透過膜よりも酸素を通し難い酸素障害膜とを前記チャネル層側から順に含み、
前記酸素障害膜のうち前記一対の電極の対向方向の長さが、前記一対の電極のうち当該一対の電極の対向方向と直交する方向の幅に 0.55 をかけた値と等しいか、またはそれよりも長い薄膜トランジスタ。

10

【請求項 2】

前記酸素透過膜および前記酸素障害膜のうち前記一対の電極の対向方向と直交する方向の幅が、前記一対の電極のうち当該一対の電極の対向方向と直交する方向の幅よりも広い請求項 1 に記載の薄膜トランジスタ。

【請求項 3】

前記酸素透過膜のうち端面だけが前記保護膜の端面に露出している請求項 1 に記載の薄膜トランジスタ。

【請求項 4】

前記酸素障害膜は、SiN を主成分とする請求項 1 ないし請求項 3 の少なくとも一項に記載の薄膜トランジスタ。

20

【請求項 5】

前記酸素透過膜は、SiO₂ を主成分とする請求項 1 ないし請求項 3 の少なくとも一項に記載の薄膜トランジスタ。

【請求項 6】

前記露出面の下方にゲート絶縁膜およびゲート電極を前記露出面側から順に備える請求項 1 ないし請求項 3 の少なくとも一項に記載の薄膜トランジスタ。

【請求項 7】

導電性の酸化物半導体を主成分とするチャネル層上に、前記チャネル層の一部を覆うと共に、少なくとも、前記チャネル層に接する酸素透過膜と、前記酸素透過膜よりも酸素を通し難い酸素障害膜とを前記チャネル層側から順に含む保護膜を形成する工程と、

30

前記保護膜を間にして互いに対向する一対の電極を、前記酸素障害膜のうち当該一対の電極の対向方向の長さが当該一対の電極のうち当該一対の電極の対向方向と直交する方向の幅に 0.55 をかけた値と等しいか、またはそれよりも長くなるように形成する工程と、

前記チャネル層が組成変化を起こさない範囲内の高温度および時間で、前記保護膜を、酸素を含む雰囲気中に曝す工程とを含む薄膜トランジスタの製造方法。

【発明の詳細な説明】

【技術分野】

40

【0001】

本発明は、導電性の酸化物半導体をチャネルとして用いた薄膜トランジスタ（TF-T：Thin Film Transistor）およびその製造方法に関する。

【背景技術】

【0002】

近年、導電性の酸化物半導体をチャネルとして用いた薄膜トランジスタが、有機 EL パネルの駆動トランジスタとして用いられるようになってきている。この薄膜トランジスタは、将来的には液晶パネルの駆動トランジスタとしても用いられる可能性があり、話題を集めている。

【0003】

50

しかし、この薄膜トランジスタは、雰囲気に対して敏感であり、動作時や保管時の雰囲気により特性が変化することが知られている。その原因としては、この薄膜トランジスタの酸化物半導体として一般に用いられている、ZnOを主成分にしたもの（特許文献1参照）や、In-M-Zn-O（MはGa、Al、Feのうち少なくとも1種）を主成分にしたものが、雰囲気中の水や他のガス分子等と吸着脱離し易いことが挙げられる。そこで、例えば、特許文献2では、チャネル層を保護膜で覆うことが提案されている。

【0004】

【特許文献1】特開2002-76356号公報

【特許文献2】特開2007-73705号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0005】

ところで、上記薄膜トランジスタでは、酸素欠損によるTFT特性の劣化が起きることがあり、そのような劣化が生じた場合には、大気中または酸素を導入した雰囲気での熱処理が必要になる。

【0006】

しかし、上記特許文献2に記載されているように、チャネル層を保護膜で覆った場合に、その保護膜が酸素を通さない膜（例えばSiNや金属を含む膜）からなるときには、上記熱処理を行ったとしても、酸素がチャネル層にまで拡散せず、TFT特性が回復しないという問題がある。また、上記保護膜が酸素を通す膜（例えばSiO₂を含む膜）からなるときには、酸素がチャネル層にまで拡散するので、TFT特性を回復させることができる。しかし、保護膜が保護膜としての役割を果たさないので、動作時の雰囲気に影響されTFT特性が変化してしまうという問題がある。

20

【0007】

このように、従来の方法では、チャネル層の保護と、TFT特性の回復の双方を実現することが可能な保護膜がなかった。

【0008】

本発明はかかる問題点に鑑みてなされたもので、その目的は、チャネル層の保護と、TFT特性の回復の双方を同時に実現することが可能な保護膜を備えた薄膜トランジスタおよびその製造方法を提供することにある。

30

【課題を解決するための手段】

【0009】

本発明の薄膜トランジスタは、導電性の酸化物半導体を主成分とするチャネル層上に、一对の電極と保護膜とを備えたものである。一对の電極は、チャネル層の面内方向において所定の間隙を介して対向配置されている。保護膜は、少なくとも、チャネル層に接する酸素透過膜と、酸素透過膜よりも酸素を通し難い酸素障害膜とをチャネル層側から順に含んで構成されており、チャネル層のうち一对の電極の間隙に露出する露出面を覆っている。ここで、酸素障害膜のうち一对の電極の対向方向の長さが、一对の電極のうち当該一对の電極の対向方向と直交する方向の幅に0.55をかけた値と等しいか、またはそれよりも長くなっている。

40

【0010】

本発明の薄膜トランジスタの製造方法は、以下の（A）～（C）の各工程を含むものである。

（A）導電性の酸化物半導体を主成分とするチャネル層上に、チャネル層の一部を覆うと共に、少なくとも、チャネル層に接する酸素透過膜と、酸素透過膜よりも酸素を通し難い酸素障害膜とをチャネル層側から順に含む保護膜を形成する工程

（B）保護膜を間にして互いに対向する一对の電極を、酸素障害膜のうち当該一对の電極の対向方向の長さが当該一对の電極のうち当該一对の電極の対向方向と直交する方向の幅に0.55をかけた値と等しいか、またはそれよりも長くなるように形成する工程

（C）チャネル層が組成変化を起こさない範囲内の高温で、保護膜を、酸

50

素を含む雰囲気中に曝す工程

【 0 0 1 1 】

本発明の薄膜トランジスタおよびその製造方法では、チャネル層のうちチャネル領域となる部分（露出面）が、チャネル層に接する酸素透過膜と、酸素透過膜よりも酸素を通し難い酸素障害膜とをチャネル層側から順に含む保護膜によって覆われている。ここで、酸素障害膜のうち一对の電極の対向方向の長さが、一对の電極のうち当該一对の電極の対向方向と直交する方向の幅に 0.55 をかけた値と等しいか、またはそれよりも長くなっている。これにより、酸素を含む雰囲気中で所定の条件で熱処理を行うことにより、酸素が酸素透過膜を介してチャネル領域に拡散し、チャネル領域の酸素欠陥をなくすることができる。また、動作時には、酸素障害膜が障害となって、チャネル領域内の酸素が外部に拡散され、チャネル領域に酸素欠陥が生じるのを抑制することができる。

10

【発明の効果】

【 0 0 1 2 】

本発明の薄膜トランジスタおよびその製造方法によれば、チャネル層のうちチャネル領域となる部分（露出面）を、チャネル層に接する酸素透過膜と、酸素透過膜よりも酸素を通し難い酸素障害膜とをチャネル層側から順に含む保護膜によって覆い、かつ酸素障害膜のうち一对の電極の対向方向の長さが、一对の電極のうち当該一对の電極の対向方向と直交する方向の幅に 0.55 をかけた値と等しいか、またはそれよりも長くなるようにしたので、製造時には T F T 特性を回復させることができ、動作時にはチャネル層を保護することができる。このように、本発明では、チャネル層の保護と、T F T 特性の回復の双方を同時に実現することができる。

20

【発明を実施するための最良の形態】

【 0 0 1 3 】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【 0 0 1 4 】

図 1 (A) は、本発明の一実施の形態に係る薄膜トランジスタ 1 の上面構成を表したものである。図 1 (B) は図 1 の薄膜トランジスタ 1 の A - A 矢視方向の断面構成を、図 1 (C) は図 1 の薄膜トランジスタ 1 の B - B 矢視方向の断面構成をそれぞれ表したものである。本実施の形態の薄膜トランジスタ 1 は、例えば、図示しないが、プラスチックフィルム基板やガラス基板などの絶縁性基板上に、有機 E L 素子や液晶素子と共に形成された T F T であり、有機 E L 素子や液晶素子をスイッチング駆動するスイッチング素子として好適に用いられるものである。

30

【 0 0 1 5 】

この薄膜トランジスタ 1 は、基板 10 上に、ゲート電極 11 と、ゲート絶縁膜 12 と、チャネル層 13 と、ドレイン電極 15 およびソース電極 16 とを基板 10 側から順に備えたボトムゲート型のトランジスタである。

【 0 0 1 6 】

基板 10 は、例えば、プラスチックフィルム基板やガラス基板などの絶縁性基板である。ゲート電極 11 は、例えば、Mo によって構成されている。このゲート電極 11 は、後述のチャネル領域 13 A との対向領域を含む領域に形成されており、例えば矩形状となっている。これにより、ゲート電極 11 は、低抵抗の電極となっており、かつ基板 10 側から入射した光がチャネル領域 13 A に入射するのを遮断する遮光膜として機能する。

40

【 0 0 1 7 】

ゲート絶縁膜 12 は、例えば、酸化シリコン (SiO_2)、窒化シリコン (SiN)、酸化イットリウム (Y_2O_3)、酸化アルミニウム (Al_2O_3)、酸化ハフニウム (HfO_2)、酸化チタン (TiO_2) などを主成分として含んで構成されている。このゲート絶縁膜 12 は、ゲート電極 11 を覆うように形成されており、例えば、ゲート電極 11 を含む基板 10 の表面全体に渡って形成されている。

【 0 0 1 8 】

チャネル層 13 は、導電性の酸化物半導体、例えば、酸化亜鉛 (ZnO)、酸化インジ

50

ウムスズ (ITO: Indium Tin Oxide)、In-M-Zn-O (MはGa、Al、Fe、Snのうち少なくとも1種)などを主成分として含んで構成されている。チャンネル層13の電子キャリア濃度は、 $10^{18} / \text{cm}^{-3}$ 未満であることが好ましく、チャンネル層13の移動度は、 $1 \text{ cm}^2 / (\text{V} \cdot \text{秒})$ を超える程度となっていることが好ましい。このチャンネル層13は、ゲート電極11との対向領域を横切るように形成されており、ドレイン電極15およびソース電極16の対向方向(後述)に延在して形成されている。このチャンネル層13の上面のうちドレイン電極15とソース電極16との間隙は、ドレイン電極15およびソース電極16によって覆われていない露出面13Bとなっている。そして、チャンネル層13のうち露出面13Bを含む所定の領域がチャンネル領域13Aとなる。

【0019】

10

ドレイン電極15およびソース電極16は、例えば、Moによって構成されている。これらドレイン電極15およびソース電極16は、チャンネル層13の面内方向において所定の間隙を介して対向配置されている。その間隙の間隔Dは、後述のチャンネル長と等しいか、それよりも狭くなっている。また、ドレイン電極15およびソース電極16の幅W1についても、チャンネル長と等しいか、それよりも狭くなっている。

【0020】

なお、本実施の形態において、幅(例えば上記の幅W1)とは、ドレイン電極15およびソース電極16の対向方向と直交する方向の長さのことを指しており、長さ(例えば後述の長さL)とは、ドレイン電極15およびソース電極16の対向方向の長さのことを指している。

20

【0021】

薄膜トランジスタ1は、さらに、チャンネル層13の露出面13B上に保護膜14を備えている。この保護膜14は、露出面13Bに接して形成されており、露出面13Bを覆っている。また、この保護膜14は、露出面13Bとの対向領域を横切るように形成されており、ドレイン電極15およびソース電極16の幅方向に延在して形成されている。さらに、この保護膜14のうち、ドレイン電極15およびソース電極16の対向方向の両側面(両端面)が、ドレイン電極15およびソース電極16に接しており、ドレイン電極15およびソース電極16によって覆われている。

【0022】

ここで、保護膜14の長さLは、薄膜トランジスタ1のチャンネル長と等しくなっており、ドレイン電極15およびソース電極16の幅W1に0.55をかけた値と等しいか、またはそれよりも長くなっている。さらに、保護膜14の長さLは、ドレイン電極15とソース電極16との間隙の間隔Dよりも長くなっている。また、保護膜14の幅W2については、ドレイン電極15およびソース電極16の幅W1よりも広くなっており、少なくとも保護膜14によってチャンネル層13の両側面(幅方向の両側面)が覆われる程度の幅となっている。従って、保護膜14のうち、ドレイン電極15およびソース電極16の幅方向の両側面(両端面)は、ドレイン電極15およびソース電極16によって覆われておらず、外部に露出している。

30

【0023】

この保護膜14は、少なくとも、チャンネル層13の露出面13Bに接する酸素透過膜14Aと、酸素透過膜14Aよりも酸素を通し難い酸素障害膜14Bとをチャンネル層13側から順に含んで構成されており、積層構造となっている。酸素透過膜14Aおよび酸素障害膜14Bは共に、保護膜14の面内方向全体に渡って形成されており、酸素透過膜14Aおよび酸素障害膜14Bの端面によって、保護膜14の側面(端面)S2が形成されている。この端面S2は、平坦な傾斜面または垂直面となっており、この端面S2に、酸素透過膜14Aの側面(端面)S1が露出している。

40

【0024】

酸素透過膜14Aは、例えば、窒化シリコン(SiN)、金属酸化物(例えば Al_2O_3)を主成分として含んで構成されている。一方、酸素障害膜14Bは、例えば、酸化シリコン(SiO_2)を主成分として含んで構成されている。この酸素透過膜14および酸

50

素障害膜 14B の厚さはそれぞれ、例えば 100 nm 以上 300 nm 以下であり、200 nm 程度であることが好ましい。

【0025】

次に、本実施の形態の薄膜トランジスタ 1 の製造方法の一例について説明する。

【0026】

まず、基板 10 上にゲート電極 11 を形成したのちゲート絶縁膜 12 を形成する。次に、チャネル層 13 を形成したのち、チャネル層 13 上に、少なくとも、酸素透過層 14A と、酸素障害膜 14B とを順に積層して、保護膜 14 を形成する。このとき、チャネル層 13 の一部を幅方向から横切るように保護膜 14 を形成する。その後、表面全体に、ドレイン電極 15 およびソース電極 16 に用いられる材料を成膜したのち、パターニングおよびエッチングを行うことによって、保護膜 14 を間にして互いに対向する一対のドレイン電極 15 およびソース電極 16 (以下、ドレイン電極 15 等と称する。)を形成する。このとき、ドレイン電極 15 等を、酸素障害膜 14B のうち当該ドレイン電極 15 等の対向方向の長さが当該ドレイン電極 15 等のうち当該ドレイン電極 15 等の対向方向と直交する方向の幅 W_1 に 0.55 をかけた値 ($0.55 \times W_1$) と等しいか、またはそれよりも長くなるように形成する。

10

【0027】

ところで、上記の段階で、チャネル層 13 中 (特に外部に露出している部分) の酸素の大部分が欠損となるので、チャネル層 13 が低抵抗化しており、このまま放っておくと、良好な TFT 特性が得られない。そこで、この酸素欠陥をなくするために、チャネル層 13 が組成変化を起こさない範囲内の高温および時間で、保護膜 14 を、酸素を含む雰囲気中に曝して熱処理を行う。このようにして、本実施の形態の薄膜トランジスタ 1 が製造される。

20

【0028】

次に、本実施の形態の薄膜トランジスタ 1 の効果について説明する。

【0029】

本実施の形態では、チャネル層 13 のうちチャネル領域 13A となる部分 (露出面 13B) が、チャネル層 13 に接する酸素透過膜 14A と、酸素障害膜 14B とをチャネル層 13 側から順に含む保護膜 14 によって覆われている。ここで、保護膜 14 の長さ L がドレイン電極 15 およびソース電極 16 の幅 W_1 に 0.55 をかけた値 ($0.55 \times W_1$) と等しいか、またはそれよりも長くなっている。これにより、製造過程において、所定の酸素濃度の雰囲気中で、チャネル層 13 が組成変化を起こさない範囲内の高温および時間で熱処理を行った場合に、例えば、図 2 (A), (B) に矢印で示したように、酸素が酸素透過膜 14A を介してチャネル領域 13A に拡散し、チャネル領域 13A の酸素欠陥をなくすることができる。これにより、チャネル領域 13A が高抵抗化するので、TFT 特性を回復させることができる。

30

【0030】

ここで、上記した所定の酸素濃度の雰囲気とは、例えば 0.1% から 50% の範囲内の窒素酸素雰囲気を指しており、好ましくは 10% から 40% の範囲内の窒素酸素雰囲気を指している。また、チャネル層 13 が組成変化を起こさない範囲内の高温とは、例えば、 100 から 500 の範囲内の温度を指しており、好ましくは 200 から 350 の範囲内の温度を指している。また、チャネル層 13 が組成変化を起こさない範囲内の時間とは、例えば 2 時間程度の時間を指している。

40

【0031】

なお、熱処理の時間を長くすればするほど、酸素の拡散距離が増える。このことから、熱処理の温度を若干低くして、熱処理の時間を膨大に長くした場合には、長さ L が幅 W_1 に 0.55 をかけた値 ($0.55 \times W_1$) よりも短くなっているときであっても、チャネル領域 13A の酸素欠陥をなくすることは可能である。しかし、量産を考えた場合には、熱処理の時間をむやみに長くすることはできない。従って、量産に耐え得る条件 (例えば上で例示した条件) で、チャネル領域 13A の酸素欠陥をなくすることが可能な長さ L お

50

よび幅 $W1$ の条件が存在するのであり、その条件とは、上述した $L = 0.55 \times W1$ であると言える。

【0032】

また、長さ L および幅 $W1$ の条件を $L = 0.55 \times W1$ とした場合には、動作時には、酸素障害膜 14B が障害となって、チャネル領域 13A 内の酸素が外部に拡散され、チャネル領域 13A に酸素欠陥が生じるのを抑制することができる。なお、酸素透過膜 14A から酸素が拡散により外部に出て行く出口と酸素透過膜 14A に酸素が外部から入っていく入口は同じ場所にある。そのため、その入口および出口となる場所から酸素が自由に出入りできてしまうかのように見える。しかし、入口および出口の領域を酸素透過膜 14A の端面に限定し、入口および出口を小さくしておくことにより、外部を酸素雰囲気とする 10 と共に、加熱した場合には、その小さな入口から酸素を容易に入れることができる一方で、動作時には、酸素透過膜 14A から酸素が拡散により外部に出て行き難くすることができる。これにより、チャネル領域 13A の抵抗を高く維持することができるので、動作時にチャネル層 13 を保護することができる。

【0033】

このように、本実施の形態では、製造時には T F T 特性を回復させることができ、動作時にはチャネル層 13 を保護することができる。したがって、チャネル層 13 の保護と、T F T 特性の回復との双方を同時に実現することができる。

【0034】

なお、本実施の形態では、薄膜トランジスタ 1 の設計を規定している。しかし、薄膜トランジスタ 1 を並列につなぐことにより大きな電流を得ることができ、また、ドレイン電極 15 およびソース電極 16 の幅 $W1$ を変えることにより、小さな電流を簡単に得ることが可能であることから、本実施の形態において、薄膜トランジスタ 1 の設計の規定によ 20 て何らかの制約が生じることは無い。

【0035】

[実施例]

次に、上記実施の形態の薄膜トランジスタ 1 の実施例について、比較例と対比して説明する。実施例および比較例を以下の方法によって作製した。まず、基板 10 上に Mo からなるゲート電極 11 を形成したのち、P - C V D 法を用いてゲート絶縁膜 12 を形成した。次に、In - Ga - Zn - O からなるチャネル層 13 を形成したのち、チャネル層 13 30 上に、厚さ 200 nm の Si O 膜からなる酸素透過層 14A と、厚さ 200 nm の Si N 膜からなる酸素障害膜 14B とを順に積層した。その後、表面に Mo を成膜したのち、パターンニングおよびエッチングを行うことによって、ドレイン電極 15 およびソース電極 16 を形成した。このようにして、実施例および比較例にかかる薄膜トランジスタを作製した。

【0036】

なお、実施例では、幅 $W1$ を $5 \mu m$ とし、長さ L を 4 , 5 , 6 , 7 , 8 , 10 , 11 , 12 または $20 \mu m$ とした。また、他の実施例では、幅 $W1$ を $10 \mu m$ とし、長さ L を 4 , 5 , 6 , 7 , 8 , 10 , 11 , 12 または $20 \mu m$ とした。さらに、他の実施例では、幅 $W1$ を $20 \mu m$ とし、長さ L を 11 , 12 , 20 , 30 または $50 \mu m$ とした。一方、 40 比較例では、幅 $W1$ を $20 \mu m$ とし、長さ L を 8 , $10 \mu m$ とした。また、他の比較例では、幅 $W1$ を $50 \mu m$ とし、長さ L を 20 , 30 , 50 または $100 \mu m$ とした。

【0037】

次に、チャネル層 13 の酸素欠陥をなくすることを目的として、酸素雰囲気での熱処理を行った。具体的には、窒素 (N_2) および酸素 (O_2) を含む雰囲気中、酸素濃度が約 40 %、熱処理温度が 300 、時間が 2 時間という条件で熱処理を行った。

【0038】

その後、ドレイン電極 15 およびソース電極 16 間に 10 V を印加した状態で、ゲート電極 11 に印加する電圧を - 15 V から 20 V まで変化させたときのソース - ドレイン間電流の変化 (電流電圧特性) を計測した。その結果、実施例では、酸素が酸素透過層 14 50

Aを通過して、チャンネル層13に到達し、チャンネル層13の酸素欠損をなくすることができた。その結果、幅W1を5または10 μm とした場合には、図3～図6に示したように、長さLの大きさに拘わらず、TF特性を回復させることができ、TF特性が良かった。さらに、動作時において、TF特性に変化は見られなかった。また、図3、図7に示したように、長さLを11 μm 以上とした場合にも、TF特性を回復させることができ、TF特性が良かった。また、動作時においても、TF特性に変化は見られなかった。

【0039】

一方、比較例では、酸素がチャンネル層13にまで十分に到達せず、チャンネル層13の酸素欠損をなくすることができなかった。その結果、図3、図8、図9に示したように、幅W1を20 μm とし、長さLを8または10 μm とした場合には、V_{th}が通常よりも2V～5Vシフトしたままで、TF特性が回復しなかった。また、図3、図10、図11に示したように、幅W1を50 μm とした場合には、長さLの大きさに拘わらず、トランジスタ特性を示さなかった。

10

【0040】

これらのことから、幅W1を10 μm 以下とした場合や、幅W1を10 μm よりも大きく50 μm よりも小さくし、かつL/W1がおおむね0.55以上となるように長さLを設定した場合には、チャンネル層13の保護と、TF特性の回復との双方を同時に実現することができることがわかった。

【0041】

以上、実施の形態および実施例を挙げて本発明の薄膜トランジスタについて説明したが、本発明は上記実施の形態等に限定されるものではなく、本発明の薄膜トランジスタの構成は、上記実施の形態と同様の効果を得ることが可能な限りにおいて自由に変形可能である。

20

【0042】

例えば、上記実施の形態等では、図1(C)に示したように、酸素透過膜14Aのうち端面S1だけが保護膜14の端面S2に露出していたが、例えば、図示しないが、酸素透過膜14Aのうち端面S1だけでなく、酸素透過膜14Aの上面のうち端面近傍までもが保護膜14の端面S2に露出していてもよい。

【0043】

また、上記実施の形態等では、図1(A)に示したように、酸素透過膜14Aおよび酸素障害膜14Bの幅W2が、ドレイン電極15およびソース電極16の幅W1よりも長くなっていたが、例えば、図示しないが、幅W2が幅W1と等しくなっている場合にもよい。このようにした場合には、チャンネル層13の両側面(幅方向の両側面)が露出することになるが、チャンネル領域14Aの外縁(幅方向の外縁)にしか酸素欠陥が生じないような場合には、上記実施の形態と同様の効果を得ることが可能である。

30

【0044】

また、上記実施の形態等では、図1(B)、(C)に示したように、薄膜トランジスタ1はボトムゲート型となっていたが、例えば、図示しないが、チャンネル層13の露出面13B上に、ゲート絶縁膜12およびゲート電極11を露出面13B側から順に備えるトップゲート型となってもよい。

40

【0045】

また、上記実施の形態等では、図1(A)に示したように、一つのチャンネル層13に対して、ゲート電極11、ドレイン電極15およびソース電極16が一組だけ設けられている場合が例示されていたが、例えば、図示しないが、これらの電極が複数組、設けられていてもよい。

【図面の簡単な説明】

【0046】

【図1】本発明の一実施の形態に係る薄膜トランジスタの上面図および断面図である。

【図2】図1の薄膜トランジスタの製造過程の一工程を模式的に表した模式図である。

50

【図 3】実施例および比較例にかかる薄膜トランジスタの電流電圧特性の判定結果を表した図である。

【図 4】一実施例にかかる薄膜トランジスタの電流電圧特性図である。

【図 5】他の実施例にかかる薄膜トランジスタの電流電圧特性図である。

【図 6】その他の実施例にかかる薄膜トランジスタの電流電圧特性図である。

【図 7】さらにその他の実施例にかかる薄膜トランジスタの電流電圧特性図である。

【図 8】一比較例にかかる薄膜トランジスタの電流電圧特性を表す特性図である。

【図 9】他の比較例にかかる薄膜トランジスタの電流電圧特性図である。

【図 10】その他の比較例にかかる薄膜トランジスタの電流電圧特性図である。

【図 11】さらにその他の比較例にかかる薄膜トランジスタの電流電圧特性図である。

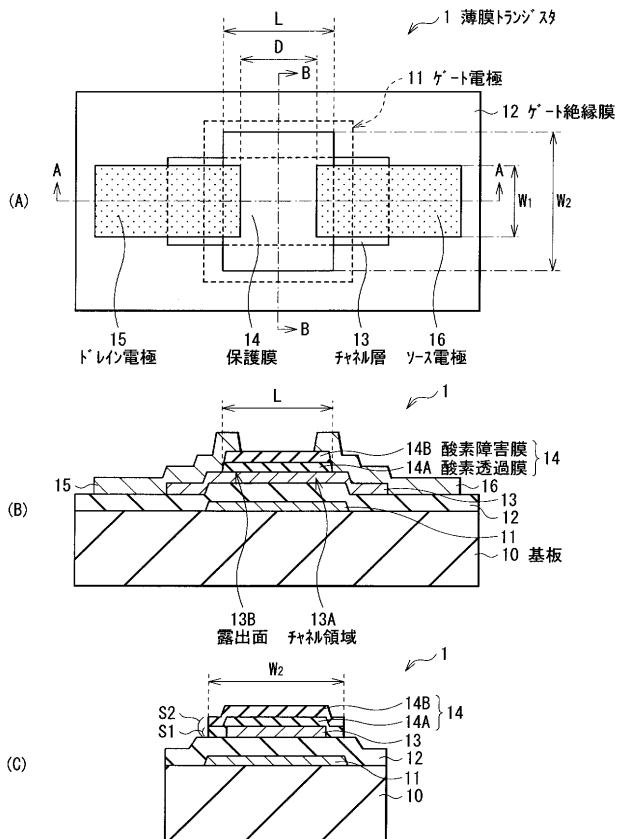
10

【符号の説明】

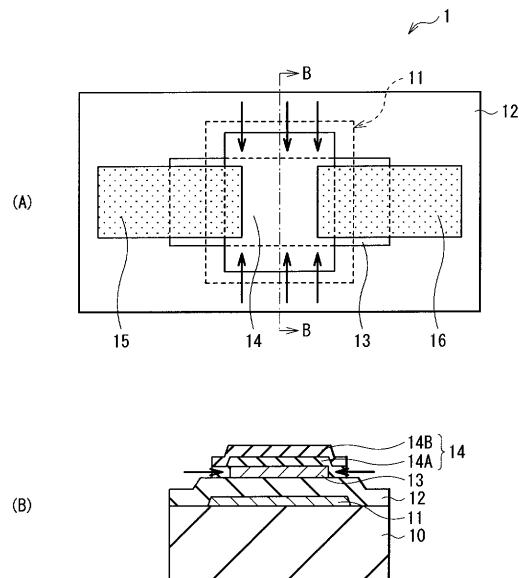
【0047】

1 ... 薄膜トランジスタ、10 ... 基板、11 ... ゲート電極、12 ... ゲート絶縁膜、13 ... チャンネル層、13A ... チャンネル領域、13B ... 露出面、14 ... 保護膜、14A ... 酸素透過膜、14B ... 酸素阻害膜、15 ... ドレイン電極、16 ... ソース電極、W1, W2 ... 幅、L ... 長さ。

【図 1】



【図 2】

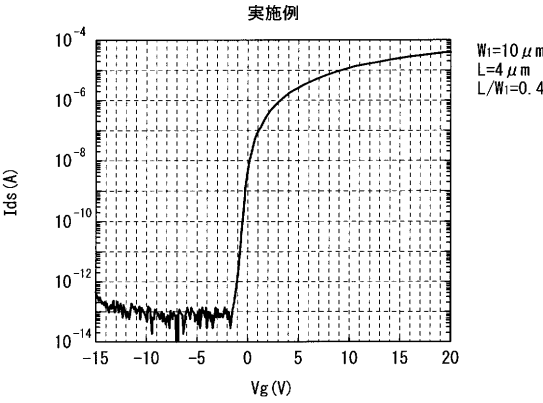


【 図 3 】

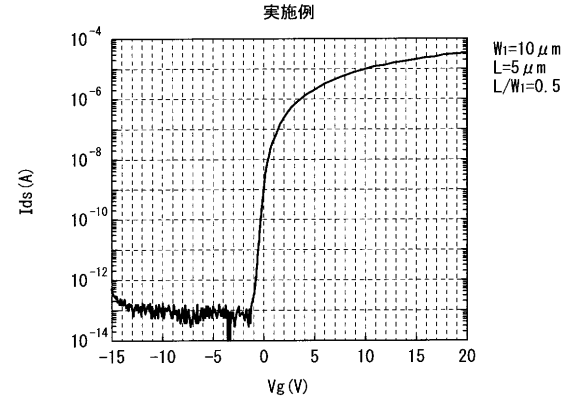
		L (μm)											
		4	5	6	7	8	10	11	12	20	30	50	100
W1 (μm)	5	○	○	○	○	○	○	○	○	○			
	10	○	○	○	○	○	○	○	○	○			
	20					×	△	○	○	○	○	○	
	50									×	×	×	×

○:TFT特性が良い
△:Vthシフトが-2~-5V
×:TFT特性が悪い

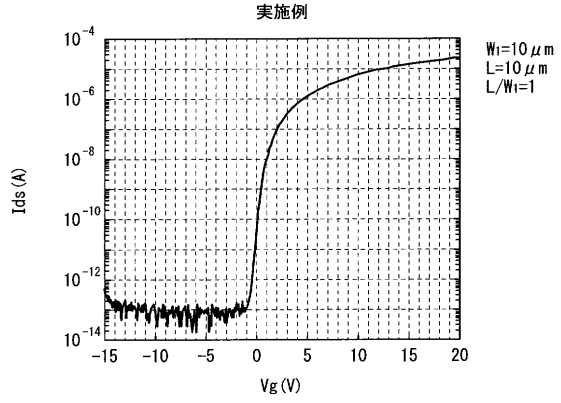
【 図 4 】



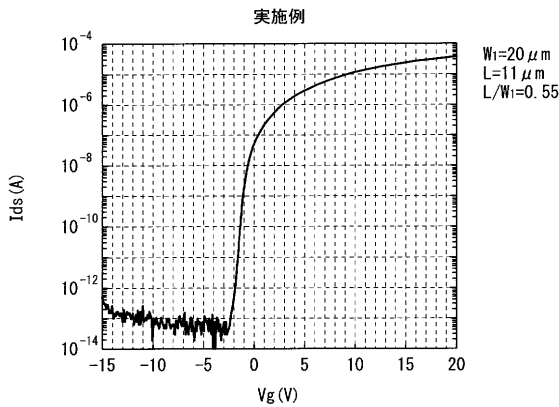
【 図 5 】



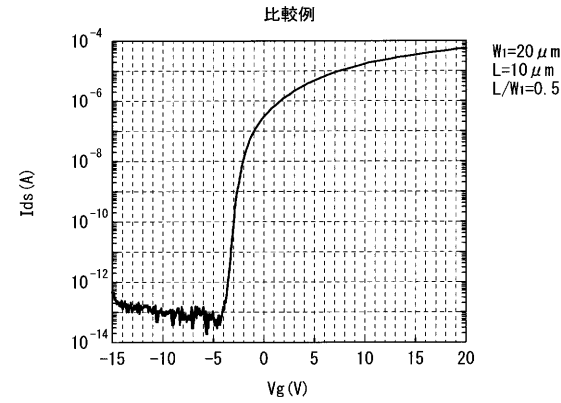
【 図 6 】



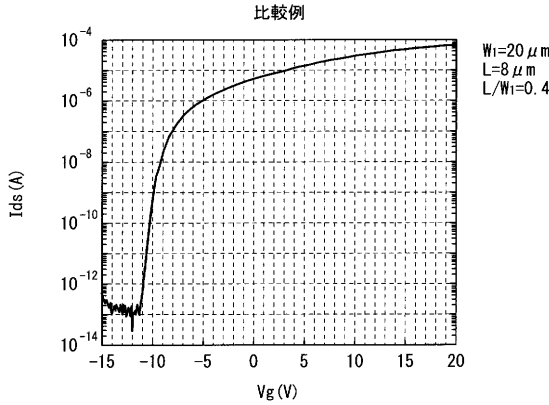
【 図 7 】



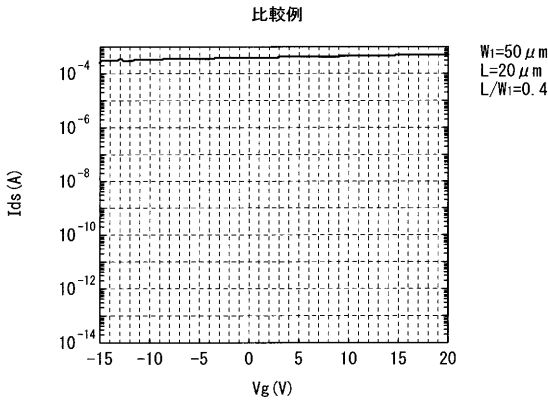
【 図 9 】



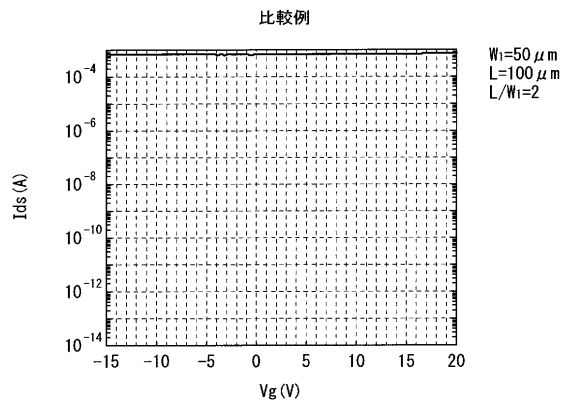
【 図 8 】



【 図 1 0 】



【図 1 1】



フロントページの続き

F ターム(参考) 5F110 AA14 BB01 CC07 DD01 DD02 EE04 EE25 FF01 FF02 FF03
FF30 GG01 GG06 GG28 GG29 GG34 HK04 HK42 HM05 NN13
NN14 NN22 NN23 NN24 NN28