



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) **DD** (11) **222 452 A1**

4(51) H 01 L 21/58

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) WP H 01 L / 258 060 5 (22) 16.12.83 (44) 15.05.85

(71) VEB Gleichrichterwerk Stahnsdorf, 1533 Stahnsdorf, Ruhlsdorfer Weg, DD
(72) Ständer, Brigitte, Dipl.-Ing.; Fabienke, Christel; Rauter, Gerd, DD

(54) Verfahren zur Montage von Halbleiterbauelementen

(57) Montageverfahren für Halbleiterbauelemente, das in der Bauelementefertigung anzuwenden ist. Ziel der Erfindung ist die Einsparung von Zinn und Silber beim Auflöten der Bauelemente auf wärmeableitende Träger. Daraus ergibt sich die technische Aufgabe, ein Verfahren zur Montage von Halbleiterbauelementen durch Auflöten anzugeben, das gute Werte der montierten Bauelemente bezüglich des Wärmewiderstandes und der mechanischen Festigkeit ergibt. Erfindungsgemäß wird diese Aufgabe gelöst, durch das Auflöten unter Verwendung einer dreischichtigen Lötfolie mit einer Kernschicht aus Blei und Deckschichten aus Zinn bei gleichzeitiger vertikaler und horizontaler Bewegung des Bauelementes für die Dauer von etwa 10 s.

Stahnsdorf, den 15. Dez. 1983

Titel der Erfindung

Verfahren zur Montage von Halbleiterbauelementen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft ein Verfahren zur Montage von Halbleiterbauelementen und ist in der Bauelementefertigung anzuwenden.

Charakteristik der bekannten technischen Lösungen

Das Auflöten von Halbleiterelementen auf Sockel ist als Verfahren schon seit langem bekannt. Dabei wurden verschiedenen zusammengesetzte Blei-Zinn-Lote verwendet, die je nach ihrer Zusammensetzung unterschiedliche Eigenschaften hinsichtlich ihres Wärmewiderstandes, der Festigkeit und eventuell auftretender thermo-mechanischer Spannungen aufweisen. Im Zeichen der weltweiten Verknappung an den Rohstoffen Zinn und Silber ist daher die allgemeine Entwicklungstendenz auf die Verwendung silber- und zinnarmer Weichlote gerichtet. Dabei ist die Verwendung homogen legierter

16. DEZ. 1983 * 137000

Lote möglich, wie beispielsweise in der britischen Patentschrift 1 548 756 dargestellt ist, wo beim Weichlöten von Halbleiterbauelementen ein Lot mit einem Anteil von 0,5 bis 2 % Sn verwendet wird, daneben aber noch 1 bis 1,5 % Ag, 0,1 bis 2 % Ni und 0,1 bis 3 % Cu und der Restanteil Pb.

Andererseits sind auch schon in der Elektroindustrie, vorzugsweise bei der Verbindung von Kabeln, Lote verwendet worden, die eine inhomogene Zusammensetzung aufweisen. So wird beispielsweise in der DL-PS 6 456 ein Verfahren zum Verbinden von Kabelleitern beschrieben, bei dem ein Lot aus Blei verwendet wird, dem als Flußmittel Zinnspäne zugesetzt sind.

Ferner ist in dem DD-WP 83 287 die Herstellung einer Sperrschicht für lötbare Anschlußelemente bekanntgemacht. Dabei wird als Sperrschicht ein an sich bekanntes Blei-Zinn-Weichlot mit einem Bleigehalt von 98 % auf die Anschlußelemente aus Cu aufgebracht. Anschließend erfolgt die Aufbringung einer zweiten Schicht aus einer tauchlotfähigen Zinn-Blei-Legierung.

Ziel der Erfindung

Ziel der Erfindung ist die Einsparung von Zinn und Silber bei der Montage von Halbleiterbauelementen durch Weichlöten.

Darlegung des Wesens der Erfindung

Ausgehend von dem Ziel der Erfindung liegt der Erfindung die Aufgabe zugrunde, ein Verfahren zum Auflöten von Halbleiterchips auf Sockel anzugeben, das unter Verwendung von zinnarmen und silberfreien Loten gute Werte der Bauelemente bezüglich des Wärmewiderstandes und der mechanischen Festigkeit ergibt.

Erfindungsgemäß wird diese Aufgabe dadurch gelöst, daß die Lötung im Temperaturbereich von 200 ... 400 °C unter Verwendung einer dreischichtigen Lötfolie und einer Bewegung des aufzulötenden Chips bis kurz vor dem Erstarrungspunkt des Lotes erfolgt. Die verwendete Lötfolie besitzt eine Kernschicht aus Blei mit einer Dicke von 50 ... 100 μm und Deckschichten aus reinem Zinn mit Dicken 2 ... 10 μm . Die Zinnschichten werden durch Aufwalzen oder durch galvanische Beschichtung aufgebracht. Die Bewegung der Chips erfolgt vertikal mit einer Frequenz von 5 ... 15 Hz und einer Amplitude von 0 ... 0,8 mm. Die dabei unter Druckanwendung (0,5 ... 3 N) gleichzeitig ausgeführte horizontale Bewegung hat eine Frequenz von 0,5 ... 1 Hz mit einer Amplitude von 0 ... 0,5 mm. Die Gesamtdauer der Bewegung beträgt etwa 10 s. Da bei dem erfindungsgemäßen Lötfolienaufbau die Zerstörung von Oxidschichten auf der Lotoberfläche nicht erforderlich ist, hat die Bewegung hier, anders als bei bekannten Lötverfahren, den Zweck, die Lötverbindung möglichst lunkerfrei herzustellen. Nach Ablauf der Bewegungsphase verbleibt die Lötstelle in Ruhe und wird bei Zimmertemperatur abgekühlt.

Obwohl die Bleischicht in der Lötfolie wesentlich dicker ist als die Gesamtdicke der beiden Zinnschichten und die Wärmeleitfähigkeit von Blei nur 0,0837 gegenüber 0,1528 (beide Werte bei 0 °C gemessen), ergibt sich überraschenderweise ein niedrigerer Wärmewiderstand, verglichen mit Bauelementen, die einen Aufbau mit einem konventionellen Blei-Zinn-Lot aufweisen. Eine Erklärung dafür findet sich in der besseren Benetzung der Lötstellen durch die erfindungsgemäße Lötfolie sowie in der vollkommen lunkerfreien Verbindung der zu verlötenden Bauteile.

Ein weiterer überraschender Vorteil der Erfindung ist eine Erhöhung der Zahl der möglichen Temperaturwechsel, denen das Bauelement nach der Montage bis zur Zerstörung ausgesetzt werden kann. Durch die Verminderung des Wärmewiderstandes kann das Bauelement für höhere Leistungen eingesetzt werden. Die Erhöhung der Zahl der Temperaturwechsel erhöht die Lebensdauer der Bauelemente.

Die Erfindung soll nachstehend an einem Ausführungsbeispiel erläutert werden.

Ausführungsbeispiel

Es sollen Chips von Si-Leistungstransistoren mit einer Abmessung der Chips von 4 x 4 mm mit der Kollektorfläche auf einen Trägerstreifen gelötet werden. Dazu werden die Chips und die Trägerstreifen in einem durch Ultraschall bewegten Bad mit Trichloräthylen als Badflüssigkeit gereinigt und anschließend in reinem Alkohol gespült. Die nachfolgenden Verfahrensschritte werden in einer Stickstoff-Schutzgasatmosphäre ausgeführt. Die Trägerstreifen werden auf die Löttemperatur 240 °C gebracht und das Lötplättchen auf die Bandfläche aufgebracht. Das Lotplättchen besteht aus einer Kernschicht aus Blei mit einer Dicke von 100 µm und Deckschichten aus reinem Zinn mit einer Dicke von 10 µm. Das Chip wird aufgenommen und unter Bewegung in vertikaler Richtung mit einer Frequenz von 10 Hz und einer Amplitude von 0,4 mm und gleichzeitiger horizontaler Bewegung mit einer Frequenz von 1 Hz und einer gleichen Amplitude für die Dauer von ca. 10 s auf den Trägerstreifen mit dem Lot abgesenkt. Nach einer Abkühlphase von ca. 30 s kann die nächste Lötung auf dem Trägerstreifen erfolgen.

Erfindungsanspruch

1. Verfahren zur Montage von Halbleiterbauelementen, dadurch gekennzeichnet, daß die metallisierte und gereinigte Bauelementeoberfläche bei Temperaturen im Bereich von 200 bis 400 °C in einer Stickstoff-Schutzgasatmosphäre mittels einer dreischichtigen Lötfolie, deren Kern aus Blei und deren Deckschichten aus vorzugsweise galvanisch aufgebrachtem Zinn bestehen, auf einen wärmeableitenden Träger gelötet wird, wobei das Bauelement kurzzeitig, etwa 10 s lang vertikal und horizontal gleichzeitig bewegt wird und mit einer Kraft von 0,5 ... 3 N auf den Träger gedrückt wird.
2. Verfahren nach Pkt. 1, dadurch gekennzeichnet, daß die Frequenz der vertikalen Bewegung 5 ... 15 Hz und die Amplitude etwa 0 ... 0,8 mm, die Frequenz der horizontalen Bewegung 0,5 ... 1 Hz und die Amplitude 0 ... 0,5 mm beträgt.
3. Verfahren nach Pkt. 1 und 2, dadurch gekennzeichnet, daß eine Lötfolie mit einer Kernschicht aus Blei mit einer Dicke von 50 ... 100 μm und Deckschichten aus Zinn eine Dicke von 2 ... 10 μm aufweisen.