(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 102315272 B
(45)授权公告日 2015.07.08

(21)申请号 201110159275.6
(22)申请日 2011.06.14
(30)优先权数据
136648/2010 2010.06.15 JP
(73)专利权人 松下电器产业株式会社
地址 日本大阪府
(72)发明人 山际优人 桥诘真吾 柳原学 井腰文智
(74)专利代理机构 永新专利商标代理有限公司 72002
代理人 徐殿军
(51)Int.Cl.
H01L 29/78(2006.01)
H01L 27/06(2006.01)
H01L 29/423(2006.01)

(56)对比文件
CN 101523614 A,2009.09.02,
JP 2010068606 A,2010.03.25,
US 2009065810 A1,2009.03.12,

审查员 马珊珊

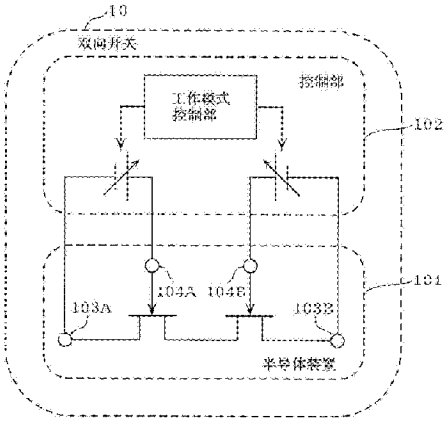
权利要求书3页 说明书14页 附图16页

(54)发明名称

双向开关、交流二线式开关、开关电源电路以及双向开关的驱动方法

(57)摘要

提供一种抑制部件数量增加的双向开关。双向开关中的半导体装置(101)包括:第一电极(109A)、第二电极(109B)、第一栅电极(112A)以及第二栅电极(112B),在过渡期间,在所述第一电极(109A)的电位比所述第二电极(109B)的电位高的情况下,向第一栅电极(112A)施加比第一阈值电压低的电压,且向所述第二栅电极(112B)施加比第二阈值电压高的电压,相反的情况下,向所述第一栅电极施加比第一阈值电压高的电压,且向所述第二栅电极施加比第二阈值电压低的电压。



CN 102315272 B

1. 一种双向开关，由半导体装置和控制部构成，

所述半导体装置具备：

半导体层叠体，被形成在衬底之上，且具有沟道区域，该半导体层叠体由以氮化物半导体或碳化硅构成的半导体构成；

第一电极以及第二电极，彼此以一定的间隔被形成在所述半导体层叠体之上；

第一栅电极，被形成在所述第一电极与所述第二电极之间；以及

第二栅电极，被形成在所述第一栅电极与所述第二电极之间；

所述控制部进行如下控制：

在与启动时的过渡状态相对应的过渡期间，在所述第一电极的电位比所述第二电极的电位高时，以所述第一电极的电位为基准，将比第一阈值电压低的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比第二阈值电压高的电压施加到所述第二栅电极，所述第一阈值电压是所述第一栅电极的阈值电压，所述第二阈值电压是所述第二栅电极的阈值电压；

在所述过渡期间，在所述第一电极的电位比所述第二电极的电位低时，以所述第一电极的电位为基准，将比所述第一阈值电压高的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比所述第二阈值电压低的电压施加到所述第二栅电极。

2. 如权利要求 1 所述的双向开关，

所述半导体装置具有：第一工作模式、第二工作模式、第三工作模式；

所述控制部对第一工作模式、第二工作模式、第三工作模式的切换进行控制；

所述第一工作模式是进行逆阻止工作的工作模式，该逆阻止工作是指，不使电流从所述第一电极以及所述第二电极中电位低的一侧流向另一侧；

所述第二工作模式是成为导通状态的工作模式，该导通状态是指，电流能够在所述第一电极与所述第二电极之间双向流动的状态；

所述第三工作模式是成为截止状态的工作模式，该截止状态是指，在所述第一电极与所述第二电极之间，不论在哪个方向上电流都不能流动的状态；

所述控制部，在所述过渡期间使所述半导体装置成为第一工作模式。

3. 如权利要求 2 所述的双向开关，

所述半导体装置为常断型；

所述控制部进行如下控制：在所述第一工作模式中，将电位与所述第一电极以及所述第二电极中电位高的一侧的电位相同的电压，施加到所述第一电极以及所述第二电极中电位高的一侧的所述第一栅电极或所述第二栅电极。

4. 如权利要求 2 所述的双向开关，

所述控制部进行如下控制：在所述第一工作模式中，将电位相对于所述第一电极以及所述第二电极中电位高的一侧的电位为负的电压，施加到所述第一电极以及所述第二电极中电位高的一侧的所述第一栅电极或所述第二栅电极。

5. 如权利要求 1 至 4 中的任一项所述的双向开关，

所述半导体装置具有衬底电极；

所述控制部具有用于控制衬底电极的电位的衬底电位控制部。

6. 如权利要求 1 至 4 中的任一项所述的双向开关，

在所述第一栅电极与所述半导体层叠体之间具有第一半导体层，该第一半导体层与所述半导体层叠体形成 PN 结；

在所述第二栅电极与所述半导体层叠体之间具有第二半导体层，该第二半导体层与所述半导体层叠体形成 PN 结。

7. 如权利要求 1 至 4 中的任一项所述的双向开关，

在所述第一栅电极以及所述第二栅电极之下具有绝缘层。

8. 如权利要求 1 至 4 中的任一项所述的双向开关，

所述第一栅电极以及所述第二栅电极，与所述半导体层叠体形成肖特基结。

9. 如权利要求 1 至 4 中的任一项所述的双向开关，

所述衬底为硅衬底。

10. 如权利要求 1 至 4 中的任一项所述的双向开关，

所述衬底为碳化硅衬底。

11. 如权利要求 1 至 4 中的任一项所述的双向开关，

所述衬底为蓝宝石衬底。

12. 一种交流二线式开关，被连接并用于交流电源与负载之间，

所述交流二线式开关具有双向开关，该双向开关与所述交流电源以及所述负载串联连接，并且与所述交流电源以及所述负载构成闭合电路；

所述双向开关是权利要求 1 至 11 中的任一项所述的双向开关。

13. 如权利要求 12 所述的交流二线式开关，

所述交流二线式开关还具有：

全波整流器，被连接于所述第一电极与所述第二电极之间，对所述交流电源进行全波整流；以及

电源电路，对从所述全波整流器输出的全波整流后的电压进行平滑化，并提供直流电源；

所述控制部具有：

栅极驱动电路，接受从所述电源电路提供来的直流电源，并且向所述第一栅电极以及所述第二栅电极输出控制信号；以及

控制电路，将控制信号输入到所述栅极驱动电路。

14. 一种开关电源电路，包括：

输入端子，被连接于电压源；

输出端子，输出直流电压；

电感器或变压器，被插入在所述输入端子与所述输出端子之间，用于蓄积能量；

整流二极管，被插入在所述输入端子与所述输出端子之间，并与所述电感器或变压器的输出侧连接；以及

开关，对在所述电感器或变压器中蓄积的能量进行控制；

所述开关是权利要求 1 至 11 中的任一项所述的双向开关；

所述第二电极被连接于所述电感器或变压器的输出侧，所述第二电极的电位被固定为比所述第一电极的电位高的电位。

15. 一种双向开关的驱动方法，

所述双向开关具备：

半导体层叠体，被形成在衬底之上，且具有沟道区域，该半导体层叠体由以氮化物半导体或碳化硅构成的半导体构成；

第一电极以及第二电极，彼此以一定的间隔被形成在所述半导体层叠体之上；

第一栅电极，被形成在所述第一电极与所述第二电极之间；以及

第二栅电极，被形成在所述第一栅电极与所述第二电极之间；

在所述双向开关的驱动方法中进行如下步骤：

在与启动时的过渡状态对应的过渡期间，判断所述第一电极的电位是比所述第二电极的电位高还是低；

在所述过渡期间，在判断为所述第一电极的电位比所述第二电极的电位高时，以所述第一电极的电位为基准，将比第一阈值电压低的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比第二阈值电压高的电压施加到所述第二栅电极，所述第一阈值电压是所述第一栅电极的阈值电压，所述第二阈值电压是所述第二栅电极的阈值电压；

在所述过渡期间，在判断为所述第一电极的电位比所述第二电极的电位低时，以所述第一电极的电位为基准，将比所述第一阈值电压高的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比所述第二阈值电压低的电压施加到所述第二栅电极。

双向开关、交流二线式开关、开关电源电路以及双向开关的驱动方法

技术领域

[0001] 本发明涉及一种双向开关，尤其涉及在利用了由 III 族氮化物半导体以及材料构成的半导体装置所构成的双向开关的交流二线式开关以及开关电源电路中，用于实现针对浪涌电流而进行保护的双向开关、交流二线式开关、开关电源以及双向开关的驱动方法。

背景技术

[0002] 近些年，随着逆变器技术被适用于电气设备，由于在电气设备启动时发生的浪涌电流，则会造成对其他的电气设备的电磁干扰以及对电气设备本身的负担增大。并且，即使在开关电源等，由于在启动时会使输出电压上升，从而造成大的电流流过，导致对电源部件的负担增大。

[0003] 专利文献 1 公开了一种用于减少这些浪涌电流的方法。图 18 是示出包括专利文献 1 中的双向开关、电源以及负载的装置的构成的图。公开的方法是，如图 18 所示，通过在电源线中插入 MOSFETQ1、Q2、二极管 D1、D2、电阻 R1、R2、R3、R4、R5、R6、电容器 C1、C2，从而能够通过调整 MOSFETQ1、Q2 的栅极电压来控制电源线的电阻，并能够抑制浪涌电流。

[0004] （现有技术文献）

[0005] （专利文献）

[0006] 专利文献 1 日本专利第 3964912 号公报

[0007] 专利文献 2 国际公开第 2008/062800 号

[0008] 然而，在以往的例子所示的浪涌电流减少电路中，需要在电源线中增加 MOSFET 以及被连接于其栅电极的二极管、电阻、电容器，从而使部件数量增加。并且，由于在电源线中插入 MOSFET 以及二极管，因此产生的热也不能被忽视。

发明内容

[0009] 本发明鉴于上述的课题，目的在于提供一种能够抑制部件数量的增加并能够抑制浪涌电流的双向开关、交流二线式开关、开关电源电路以及双向开关的驱动方法。

[0010] 近些年，为了打破材料界限降低导通损失，从而考虑了导入一种利用了以氮化镓 (GaN) 为代表的 III 族氮化物半导体或碳化硅 (SiC) 等宽禁带半导体的半导体装置。宽禁带半导体的击穿场强大约是 Si 的 10 倍。在氮化铝镓 (AlGaN) 和氮化镓 (GaN) 的异质结界面，由于自发极化以及压电极化而产生电荷。据此，即使在未掺杂时也能够形成薄膜电子面密度在 $1\times10^{13}cm^{-2}$ 以上和 $1000cm^{2}v/sec$ 以上的高迁移率的二维电子气 (2DEG) 层。为此，则期待 AlGaN/GaN 异质结场效应晶体管 (AlGaN/GaN-HFET) 能够成为可以实现低导通电阻以及高耐压的功率开关晶体管。

[0011] 尤其是，通过形成利用了 AlGaN/GaN 的异质结的具有两个栅电极的结构，从而能够以一个半导体元件来形成双向半导体装置（例如参照专利文献 2）。具有这种结构的双向半导体装置在电路功能上与彼此为逆方向串联连接的两个晶体管是等价的，能够进一步降

低导通电阻，并且能够控制从第一电极侧向第二电极侧流动的电流以及从第二电极侧向第一电极侧流动的电流。因此，比以往的由作为双向开关而被使用的三极管交流开关单体、功率MOSFET（金属氧化膜半导体场效应晶体管）、或IGBT（绝缘栅双极性晶体管）等多个功率晶体管组成的双向半导体装置更小型化，并且作为能够节省电力的双向半导体装置受到了重视。

[0012] 因此，本发明的发明人通过对采用了III族氮化物半导体的双向半导体装置的控制方法下功夫，从而实现了能够抑制部件数量的增加并能够抑制浪涌电流的双向开关，以及使用了该双向开关的交流二线式开关以及开关电源。

[0013] 为了解决上述的课题，本发明的一个实施例所涉及的双向开关由半导体装置和控制部构成，所述半导体装置包括：半导体层叠体，被形成在衬底上，且具有沟道区域，该半导体层叠体由以氮化物半导体或碳化硅构成的半导体构成；第一电极以及第二电极，彼此以一定的间隔被形成在所述半导体层叠体上；第一栅电极，被形成在所述第一电极与所述第二电极之间；以及第二栅电极，被形成在所述第一栅电极与所述第二电极之间；所述控制部进行的控制是：在与启动时的过渡状态相对应的过渡期间，在所述第一电极的电位比所述第二电极的电位高时，以所述第一电极的电位为基准，将比第一阈值电压低的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比第二阈值电压高的电压施加到所述第二栅电极，所述第一阈值电压是所述第一栅电极的阈值电压，所述第二阈值电压是所述第二栅电极的阈值电压，在所述过渡期间，在所述第一电极的电位比所述第二电极的电位低时，以所述第一电极的电位为基准，将比所述第一阈值电压高的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比所述第二阈值电压低的电压施加到所述第二栅电极。

[0014] 通过具有这样的构成，由于半导体装置启动，在过渡期间（例如启动的第一振荡周期和紧接在其后的至少一次以上的振荡周期）半导体装置进行逆阻止工作，在电流从半导体装置的第二电极流向第一电极之时，以比导通状态中的导通电阻高的导通电阻来工作。因此，能够实现可以抑制在启动时流向电源线的浪涌电流的双向开关。而且，不需要添加作为部件的被连接于第一和第二栅电极的二极管、电阻、电容器，因此能够抑制部件数量的增加。

[0015] 在此，也可以是，所述半导体装置具有：第一工作模式、第二工作模式、第三工作模式；所述控制部对第一工作模式、第二工作模式、第三工作模式的切换进行控制；所述第一工作模式是进行逆阻止工作的工作模式，该逆阻止工作是指，不使电流从所述第一电极以及所述第二电极中电位低的一侧流向另一侧；所述第二工作模式是成为导通状态的工作模式，该导通状态是指，电流能够在所述第一电极与所述第二电极之间双向流动的状态；所述第三工作模式是成为截止状态的工作模式，该截止状态是指，在所述第一电极与所述第二电极之间，不论哪个方向电流都不能流动的状态；所述控制部，在所述过渡期间使所述半导体装置成为第一工作模式。

[0016] 根据这样的构成，能够由控制部来对第一至第三这三个工作模式进行切换。

[0017] 在此，也可以是，所述半导体装置为常断型；所述控制部进行的控制是：在所述第一工作模式中，将与所述第一电极以及所述第二电极中电位高的一侧的电位等同的电压，施加到所述第一电极以及所述第二电极中电位高的一侧的所述第一栅电极或所述第二栅

电极。

[0018] 根据这样的构成，能够使控制部的构成变得简单。

[0019] 在此，也可以是，所述控制部进行的控制是：在所述第一工作模式中，将相对于所述第一电极以及所述第二电极中电位高的一侧的电位为负的电压，施加到所述第一电极以及所述第二电极中电位高的一侧的所述第一栅电极或所述第二栅电极。

[0020] 根据这样的构成，在逆阻止工作步骤中，通过施加负的电压（即，比两个电极中电位高的一侧的电位低的电压），而导通电压增大。即，由于成为高导通电阻状态，因此能够实现可以抑制在启动时流入到电源线的浪涌电流的双向开关。

[0021] 在此，也可以是，所述半导体装置具有衬底电极；所述控制部具有用于控制衬底电极的电位的衬底电位控制部。

[0022] 根据这样的构成，能够实现一种双向开关，通过控制半导体装置的衬底电极的电位也能够使半导体装置的导通电阻发生变化，从而抑制启动时流入到电源线的浪涌电流。

[0023] 在此，所述双向开关也可以具有以下的构成，即：在所述第一栅电极与所述半导体层叠体之间具有第一半导体层，该第一半导体层与所述半导体层叠体形成 PN 结；在所述第二栅电极与所述半导体层叠体之间具有第二半导体层，该第二半导体层与所述半导体层叠体形成 PN 结。

[0024] 这样，能够实现一种双向开关，即使在第一栅电极、第二栅电极和半导体层叠体之间，具有与半导体层叠体形成 PN 结的第一和第二半导体层，也能够抑制浪涌电流。

[0025] 在此，所述双向开关所具有的构成也可以是，在所述第一栅电极以及所述第二栅电极的下面具有绝缘层。

[0026] 这样，即使第一栅电极和第二栅电极为绝缘栅极用的电极，也能够实现控制浪涌电流的双向开关。

[0027] 在此，也可以是，所述第一栅电极以及所述第二栅电极，与所述半导体层叠体形成肖特基结。

[0028] 这样，即使第一栅电极、第二栅电极与半导体层叠体形成肖特基结，也能够实现抑制浪涌电流的双向开关。

[0029] 在此，也可以是，所述衬底为硅衬底。

[0030] 在此，也可以是，所述衬底为碳化硅衬底。

[0031] 在此，也可以是，所述衬底为蓝宝石衬底。

[0032] 本发明的一个实施例中的交流二线式开关被连接并用于交流电源与负载之间，所述交流二线式开关具有双向开关，该双向开关与所述交流电源以及所述负载串联连接，并且与所述交流电源以及所述负载构成闭合电路。

[0033] 这样，能够实现一种交流二线式开关，作为交流二线式开关的双向开关，通过利用上述的双向开关，从而能够抑制浪涌电流，并且能够抑制电磁干扰以及给负载的负担。

[0034] 在此，也可以是，所述交流二线式开关还具有：全波整流器，被连接于所述第一电极与所述第二电极之间，对所述交流电源进行全波整流；以及电源电路，对从所述全波整流器输出的全波整流后的电压进行平滑化，并提供直流电源；所述控制部具有：栅极驱动电路，接受从所述电源电路提供来的直流电源，并且向所述第一栅电极以及所述第二栅电极输出控制信号；以及控制电路，将控制信号输入到所述栅极驱动电路。

[0035] 这样，构成交流二线式开关的控制部的电源能够由全波整流器和电源电路来提供。

[0036] 本发明的一个实施例中的开关电源电路包括：输入端子，被连接于电压源；输出端子，输出直流电压；电感器或变压器，被插入在所述输入端子与所述输出端子之间，用于蓄积能量；整流二极管，被插入在所述输入端子与所述输出端子之间，并与所述电感器或变压器的输出侧连接；以及开关，对在所述电感器或变压器中蓄积的能量进行控制；所述开关是权利要求 1 至 11 中的任一项所述的双向开关；所述第二电极被连接于所述电感器或变压器的输出侧，所述第二电极的电位被固定为比所述第一电极的电位高的电位。

[0037] 这样，通过固定上述的双向开关的第一电极和第二电极的电位关系，从而能够构成抑制浪涌电流的开关电源。

[0038] 并且，本发明的一个实施例中的双向开关的驱动方法包括的步骤是：在上述双向开关中，在与启动时的过渡状态对应的过渡期间，判断所述第一电极的电位是比所述第二电极的电位高还是低的步骤；在所述过渡期间，在判断为所述第一电极的电位比所述第二电极的电位高时，以所述第一电极的电位为基准，将比第一阈值电压低的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比第二阈值电压高的电压施加到所述第二栅电极的步骤，所述第一阈值电压是所述第一栅电极的阈值电压，所述第二阈值电压是所述第二栅电极的阈值电压；在所述过渡期间，在判断为所述第一电极的电位比所述第二电极的电位低时，以所述第一电极的电位为基准，将比所述第一阈值电压高的电压施加到所述第一栅电极，并且，以所述第二电极的电位为基准，将比所述第二阈值电压低的电压施加到所述第二栅电极的步骤。

[0039] 本发明所涉及的双向开关、使用了双向开关的交流二线式开关、以及开关电源电路由于既能够抑制部件数量增加又能够抑制启动时的浪涌电流，因此能够减轻对其他的电气设备的电磁干扰以及对自身电气设备的负担。

附图说明

[0040] 图 1 是示出实施例 1 所涉及的双向开关的构成例的方框图。

[0041] 图 2 是实施例 1 所涉及的采用了 III 族化合物半导体的半导体装置的截面图。

[0042] 图 3A 是实施例 1 所涉及的截止状态中的半导体装置的工作说明图。

[0043] 图 3B 示出了实施例 1 所涉及的截止状态中的半导体装置的电流－电压特性。

[0044] 图 4A 是实施例 1 所涉及的导通状态中的半导体装置的工作说明图。

[0045] 图 4B 示出了实施例 1 所涉及的导通状态中的半导体装置的电流－电压特性。

[0046] 图 5A 是实施例 1 所涉及的逆阻止工作状态中的半导体装置的工作说明图。

[0047] 图 5B 示出了实施例 1 所涉及的逆阻止工作状态中的半导体装置的电流－电压特性。

[0048] 图 6A 是实施例 1 所涉及的逆阻止工作状态中的半导体装置的工作说明图。

[0049] 图 6B 示出了实施例 1 所涉及的逆阻止工作状态中的半导体装置的电流－电压特性。

[0050] 图 7 是使用了实施例 1 所涉及的双向开关的交流闭合电路。

[0051] 图 8A 示出了实施例 1 所涉及的启动时为导通状态的情况下的交流闭合电路的工

作波形。

[0052] 图 8B 示出了实施例 1 所涉及的启动时为逆阻止状态的情况下的交流闭合电路的工作波形。

[0053] 图 9A 是实施例 1 所涉及的在第二栅电极被施加了 0V 电压的情况下的半导体装置的逆阻止工作的说明图。

[0054] 图 9B 示出了实施例 1 所涉及的在第二栅电极被施加了 0V 电压的情况下的半导体装置的逆阻止工作时的电流－电压特征。

[0055] 图 10A 是实施例 1 所涉及的在第二栅电极被施加了负的电压的情况下的半导体装置的逆阻止工作的说明图。

[0056] 图 10B 示出了实施例 1 所涉及的在第二栅电极被施加了负的电压的情况下的半导体装置的逆阻止工作时的电流－电压特性。

[0057] 图 11 是示出实施例 1 的变形例所涉及的双向开关的构成的方框图。

[0058] 图 12 是实施例 1 的变形例所涉及的半导体装置的截面图。

[0059] 图 13 示出了实施例 1 的变形例所涉及的在衬底电压被变化时的半导体装置的电流－电压特性。

[0060] 图 14 是示出实施例 2 所涉及的交流二线式开关的构成例的方框图。

[0061] 图 15 是示出实施例 2 所涉及的交流二线式开关的变形例的方框图。

[0062] 图 16 是示出实施例 3 所涉及的开关电源电路的构成例的方框图。

[0063] 图 17 是示出实施例 3 所涉及的开关电源电路的变形例的方框图。

[0064] 图 18 示出了以往技术中的包括双向开关、电源以及负载的装置的构成。

具体实施方式

[0065] （实施例 1）

[0066] 参照附图对实施例 1 进行说明。

[0067] 图 1 是示出实施例 1 所涉及的双向开关的构成例的方框图。图 2 是实施例 1 所涉及的采用了 III 族化合物半导体的半导体装置的截面图。图 1 的半导体装置包括：半导体装置 101 以及控制部 102。

[0068] 如图 1 所示，实施例 1 所涉及的双向开关 10 包括：半导体装置 101 以及控制部 102。

[0069] 半导体装置 101 包括：半导体层叠体，被形成在 Si 衬底 105 上，且具有沟道区域，并由以氮化物半导体或碳化硅构成的半导体（106 至 108）构成；第一电极 109A 以及第二电极 109B，以一定的间隔被形成在半导体层叠体上；第一栅电极 112A，被形成在第一电极 109A 与第二电极 109B 之间；第二栅电极 112B，被形成在第一栅电极 112A 与第二电极 109B 之间；第一控制端子 104A，被电连接于第一栅电极 112A；以及第二控制端子 104B，被电连接于第二栅电极 112B。

[0070] 控制部 102 通过半导体装置 101 的第一控制端子 104A，控制将要施加到第一栅电极 112A 的电压 VG1，以及通过第二控制端子 104B，控制将要施加到第二栅电极 112B 的电压 VG2。即，控制部 102 所进行的控制是：在与启动时的过渡状态相对应的过渡期间，在第一电极 109A 的电位比第二电极 109B 的电位高时，以第一电极 109A 的电位为基准，将比第一阈

值电压低的电压施加到第一栅电极 112A，并且，以第二电极 109B 的电位为基准，将比第二阈值电压高的电压施加到第二栅电极 112B，在此，第一阈值电压是指第一栅电极 112A 的阈值电压，第二阈值电压是指第二栅电极 112B 的阈值电压，在过渡期间，在第一电极 109A 的电位比第二电极 109B 的电位低时，以第一电极 109A 的电位为基准，将比第一阈值电压高的电压施加到第一栅电极 112A，并且，以第二电极 109B 的电位为基准，将比第二阈值电压低的电压施加到第二栅电极 112B。

[0071] 关于半导体装置 101 的结构，参照图 2 进行说明。

[0072] 半导体装置 101 具有：被形成在导电性的硅 (Si) 衬底 105 上的厚度约为 1μm 的缓冲层 106，以及被形成在缓冲层 106 上的半导体层叠体（第一半导体层 107 和第二半导体层 108）。

[0073] 缓冲层 106 由厚度为 10nm 左右的氮化铝 (AlN) 和厚度为 10nm 左右的氮化镓 (GaN) 交替层叠而成。半导体层叠体具有从衬底侧依次层叠的第一半导体层 107 和第二半导体层 108，该第二半导体层 108 的带隙比第一半导体层 107 大。在本实施例中，第一半导体层 107 是厚度为 2μm 左右的未掺杂的氮化镓 (GaN) 层，第二半导体层 108 是厚度为 20nm 左右的 n 型氮化铝 (AlGaN) 层。

[0074] 在由 GaN 构成的第一半导体层 107 与由 AlGaN 构成的第二半导体层 108 的异质结界面近旁，发生因自发极化以及压电极化产生的电荷。据此，作为薄膜电子面密度在 $1\times10^{13}cm^{-2}$ 以上，且迁移率为 $1000cm^{2}v/sec$ 以上的二维电子气 (2DEG) 层的沟道区域被形成。

[0075] 在半导体层叠体上，即第一半导体层 107 和第二半导体层 108 上，第一电极 109A 与第二电极 109B 彼此以一定的间隔而被形成。第一电极 109A 与第二电极 109B 由钛 (Ti) 和铝 (Al) 层叠而成，并与沟道区域欧姆接触。图 2 所示的例子是，为了降低接触电阻，在去除第二半导体层 108 的一部分的同时还将第一半导体层 107 挖下 40nm 左右，从而第一电极 109A 以及第二电极 109B 被形成为与第一半导体层 107 和第二半导体层 108 的界面相接触。并且，第一电极 109A 以及第二电极 109B 也可以被形成在第二半导体层 108 上。

[0076] 在第一电极 109A 上形成有由 Au 和 Ti 构成的第一电极布线 110A，并且与第一电极 109A 电连接。在第二电极 109B 上形成有由 Au 和 Ti 构成的第二电极布线 110B，并且与第二电极 109B 电连接。

[0077] 在第二半导体层 108 上的第一电极 109A 与第二电极 109B 之间的区域中，构成使电流向双向流动的半导体装置 101 的双栅极的第一 p 型半导体层 111A 以及第二 p 型半导体层 111B，彼此以一定的间隔而被选择性地形成。在第一 p 型半导体层 111A 上形成有第一栅电极 112A，在第二 p 型半导体层 111B 上形成有第二栅电极 112B。第一栅电极 112A 以及第二栅电极 112B 分别由钯 (Pd) 和金 (Au) 的层叠体构成，并且分别与第一 p 型半导体层 111A 以及第二 p 型半导体层 111B 欧姆接触。

[0078] 形成由氮化硅 (SiN) 构成的保护膜 113，以覆盖第一电极布线 110A、第一电极 109A、第二半导体层 108、第一 p 型半导体层 111A、第一栅电极 112A、第二 p 型半导体层 111B、第二栅电极 112B、第二电极 109B 以及第二电极布线 110B。

[0079] 在衬底 105 的背面，被形成有由镍 (Ni)、铬 (Cr)、银 (Ag) 层叠而成的、厚度为 800nm 左右的背面电极（也称作衬底电极）114，背面电极 114 与 Si 衬底 105 欧姆接触。

[0080] 第一 p 型半导体层 111A 以及第二 p 型半导体层 111B 的厚度分别为 300nm 左右，由被掺杂了镁 (Mg) 的 p 型的 GaN 构成。第一 p 型半导体层 111A 以及第二 p 型半导体层 111B 分别与第二半导体层 108 形成 pn 结。据此，在第一电极 109A 与第一栅电极 112A 之间的电压例如在 0V 以下的情况下，耗尽层从第一 p 型半导体层 111A 向沟道区域中扩大，因此能够截止电流向沟道流入。同样，在第二电极 109B 与第二栅电极 112B 之间的电压例如在 0V 以下的情况下，耗尽层从第二 p 型半导体层 111B 向沟道区域中扩大，因此能够截止电流向沟道流入。因此，能够实现进行所谓的常断工作的双栅极的开关元件。并且，第一 p 型半导体层 111A 与第二 p 型半导体层 111B 之间的距离被设计成，能够耐受被施加到第一电极 109A 以及第二电极 109B 上的最大电压。

[0081] 若第一栅电极 112A 的电压约比第一电极 109A 的电压高 1.5V，则从第一 p 型半导体层 111A 向沟道区域中扩大的耗尽层就会缩小，从而能够使电流流到沟道区域。同样，若第二栅极电压 112B 的电压约比第二电极 109B 高 1.5V，则从第二 p 型半导体层 111B 向沟道区域中扩大的耗尽层缩小，从而能够使电流流到沟道区域。这样，在第一栅电极 112A 的下面，向沟道区域扩大的耗尽层缩小，能够使电流流到沟道区域的第一栅电极 112A 的阈值电压被作为第一阈值电压，在第二栅电极 112B 的下面，扩大到沟道区域的耗尽层缩小，能够使电流流到沟道区域的第二栅电极 112B 的阈值电压被作为第二阈值电压。

[0082] 另外，第一电极 109A 与第一开关端子 103A 电连接。同样，第二电极 109B 与第二开关端子 103B 电连接，第一栅电极 112A 与第一控制端子 104A 电连接，第二栅电极 112B 与第二控制端子 104B 电连接。

[0083] 在此，对实施例 1 所涉及的半导体装置 101 的工作进行说明。

[0084] 为了便于说明，将第一开关端子 103A 的电位视为 0V，将第二开关端子 103B 与第一开关端子 103A 之间的电压视为 VS2S1，将第一控制端子 104A 与第一开关端子 103A 之间的电压视为 VG1，将第二控制端子 104B 与第二开关端子 103B 之间的电压视为 VG2，将从第二开关端子 103B 流向第一开关端子 103A 的电流视为 IS2S1。VS2S1 相当于通常的 FET 的漏极电压 VDS，IS2S1 相当于漏极电流 IDS。

[0085] 图 3A 是实施例 1 所涉及的截止状态中的半导体装置的工作说明图。如图 3A 所示，VG1 以及 VG2 分别是第一阈值电压以及第二阈值电压以下的电压，例如为 0V。此时，耗尽层从图 2 中的第一栅电极 112A 的下部向沟道区域扩大，同样，从在第二栅电极 112B 的下部，耗尽层也向沟道区域扩大，因此，在 VS2S1 为正的高电压的情况下，从第二开关端子 103B 向第一开关端子 103A 流动的电流被截止，在 VS2S1 为负的高电位的情况下，从第一开关端子 103A 向第二开关端子 103B 流动的电流被截止。图 3B 示出了截止状态中的半导体装置的电流－电压 (IS2S1-VS2S1) 特性。即，正如图 3B 的 IS2S1-VS2S1 特性所示，能够实现截止双向电流的截止状态。

[0086] 另外，图 4A 是导通状态中的半导体装置的工作说明图。图 4B 示出了导通状态中的半导体装置的电流－电压特性。如图 4A 所示，VG1 以及 VG2 分别是比第一阈值电压以及第二阈值电压高的值，例如是 4V。此时，从图 2 中的第一栅电极 112A 的下部向沟道区域的耗尽层不扩大。同样，从第二栅电极 112B 的下部向沟道区域的耗尽层也不扩大，因此，沟道区域在第一栅电极 112A 的下部以及第二栅电极 112B 的下部均不被夹断。其结果是，如图 4B 的 IS2S1-VS2S1 特性所示，从第一开关端子 103A 到第二开关端子 103B 之间，能够实现使

电流向双向流动的导通状态。

[0087] 接着，图 5A 是逆阻止工作状态中的半导体装置的工作说明图。图 5B 示出了逆阻止工作状态中的半导体装置的电流－电压特性。如图 5A 所示，对将 VG1 设为比第一阈值电压高的电压，例如 4V，将 VG2 设为第二阈值电压以下的电压，例如 0V 的情况进行说明。在 VS2S1 为负，即第二开关端子 103B 的电压比第一开关端子 103A 的电压低的情况下，由于耗尽层从第二栅电极 112B 的下部向沟道区域扩大，因此从第二开关端子 103B 流向第一开关端子 103A 的电流被截止。另外，在 VS2S1 为正，即第二开关端子 103B 的电压比第一开关端子 103A 的电压高的情况下，由于第二栅电极 104B 的电位与第二电极 103B 的电位是同等电位，因此，若使 VS2S1 大于第二阈值电压，例如大于 1.5V，则耗尽层不会扩大到第二栅电极 112B 的下部的沟道区域，从而电流从第二电极 103B 通过沟道区域流向第一电极 109A。因此，图 5B 的 IS2S1 － VS2S1 特性与导通状态的图 4B 的 IS2S1 － VS2S1 特性相比较，VS2S1 向正的方向偏移第二阈值电压量，即在图 5B 中向右偏移，成为逆阻止工作特性。即，若 VS2S1>1.5V，则 IS2S1 开始流动。

[0088] 并且，图 6A 是逆阻止工作状态的半导体装置的工作说明图。图 6B 示出了逆阻止工作状态的半导体装置的电流－电压特性。如图 6A、图 6B 所示，在将 VG2 设为比第二阈值电压高的电压，例如 4V，将 VG1 设为第二阈值电压以下的电压，例如 0V 的情况下，则成为与图 5B 所示的电流－电压特性相反的特性，在 VS2S1 为正的情况下 IS2S1 被截止，在 VS2S1 为负的情况下，若 VS2S1 的绝对值比第一阈值电压大，则 IS2I1 流动。因此，IS2S1 － VS2S1 特性与导通状态的 IS2S1 － VS2S1 特性相比较，VS2S1 向负的方向偏移第一阈值电压量，即在图 6B 中向左偏移，成为逆阻止工作特性。即，在第一阈值电压为 1.5V 的情况下，若 VS2S1<1.5v，则 IS2S1 开始流动。

[0089] 如以上所述，半导体装置 101 具有逆阻止状态（称为第一工作模式）、导通状态（称为第二工作模式）以及截止状态（称为第三工作模式）。

[0090] 在此，第一工作模式是进行逆阻止工作的工作模式，该逆阻止工作是指，电流不从第一电极 109A 或第二电极 109B 的电位低的一侧流向另一侧。

[0091] 第二工作模式是成为导通状态的工作模式，该导通状态是指，电流在第一电极 109A 与第二电极 109B 之间双方向流动。

[0092] 第三工作模式是成为截止状态的工作模式，该截止状态是指，在第一电极 109A 与第二电极 109B 之间，不论哪个方向都没有电流的流动。

[0093] 控制部 102 控制第一工作模式、第二工作模式、以及第三工作模式的切换。尤其是控制部 102 在过渡期间将半导体装置 101 控制为第一工作模式。

[0094] 在此，对图 1 所示的电流能够向双向流动的半导体装置 101、以及具有对第一工作模式至第三工作模式进行切换的控制部 102 的双向开关 10 的工作进行说明。为了便于理解，如图 7 所示，假设具有交流电源 11、负载 12、双向开关 10 的交流闭合电路，并且设想的工作状态是双向开关启动时的工作。

[0095] 图 8A 示出了在启动时，半导体装置 101 处于导通状态情况下的交流闭合电路的工作波形。图 8B 示出了在启动时，半导体装置 101 处于逆阻止状态情况下的交流闭合电路的工作波形。在本实施例中，控制部 102 虽然不进行如图 8A 所示的工作模式切换控制，在此是为了说明图 8B 而示出图 8A 的工作。图 8A、图 8B 示出了，图 7 所示的交流闭合电路在启

动前、启动时、以及稳定工作时的交流电压 VAC、针对第一电极的第二电极电压 VS2S1、从第二电极流向第一电极的电流 IS2S1、第一栅极电压 VG1 以及第二栅极电压 VG2 的波形。在图 8A 中示出了，在启动时，以导通状态启动的波形，图 8B 示出了在启动时，以作为过渡期间的例如经过四振荡期间（四周期）的逆阻止工作状态启动时的波形。

[0096] 在此，在 VS2S1 为正的情况下，若对图 4A、图 4B 所示的导通状态与图 5A、图 5B 所示的逆阻止工作状态进行比较，则在逆阻止工作状态下，相对于 IS2S1 的 VS2S1 增高，成为高导通电阻状态。因此，从半导体装置 101 的第二开关端子 103B 流向第一开关端子 103A 的电流、以及流向负载的电流的大小，在逆阻止工作状态下变小。即，如图 8B 所示，在启动时以逆阻止工作状态启动的情况下，与图 8A 所示的以导通状态启动的情况进行比较，能够抑制浪涌电流。

[0097] 另外，在实施例 1 所涉及的双向开关中，在 VS2S1 为正的情况下的逆阻止工作状态下，虽然 VG2 ＝ 0V，不过也可以是 VG2<0V。图 9A 是在第二栅电极被施加了 0V 的情况下的半导体装置的逆阻止工作的说明图。图 9B 示出了图 9A 的逆阻止工作时的电流－电压特性。图 10A 是在第二栅电极被施加了负的电压的情况下半导体装置的逆阻止工作的说明图。图 10B 示出了图 10A 的逆阻止工作时的电流－电压特性。

[0098] 图 9B 和图 10B 分别示出了，VG2 ＝ 0V 时以及 VG2<0V（例如 -1.5V）时的 IS2S1-VS2S1 特性。如图 10A 所示，在 VG2<0V 的状态下向 VS2S1 施加正的电压时，为了不使第二栅电极 112B 的下面的耗尽层扩大，则需要向第二控制端子 104B 施加的电压为（第二阈值电压）+(VG2 的绝对值）。因此，图 10B 的 IS2S1-VS2S1 特性与图 9B（逆阻止工作状态）的 IS2S1-VS2S1 特性相比较，成为偏移（VG2 的绝对值）的特性，若与图 4B（导通状态）的 IS2S1-VS2S1 特性相比较，则成为 VS2S1 偏移（第二阈值电压）+(VG2 绝对值）的特性。因此，由于导通电阻进一步上升，所以能够进一步抑制浪涌电流。并且，即使在 VS2S1 为负的情况下的逆阻止工作状态下，也可以是 VG1<0V。并且，本实施例中的双向开关的驱动方法包括以下步骤：(i) 在启动时的过渡状态所对应的过渡期间中，判断第一电极 109A 的电位是比第二电极 109B 的电位高还是低的步骤；(ii) 在过渡期间，在判断为第一电极 109A 的电位比第二电极 109B 的电位高时，以第一电极 109A 的电位为基准，将比第一栅电极 112A 的阈值低的电压施加到第一栅电极 112A，并且，以第二电极 109B 的电位为基准，将比第二栅电极 112B 的阈值高的电压施加到第二栅电极 112B 的步骤；以及 (iii) 在过渡期间，在判断为第一电极 109A 的电位比第二电极 109B 的电位低时，以第一电极 109A 的电位为基准，将比第一阈值高的电压施加到第一栅电极 112A，并且，以第二电极 109B 的电位为基准，将比第二阈值低的电压施加到第二栅电极 112B 的步骤。

[0099] （变形例）

[0100] 参照附图对实施例 1 的变形例进行说明。图 11 是示出本实施例的变形例中的双向开关 10 的构成的方框图。图 12 示出了本实施例的变形例中的半导体装置 101 的截面图。对于与实施例 1 相同的构成要素赋予相同的符号，并省略说明。

[0101] 如图 12 所示，在实施例 1 的变形例所涉及的半导体装置 101 中，在背面电极 114 被连接有衬底端子 115。并且，如图 11 所示，控制部 102 具有：工作模式控制部 102a 以及衬底电位控制部 102b，工作模式控制部 102a 控制半导体装置 101 的第一控制端子 104A 和第二控制端子 104B，衬底电位控制部 102b 控制半导体装置 101 的衬底端子 115 的电位。

[0102] 在此，对衬底电位控制部 102b 控制衬底电压时的半导体装置 101 的工作进行说明。

[0103] 图 13 示出了在使衬底电压发生变化时的导通状态下的 IS2S1 — VS2S1 特性的一个例子。作为衬底电压，在将相对于第一开关端子 103A 为负的电压（例如 -100V）施加到衬底端子 115 的情况下，与衬底电压为 0V 时进行比较，导通电阻增高。因此，能够实现抑制浪涌电流的双向开关。

[0104] （实施例 2）

[0105] 以下参照附图对实施例 2 所涉及的交流二线式开关进行说明。图 14 是示出实施例 2 所涉及的交流二线式开关的构成例子的方框图。该交流二线式开关包括：商用交流电源 21、照明器具等负载 22、被连接并用于商用交流电源 21 与照明器具等负载 22 之间的双向开关 20、全波整流器 23 以及电源电路 24，所述双向开关 20 是交流开关，由能够使电流向双方向流动的半导体装置 201 和控制部 202 构成。

[0106] 双向开关 20 由半导体装置 201 和控制部 202 构成。

[0107] 在此，半导体装置 201 与实施例 1 所涉及的半导体装置 101 同样，具有：第一开关端子 103A 和第二开关端子 103B、以及第一控制端子 104A 和第二控制端子 104B。

[0108] 控制部 202 具有：第一栅极驱动电路 203A 和第二栅极驱动电路 203B、以及将控制信号提供到第一栅极驱动电路 203A 和第二栅极驱动电路 203B 的控制电路 204。

[0109] 商用交流电源 21 和负载 22 以及双向开关 20 内的半导体装置 201 被串联连接，以构成闭合电路。

[0110] 全波整流器 23 是被连接于半导体装置 201 的第一开关端子 103A 与第二开关端子 103B 之间的桥式二极管，用于对从商用交流电源 21 提供来的交流电源进行全波整流。

[0111] 电源电路 24 是对从全波整流器 23 输出的全波整流后的电压进行平滑化，并提供直流电源的电路。第一栅极驱动电路 203A、第二栅极驱动电路 203B 以及控制电路 204 所需要的电源由电源电路 24 来提供。

[0112] 控制部 202 由第一栅极驱动电路 203A、第二栅极驱动电路 203B、以及控制电路 204 构成，第一栅极驱动电路 203A 经由 OUT1 端子，将比第一阈值电压高的电压，或者比第一阈值电压低的电压输出到第一控制端子 104A。第二栅极驱动电路 203B 经由 OUT2 端子，将比第二阈值电压高的电压，或者比第二阈值电压低的电压输出到第二控制端子 104B。OUT1 以及 OUT2 的输出电压或者输出电流的状态，由从控制电路 204 提供的 SIN1 以及 SIN2 的信号来决定。

[0113] 更具体而言，由外部设定部 205，将表示是否将电力从商用交流电源 21 提供到负载 22 的信号传达给控制电路 204。根据被传达的信号，控制电路 204 将控制信号输出到第一栅极驱动电路 203A 的输入端子 SIN1 以及第二栅极驱动电路 203B 的输入端子 SIN2，以使半导体装置 201 的工作成为截止状态、导通状态、逆阻止工作中的某一个。

[0114] 即，控制电路 204 在想要使半导体装置 201 成为截止状态时，将控制信号输出到第一以及第二驱动电路的 SIN1 以及 SIN2 端子，以使第一栅极驱动电路 203A 输出比第一阈值电压低的电压，使第二栅极驱动电路 203B 输出比第二阈值电压低的电压。

[0115] 并且，控制电路 204 在想要使半导体装置 201 成为导通状态时，将控制信号输出到第一以及第二栅极驱动电路的 SIN1 以及 SIN2 端子，以使第一栅极驱动电路 203A 输出比第

一阈值电压高的电压，使第二栅极驱动电路 203B 输出比第二阈值电压高的电压。

[0116] 并且，控制电路 204 在想要使半导体装置 201 成为逆阻止工作时，在第二开关端子 103B 的电位比第一开关端子 103A 的电位高的情况下，将控制信号输出到第一以及第二栅极驱动电路的 SIN1 以及 SIN2 端子，以使第一栅极驱动电路 203A 输出比第一阈值电压高的电压，第二栅极驱动电路 203B 输出比第二阈值电压低的电压。并且，在第二开关端子 103B 的电位比第一开关端子 103A 的电位低的情况下，将控制信号输出到第一以及第二栅极驱动电路的 SIN1 以及 SIN2 端子，以使第一栅极驱动电路 203A 输出比第一阈值电压低的电压，使第二栅极电路 203B 输出比第二阈值电压高的电压。

[0117] 在上述的交流二线式开关启动时，半导体装置 201 在至少经过一次以上的振荡期间而进行逆阻止工作时，以半导体装置 201 的高导通电阻状态来工作。即，在交流二线式开关启动时能够控制浪涌电流。

[0118] 在此，针对实施例 2 所涉及的二线式交流开关也可以是，在半导体装置 201 为常断型的情况下，在第一栅极驱动电路 203A 输出比第一阈值低的电压时，输出与第一开关端子 103A 同等电位的电压，在第二栅极驱动电路 203B 输出比第二阈值电压低的电压时，输出与第二开关端子 103B 同等电位的电压。

[0119] 并且，也可以是以下的构成，即：在第一栅极驱动电路 203A 输出比第一阈值电压低的电压时，输出相对于第一开关端子 103A 的电位为负的电压，在第二栅极驱动电路 203B 输出比第二阈值电压低的电压时，输出相对于第二开关端子 103B 的电位为负的电压。

[0120] （变形例）

[0121] 以下参照附图对实施例 2 的变形例所涉及的交流二线式开关进行说明。图 15 是实施例 2 的变形例所涉及的交流二线式开关的方框图。在实施例 2 的变形例所涉及的交流二线式开关中，在半导体装置 201 的背面电极 114 被连接有衬底端子 115。并且，控制部 202 具有用于控制衬底端子 115 的电位的衬底电位控制部 206。

[0122] 与实施例 1 的变形例涉及的半导体装置的 IS2S1 － VS2S1 特性相同，在施加作为衬底电压的负的电压的情况下，以半导体装置 201 的导通电阻大的状态来工作。即，在交流二线式开关启动时，能够控制浪涌电流。

[0123] （实施例 3）

[0124] 以下参照附图对实施例 3 所涉及的开关电源电路进行说明。图 16 是示出实施例 3 所涉及的开关电源电路的构成例的电路图。在输入电源 33 与负载 34 之间被串联连接有用于蓄积能量的电感器 31 和整流二极管 32。在电感器 31 与整流二极管 32 之间被连接有由半导体装置 301 和控制部 302 构成的双向开关 30。在电感器 31 与整流二极管 32 之间被连接有半导体装置 301 的第一开关端子 103A，第二开关端子 103B 被连接于 GND 电位。

[0125] 在此，半导体装置 301 与实施例 1 所涉及的半导体装置 101 同样，具有第一开关端子 103A 和第二开关端子 103B、以及第一控制端子 104A 和第二控制端子 104B。

[0126] 控制部 302 具有：第一栅极驱动电路 303A 和第二栅极驱动电路 303B、以及控制电路 304，该控制电路 304 将控制信号提供到第一栅极驱动电路 303A 和第二栅极驱动电路 303B。

[0127] 电源电路 36 是接受从输入电源 33 提供来的电力，并提供直流电压的电路。第一栅极驱动电路、第二栅极驱动电路以及控制电路所需要的电源由电源电路 36 来提供。

[0128] 控制部 302 由第一栅极驱动电路 303A、第二栅极驱动电路 303B、控制电路 304 构成，第一栅极驱动电路 303A 经由 OUT1 端子，向第一控制端子 104A 输出比第一阈值电压高的电压或者输出比第一阈值电压低的电压。第二栅极驱动电路 303B 经由 OUT2 端子，向第二控制端子 104B 输出比第二阈值电压高的电压或者输出比第二阈值电压低的电压。OUT1 以及 OUT2 的输出电压或输出电流的状态，由控制电路 304 提供的 SIN1 以及 SIN2 的信号来决定。

[0129] 更具体而言，由外部设定部 305，将表示是否将电力提供到负载 34 的信号传达给控制电路 304。根据被传达的信号，控制电路 304 将控制信号输出到第一栅极驱动电路 303A 的输入端子 SIN1 以及第二栅极驱动电路 303B 的输入端子 SIN2，以使半导体装置 301 的工作成为截止状态、导通状态、逆阻止工作中的某一个。

[0130] 在上述的开关电源电路启动时，半导体装置 301 至少在经过一次以上的振荡期间而进行逆阻止工作时，由于以半导体装置 301 的导通电阻高的状态来工作，因此能够抑制启动时的浪涌电流。据此，能够减轻用于蓄积能量的电感器 31 以及整流二极管 32 等的负担。

[0131] 在此，在实施例 3 中，作为开关电源电路以升压斩波电路为例进行了说明，不过作为电源装置也可以具有用于蓄积能量的电感器和整流二极管，只要是能够使电流向双向流动的半导体装置通过进行切换工作，来转换能量的开关电源电路，就与上述的实施例同样，能够实现控制浪涌电流的开关电源电路。

[0132] 在此，针对实施例 3 所涉及的开关电源电路也可以是，在半导体装置 201 为常断型的情况下，在第一栅极驱动电路 303A 输出比第一阈值电压低的电压时，输出与第一开关端子 103A 同等电位的电压，在第二栅极驱动电路 303B 输出比第二阈值电压低的电压时，输出与第二开关端子 103B 同等电位的电压。

[0133] 并且，也可以是以下的构成，即：在第一栅极驱动电路 303A 输出比第一阈值电压低的电压时，输出相对于第一开关端子 103A 的电位为负的电压，在第二栅极驱动电路 303B 输出比第二阈值电压低的电压时，输出相对于第二开关端子 103B 的电位为负的电压。

[0134] （变形例）

[0135] 以下参照附图对实施例 3 的变形例所涉及的开关电源电路进行说明。图 17 是实施例 3 的变形例所涉及的开关电源电路的方框图。在实施例 3 的变形例所涉及的开关电源电路，衬底端子 115 被连接于半导体装置 301 的背面电极 114。并且，控制部 302 具有用于控制衬底端子 115 的电位的衬底电位控制部 306。

[0136] 与实施例 1 的变形例涉及的半导体装置的 IS2S1 － VS2S1 特性相同，在施加作为衬底电压的负的电压的情况下，以半导体装置 301 的导通电阻大的状态来工作。即，在开关电源电路启动时，能够控制浪涌电流。

[0137] 并且，在本发明的所有的实施例所涉及的双向开关半导体装置中，对在第一和第二栅极电极与第二半导体层之间设置第一和第二 p 型半导体层为例进行了说明，半导体装置的栅极并非受这样的结构所限。即，作为半导体装置的栅极结构，取代栅电极下面的 p 型半导体层而设置绝缘层，从而可以作为绝缘型的栅极，也可以是不设置栅电极下面的 p 型半导体层，而使栅电极与半导体层叠体形成肖特基结，以作为结型的栅极。

[0138] 并且，作为本发明的所有的实施例所涉及的双向开关半导体装置的衬底均以

Si（硅）衬底为例进行了说明，本发明并非受限于 Si 衬底。既可以是形成氮化物半导体的衬底，也可以是取代 Si 衬底的碳化硅（SiC）衬底或蓝宝石衬底或其他的衬底。

[0139] 本发明所涉及的双向开关以及利用双向开关的交流二线式开关以及开关电源电路能够抑制部件数量的增加，并且能够抑制启动时的浪涌电流。因此，能够作为减轻对电气设备的电磁干扰以及对电气设备本身的负担的双向开关、交流二线式开关以及开关电源电路来发挥作用。

[0140] 符号说明

[0141] 10 双向开关

[0142] 11 交流电源

[0143] 12 负载

[0144] 20 双向开关

[0145] 21 商用交流电源

[0146] 22 负载

[0147] 23 全波整流器

[0148] 24 电源电路

[0149] 30 双向开关

[0150] 31 电感器

[0151] 32 整流二极管

[0152] 33 输入电源

[0153] 34 负载

[0154] 101 半导体装置

[0155] 102 控制部

[0156] 102a 工作模式控制部

[0157] 102b 衬底电位控制部

[0158] 103A 第一开关端子

[0159] 103B 第二开关端子

[0160] 104A 第一控制端子

[0161] 104B 第二控制端子

[0162] 105 Si（硅）衬底

[0163] 106 缓冲层

[0164] 107 第一半导体层

[0165] 108 第二半导体层

[0166] 109A 第一电极

[0167] 109B 第二电极

[0168] 110A 第一电极布线

[0169] 110B 第二电极布线

[0170] 111A 第一 p 型半导体层

[0171] 111B 第二 p 型半导体层

[0172] 112A 第一栅电极

[0173] 112B 第二栅电极

[0174] 113 保护膜

[0175] 114 背面电极

[0176] 115 衬底端子

[0177] 201 半导体装置

[0178] 202 控制部

[0179] 203A 第一栅极驱动电路

[0180] 203B 第二栅极驱动电路

[0181] 204 控制电路

[0182] 205 外部设定部

[0183] 206 衬底电位控制部

[0184] 301 半导体装置

[0185] 302 控制部

[0186] 303A 第一栅极驱动电路

[0187] 303B 第二栅极驱动电路

[0188] 304 控制电路

[0189] 305 外部设定部

[0190] 306 衬底电位控制部

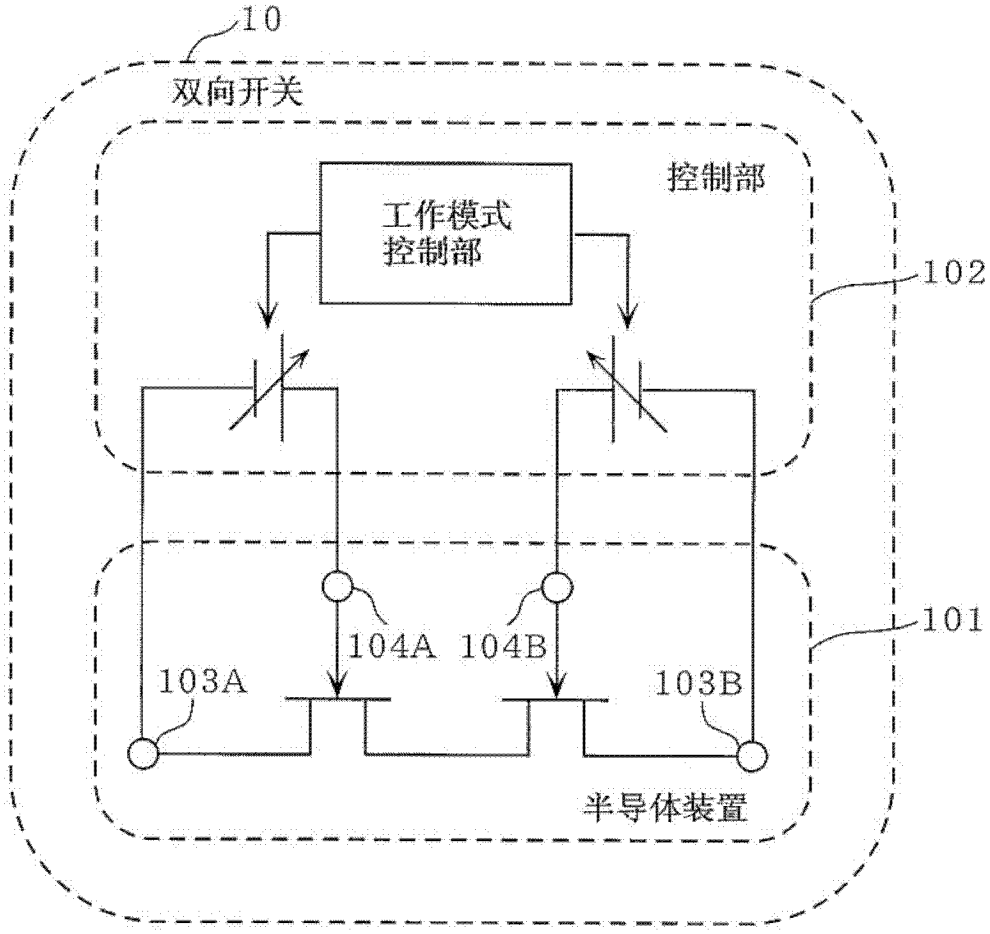

10
双向开关
控制部
工作模式
控制部
102
101
104A
104B
103A
103B
半导体装置

图 1

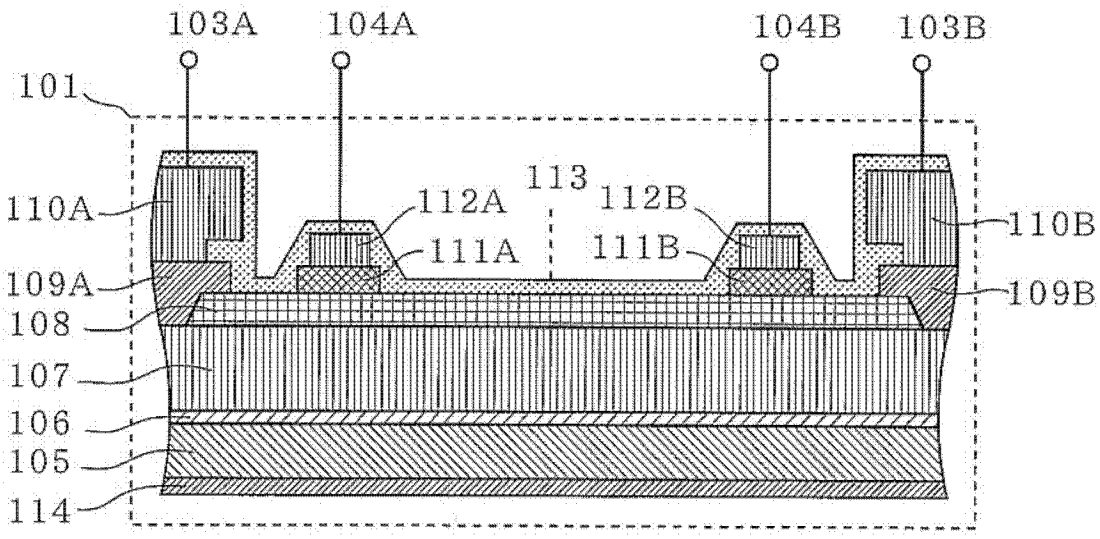

103A
104A
104B
103B
101
113
110A
112A
112B
110B
111A
111B
109A
109B
108
107
106
105
114

图 2

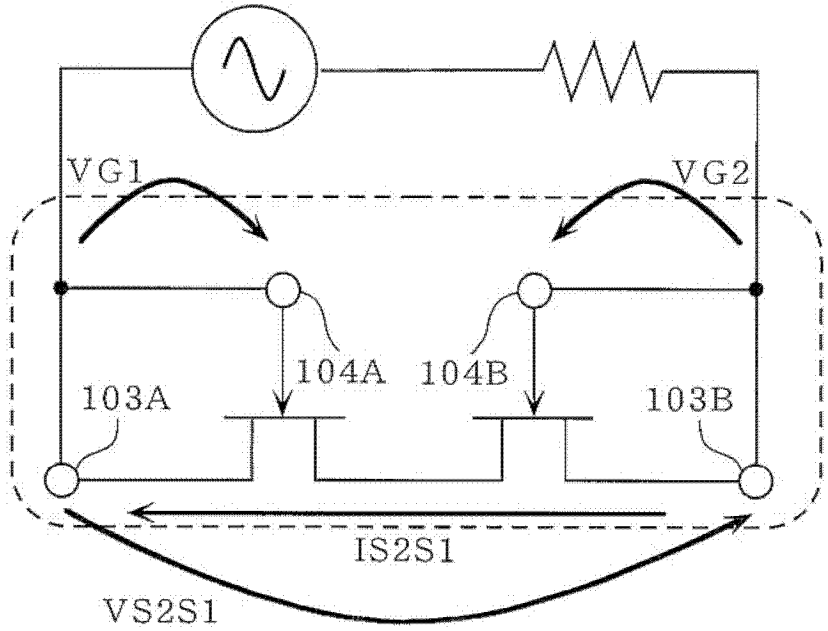

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 3A

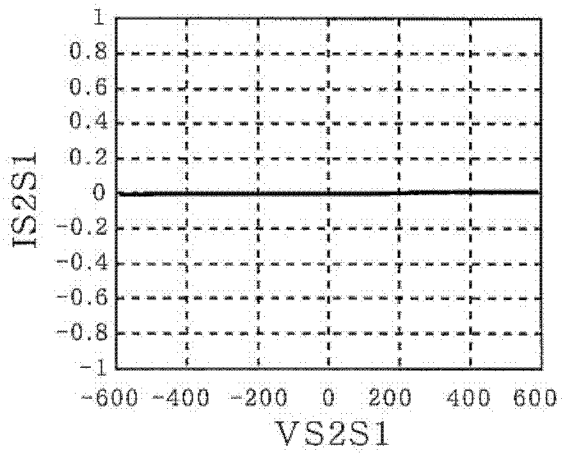

1
0.8
0.6
0.4
0.2
0
-0.2
-0.4
-0.6
-0.8
-1
IS2S1
-600 -400 -200 0 200 400 600
VS2S1

图 3B

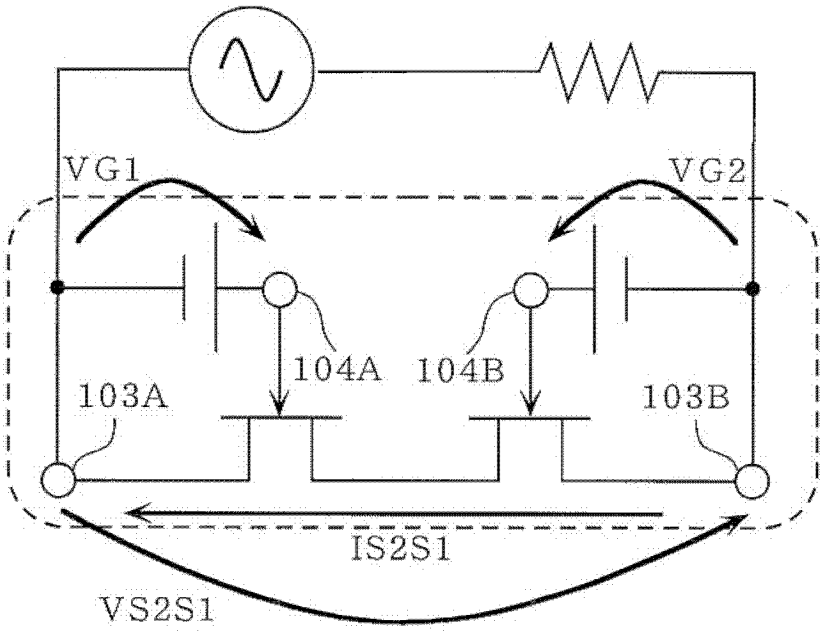

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 4A

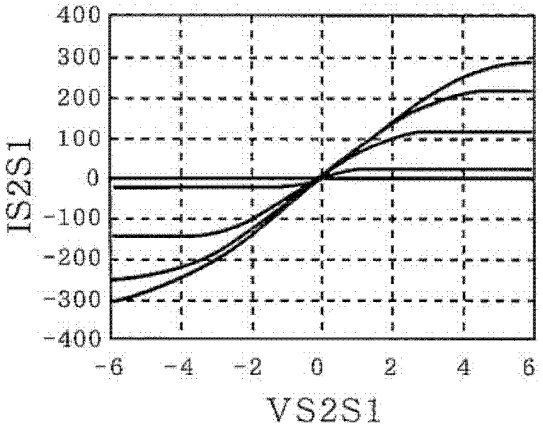

400
300
200
100
0
-100
-200
-300
-400
IS2S1
-6
-4
-2
0
2
4
6
VS2S1

图 4B

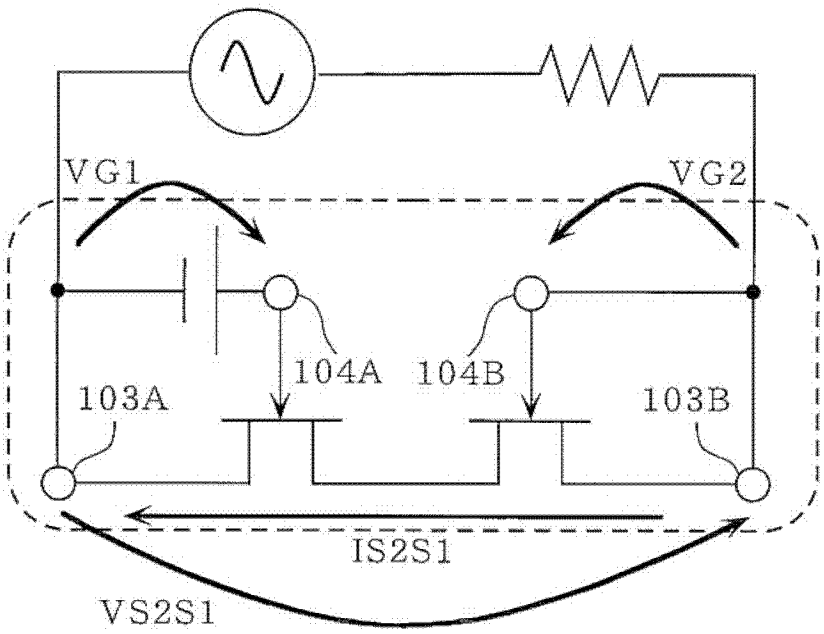

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 5A

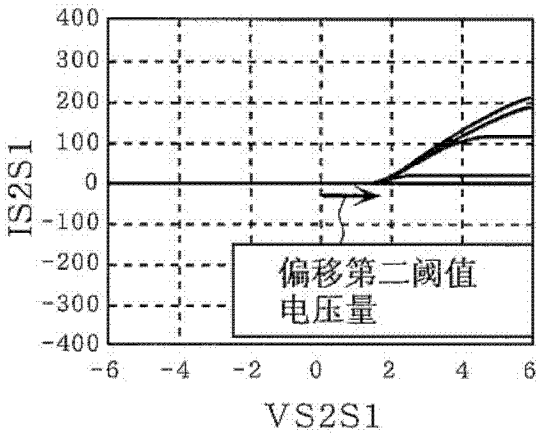

400
300
200
100
0
-100
-200
-300
-400
-6
-4
-2
0
2
4
6
IS2S1
VS2S1
偏移第二阈值
电压量

图 5B

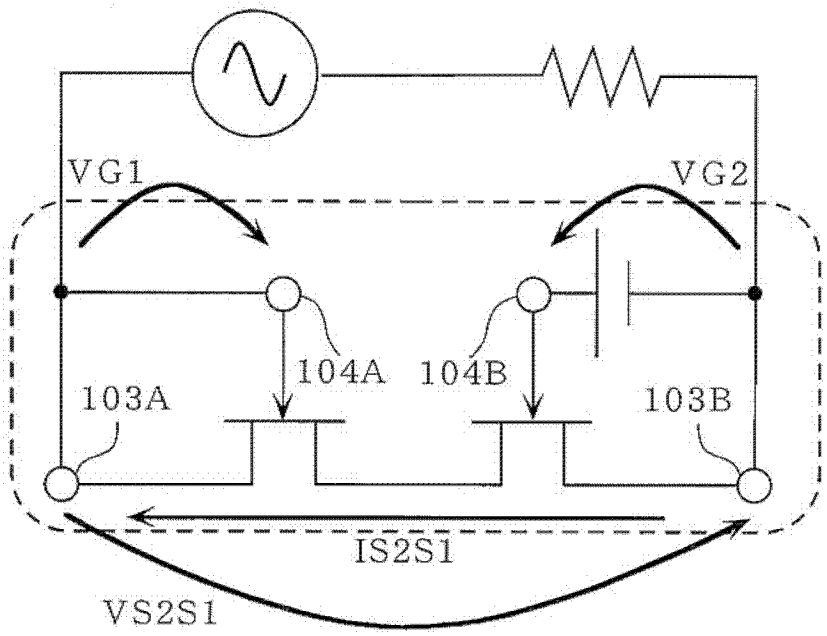

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 6A

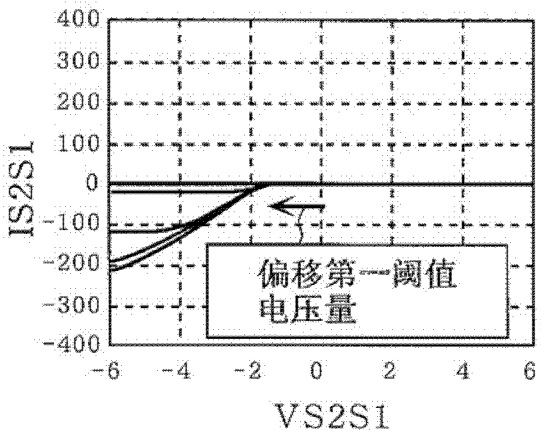

400
300
200
100
0
-100
-200
-300
-400
-6
-4
-2
0
2
4
6
IS2S1
VS2S1
偏移第一阈值
电压量

图 6B

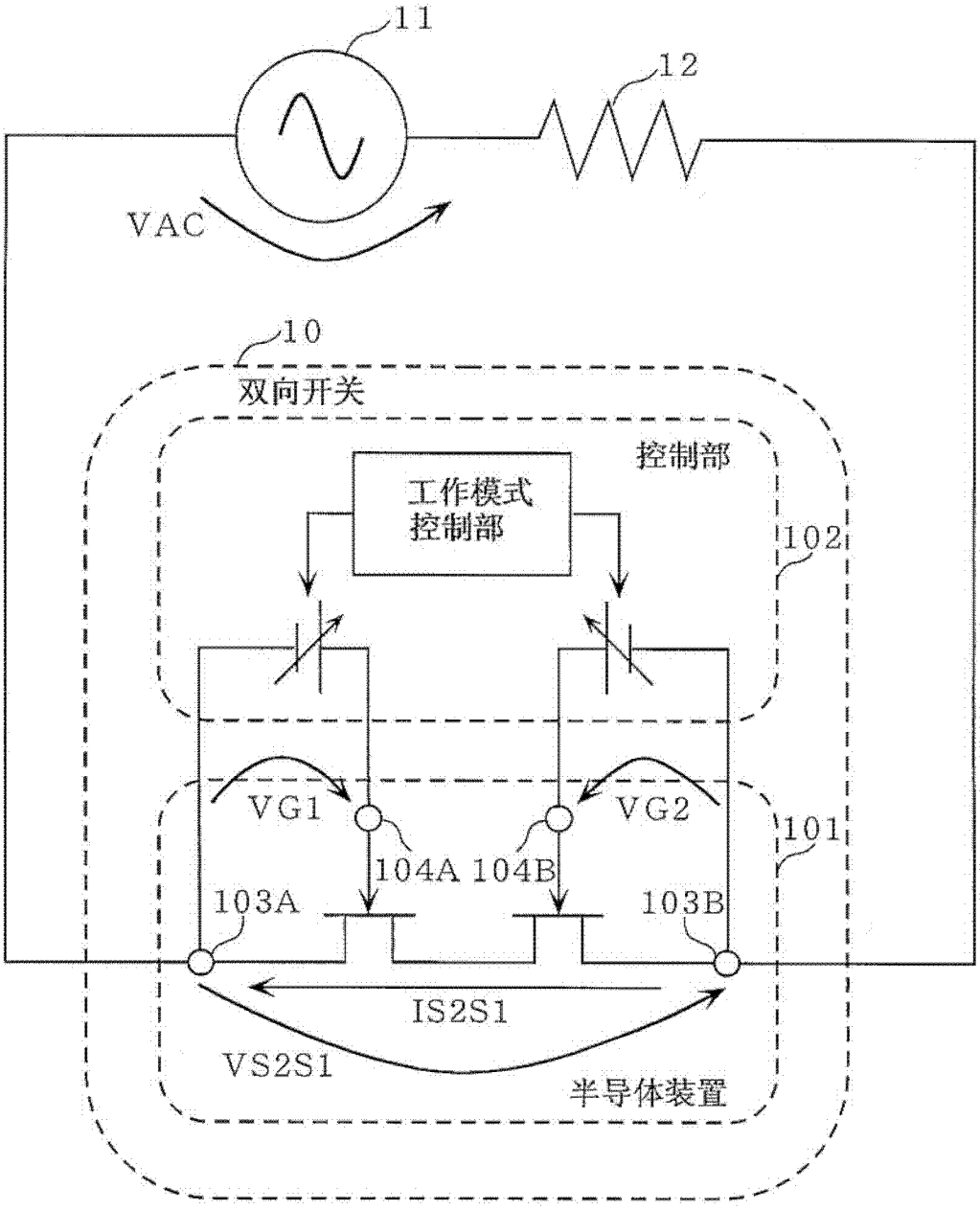

11
12
VAC
10
双向开关
控制部
工作模式
控制部
102
VG1
VG2
101
104A
104B
103A
103B
IS2S1
VS2S1
半导体装置

图 7

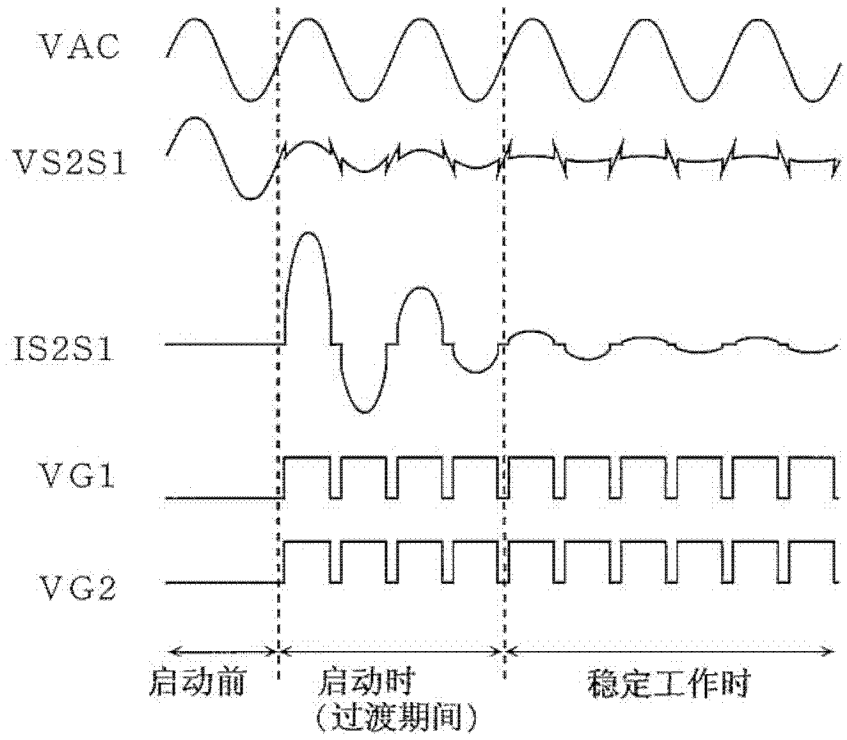

VAC
VS2S1
IS2S1
VG1
VG2
启动前
启动时
（过渡期间）
稳定工作时

图 8A

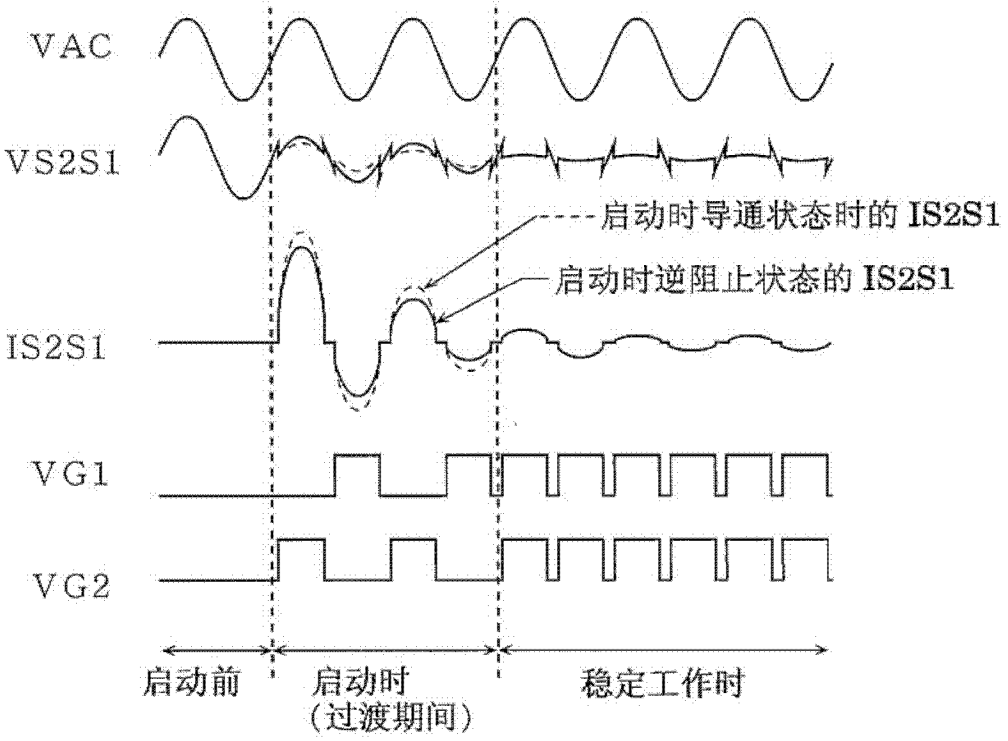

VAC
VS2S1
启动时导通状态时的 IS2S1
启动时逆阻止状态的 IS2S1
IS2S1
VG1
VG2
启动前
启动时
（过渡期间）
稳定工作时

图 8B

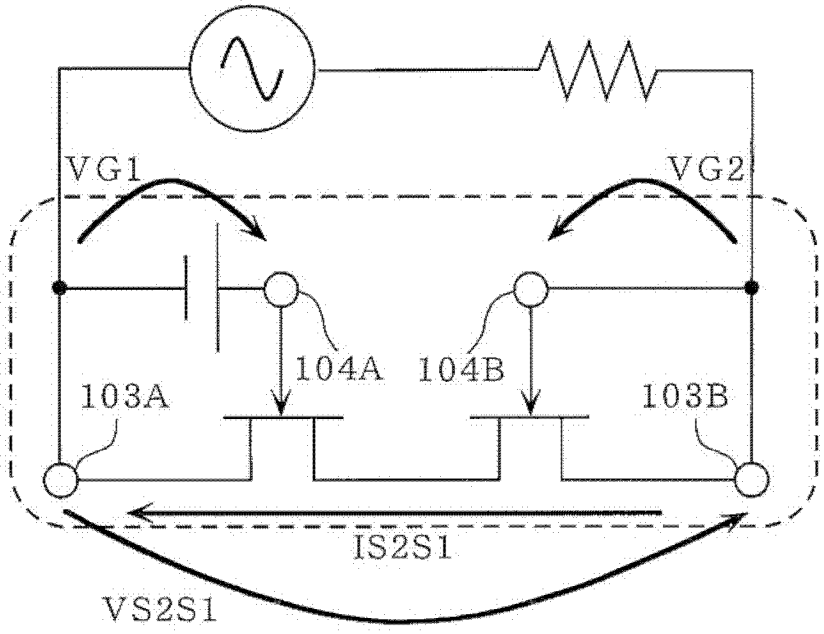

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 9A

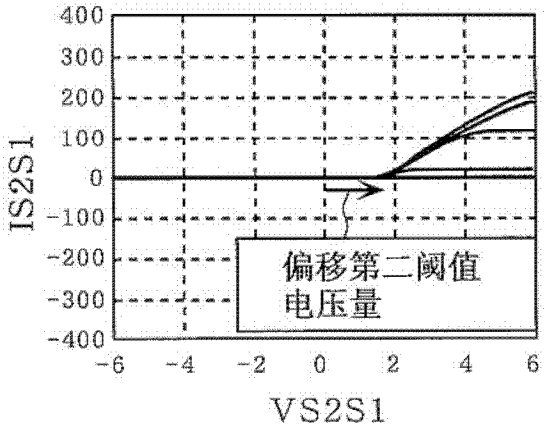

400
300
200
100
0
-100
-200
-300
-400
-6
-4
-2
0
2
4
6
IS2S1
VS2S1
偏移第二阈值
电压量

图 9B

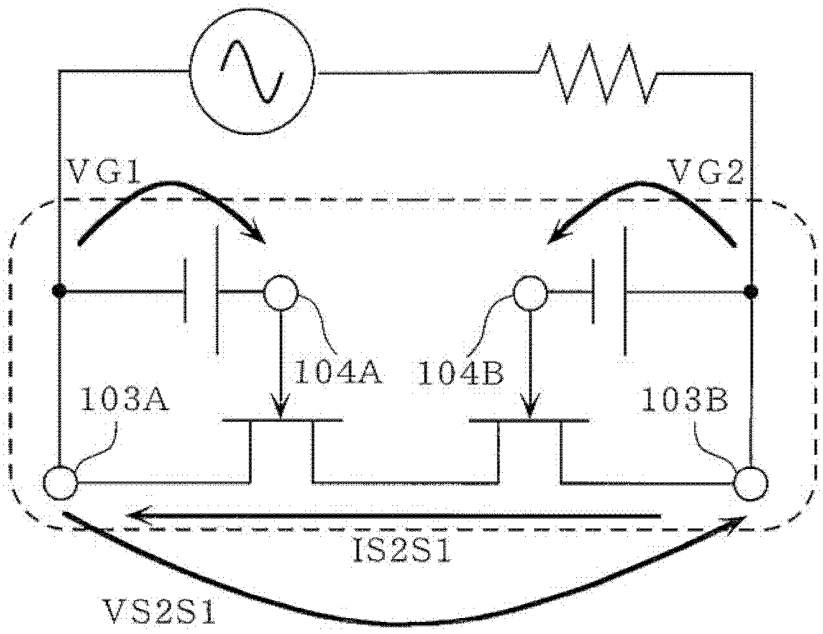

VG1
VG2
104A
104B
103A
103B
IS2S1
VS2S1

图 10A

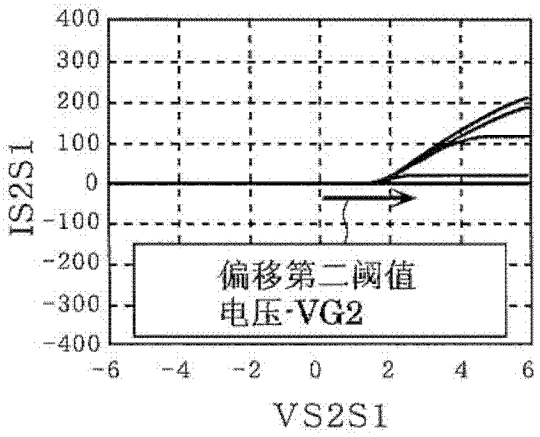

400
300
200
100
0
-100
-200
-300
-400
IS2S1
偏移第二阈值
电压-VG2
-6
-4
-2
0
2
4
6
VS2S1

图 10B

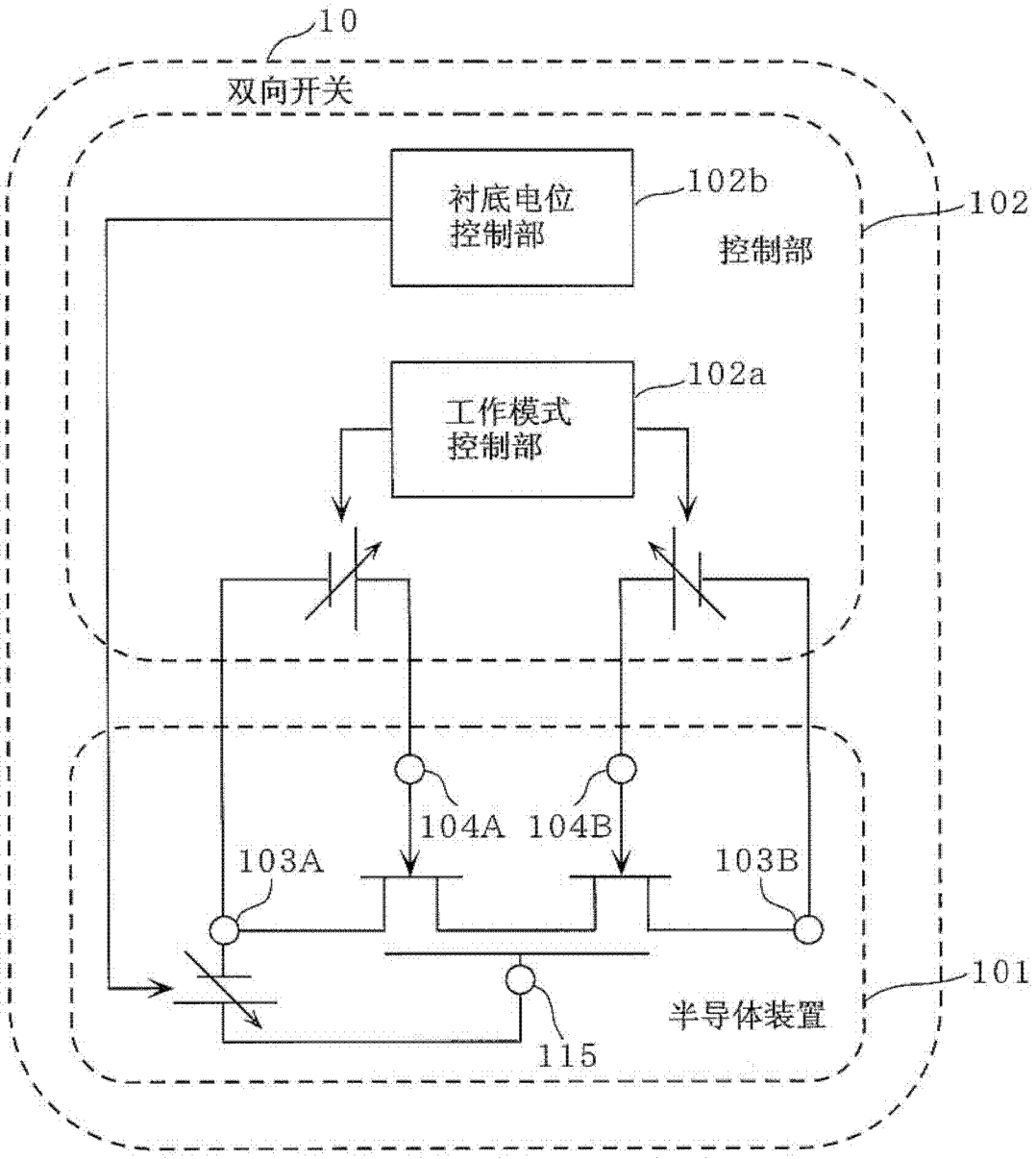

10
双向开关
衬底电位
控制部
102b
102
控制部
工作模式
控制部
102a
104A
104B
103A
103B
101
半导体装置
115

图 11

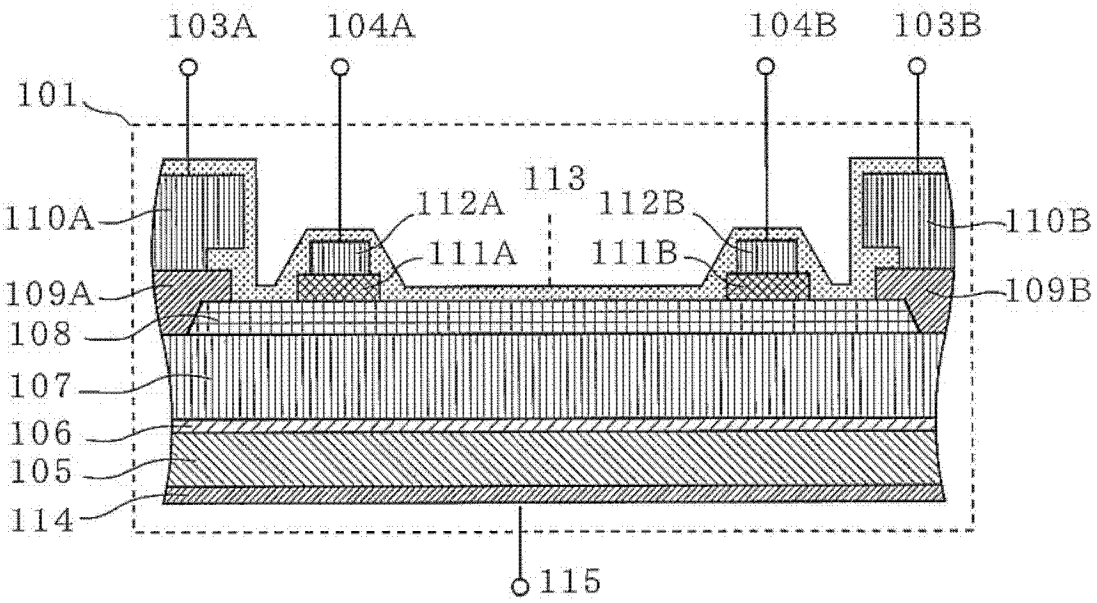

103A
104A
104B
103B
101
113
110A
112A
112B
110B
111A
111B
109A
109B
108
107
106
105
114
115

图 12

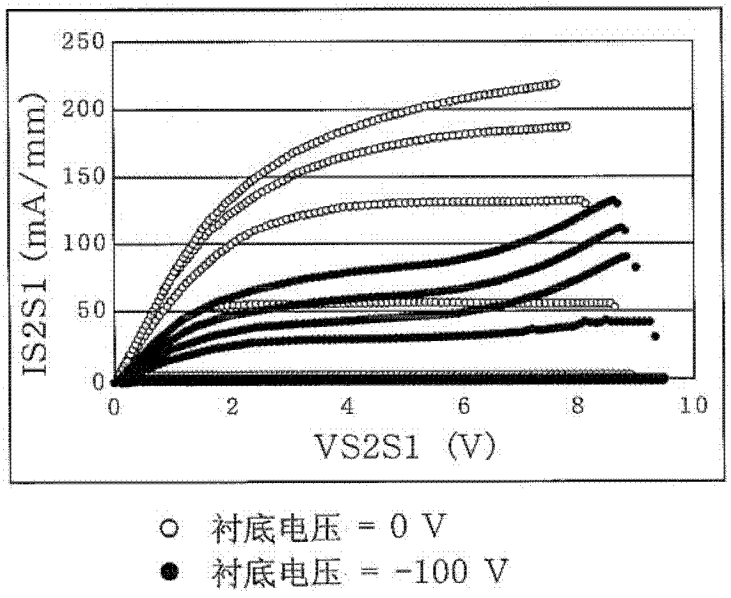

250
200
150
100
50
0
IS2S1 (mA/mm)
0
2
4
6
8
10
VS2S1 (V)
衬底电压 = 0 V
衬底电压 = -100 V

图 13

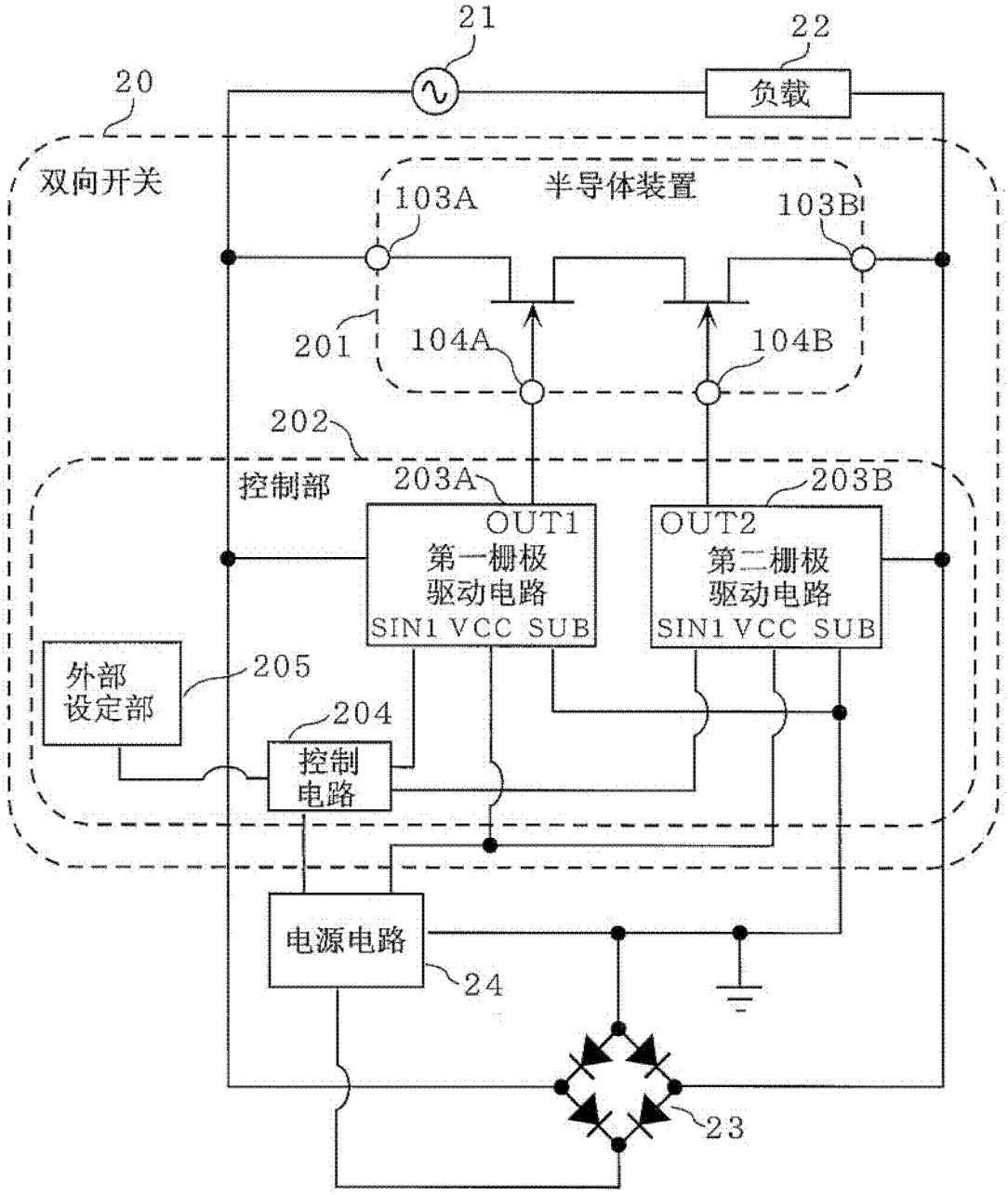

21
22
负载
20
双向开关
半导体装置
103A
103B
201
104A
104B
202
控制部
203A
203B
OUT1
第一栅极
驱动电路
SIN1 VCC SUB
OUT2
第二栅极
驱动电路
SIN1 VCC SUB
外部
设定部
205
204
控制
电路
电源电路
24
23

图 14

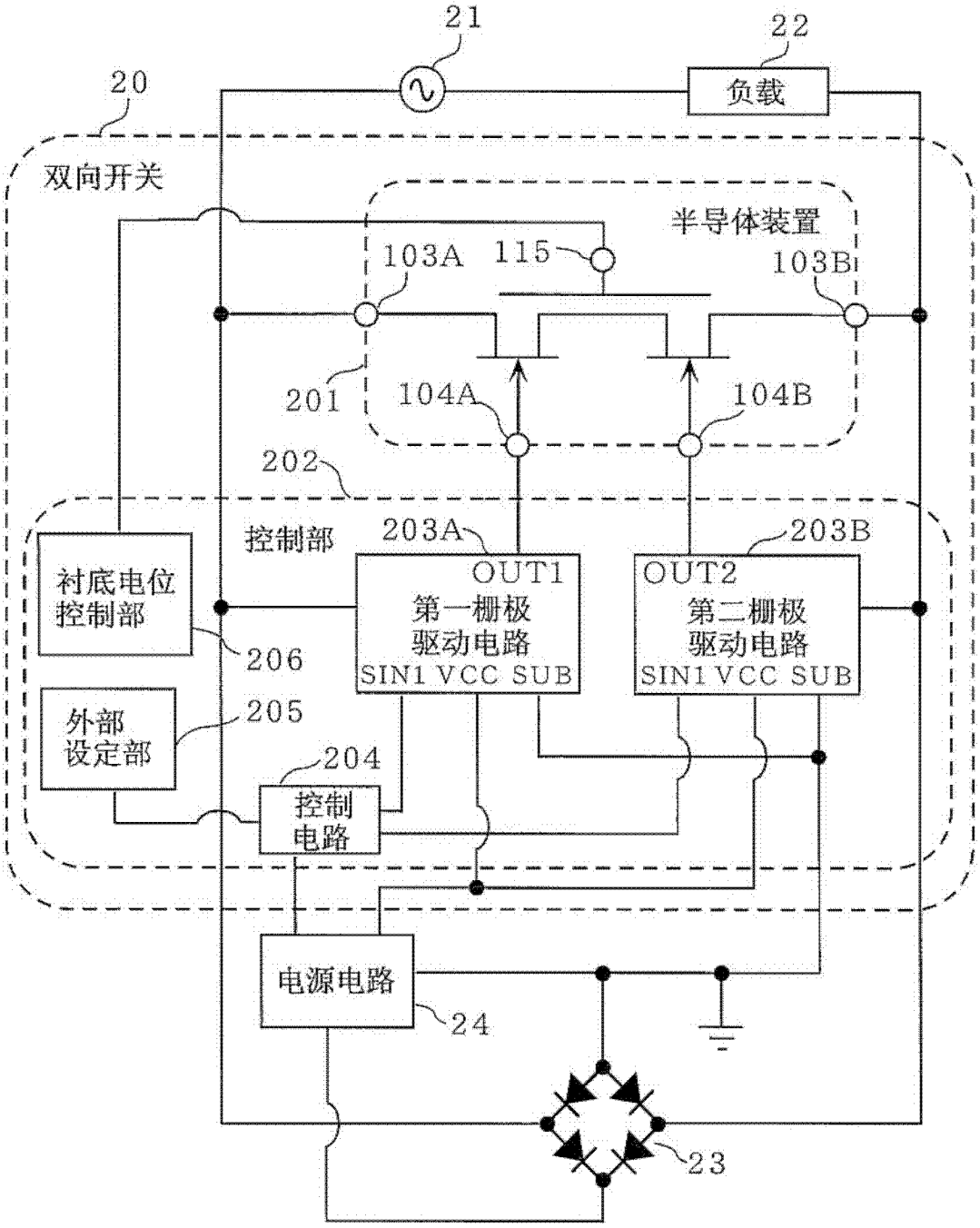

21
22
负载
20
双向开关
半导体装置
103A
115
103B
201
104A
104B
202
控制部
203A
203B
衬底电位
控制部
OUT1
第一栅极
驱动电路
SIN1 VCC SUB
OUT2
第二栅极
驱动电路
SIN1 VCC SUB
206
外部
设定部
205
204
控制
电路
电源电路
24
23

图 15

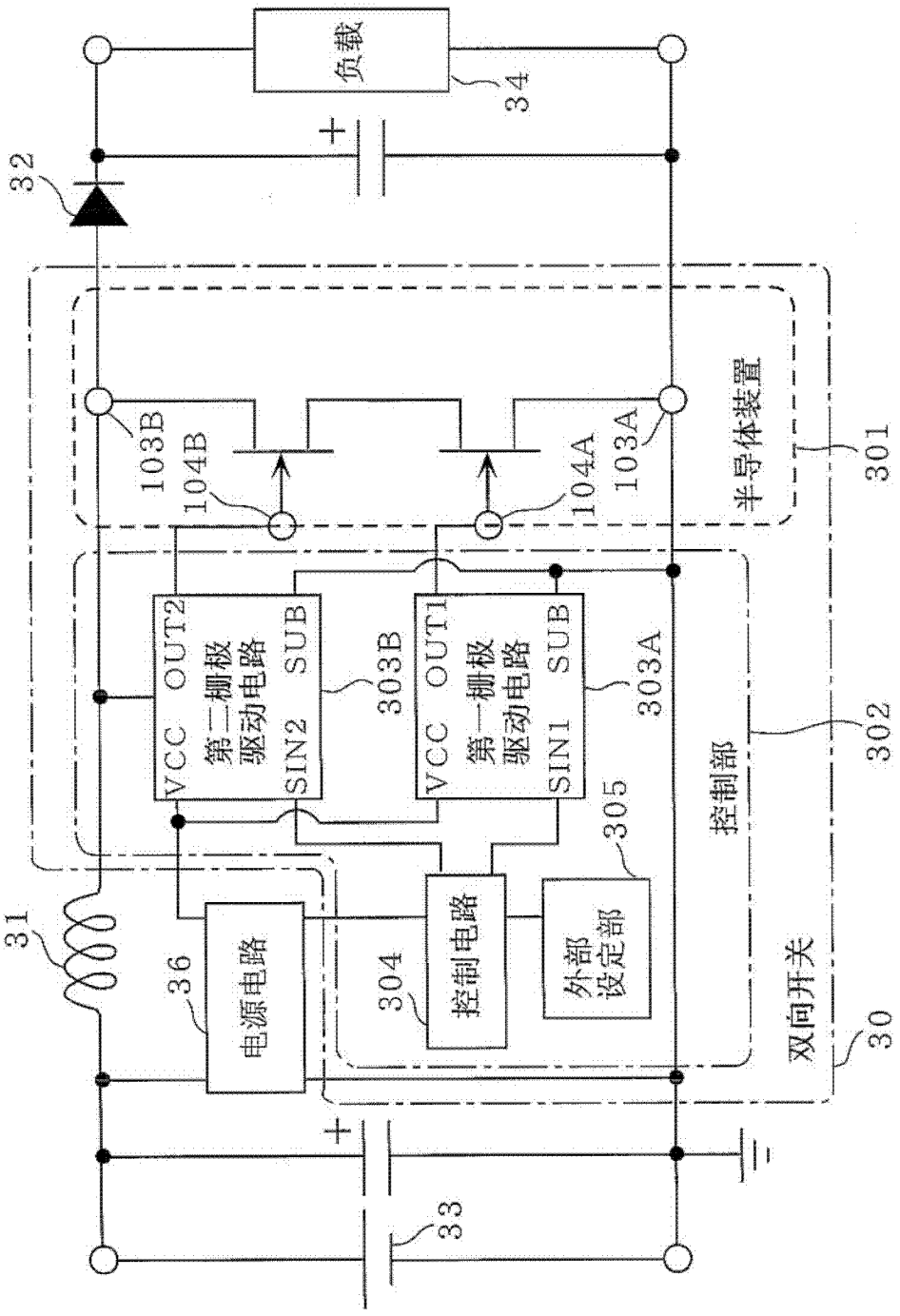

负载
34
32
半导体装置
301
103B
104B
104A
103A
VCC OUT2
第二栅极
驱动电路
SIN2 SUB
303B
VCC OUT1
第一栅极
驱动电路
SIN1 SUB
303A
控制部
302
305
31
36
电源电路
304
控制电路
外部
设定部
双向开关
30
33

图 16

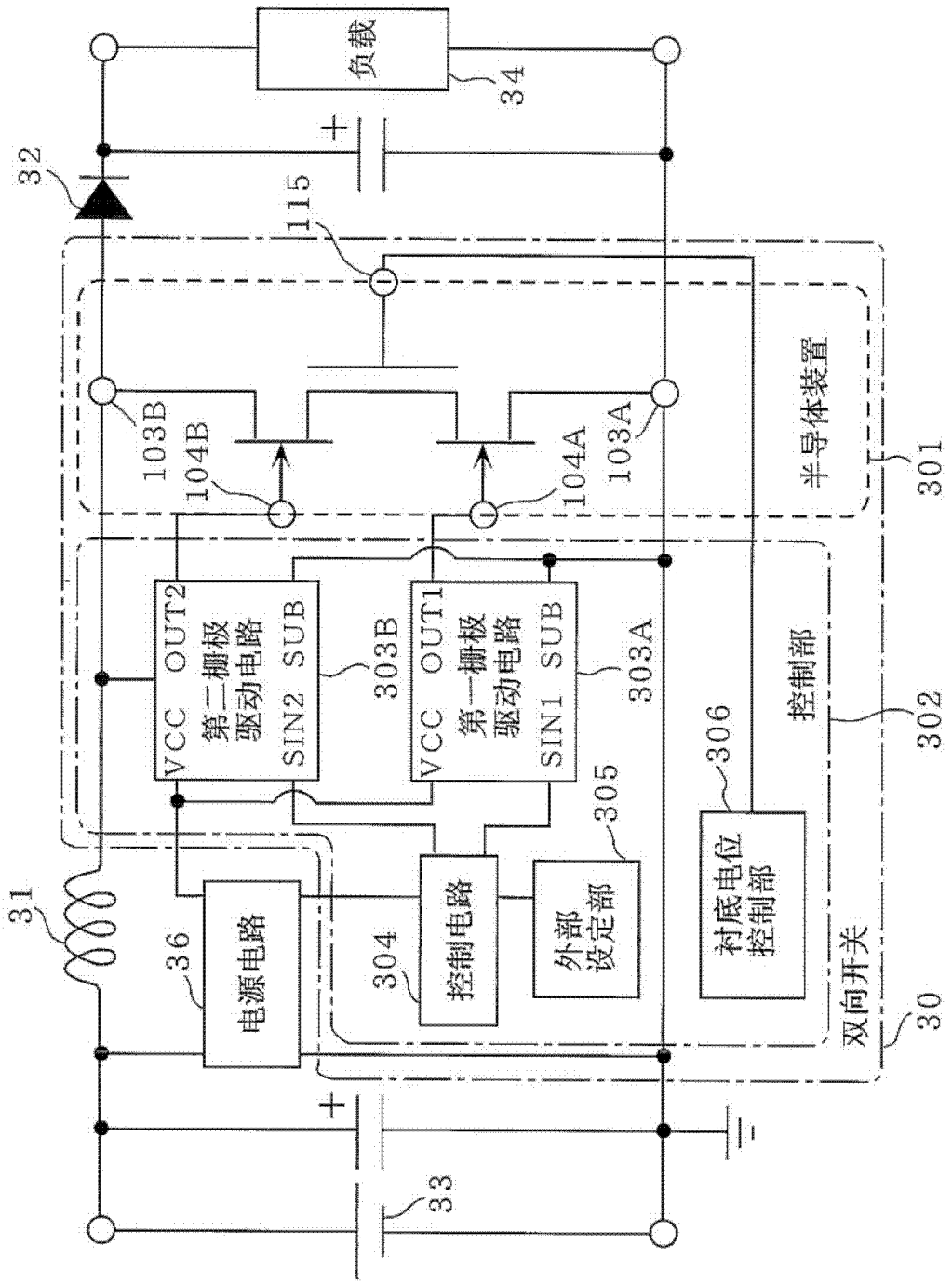

负载
34
32
115
103B
104B
104A
103A
半导体装置
301
VCC OUT2
第二栅极
驱动电路
SIN2 SUB
303B
VCC OUT1
第一栅极
驱动电路
SIN1 SUB
303A
控制部
302
306
305
31
36
电源电路
304
控制电路
外部
设定部
衬底电位
控制部
双向开关
30
33

图 17

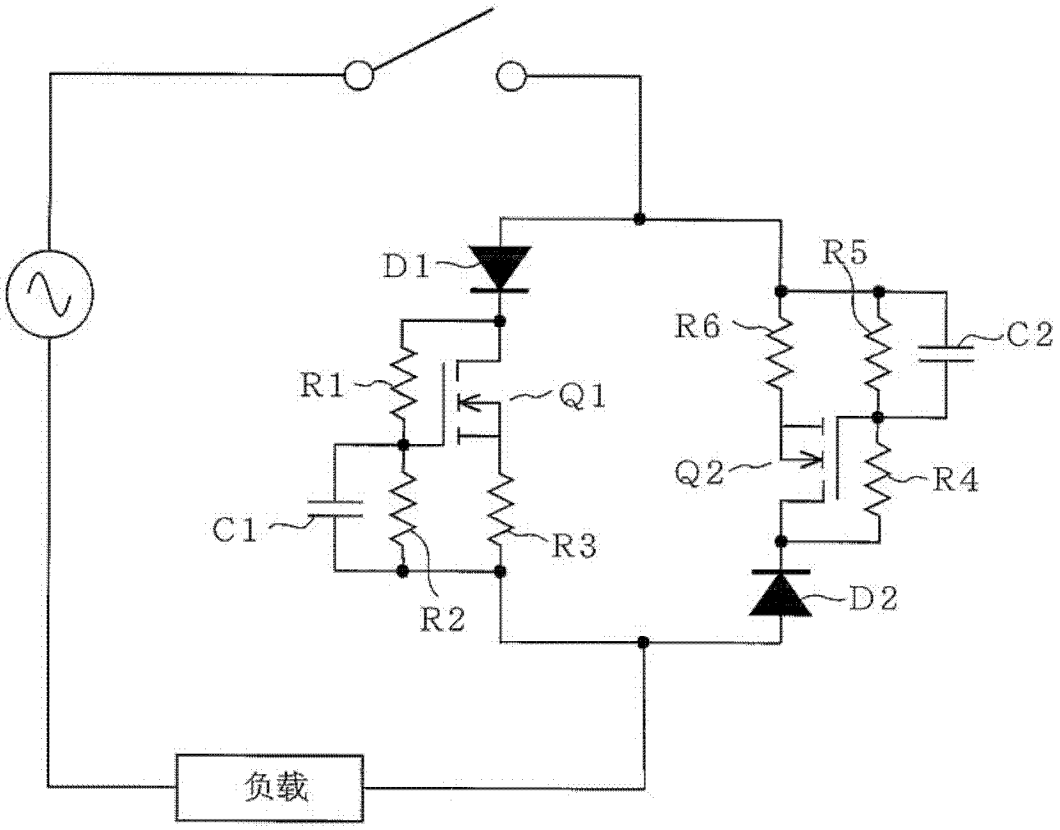


图 18