



(45)授权公告日 2018.10.09

权利要求书2页 说明书7页 附图8页

1. 一种转换器,包括:

放大器,具有第一输入端子和第二输入端子以及输出端子,所述第一输入端子被配置成接收参考电压,其中所述放大器的所述第一输入端子是正输入端子并且所述第二输入端子是负输入端子;

电阻器阵列,被配置成生成调谐电压;

第一多个开关,耦合至所述放大器的所述第二输入端子和所述电阻器阵列,所述第一多个开关被配置成通过选择所述电阻器阵列中的至少一个电阻器以连接至所述放大器的所述第二输入端子来调节所述放大器的增益;

调谐电流数模转换器,被配置成生成输出电流;以及

比较器,被配置成接收并且比较所述调谐电压和所述输出电流。

2. 根据权利要求1所述的转换器,还包括:

第一晶体管,具有栅极端子、源极端子和漏极端子,

其中所述放大器的所述输出端子耦合至所述晶体管的所述栅极端子。

3. 根据权利要求2所述的转换器,其中所述第一晶体管是p型金属氧化物半导体场效应(PMOS)晶体管。

4. 根据权利要求3所述的转换器,还包括:

第二多个开关,耦合至所述第一多个开关和所述PMOS晶体管的所述漏极端子。

5. 根据权利要求4所述的转换器,其中所述第二多个开关被配置成将所述电阻器阵列中的至少一个未被选择的电阻器短接至所述第一晶体管的所述漏极端子。

6. 根据权利要求4所述的转换器,其中所述第一多个开关和所述第二多个开关被同步操作。

7. 根据权利要求4所述的转换器,其中所述第一多个开关和所述第二多个开关被配置成对所述电阻器阵列编程,以在所述放大器的所述第二输入端子处提供第二电压。

8. 根据权利要求7所述的转换器,其中所述放大器的所述第二输入端子处的所述第二电压使能所述放大器以调节流经所述第一晶体管的电流。

9. 根据权利要求1所述的转换器,其中所述电阻器阵列中的至少一个所选择的电阻器到所述放大器的所述第二输入端子的连接被配置为开路端子,以使流出或流入所述第一多个开关的电流最小化。

10. 一种用于将电压转换到电流的装置,包括:

用于比较分别在第一输入端子和第二输入端子处接收的第一信号和第二信号的部件,其中所述第一信号是参考电压;

用于选择电阻器阵列中的至少一个电阻器并且将所述至少一个电阻器耦合至用于比较的部件的所述第二输入端子的部件;

用于发起电流的部件,具有栅极端子、源极端子和漏极端子,其中所述用于发起电流的部件的所述栅极端子耦合至所述用于比较的部件;以及

用于将所述电阻器阵列中的至少一个未被选择的电阻器短接至所述用于发起电流的部件的所述漏极端子的部件。

11. 根据权利要求10所述的装置,其中用于选择和耦合的部件以及用于短接的部件被同步操作。

12. 根据权利要求10所述的装置, 其中用于选择和耦合的部件以及用于短接的部件被配置成对所述电阻器阵列编程, 以在所述用于比较的部件的所述第二输入端子处提供第二电压。

13. 根据权利要求12所述的装置, 其中所述用于比较的部件的所述第二输入端子处的所述第二电压使能所述用于比较的部件以调节流经所述用于发起电流的部件的电流。

14. 一种用于将电压转换到电流的方法, 包括:

比较分别在放大器的第一输入端子和第二输入端子处接收的第一信号和第二信号, 其中所述第一信号是参考电压;

选择电阻器阵列中的至少一个电阻器并且将所述至少一个电阻器耦合至所述放大器的所述第二输入端子;

使用具有栅极端子、源极端子和漏极端子的晶体管发起电流, 其中所述晶体管的所述栅极端子耦合至所述放大器的输出端子; 以及

使用多个短路开关将所述电阻器阵列中的至少一个未被选择的电阻器短接至所述晶体管的所述漏极端子。

15. 一种电压到电流转换器, 包括:

放大器, 具有正输入端子和负输入端子以及输出端子, 所述正输入端子被配置成接收参考电压;

被配置成生成调谐电压的第一电阻器、第二电阻器、第三电阻器、第四电阻器和第五电阻器;

第一开关, 耦合至所述放大器的所述负输入端子和所述第一电阻器, 所述第一电阻器耦合至所述第二电阻器, 所述第二电阻器耦合至接地电压, 其中在所述第一电阻器与所述第二电阻器之间的耦合节点处生成所述调谐电压;

第二开关, 耦合至所述放大器的所述负输入端子和所述第三电阻器, 所述第三电阻器耦合至所述第一电阻器;

第三开关, 耦合至所述放大器的所述负输入端子和所述第四电阻器, 所述第四电阻器耦合至所述第三电阻器; 以及

第四开关, 耦合至所述放大器的所述负输入端子和所述第五电阻器, 所述第五电阻器耦合至所述第四电阻器。

16. 根据权利要求15所述的电压到电流转换器, 还包括:

具有栅极端子、源极端子和漏极端子的第一晶体管,

其中所述放大器的所述输出端子耦合至所述晶体管的所述栅极端子。

17. 根据权利要求16所述的电压到电流转换器, 还包括:

第五开关, 耦合至所述第一开关和所述第一晶体管的所述漏极端子;

第六开关, 耦合至所述第二开关和所述第一晶体管的所述漏极端子; 以及

第七开关, 耦合至所述第三开关和所述第一晶体管的所述漏极端子, 其中所述第四开关还耦合至所述第一晶体管的所述漏极端子。

电压到电流转换器

技术领域

[0001] 本发明总体上涉及电压到电流转换器,更具体地,涉及被配置成使电流和输出电压参考误差最小化的电压到电流转换器。

背景技术

[0002] 低噪声、低功率、宽带且高分辨率的数模转换器(DAC)对于诸如长期演进(LTE)等高级无线标准是重要的。为了支持对功率放大器(PA)的输出功率控制,需要以1dB/步的精度将DAC的全工况电流从-18dB调谐到0dB。为了实现DAC的这种精确的电流要求,DAC中的电压到电流转换器需要非常稳定和精确。然而,传统的电压到电流转换器的输出电压和电流由于跨工艺-电压-温度(PVT)的导通电阻变化和电压到电流转换器中的开关的漏电流而通常显示出大的变化和不确定性。这导致DAC的输出全电流校准不准确,并且限制了DAC性能。

发明内容

[0003] 本发明提供了DAC架构中的基于参考标签调谐的电压到电流转换器,其被配置成使得由于跨工艺-电压-温度(PVT)的开关的增益设置开关泄漏和导通电阻变化而引起的电流误差和输出电压参考误差最小化。

[0004] 在一个实施例中,公开了一种转换器。该转换器包括:具有第一和第二输入端子以及输出端子的放大器,第一输入端子被配置成接收参考电压;被配置成生成调谐电压的电阻器阵列;以及耦合至放大器的第二输入端子和电阻器阵列的第一多个开关,第一多个开关被配置成通过选择电阻器阵列中的至少一个电阻器以连接至放大器的第二输入端子来调节放大器的增益。

[0005] 在另一实施例中,公开了一种装置。该装置包括:用于比较分别在第一和第二输入端子处接收的第一和第二信号的部件,其中第一信号是参考电压;以及用于选择电阻器阵列中的至少一个电阻器并且将该至少一个电阻器耦合至用于比较的部件的第二输入端子的部件。

[0006] 在另一实施例中,公开了一种方法。该方法包括:比较分别在放大器的第一和第二输入端子处接收的第一和第二信号,其中第一信号是参考电压;以及选择电阻器阵列中的至少一个电阻器并且将该至少一个电阻器耦合至放大器的第二输入端子。

[0007] 在另一实施例中,公开了一种电压到电流转换器。电压到电流转换器包括:具有正和负输入端子以及输出端子的放大器,正输入端子被配置成接收参考电压;被配置成生成调谐电压的第一、第二、第三、第四和第五电阻器;耦合至放大器的负输入端子和第一电阻器的第一开关,第一电阻器耦合至第二电阻器,第二电阻器耦合至接地电压,其中调谐电压在第一电阻器与第二电阻器之间的耦合节点处生成;耦合至放大器的负输入端子和第三电阻器的第二开关,第三电阻器耦合至第一电阻器;耦合至放大器的负输入端子和第四电阻器的第三开关,第四电阻器耦合至第三电阻器;以及耦合至放大器的负输入端子和第五电阻器的第四开关,第五电阻器耦合至第四电阻器。

[0008] 本发明的其它特征和优点应当根据本说明书显而易见,本说明书通过示例的方式来说明本发明的各方面。

附图说明

[0009] 本公开的关于其结构和操作的细节可以通过研究所附的进一步的附图来部分地收集,在附图中,相同的附图标记指代相同的部分,并且在附图中:

[0010] 图1是与无线通信系统通信的示例性无线设备;

[0011] 图2是作为图1的无线设备的一个实施例的无线设备的示例性设计的框图;

[0012] 图3是电压到电流转换器块的典型实现的示意图;

[0013] 图4是根据本公开的一个实施例的数模转换器(DAC)的功能框图;

[0014] 图5是根据本公开的一个实施例的电压到电流转换器的示意图;

[0015] 图6是跨PVT变化的图3所示的典型实现的调谐参考电压(V_{rtune_ref})相对于图5所示的改进实现的比较图;

[0016] 图7是根据本公开的一个实施例的用于将电压转换为电流的示例性方法的流程图;以及

[0017] 图8是根据本公开的一个实施例的被配置用于将电压转换为电流的示例性装置的功能框图。

具体实施方式

[0018] 本文中所描述的某些实施例提供了DAC架构中的基于参考标签调谐的电压到电流转换器,其被配置成使得由于跨工艺-电压-温度(PVT)的开关的增益设置开关泄漏和导通电阻变化而引起的电流误差和输出电压参考误差最小化。以下阐述的详细描述旨在作为对本公开的示例性设计的描述,而不旨在表示可以实践本公开的仅有的设计。术语“示例性”在本文中用于表示“用作示例、实例或说明”。本文中描述为“示例性”的任何设计不一定被解释为相对于其他设计是优选的或有利的。详细描述出于提供对本公开的示例性设计的透彻理解的目的而包括具体细节。对于本领域技术人员显而易见的是,本文中所描述的示例性设计可以在没有这些具体细节的情况下实践。在一些情况下,以框图形式示出了公知的结构和设备,以避免模糊本文中给出的示例性设计的新颖性。

[0019] 图1是与无线通信系统100通信的示例性无线设备110。无线系统100可以是长期演进(LTE)系统、码分多址(CDMA)系统、全球移动通信(GSM)系统、无线局域网(WLAN)系统或某个其它无线系统。CDMA系统可以实现宽带CDMA(WCDMA)、CDMA1X、演进数据优化(EVDO)、时分同步CDMA(TD-SCDMA)或某个其他版本的CDMA。为了简单起见,图1示出了包括两个基站120和122以及一个系统控制器130的无线系统100。一般来说,无线系统可以包括任何数目的基站和任何网络实体集合。

[0020] 无线设备110也可以被称为用户设备(UE)、移动台、终端、接入终端、订户单元、站等。无线设备110可以是蜂窝电话、智能手机、平板计算机、无线调制解调器、个人数字助理(PDA)、手持设备、膝上型计算机、智能本、上网本、无绳电话、无线本地环路(WLL)站、蓝牙设备等。设备110可以与无线系统100通信。无线设备110还可以从广播站(例如,广播站124)接收信号,从一个或多个全球导航卫星系统(GNSS)中的卫星(例如,卫星140)接收信号等。无

线设备110可以支持用于无线通信的一种或多种无线电技术,诸如LTE、WCDMA、CDMA 1X、EVDO、TD-SCDMA、GSM、802.11等。

[0021] 图2是作为图1的无线设备110的一个实施例的无线设备200的示例性设计的框图。在该示例性设计中,无线设备200包括数据处理器/控制器214和耦合至天线212的收发器210。收发器210包括天线接口电路230、接收器路径240和发射器路径250。天线接口电路230可以包括开关、双工器、发射滤波器、接收滤波器、匹配电路等。数据处理器/控制器214可以为无线设备200执行各种功能。例如,数据处理器214可以对经由接收器路径240接收的数据以及经由发射器路径250发射的数据执行处理。控制器214可以控制收发器210内的各种电路的操作。存储器216可以存储用于数据处理器/控制器214的程序代码和数据。数据处理器/控制器214可以在一个或多个专用集成电路(ASIC)和/或其他IC上实现。接收器路径240包括低噪声放大器(LNA) 242、混频器244和带通滤波器246。模数转换器(ADC) 248设置在带通滤波器246之后,以对基带信号进行数字化。发射器路径250包括带通滤波器254、混频器256和功率放大器(PA) 258。数模转换器(DAC) 252设置在数据处理器/控制器214与带通滤波器254之间,以将数字数据转换为模拟基带信号。

[0022] 对于数据接收,天线212从基站和/或其他发射器站接收信号,并且提供接收的RF信号,接收的RF信号被路由通过天线接口电路230并且作为输入RF信号被呈现给接收器路径240。在接收器路径240内,LNA 242对输入RF信号进行放大并且向混频器244提供输出RF信号。混频器244和带通滤波器246将输出RF信号从RF下变频到基带,放大并滤波下变频信号,并且向ADC 248提供模拟输入信号。ADC 248将模拟输入信号转换为数字数据,并且将数字数据提供给数据处理器/控制器214。接收器路径240可以包括其他元件,诸如匹配电路、振荡器、本地振荡器(LO)发生器、锁相环(PLL)等。

[0023] 对于数据发射,数据处理器/控制器214处理(例如,编码和调制)要发射的数据,并且向DAC 252提供数字数据。DAC 252将数字数据转换为模拟输出信号,并且将转换后的模拟输出信号提供给发射器路径250。在发射器路径250内,带通滤波器254和混频器256对模拟输出信号进行放大、滤波并且将其从基带上变频到RF,并且提供经调制的RF信号。发射器路径250可以包括其它元件,诸如匹配电路、振荡器、LO发生器、PLL等。PA 258接收和放大经调制的RF信号,并且提供具有适当的输出功率水平的发射RF信号。发射RF信号被路由通过天线接口电路230并且经由天线212被发射。

[0024] 图3是电压到电流转换器块300的典型实现的示意图。在图3中,来自功率管理集成电路(PMIC)的参考电压(V_{ref})被提供给放大器310的正输入端,放大器310操作以将负输入端(在节点A处)的电压维持为与正输入端处的 V_{ref} 相同。电阻器阵列320用于调谐输出电流(I_{bias})。多个开关 S_0 至 S_{n+1} 使得电阻器阵列320中的每个电阻器能够应用于调谐。在一个实施例中,开关配置有CMOS晶体管。

[0025] 为了以6dB的增量从-18dB到0dB调谐DAC的输出电流的全范围,例如,需要来自电阻器阵列320的电阻器 R_3 、 R_4 和 R_5 。此外,开关 S_0 、 S_1 、 S_2 和 S_3 使得电阻器能够应用于调谐。例如,当开关 S_0 闭合(并且所有其它开关断开)时,调谐电压(V_{rtune_ref})等于 $V_{ref} * (R_2 / R_{TOTAL})$,其中 $R_{TOTAL} = R_1 + R_2$ 并且 $I_{bias} = V_{ref} / R_{TOTAL}$ 。在另一示例中,当开关 S_1 闭合(并且所有其它开关断开)时,调谐电压(V_{rtune_ref})等于 $V_{ref} * ((R_2 + R_3) / R_{TOTAL})$,其中 $R_{TOTAL} = R_1 + R_2 + R_3$ 并且 $I_{bias} = V_{ref} / R_{TOTAL}$ 。因此,根据电阻器阵列的比率(根据开关的配置)来设置调谐电压。概括上述示例,使

用理想开关分别针对参数 $V_{\text{rtune_ref}}$ 、 I_{bias} 和 R_{TOTAL} 的等式(1)、(2)和(3)如下:

$$[0026] \quad V_{\text{tune_ref}} = \frac{R_2}{R_{\text{TOTAL}}} * V_{\text{ref}} \quad (1)$$

$$[0027] \quad I_{\text{bias}} = \frac{V_{\text{ref}}}{R_{\text{TOTAL}}} \quad (2)$$

$$[0028] \quad R_{\text{TOTAL}} = R + a_0 R + a_1 2R + a_2 4R + \dots + a_n 2^n R \quad (3)$$

[0029] 根据开关 S_1 、 S_2 、 S_3 、.....、 S_{n+1} 的增益设置码,常数 a_0 、 a_1 、 a_2 、.....、 a_n 被设置为0或1。

[0030] 然而,如上所述,在图1所示的配置中使用的非理想开关(例如,开关 S_1 、 S_2 、 S_3 、.....、 S_{n+1})可能跨PVT呈现导通电阻变化,并且在断开状态期间导致电流泄漏。这些变化可能导致输出电压和电流随PVT变化。这些变化将上面的等式(1)和(2)修改如下:

$$[0031] \quad V_{\text{tune_ref}} = \frac{R_2}{R_{\text{TOTAL}}} * (V_{\text{ref}} - V_{\text{ron0}}) + V_{\text{ron0}} \quad (4)$$

$$[0032] \quad I_{\text{bias}} = \frac{V_{\text{ref}} - b_0 V_{\text{ron0}} - b_1 V_{\text{ron1}} - b_2 V_{\text{ron2}} - b_3 V_{\text{ron3}} - \dots - b_{n+1} V_{\text{ron},n+1}}{R_{\text{TOTAL}}} + I_{\text{leakage}} \quad (5)$$

[0033] 其中 V_{ron0} 、 V_{ron1} 、 V_{ron2} 、 V_{ron3} 、.....、 $V_{\text{ron},n+1}$ 是当开关 S_1 、 S_2 、 S_3 、.....、 S_{n+1} 导通时开关上的电压降,并且 I_{leakage} 是当开关处于断开状态时开关的总泄漏电流。根据开关 S_1 、 S_2 、 S_3 、.....、 S_{n+1} 的增益设置码,常数 b_0 、 b_1 、 b_2 、.....、 b_{n+1} 各自被设置为0或1。

[0034] 因此,从上述等式可以看出,输出参考电压和偏置电流都受开关导通压降和泄漏电流的影响。此外,由于开关尺寸之间的不匹配,导通电压降

V_{ron0} 、 V_{ron1} 、 V_{ron2} 、 V_{ron3} 、.....、 $V_{\text{ron},n+1}$ 可能不相同,这可能导致调谐比(使用电阻器 R_3 、 R_4 、 R_5 时等于6dB)不准确。

[0035] 图4是根据本公开的一个实施例的数模转换器(DAC)400的功能框图。在一个实施例中,DAC 400被配置成在发射器中使用,用于支持具有精确电流要求的功率放大器的输出功率控制,这通过从功率管理集成电路(PMIC)450接收的精确电压参考(V_{ref})来实现。因此,DAC 400可以被配置为图2所示的收发器210的DAC 252的一个实施例。

[0036] 在图4的所示实施例中,DAC 400包括电压到电流转换器410、调谐电流DAC 420、有限状态机(FSM)430和比较器440。电压到电流转换器410被配置成生成精确的调谐电压参考($V_{\text{rtune_ref}}$)以将输出电流校准到预设值(使用比较器440和FSM 430),并且为调谐电流DAC 420生成更新后的偏置电流,调谐电流DAC 420提供精确的偏置电流步长(例如,6dB步长)。比较器440接收调谐电压($V_{\text{rtune_ref}}$)并且将其与调谐电流DAC 420的输出电流相比较,并且向FSM 430输出决定,FSM 430基于从比较器440接收的决定来生成增益设置码和调谐码。将增益设置码发送至电压到电流转换器410,并且将调谐码发送至调谐电流DAC 420。

[0037] 图5是根据本公开的一个实施例的电压到电流转换器410的示意图。在图5的所示

实施例中,电压到电流转换器410包括放大器500、电流调节晶体管510、电阻器R₁至R₆的阵列、增益设置开关S₀至S_{n+1}以及短路开关SS₀至SS₃。输出电流可以被镜像到电流镜像晶体管520。在一个实施例中,电流调节晶体管510被配置为p型金属氧化物半导体场效应(PMOS)晶体管,并且镜像晶体管520也被配置为PMOS晶体管。在另一实施例中,电流调节晶体管510和镜像晶体管520可以被配置为PMOS和NMOS晶体的任何组合。

[0038] 为了解决图3的配置中的断开状态期间跨PVT的导通电阻变化和电流泄漏。图5所示的电压到电流转换器410被配置成将增益设置开关S₁、S₂、S₃、.....、S_{n+1}移动到放大器500的负输入侧(在节点A处)。因此,在该配置中,通过将选择开关设置到适当的位置以将电阻器阵列中的选择的电阻器耦合至放大器500的负输入侧来设置增益。例如,通过闭合开关S₀并且断开所有其它开关,耦合至节点A的总电阻等于R₁+R₂。在另一示例中,通过闭合开关S₁并且断开所有其它开关,耦合至节点A的总电阻等于R₁+R₂+R₃。在又一示例中,通过闭合开关S₂并且断开所有其它开关,耦合至节点A的总电阻等于R₁+R₂+R₃+R₄,等等。因此,通过改变调谐标签位置,可以改变从放大器500的负输入端到接地的电阻值,使得可以改变输出电流。开关的这种配置的优点在于,由于放大器500的输入端耦合至晶体管(通常是CMOS晶体管)的栅极,所以输入(在节点A处)可以被视为开路端子,并且流出或流入导通开关的电流非常小,如果有的话。因此,导通开关上的电压降是可忽略的,并且可以使电阻器阵列上的标签电压很精确,如等式(6)所示:

$$[0039] \quad V_{\text{tune_ref}} = \frac{R_2}{R_{\text{TOTAL}}} * V_{\text{ref}} \quad (6)$$

[0040] 在图5的所示实施例中,短路开关SS₀、SS₁、SS₂、SS₃被添加并耦合在晶体管510的漏极端子与节点B、C、D、E之间,以为电流源(包括电流调节晶体管510)保持足够的裕量。短路开关SS₀、SS₁、SS₂、SS₃与增益设置开关S₁、S₂、S₃、.....、S_{n+1}被同步操作,以短接未使用的电阻器并且为电流源保持足够的裕量。例如,当开关S₀闭合时,短路开关SS₀也闭合。这使电阻器R₃至R₆短路。在另一示例中,当开关S₁闭合时,短路开关SS₁也闭合。这使电阻器R₄至R₆短路。在另一示例中,当开关S₂闭合时,短路开关SS₂也闭合。这使电阻器R₅到R₆短路,等等。然而,短路开关不需要具有非常小的导通电阻,因为输出电流与晶体管510的漏极端子上的变化无关。也就是说,尽管当短路开关SS₀、SS₁、SS₂或SS₃闭合时,节点F应尽可能接近节点B、C、D或E,但是节点F与节点B、C、D或E之间的电压差可以彼此大到20mV,而不会不利地影响输出电流的水平。因此,开关SS₀、SS₁、SS₂、SS₃的尺寸可以最小,这减小了在芯片上所占据的面积。等式(7)示出了输出偏置电流(I_{bias})的公式,其将短路开关的泄漏电流添加到在等式(2)中计算的偏置电流,如下:

$$[0041] \quad I_{\text{bias}} = \frac{V_{\text{ref}}}{R_{\text{TOTAL}}} \quad (7)$$

[0042] 图6是跨PVT变化的图3所示的典型实现的调谐参考电压(V_{rtune_ref})相对于图5所示的改进实现的比较图600。曲线620是典型实现的V_{rtune_ref},而曲线610是改进实现的V_{rtune_ref}。图5的改进实现示出了密切跟踪0.75伏的参考电压(V_{ref})的V_{rtune_ref}的更稳定的电压电平。

[0043] 此外,以下所示的表1概括了图3和图5所示的两个实现的跨器件不匹配的参考电

压变化。表1示出了比较图3和图5所示的电压到电流转换器的 $V_{\text{rtune_ref}}$ 的蒙特卡罗模拟。从表中可以看出,改进的实现示出了 $V_{\text{rtune_ref}}$ 的较小的标准偏差。

[0044]

V2I 块的蒙特卡罗模拟中的参考电压比较 (200 次, 50°C)					
类型	最小值	最大值	平均值	标准差	单位
图 3 中的 $V_{\text{rtune_ref}}$	738.7	744.4	741.1	0.9945	mV
图 5 中的 $V_{\text{rtune_ref}}$	748.9	751.1	749.9	0.3789	mV

[0045] 图7是根据本公开的一个实施例的用于将电压转换为电流的示例性方法700的流程图。方法700适于与电压到电流转换器(例如,图4中的410)一起使用,电压到电流转换器包括放大器(例如,图5中的500)、电流调节晶体管(例如,图5中的510)、电阻器阵列(例如,图5中的 R_1 至 R_6)、多个增益设置开关(例如,图5中的 S_0 至 S_{n+1})和多个短路开关(例如,图5中的 SS_0 至 SS_3)。

[0046] 在图7的所示实施例中,在框710处,分别在放大器的第一和第二输入端子处接收第一和第二信号。在一个实施例中,第一信号是参考电压。在框720处,从电阻器阵列中选择至少一个电阻器,并且将其耦合至放大器的第二输入端子。在框730,使用具有栅极端子、源极端子和漏极端子的晶体管来发起电流。栅极端子耦合至放大器的输出端子。在框740,将电阻器阵列中的至少一个未被选择的电阻器短接至晶体管的漏极端子。

[0047] 图8是根据本公开的一个实施例的被配置用于将电压转换为电流的示例性装置800的功能框图。在图8的所示实施例中,装置800包括用于比较在第一和第二输入端子处接收的第一和第二信号的第一部件810,其中第一信号是参考信号。装置800还包括第二部件820,第二部件820用于使用增益设置开关来选择电阻器阵列中的至少一个电阻器并且将该至少一个电阻器耦合至用于比较的部件810的第二输入端子。装置800还包括具有栅极端子、源极端子和漏极端子的用于发起电流的第三部件830。栅极端子耦合至用于比较的部件的输出端子。装置800还包括用于将电阻器阵列中的至少一个未被选择的电阻器短接到用于发起电流的部件的漏极端子的第四部件840。

[0048] 尽管上面描述了本公开的若干实施例,但是本公开的很多变型是可能的。例如,虽然上述所示的实施例为数模转换器配置了电压到电流转换器,但是上述电压到电流转换器可以被配置用于其他电子电路,诸如滤波器和负载。此外,各种实施例的特征可以以不同于上述这些的组合来组合。此外,为了清楚和简要的描述,已经简化了系统和方法的很多描述。很多描述使用特定标准的术语和结构。然而,所公开的系统和方法更广泛地适用。

[0049] 所属领域技术人员将了解,结合本文中所揭示的实施例描述的各种说明性框和模块可以以各种形式来实现。一些框和模块已经在上面总体上在其功能方面进行了描述。如何实现这样的功能取决于施加在整个系统上的设计约束。本领域技术人员可以针对每个特定应用以不同的方式实现所描述的功能,但是这样的实现决定不应被解释为导致偏离本公开的范围。另外,模块、框或步骤内的功能分组是为了便于描述。在不偏离本公开的情况下,特定功能或步骤可以从一个模块或框移动。

[0050] 结合本文中所揭示的实施例描述的各种说明性逻辑框、单元、步骤、组件和模块可以用被设计成执行本文中所描述的功能的处理器来实现或执行,诸如通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其他可编程逻辑器件、分立门或晶体管逻辑、分立硬件组件或其任意组合。通用处理器可以是微处理器,但是替代地,处理器可以是任何处理器、控制器、微控制器或状态机。处理器也可以实现为计算设备的组合,例如DSP和微处理器的组合、多个微处理器、一个或多个微处理器结合DSP核心或任何其它这样的配置。此外,实现本文中所描述的实施例以及功能框和模块的电路可以使用各种晶体管类型、逻辑族和设计方法来实现。

[0051] 提供所公开的实施例的以上描述以使得本领域任何技术人员能够制作或使用本公开中描述的本发明。对这些实施例的各种修改对于本领域技术人员将是显而易见的,并且在不脱离本公开的精神或范围的情况下,本文中所描述的一般原理可以应用于其他实施例。因此,应当理解,本文中给出的描述和附图表示本公开的当前优选实施例,并且因此代表本公开广泛预期的主题。还应当理解,本公开的范围完全包括对于本领域技术人员而言显而易见的其他实施例,并且本公开的范围因此仅由所附权利要求限定。

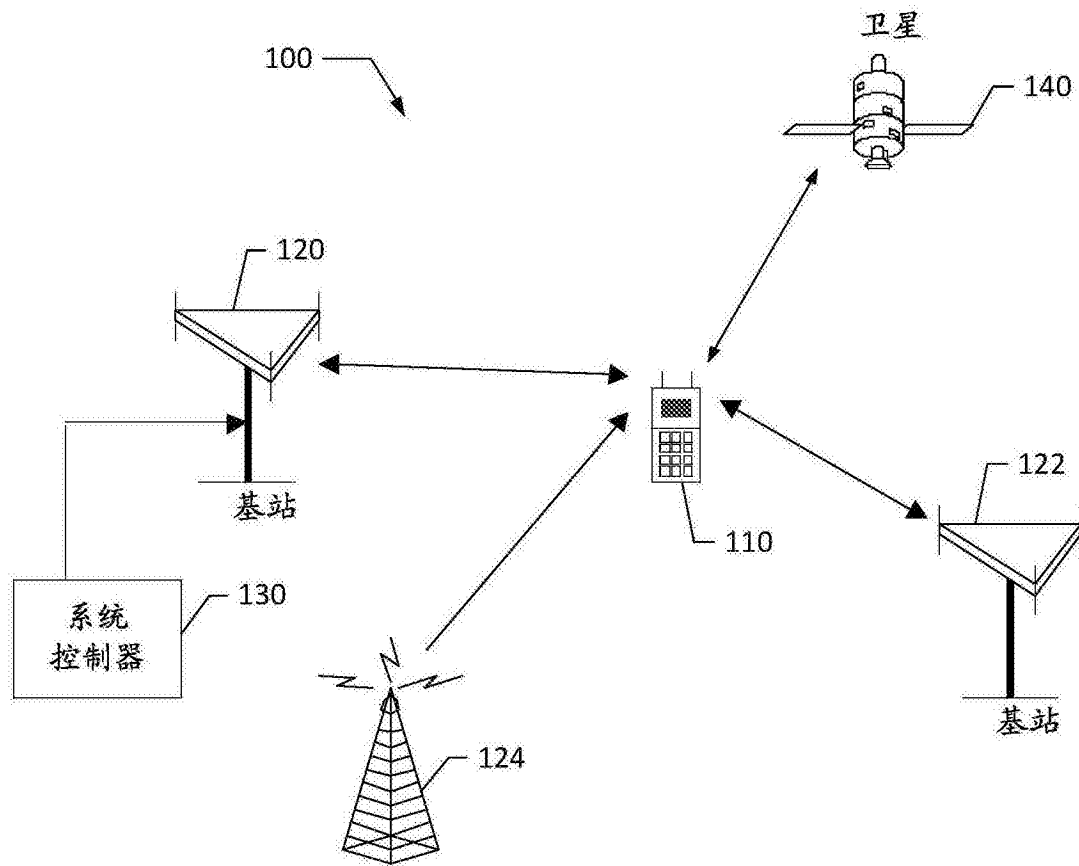


图1

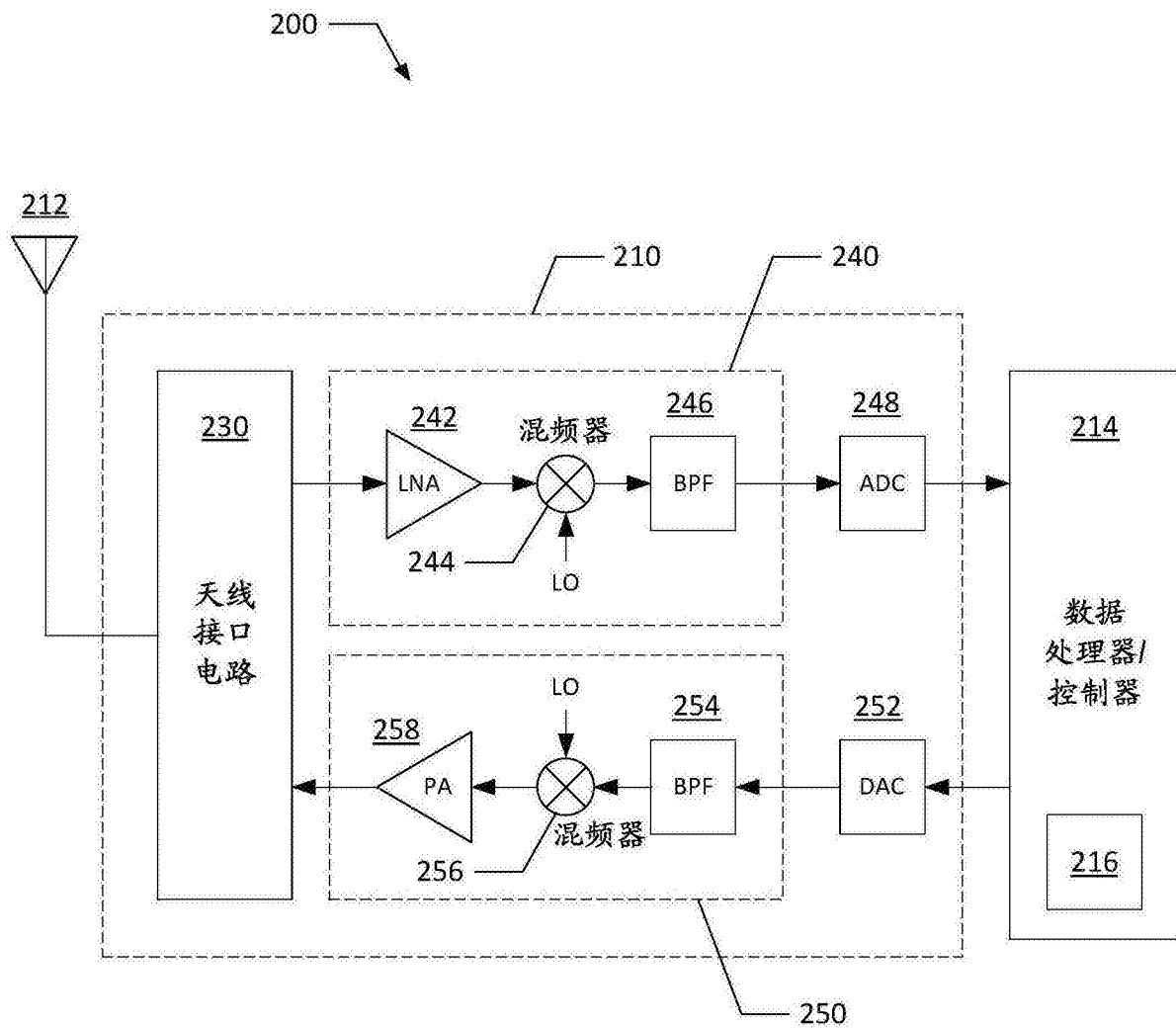


图2

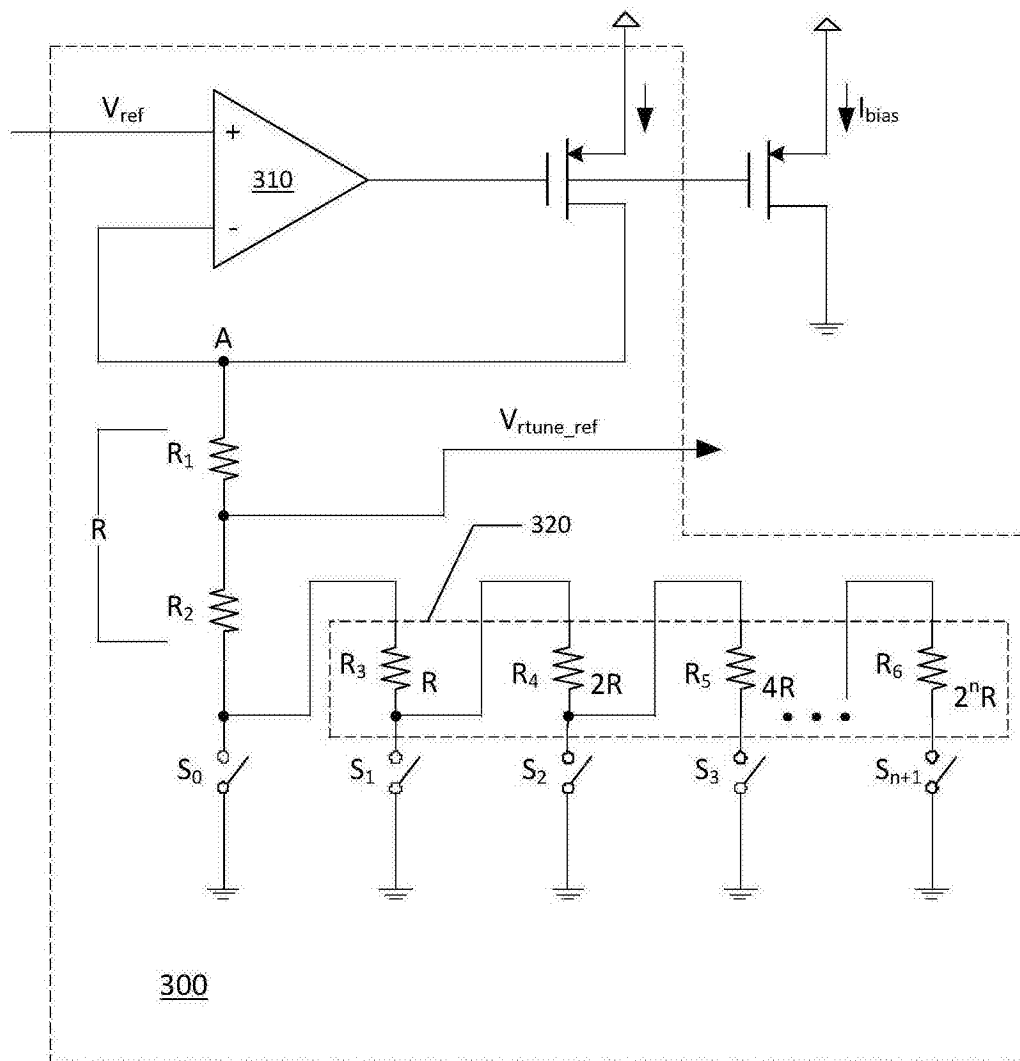


图3

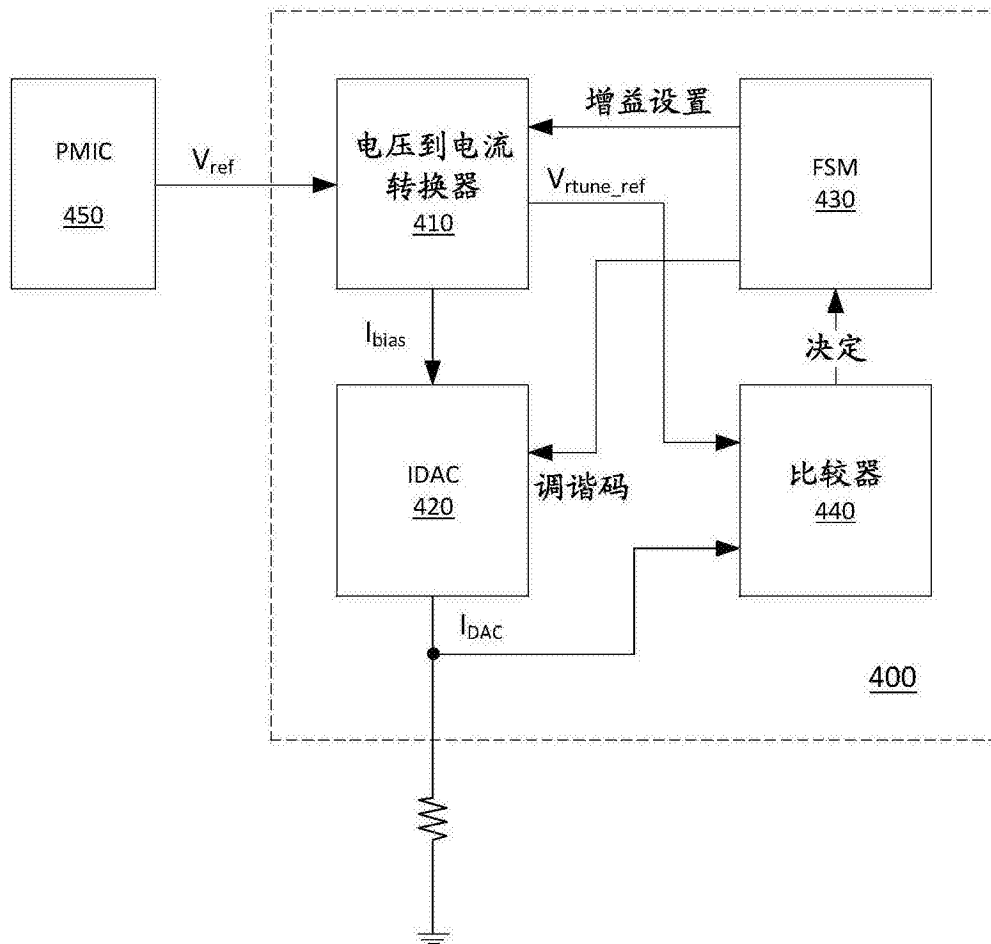


图4

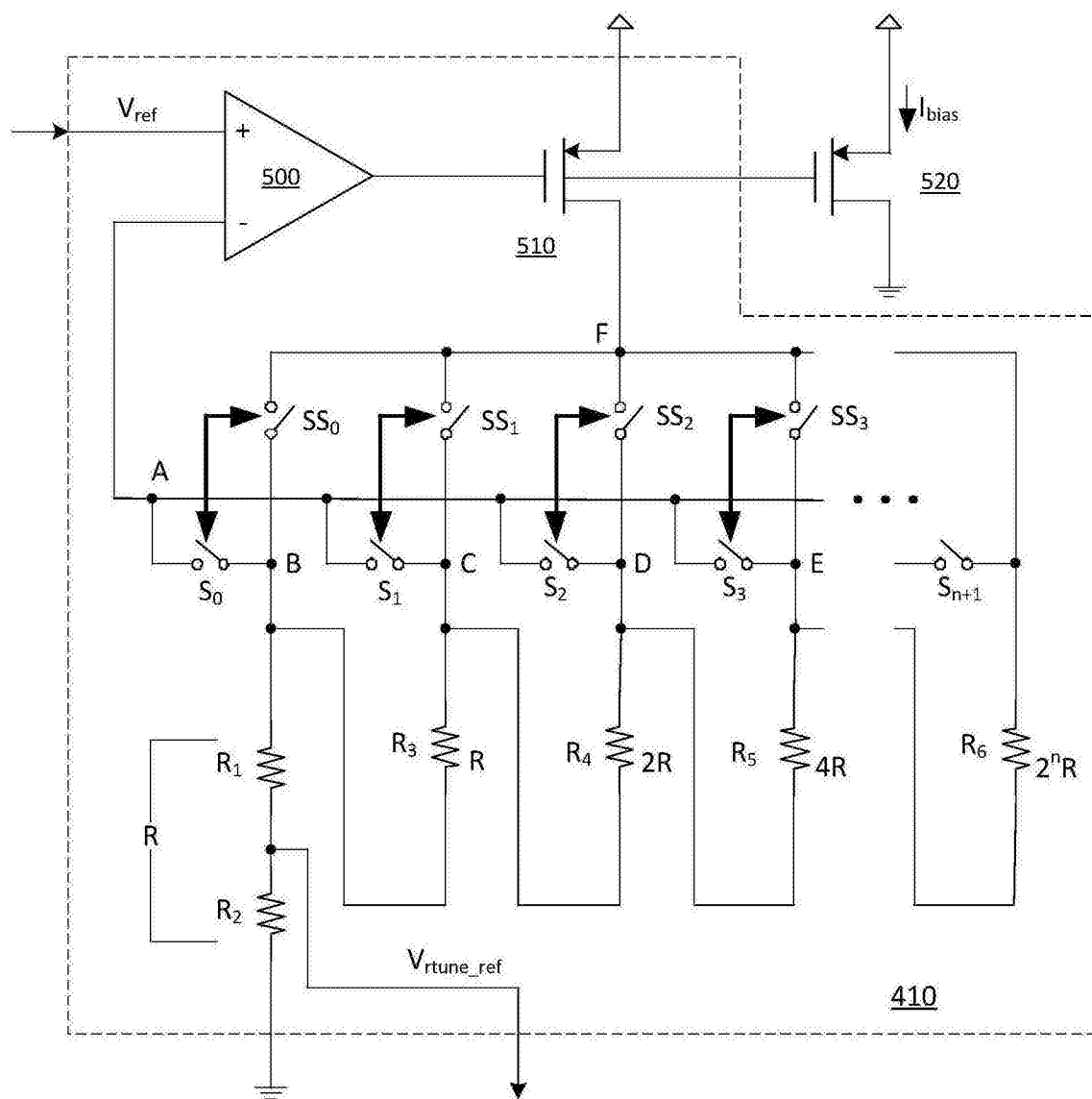


图5

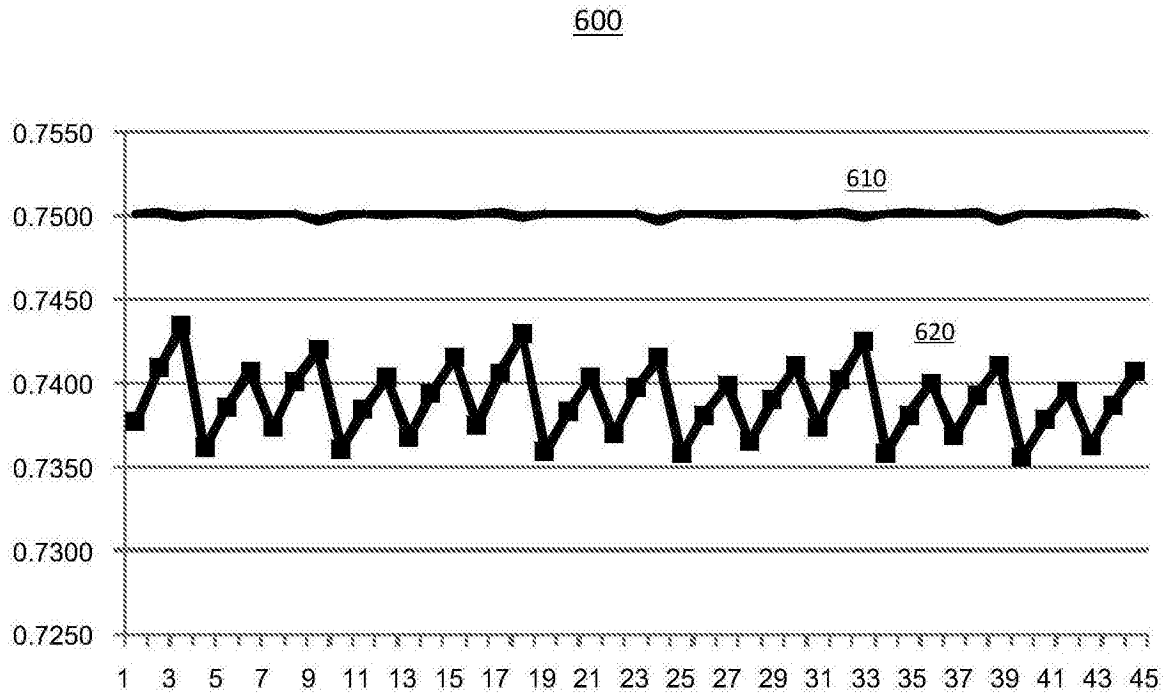


图6

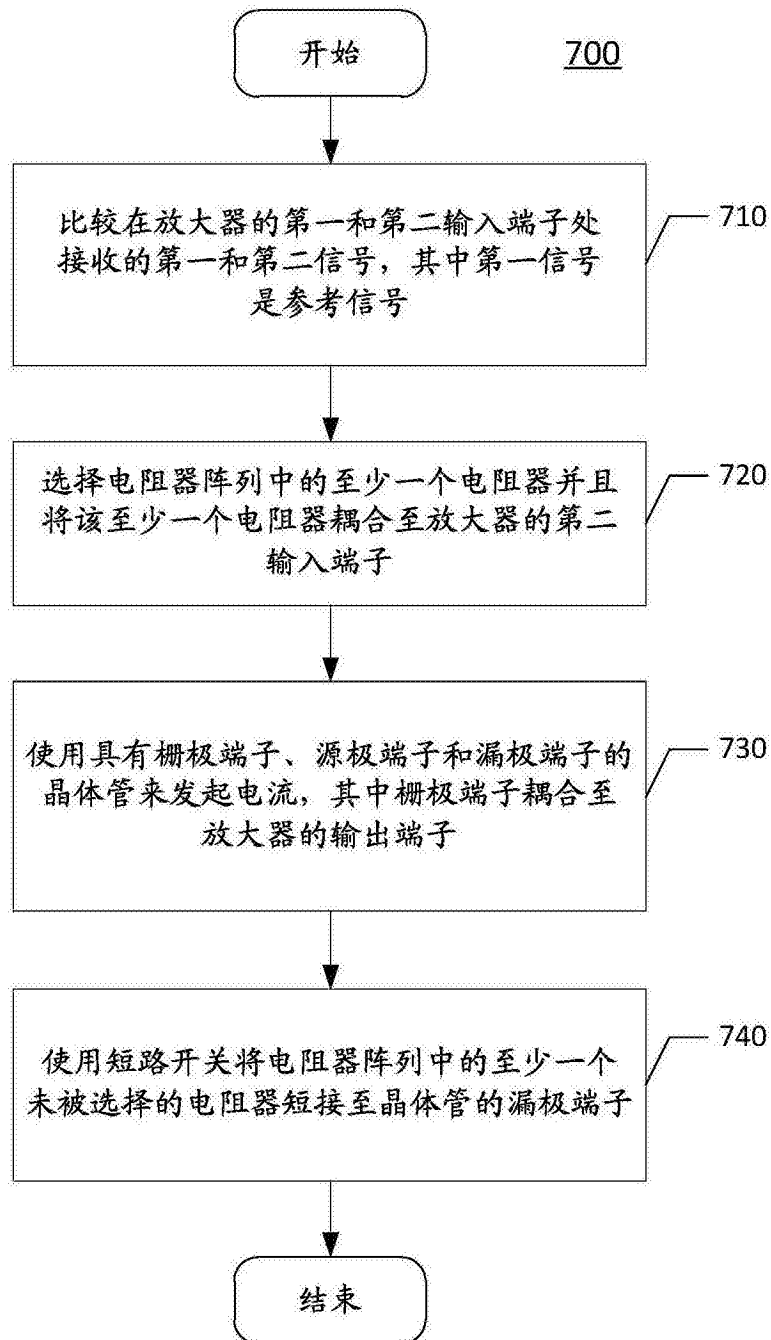


图7

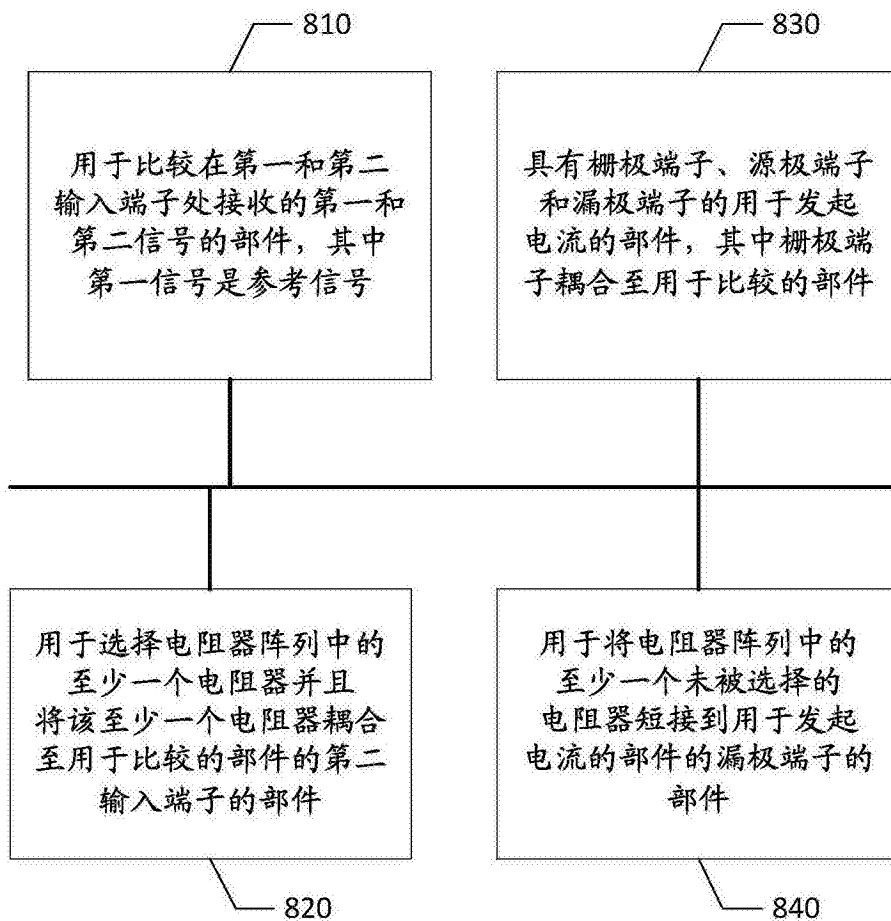
800

图8