

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2021-10075

(P2021-10075A)

(43) 公開日 令和3年1月28日(2021.1.28)

(51) Int.Cl.

HO4N 5/355 (2011.01)  
HO1L 27/146 (2006.01)

F 1

HO4N 5/355  
HO1L 27/146  
HO1L 27/146

900

A

D

テーマコード(参考)

4M118  
5C024

(43) 公開日 令和3年1月28日(2021.1.28)

審査請求 未請求 請求項の数 12 O L (全 19 頁)

(21) 出願番号

特願2019-121950 (P2019-121950)

(22) 出願日

令和1年6月28日(2019.6.28)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100126240

弁理士 阿部 琢磨

(74) 代理人 100124442

弁理士 黒岩 創吾

(72) 発明者 関根 寛

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

F ターム(参考) 4M118 AA02 AA10 AB01 BA14 BA19  
CA02 CA12 CA22 CB20 DB09  
DD04 DD06 FA06 GA02 GB09  
GD03 GD04 HA22 HA25  
5C024 CX43 CX44 EX43 GX03 GX16  
GX18 GX24 GY39 GY41

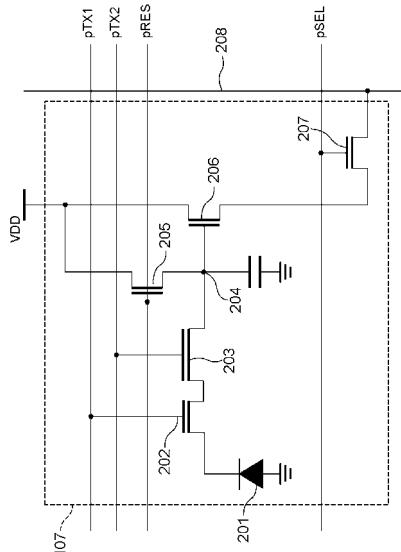
(54) 【発明の名称】光電変換装置、光電変換システム、および移動体

## (57) 【要約】

【課題】 リセット動作の遅延を生じさせることなくダイナミックレンジを拡大することができる。

【解決手段】 本発明の光電変換装置の一側面は、光電変換部と、入力ノードを有する増幅トランジスタと、第1転送トランジスタと、第1転送トランジスタと入力ノードとの間に配された第2転送トランジスタと、入力ノードに接続されたリセットトランジスタと、を備え、光電変換部から入力ノードに電荷を転送するときに、第2転送トランジスタのオンまたはオフを制御することにより入力ノードの容量値を切り替える。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

光電変換部と、

前記光電変換部で生じた電荷が入力される入力ノードを有する増幅トランジスタと、

前記光電変換部からの電荷の転送を制御する第1転送トランジスタと、

前記第1転送トランジスタと前記入力ノードとの間に配された第2転送トランジスタと

、  
前記入力ノードに接続されたリセットトランジスタと、を備え、  
前記光電変換部から前記入力ノードに電荷を転送するときに、前記第2転送トランジスタのオンまたはオフを制御することにより前記入力ノードの容量値を切り替えることを特徴とする光電変換装置。  
10

**【請求項 2】**

前記光電変換部への入射光量が第1の光量である場合に前記第2転送トランジスタがオフの状態で前記第1転送トランジスタをオンし、

前記光電変換部への入射光量が前記第1の光量よりも多い第2の光量である場合に前記第2転送トランジスタがオンの状態で前記第1転送トランジスタをオンすることを特徴とする請求項1に記載の光電変換装置。

**【請求項 3】**

前記光電変換部への入射光量が前記第2の光量である場合に、前記第1転送トランジスタをオンする前からオフした後まで前記第2転送トランジスタはオンの状態を維持することを特徴とする請求項2に記載の光電変換装置。  
20

**【請求項 4】**

選択トランジスタを備え、

前記光電変換部への入射光量が第1の光量である場合に、前記選択トランジスタをオンの状態で、前記第2転送トランジスタがオフして前記第1転送トランジスタをオンすることを特徴とする請求項2または3に記載の光電変換装置。

**【請求項 5】**

複数の前記光電変換部が、第1の行及び前記第1の行とは異なる第2の行に配され、

前記光電変換部への入射光量が前記第2の光量である場合に、前記第1の行に配された前記光電変換部に接続された前記第2転送トランジスタをオンし、前記第2の行に配された前記光電変換部に接続された前記第2転送トランジスタをオフすることを特徴とする請求項2乃至4のいずれか1項に記載の光電変換装置。  
30

**【請求項 6】**

1つの前記増幅トランジスタの前記入力ノードに第1の前記光電変換部および第2の前記光電変換部からの電荷が転送され、

前記第1の光電変換部からの電荷の転送を制御する第1の前記第1転送トランジスタと

、  
前記第2の光電変換部からの電荷の転送を制御する第2の前記第1転送トランジスタと、を備え、

前記第1の第1転送トランジスタと前記第2の第1転送トランジスタとが1つの前記第2転送トランジスタを共有することを特徴とする請求項1乃至5のいずれか1項に記載の光電変換装置。  
40

**【請求項 7】**

前記リセットトランジスタのゲートは、平面視で、前記第2転送トランジスタのゲートと前記増幅トランジスタのゲートとの間に配されることを特徴とする請求項1乃至6のいずれか1項に記載の光電変換装置。

**【請求項 8】**

前記光電変換部は半導体基板の内部に配され、

前記第1転送トランジスタのゲートは、前記半導体基板の第1の面に配され、

前記第1の面にはマイクロレンズが配され、  
50

平面視において、前記入力ノードを構成するフローティングディフュージョンは、前記マイクロレンズに重なる前記光電変換部、前記第1転送トランジスタ、前記第2転送トランジスタ、前記増幅トランジスタ、および前記リセットトランジスタにより構成されるユニットセル内において、前記マイクロレンズの光学中心から最も離れた位置に配されることを特徴とする請求項1乃至7のいずれか1項に記載の光電変換装置。

【請求項9】

前記光電変換部は半導体基板の内部に配され、  
前記第1転送トランジスタのゲートは、前記半導体基板の第1の面に配され、  
前記第1の面にはマイクロレンズが配され、  
平面視において、前記入力ノードを構成するフローティングディフュージョンは、前記マイクロレンズに重ならない領域に配されることを特徴とする請求項1乃至8のいずれか1項に記載の光電変換装置。 10

【請求項10】

前記第2転送トランジスタをオフしているときの前記入力ノードの容量は、前記光電変換部の容量よりも小さいことを特徴とする請求項1乃至9のいずれか1項に記載の光電変換装置。

【請求項11】

請求項1乃至10のいずれか1項に記載の光電変換装置と、  
前記光電変換装置が出力する信号を処理する信号処理部と、を有することを特徴とする光電変換システム。 20

【請求項12】

請求項1乃至10のいずれか1項に記載の光電変換装置と、  
前記光電変換装置からの信号に基づく視差情報から、対象物までの距離情報を取得する距離情報取得手段と、を有する移動体であって、  
前記距離情報に基づいて前記移動体を制御する制御手段をさらに有することを特徴とする移動体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置、光電変換システム、および移動体に関する。 30

【背景技術】

【0002】

特許文献1には、光電変換装置において、ダイナミックレンジを拡大するために増幅トランジスタの入力ノードに一端が接続され、リセットトランジスタに他端が接続された容量付加用のトランジスタを有する構成が開示されている。リセットトランジスタの一端には容量付加用トランジスタに接続され、他端には電源電圧(VDD)が供給されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】米国特許公開公報第2008/173909号明細書 40

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1に記載の構成では、入力ノードの電位をリセットする際に、容量付加用のトランジスタのゲートとリセットトランジスタのゲートをオンにする必要がある。特許文献1に記載の構成では、リセットトランジスタの他端から入力ノードの間に複数のゲートが配されることになり、1つのゲートが配される場合に比べてゲート長が長くなりやすい。したがって、ゲートによる抵抗ができ、入力ノードが所定の電位にリセットされない等のリセット性能の低下が生じる可能性がある。

【課題を解決するための手段】 50

## 【0005】

本発明に係る光電変換装置の一側面は、光電変換部と、前記光電変換部で生じた電荷が入力される入力ノードを有する増幅トランジスタと、前記光電変換部からの電荷の転送を制御する第1転送トランジスタと、前記第1転送トランジスタと前記入力ノードとの間に配された第2転送トランジスタと、前記入力ノードに接続されたリセットトランジスタと、を備え、前記光電変換部から前記入力ノードに電荷を転送するときに、前記第2転送トランジスタのオンまたはオフを制御することにより前記入力ノードの容量値を切り替える。

## 【0006】

本発明に係る光電変換装置の一側面は、信号電荷と同じ第1の極性の電荷が多数キャリアである第1導電型の第1半導体領域と、前記第1半導体領域で蓄積された電荷が転送される前記第1導電型の第2半導体領域と、前記第2半導体領域により入力ノードが構成される増幅トランジスタと、

前記第1半導体領域と前記第2半導体領域とを含む第1転送トランジスタと、を備え、前記第2半導体領域は、リセットトランジスタのソースまたはドレインを構成し、平面視で前記第2半導体領域と重なるように、第2転送トランジスタのゲートが配される。

## 【発明の効果】

## 【0007】

本発明の構成によれば、光電変換装置のダイナミックレンジを拡大しつつ、入力ノードのリセット性能の低下を抑制することが可能となる。

## 【図面の簡単な説明】

## 【0008】

【図1】第1の実施形態に係る光電変換装置のブロック図である。

【図2】第1の実施形態に係る画素の回路構成を示す図である。

【図3】第1の実施形態に係る画素の断面図及びポテンシャルを示す模式図である。

【図4】第1の実施形態に係る画素の平面図である。

【図5】第1の実施形態に係る読み出し動作を説明するためのタイミング図である。

【図6】第1の実施形態に係る読み出し動作におけるポテンシャルの概念図である。

【図7】第2の実施形態に係る読み出し動作を説明するためのタイミング図である。

【図8】第3の実施形態に係る画素の平面図である。

【図9】第3の実施形態に係る画素の回路構成を示す図である。

【図10】第4の実施形態に係る光電変換装置の分解斜視図である。

【図11】第4の実施形態に係る光電変換装置の画素の平面図である。

【図12】第5の実施形態に係る光電変換システムのブロック図である。

【図13】第6の実施形態に係る光電変換システム及び移動体の概略図である。

【図14】第6の実施形態に係る光電変換システムの動作を示すフロー図である。

## 【発明を実施するための形態】

## 【0009】

以下に示す形態は、本発明の技術思想を具体化するためのものであって、本発明を限定するものではない。各図面が示す部材の大きさや位置関係は、説明を明確にするために誇張していることがある。以下の説明において、同一の構成については同一の番号を付して説明を省略する場合がある。

## 【0010】

以下の説明において信号キャリア（信号電荷）は電子とする。第1極性のキャリアを多数キャリアとする第1導電型の半導体領域はN型半導体領域であり、第2極性のキャリアを多数キャリアとする第2導電型の半導体領域はP型半導体領域である。信号キャリアを正孔としても本発明は成り立つ。この場合は、第1導電型の半導体領域をP型半導体領域とし、第2導電型の半導体領域をN型半導体領域となる。

## 【0011】

以下の説明において、同様の機能を持つ素子や回路について同じ符号を付し、末尾に異

10

20

30

40

50

なるアルファベットの添字を加えて区別していることがある。両者を区別して説明する必要が無い場合には、a, b等の添字を省略して共通部分を説明する。

【0012】

以下の説明では、特に断りのない限り、画素を構成するトランジスタはN型のMOSトランジスタであるものとして説明を行う。トランジスタがオンの状態とはN型MOSトランジスタにハイレベル(Hレベル)の制御信号が入力し、N型MOSトランジスタが導通の状態を示す。トランジスタがオフの状態とはローレベル(Lレベル)の制御信号が入力し、N型MOSトランジスタが非導通の状態を示す。

【0013】

なお、N型のMOSトランジスタでなくP型のMOSトランジスタを用いてもよい。その場合には、制御信号などのP型MOSトランジスタへ供給する電位をN型の場合と逆転させるなど適宜変更して適用することが可能である。また、各実施形態の説明において、回路素子同士の接続関係を説明しているが、別の素子(スイッチ、バッファなど)を間に入れるなどの変更は適宜行うことが可能である。

10

【0014】

(第1の実施形態)

図1は、第1の実施形態に係る光電変換装置の概略構成を表すブロック図である。光電変換装置は、光を検出し信号を出力するユニットセルを有する。本実施形態の光電変換装置は、撮像可能な光電変換装置とし、ユニットセルを画素とする。本実施形態に係る光電変換装置は撮像を行わない装置であっても効果を得ることができる。撮像を行わない装置としては、例えば、測距センサ、測光センサなどがある。測距センサは、典型的には被写体までの距離情報を生成するために用いられるセンサであり、例えばTOF(Time Of Flight)センサ等がある。測光センサは、典型的には被写体の明るさを検出するために用いられるセンサである。

20

【0015】

図1の光電変換装置は画素アレイ部101、垂直走査回路102、読み出し回路103、水平走査回路104、出力回路105、制御回路106を備える。

【0016】

画素アレイ部101は、行方向及び列方向に配置された複数の画素107を備えている。画素アレイ部101には、撮像信号を検出する画素のほかに、遮光されたオプティカルブラック画素や信号を出力しないダミー画素が配置されていてもよい。

30

【0017】

垂直走査回路102は画素107内のトランジスタのオン(導通状態)またはオフ(非導通状態)を切り替えるための制御信号を供給する。制御信号を供給する制御信号線108が、各画素行に対応して配されている。1つの制御信号線108には1つの画素行に配された複数の画素107が接続されている。

【0018】

垂直走査回路102は、制御回路106からの信号を受けて、各画素行に配された複数の画素107に制御信号を共有する。

40

【0019】

読み出し回路103は垂直出力線208に出力された画素信号に対して、增幅処理やA/D変換処理などの信号処理を実施する。読み出し回路103は、画素107のリセット時の信号および光電変換時の信号に基づく相關二重サンプリング処理などを行う。

【0020】

水平走査回路104は、読み出し回路103に制御信号を供給する。水平走査回路104は、制御信号を読み出し回路103に供給する。水平走査回路104からの制御信号によって、読み出し回路103で処理された画素信号を出力回路105に転送する。出力回路105は、信号を光電変換装置の外部の信号処理部に出力する。制御回路106は、タイミングジェネレーターなどの、各回路を制御するための回路である。制御回路106は、垂直走査回路102、読み出し回路103、水平走査回路104、及び出力回路105

50

の動作やそのタイミングを制御する制御信号を供給する。垂直走査回路 102、読み出し回路 103、水平走査回路 104、及び出力回路 105への制御信号の少なくとも一部は、制御回路 106ではなく光電変換装置の外部から供給してもよい。

【0021】

図2は、本実施形態における光電変換装置の画素107に関する模式的な回路図である。図2では、1つの画素107の構成を示しており、他の画素は省略している。

【0022】

図2において、画素107は、光電変換部201、第1転送トランジスタ202、第2転送トランジスタ203、増幅トランジスタ206、フローティングディフィュージョン(FD)部204、リセットトランジスタ205、選択トランジスタ207を備える。FD部204は、増幅トランジスタ206の入力ノードである。各トランジスタは、例えばMOSFETにより構成され、平面視で、ドレインとソースの間には制御電極としてゲートを有する。

10

【0023】

光電変換部201は、例えばフォトダイオードであるが、有機材料の光電変換膜やフォトゲート等の任意の構成が適用できる。増幅トランジスタ206は、入力ノードの電位に基づく信号を選択トランジスタ207へと出力する。増幅トランジスタ206の一端は、例えば、電源電圧VDDに接続される。増幅トランジスタ206はソースフォロワ回路の一部であり、増幅トランジスタ206のゲートが入力ノードである。光電変換部201と入力ノードとは、第1転送トランジスタ202と第2転送トランジスタ203とを介して接続されている。第1転送トランジスタ202は、光電変換部201からの電荷の転送を制御している。第2転送トランジスタ203の一端は第1転送トランジスタ202に接続され、他端は入力ノードと接続されている。第2転送トランジスタ203は、光電変換部201からの電荷の転送を制御するとともに、入力ノードの容量値を制御している。選択トランジスタ207は、増幅トランジスタ206と垂直出力線208との間を選択的に接続する。そして、選択トランジスタ207は、垂直走査回路からの制御信号のタイミングに合わせて増幅トランジスタ206からの信号を垂直出力線208へと出力する。リセットトランジスタ205は、入力ノードに接続されており、入力ノードをリセット電位に設定する(リセットする)ことができる。

20

【0024】

第1転送トランジスタ202と第2転送トランジスタ203がオンになり光電変換部201からFD部204に電荷が転送されると、FD部204の電荷量に対応した画素信号電圧が増幅トランジスタ206のソースに出力される。

30

【0025】

ここで、図3を参照しながら、第2転送トランジスタ203によるFD部204の容量値の制御について説明する。図3(a)は、光電変換部201、第1転送トランジスタ202、第2転送トランジスタ203を通る概略断面図である。図3(b)は、第1転送トランジスタ202と第2転送トランジスタ203とがオフのポテンシャルの概念図である。図3(c)は、第1転送トランジスタ202がオフであり、第2転送トランジスタ203がオンのポテンシャルの概念図である。

40

【0026】

図3(a)に示すように、半導体基板には、光電変換部201を構成するN型半導体領域(第1半導体領域)と、FD部の一部を構成するN型半導体領域(第2半導体領域)210と、N型半導体領域211が配されている。N型半導体領域210は、平面視で、第2転送トランジスタ203とリセットトランジスタのゲートとの間に形成されており、FD部の一部を構成する。N型半導体領域211は、平面視で、第1転送トランジスタ202のゲートと第2転送トランジスタ203のゲートとの間に形成されている。

図3(b)及び図3(c)からわかるように、第2転送トランジスタ203をオンにする場合のFD部204の容量値は、第2転送トランジスタ203をオフにする場合のFD部204の容量値よりも大きい。第2転送トランジスタ203をオンにすることにより、

50

第2転送トランジスタ203のゲート下にチャネルが形成され、N型半導体領域211とN型半導体領域210とが電気的に接続され、FD部204の容量値が大きくなる。したがって、光電変換部201からFD部204に電荷が転送されるときに、第2転送トランジスタ203をオンのままにしておくと、FD部204で保持可能な電荷量が増える。すなわち、FD部204の容量値が大きくなる。したがって、増幅トランジスタ206から出力される画素信号電圧が小さくなり、ダイナミックレンジの拡大が可能となる。一方で、光電変換部201からFD部204に電荷が転送されるときに、第2転送トランジスタ203をオフにしておくと、FD部204には容量が付加されない。つまり、FD部204の容量はFD部204自体が有する容量値から変化しない。したがって、FD部204で保持可能な電荷量が少ない。すなわち、FD部204の容量値が小さくなる。したがって、増幅トランジスタ206から出力される画素信号電圧が大きくなる。この場合には、FD部204の1つの電荷に対する電圧変化量（電荷電圧変換効率）を高めることができる。電荷電圧変換効率が高いとは、感度が高いとも言える。したがって、第2転送トランジスタ203のオンオフを制御することにより、FD部204の容量値を変えることができ、感度の切り替えを行うことができる。

#### 【0027】

図3(b)及び図3(c)に示すように、FD部204の容量は、光電変換部201の容量よりも小さい。本実施形態によれば、第2転送トランジスタにより、FD部に容量を付加することができる。このため、FD部204自体の容量を大きくし、ダイナミックレンジを拡大することが可能となる。

#### 【0028】

図4は、本実施形態に係る画素107の模式的な平面図である。図2の回路と対応する部分には同一の符号が付されており、既に説明した構成及び機能については説明を省略することもある。図3(a)の断面図は、図4のA-A'断面図に相当する。図4では、光電変換部201、画素107に含まれる各トランジスタのゲート、及び配線を導通させるためのコンタクトを示している。光電変換部201と各トランジスタのソースおよびドレインとは、シリコン(Si)などの半導体基板の内部に形成される。また、各トランジスタのゲートは、半導体基板の第1面側に形成されている。

#### 【0029】

図4に示すように、光電変換部201、第1転送トランジスタ202、第2転送トランジスタ203、FD部204、リセットトランジスタ205は直列に接続されている。これにより、入力ノードのリセット性能の低下を抑制しながら、光電変換装置のダイナミックレンジを拡大することができる。

#### 【0030】

比較例として、FD部、FD部への容量付加を制御する制御トランジスタ、リセットトランジスタが直列に配されている場合について説明する。リセットトランジスタの一端が制御トランジスタに接続され、リセットトランジスタの他端に電源電圧VDDが接続される。比較例では、FD部をリセットする際に、リセットトランジスタのゲート及び制御トランジスタのゲートを介して電源電圧VDDの電位がFD部204に供給されることになる。この場合は、トランジスタのソースとドレインとを結ぶ方向における長さ（ゲート長）が、リセットトランジスタのゲートのみの場合と比較して長くなりやすい。ゲート長が長くなるとチャネル抵抗が大きくなるため、リセット性能の低下が生じる可能性がある。リセット性能の低下とは、例えば、リセットレベルの静定時間が伸びてしまうことや、各画素のリセット電位のばらつきが生じやすくなることを意味している。リセットトランジスタのゲート長と制御トランジスタのゲート長を短くすることにより、リセット性能の低下を防げる可能性はあるものの、FD部への容量付加を制御できなくなる可能性がある。したがって、比較例では一般的にゲート長を短くしにくく、チャネル抵抗によりリセット性能の低下が生じる可能性がある。

#### 【0031】

これに対して、本実施形態では、上述の通り、FD部204とリセットトランジスタ2

05を、FD部204の容量値を制御する第2転送トランジスタ203を介することなく直列に接続している。例えば、リセットトランジスタのソースまたはドラインの一方がFD部204の一部を構成する。したがって、比較例に比して、リセット電位が供給される際のチャネル抵抗を減らすことができ、入力ノードのリセット性能の低下を抑制することができる。

#### 【0032】

図5(a)及び図5(b)は、図2の画素107における各トランジスタの制御信号を示すタイミング図である。タイミング図の横軸は時間である。図5(a)及び図5(b)において、図2で示した各制御信号pSEL、pRES、pTX1、pTX2の電位の状態が示されている。pSELは、選択トランジスタを制御する信号であり、pRESはリセットトランジスタを制御する信号であり、pTX1は第1転送トランジスタを制御する信号であり、pTX2は第2転送トランジスタを制御する信号である。図5(a)は、低FD容量で読み出す場合のタイミングであり、図5(b)は、高FD容量で読み出す場合のタイミングである。また、図6(a)～(e)は図5(a)のそれぞれのタイミングにおけるポテンシャル図であり、図6(f)～(h)は図5(b)のそれぞれのタイミングにおけるポテンシャル図である。

#### 【0033】

まず、図5(a)及び図6(a)～(e)を参照しながら、低FD容量で読み出す場合の駆動について説明する。

#### 【0034】

まず、時刻t1において、pSELをHiレベル(以下Hi)にして読み出し行の画素の選択トランジスタをオンする。時刻t2において、pRESをHiからLowレベル(以下Lo)にしてリセットトランジスタをオンからオフへと切り替える。このとき、第2転送トランジスタはオフになっている。第1転送トランジスタおよび第2転送トランジスタがオフの状態において、光電変換部は信号電荷を蓄積する。この状態におけるポテンシャル図を図6(a)に示す。この状態においてFD部は低FD容量時のリセットレベルにあり、増幅トランジスタ206はその電位を読み出してリセット信号(N信号)として垂直信号線に出力する。時刻t3までは、光電変換部における電荷の蓄積期間ともいえる。

#### 【0035】

時刻t3に、pTX1をHiにして第1転送トランジスタをオンする。時刻t3に、光電変換部からFD部への読み出し動作が開始される。この状態におけるポテンシャル図を図6(b)に示す。図6(b)に示すように、光電変換部で蓄積された電荷が第1転送トランジスタのゲート下に移動する。

#### 【0036】

第1転送トランジスタをオンにした状態のまま、時刻t4に、pTX2をHiにして第2転送トランジスタをオンにする。この状態におけるポテンシャル図を図6(c)に示す。図6(c)に示すように、光電変換部で蓄積された電荷は、第1転送トランジスタおよび第2転送トランジスタをオンすることにより容量が付加されたFD部へと転送される。

#### 【0037】

時刻t5に、pTX1をHiからLoにして第1転送トランジスタをオフする。この状態におけるポテンシャル図を図6(d)に示す。図6(d)に示すように、光電変換部とFD部との間にポテンシャルバリアが形成される。これにより、信号電荷は、第2転送トランジスタをオンすることにより容量が付加されたFD部へと転送される。

#### 【0038】

時刻t6に、pTX2をHiからLoにして第2転送トランジスタをオフする。この状態におけるポテンシャルバリア図を図6(e)に示す。図6(e)に示すように、図6(d)に比べて第2転送トランジスタのゲート下のポテンシャルが高くなり、第2転送トランジスタによる容量が付加されていないFD部のみに信号電荷が保持される。

#### 【0039】

その後、増幅トランジスタがFD部の電位に応じた信号(S信号)を出力する。

10

20

30

40

50

## 【0040】

なお、図5(a)では、第1の転送トランジスタと第2の転送トランジスタをオンするタイミングとオフするタイミングとをずらしている。具体的には、第1転送トランジスタをオンした後に第2転送トランジスタをオンし、第1転送トランジスタをオフした後に第2転送トランジスタをオフしている。これにより、第1転送トランジスタと第2転送トランジスタとのオンオフ制御のタイミングにずれが生じても、光電変換部で蓄積された信号電荷が光電変換部に残ることを抑制しやすくなる。第1転送トランジスタと第2転送トランジスタとのオン／オフのタイミングは図5(a)に示すタイミングに限定されない。例えば、第1転送トランジスタと第2転送トランジスタとでオン／オフのタイミングを同じにしてもよい。また、第2転送トランジスタをオンした後に、第1転送トランジスタをオンし、第1転送トランジスタをオフした後に、第2転送トランジスタをオフしてもよい。

10

## 【0041】

続いて、図5(b)及び図6(f)～(h)を参照しながら、高FD容量で読み出す場合の駆動について説明する。

## 【0042】

時刻t1に、pSELをHiにして読み出し行の画素の選択トランジスタをオンする。時刻t2に、pRESをHiからLoにしてリセットリセットトランジスタをオンからオフへと切り替える。このとき、第2転送トランジスタはオンになっている。この状態におけるポテンシャル図を図6(f)に示す。図6(f)に示すように、第2転送トランジスタをオンすることによりFD部に容量が付加され、図6(a)の場合と比べてFD容量が大きくなっている。このようにFD部に容量が付加された状態でリセット動作を行う。この状態においてFDは高FD容量時のリセットレベルにあり、その信号を読み出してN信号とする。高FD容量で読み出す場合は、例えば、光電変換部への入射光量が低FD容量で読み出す場合に比べて多い場合が想定される。したがって、光電変換部に蓄積される信号電荷は、低FD容量で読み出す場合に比べて多くなっている。例えば、光電変換部に蓄積される信号電荷量が、容量が付加されていないFD容量に比べて多くなっている。

20

## 【0043】

時刻t3に、pTX1をHiにして第1転送トランジスタをオンにする。このとき第2転送トランジスタは、pTX2がHiであり、オンしている。この状態におけるポテンシャル図を図6(g)に示す。図6(g)に示すように、光電変換部で蓄積された信号電荷が、容量が付加されたFD部に転送される。

30

## 【0044】

時刻t4に、pTX1をHiからLoにして第1転送トランジスタをオフにする。このとき第2転送トランジスタは、pTX2がHiの状態を維持しており、オンしたままである。この状態におけるポテンシャル図を図6(h)に示す。図6(h)に示すように、FD部に容量を付加したままで光電変換部とFD部との間にポテンシャルバリアが形成される。

## 【0045】

その後、第2転送トランジスタをオンしたままの状態で増幅トランジスタがFD部の電位に応じた信号(S信号)を出力する。

40

## 【0046】

なお、図5(b)では、第2転送トランジスタは、光電変換部の蓄積動作期間および信号読み出し動作期間にわたってオンしたままの状態を維持しているが、これに限定されない。第2転送トランジスタは、少なくともN信号を読み出す期間とS信号を読み出す期間においてオンしていればよい。例えば、N信号を読み出した後に、時刻t2で第2転送トランジスタをオフし、時刻t3の第1転送トランジスタがオンするタイミングと同じタイミングで第2転送トランジスタをオンしてもよい。

## 【0047】

図5(a)及び図5(b)に示すような駆動によれば、光電変換部への入射光量に応じてFD容量を変えることができる。例えば、光電変換部への入射光量が第1の光量である

50

場合（低輝度の被写体を撮像する場合）は、第2転送トランジスタをオフにした状態で増幅トランジスタは信号を出力する低FD容量の読み出し駆動を採用する。一方で、光電変換部への入射光量が第1の光量よりも多い第2光量である場合（高輝度の被写体を撮像する場合）は、第2転送トランジスタをオンにした状態で増幅トランジスタは信号を出力する高FD容量の読み出し駆動を採用する。信号電荷量が少ない場合は、低FD容量の読み出し駆動を採用することにより、高FD容量の場合に比べて、低ノイズで高感度な信号を読み出すことができる。一方で、信号電荷量が多い場合は、高FD容量の読み出し駆動を採用することにより、低FD容量の場合に比べて、高飽和な信号を読み出すことができる。したがって、光電変換装置のダイナミックレンジを拡大することできる。

## 【0048】

10

図2では、画素107が選択トランジスタ207を含むが、選択トランジスタ207は必須の構成ではない。画素107が選択トランジスタ207を含まない場合において、増幅トランジスタ206は、FD部204の電位に基づく信号を、選択トランジスタ207を介することなく、垂直出力線208へと出力する。

## 【0049】

## （第2の実施形態）

次に、第2の実施形態に係る光電変換装置について、図7を参照しながら説明する。以下の説明では、主として第1の実施形態と異なる点について説明する。

## 【0050】

20

本実施形態は、高FD容量の読み出し駆動における駆動タイミングが異なる。具体的には、選択トランジスタをオンしている画素行（第1の画素行）では第2転送トランジスタをオンし、選択トランジスタをオフしている画素行（第2の画素行）では第2転送トランジスタをオフしている。第2転送トランジスタのオンするタイミングとオフするタイミングとは、選択トランジスタがオンするタイミングとオフするタイミングと一致している。具体的には、時刻t1で選択トランジスタと第2転送トランジスタがオンし、時刻t5で選択トランジスタと第2転送トランジスタがオフしている。

## 【0051】

本実施形態によれば、光電変換装置のダイナミックレンジを拡大することを可能にしつつ、選択トランジスタをオフしている画素行に配された画素において光電変換部からFD部へのパンチスルーを抑制することができる。

30

## 【0052】

## （第3の実施形態）

次に、第3の実施形態に係る光電変換装置について、図8及び図9を参照しながら説明する。図8は、本実施形態における画素の平面図であり、図9は本実施形態に係る画素の回路図である。以下の説明では、主として、第1の実施形態と異なる点について説明する。

## 【0053】

本実施形態は、第1の光電変換部201aと第2の光電変換部201bで第2転送トランジスタ203、FD部204、リセットトランジスタ205、増幅トランジスタ206、選択トランジスタ207を共有する。第1の光電変換部201aと第2転送トランジスタ203とは、第1転送トランジスタ202a（第1の第1転送トランジスタ）を介して接続される。第2の光電変換部201bと第2転送トランジスタ203とは、第1転送トランジスタ202b（第2の第1転送トランジスタ）を介して接続される。

40

## 【0054】

本実施形態によれば、1つの第2転送トランジスタ203のゲートとFD部204とが接する。したがって、複数の第1転送トランジスタがFD部に接する場合に比べて、FDに接するゲート容量を減らすことができ、FD容量を減らすことができる。

## 【0055】

## （第4の実施形態）

次に、第4の実施形態に係る子電変換装置について、図10および図11を参照しなが

50

ら説明する。図10は、光電変換装置1100の分解斜視図である。図10は、本実施形態における画素の平面図である。図11(a)は、半導体基板のトランジスタが形成される側の面(第1面)1110Aから観た平面図である。図11(b)は、半導体基板の第1面に対向する面(第2面)1110Bから観た平面図である。以下では、第3の実施形態と異なる点について説明する。

#### 【0056】

本実施形態に係る光電変換装置は、第2面1110Bの側から光が入射する、いわゆる裏面照射型の光電変換装置である。図10に示すように、1つの半導体基板1110に画素アレイ部101が設けられている。別の半導体基板1120には、制御部1121と信号処理部1122が設けられている。制御部1121と信号処理部1122のそれぞれの半導体基板1110への正射影は、少なくとも一部が画素アレイ部101と重畠している。本実施形態の光電変換装置1100は、さらに、別の処理回路を含む半導体基板を有していてもよく、3つ以上の半導体基板が積層されていてもよい。

10

#### 【0057】

制御部1121は、画素に含まれるトランジスタに制御信号を供給する垂直走査回路や、電源回路を含み得る。また、制御部1121は光電変換装置を駆動するためのタイミング発生回路や、変換回路へ参照信号を供給する参照信号供給回路、増幅回路あるいは変換回路から信号を順次読み出すための水平走査回路を含み得る。例えば、制御部1121は、図1における光電変換装置の垂直走査回路102、水平走査回路104、制御回路106などを含む。

20

#### 【0058】

信号処理部1122は、画素領域で発生した信号電荷に基づく電気信号を処理する。信号処理部1122は、ノイズ除去回路、増幅回路、変換回路、画像信号処理回路を含むことができる。ノイズ除去回路は、例えば関二重サンプリング(CDS)回路である。増幅回路は、例えば列アンプ回路である。変換回路は、例えばコンパレータとカウンタで構成されたアナログデジタル変換(ADC)回路である。画像信号処理回路は、例えばメモリとプロセッサを含み、アナログデジタル変換されたデジタル信号から画像データを生成したり、画像データに画像処理を施したりする。例えば、信号処理部1122は、図1における読み出し回路103を含む。

30

#### 【0059】

図11(a)および図11(b)に、平面視におけるマイクロレンズの光学中心1001を示す。ユニットセルは2つの光電変換部を含む。ここで述べているユニットセルとは、1つの光学中心に対応する光電変換部及び光電変換部からの読み出し回路をひとまとまりとしてユニットセルと定義している。例えば、図11では、ユニットセルは、平面視でマイクロレンズに重なる2つの光電変換部、各光電変換部から電荷の転送を制御する第1転送トランジスタ、第2転送トランジスタ、増幅トランジスタ、及び、リセットトランジスタにより構成される。

#### 【0060】

図11(a)に示すように、第2転送トランジスタ203に接続されているFD部204は、ユニットセル内において、光学中心1001に対して最も遠い位置に配されている。例えば、FD部204は、ユニットセル内の角に形成されている。上述の通り、裏面照射型の光電変換装置の場合、光が裏面から入射する。したがって、FD部204が光学中心1001に近い場合、光電変換部で光電変換された信号電荷がFD部へ流入する確率が上がり、感度低下や感度の入射角特性の非対称性を生じさせる可能性がある。

40

#### 【0061】

第2転送トランジスタを持たない比較例では、複数の光電変換部がFD部を共有する場合には、FD部が第1転送トランジスタの一部を構成するため、FD部の平面的な配置に大きな制約が生じていた。これに対して、本実施形態によれば、第2転送トランジスタを付加することで複数の光電変換部がFD部を共有する場合でもFD部をより高い自由度で配置することが可能となる。

50

## 【0062】

## (第5の実施形態)

図12は、本実施形態に係る光電変換システム1200の構成を示すブロック図である。本実施形態の光電変換システム1200は、光電変換装置1204を含む。ここで、光電変換装置1204は、上述の実施形態で述べた光電変換装置のいずれかを適用することができる。光電変換システム1200は例えば、撮像システムとして用いることができる。光電変換システム1200の具体例としては、デジタルスチルカメラ、デジタルカムコーダー、監視カメラ等が挙げられる。図12では、光電変換システム1200としてデジタルスチルカメラの例を示している。

## 【0063】

図12に示す光電変換システム1200は、光電変換装置1204、被写体の光学像を光電変換装置1204に結像させるレンズ1202、レンズ1202を通過する光量を可変にするための絞り1203、レンズ1202の保護のためのバリア1201を有する。レンズ1202および絞り1203は、光電変換装置1204に光を集光する光学系である。

## 【0064】

光電変換システム1200は、光電変換装置1204から出力される出力信号の処理を行う信号処理部1205を有する。信号処理部1205は、必要に応じて入力信号に対して各種の補正、圧縮を行って出力する信号処理の動作を行う。光電変換システム1200は、更に、画像データを一時的に記憶するためのバッファメモリ部1206、外部コンピュータ等と通信するための外部インターフェース部(外部I/F部)1209を有する。更に光電変換システム1200は、撮像データの記録又は読み出しを行うための半導体メモリ等の記録媒体1211、記録媒体1211に記録または読み出しを行うための記録媒体制御インターフェース部(記録媒体制御I/F部)1210を有する。記録媒体1211は、光電変換システム1200に内蔵されていてもよく、着脱可能であってもよい。また、記録媒体制御I/F部1210から記録媒体1211との通信や外部I/F部1209からの通信は無線によってなされてもよい。

## 【0065】

更に光電変換システム1200は、各種演算を行うとともにデジタルスチルカメラ全体を制御する全体制御・演算部1208、光電変換装置1204と信号処理部1205に各種タイミング信号を出力するタイミング発生部1207を有する。ここで、タイミング信号などは外部から入力されてもよく、光電変換システム1200は、少なくとも光電変換装置1204と、光電変換装置1204から出力された出力信号を処理する信号処理部1205とを有すればよい。第4の実施形態にて説明したようにタイミング発生部1207は光電変換装置に搭載されていてもよい。全体制御・演算部1208およびタイミング発生部1207は、光電変換装置1204の制御機能の一部または全部を実施するように構成してもよい。

## 【0066】

光電変換装置1204は、画像用信号を信号処理部1205に出力する。信号処理部1205は、光電変換装置1204から出力される画像用信号に対して所定の信号処理を実施し、画像データを出力する。また、信号処理部1205は、画像用信号を用いて、画像を生成する。なお、信号処理部1205やタイミング発生部1207は、光電変換装置に搭載されていてもよい。つまり、信号処理部1205やタイミング発生部1207は、画素が配された基板に設けられていてもよく、第3の実施形態に記載したような別の基板に設けられている構成であってもよい。上述した各実施形態の光電変換装置を用いて撮像システムを構成することにより、より良質の画像が取得可能な撮像システムを実現することができる。

## 【0067】

## (第6の実施形態)

本実施形態の光電変換システム及び移動体について、図13および図14を用いて説明す

10

20

30

40

50

る。図13は、本実施形態による光電変換システム及び移動体の構成例を示す概略図である。図14は、本実施形態による光電変換システムの動作を示すフロー図である。本実施形態では、光電変換システムとして、車載カメラの一例を示す。

#### 【0068】

図13は、車両システムとこれに搭載される撮像を行う光電変換システムの一例を示したものである。光電変換システム1301は、光電変換装置1302、画像前処理部1315、集積回路1303、光学系1314を含む。光学系1314は、光電変換装置1302に被写体の光学像を結像する。光電変換装置1302は、光学系1314により結像された被写体の光学像を電気信号に変換する。光電変換装置1302は、上述の各実施形態のいずれかの光電変換装置である。画像前処理部1315は、光電変換装置1302から出力された信号に対して所定の信号処理を行う。画像前処理部1315の機能は、光電変換装置1302内に組み込まれていてもよい。光電変換システム1301には、光学系1314、光電変換装置1302及び画像前処理部1315が、少なくとも2組設けられており、各組の画像前処理部1315からの出力が集積回路1303に入力されるようになっている。

10

#### 【0069】

集積回路1303は、撮像システム用途向けの集積回路であり、メモリ1305を含む画像処理部1304、光学測距部1306、視差演算部1307、物体認知部1308、異常検出部1309を含む。画像処理部1304は、画像前処理部1315の出力信号に対して、現像処理や欠陥補正等の画像処理を行う。メモリ1305は、撮像画像の一次記憶、撮像画素の欠陥位置を格納する。光学測距部1306は、被写体の合焦や、測距を行う。視差演算部1307は、複数の光電変換装置1302により取得された複数の画像データから視差情報（視差画像の位相差）の算出を行う。物体認知部1308は、車、道、標識、人等の被写体の認知を行う。異常検出部1309は、光電変換装置1302の異常を検出すると、主制御部1313に異常を発報する。

20

#### 【0070】

集積回路1303は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよいし、これらの組合せによって実現されてもよい。また、FPGA(Field Programmable Gate Array)やASIC(Application Specific Integrated Circuit)等によって実現されてもよいし、これらの組合せによって実現されてもよい。

30

#### 【0071】

主制御部1313は、光電変換システム1301、車両センサ1310、制御ユニット1320等の動作を統括・制御する。主制御部1313を持たず、光電変換システム1301、車両センサ1310、制御ユニット1320が個別に通信インターフェースを有して、それぞれが通信ネットワークを介して制御信号の送受を行う（例えばCAN規格）方法も取り得る。

#### 【0072】

集積回路1303は、主制御部1313からの制御信号を受け或いは自身の制御部によって、光電変換装置1302へ制御信号や設定値を送信する機能を有する。

40

#### 【0073】

光電変換システム1301は、車両センサ1310に接続されており、車速、ヨーレート、舵角などの自車両走行状態及び自車外環境や他車・障害物の状態を検出することができる。車両センサ1310は、視差画像から対象物までの距離情報を取得する距離情報取得手段である。また、光電変換システム1301は、自動操舵、自動巡航、衝突防止機能等の種々の運転支援を行う運転支援制御部1311に接続されている。特に、衝突判定機能に関しては、光電変換システム1301や車両センサ1310の検出結果を基に他車・障害物との衝突推定・衝突有無を判定する。これにより、衝突が推定される場合の回避制御、衝突時の安全装置起動を行う。

50

## 【0074】

また、光電変換システム1301は、衝突判定部での判定結果に基づいて、ドライバーに警報を発する警報装置1312にも接続されている。例えば、衝突判定部の判定結果として衝突可能性が高い場合、主制御部1313は、ブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして、衝突を回避、被害を軽減する車両制御を行う。警報装置1312は、音等の警報を鳴らす、カーナビゲーションシステムやメーターパネルなどの表示部画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどでユーザに警告を行う。

## 【0075】

本実施形態では、車両の周囲、例えば前方又は後方を光電変換システム1301で撮影する。図13(b)に、車両前方を光電変換システム1301で撮像する場合の光電変換システム1301の配置例を示す。

10

## 【0076】

2つの光電変換装置1302は、車両1300の前方に配置される。具体的には、車両1300の進退方位又は外形(例えば車幅)に対する中心線を対称軸に見立て、その対称軸に対して2つの光電変換装置1302が線対称に配置されると、車両1300と被写対象物との間の距離情報の取得や衝突可能性の判定を行う上で好ましい。また、光電変換装置1302は、運転者が運転席から車両1300の外の状況を視認する際に運転者の視野を妨げない配置が好ましい。警報装置1312は、運転者の視野に入りやすい配置が好ましい。

20

## 【0077】

次に、光電変換システム1301における光電変換装置1302の故障検出動作について、図14を用いて説明する。光電変換装置1302の故障検出動作は、図14に示すステップS1410～S1480に従って実施される。

## 【0078】

ステップS1410は、光電変換装置1302のスタートアップ時の設定を行うステップである。すなわち、光電変換システム1301の外部(例えば主制御部1313)又は光電変換システム1301の内部から、光電変換装置1302の動作のための設定を送信し、光電変換装置1302の撮像動作及び故障検出動作を開始する。

30

## 【0079】

次いで、ステップS1420において、有効画素から画素信号を取得する。また、ステップS1430において、故障検出用に設けた故障検出画素からの出力値を取得する。この故障検出画素は、有効画素と同じく光電変換部を備える。この光電変換部には、所定の電圧が書き込まれる。故障検出用画素は、この光電変換部に書き込まれた電圧に対応する信号を出力する。なお、ステップS1420とステップS1430とは逆でもよい。

## 【0080】

次いで、ステップS1440において、故障検出画素の出力期待値と、実際の故障検出画素からの出力値との該非判定を行う。ステップS1440における該非判定の結果、出力期待値と実際の出力値とが一致している場合は、ステップS1450に移行し、撮像動作が正常に行われていると判定し、処理ステップがステップS1460へと移行する。ステップS1460では、走査行の画素信号をメモリ1305に送信して一次保存する。その後、ステップS1420に戻り、故障検出動作を継続する。一方、ステップS1440における該非判定の結果、出力期待値と実際の出力値とが一致していない場合は、処理ステップはステップS1470に移行する。ステップS1470において、撮像動作に異常があると判定し、主制御部1313、又は警報装置1312に警報を発報する。警報装置1312は、表示部に異常が検出されたことを表示させる。その後、ステップS1480において光電変換装置1302を停止し、光電変換システム1301の動作を終了する。

40

## 【0081】

なお、本実施形態では、1行毎にフローチャートをループさせる例を例示したが、複数

50

行毎にフローチャートをループさせてもよいし、1フレーム毎に故障検出動作を行ってもよい。ステップS1470の警報の発報は、無線ネットワークを介して、車両の外部に通知するようにしてもよい。

#### 【0082】

また、本実施形態では、他の車両と衝突しない制御を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。さらに、光電変換システム1301は、自車両等の車両に限らず、例えば、船舶、航空機或いは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

10

#### 【0083】

本発明の光電変換装置は、更に、カラーフィルタやマイクロレンズを有する構成であってもよく、距離情報など各種情報を取得可能な構成であってもよい。また、増幅トランジスタはソースフォロワ回路の一部であるが、AD変換器の一部を構成していてもよい。具体的には、AD変換器が含む比較器の一部を増幅トランジスタが構成していてもよい。また、比較器の一部の構成が別の半導体基板に設けられている構成であってもよい。

#### 【0084】

本発明は、上記実施形態に限らず種々の変形が可能である。例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態である。また、上述の実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらの例示によって本発明の技術的範囲が限定的に解釈されなければならない。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な態様で実施することができる。

20

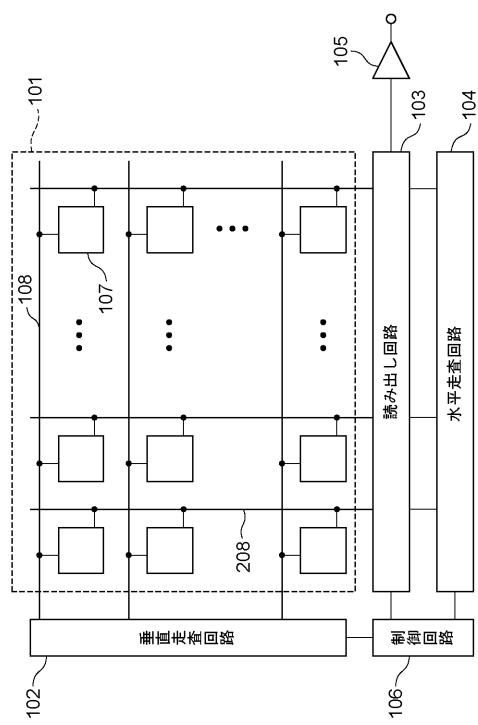
#### 【符号の説明】

#### 【0085】

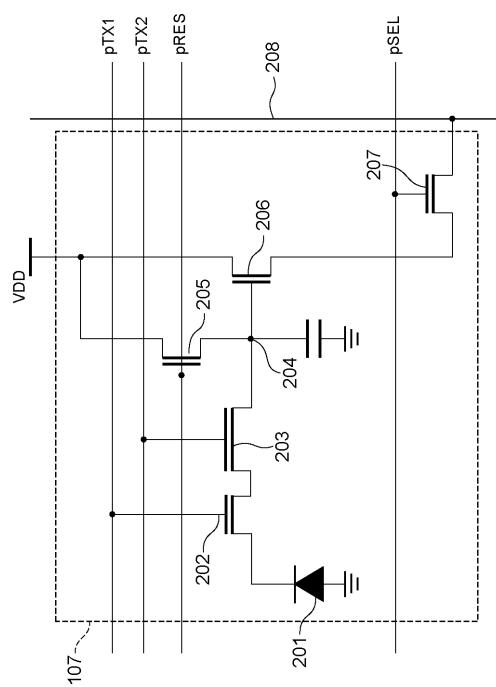
- 201 光電変換部
- 202 第1転送トランジスタ
- 203 第2転送トランジスタ
- 205 リセットトランジスタ
- 206 増幅トランジスタ

30

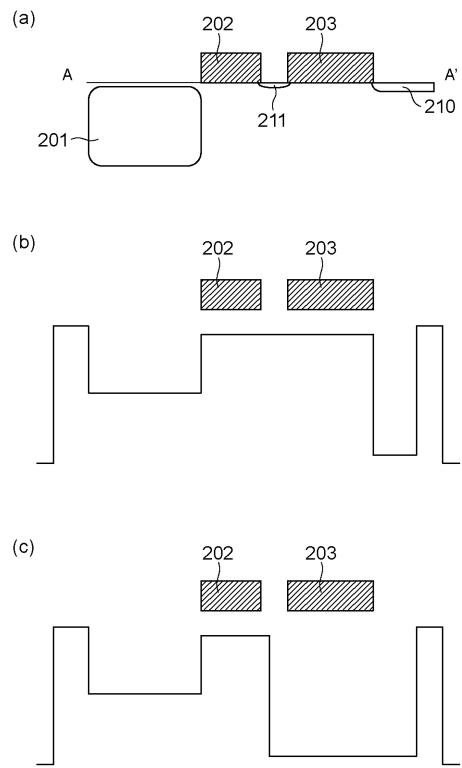
【図1】



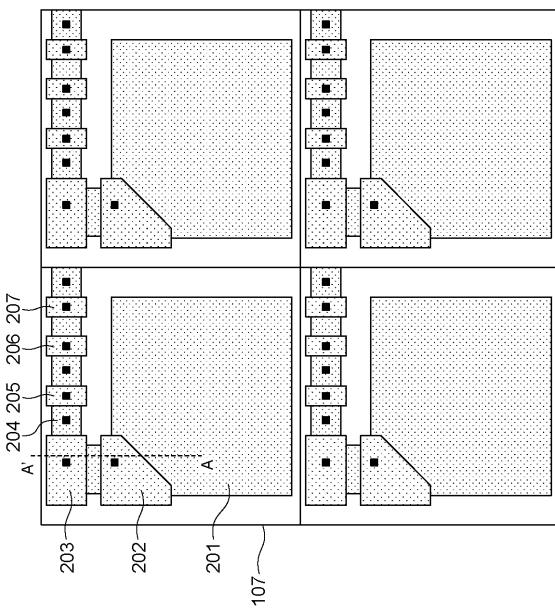
【図2】



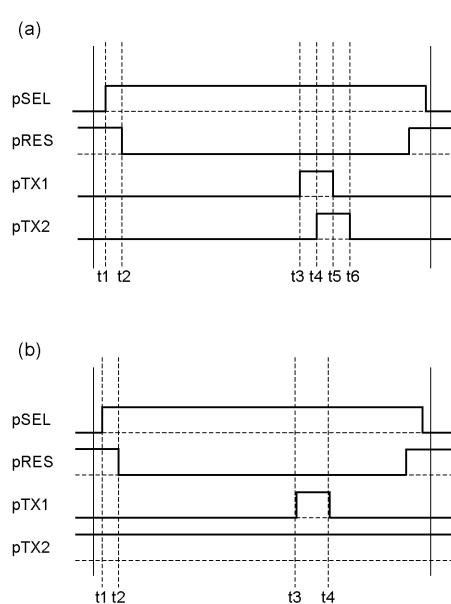
【図3】



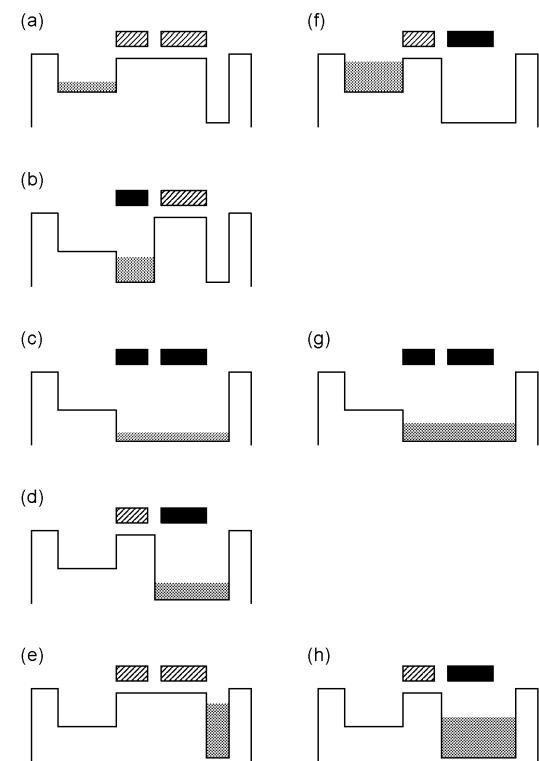
【図4】



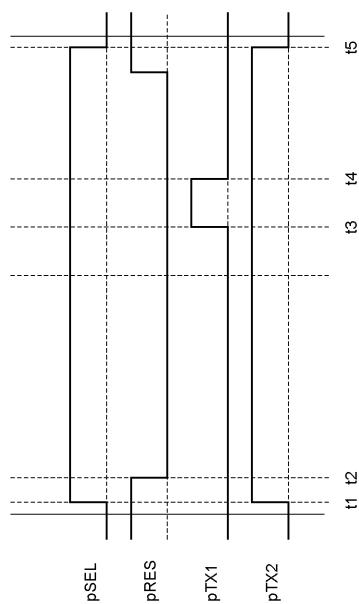
【図5】



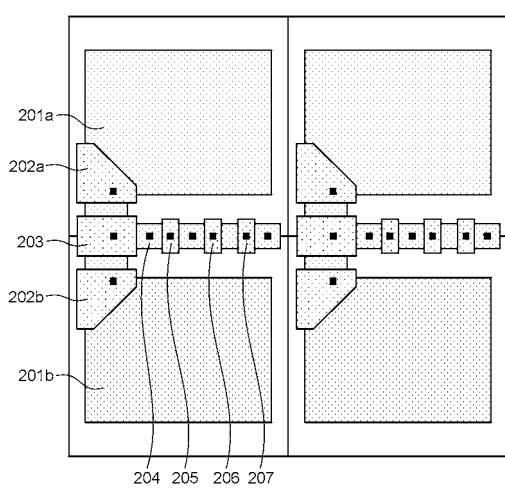
【図6】



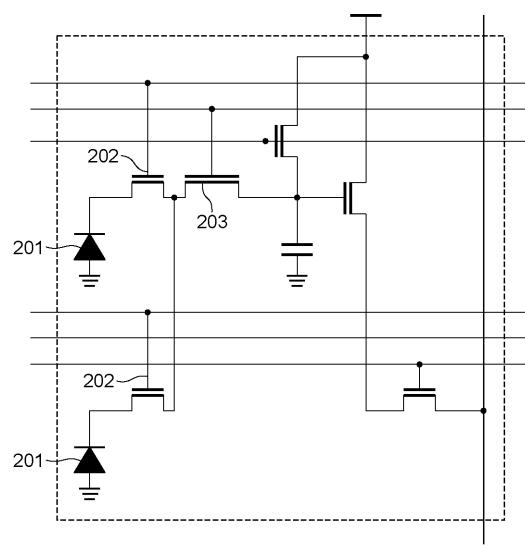
【図7】



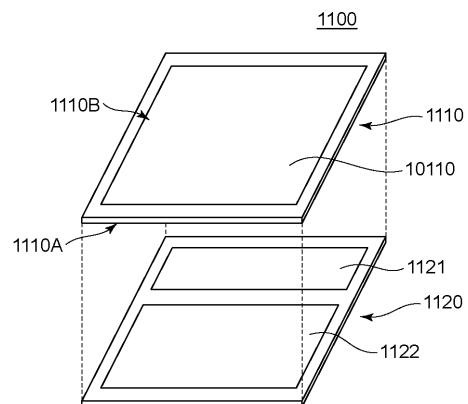
【図8】



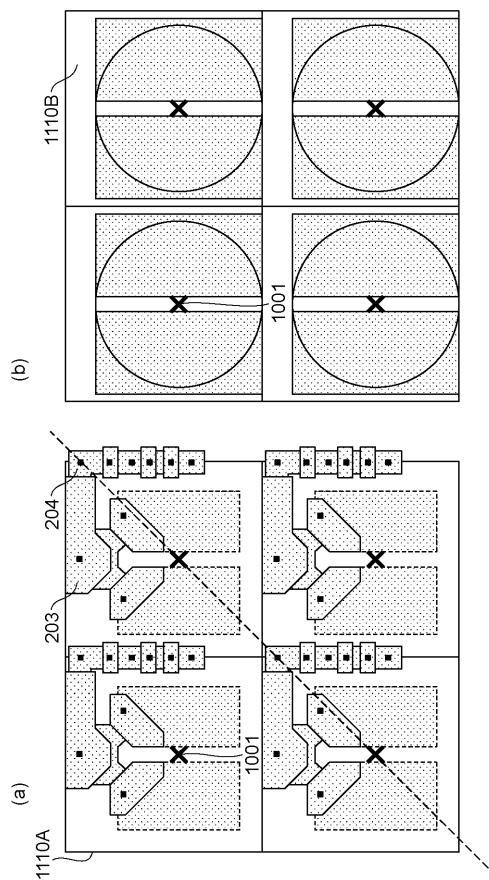
【図 9】



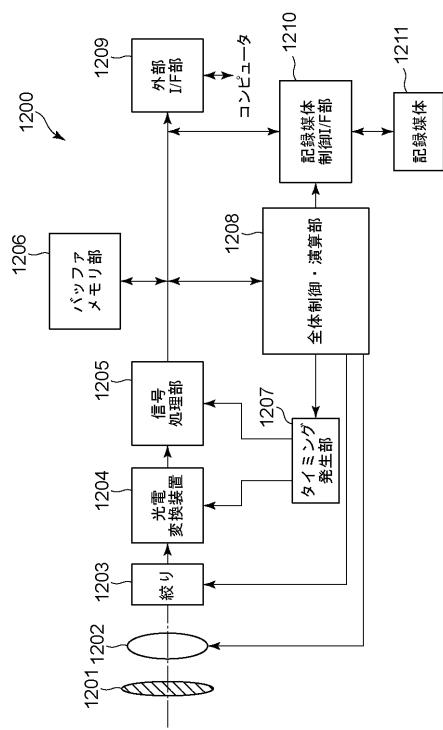
【図 10】



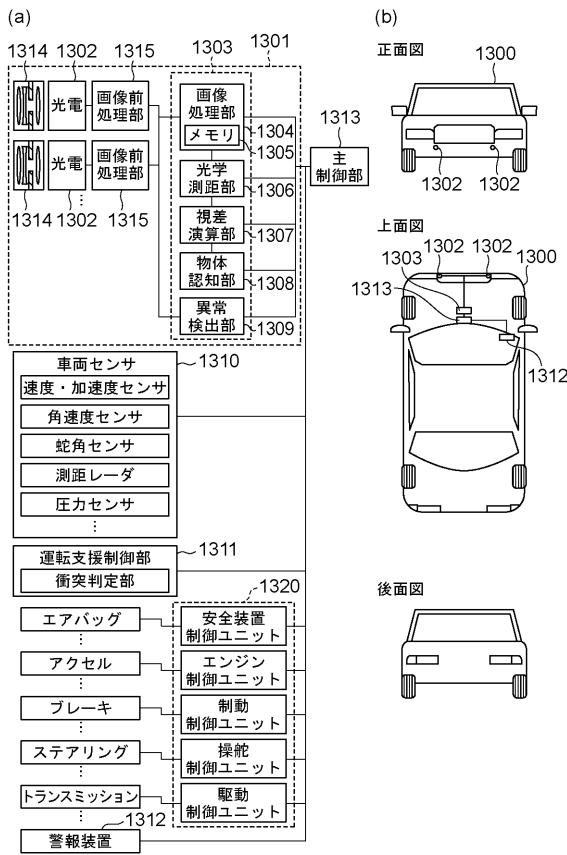
【図 11】



【図 12】



【図13】



【図14】

