

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第1区分

【発行日】平成22年2月4日(2010.2.4)

【公開番号】特開2008-151715(P2008-151715A)

【公開日】平成20年7月3日(2008.7.3)

【年通号数】公開・登録公報2008-026

【出願番号】特願2006-341934(P2006-341934)

【国際特許分類】

G 0 1 R 31/02 (2006.01)

G 0 3 G 21/00 (2006.01)

B 4 1 J 29/38 (2006.01)

【F I】

G 0 1 R 31/02

G 0 3 G 21/00 5 1 0

B 4 1 J 29/38 Z

【手続補正書】

【提出日】平成21年12月15日(2009.12.15)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の電子部品を備えた電子装置であって、
前記電子部品への電気信号の入出力を制御する制御用回路と、
前記複数の電子部品のそれぞれの接続を検査する複数の検査用回路と、
を備え、
前記複数の検査用回路を直列に接続して終端に前記制御用回路を接続し、
前記検査用回路から出力される検査信号を後段の前記検査用回路に転送しながら順番に
重畳して、前記制御用回路に入力し、前記制御用回路において各電子部品の接続の適否を
判定することを特徴とする電子装置。

【請求項2】

前記検査用回路は、前記電子部品に流れ込む電流、または、前記電子部品に印加される
電圧を検出することを特徴とする請求項1に記載の電子装置。

【請求項3】

前記複数の検査用回路と前記制御用回路とをリング状に接続し、
前記制御用回路から出力された、前記複数の検査用回路を順番に駆動するためのスター
ト信号を、前記複数の検査用回路において順番に遅延させた後、前記制御用回路に戻す構
成を備え、
前記制御用回路は、前記スタート信号を出力してから該スタート信号が入力されるまで
の全遅延時間をカウントすることで、前記複数の検査用回路の個数を検知することを特徴
とする請求項1に記載の電子装置。

【請求項4】

記録材上に画像を形成する画像形成装置であることを特徴とする請求項1に記載の電子
装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】電子装置

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

上記目的を達成するため、本発明に係る装置は、
複数の電子部品を備えた電子装置であって、
前記電子部品への電気信号の入出力を制御する制御用回路と、
前記複数の電子部品のそれぞれの接続を検査する複数の検査用回路と、
を備え、
前記複数の検査用回路を直列に接続して終端に前記制御用回路を接続し、
前記検査用回路から出力される検査信号を後段の前記検査用回路に転送しながら順番に
重畳して、前記制御用回路に入力し、前記制御用回路において各電子部品の接続の適否を
判定することを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】削除

【補正の内容】

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正の内容】

【0032】

図5はスレーブ回路401の内部構成図である。スレーブ回路401は、Start（各LSIへのシリアル転送開始信号）と、Clock（シリアル通信転送クロック）と、Data（通信データ）とを用いてシリアル通信を行う。スレーブ回路401は、それぞれシリアル通信の入力端子と出力端子とを備え、図4のように1組のシリアル制御ラインに直列に複数個接続されている。更に、直列に接続された複数のスレーブ回路401の両端のスレーブ回路401はマスタ回路431に接続されている。マスタ回路431の出力端子から出力されたトリガー信号に応じて、順番にスレーブ回路401が駆動し、それぞれの検査用LSIによる電子部品の接続検査結果を重畳して、最終的に再度マスタ回路431の入力端子に入力する。なお、図4では3つのスレーブ回路401が接続された様子を示しているが、本願発明はこれに限定されるものではなく、4つ以上でもかまわない。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0035

【補正方法】変更

【補正の内容】

【0035】

図7は本実施の形態における制御用LSIにおけるカウント処理を示すフローチャートである。まず、ステップS702では、イニシャライゼーションとして、Counter値をクリアする。次に、ステップS703にてStart信号を出力する（Start

f l a g に 1 を 代 入 す る) 。 次 に 、 C l o c k の 立 ち 上 が り を 見 て (S 7 0 4) 、 C l o c k の 立 ち 上 が り ご と に 内 部 C o u n t e r を イ ン ク リ メ ン ト す る (S 7 0 5) 。 こ の イ ン ク リ メ ン ト を 、 出 力 し た S t a r t 信 号 が 再 び H i g h に な る ま で 繰 り 返 さ れ る (S 7 0 6) 。 S t a r t 信 号 が H i g h に な っ た 時 に は C o u n t e r 値 を R e a d C o u n t e r に 格 納 す る (S 7 0 7) 。 そ し て 、 C l o c k の 立 ち 上 が り ご と に D a t a 信 号 を 内 部 レ ジ ス タ に 格 納 し つ つ (S 7 0 9) 、 R e a d C o u n t e r 値 を デ ク リ メ ン ト す る (S 7 1 0) 。 そ し て 、 R e a d C o u n t e r 値 が “ 0 ” に な る ま で 、 繰 り 返 し D a t a 信 号 を 内 部 レ ジ ス タ に 格 納 す る (S 7 0 8 か ら S 7 1 1) 。

【 手 続 補 正 7 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 3 6

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 0 3 6 】

このフローで各電子部品の接続の適否を判定可能となる。本実施の形態では通信の欠落・ノイズ等の影響を考え図7のS709のレジスタを3つ以上用意し、図7のフローで複数回データを格納した後に多数決でデータの判断を行う。