

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
27. Dezember 2012 (27.12.2012)



(10) Internationale Veröffentlichungsnummer
WO 2012/175569 A1

- (51) Internationale Patentklassifikation:
H01L 33/56 (2010.01) *H01L 33/60* (2010.01)
- (21) Internationales Aktenzeichen: PCT/EP2012/061872
- (22) Internationales Anmeldedatum:
20. Juni 2012 (20.06.2012)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
10 2011 105 010.1 20. Juni 2011 (20.06.2011) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **KEITH, Christina** [DE/DE]; Humboldtweg 9, 93073 Neutraubling (DE). **BRAUNE, Bert** [DE/DE]; Lilienstr. 19, 93173 Wenzenbach (DE). **KRUPPA, Michael** [DE/DE]; Am Wasserturm 5, 85290 Geisenfeld (DE).
- (74) Anwalt: **EPPING HERMANN FISCHER**
PATENTANWALTSGESELLSCHAFT MBH;
Ridlerstr. 55, 80339 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

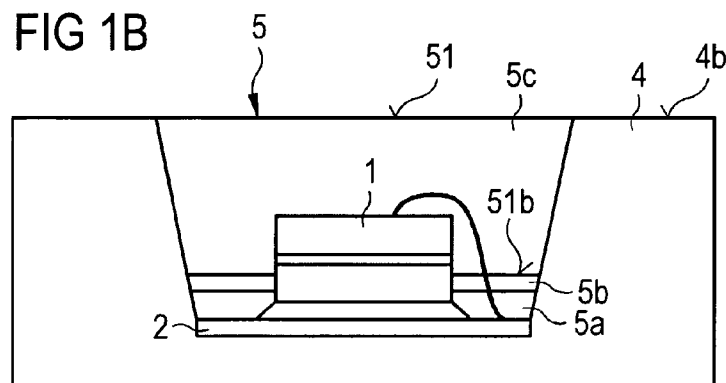
Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

[Fortsetzung auf der nächsten Seite]

(54) Title: OPTOELECTRONIC SEMICONDUCTOR COMPONENT AND METHOD FOR THE PRODUCTION THEREOF

(54) Bezeichnung : OPTOELEKTRONISCHES HALBLEITERBAUELEMENT UND VERFAHREN ZU DESSEN HERSTELLUNG



(57) Abstract: The invention relates to an optoelectronic semiconductor component, which comprises a substrate (2) and at least one semiconductor chip (1) arranged on the substrate. The semiconductor chip (1) has an active layer (1a) suitable for producing radiation. Conducting tracks are arranged on the substrate (2) in order to electrically contact the semiconductor chip (1). The semiconductor chip (1) is enclosed by a potting material (5). The potting material (5) comprises at least a first, a second, and a third potting layer (5a, 5b, 5c), which differ from one another in the material composition thereof and/or optical and/or chemical properties thereof. The invention further relates to a method for producing such a semiconductor component.

(57) Zusammenfassung: Es wird ein optoelektronisches

[Fortsetzung auf der nächsten Seite]



-
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)

Halbleiterbauelement angegeben, das ein Trägersubstrat (2) und zumindest einen darauf angeordneten Halbleiterchip (1) umfasst. Der Halbleiterchip (1) weist eine zur Strahlungserzeugung geeignete aktive Schicht (1a) auf. Auf dem Trägersubstrat (2) sind zur elektrischen Kontaktierung des Halbleiterchips (1) Leiterbahnen angeordnet. Der Halbleiterchip (1) ist mit einem Vergussmaterial (5) umhüllt. Das Vergussmaterial (5) weist zumindest eine erste, eine zweite und eine dritte Vergusssschicht (5a, 5b, 5c) auf, die sich in ihrer Materialzusammensetzung und/oder in ihren optischen und/oder chemischen Eigenschaften voneinander unterscheiden. Weiter ist ein Verfahren zum Herstellen eines derartigen Halbleiterbauelements angegeben.

Beschreibung

Optoelektronisches Halbleiterbauelement und Verfahren zu dessen Herstellung

5

Die Erfindung betrifft ein optoelektronisches Halbleiterbauelement mit einem Trägersubstrat und einem darauf aufgebracht Halbleiterchip. Weiter betrifft die vorliegende Erfindung ein Verfahren zum Herstellen eines derartigen Halbleiterbauelements.

10

Halbleiterbauelemente, die ein Trägersubstrat und einen darauf aufgebracht Halbleiterchip umfassen, weisen oftmals zusätzlich ein Vergussmaterial auf, das den Halbleiterchip umhüllt. Als Vergussmaterialien sind unter anderem Silikon oder Epoxid bekannt. Silikon weist jedoch nachteilig eine Gasdurchlässigkeit auf, sodass in der Umgebung des Halbleiterbauelements auftretendes Gas durch das Vergussmaterial zum Trägersubstrat hindurch treten und beispielsweise zu dort aufgebracht Leiterbahnen gelangen kann. Dadurch kann jedoch nachteilig eine Korrosion der Leiterbahnen auftreten.

15

20

25

30

Epoxid als Vergussmaterial dagegen weist zwar eine gute Gasdichtigkeit auf, sodass ein Durchdringen des Epoxid-Vergussmaterials mit Schadgasen verhindert werden kann. Jedoch ist Epoxid nachteilig nicht lichtstabil. Insbesondere können bei einem Vergussmaterial aus Epoxid eine Vergilbung und/oder eine Rissbildung des Vergussmaterials auftreten, die auf einem Strahleneinfluss des Vergussmaterials mit UV-Licht basieren.

Es ist Aufgabe der vorliegenden Erfindung, ein Halbleiterbauelement anzugeben, das die oben genannten Nachteile vermeidet, wodurch sich vorteilhafterweise ein alterungsstabiles Halbleiterbauelement ergibt, das insbesondere ein Vergussmaterial aufweist, das sich durch eine verbesserte Gasdichtigkeit und gleichzeitig durch eine verbesserte Lichtstabilität auszeichnet. Weiter ist es Aufgabe vorliegender Erfindung, ein Herstellungsverfahren für ein derart verbessertes Halbleiterbauelement anzugeben.

10

Diese Aufgaben werden durch ein Halbleiterbauelement beziehungsweise ein Verfahren mit den Merkmalen der unabhängigen Ansprüche gelöst. Vorteilhafte Weiterbildungen des Halbleiterbauelements und des Herstellungsverfahrens sind Gegenstand der abhängigen Ansprüche.

15

In einer Ausführungsform weist das optoelektronische Halbleiterbauelement ein Trägersubstrat und zumindest einen darauf angeordneten Halbleiterchip auf. Der Halbleiterchip weist eine zur Strahlungserzeugung geeignete aktive Schicht auf. Auf dem Trägersubstrat sind zur elektrischen Kontaktierung des Halbleiterchips Leiterbahnen angeordnet. Der Halbleiterchip ist mit einem Vergussmaterial umhüllt, das zumindest eine erste, eine zweite und eine dritte Vergussschicht aufweist. Die Vergussschichten des Vergussmaterials unterscheiden sich voneinander in ihrer Materialzusammensetzung und/oder in ihren optischen und/oder chemischen Eigenschaften. Bei den Leiterbahnen kann es sich zum Beispiel um einen Körper oder eine Schicht handeln, die mit einem zur Korrosion neigenden Metall wie Silber gebildet ist. So kann das Trägersubstrat zum Beispiel als Leiterrahmen ausgebildet sein, der aus dem Metall besteht oder eine Schicht aus diesem Metall aufweist.

20

25

30

Das Vergussmaterial setzt sich somit aus verschiedenen Vergusssschichten zusammen, deren Materialien entsprechend der gewünschten Eigenschaften ausgewählt sind. Dadurch besteht
5 vorteilhafterweise die Möglichkeit, ein Vergussmaterial zu erzeugen, das eine Mehrzahl von gewünschten Eigenschaften aufweist, was herkömmlicherweise bei einem einstückig ausgebildeten Vergussmaterial aufgrund der eingeschränkten Materialauswahl nicht möglich ist. Die Verwendung eines
10 derartigen Dreifachschichtvergusses verbindet beispielsweise die Vorteile der Gasdichtigkeit eines Epoxidvergusses mit dem Vorteil der Lichtstabilität eines Silikonvergusses.

Die Leiterbahnen des Trägersubstrats weisen meist Silber auf.
15 Silber ist jedoch anfällig für Silberkorrosion aufgrund von schwefelhaltigen Verbindungen und Schadgasen, die durch ein Vergussmaterial aus Silikon hindurch treten können. Durch den Dreifachschichtverguss kann aufgrund der Auswahl verschiedener Materialien mit verschiedensten
20 Materialeigenschaften eine Silberkorrosion der Leiterbahnen mit Vorteil vermieden werden, indem eine der Schichten des Vergussmaterials eine Gasdichtigkeit aufweist.

Die Schichten des Vergussmaterials weisen beispielsweise ein
25 unterschiedliches Matrixmaterial auf, wie beispielsweise Silikon oder Epoxid. Zusätzlich oder alternativ können sich die Schichten durch in das Matrixmaterial eingebrachte Partikel oder Pigmente unterscheiden. Beispielsweise weist eine der Schichten des Vergussmaterials ein zusätzliches
30 Pigment auf, während die anderen Schichten des Vergussmaterials keine derartigen Pigmente enthalten.

Das Halbleiterbauelement ist ein optoelektronisches Halbleiterbauelement, das die Umwandlung von elektronisch erzeugten Daten oder Energien in Lichtemission ermöglicht oder umgekehrt. Beispielsweise umfasst das optoelektronische Halbleiterbauelement einen Halbleiterchip, vorzugsweise einen strahlungsemitierenden Halbleiterchip, beispielsweise eine LED.

Die aktive Schicht des Halbleiterchips enthält vorzugsweise einen pn-Übergang, eine Doppelheterostruktur, eine Einfachquantentopfstruktur (SQW, single quantum well) oder eine Mehrfachquantentopfstruktur (MQW, multi quantum well) zur Strahlungserzeugung. Die Bezeichnung Quantentopfstruktur entfaltet hierbei keine Bedeutung hinsichtlich der Dimensionalität der Quantisierung. Sie umfasst unter anderem Quantentröge, Quantendrähte und Quantenpunkte und jede Kombination dieser Strukturen.

Der Halbleiterchip umfasst vorzugsweise eine Halbleiterschichtenfolge aus Halbleitermaterial. Insbesondere enthält der Halbleiterchip, insbesondere die aktive Schicht, vorzugsweise ein III/V-Halbleitermaterial. III/V-Halbleitermaterialien sind zur Strahlungserzeugung im ultravioletten, über den sichtbaren bis in den infraroten Spektralbereich besonders geeignet. Der Halbleiterchip weist eine Mehrzahl von aufeinander epitaktisch abgeschiedenen Halbleiterschichten auf, in denen die aktive Schicht angeordnet ist. Beispielsweise sind die Schichten des Halbleiterchips auf einem Aufwachssubstrat aufgewachsen, das anschließend zumindest teilweise oder vollständig abgelöst worden ist.

Gemäß zumindest einer Ausführungsform sind die Vergussschichten des Vergussmaterials in vertikaler Richtung übereinander angeordnet. Die vertikale Richtung ist beispielsweise senkrecht zu einer Montagefläche des Halbleiterchips gerichtet. Die Montagefläche ist bevorzugt eine ebene Bodenfläche einer Kavität des Gehäuses. Vorzugsweise ist die vertikale Richtung eine Hauptabstrahlungsrichtung des optoelektronischen Halbleiterbauelements. Das Vergussmaterial umfasst demnach einen Schichtenstapel aus unterschiedlichen Vergussschichten. Die einzelnen Vergussschichten weisen in vertikaler Richtung jeweils eine Höhe auf, die an die gewünschten Eigenschaften angepasst sein kann.

Der Halbleiterchip ist vorzugsweise auf dem Trägersubstrat angeordnet. Der Halbleiterchip ist beispielsweise mittels einer Verbindungsschicht mit dem Trägersubstrat befestigt. Bevorzugt ist die Verbindungsschicht eine adhäsive Schicht.

Beispielsweise ist die erste Vergussschicht direkt auf dem Trägersubstrat angeordnet und umschließt den Halbleiterchip zumindest teilweise. Der Halbleiterchip ist demnach in der ersten Vergussschicht angeordnet, wobei der Halbleiterchip eine Höhe aufweist, die größer ist als die Höhe der ersten Vergussschicht. Die zweite Vergussschicht kann direkt auf der ersten Vergussschicht angeordnet sein und ebenfalls den Halbleiterchip zumindest teilweise umschließen. Hierbei kann die addierte Höhe der ersten Vergussschicht und der zweiten Vergussschicht geringer sein als die Höhe des Halbleiterchips, sodass der Halbleiterchip die erste Vergussschicht und die zweite Vergussschicht in vertikaler Richtung überragt. Alternativ oder ergänzend weist die zweite Vergussschicht auf der dem Trägersubstrat abgewandten Seite

vorzugsweise eine Hauptfläche auf. Bevorzugt ist in der vertikalen Richtung ein Abstand der Hauptfläche von dem Trägersubstrat kleiner als ein Abstand der aktiven Schicht des Halbleiterchips von dem Trägersubstrat.

5

Die dritte Vergussschicht kann auf der zweiten Vergussschicht angeordnet sein und den Halbleiterchip abschließend umhüllen. Die zweite Vergussschicht ist demnach zwischen der ersten und der dritten Vergussschicht angeordnet. Die addierte Höhe der ersten Vergussschicht, der zweiten Vergussschicht und der

10 dritten Vergussschicht überragt demnach die Höhe des Halbleiterchips, sodass der Halbleiterchip von der ersten Vergussschicht, der zweiten Vergussschicht und der dritten Vergussschicht vollständig umschlossen ist.

15

Gemäß zumindest einer Ausführungsform ist die dem Trägersubstrat zugewandte erste Vergussschicht als Gasbarriere ausgebildet. Dadurch kann ein Vergussmaterial erzielt werden, das zumindest bereichsweise eine

20 Gasdichtigkeit aufweist. Die erste Vergussschicht grenzt dabei direkt an das Trägersubstrat an. Die erste Vergussschicht schützt so vorteilhafterweise die Leiterbahnen des Trägersubstrats vor Korrosion.

25

Die erste Vergussschicht unterbindet also mit Vorteil die Diffusion und das Vordringen von in der Umgebung auftretenden Gasen zu den Leiterbahnen des Trägersubstrats. Vorzugsweise weist die erste Vergussschicht eine Gasundurchlässigkeit für Schadgase von über 80 %, bevorzugt von über 90 %, besonders

30 bevorzugt von über 95 % auf.

Gemäß zumindest einer Ausführungsform ist die erste Vergussschicht eine Epoxidschicht. Eine Epoxidschicht

zeichnet sich durch eine besonders gute Gasdichtigkeit auf, weist jedoch eine geringe Lichtstabilität auf. Durch Ausbilden einer ersten Vergussschicht aus Epoxid auf dem Trägersubstrat, der eine zweite und dritte Vergussschicht
5 nachgeordnet ist, kann der Vorteil einer derartigen Epoxidschicht ausgenutzt werden. Gleichzeitig ist die Epoxidschicht nicht der Strahlungsaustrittsseite des Halbleiterchips ausgesetzt, da diese lediglich an Seitenflächen des Halbleiterchips angeordnet ist, wodurch so
10 ein Vergilben beziehungsweise eine Rissbildung der Epoxidschicht verhindert werden kann.

Gemäß zumindest einer Ausführungsform sind in der zweiten Vergussschicht, die auf der von dem Trägersubstrat
15 abgewandten Seite der ersten Vergussschicht angeordnet ist, Pigmente enthalten, die die Reflektivität der zweiten Vergussschicht erhöhen. Vorzugsweise sind die Höhe der ersten Vergussschicht und die Höhe der zweiten Vergussschicht derart ausgebildet, dass sich die dem Trägersubstrat abgewandte
20 Hauptfläche der zweiten Vergussschicht zwischen dem Trägersubstrat und der aktiven Schicht des Halbleiterchips befindet. Eine derartige Anordnung reflektiert vorteilhafterweise die von der aktiven Schicht erzeugte elektromagnetische Strahlung in Richtung einer
25 Strahlungsaustrittsseite des Halbleiterchips und erhöht somit den Auskopplungsgrad der erzeugten Strahlung. Durch die erhöhte Reflektivität der zweiten Vergussschicht kann vorteilhafterweise die darunterliegende Epoxidschicht vor lichtbedingter Vergilbung und Rissbildung geschützt werden.
30 Insbesondere schützt die zweite Vergussschicht die erste Vergussschicht vor Degradation, die beispielsweise durch zurückreflektierende Strahlung entstehen kann.

Vorteilhafterweise weist die zweite Vergussschicht eine Reflektivität von 60 % für Strahlung im sichtbaren Wellenlängenbereich, vorzugsweise von 80 %, bevorzugt von 90 % auf.

5

Gemäß zumindest einer Ausführungsform sind die Pigmente Weißpigmente. Derartig eingebrachte Weißpigmente sind insbesondere zur Erhöhung der Reflektivität vorteilhaft.

10 Gemäß zumindest einer Ausführungsform ist die zweite Vergussschicht eine Silikonschicht. Eine Silikonschicht zeichnet sich insbesondere durch eine Lichtstabilität für Strahlung im UV- und im sichtbaren Wellenlängenbereich aus. Durch die Silikonschicht hindurch tretende Gase können dabei
15 aufgrund der ersten Vergussschicht aus Epoxid daran gehindert werden, zu dem Trägersubstrat und den darauf aufgebrachten Leiterbahnen zu gelangen, sodass ein ausreichender Schutz vor Korrosion ermöglicht wird.

20 Gemäß zumindest einer Ausführungsform umfasst die dritte Vergussschicht, die auf der von der ersten Vergussschicht abgewandten Seite der zweiten Vergussschicht angeordnet ist, ein hoch transparentes lichtstabiles Material. Insbesondere ist die dritte Vergussschicht einer Strahlungsausstrittsseite
25 des Halbleiterchips nachgeordnet, sodass durch die dritte Vergussschicht die im Halbleiterchip erzeugte Strahlung aus dem Halbleiterbauelement ausgekoppelt wird. Aufgrund des hochtransparenten und lichtstabilen Materials der dritten Vergussschicht kann eine effiziente Lichtauskopplung aus dem
30 Bauelement sowie ein alterungsstabiles Bauelement realisiert werden. Die dritte Vergussschicht deckt dabei den Halbleiterchip gegen die Umgebung ab.

Unter hochtransparent ist insbesondere zu verstehen, dass das Material der dritten Vergussschicht vorzugsweise zu 80 %, bevorzugt zu 90 %, besonders bevorzugt zu 95 % strahlungsdurchlässig für Strahlung im UV- oder im sichtbaren Spektralbereich ist.

Unter lichtstabil ist insbesondere zu verstehen, dass das Material der dritten Vergussschicht bei Bestrahlung mit UV-Licht über eine gewisse Dauer keine oder kaum Vergilbungseffekte oder Rissbildungseffekte aufweist. Vorzugsweise ist das Material der dritten Vergussschicht UV-stabil.

Gemäß zumindest einer Ausführungsform ist die dritte Vergussschicht eine Silikonschicht. Beispielsweise ist die dritte Vergussschicht ein Klarverguss, in der bevorzugt keine Pigmente oder Partikel enthalten sind.

Gemäß zumindest einer Ausführungsform umfasst das Halbleiterbauelement ein Gehäuse mit einer Kavität, in der der Halbleiterchip angeordnet ist, wobei das Vergussmaterial in der Kavität eingebracht ist und den Halbleiterchip umschließt.

Das Gehäuse umschließt dabei beispielsweise zumindest bereichsweise das Trägersubstrat, sodass eine Bodenfläche der Kavität von dem Trägersubstrat beziehungsweise von den Leiterbahnen des Trägersubstrats gebildet wird.

Das Trägersubstrat ist vorzugsweise ein Metallträger, zum Beispiel ein Leiterrahmen („leadframe“ auf Englisch), der zum Beispiel aus einem Kupfersubstrat mit zumindest einer Edelmetallschicht besteht, die beispielsweise aus Silber

gebildet sein kann). Ferner ist es möglich, dass es sich bei dem Trägersubstrat um eine Leiterplatte, beispielsweise eine bedruckte Leiterplatte (PCB, Printed Circuit Board) handelt.

- 5 Das Vergussmaterial umschließt den Halbleiterchip bevorzugt vollständig. Bevorzugt füllt das Vergussmaterial die Kavität des Gehäuses vollständig aus, sodass eine Oberfläche des Gehäuses mit einer Oberfläche des Vergussmaterials eben ausgebildet ist.

10

Gemäß zumindest einer Ausführungsform umfasst ein Verfahren zum Herstellen eines Halbleiterbauelements folgende Verfahrensschritte:

- Bereitstellen eines Trägersubstrats mit darauf
- 15 aufgebrachten Leiterbahnen,
- Aufbringen und elektrisches Kontaktieren eines Halbleiterchips auf dem Trägersubstrat,
- Aufbringen einer ersten Vergussschicht auf dem Trägersubstrat, die den Halbleiterchip zumindest teilweise
- 20 umschließt,
- Aufbringen einer zweiten Vergussschicht auf der ersten Vergussschicht, die den Halbleiterchip zumindest teilweise umschließt, und
- Aufbringen einer dritten Vergussschicht auf der zweiten
- 25 Vergussschicht, die den Halbleiterchip zumindest teilweise umschließt, wobei sich die erste Vergussschicht, die zweite Vergussschicht und die dritte Vergussschicht in ihrer Materialzusammensetzung und/oder in ihren optischen und/oder chemischen Eigenschaften voneinander unterscheiden.

30

Die in Verbindung mit dem Halbleiterbauelement angeführten Merkmale und Vorteile finden auch in Zusammenhang mit dem Herstellungsverfahren Anwendung und umgekehrt.

Ein derart hergestelltes Halbleiterbauelement zeichnet sich durch einen Dreifachverguss aus, der die Vorteile eines Epoxidvergusses mit den Vorteilen eines Silikonvergusses verbindet. Insbesondere kann so ein Vergussmaterial erzielt werden, das sich durch eine geeignete Gasdichtigkeit und Lichtstabilität auszeichnet. Hierzu wird ein Halbleiterchip nacheinander mit den verschiedenen Materialien der einzelnen Vergusschichten umschlossen. Die unterschiedlichen Materialien werden dabei nacheinander in vertikaler Richtung übereinander aufgebracht.

Gemäß zumindest einer Ausführungsform weist das Halbleiterbauelement ein Gehäuse mit einer Kavität auf, wobei der Halbleiterchip und die Vergusschichten in die Kavität eingebracht werden. Vorzugsweise umschließt dabei das Vergussmaterial den Halbleiterchip vollständig und schließt die Kavität des Gehäuses eben ab.

Weitere Vorteile und vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den im Folgenden in Verbindung mit den Figuren 1 und 2 beschriebenen Ausführungsbeispielen.

Es zeigen:

Figuren 1A und 1B jeweils einen schematischen Querschnitt eines Ausführungsbeispiels eines erfindungsgemäßen Halbleiterbauelements im Herstellungsverfahren, und

Figur 2 einen schematischen Querschnitt eines Halbleiterbauelements gemäß dem Stand der Technik.

In den Figuren können gleiche oder gleich wirkende Bestandteile jeweils mit den gleichen Bezugszeichen versehen sein. Die dargestellten Bestandteile und deren Größenverhältnisse untereinander sind nicht als maßstabsgerecht anzusehen. Vielmehr können einzelne Bestandteile wie beispielsweise Schichten, Strukturen, Komponenten und Bereiche zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben dick oder groß dimensioniert dargestellt sein.

10

In Figur 2 ist ein Querschnitt eines Halbleiterbauelements gezeigt, das einen Halbleiterchip 1 in einem Gehäuse 4 umfasst. Das Gehäuse 4 weist insbesondere eine Kavität 4a auf, in der der Halbleiterchip 1 angeordnet ist. Eine Grundfläche der Kavität 4a ist durch ein Trägersubstrat 2 gebildet, auf dem zur elektrischen Kontaktierung des Halbleiterchips 1 Leiterbahnen angeordnet sind.

15

Zur elektrischen Kontaktierung des Halbleiterchips 1 ist der Halbleiterchip 1 beispielsweise mittels einer adhäsiven Schicht, zum Beispiel einem Kleber oder einer Lotschicht, auf einer der Leiterbahnen des Trägersubstrats 2 befestigt. Auf dem Trägersubstrat 2 ist eine von dieser Leiterbahn elektrisch isolierte zweite Leiterbahn angeordnet, wobei ein oberseitiger Anschlussbereich des Halbleiterchips 1 mittels eines Bonddrahtes 3 mit dieser weiteren Leiterbahn elektrisch leitend verbunden ist.

20

25

Die Kavität 4a des Gehäuses 4 weist schräge Seitenflächen auf, die zur Reflexion der von dem Halbleiterchip 1 emittierten Strahlung dienen. Der Halbleiterchip 1 weist eine aktive Schicht zur Strahlungserzeugung auf.

30

Der Halbleiterchip 1 ist mit einem Vergussmaterial 5 umhüllt, das in der Kavität 4a des Gehäuses 4 eingebracht ist. Ein herkömmlicherweise verwendetes Vergussmaterial zur Umhüllung des Halbleiterchips 1 weist beispielsweise Silikon oder

5 Epoxid auf. Silikon zeichnet sich durch eine besonders gute Lichtstabilität aus und ist demnach unempfindlich gegenüber einer Degradation durch beispielsweise UV-Strahlung. Jedoch weist Silikon nachteilig eine Gasdurchlässigkeit auf, sodass Schadgase oder schwefelhaltige Verbindungen aus der Umgebung

10 des Halbleiterbauelements durch das Silikon hindurch diffundieren und so zum Trägersubstrat und den darauf angeordneten Leiterbahnen vordringen können. Dadurch kann nachteilig eine Korrosion an den Leiterbahnen des Trägersubstrats auftreten.

15 Als Schadgase oder schädliche Verbindungen können hierbei beispielsweise NO_x, H₂O oder H₂S durch das Vergussmaterial aus Silikon zu den Leiterbahnen des Trägersubstrats hindurch diffundieren. Dabei kann als Korrosionsprodukt bei

20 silberhaltigen Leiterbahnen Ag₂S entstehen, wodurch sich nachteilig die Leiterbahnen verdunkeln. Zudem können so die Leiterbahnen empfindlich werden gegen mechanische Einflüsse, wodurch diese brechlich werden, was sich negativ auf die Lebensdauer derartiger Bauelemente auswirken.

25 Epoxid als Vergussmaterial weist zwar eine Gasdichtigkeit auf, zeigt jedoch nachteilig Degradationseffekte bei Bestrahlung mit beispielsweise UV-Licht. Insbesondere tritt bei Bestrahlung eines Epoxidvergusses eine Vergilbung des

30 Vergussmaterials und/oder eine Rissbildung in dem Vergussmaterial auf, was nachteilig die Lebensdauer derartiger Halbleiterbauelemente reduziert.

Um diesen Nachteil der herkömmlicherweise verwendeten Vergussmaterialien entgegenzutreten, wird erfindungsgemäß der Halbleiterchip mit einem Vergussmaterial umhüllt, das eine erste, eine zweite und eine dritte Vergusssschicht aufweist.

5 Ein derartiger Herstellungsprozess und ein derartiges Halbleiterbauelement sind in Verbindung mit den Figuren 1A und 1B dargestellt.

Figur 1A zeigt ein Halbleiterbauelement im
10 Herstellungsverfahren. In einem Gehäuse 4, das eine Kavität 4a aufweist, ist ein Halbleiterchip 1 auf einem Trägersubstrat 2 angeordnet. Das Trägersubstrat bildet die Bodenfläche der Kavität 4a. Das Trägersubstrat 2 weist auf einer dem Halbleiterchip zugewandten Oberfläche Leiterbahnen
15 zur elektrischen Kontaktierung des Halbleiterchips 1 auf. Auf einer der Leiterbahnen ist der Halbleiterchip 1 mit einer Unterseite mittels einer Lotschicht 2a befestigt. Oberseitig ist der Halbleiterchip 1 mittels eines Bonddrahtes 3 mit einer weiteren Leiterbahn des Trägersubstrats 2 elektrisch
20 leitend verbunden.

Der Halbleiterchip 1 weist eine Strahlungsaustrittsseite 1b auf, aus der der größte Teil der in einer aktiven Schicht 1a des Halbleiterchips 1 erzeugten Strahlung austritt.
25 Seitenflächen der Kavität 4a sind schräg ausgebildet, sodass seitlich emittierte Strahlung an diesen Seitenflächen in Richtung Auskoppelseite des Bauelements reflektiert wird.

Das Trägersubstrat 2 ist in dem Gehäuse 4 integriert
30 angeordnet. Insbesondere ist das Trägersubstrat 2 von dem Gehäusematerial des Gehäuses 4 umschlossen, wobei eine Oberseite, auf der der Halbleiterchip aufgebracht ist, zumindest teilweise frei von Gehäusematerial ist. Die

elektrische Kontaktierung des Halbleiterchips 1 erfolgt über das Trägersubstrat beziehungsweise den Leiterbahnen des Trägersubstrats.

5 Hierzu ist das Trägersubstrat 2 beispielsweise mittels Durchkontaktierungen durch das Gehäusematerial des Gehäuses 4 von extern elektrisch kontaktierbar (nicht dargestellt). Alternativ kann das Trägersubstrat 2 und/oder die
10 Leiterbahnen des Trägersubstrats 2 durch das Gehäuse 4 in lateraler Richtung hindurch ragen, sodass so eine externe elektrische Kontaktierung ermöglicht wird (nicht dargestellt). Derartige Kontaktiertechniken des
Trägersubstrats beziehungsweise der Leiterbahnen des Trägersubstrats von extern sind dem Fachmann bekannt und
15 werden daher an dieser Stelle nicht näher erörtert.

Das Trägersubstrat 2 ist beispielsweise eine Leiterplatte oder ein so genanntes Leadframe. Die Leiterbahnen des Trägersubstrats 2 weisen vorzugsweise Silber oder eine
20 Silberlegierung auf.

Im anschließenden Verfahrensschritt wird der Halbleiterchip 1 mit einem Vergussmaterials vergossen. Hierzu wird, wie in Figur 1B dargestellt, eine erste Vergussschicht direkt in die
25 Kavität 4a des Gehäuses 4 eingebracht. Da der Halbleiterchip 1 bereits auf dem Trägersubstrat 2 aufgebracht ist, wird die erste Vergussschicht 5a dabei lateral neben dem Halbleiterchip direkt auf das Trägersubstrat 2 aufgebracht. Hierbei umhüllt die erste Vergussschicht 5a den
30 Halbleiterchip 1 in lateraler Richtung. Die erste Vergussschicht 5a ist dabei bevorzugt dünn ausgebildet, sodass der Halbleiterchip 1 zum größten Teil die erste Vergussschicht 5a in vertikaler Richtung überragt.

Die erste Vergussschicht 5a ist vorzugsweise eine Epoxidschicht, die sich durch eine besonders gute Gasundurchlässigkeit auszeichnet. Dadurch kann eine Diffusion
5 der Gase zur Oberfläche der Leiterbahn des Trägersubstrats 2 unterbunden werden. Die erste Vergussschicht 5a bildet demnach eine Gasbarriere, die das Vordringen von Schadgasen oder schwefelhaltigen Verbindungen zum Trägersubstrat und zu den Leiterbahnen verhindert. Dadurch kann vorteilhafterweise
10 eine Korrosion, beispielsweise eine Silberkorrosion bei silberhaltigen Leiterbahnen, verhindert werden.

Nachfolgend ist eine zweite Vergussschicht 5b auf der ersten Vergussschicht 5a aufgebracht. Die zweite Vergussschicht ist
15 ebenfalls dünn ausgebildet, sodass der Halbleiterchip 1 die zweite Vergussschicht 5b in vertikaler Richtung zum größten Teil überragt. Vorzugsweise ist die addierte Höhe der ersten Vergussschicht 5a und der zweiten Vergussschicht 5b geringer als die Höhe des Halbleiterchips 1, bevorzugt geringer als
20 die Hälfte der Höhe des Halbleiterchips 1. Vorzugsweise wird die aktive Schicht 1a nicht von der ersten und zweiten Vergussschicht 5a, 5b umschlossen. Vorzugsweise weist die zweite Vergussschicht 5b auf der dem Trägersubstrat 2 abgewandten Seite eine Hauptfläche 51b auf. Bevorzugt ist in
25 der vertikalen Richtung ein Abstand der Hauptfläche 51b von dem Trägersubstrat 2 kleiner als ein Abstand der aktiven Schicht 1a des Halbleiterchips von dem Trägersubstrat 2. Mit anderen Worten befindet sich die Hauptfläche 51b der zweiten Vergussschicht zwischen dem Trägersubstrat 2 und der aktiven
30 Schicht 1a des Halbleiterchips 2.

Die zweite Vergussschicht ist beispielsweise eine Silikonschicht, die vorzugsweise ein Weißpigment enthält.

Durch dieses Weißpigment kann vorteilhafterweise die Reflektivität der zweiten Vergussschicht erhöht werden, wodurch mit Vorteil die darunterliegende Epoxidschicht vor Lichteinstrahlung und somit vor lichtbedingter Vergilbung geschützt werden kann. Insbesondere kann so die
5 darunterliegende Epoxidschicht vor Degradation geschützt werden.

Auf der zweiten Vergussschicht 5b ist eine dritte Vergussschicht 5c aufgebracht, die den Halbleiterchip 1
10 oberseitig vollständig umhüllt. Insbesondere füllt die dritte Vergussschicht 5c die Kavität des Gehäuses vollständig aus, sodass eine Oberfläche 4b des Gehäuses und eine Oberfläche 51 der dritten Vergussschicht 5c eine ebene Fläche ausbilden.

15 Die dritte Vergussschicht 5c überragt dabei den Halbleiterchip 1 in vertikaler Richtung vollständig und ist insbesondere direkt über der Strahlungsaustrittsseite des Halbleiterchips 1 aufgebracht.

20 Die dritte Vergussschicht 5c ist vorzugsweise eine Silikonschicht, die aus einem hochtransparenten lichtstabilen Material gebildet ist. Dadurch kann eine effektive Lichtauskopplung der in der aktiven Schicht des Halbleiterchips 1 erzeugten Strahlung erzielt werden.

25 Insbesondere ist die dritte Vergussschicht 5c ein Klarverguss aus Silikon, der den Halbleiterchip 1 gegen die Umgebung abdeckt.

Das Vergussmaterial des Ausführungsbeispiels der Figur 1B
30 setzt sich somit aus drei Vergussschichten 5a, 5b, 5c zusammen, die in vertikaler Richtung übereinander angeordnet sind. Die Vergussschichten des Vergussmaterials sind dabei derart ausgebildet, dass bereichsweise gewünschte

Eigenschaften gewährleistet werden. So kann ein Vergussmaterial ermöglicht werden, das aufgrund der untersten Epoxidschicht gasundurchdringlich ist und aufgrund der darüber angeordneten Silikonschichten eine effiziente

5 Lichtauskopplung ermöglicht. Die mittlere Silikonschicht schützt dabei die untere Epoxidschicht vor Degradation, sodass insgesamt ein alterungsstabiles, strahlungseffizientes und vergossenes Bauelement erzeugt werden kann.

- 10 Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt, sondern umfasst jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn diese Merkmale oder
- 15 diese Kombinationen selbst nicht explizit in den Ansprüchen oder Ausführungsbeispielen angegeben sind.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 10 2011 105010.1, deren Offenbarungsgehalt

20 hiermit durch Rückbezug aufgenommen wird.

Patentansprüche

1. Optoelektronisches Halbleiterbauelement, das ein Trägersubstrat (2) und zumindest einen drauf angeordneten Halbleiterchip (1) umfasst, wobei
- der Halbleiterchip (1) eine zur Strahlungserzeugung geeignete aktive Schicht (1a) aufweist,
 - auf dem Trägersubstrat (2) Leiterbahnen zur elektrischen Kontaktierung des Halbleiterchips (1) angeordnet sind,
 - der Halbleiterchip (1) mit einem Vergussmaterial (5) umhüllt ist, und
 - das Vergussmaterial (5) zumindest eine erste Vergussschicht (5a), eine zweite Vergussschicht (5b) und eine dritte Vergussschicht (5c) aufweist, die sich in ihrer Materialzusammensetzung und/oder in ihren optischen und/oder chemischen Eigenschaften voneinander unterscheiden.
2. Halbleiterbauelement nach Anspruch 1, wobei die Vergussschichten (5a, 5b, 5c) des Vergussmaterials (5) in vertikaler Richtung übereinander angeordnet sind.
3. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, wobei die zweite Vergussschicht (5b) zwischen der ersten Vergussschicht (5a) und der dritten Vergussschicht (5c) angeordnet ist.
4. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, wobei die dem Trägersubstrat (2) zugewandte erste Vergussschicht (5a) als Gasbarriere ausgebildet ist.
5. Halbleiterbauelement nach Anspruch 4, wobei

die erste Vergussschicht (5a) eine Epoxidschicht ist.

6. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, wobei

- 5 in der zweiten Vergussschicht (5b), die auf der von dem Trägersubstrat (2) abgewandten Seite der ersten Vergussschicht (5a) angeordnet ist, Pigmente enthalten sind, die die Reflektivität der zweiten Vergussschicht (5b) erhöhen.

10

7. Halbleiterbauelement nach Anspruch 6, wobei die Pigmente Weißpigmente sind.

8. Halbleiterbauelement nach Anspruch 6 oder 7, wobei

- 15 die zweite Vergussschicht (5b) eine Silikonschicht ist.

9. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, wobei

- 20 die zweite Vergussschicht (5b) auf der dem Trägersubstrat (2) abgewandten Seite eine Hauptfläche (51b) aufweist, die sich zwischen dem Trägersubstrat (2) und einer aktiven Schicht (1a) des Halbleiterchips (1) befindet.

10. Halbleiterbauelement nach einem der vorhergehenden

- 25 Ansprüche, wobei

die dritte Vergussschicht (5c), die auf der von der ersten Vergussschicht (5a) abgewandten Seite der zweiten Vergussschicht (5b) angeordnet ist, ein hochtransparentes lichtstabiles Material umfasst.

30

11. Halbleiterbauelement nach Anspruch 10, wobei

die dritte Vergussschicht (5c) eine Silikonschicht ist.

12. Halbleiterbauelement nach einem der vorhergehenden Ansprüche, das ein Gehäuse (4) mit einer Kavität (4a) umfasst, in der der Halbleiterchip (1) angeordnet ist, wobei das Vergussmaterial (5) in der Kavität (4a) eingebracht ist und den Halbleiterchip (1) umschließt.

13. Verfahren zum Herstellen eines Halbleiterbauelements, das folgende Verfahrensschritte umfasst:

- Bereitstellen eines Trägersubstrats (2) mit darauf aufgetragenen Leiterbahnen,
- Aufbringen und elektrisches Kontaktieren eines Halbleiterchips (1) auf dem Trägersubstrat (2),
- Aufbringen einer ersten Vergussschicht (5a) auf dem Trägersubstrat (2), die den Halbleiterchip (1) zumindest teilweise umschließt,
- Aufbringen einer zweiten Vergussschicht (5b) auf der ersten Vergussschicht (5a), die den Halbleiterchip (1) zumindest teilweise umschließt, und
- Aufbringen einer dritten Vergussschicht (5c) auf der zweiten Vergussschicht (5b), die den Halbleiterchip (1) zumindest teilweise umschließt, wobei sich die erste Vergussschicht (5a), die zweite Vergussschicht (5b) und die dritte Vergussschicht (5c) in ihrer Materialzusammensetzung und/oder in ihren optischen und/oder chemischen Eigenschaften voneinander unterscheiden.

14. Verfahren nach Anspruch 13, wobei das Halbleiterbauelement ein Gehäuse (4) mit einer Kavität (4a) aufweist, und der Halbleiterchip (1) und die Vergussschichten (5a, 5b, 5c) in die Kavität (4a) eingebracht werden.

15. Verfahren nach Anspruch 13 oder 14, wobei

eine Höhe der ersten Vergussschicht (5a) und eine Höhe der zweiten Vergussschicht (5b) derart ausgebildet werden, dass die zweite Vergussschicht (5b) auf der dem Trägersubstrat (2) abgewandten Seite eine Hauptfläche (51b) aufweist, die sich
5 zwischen dem Trägersubstrat (2) und einer aktiven Schicht (1a) des Halbleiterchips (1) befindet.

1/1

FIG 1A

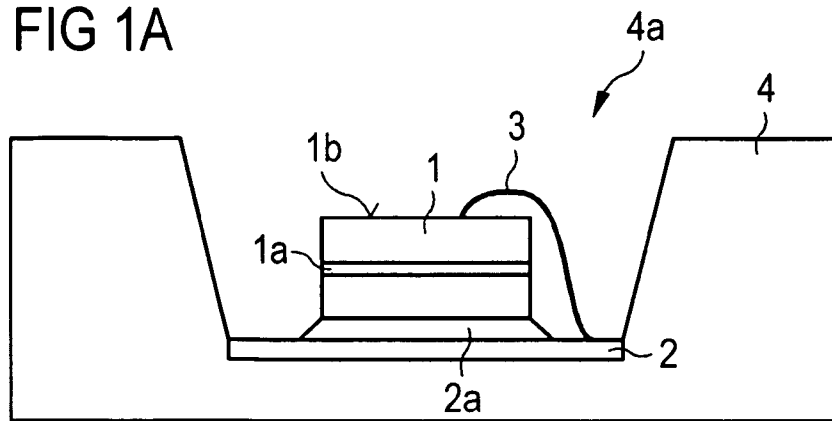


FIG 1B

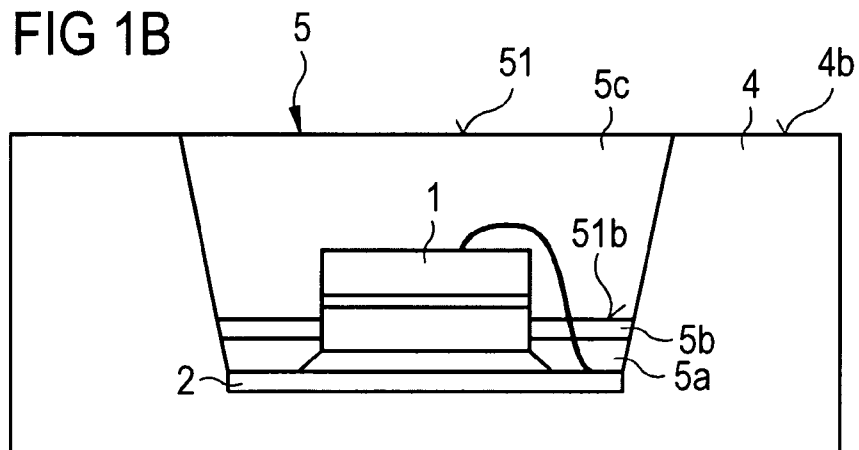
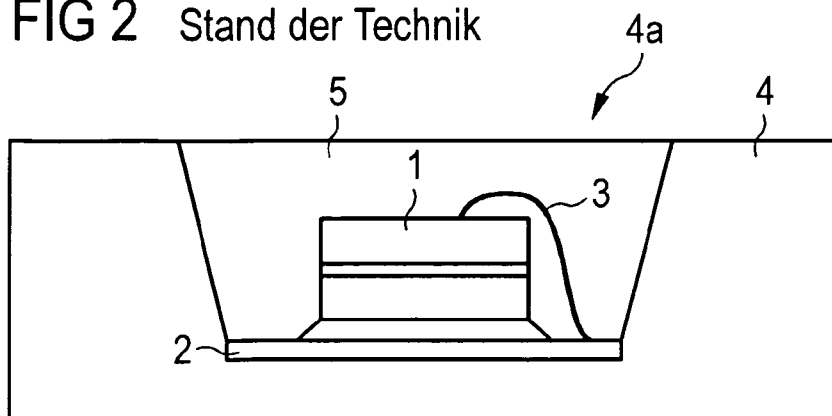


FIG 2 Stand der Technik



INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2012/061872

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L33/56 H01L33/60
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, INSPEC, IBM-TDB, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2006/006544 A1 (MATSUSHITA ELECTRIC IND CO LTD [JP]; OGATA TOSHIFUMI; TANIMOTO NORIYAS) 19 January 2006 (2006-01-19) page 16, line 27 - page 17, line 30 figure 8	1-3,10, 12-14
X	----- US 2008/231181 A1 (PANG SIEW IT [MY]) 25 September 2008 (2008-09-25) paragraphs [0018] - [0020] figure 2	1-15
A	----- WO 2010/145893 A2 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; KRAEUTER GERTRUD [DE]) 23 December 2010 (2010-12-23) page 4, lines 1-22 page 12, line 27 - page 13, line 18 figure 4	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

2 November 2012

Date of mailing of the international search report

09/11/2012

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Adams, Richard

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2012/061872

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2006006544	A1	19-01-2006	EP 1766696 A1 28-03-2007
			JP 2008506246 A 28-02-2008
			US 2007182323 A1 09-08-2007
			WO 2006006544 A1 19-01-2006

US 2008231181	A1	25-09-2008	NONE

WO 2010145893	A2	23-12-2010	CN 102460745 A 16-05-2012
			DE 102009025266 A1 30-12-2010
			EP 2443674 A2 25-04-2012
			KR 20120036982 A 18-04-2012
			US 2012098015 A1 26-04-2012
			WO 2010145893 A2 23-12-2010

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H01L33/56 H01L33/60
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC, IBM-TDB, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 2006/006544 A1 (MATSUSHITA ELECTRIC IND CO LTD [JP]; OGATA TOSHIFUMI; TANIMOTO NORIYAS) 19. Januar 2006 (2006-01-19) Seite 16, Zeile 27 - Seite 17, Zeile 30 Abbildung 8 -----	1-3,10, 12-14
X	US 2008/231181 A1 (PANG SIEW IT [MY]) 25. September 2008 (2008-09-25) Absätze [0018] - [0020] Abbildung 2 -----	1-15
A	WO 2010/145893 A2 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; KRAEUTER GERTRUD [DE]) 23. Dezember 2010 (2010-12-23) Seite 4, Zeilen 1-22 Seite 12, Zeile 27 - Seite 13, Zeile 18 Abbildung 4 -----	1-15



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

2. November 2012

Absendedatum des internationalen Recherchenberichts

09/11/2012

Name und Postanschrift der Internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Adams, Richard

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2012/061872

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
WO 2006006544	A1	19-01-2006	EP	1766696 A1	28-03-2007
			JP	2008506246 A	28-02-2008
			US	2007182323 A1	09-08-2007
			WO	2006006544 A1	19-01-2006

US 2008231181	A1	25-09-2008	KEINE		

WO 2010145893	A2	23-12-2010	CN	102460745 A	16-05-2012
			DE	102009025266 A1	30-12-2010
			EP	2443674 A2	25-04-2012
			KR	20120036982 A	18-04-2012
			US	2012098015 A1	26-04-2012
			WO	2010145893 A2	23-12-2010
