



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I676293 B

(45)公告日：中華民國 108 (2019) 年 11 月 01 日

(21)申請案號：107135562

(22)申請日：中華民國 107 (2018) 年 10 月 09 日

(51)Int. Cl. : *H01L29/78 (2006.01)**H01L21/336 (2006.01)*

(71)申請人：世界先進積體電路股份有限公司 (中華民國) VANGUARD INTERNATIONAL SEMICONDUCTOR CORPORATION (TW)

新竹縣新竹科學工業園區園區三路 123 號

(72)發明人：陳志諺 CHEN, CHIH YEN (TW)

(74)代理人：洪澄文

(56)參考文獻：

TW I482280

TW I509796

TW I515894

TW I577009

TW 201242016A

審查人員：翁佑菱

申請專利範圍項數：22 項 圖式數：6 共 34 頁

(54)名稱

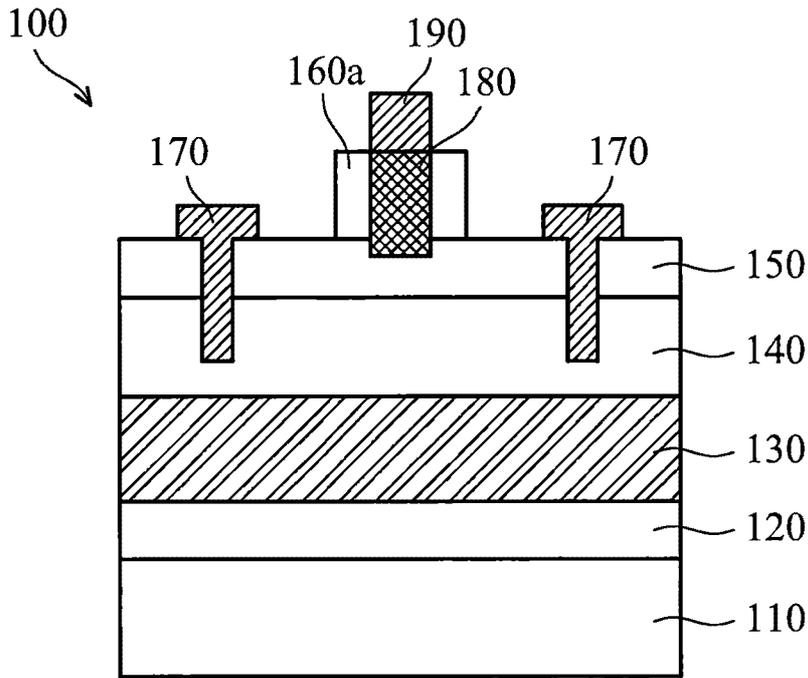
半導體裝置及其製造方法

(57)摘要

一種半導體裝置，其包含通道層，設置於基底上方；阻障層，設置於通道層上方；化合物半導體層，設置於阻障層上方；一對源極/汲極，設置於基底上方且分別位於化合物半導體層的兩側；氟化區，設置於化合物半導體層內；以及閘極，設置於化合物半導體層上。

A semiconductor device includes a channel layer disposed over a substrate; a barrier layer disposed over the channel layer; a compound semiconductor layer disposed over the barrier layer; and a pair of source/drain disposed over the substrate and respectively located on opposite sides of the compound semiconductor layer; a fluorinated region disposed in the compound semiconductor layer; and a gate disposed on the compound semiconductor layer.

指定代表圖：



符號簡單說明：

- 100 . . . 半導體裝置
- 110 . . . 基底
- 120 . . . 成核層
- 130 . . . 緩衝層
- 140 . . . 通道層
- 150 . . . 阻障層
- 160a . . . 化合物半導體層
- 170 . . . 源極/汲極
- 180 . . . 氟化區
- 190 . . . 閘極

第 1F 圖

發明專利說明書

【發明名稱】 半導體裝置及其製造方法

SEMICONDUCTOR DEVICES AND METHODS FOR
FORMING SAME

【技術領域】

【0001】 本發明實施例是關於半導體製造技術，特別是有關於半導體裝置及其製造方法。

【先前技術】

【0002】 高電子遷移率電晶體 (high electron mobility transistor, HEMT)，又稱為異質結構場效電晶體 (heterostructure FET, HFET) 或調變摻雜場效電晶體 (modulation-doped FET, MODFET)，為一種場效電晶體 (field effect transistor, FET)，其由具有不同能隙 (energy gap) 的半導體材料組成。在鄰近不同半導體材料的所形成界面處會產生二維電子氣 (two dimensional electron gas, 2 DEG) 層。由於二維電子氣的高電子移動性，高電子遷移率電晶體可以具有高崩潰電壓、高電子遷移率、低導通電阻與低輸入電容等優點，因而適合用於高功率元件上。

【0003】 然而，現有的高電子遷移率電晶體雖大致符合需求，但並非在每個方面皆令人滿意，仍需進一步改良，以提升效能並具有更廣泛的應用。

【發明內容】

【0004】 根據本發明的一些實施例，提供半導體裝置。此

半導體裝置包含通道層，設置於基底上方；阻障層，設置於通道層上方；化合物半導體層，設置於阻障層上方；一對源極/汲極，設置於基底上方且分別位於化合物半導體層的兩側；氟化區，設置於化合物半導體層內；以及閘極，設置於化合物半導體層上。

【0005】 在一些實施例中，氟化區從化合物半導體層的頂部延伸至阻障層中。

【0006】 在一些實施例中，半導體裝置更包含氟化區更設置於化合物半導體層周圍的阻障層中。

【0007】 在一些實施例中，半導體裝置更包含第一氟保持層，設置於化合物半導體層頂部、內部或底部；及/或第二氟保持層，覆蓋化合物半導體層的側壁且延伸至這對源極/汲極與阻障層之間。

【0008】 在一些實施例中，這對源極/汲極穿過阻障層且延伸至通道層中，且第二氟保持層更設置在這對源極/汲極與通道層之間。

【0009】 在一些實施例中，在第一氟保持層和第二氟保持層內的氟含量大於在第一氟保持層和第二氟保持層外的氟含量。

【0010】 在一些實施例中，第二氟保持層具有開口，此開口的面積小於或等於氟化區在化合物半導體層的頂部的面積，且閘極設置於此開口。

【0011】 在一些實施例中，第一氟保持層與第二氟保持層各自獨立地包含氮化鋁、氮化鋁鎵、氮化銦鎵或前述之組

合。

【0012】 在一些實施例中，第一氟保持層的厚度與第二氟保持層的厚度各自獨立地在0.5 nm至5 nm的範圍。

【0013】 在一些實施例中，半導體裝置更包含二維電子氣回復層，覆蓋化合物半導體層的側壁且延伸至這對源極/汲極與阻障層之間。

【0014】 根據本發明的另一些實施例，提供半導體裝置的製造方法。此方法包含在基底上方形成通道層；在通道層上方形成阻障層；在阻障層上方形成化合物半導體層；在基底上方且在化合物半導體層的兩側形成一對源極/汲極；在化合物半導體層內導入氟；以及在化合物半導體層上方形成閘極。

【0015】 在一些實施例中，氟的導入包含使用蝕刻設備。

【0016】 在一些實施例中，氟的導入包含使用反應性離子蝕刻、感應耦合電漿蝕刻或前述之組合。

【0017】 在一些實施例中，導入氟的範圍從化合物半導體層的頂部延伸至阻障層中。

【0018】 在一些實施例中，半導體裝置的製造方法更包含在導入氟之後且在形成閘極之前，執行第一熱處理。

【0019】 在一些實施例中，半導體裝置的製造方法更包含在形成閘極之後，執行第二熱處理。

【0020】 在一些實施例中，半導體裝置的製造方法更包含在化合物半導體層周圍的阻障層導入氟。

【0021】 在一些實施例中，氟在化合物半導體層周圍的阻

障層的導入包含使用升溫設備、蝕刻設備或前述之組合。

【0022】 在一些實施例中，半導體裝置的製造方法更包含在形成化合物半導體層期間，原位形成第一氟保持層；及/或在形成化合物半導體層之後且在形成閘極之前，在化合物半導體層的側壁上形成第二氟保持層，且第二氟保持層延伸至這對源極/汲極與通道層之間。

【0023】 在一些實施例中，半導體裝置的製造方法更包含這對源極/汲極穿過阻障層且延伸至通道層中，且第二氟保持層延伸至這對源極/汲極與阻障層之間。

【0024】 在一些實施例中，半導體裝置的製造方法更包含在化合物半導體層上方形成第二氟保持層的開口，從開口導入氟；以及在開口處形成閘極。

【0025】 在一些實施例中，半導體裝置的製造方法更包含在化合物半導體層的側壁上形成二維電子氣回復層，且二維電子氣回復層延伸至這對源極/汲極與通道層之間。

【圖式簡單說明】

【0026】 以下將配合所附圖式詳述本揭露之實施例。應注意的是，依據產業上的標準做法，各種特徵並未按照比例繪製且僅用以說明例示。事實上，可能任意地放大或縮小元件的尺寸，以清楚地表現出本揭露的特徵。

第1A-1F圖是根據一些實施例繪示在製造半導體裝置的各個階段之剖面示意圖。

第2圖是根據一些實施例繪示半導體裝置的剖面示意圖。

第3圖是根據一些實施例繪示半導體裝置的剖面示意圖。

第4A-4D圖是根據一些實施例繪示在製造半導體裝置的各個階段之剖面示意圖。

第5圖是根據一些實施例繪示半導體裝置的剖面示意圖。

第6圖是根據一些實施例繪示半導體裝置的剖面示意圖。

【實施方式】

【0027】 以下概述一些實施例，以使得本發明所屬技術領域中具有通常知識者可以更容易理解本發明。然而，這些實施例只是範例，並非用於限制本發明。可以理解的是，本發明所屬技術領域中具有通常知識者可以根據需求，調整以下描述的實施例，例如改變製程順序及/或包含比在此描述的更多或更少步驟。

【0028】 此外，可以在以下敘述的實施例的基礎上添加其他元件。舉例來說，「在第一元件上形成第二元件」的描述可能包含第一元件與第二元件直接接觸的實施例，也可能包含第一元件與第二元件之間具有其他元件，使得第一元件與第二元件不直接接觸的實施例，並且第一元件與第二元件的上下關係可能隨著裝置在不同方位操作或使用而改變。

【0029】 以下根據本發明的一些實施例，描述半導體裝置及其製造方法，且特別適用於高電子遷移率電晶體(HEMT)。本發明在半導體裝置的化合物半導體層中導入氟，形成氟化區，以提升表面電位並改變能帶，進而改善臨界電壓(threshold voltage, V_{th})和閘極擺幅(gate swing)。

【0030】 第1A-1F圖是根據一些實施例繪示在製造半導體裝置100的各個階段之剖面示意圖。如第1A圖所示，半導體裝

置100包含基底110。可以使用任何適用於半導體裝置的基底材料。基底110可以是整塊的(bulk)半導體基底或包含由不同材料形成的複合基底，並且可以將基底110摻雜(例如使用p型或n型摻質)或不摻雜。在一些實施例中，基底110可以包含半導體基底、玻璃基底或陶瓷基底，例如矽基底、矽鍺基底、碳化矽(Silicon Carbide, SiC)、氮化鋁(Aluminium Nitride, AlN)基底、藍寶石(Sapphire)基底、前述之組合或類似的材料。在一些實施例中，基底110可以包含絕緣體上覆半導體(semiconductor-on-insulator, SOI)基底，其係經由在絕緣層上設置半導體材料所形成。

【0031】 在一些實施例中，在基底110上方形成成核層120，以緩解基底110與上方成長的膜層之間的晶格差異，提升結晶品質。成核層120的形成可以包含沉積製程，例如有機金屬化學氣相沉積(Metal Organic Chemical Vapor Deposition, MOCVD)、原子層沉積(Atomic Layer Deposition, ALD)、分子束磊晶(Molecular Beam Epitaxy, MBE)、液相磊晶(Liquid Phase Epitaxy, LPE)、類似的製程或前述之組合。在一些實施例中，成核層120的厚度可以是在約1奈米(nanometer, nm)至約500 nm的範圍，例如約200 nm。

【0032】 在一些實施例中，在成核層120上方形成緩衝層130，以緩解不同膜層之間的晶格差異，提升結晶品質。成核層120是選擇性的。在另一些實施例中，可以不設置成核層120，直接在基底上方形成緩衝層130，降低製程步驟亦可達到改善的效果。在一些實施例中，緩衝層130的材料可以包含

是摻雜或不摻雜的。在一些實施例中，阻障層150的厚度可以在約1 nm和約30 nm之間的範圍內，例如約20 nm。

【0035】 接著如第1B圖所示，根據一些實施例，在阻障層150上方設置化合物半導體層160，以空乏閘極下方的二維電子氣，達成半導體裝置的常關(normally-off)狀態。在一些實施例中，化合物半導體層160包含u型、n型或p型摻雜的氮化鎵。化合物半導體層160的形成可以包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。在一些實施例中，化合物半導體層160的厚度可在約30 nm和約150 nm之間的範圍內，例如約80 nm。

【0036】 接著，如第1C圖所示，根據一些實施例，在化合物半導體層160上形成圖案化遮罩層(未繪示)，然後蝕刻化合物半導體層160，以移除化合物半導體層160未被圖案化遮罩層覆蓋的部分，並且形成化合物半導體層160a。化合物半導體層160a的位置係根據預定設置閘極的位置調整。

【0037】 在一些實施例中，圖案化遮罩層可以是光阻，例如正型光阻或負型光阻。在另一些實施例中，圖案化遮罩層可以是硬遮罩，例如氧化矽、氮化矽、氮氧化矽、碳化矽、氮碳化矽、類似的材料或前述之組合。在一些實施例中，圖案化遮罩層的形成可以包含旋轉塗佈(spin-on coating)、物理氣相沉積(Physical Vapor Deposition, PVD)、化學氣相沉積(Cheical Vapor Deposition, CVD)、類似的製程或前述之組合。

【0038】 在一些實施例中，化合物半導體層160的蝕刻可以使用乾式蝕刻製程、濕式蝕刻製程或前述之組合。舉例來說，化合物半導體層160的蝕刻包含反應性離子蝕刻(Reactive Ion Etch, RIE)、感應耦合式電漿(Inductively-Coupled Plasma, ICP)蝕刻、中子束蝕刻(Neutral Beam Etch, NBE)、電子迴旋共振式(Electron Cyclotron Resonance, ERC)蝕刻、類似的蝕刻製程或前述之組合。此外，雖然圖式中化合物半導體層160a具有大致上垂直的側壁和平坦的上表面，但本發明不限於此，化合物半導體層160a也可以是其他形狀，例如傾斜的側壁及/或不平坦的上表面。

【0039】 接著如第1D圖所示，根據一些實施例，在基底上方設置一對源極/汲極170，且此對源極/汲極170分別位於化合物半導體層160a的兩側。在一些實施例中，此對源極/汲極170的形成包含執行圖案化製程，以在化合物半導體層160a的兩側凹蝕阻障層150和通道層140，形成穿過阻障層150並延伸至通道層140中的一對凹陷，然後在此對凹陷沉積導電材料，並對沉積的導電材料執行圖案化製程，以形成此對源極/汲極170。

【0040】 在一些實施例中，導電材料的沉積製程可以包含物理氣相沉積、化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。在一些實施例中，導電材料可以包含金屬、金屬矽化物、半導體材料、類似的材料或前述之組合。舉例來說，金屬可以是金(Au)、鎳(Ni)、鉑(Pt)、鈀(Pd)、銱(Ir)、鈦(Ti)、鉻(Cr)、鎢(W)、鋁(Al)、銅

(Cu)、氮化鈦(TiN)、類似的材料、前述之合金、前述之多層結構或前述之組合，並且半導體材料可以包含多晶矽或多晶鍺。此外，此對源極/汲極170的形狀不限於圖式中的垂直側壁，也可以是錐形側壁或具有其他輪廓。

【0041】 雖然在第1D圖繪示的實施例中，此對源極/汲極170位於阻障層150上，並延伸至阻障層150和通道層140內，但本發明不限於此，可以依據選用的製程及設備調整此對源極/汲極170延伸的深度。舉例來說，此對源極/汲極170也可以只延伸至部分阻障層150內，或不延伸至阻障層150內，以避免此對源極/汲極170穿過二維電子氣，進而維持通道層140和阻障層150之間的界面的二維電子氣。

【0042】 然後如第1E圖所示，在化合物半導體層160a中導入氟，形成氟化區180。本發明在化合物半導體層160a中導入氟，形成氟化區180，可以提升表面電位並改變能帶。表面電位的提升可以增加閘極金屬接觸的功函數，進而改善臨界電壓(V_{th})和閘極擺幅。此外，對於n型或p型摻雜的氮化鎵的化合物半導體層160a而言，由於導入的氟不會影響導電類型，因此不會在化合物半導體層160a中形成p-n接面，有利於半導體裝置100的開關性能。另外，氟離子在氮化鎵中的鍵結會拉高能帶分布，具有空乏二維電子氣的效果，也可以達到增加臨界電壓的效果。

【0043】 在一些實施例中，氟化區180的形成可以包含使用遮罩(未繪示)，露出部分的化合物半導體層160a，然後對露出部分的化合物半導體層160a導入氟。遮罩的形狀將決定氟

化區180的範圍。在一些實施例中，遮罩可以大致覆蓋化合物半導體層160a以外的區域，以在化合物半導體層160a內形成均勻濃度的氟。在另一些實施例中，遮罩可以是網狀的(mesh)，以將氟的導入分成多個分開的部分，在化合物半導體層160a內形成多個濃度較高的部分，避免氟化區180的氟含量過高。

【0044】 在一些實施例中，可以使用蝕刻設備導入氟。在一些實施例中，蝕刻設備可以包含例如反應性離子蝕刻(RIE)、感應耦合電漿蝕刻(ICP)、類似的設備或前述之組合。氟源可以使用四氟化碳(Tetrafluoromethane, CF_4)、三氟甲烷(Trifluoromethane, CHF_3)、六氟化硫(Sulfur hexafluoride, SF_6)、類似的材料或前述之組合。在一些實施例中，氟導入的量在約 1×10^{12} 原子/平方公分(atoms/cm²)和約 5×10^{15} 原子/平方公分之間的範圍，例如在約 5×10^{14} 原子/平方公分和約 1×10^{15} 原子/平方公分之間的範圍，可以改善臨界電壓並且使周圍組件可能受到的影響降至最低。

【0045】 在使用蝕刻設備導入氟的實施例中，由於蝕刻設備相對於離子佈植可以達到相對甚低的離子加速電壓，因此可以降低對元件的轟擊傷害，同時達到較穩定的離子濃度及分佈。

【0046】 然後選擇性地對氟化區180進行熱處理，例如快速熱處理(Rapid Thermal Process, RTP)，以控制氟的分布。此步驟的熱處理可以修復受氟離子轟擊的元件表面，同時使氟離子在元件內重新分佈到穩定的值，提升元件的操作性能

與可靠度。在一些實施例中，熱處理的溫度在約 300°C 和約 500°C 之間的範圍，且時間在約5分鐘和約15分鐘之間的範圍。

【0047】 雖然在繪示的範例中，氟化區180從化合物半導體層160a的頂部延伸至阻障層150中，但本發明不限於此。在一些實施例中，可以使氟化區180從化合物半導體層160a的頂部進一步延伸至通道層140中，例如藉由調整熱處理的參數或增加導入氟的功率。在另一些實施例中，氟化區180也可以僅位於化合物半導體層160a內，而不延伸至阻障層150中，以調節臨界電壓(V_{th})。

【0048】 接著如第1F圖所示，在化合物半導體層160a上方設置閘極190，形成半導體裝置100。在一些實施例中，閘極190的形成包含在化合物半導體層160a上方沉積導電材料，然後對沉積的導電材料執行圖案化製程，以形成閘極190。

【0049】 在一些實施例中，導電材料的沉積製程和材料可以採用如前所述關於形成源極/汲極170之導電材料的沉積製程和材料，在此不重複敘述，並且源極/汲極170和閘極190的形成可以獨立地包含相同或不同的製程和材料。另外，雖然在此描述在形成源極/汲極170之後形成閘極190，但本發明不限於此。舉例來說，可以在同一步驟中形成源極/汲極170和閘極190。

【0050】 此外，閘極190的形狀不限於圖式中的垂直側壁，也可以是傾斜的側壁或具有其他形貌。雖然在第1F圖繪示的實施例中，閘極190的底面與氟化區180的頂面大致上具

有相同面積，但本發明不限於此，閘極190的底面也可以大於或小於氟化區180的頂面。

【0051】 然後可以進行熱處理，例如快速熱處理(Rapid Thermal Process, RTP)，以調整氟化區180的分布，並且可以改善閘極金屬的接觸特性。在一些實施例中，熱處理的溫度在約300°C和約400°C之間的範圍，且時間在約5分鐘和約10分鐘之間的範圍。

【0052】 雖然在此描述執行兩次熱處理，但是可以根據氟化區180預定的分布範圍和氟離子注入的穩定性控制能力，執行一次或多次熱處理。在一些實施例中，可以僅執行形成閘極之後的熱處理，而不執行形成閘極之前的熱處理，以減少製程步驟。在另一些實施例中，可以在形成閘極前後各自執行一次熱處理，以更良好控制氟化區180的分布範圍。

【0053】 第2圖是根據一些實施例繪示半導體裝置200的剖面示意圖。在一些實施例中，如第2圖所示，氟化區180可以更分布於化合物半導體層160a周圍的阻障層150中，形成氟化區180'，以抑制漏電。

【0054】 在一些實施例中，氟化區180'的形成可以是在形成氟化區180之後，再次使用如前所述用於形成氟化區180的方法和氟源，以將氟導入化合物半導體層160a周圍的阻障層150。或者，在另一些實施例中，可以使用露出化合物半導體層160a和其周圍的阻障層150的遮罩，以在同一步驟形成氟化區180'。或者，在又另一些實施例中，可以控制如前所述的一或多次熱處理，使氟化區180的氟擴散進入阻障層150中，

形成氟化區 180'，而無須另外導入氟，減少製程步驟和成本，並且提升產能。

【0055】 在第2圖繪示的半導體裝置200中，在化合物半導體層160a周圍的阻障層150中設置氟化區180'，可以抑制漏電，提升半導體裝置200的良率。

【0056】 第3圖是根據一些實施例繪示半導體裝置300的剖面示意圖。在一些實施例中，如第3圖所示，可以在化合物半導體層160a中設置第一氟保持層310，以與氟化區180中的氟形成穩定的化合物，避免氟向外擴散，影響其他元件。第一氟保持層310的材料可以包含氮化鋁(AlN)、氮化鋁鎵(AlGaN)、氮化銦鎵(AlInN)、類似的材料或前述之組合，這些材料可以與導入的氟形成氟化鋁(Aluminium Fluoride, AlF)。由於形成的氟化鋁在後續製程的熱處理下穩定，可以增加氟化區180的熱穩定性。因此，在第一氟保持層310內的氟含量大於在第一氟保持層310外的氟含量。

【0057】 在一些實施例中，第一氟保持層310的形成可以包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。可以在形成化合物半導體層160a期間，原位(in situ)形成第一氟保持層310。雖然在繪示的實施例中，第一氟保持層310位於化合物半導體層160a內部，但本發明不限於此。在一些實施例中，第一氟保持層310也可以設置於化合物半導體層160a的頂部或底部。在一些實施例中，第一氟保持層310的厚度T1在約0.5 nm至約5 nm的範圍，例如約4 nm。

【0058】 根據本發明的一些實施例，在化合物半導體層160a設置第一氟保持層310，除了可以提升氟的熱穩定性，避免氟向外擴散，更可以保護其下方的區域，避免後續製程影響下方的區域，提升半導體裝置300的良率。

【0059】 第4A-4D圖是根據一些實施例繪示在製造半導體裝置400的各個階段之剖面示意圖。第4A圖係接續第1C圖的描述，以相同符號描述相同元件，並且這些元件的形成方式和材料如前所述，在此不重複敘述。

【0060】 在一些實施例中，如第4A圖所示，可以設置第二氟保持層410覆蓋化合物半導體層160a的側壁且延伸至這對源極/汲極170與阻障層150之間，以避免氟的擴散並保護其下方的元件。在一些實施例中，第二氟保持層410的形成可以選用如前所述第一氟保持層310的製程和材料。在一些實施例中，第二氟保持層410的厚度T2在約0.5 nm至約5 nm的範圍，例如約4 nm。

【0061】 如前所述，可以調整此對源極/汲極170延伸至膜層的深度，因此亦可因應調整第二氟保持層410的位置。舉例來說，在一些實施例中，對於此對源極/汲極170只延伸至部分阻障層150內，或不延伸至阻障層150內的情況，第二氟保持層410設置延伸至這對源極/汲極170與阻障層150之間。另一方面，對於此對源極/汲極170進一步延伸至通道層140內的情況，第二氟保持層410更設置在這對源極/汲極170與通道層140之間。

【0062】 然後如第4B圖所示，在第二氟保持層410中形成

開口420，且開口420位於化合物半導體層160a上方。開口420的位置係根據預定設置閘極的位置調整。在一些實施例中，開口420的形成可以使用圖案化遮罩層(未繪示)，蝕刻被圖案化遮罩層露出一部分的第二氟保持層410，以移除這部分的第二氟保持層410。形成圖案化遮罩層的材料和方法如前所述，在此不重複描述。

【0063】 在一些實施例中，第二氟保持層410的蝕刻可以使用乾式蝕刻製程、濕式蝕刻製程或前述之組合。舉例來說，第二氟保持層410的蝕刻包含反應性離子蝕刻(RIE)、感應耦合式電漿(ICP)蝕刻、中子束蝕刻(NBE)、電子迴旋共振式(ERC)蝕刻、類似的蝕刻製程或前述之組合。

【0064】 接著如第4C圖所示，從開口420導入氟，形成氟化區180。可以選用如前所述的製程和材料形成氟化區180，且可以在形成氟化區180之後，選擇性地執行熱處理，更可以如第2圖所示，形成延伸至化合物半導體層160a周圍的阻障層150的氟化區180'。此外，由於從開口420導入氟，因此開口420的面積大致上小於或等於氟化區180/180'在化合物半導體層160a的頂部面積。另外，可以使用與開口420相同的圖案化遮罩層導入氟，以減少製程步驟。

【0065】 接著如第4D圖所示，在化合物半導體層160a上方的開口420設置閘極190，形成半導體裝置400。形成閘極190的材料和製程如前所述，在此不重複敘述。可以使用與開口420相同的圖案化遮罩層形成閘極190，以減少製程步驟。另外，雖然在此描述形成源極/汲極170之後形成閘極190，但本

發明不限於此。舉例來說，可以同時形成源極/汲極170和閘極190。

【0066】 雖然在第4D圖繪示的實施例中，開口420與閘極190的底面與氟化區180的頂面大致上具有相同面積，但本發明不限於此。另外，閘極190不限於如圖所示的垂直側壁，閘極190也可以具有傾斜的側壁或覆蓋部分的第二氟保持層410的階梯狀側壁。

【0067】 然後可以對半導體裝置400再次進行熱處理，例如快速熱處理，以調整氟化區180的範圍。熱處理的溫度、時間和次數如前所述，在此不重複敘述。

【0068】 根據本發明的一些實施例，在半導體裝置400設置第二氟保持層410覆蓋化合物半導體層160a的側壁且延伸至這對源極/汲極170與阻障層150之間，除了可以與氟形成穩定的化合物，提升氟化區180的熱穩定性，以避免此區的氟向外擴散，還可以在後續製程期間保護其下方的區域，提升半導體裝置400的良率。

【0069】 第5圖是根據一些實施例繪示半導體裝置500的剖面示意圖。在一些實施例中，如第5圖所示，可以同時設置第一氟保持層310和第二氟保持層410，以進一步提升氟保持層180的熱穩定性，並更完整保護第一氟保持層310和第二氟保持層410下方的區域，提升半導體裝置500的良率。第一氟保持層310和第二氟保持層410的位置、材料與製程如前所述，在此不重複說明。

【0070】 為了方便繪示，第一氟保持層310的厚度T1和第

二氟保持層410的厚度T2大致上相同，但本發明不限於此，可以使厚度T1大於、等於或小於厚度T2。此外，第一氟保持層310和第二氟保持層410的形成可以選用相同或不同的製程和材料，還可以調整第一氟保持層310和第二氟保持層410的位置。

【0071】 第6圖是根據一些實施例繪示半導體裝置600的剖面示意圖。在一些實施例中，如第6圖所示，半導體裝置600更包含二維電子氣回復層610，覆蓋化合物半導體層160a的側壁且延伸至這對源極/汲極170與阻障層150之間，以回復源極/汲極170周圍的二維電子氣的通道。

【0072】 在一些實施例中，二維電子氣回復層610的形成包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。二維電子氣回復層610的材料可以包含六方晶系(hexagonal crystal)的二元化合物半導體、石墨烯(graphene)、類似的材料或前述之組合。在一些實施例中，二維電子氣回復層610的材料包含氮化鋁(AlN)、氧化鋅(Zinc Oxide, ZnO)、氮化銦(Indium Nitride, InN)、類似的材料或前述之組合。

【0073】 如前所述，可以調整此對源極/汲極170延伸至膜層的深度，因此亦可根據需求設置二維電子氣回復層610的位置。此外，二維電子氣回復層610可以具有設置閘極190的開口，並且從開口導入氟，因此開口的面積大致上小於或等於氟化區180在化合物半導體層160a的頂部面積。開口的形成方式及導入氟的製程如前所述，在此不重複敘述。

【0074】 此外，雖然在第6圖中繪示半導體裝置600具有第一氟保持層310和二維電子氣回復層610，但本發明不限於此。舉例來說，可以僅設置二維電子氣回復層610。

【0075】 在一些實施例中，二維電子氣回復層610的厚度T3在約0.5 nm至約5 nm的範圍，例如約4 nm。為了方便繪示，第一氟保持層310的厚度T1和二維電子氣回復層610的厚度T3大致上相同，但本發明不限於此，可以使厚度T1大於、等於或小於厚度T3。此外，第一氟保持層310和二維電子氣回復層610的位置不限於說明用的圖式，例如第一氟保持層310可以設置於化合物半導體層160a的底部。

【0076】 根據本發明的一些實施例，在半導體裝置600設置二維電子氣回復層610，除了可以降低接面電阻(R_c)、改善導通電阻(R_{ON})，還可以保護下方的膜層不受到後續製程的影響，提升半導體裝置600的效能和良率。

【0077】 根據一些實施例，本發明在半導體裝置的化合物半導體層中導入氟，形成化合物半導體層中的氟化區，可以提升表面電位並改變能帶，進而改善半導體裝置的臨界電壓和閘極擺幅。由於導入的氟不與化合物半導體層形成p-n接面，有利於半導體裝置的開關性能。此外，還可以藉由調整氟的分布和含量，例如使氟進入化合物半導體周圍的阻障層中，以抑制漏電。另外，使用蝕刻設備導入氟更可以降低對元件的轟擊傷害並且達到較穩定的離子濃度及分佈。

【0078】 根據另一些實施例，本發明在化合物半導體層頂部、內部、底部及/或側壁上設置氟保持層，可避免氟化區的

氟向外擴散，更可避免後續製程影響氟保持層以內的區域，提升半導體裝置的良率。另外，根據又另一些實施例，設置二維電子氣回復層覆蓋化合物半導體層的側壁且延伸至源極/汲極與阻障層之間，可以回復源極/汲極周圍的二維電子氣的通道，以降低接面電阻 (R_c)，並改善導通電阻 (R_{ON})，更可保護其下方的區域。

【0079】 雖然本發明已以多個實施例描述如上，但這些實施例並非用於限定本發明。本發明所屬技術領域中具有通常知識者應可理解，他們能以本發明實施例為基礎，做各式各樣的改變、取代和替換，以達到與在此描述的多個實施例相同的目的及/或優點。本發明所屬技術領域中具有通常知識者也可理解，此類修改或設計並未悖離本發明的精神和範圍。因此，本發明之保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0080】

100、200、300、400、500、600～半導體裝置；

110～基底；

120～成核層；

130～緩衝層；

140～通道層；

150～阻障層；

160、160a～化合物半導體層；

170～源極/汲極；

180、180'～氟化區；

190～閘極；

310～第一氟保持層；

410～第二氟保持層；

420～開口；

610～二維電子氣回復層；

T1、T2、T3～厚度。

發明摘要

【發明名稱】半導體裝置及其製造方法

SEMICONDUCTOR DEVICES AND METHODS FOR
FORMING SAME

【中文】

一種半導體裝置，其包含通道層，設置於基底上方；阻障層，設置於通道層上方；化合物半導體層，設置於阻障層上方；一對源極/汲極，設置於基底上方且分別位於化合物半導體層的兩側；氟化區，設置於化合物半導體層內；以及閘極，設置於化合物半導體層上。

【英文】

A semiconductor device includes a channel layer disposed over a substrate; a barrier layer disposed over the channel layer; a compound semiconductor layer disposed over the barrier layer; and a pair of source/drain disposed over the substrate and respectively located on opposite sides of the compound semiconductor layer; a fluorinated region disposed in the compound semiconductor layer; and a gate disposed on the compound semiconductor layer.

【代表圖】

【本案指定代表圖】：第(1F)圖。

【本代表圖之符號簡單說明】：

- 100～半導體裝置；
- 110～基底；
- 120～成核層；
- 130～緩衝層；
- 140～通道層；
- 150～阻障層；
- 160a～化合物半導體層；
- 170～源極/汲極；
- 180～氟化區；
- 190～閘極。

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

中，且該第二氟保持層延伸至該對源極/汲極與該阻障層之間。

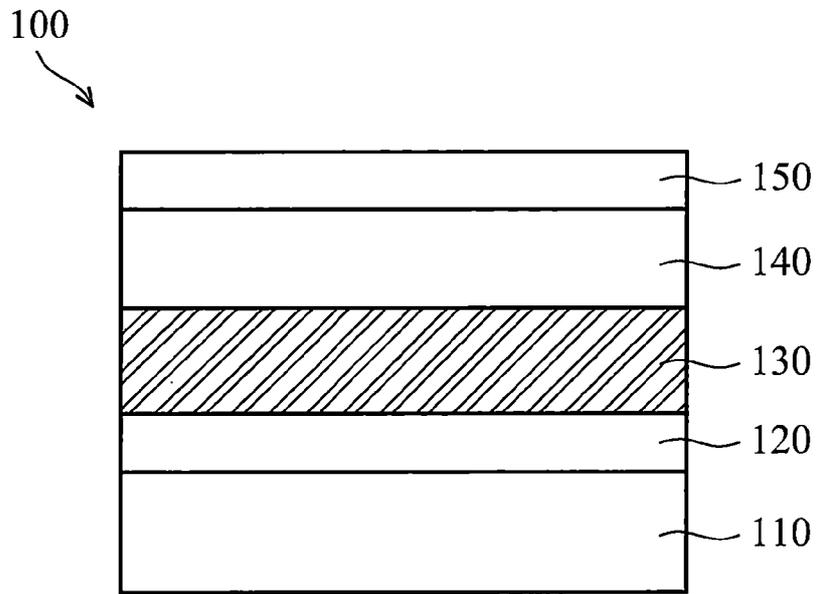
21. 如申請專利範圍第 19 項所述之半導體裝置的製造方法，更包括：

在該化合物半導體層上方形成該第二氟保持層的一開口，從該開口導入該氟；以及

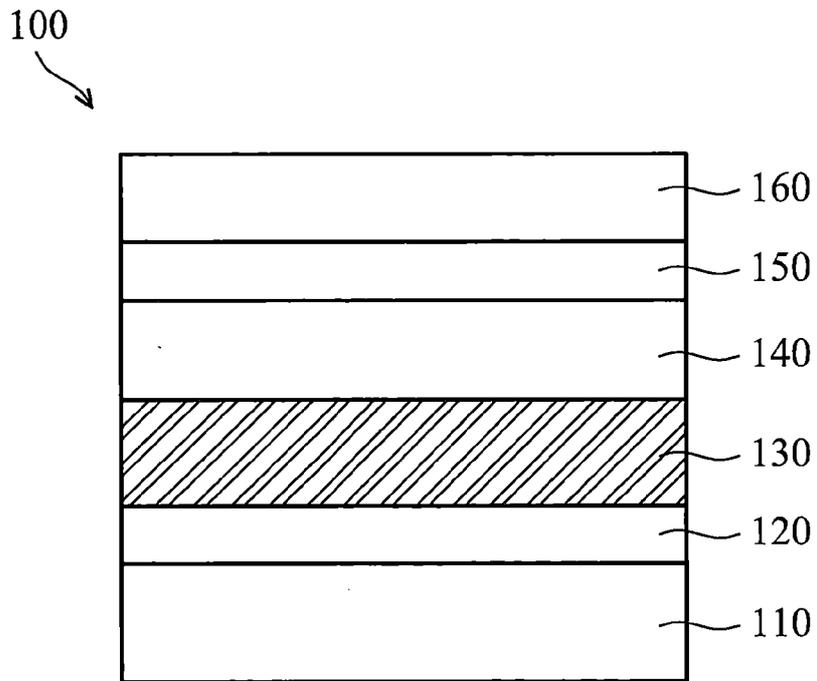
在該開口處形成該閘極。

22. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，更包括在該化合物半導體層的側壁上形成一二維電子氣回復層，且該二維電子氣回復層延伸至該對源極/汲極與該通道層之間。

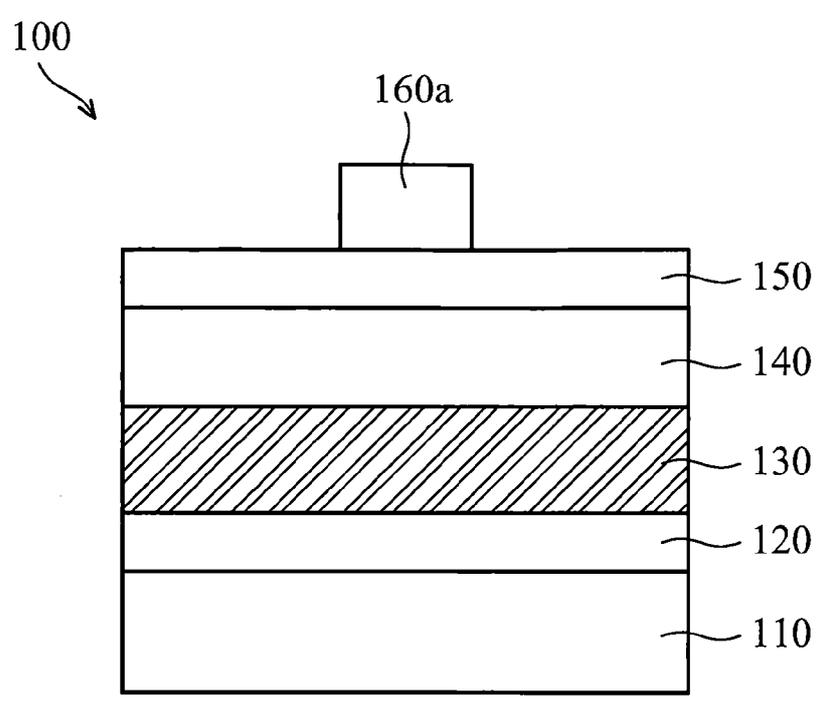
圖式



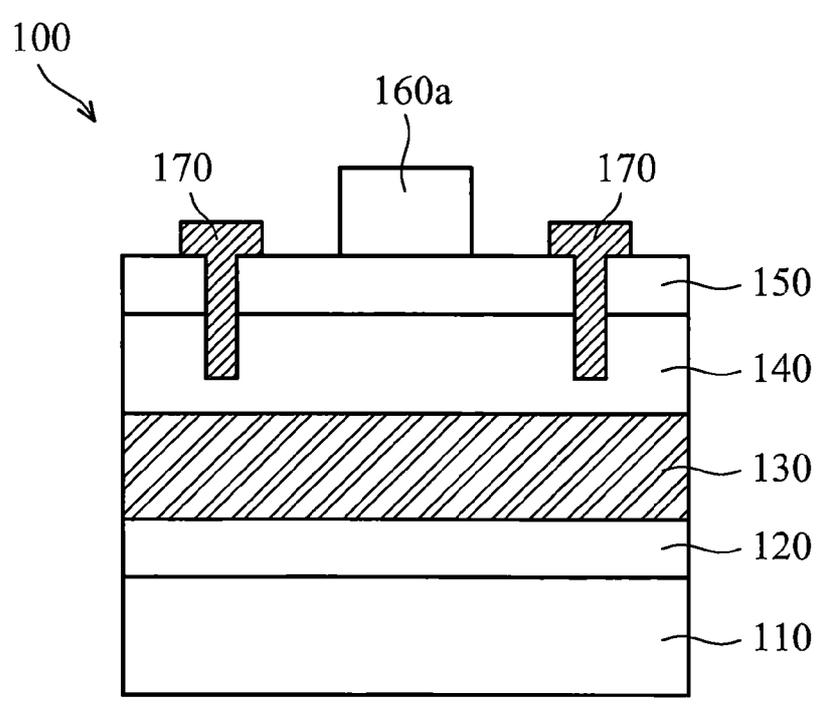
第 1A 圖



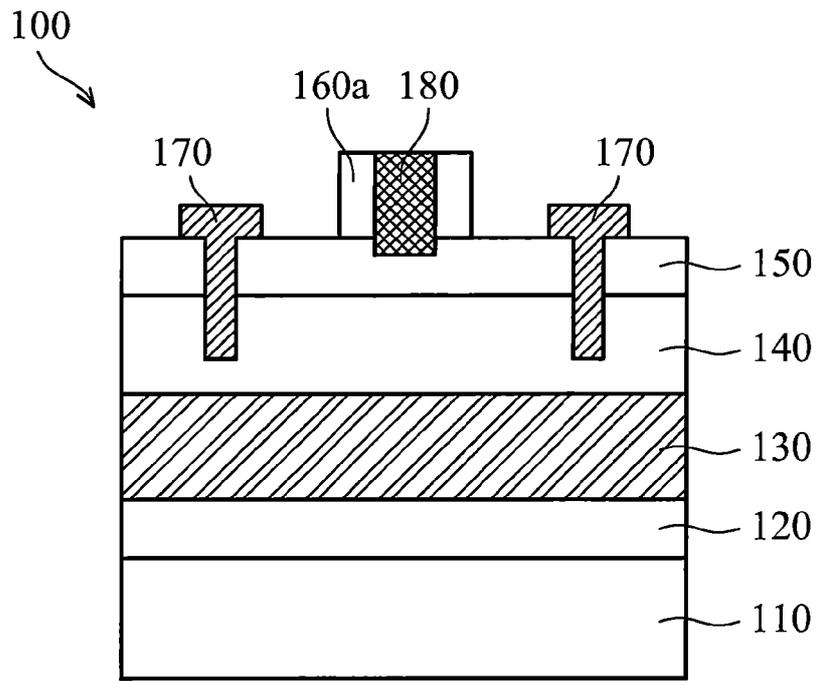
第 1B 圖



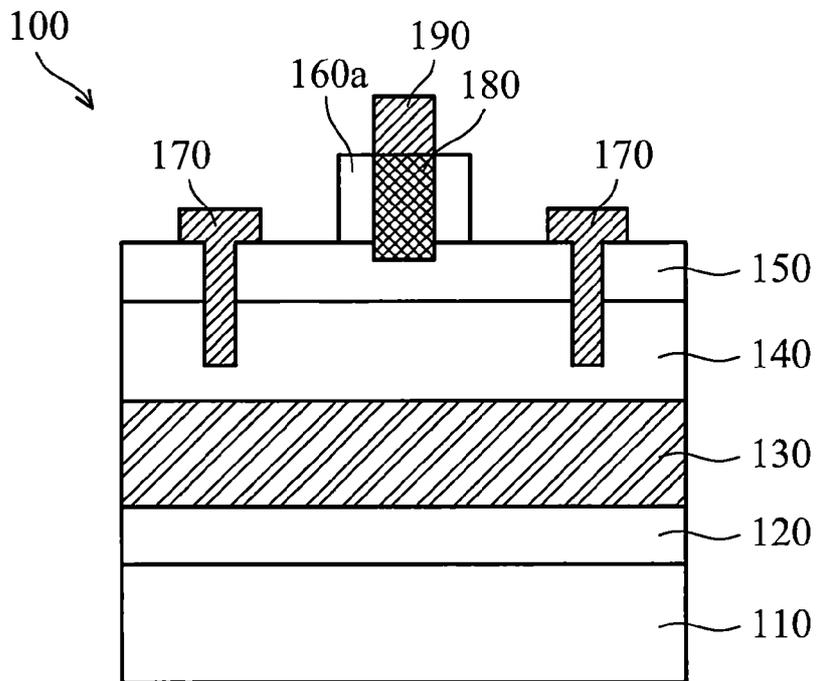
第 1C 圖



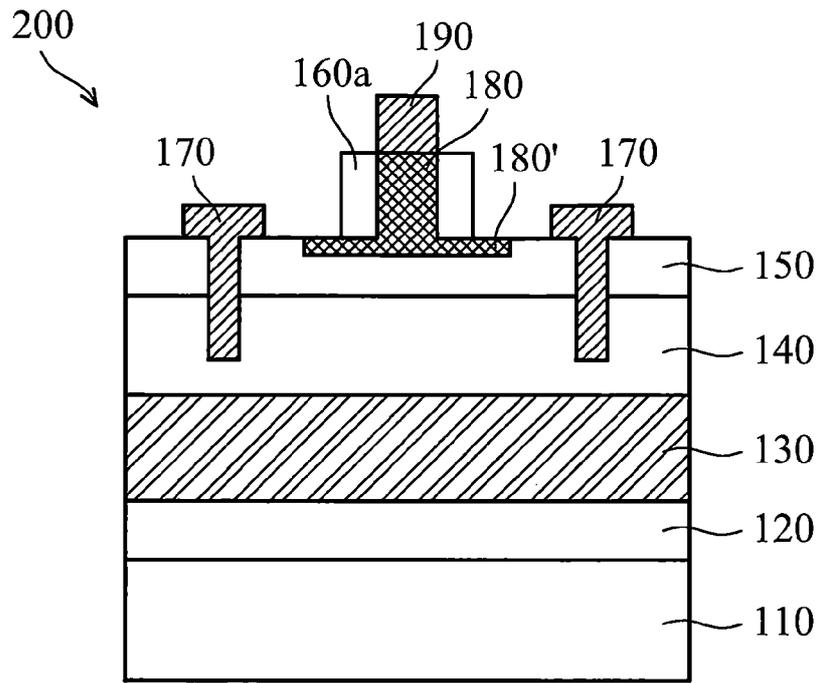
第 1D 圖



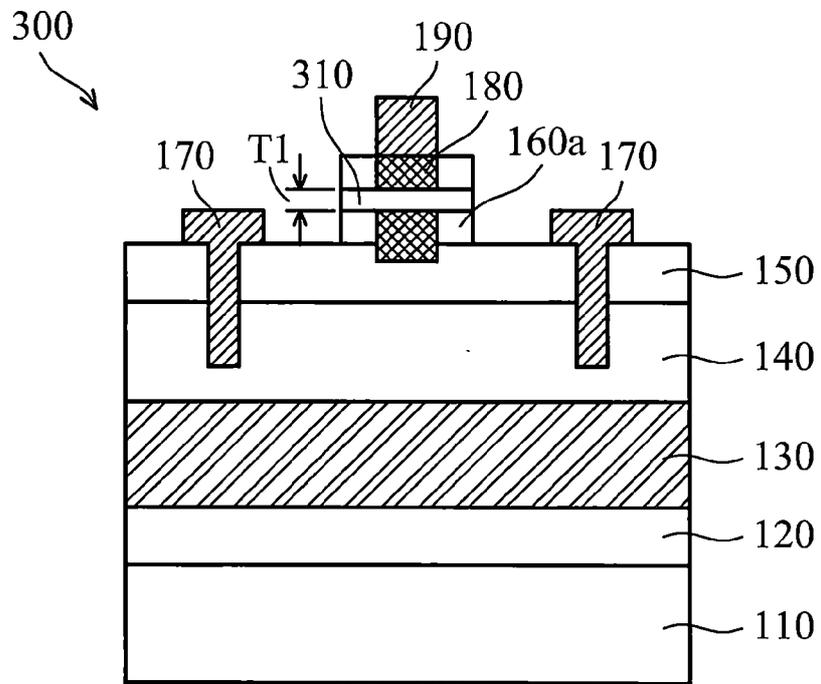
第 1E 圖



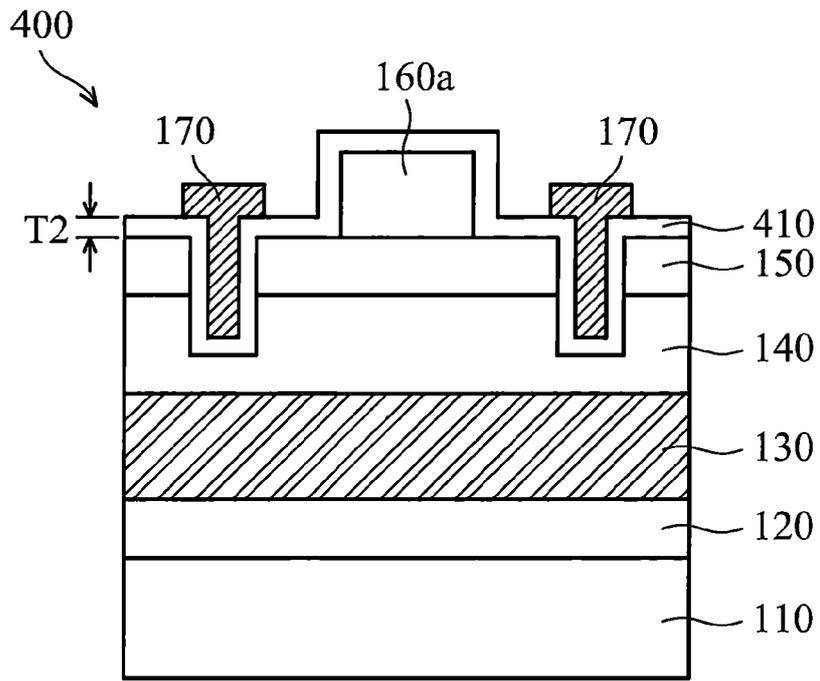
第 1F 圖



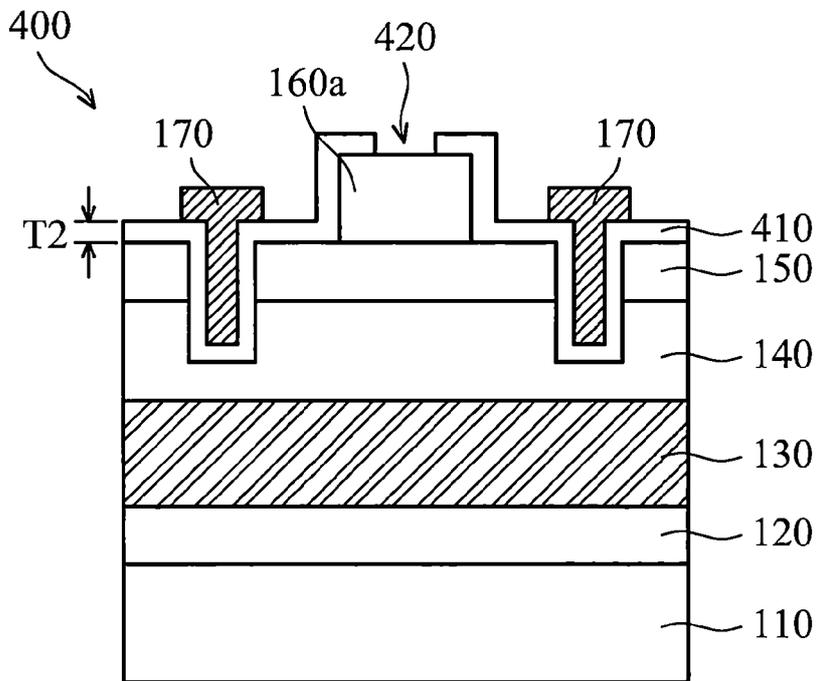
第 2 圖



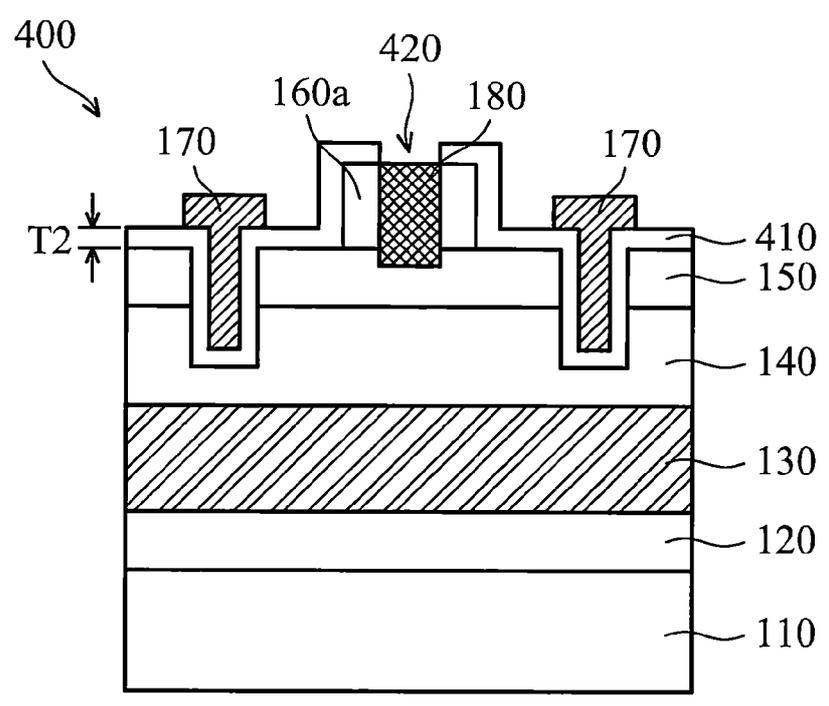
第 3 圖



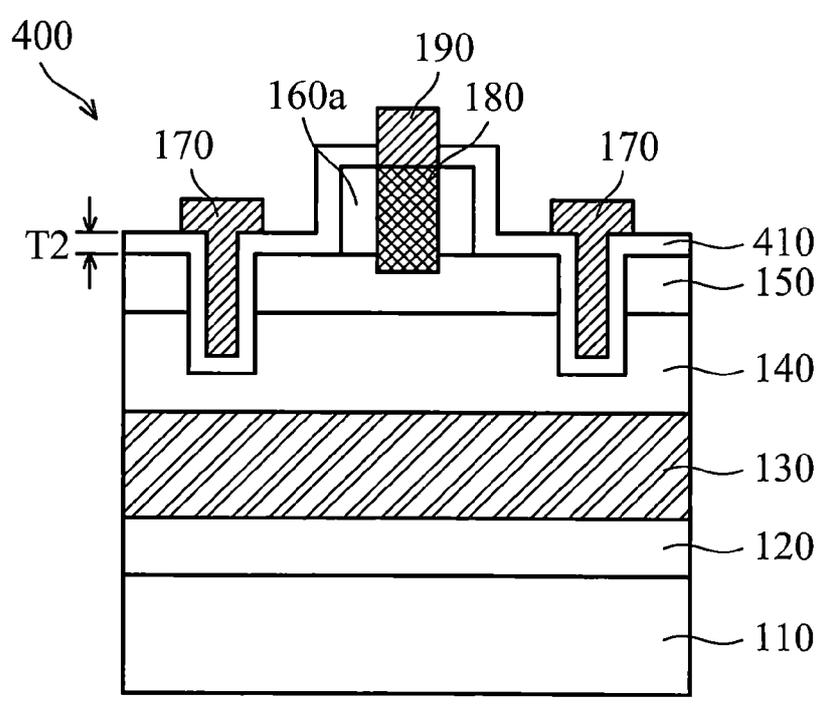
第 4A 圖



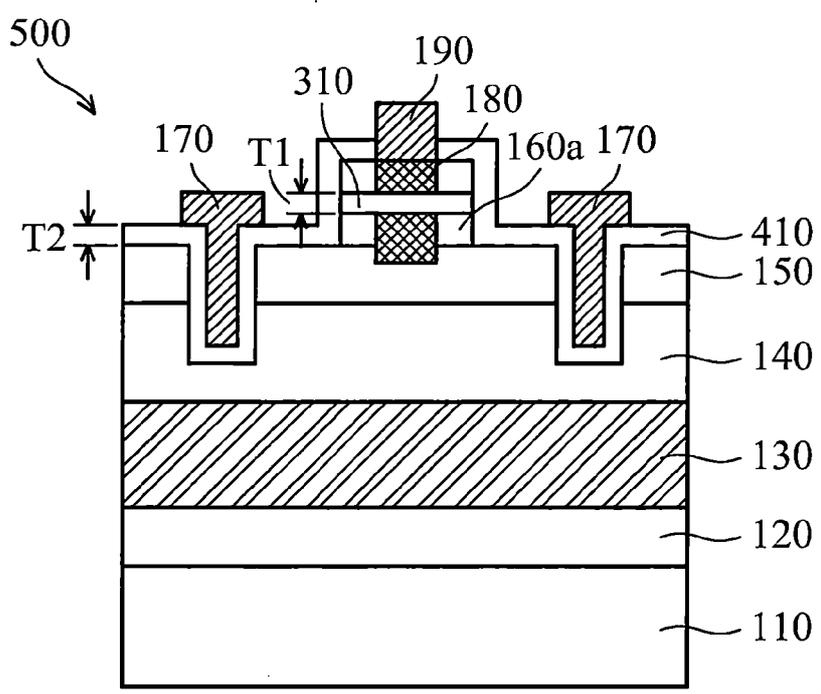
第 4B 圖



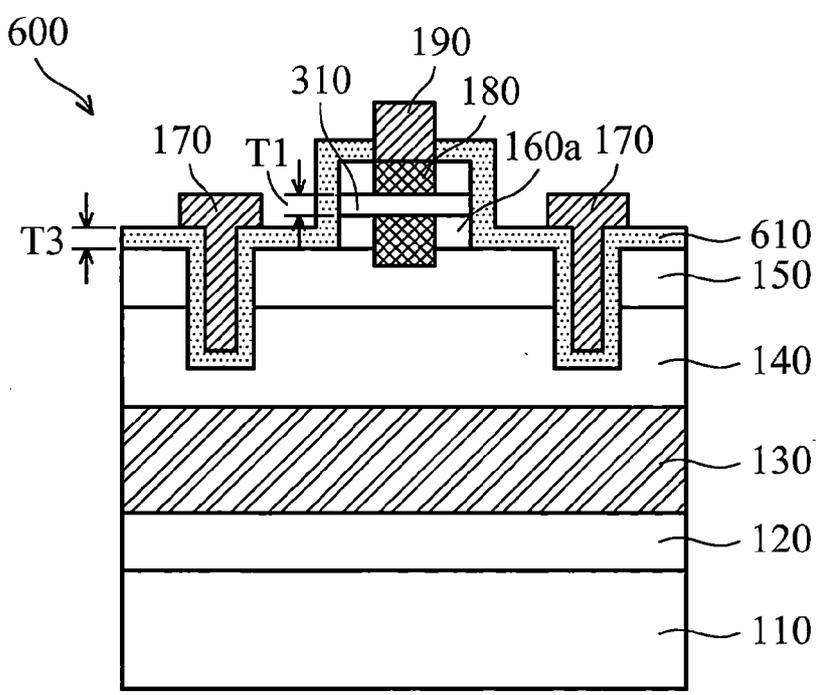
第 4C 圖



第 4D 圖



第 5 圖



第 6 圖

III-V族化合物半導體材料，例如III族氮化物。舉例來說，緩衝層130的材料可以包含氮化鎵(Gallium Nitride, GaN)、氮化鋁(AlN)、氮化鋁鎵(AlGaN)、氮化鋁銦(AlInN)、類似的材料或前述之組合。在一些實施例中，緩衝層130的形成可以包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。

【0033】 接著在緩衝層130上方形成通道層140。在一些實施例中，通道層140的材料可以包含一或多種III-V族化合物半導體材料，例如III族氮化物。在一些實施例中，通道層140的材料例如為GaN、AlGaN、InGaN、InAlGaN、類似的材料或前述之組合。此外，可以將通道層140摻雜或不摻雜。根據一些實施例，通道層140的形成可以包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。在一些實施例中，通道層140的厚度在約0.05微米(micrometer, μm)和約1 μm 之間的範圍，例如約0.2 μm 。

【0034】 然後在通道層140上方形成阻障層150，以在通道層140和阻障層150之間的界面產生二維電子氣。阻障層150的形成可以包含沉積製程，例如有機金屬化學氣相沉積、原子層沉積、分子束磊晶、液相磊晶、類似的製程或前述之組合。在一些實施例中，阻障層150的材料可以包含III-V族化合物半導體材料，例如III族氮化物。舉例來說，阻障層150可以包含AlN、AlGaN、AlInN、AlGaInN、類似的材料或前述之組合。阻障層150可以包含單層或多層結構，且阻障層150可以

申請專利範圍

1. 一種半導體裝置，包括：
 - 一通道層，設置於一基底上方；
 - 一阻障層，設置於該通道層上方；
 - 一化合物半導體層，設置於該阻障層上方；
 - 一對源極/汲極，設置於該基底上方且分別位於該化合物半導體層的兩側；
 - 一氟化區，設置於該化合物半導體層內；
 - 一第一氟保持層，設置於該化合物半導體層頂部、內部或底部；以及
 - 一閘極，設置於該化合物半導體層上。
2. 如申請專利範圍第 1 項所述之半導體裝置，其中該氟化區從該化合物半導體層的一頂部延伸至該阻障層中。
3. 如申請專利範圍第 1 項所述之半導體裝置，更包括該氟化區更設置於該化合物半導體層周圍的該阻障層中。
4. 如申請專利範圍第 1 項所述之半導體裝置，更包括：
 - 一第二氟保持層，覆蓋該化合物半導體層的側壁且延伸至該對源極/汲極與該阻障層之間。
5. 如申請專利範圍第 4 項所述之半導體裝置，其中該對源極/汲極穿過該阻障層且延伸至該通道層中，且該第二氟保持層更設置在該對源極/汲極與該通道層之間。
6. 如申請專利範圍第 4 項所述之半導體裝置，其中在該第一氟保持層和該第二氟保持層內的氟含量大於在該第一氟保持層和該第二氟保持層外的氟含量。

7. 如申請專利範圍第 4 項所述之半導體裝置，其中該第二氟保持層具有一開口，該開口的面積小於或等於該氟化區在該化合物半導體層的該頂部的面積，且該閘極設置於該開口。
8. 如申請專利範圍第 4 項所述之半導體裝置，其中該第一氟保持層與該第二氟保持層各自獨立地包括氮化鋁、氮化鋁鎵、氮化銻鎵或前述之組合。
9. 如申請專利範圍第 4 項所述之半導體裝置，其中該第一氟保持層的厚度與該第二氟保持層的厚度各自獨立地在 0.5 nm 至 5 nm 的範圍。
10. 如申請專利範圍第 1 項所述之半導體裝置，更包括一二維電子氣回復層，覆蓋該化合物半導體層的側壁且延伸至該對源極/汲極與該阻障層之間。
11. 一種半導體裝置的製造方法，包括：
 - 在一基底上方形成一通道層；
 - 在該通道層上方形成一阻障層；
 - 在該阻障層上方形成一化合物半導體層；
 - 在形成該化合物半導體層期間，原位形成一第一氟保持層；
 - 在該基底上方且在該化合物半導體層的兩側形成一對源極/汲極；
 - 在該化合物半導體層內導入氟；以及
 - 在該化合物半導體層上方形成一閘極。
12. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，

其中該氟的導入包括使用蝕刻設備。

13. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，其中該氟的導入包括使用反應性離子蝕刻、感應耦合電漿蝕刻或前述之組合。
14. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，其中導入該氟的範圍從該化合物半導體層的一頂部延伸至該阻障層中。
15. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，更包括在導入該氟之後且在形成該閘極之前，執行一第一熱處理。
16. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，更包括在形成該閘極之後，執行一第二熱處理。
17. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，更包括在該化合物半導體層周圍的該阻障層導入該氟。
18. 如申請專利範圍第 17 項所述之半導體裝置的製造方法，其中該氟在該化合物半導體層周圍的該阻障層的導入包括使用升溫設備、蝕刻設備或前述之組合。
19. 如申請專利範圍第 11 項所述之半導體裝置的製造方法，更包括：
在形成該化合物半導體層之後且在形成該閘極之前，在該化合物半導體層的側壁上形成一第二氟保持層，且該第二氟保持層延伸至該對源極/汲極與該通道層之間。
20. 如申請專利範圍第 19 項所述之半導體裝置的製造方法，更包括該對源極/汲極穿過該阻障層且延伸至該通道層