

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication :

(A n'utiliser que pour les
commandes de reproduction).

2 471 095

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 79 29497

(54)

Simulateur d'appels téléphoniques portable.

(51)

Classification internationale (Int. Cl. ³). H 04 M 3/26.

(22)

Date de dépôt 30 novembre 1979.

(33) (32) (31)

Priorité revendiquée :

(41)

Date de la mise à la disposition du
public de la demande B.O.P.I. — « Listes » n° 24 du 12-6-1981.

(71)

Déposant : COMPAGNIE INDUSTRIELLE DES TELECOMMUNICATIONS CIT-ALCATEL, société
anonyme, résidant en France.

(72)

Invention de : Jean-Noël Delion.

(73)

Titulaire : *Idem* (71)

(74)

Mandataire : Marceau Pougeot, SOSPI,
14-16, rue de la Baume, 75008 Paris.

- 1 -

Simulateur d'appels téléphoniques portable

L'invention concerne un simulateur d'appels téléphoniques. Elle est applicable dans les industries des Télécommunications, en particulier pour la mise au point et l'entretien des centraux téléphoniques.

On connaît déjà divers types de simulateurs d'appels téléphoniques. Les simulateurs commandés par ordinateur (voir par exemple la revue "Commutation et Electroniques" N° 29, pages 83 à 94) ont l'avantage de simuler un trafic important et permettent de nombreux cas d'exploitation. Par contre ces matériels sont coûteux, encombrants et nécessitent un personnel très qualifié.

Un simulateur à commande électronique câblée, tel que celui qui est décrit dans le brevet français n° 2.262.456 de la demanderesse élimine certains de ces inconvénients ; en particulier il est d'une utilisation très simple. Cependant, ce matériel ne permet pas de simuler un trafic concentré, et il est encore trop encombrant pour être transporté facilement, par exemple dans une valise.

Le but de l'invention est de réaliser un matériel portable, simple d'utilisation et adaptable rapidement à des cas d'exploitations différents.

L'invention a pour objet un simulateur d'appels téléphoniques portable comportant des équipements d'émission et de réception pour simuler les fonctions de postes téléphoniques demandeurs et demandés et détecter la signalisation associée à chacune desdites fonctions, des moyens de synchronisation pour découper les appels en phases qui se déroulent simultanément dans lesdits équipements d'émission et de réception, des moyens de comptage du nombre d'appels écoulés et du nombre de fautes détectées, et des moyens d'affichage caractérisé par le fait que chaque équipement d'émission et de réception comporte deux circuits de boucle et deux détecteurs de tonalités simulant un poste demandeur et le poste demandé correspondant, un circuit de numérotation, une mémoire de numéro demandé et un circuit de détection de faute, et que lesdits moyens de synchronisation comportent un générateur, un circuit de temporisation et un circuit de marquage de phases programmable en fonction de l'exploitation des postes

simulés.

Suivant une autre caractéristique de l'invention, le circuit de marquage de phase comporte une matrice à diodes. La conception des circuits et la technologie qui ont été choisies permettent de
5 réaliser le simulateur dans une malette portable.

La description d'une forme de réalisation préférée de l'invention donnée ci-après à titre d'exemple permettra de bien en comprendre les caractéristiques, à l'aide des dessins annexés qui représentent :

- figure 1, un organigramme général d'un simulateur d'appels
10 suivant l'invention
- figure 2, un dispositif à clavier décimal
- figure 3, un équipement de ligne double permettant de simuler un abonné demandeur et un abonné demandé
- figure 4, un circuit central d'adressage
- 15 - figure 5, un générateur double 800 Hz et 10 Hz
- figure 6, un circuit de marquage de phases
- figure 7, un circuit de commande de changement de phase
- figure 8, un équipement de comptabilisation et d'affichage des appels et des fautes
- 20 - figure 9, un diagramme montrant l'enchaînement des phases au cours d'une séquence d'appels.

Le simulateur qui va être décrit comporte des équipements envoyeurs répondeurs ERO et ER15 (figure 1) qui permettent de simuler chacun un abonné demandeur et l'abonné demandé correspondant. Le déroulement
25 d'un appel est découpé en un certain nombre de phases qui se déroulent simultanément sur les 16 équipements. Ces phases sont décrites au tableau 1. Les phases Q0 à Q7 et Q14 sont dites actives car elles correspondent à un évènement ou à un changement d'état des lignes. Le système permet la détection de ces évènements ou changements d'état,
30 et leur absence donne lieu à une signalisation de fautes.

Les phases Q8 à Q13 correspondent à la comptabilisation des appels et des fautes. La phase Q15 correspond à l'enregistrement des numéros demandés à partir d'un clavier. La numérotation peut être de types divers sur les équipements, c'est-à-dire que l'on peut
35 avoir à la fois des numéros locaux, nationaux, internationaux, et des lignes multiples (PBX). Le simulateur permet les exploitations

- 3 -

suivantes :

- en mode automatique : les fautes sont comptabilisées mais il n'y a pas d'arrêt du simulateur après détection d'une faute.

- en mode semi-automatique : le simulateur s'arrête en cas de fautes, et doit être relancé manuellement, dans ce cas la ligne en faute peut être mise en garde pour détection du défaut.

- en mode pas à pas : chaque changement de phase doit être commandé manuellement.

Les appels distants peuvent être réalisés de diverses manières :
10 par bouclage entre les jonctions entrantes et sortantes du central, par appel de robot distant, ou par appel d'un autre simulateur situé dans un central distant.

Un dispositif particulier de dédoublement permet de simuler sur chacun des équipements ERO à ER15 les fonctions de deux abonnés
15 demandés et d'envoyer ainsi deux fois plus d'appels de départ simultanément. Naturellement, dans ce cas, la fonction abonné demandé n'est plus réalisée.

L'ensemble du simulateur décrit à titre d'exemple est représenté à la figure 1. Les équipements envoyeurs répondeurs ERO à ER15 compo-
20 tent :

- des circuits de boucle B et des circuits de détection des tonalités respectivement pour le demandeur et le demandé.

- une mémoire ML de 16 mots dans laquelle est enregistré le numéro de l'équipement ER (1 mot) et le numéro du demandé avec
25 éventuellement les tonalités d'invitation à transmettre (15 mots)

- un circuit de détection de fautes DF.

Un clavier décimal CL associé à un circuit de décodage et de sélection DS relié à la mémoire ML de chaque équipement ER permet
l'enregistrement de la numérotation. Un circuit de prise en compte PC
30 permet la comptabilisation des appels et des fautes et leur émission sur un ensemble d'afficheurs AFF. La commande centrale du simulateur comporte les circuits suivants, dont les fonctions seront décrites en détail plus loin :

- un générateur G fournit les courants à fréquence vocale,
35 les impulsions de numérotation, et les impulsions de pilotage des différents circuits électroniques du simulateur.

- 4 -

- un marqueur de phase MQ commande les changements de phase, et émet vers les autres parties du système le numéro de la phase en cours

- un circuit de temporisation TEM piloté par le générateur G
5 fournit un certain nombre de cames, ainsi que les délais de temporisation d'attente des événements ou changement d'état à chaque phase permettant ensuite la mise en faute

- un adresseur général AD permet l'écriture et la lecture des mémoires ML, et le pilotage des moyens de prise en compte des appels
10 et des fautes et des moyens d'affichage.

Le clavier CL et le circuit DS sont représentés à la figure 2. Ce circuit est formé d'un décodeur DC1 et d'un démultiplexeur DX1. Le circuit DC1 est un décodeur à diodes qui transforme chaque chiffre décimal émis au clavier en 4 moments binaires émis sur les fils EN
15 d'une part, vers l'entrée de toutes les mémoires ML des équipements ER (figure 3) et vers l'entrée d'adressage du démultiplexeur DX1. D'autre part, le décodeur DC1 émet un signal TC lorsque l'on appuie sur une touche quelconque du clavier. La sélection de l'équipement ER est faite par le premier chiffre émis au clavier et par l'intermédiaire
20 du démultiplexeur DX1 ; du fait que l'on sélectionne l'équipement par un seul chiffre et qu'il y a 16 équipements, ceux-ci sont divisés en deux groupes, et le choix du groupe est fait par un bouton GL relié à l'entrée du décodeur DC1.

Les mémoires ML (figure 3) sont adressées sur 4 fils MA provenant
25 de l'adresseur général AD. Cet adresseur progresse soit pas à pas, soit en rotation permanente pendant certaines phases dites phases de balayage QB. La phase Q15 de chargement des numéros appartient à ces phases de balayage, et une autorisation d'écriture AE doit donc être donnée par le circuit d'adressage comme cela sera décrit
30 plus loin. L'entrée de validation d'écriture EC de la mémoire est reliée à la sortie d'une porte ET P1 validée par les signaux TC et AE. L'accès à la mémoire est autorisé (entrée V) par une porte ET P2, une porte OU P3 et une bascule B1 ; la porte P2 permet le blocage par un signal CH de temporisation décrit plus loin (pendant la numé-
35 tation). La porte P3 permet la validation soit pendant la phase d'inscription des numéros, soit pendant la phase Q0 pour le chargement

- 5 -

d'un compteur CRL dans lequel est chargé le chiffre à émettre. La bascule B1 permet de maintenir la validation de la mémoire ML pendant le chargement du numéro. Elle est formée par exemple de deux portes "NOR". Ses entrées reçoivent respectivement le signal de positionnement AP et un signal de sélection SL et sa sortie est reliée à l'entrée de la porte P3. La sortie de la mémoire ML est reliée au compteur CRL et à un groupe de sorties SA1 vers le dispositif d'affichage ; ceci permet de contrôler la numérotation enregistrée.

Chaque équipement ER comporte un relais de boucles du demandeur RR et un relais de boucles du demandé RE. La commande de ces relais est effectuée à travers un groupe de portes P4 à P12 à partir des signaux suivants :

- signaux de fermeture de la boucle du demandeur et du demandé (BE et BR) fournis par le circuit de marquage de phase
 - signal HS de mise hors service de l'équipement fourni à partir du panneau de commande : ce signal transmis à travers un inverseur I1 contrôle la montée des deux relais.
 - signal de mise en garde de la ligne MG : ce signal émis à partir du panneau de commande permet de maintenir les relais de boucle au travail lorsqu'il y a arrêt du simulateur sur une faute
 - signal de dédoublement DD émis à partir du panneau de commande : le signal autorise la montée des deux relais simultanément lorsque l'on commande la boucle demandeur. Ceci permet à chaque équipement ER mis en position de dédoublement de simuler deux abonnés demandeurs.
- Dans l'application décrite le signal de dédoublement met simplement les deux relais en parallèle, ce qui oblige l'équipement à appeler deux demandeurs ayant le même numéro, c'est-à-dire une ligne multiple (PBX). Naturellement il serait possible de s'affranchir de cette condition par exemple en n'utilisant que 14 positions de la mémoire pour chacun des abonnés demandés, le relais RE étant inhibé pendant l'émission de l'un des chiffres et le relais RR pendant l'émission d'un autre chiffre, ceci peut être réalisé simplement par exemple par décodage de l'adresse MA.

Les impulsions de numérotation H2 sont reçues du générateur G sous contrôle des portes P6 et P7 validées en sortie d'une bascule B2 dont le rôle est indiqué plus loin.

Le compteur CRL est utilisé en décompteur. Il est chargé par

- 6 -

le contenu d'un mot mémoire à la réception du signal CH. Son entrée de décomptage D est commandée par les impulsions d'horloge H2 en même temps que le relais RR en sortie de la porte P7. Un mot mémoire peut contenir trois sortes d'informations : soit un chiffre, soit

5 un code indiquant l'attente d'une invitation à transmettre (IT), soit un code de passage P indiquant qu'il n'y a pas de chiffre programmé sur cette position. Une mémoire ML peut contenir plusieurs codes IT et plusieurs codes P. Les mémoires ML des 16 équipements sont lues en synchronisme, l'adresseur AD fonctionnant alors en mode pas à

10 pas. Pour cela chaque équipement doit fournir un signal FE, soit lorsqu'il a fini d'émettre un chiffre, soit lorsqu'il a détecté un code P ou un code d'invitation à transmettre IT. Dans le dernier cas, le signal FE n'est émis qu'après détection réelle de l'invitation à transmettre par le détecteur D. Le signal FE est également émis

15 en cas de faute, car la comptabilisation des fautes et le blocage éventuel sont réalisés à la fin des phases actives. Le signal FE est émis en sortie d'une bascule B3 à travers un inverseur I2.

La commande des bascules B2 et B3 utilisent 3 sorties du compteur CRL. La sortie s0 qui passe à l'état 1 lorsque le compteur arrive

20 en position 0 en décomptage. La sortie s1 qui indique le codage d'un espace. La sortie s2 qui indique le codage d'une invitation à transmettre. Ces trois sorties sont reliées à l'entrée d'une porte P14 dont la sortie est reliée à l'entrée S de la bascule B2. Les sorties s1 et s0 sont reliées à l'entrée de la porte P13 et la sortie s2 est

25 reliée à la porte P13 à travers une porte ET P15 qui est validée par le signal RP1 en sortie du détecteur DF. La sortie de la porte P13 est reliée à l'entrée R de la bascule B3. Les portes P13 et P14 sont également commandées par les entrées MG et HS à travers une porte

OU P16 de manière à valider la sortie FE et à bloquer le passage

30 de la numérotation par la bascule B2 lorsque la ligne est soit en garde soit hors service.

Les circuits de boucle B des équipements ER comportent d'une manière classique un contact travail (re, rr) qui simule à la fois le décrochage de l'abonné et la numérotation, et un transformateur

- 7 -

- de lignes (TE, TR) ; l'un des enroulements de chaque transformateur de lignes est relié au circuit de détection D pour permettre la détection des courants de fréquence vocale d'une part, et d'autre part l'injection du signal à 800 hertz qui simule la conversation (HE :
- 5 conversation demandé vers demandeur - HR : conversation demandeur vers demandé). A la réception d'un signal de fréquence vocale, les détecteurs fournissent un état 1 à leur sortie (DE, DR), cet état 1 est reçu à l'entrée de portes ET (P17, P18) validées pendant les phases souhaitées (QE, QR) par le circuit de marquage de phases.
- 10 Le circuit de détection de fautes DF comporte deux bascules B4 et B5 qui ont pour rôle de marquer respectivement le signal de réponse RP1 qui permet la progression de l'appel, et le signal FT qui permet la comptabilisation des fautes et éventuellement le blocage. La bascule B5 est pilotée par le signal de temporisation de fautes TF.
- 15 La bascule B4 est pilotée par une porte OU P19 qui reçoit en entrée différents signaux de validation possible.
- La détection des courants de fréquence vocale est basée sur une comparaison du profil d'un échantillon du signal avec un profil déterminé. L'échantillon est prélevé en sortie des portes P17 et
- 20 P18 à travers une porte OU P20 vers l'entrée d'un registre à décalage RD1 ; la fréquence d'échantillonnage est déterminée par un compteur CR1 dont une sortie commande l'entrée d'horloge H du registre RD1. Des échantillons qui servent de comparaison sont fournis par un circuit de marquage MK qui reçoit des commandes du circuit de marquage de
- 25 phase MQ par un faisceau de fils QA pour toutes les phases donnant lieu à une analyse. Le circuit MQ sera de préférence une matrice de diodes qui permet une adaptation rapide des circuits aux différents cas d'exploitation. Les sorties des circuits RD1 et MK sont reliées à un comparateur CP1 dont la sortie commande la porte P19. Le comp-
- 30 teur CR1 est commandé en sortie d'une porte ET P21 qui reçoit d'une part l'horloge H1 et d'autre part, les signaux en sortie de la porte P20 à travers une porte ET P22 et un éliminateur de parasites EP. La porte P22 est sous le contrôle du signal RP1 à travers un inverseur I3 de manière à bloquer la détection une fois la réponse validée.
- 35 La porte P19 est également commandée par le signal HS qui permet d'envoyer le signal RP1 lorsque l'équipement est hors service, par

la sortie d'un détecteur d'inversion de batteries DIB et par la sortie d'un détecteur de taxes DTX. La sortie des détecteurs DTX et DIB est validée respectivement par les portes ET P23 et P24 en phase Q3 et Q4. La détection étant optionnelle, le signal de validation
 5 peut être donné soit en sortie des détecteurs soit au moyen de signaux provenant de boutons du panneau de commande (signaux V3-V4, inverseurs I4-I5, portes OU P25, P26).

La sortie de la porte P19 est également reliée à l'entrée S de la bascule B5 pour empêcher un marquage de fautes. La bascule B4
 10 est remise à zéro par son entrée S commandée à travers une porte OU P27 recevant le signal de changement de phase AA et le signal de fin d'émission FE. Enfin le signal RP1 est donné en sortie des bascules B4 et B5 à travers une porte OU P28.

La figure 4 représente l'adresseur général AD et le circuit
 15 de temporisation TEM. L'adresseur comporte deux compteurs ; un compteur d'adresse CRA fournit à sa sortie les 4 poids binaires de l'adresse MA. Pendant les phases de balayage, ce compteur progresse à l'aide des impulsions H du générateur transmises à travers une porte ET P29 et une porte OU P30. La porte P29 est validée pendant les phases
 20 de balayage QB. En dehors de ces phases, la porte P30 reçoit une impulsion au début des phases Q8 et Q9. Une entrée de la porte P30 est reliée à la sortie d'un groupe de portes ET GP1 qui reçoit en entrée les signaux FE des 16 équipements. Le compteur CRA progresse donc d'un pas chaque fois que les 16 signaux FE sont présents. Le
 25 deuxième compteur est un compteur de chiffres CRC qui est remis à zéro lorsque l'on appuie sur une touche AP en vue de charger une mémoire, et qui progresse à chaque appui sur une touche de chiffres (TC). Un comparateur CP2 reçoit les sorties des deux compteurs et donne l'autorisation d'écriture AE lorsque le compteur CRA en rotation
 30 affiche la même valeur que CRC. Un signal d'autorisation de la numérotation NUM dont le rôle sera indiqué plus loin est donné soit par le signal AA, soit par le signal en sortie du groupe de portes GP1 en phase Q0 à travers une porte OU P31 et une porte ET P32.

Le circuit de temporisation comporte un compteur CR2 qui progresse
 35 par l'horloge H1, et qui est remis à zéro par le signal AA (début de phase) ou par le signal de sortie du groupe de portes GP1, à travers

- 9 -

une porte OU P33. Les temporisations sont fournies en sortie d'un groupe de portes ET GP2 dont les entrées sont reliées d'une part aux sorties du compteurs CR2 et d'autre part aux sorties QX du marqueur de phases validé pendant les phases actives nécessitant une temporisation. Le circuit GP2 fournit des temporisations de fautes TF, des temporisations TE et une came K1.

Enfin un signal de réponse RP2 qui est utilisé à la place du signal RP1 en fin de phases Q0 et Q11 comme on le verra dans la description du fonctionnement du simulateur, est fourni en sortie d'une porte ET P34 validée par une sortie du groupe de portes GP2 et par une sortie C du compteur d'adresses CRA qui passe à l'état 1 lorsque le compteur CRA est à sa position maximale.

Le générateur double représenté figure 5 comporte un générateur 800 Hz G1 et un générateur 10 Hz G2. Le générateur G1 fournit en permanence un signal H, le signal de simulation du demandeur HR en phases Q5, et le signal de simulation du demandé HE en phases Q6.

Le générateur G2 fournit un signal H1 de fréquence 10 hz, dont le rapport d'impulsion peut être réglé à l'aide d'un bouton B1 du panneau de commande. Le générateur fournit également un signal H2 qui correspond au signal H1 filtré par une porte OU P35. Cette porte peut être bloquée par le signal CH fourni en sortie d'une bascule B6. Le signal CH introduit une temporisation avant la numérotation qui d'une part permet de synchroniser les différents équipements ER et d'autre part qui joue le rôle de came d'intertrain. L'entrée R de la bascule B6 est reliée à la sortie K1 du circuit de temporisation. L'entrée S est commandée par une porte ET P36 qui reçoit sur ses entrées le signal NUM et le signal H2. La bascule B6 étant formée de deux portes "NOR", l'apparition du signal NUM et d'un front de l'horloge H2 fait passer le signal CH à l'état 1. Ensuite la came K1 ramène la sortie à l'état 0 qui autorise l'émission des chiffres.

Le marqueur de phase MQ est représenté à la figure 6. Il comporte principalement une matrice à diodes MD, un registre RG1 à 4 positions et un transcodeur DC2 de code binaire à 4 moments en code 1 parmi 16. Les 16 sorties du transcodeur DC2 sont reliées à l'entrée de 16 lignes de la matrice MD, et à 16 sorties Q0 à Q15 qui permettent chacune un marquage de phase. Les entrées du registre RG1 sont reliées à

- 10 -

4 colonnes de la matrice MD, et ses sorties sont reliées à l'entrée du transcodeur DC2. L'entrée du chargement ch du registre RG1 est reliée au point AA. A chaque changement de phase, le numéro de la nouvelle phase est stocké dans le registre RG1, et il dépend à la fois du numéro de la phase précédente et de la position des diodes. Les sorties des colonnes de la matrice fournissent des signaux des combinaisons de phases qui peuvent être utilisées pour des commandes qui interviennent à plusieurs phases (QB, QX, BE, BR). Ce système tout en étant d'une utilisation très simple a un avantage important sur les systèmes classiques à compteurs : il permet d'enchaîner les phases d'une manière quelconque, et de modifier aisément cet enchaînement. Il permet également de programmer des sauts de phases en utilisant des lignes de la matrice autre que les 16 lignes reliées aux sorties du décodeur. Dans l'application présente comme on le verra plus loin, un saut de phases est programmé en phases Q8, Q9, Q10 en fonction de la valeur du poids MA⁴ de l'adresse MA. Pour cela une ligne de la matrice est reliée à la sortie d'une porte ET P37 dont une entrée reçoit le poids MA⁴ et l'autre entrée est reliée à une colonne de la matrice.

La figure 7 représente le circuit de commande de changement de phase qui fournit le signal AA. Le signal est fourni en sortie d'une bascule B7 dont l'entrée R est commandée par une porte OU P38 et dont l'entrée S reçoit l'horloge H1. Une entrée de la porte P38 est reliée à une touche PAP du tableau de commandes qui permet la progression en pas à pas.

Trois autres entrées de la porte P38 sont commandées par des portes ET P39 à P42 contrôlées par un signal FC. Il s'agit d'un signal de fin de comptabilisation envoyé par le circuit de prise en compte des fautes et des appels décrits plus loin. Pendant les phases de comptabilisation QC (soit Q8 à Q10, Q12 et Q13) la porte P38 est commandée directement par le signal FC à travers la porte P42. Pendant les phases Q0 à Q7 et Q14, le signal QC à l'état 0 valide la porte P41 à travers un inverseur I6. La porte P40 est validée par une porte OU P43 qui permet de tenir compte du mode d'exploitation. En mode automatique (AUT) la porte P43 est validée en permanence. En mode semi-automatique (S-AUT) une porte P44 et un inverseur I7 valident

la porte P43 seulement en l'absence du signal de blocage BL émis par le circuit de comptabilisation lorsqu'il y a une faute. En phase Q11, la porte P39 n'est validée par le signal FC qu'après une temporisation TE fournie par le circuit de temporisation seulement à cette

5 phase, qui permet de maintenir un certain temps l'affichage du nombre de fautes et du nombre d'appels.

Le circuit de prise en compte PC représenté figure 8 a pour rôle de comptabiliser le nombre d'appels et le nombre de fautes. Ces informations sont reçues par l'intermédiaire de registres à décalage (RD2, RD3). L'entrée parallèle du registre RD2 reçoit directe-

10 ment les fils de fautes FT provenant des équipements ER. Le registre RD3 reçoit du panneau de commande les fils de mise en service HS des différents équipements. La comptabilisation des appels est effectuée en phase Q12. Pour cela l'entrée de chargement ch du registre RD3

15 est commandée par la sortie Q d'une bascule de type maître-esclave B8 dont l'entrée de positionnement PR est commandée par l'horloge H, et l'entrée d'horloge par le fil de phase Q12. Le registre RD2 est chargé à chaque phase pour laquelle il y a possibilité de fautes (QF). L'entrée de chargement ch est commandée par une porte ET P45

20 dont une entrée est validée par le fil QF et l'autre par la sortie Q2 d'une bascule B9 analogue aux bascules B1 à B7.

La sortie Q1 de la bascule B9 valide une porte OU P46 qui permet aux impulsions H du générateur de commander les entrées de décalage à droite A des registres RD2 et RD3. Le nombre d'informations à

25 l'état 1 dans ces registres est comptabilisé par un compteur totalisateur CRT. La sortie des registres RD2, RD3 est reliée à l'entrée du compteur CRT par une porte OU P47. Les informations définitives sont stockées dans une mémoire MS dont l'entrée E est reliée à la sortie S du compteur CRT. Cette mémoire comporte 16 mots de 4 eb

30 et elle est divisée en deux parties. Les 8 premiers mots permettent de stocker en code décimal codé binaire le nombre d'appels sur 8 chiffres. La deuxième partie permet de coder également sur 8 chiffres le nombre de fautes. Le compteur CRT opère donc sur un seul chiffre décimal à la fois. Le registre RD3 n'étant utilisé qu'en phase Q12

35 pour le comptage des appels, on l'utilise à d'autres phases pour stocker la retenue qui intervient lorsque la valeur du compteur CRT

- 12 -

dépasse 9. Pour cela une porte ET P48 décode la valeur 10 en sortie du compteur qui commande l'entrée de données D du registre RD3 et la remise à zéro RZ du compteur CRT. L'entrée de décalage A du registre RD3 est reliée à la sortie d'une porte ET P49 commandée en sortie

5 de la porte P46 et en sortie d'une porte OU P50 dont une entrée est reliée à la sortie de la porte P48 et une autre reçoit un signal de phases Q8, Q12 et Q13. La sortie de la mémoire MS est reliée par 4 portes ET P51 d'une part à l'entrée du compteur CRT et d'autre part à un groupe de portes OU GP3 qui reçoit également les sorties SA

10 des mémoires de tous les équipements ER, en vue de l'affichage des informations. Les portes P51 sont validées aux phases Q8, Q9 et Q11.

L'adressage de la mémoire MS est fournie à travers un aiguilleur (portes ET P52, P53, porte OU P54) qui permet de valider soit les informations MA venant de l'adresseur, soit les informations MA

15 inversées par un groupe d'inverseurs I9. L'aiguilleur est positionné par l'information QB à l'état 1 en phase de balayage. Pendant ces phases l'adressage de la mémoire est donc direct et pendant les autres phases il est inversé. L'entrée d'écriture de la mémoire est validée par une bascule B10 commandée en phase Q10 dans des conditions analogues

20 à celles de la bascule B8. L'entrée de validation V de la mémoire MS est commandée en phase Q8 à Q11.

Le tableau d'afficheurs AFF comporte 16 tubes T0 à T15 organisés en matrices de 4 x 4 et commandés par un double système de balayage. D'une part pour économiser l'énergie, l'alimentation est fournie

25 successivement à chaque tube par l'intermédiaire d'un registre à décalage RD4 commandé par le signal d'horloge H. D'autre part les informations sont envoyées successivement sur chaque colonne de tubes par 4 registres RE0 à RE3. Ces registres sont chargés à partir de la sortie du groupe de portes GP3 à travers un décodeur DC3 qui trans-

30 forme le code décimal codé binaire en code pour afficheurs à 7 segments. La synchronisation du balayage avec celui de la mémoire est faite par les moyens suivants : une porte NOR P55 à deux entrées reçoit les 2 bits de poids fort de l'adressage et commande l'entrée de données D du registre RD4, et un décodeur DC de code binaire en code 1 parmi 4

35 reçoit les poids faibles de l'adressage et commande les registres RE0 à RE3.

- 13 -

Les opérations de comptabilisation en fin de phases sont commandées par la bascule B9 qui reçoit les informations de fin de phase par une porte ET P56. Cette porte est validée à toutes les phases sauf en phase Q3 à travers une porte OU P57 et un inverseur I10. En phase

5 Q3 la porte P56 est validée par une temporisation TE qui permet d'attendre le décrochage du demandé dans le cas où il n'y a pas de test de la taxe. La porte P56 reçoit à travers une porte OU P58 les signaux de réponse RP1 et RP23. Elle reçoit également une came K2 qui est validée en phase Q14 par une porte ET P59. Enfin la porte P58

10 est validée directement au moment du passage en phase de comptabilisation (QC).

Dans l'application décrite la prise en compte des fautes est effectuée en fin de chaque phase pendant un certain nombre de coups de l'horloge H, déterminé par un compteur CR3 commandé en sortie

15 de la porte P46. Lorsque ce compteur est plein sa sortie C commande une bascule B11 qui délivre le signal FC. Ce signal remet à zéro le compteur CR3 qui est alors bloqué. Le signal de changement de phase AA remet au repos les bascules B9 et B11. Dans l'application décrite le compteur CR3 comporte 16 pas, ce qui permet à la bascule B9

20 de laisser passer 16 impulsions d'horloge et donc de transférer dans le compteur CRT le contenu de l'un des registres RD2 ou RD3.

Le fonctionnement du simulateur va être décrit à l'aide de la figure 9 qui montre l'enchaînement des phases. Le test MA4 indique le test du poids fort de l'adresse MA et permet un saut de phase.

25 En effet suivant la valeur de MA4, le mot adressé dans la mémoire MS correspond soit à un nombre de fautes, soit à un nombre d'appels.

En début d'opération (entrée E de l'organigramme) on appuie sur un bouton de remise à zéro non représenté qui provoque le passage en phase Q15. Pour sélectionner une mémoire on positionne le bouton

30 de groupes de lignes GL (figure 2), on appuie sur la touche AP, et sur la touche dont le numéro correspond à celui de l'équipement choisi. Le compteur CRC (figure 4) passe sur la position 15, et lorsque le compteur CRA arrive sur la même position le comparateur CP2 donne l'autorisation d'écrire AE qui charge le numéro d'équipement en

35 position 15 de la mémoire ML (figure 3). Par 15 actions des touches du clavier on charge par le même processus les chiffres, les invitations à transmettre, et les codes de passage P. Lorsque l'on a

- 14 -

programmé ainsi tous les équipements que l'on veut modifier, une action sur la touche de progression pas à pas PAP (figure 7) permet le passage en phase Q0 et le démarrage des cycles d'appels.

Dès le passage en phase Q0, le signal BR fourni par le marqueur de phase fait monter le relais RR dans chaque équipement en service. Dès l'action sur la touche PAP, le signal AA provoque le signal NUM puis le signal CH qui permet le chargement des compteurs CRL avec le premier chiffre de la mémoire ML. S'il s'agit d'un code P, le signal FE est délivré immédiatement. S'il s'agit d'une invitation à transmettre, dès que celle-ci est reçue par le détecteur D, et validée par le comparateur CP1, le signal RP1 est émis et provoque le signal FE. La réception de tous les signaux FE permet la progression du compteur d'adresses CRA (figure 4) et l'apparition à nouveau du signal NUM qui permet de traiter le chiffre suivant. Lorsque le compteur CRA arrive en position 15, sa sortie C provoque l'apparition du signal RP2 qui permet la comptabilisation des fautes de la phase Q0. La bascule B9 (figure 8) positionnée par le signal RP2 valide l'entrée de chargement du registre RD2 et la mise en route du compteur CR3. Le contenu du registre est chargé dans le compteur CRT par la porte P47. S'il y a une retenue un élément binaire 1 est chargé à l'entrée D du registre RD3. Lorsque le compteur CR3 est plein, le signal FC est positionné. Ce signal ne provoquera le signal AA de changement de phase que si l'on est en mode automatique, ou semi-automatique s'il n'y a pas eu de faute. Une faute est détectée si l'une des invitations à transmettre n'a pas été reçue avant l'écoulement de la temporisation TF donnée en phase Q0 par le circuit de temporisation. En phase Q1 la temporisation TF permet d'attendre la détection du retour d'appel du côté demandeur. La détection de tous les signaux RP1 par le circuit de comptabilisation permet la prise en compte des fautes de la même manière qu'en phase Q0 et le passage à la phase suivante.

Les opérations sont les mêmes jusqu'en phase Q7, mis à part qu'en phase Q3 on attend une temporisation TE et en phase Q14 le passage de la came K2.

A la fin de la phase Q7 les cycles d'appels proprement dit sont terminés et on commence la mise à jour chiffre par chiffre de

- 15 -

la mémoire. Pour cela le compteur CRT joue le rôle d'additionneur à un chiffre décimal. Comme on le verra en décrivant la phase Q11, à la fin d'un cycle complet le compteur CRT reste chargé avec le chiffre des unités du nombre de fautes. Au début de la phase Q10, 5 le compteur CRT contient donc le nouveau chiffre des unités, c'est-à-dire l'ancien auquel a été ajouté à chaque phase le contenu du registre RD2, et la retenue qui concerne le chiffre des dizaines est contenue dans le registre RD3. En phase Q10 le compteur CRA est remis à zéro, et progressera en pas à pas jusqu'à la phase Q11. Le 10 premier chiffre de la mémoire qui correspond au chiffre des unités du nombre de fautes est chargé avec le contenu du compteur CRT par validation de la bascule B10. Le signal FC provoque le passage à la phase suivante, c'est la phase 9 puisque $MA^4 = 0$.

Le compteur CRA progresse d'un pas, et le chiffre des dizaines de 15 la mémoire est chargé dans le compteur CRT. Pour cela l'entrée CH est commandée par une bascule B13 analogue à la bascule B8. L'entrée H de la bascule B13 est commandée en phase Q8 et Q9, et l'entrée PR est commandée par le signal d'horloge H. Le poids MA^4 étant toujours à la valeur 0, le signal FC provoque le passage en phase Q13. A cette 20 phase la porte P50 est validée, et les impulsions d'horloge H comptées par le compteur CR3 permettent d'ajouter la retenue contenue dans le registre RD3 au compteur CRT. On revient alors en phase Q10 pour charger dans la mémoire le chiffre des dizaines. Ce cycle se reproduit jusqu'à ce que l'on arrive au dernier chiffre du nombre de fautes 25 en mémoire. A partir de cet instant la progression du compteur d'adresse en phase Q9 fait passer à 1 le poids MA^4 , et l'on passe ensuite en phase Q12. Le nombre d'appels est chargé dans le registre RD3 et la validation de la porte P50 permet de charger le nombre d'appels dans le compteur CRT qui contenait déjà le premier chiffre du nombre 30 d'appels. Le processus de totalisation est ensuite le même que pour les fautes : on passe successivement par les phases Q8 et Q10 jusqu'au dernier chiffre du nombre d'appels. Alors en phase Q8, le compteur d'adresses revient à zéro et on passe en phase Q11. Comme indiqué ci-dessus, le compteur CRT reste chargé jusqu'au cycle suivant avec 35 le chiffre des unités du nombre de fautes. En phase Q11 l'affichage

- 16 -

des fautes et des appels reste présent pendant le temps TE puis le simulateur est relancé en phase Q0.

La description qui vient d'être faite d'un mode de réalisation de l'invention fait ressortir les deux qualités recherchées : la

5 simplicité d'utilisation et la maniabilité.

La simplicité d'utilisation résulte du fait que l'on a utilisé pour répondre aux différents cas d'exploitation d'une part des interrupteurs au niveau du panneau de commande, et d'autre part pour les types d'exploitations qui sont le moins souvent modifiés des matrices à diodes avec des diodes soudées ou simplement enfichées. D'autre part en utilisant par exemple comme support des circuits des cartes de circuits imprimés doubles faces à trous métallisés et en réalisant les circuits en composants intégrés en technologie TTL à faible consommation, on peut implanter les circuits représentés aux figures 2 à 8 sur les cartes suivantes :

- deux cartes par équipement d'abonnés : une carte comportant les deux équipements B, les deux détecteurs D, la mémoire ML et le circuit EM, et une carte comportant le détecteur DF avec la matrice MK
- une carte pour l'équipement de prise en compte et les afficheurs correspondants à la figure 8
- une carte comportant le circuit de marquage de faute (fig.6)
- une carte regroupant l'adresseur et le circuit de temporisation (figure 4)
- une carte regroupant le générateur et le circuit de commande de chargements de phases (figures 5 et 7).

Le matériel peut être logé dans une valise de 44 x 54 x 21 cm, en adoptant la disposition suivante :

- 1 - le couvercle qui comportera par exemple la visualisation principale (afficheur, circuit de prise en compte PC, la carte de temporisation,
- 30 un haut-parleur permettant l'écoute sur les lignes demandeur ou demandé, et un connecteur de sortie 50 points qui permet un raccordement à des équipements extérieurs pour le comptage des fautes par abonné et la commande d'une imprimante.

A cet effet on sortira par exemple les fils suivants sur le connecteur : les 16 fils RP1 et les fils FT des équipements ER, les fils de marquage de phases, des fils d'alimentation et un fil distribuant

- 17 -

l'horloge H.

Le corps de la valise portera un convertisseur continu-continu alimenté par la tension 48 volts du central et distribuant une tension 5 volts pour les circuits TTL, un ventilateur et un panier de 34 cartes
5 de circuits imprimés. Le dessus du corps de la valise pourra comporter les boutons de positionnement et le clavier.

Tableau 1

PHASES	OPERATIONS REALISEES	COTE TESTE	OPTION
5	Q0 Décrochage Attente tonalité Numérotation	Demandeur	
	Q1 Attente retour d'appel	Demandeur	
	Q2 Attente sonnerie	Demandé	X
10	Q3 Décrochage Attente une impulsion de taxe	Demandé Demandeur	X
	Q4 Inversion de batterie	Demandeur	X
	Q5 Conversation demandé → demandeur	Demandeur	
15	Q6 Conversation Demandeur → demandé	Demandé	X
	Q7 Raccrochage demandé Occupation	Demandeur	X
20	Q8 Avance compteur CRA Chargement MS → CRT Addition : RD3 → CRT Test MA4	_____	
	Q9 Avance compteur CRA Chargement MS → CRT Test MA4	_____	
25	Q10 Chargement CRT → MS	_____	
	Q11 Affichage contenu MS	_____	
	Q12 Chargement du nombre d'appel RD3 → CRT	_____	
30	Q13 Addition RD3 → CRT	_____	
	Q14 Absence de toute fré- quence vocale	Demandé et Demandeur	X
	Q15 Programmation des mémoires ML	Demandeur	

REVENDECATIONS

- 1/ Simulateur d'appels téléphoniques portable comportant des équipements d'émission et de réception pour simuler les fonctions de postes téléphoniques et détecter la signalisation associée à chaque fonction,
- 5 des moyens de synchronisation pour découper les appels en phases qui se déroulent simultanément dans lesdits équipements, des moyens de comptage des appels et des fautes, et des moyens d'affichage, caractérisé par le fait que chaque équipement d'émission et de réception (ERO à ER15) comporte deux circuits de boucle (B) et deux détecteurs
- 10 de tonalité (D) simulant un poste demandeur et le poste demandé correspondant, un circuit de numérotation (EM), une mémoire (ML) de numéro de demandé et un circuit de détection de faute (DF), et que lesdits moyens de synchronisation comportent un générateur (G), un circuit de temporisation (TEM) et un circuit de marquage de phases (MQ)
- 15 programmable en fonction de l'exploitation désirée.
- 2/ Simulateur d'appels suivant la revendication 1, caractérisé par le fait que le circuit de marquage de phases (MQ) comporte un moyen de mémorisation (RG1) de numéro de la phase en cours, et une matrice
- 20 à diodes dont les entrées sont reliées à la sortie du moyen de mémorisation et dont les sorties sont reliées à l'entrée du moyen de mémorisation, de telle manière qu'une commande de changement de phases (AA) permette de charger dans le moyen de mémorisation le nouveau numéro de phase en fonction de l'ancien numéro et de la position des diodes dans la matrice.
- 25 3/ Simulateur d'appels suivant la revendication 2, caractérisé par le fait que le circuit de marquage (MQ) comporte un circuit d'accès (P37) d'une information (MA4) qui conditionne pour au moins une valeur du numéro de phase en cours la valeur du numéro de la phase suivante, l'entrée de validation du circuit d'accès étant reliée à une sortie
- 30 de la matrice à diodes, et la sortie du circuit d'accès étant reliée à une entrée de la matrice.
- 4/ Simulateur d'appels suivant la revendication 1, caractérisé par le fait que le détecteur de fautes (DF) comporte un circuit d'échantillonnage (CR1, ED1) permettant de recueillir dans un registre (RD1)
- 35 une suite d'échantillons binaires fournis par l'un des détecteurs de tonalité (D), un circuit de marquage d'échantillons (MK) recevant

- 20 -

en entrée les informations de phases (QA), et un comparateur (CP1) recevant en entrée d'une part les sorties des registres (RD1), et d'autre part les sorties du circuit de marquage d'échantillons (MK).

5/ Simulateur d'appels suivant la revendication 1, caractérisé par
5 le fait que les moyens de comptages des appels et des fautes comportent au moins un registre à décalage (RD2) dans lequel sont stockées les informations de fautes (FT) à la fin de chaque phase des appels, un compteur (CRT) relié au registre à décalage pour comptabiliser le nombre de fautes (FT) contenues dans le registre (RD2), et une
10 mémoire (MS) de stockage du nombre total d'appels et du nombre total de fautes intervenu pendant un laps de temps donné.

6/ Simulateur d'appels suivant la revendication 5 dans lequel le comptage dans la mémoire (MS) et dans le compteur (CRT) est réalisé en code décimal, un registre (RD3) étant utilisé d'une part pour
15 stocker le nombre d'appels (pendant l'une des phases), et d'autre part (dans les autres phases) pour stocker une information de dépassement de capacité du compteur (CRT).

7/ Simulateur d'appels suivant la revendication 5 dans lequel le circuit de marquage de phases provoque, lorsque les appels sur tous
20 les équipements (ER) sont terminés, le déroulement de phases de comptabilisation des fautes et du nombre d'appels, caractérisé par le fait que les phases de comptabilisation permettent la mise à jour successive de chacun des chiffres contenu dans la mémoire (MS).

8/ Simulateur d'appels suivant la revendication 1, dans lequel les
25 circuits sont réalisés en composants intégrés implantés sur des circuits imprimés double face, caractérisé par le fait qu'il est contenu dans une malette portable comportant au moins des éléments suivants :

- un panneau d'affichage
- 30 - un panneau de commande
- des équipements d'émission et de réception (ERO à ER15) équipé chacun sur deux cartes de circuits imprimés
- un circuit de comptabilisation (PC) implanté sur une carte de circuits imprimés
- 35 - un circuit de marquage de phases (MA) équipé sur une carte
- un circuit de temporisation (TEM), un générateur (G), et un adresseur (AD) pour les mémoires (ML, MS) regroupés sur deux cartes.

FIG. 1

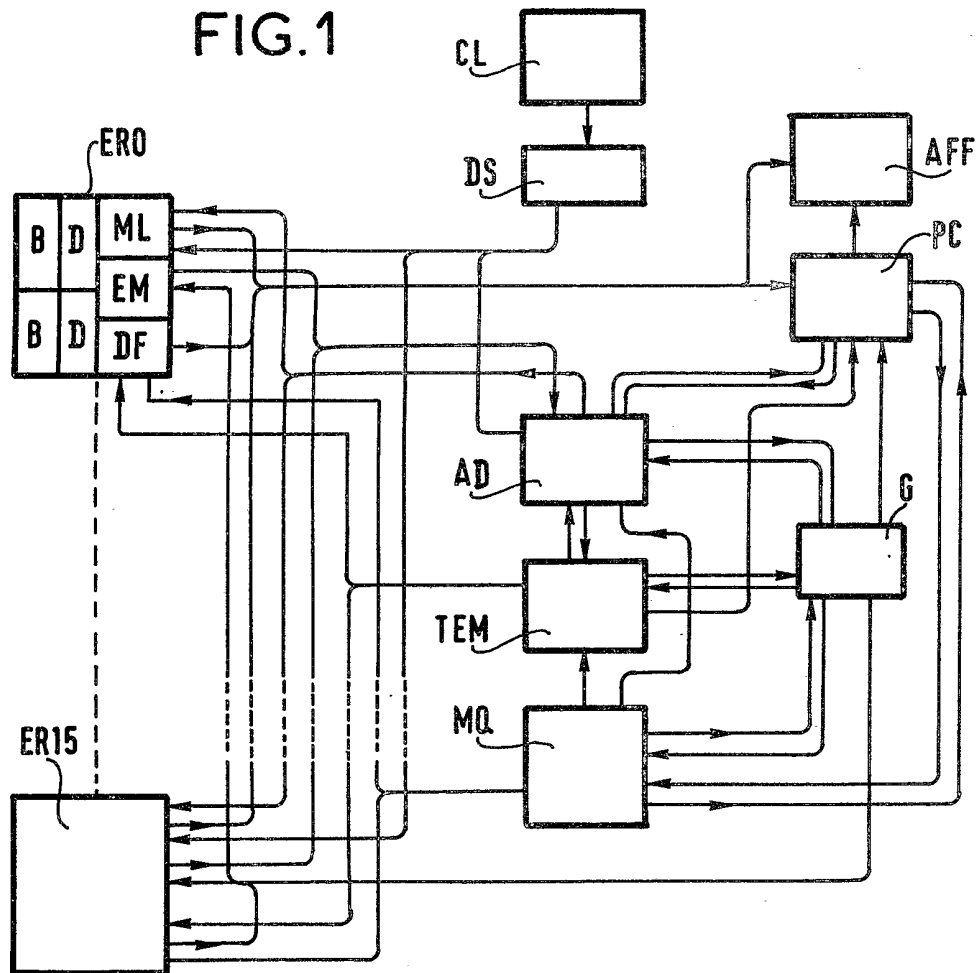


FIG. 2

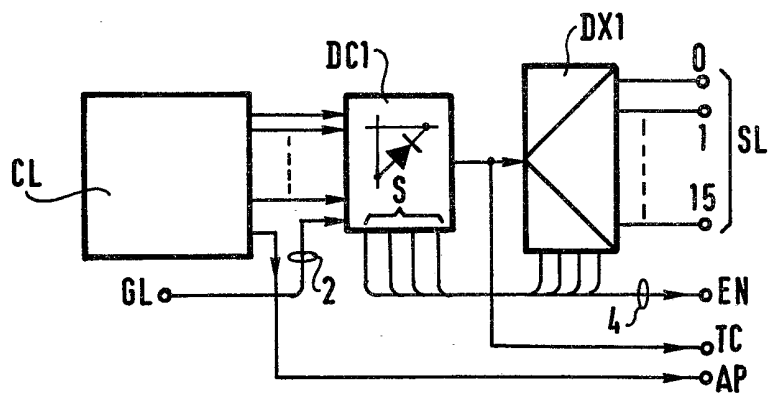


FIG.3

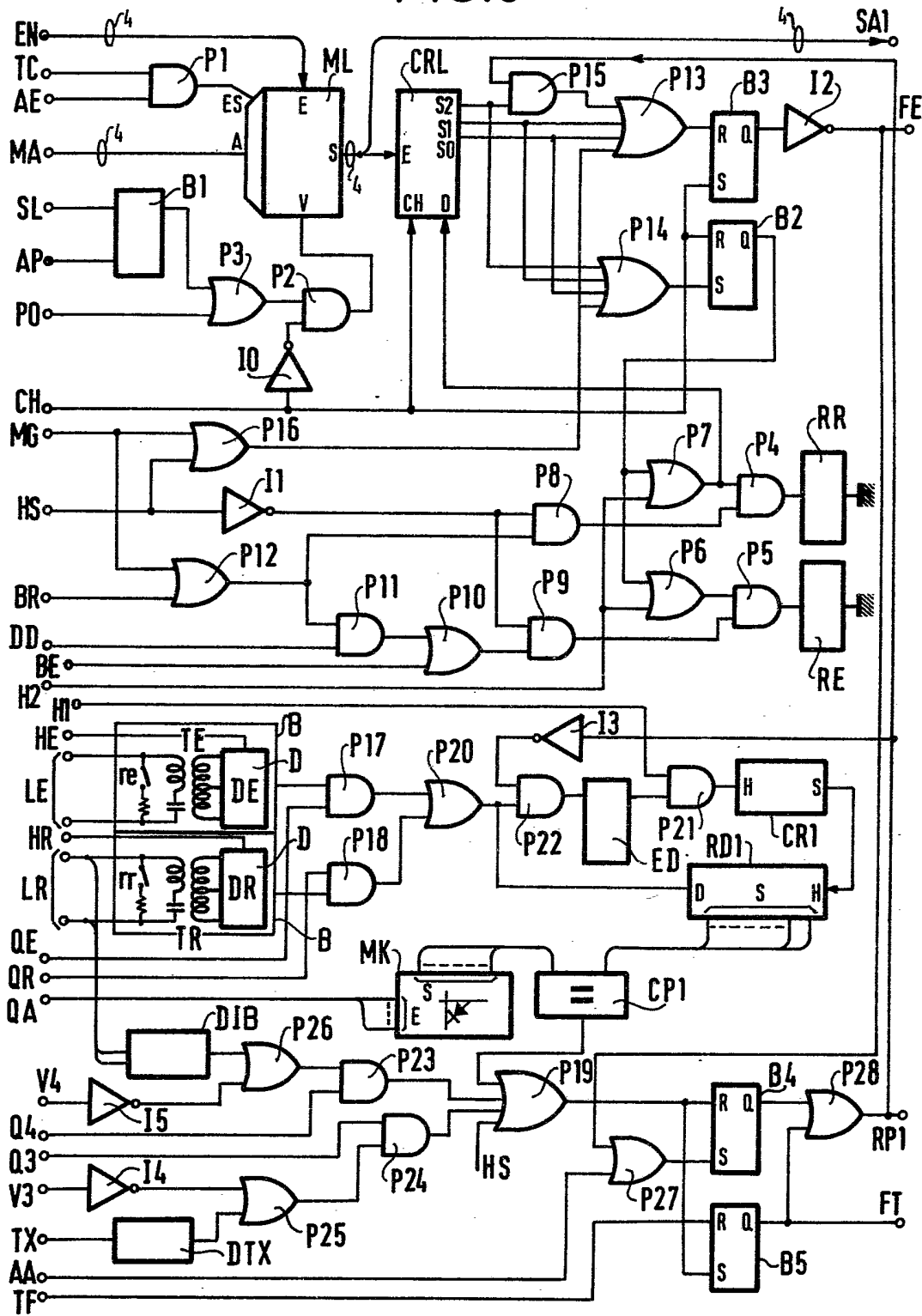


FIG.4

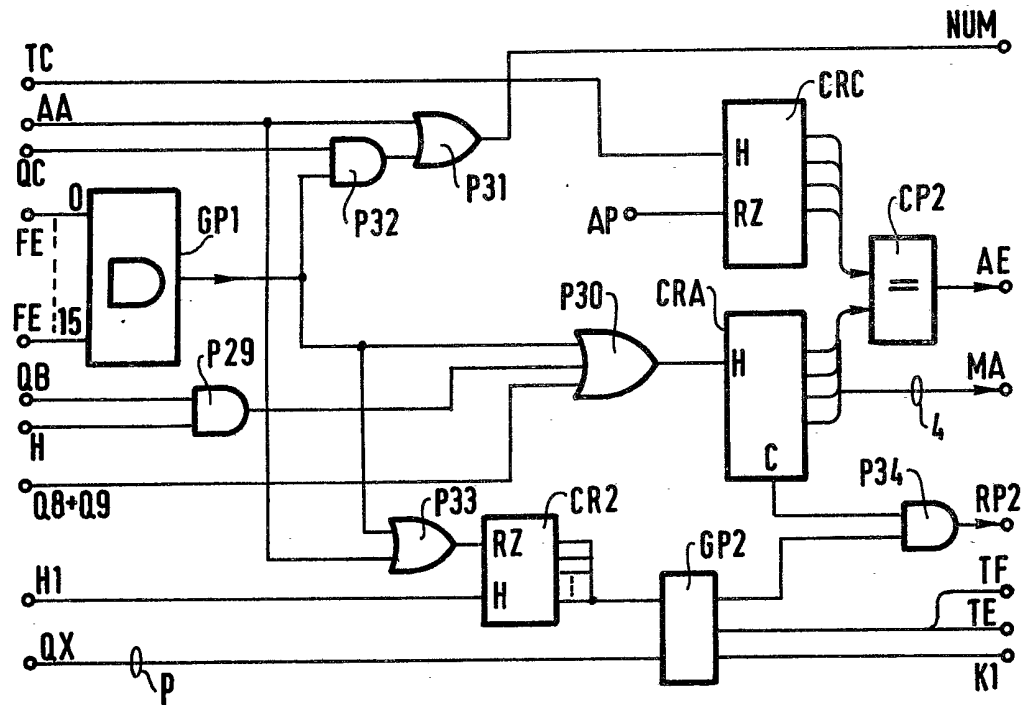


FIG.5

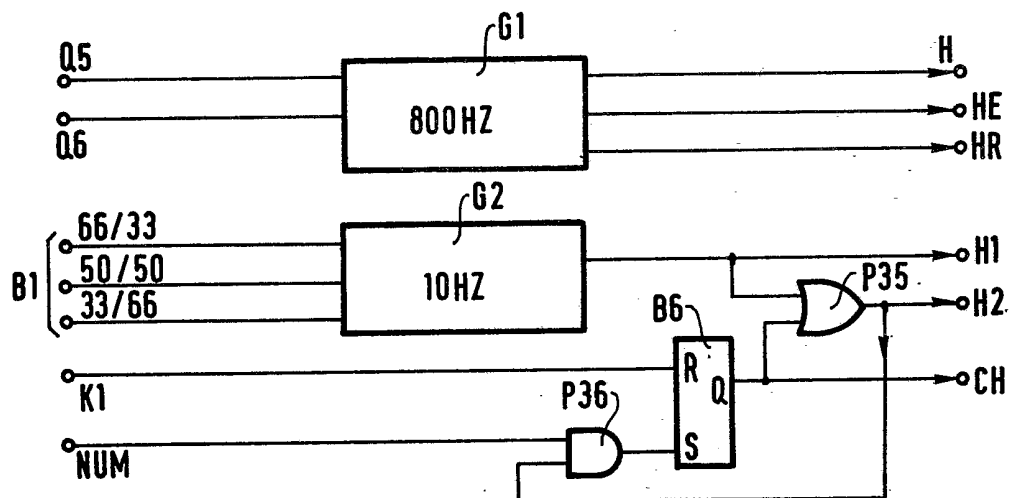


FIG. 6

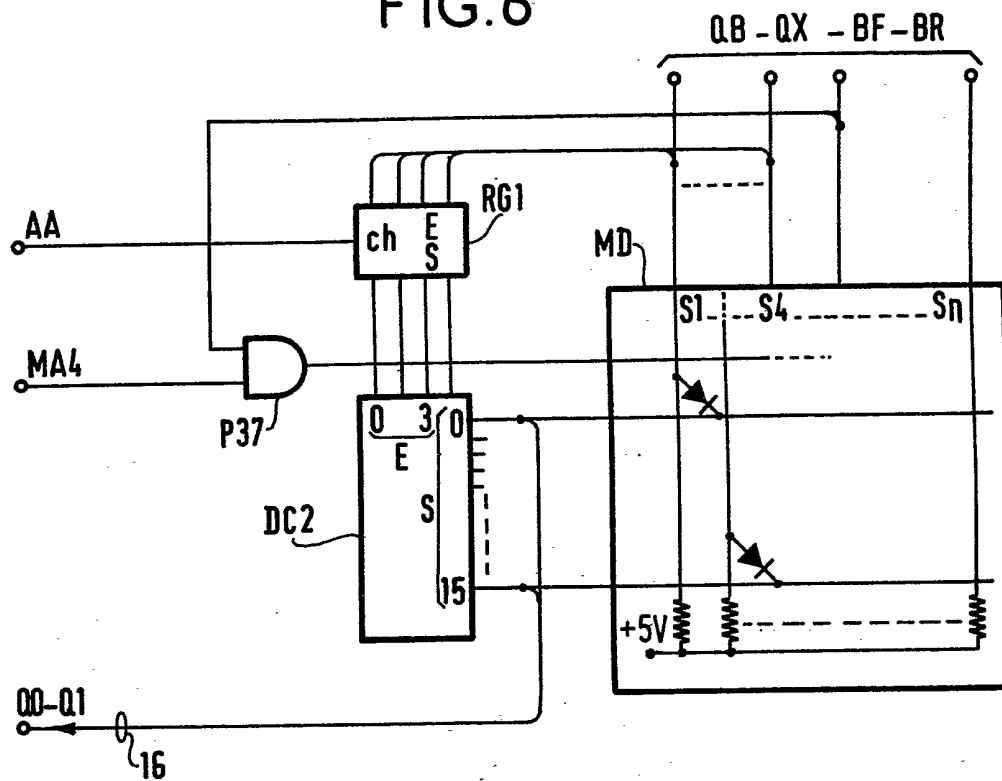


FIG. 7

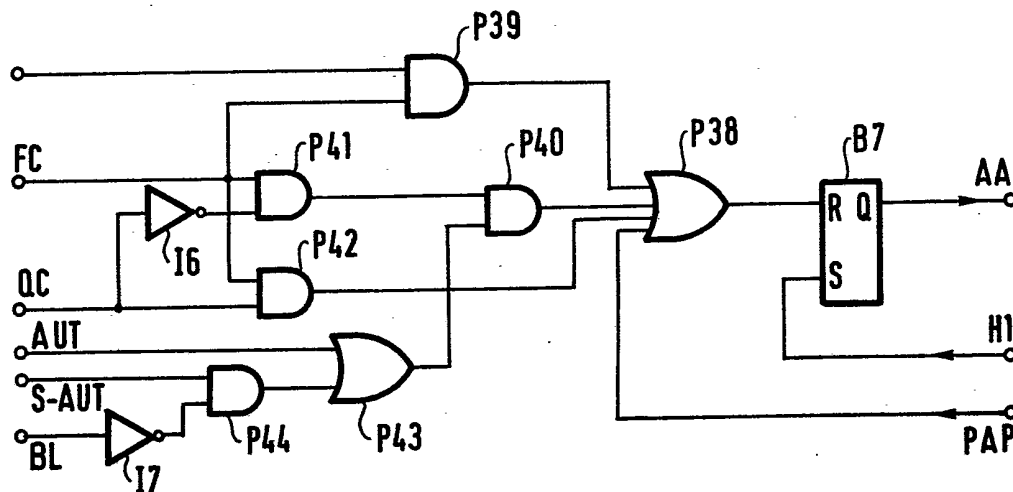


FIG. 8

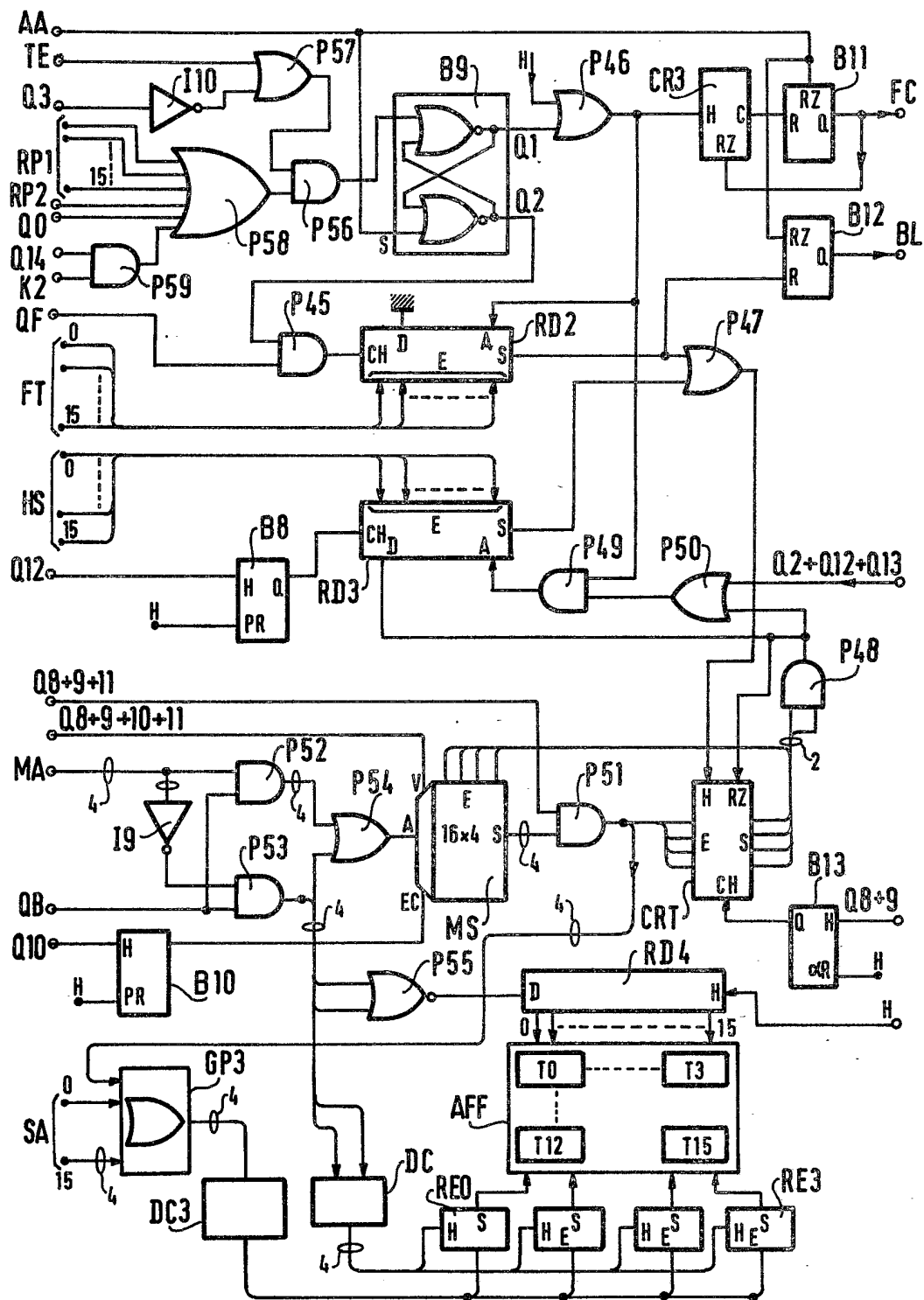


FIG.9

