



(12)发明专利

(10)授权公告号 CN 103329431 B

(45)授权公告日 2016.09.14

(21)申请号 201180063192.5

(22)申请日 2011.10.27

(65)同一申请的已公布的文献号

申请公布号 CN 103329431 A

(43)申请公布日 2013.09.25

(30)优先权数据

61/407,262 2010.10.27 US

(85)PCT国际申请进入国家阶段日

2013.06.27

(86)PCT国际申请的申请数据

PCT/EP2011/068873 2011.10.27

(87)PCT国际申请的公布数据

W02012/055968 EN 2012.05.03

(73)专利权人 梅鲁斯音频有限公司

地址 丹麦海莱乌

(72)发明人 米克尔·霍耶尔比

(74)专利代理机构 北京康信知识产权代理有限公司 11240

代理人 余刚 吴孟秋

(51)Int.Cl.

H03F 3/217(2006.01)

(56)对比文件

US 2010/0090764 A1, 2010.04.15,

US 2010/0231298 A1, 2010.09.16,

CN 101662262 A, 2010.03.03,

审查员 吴瑶裔

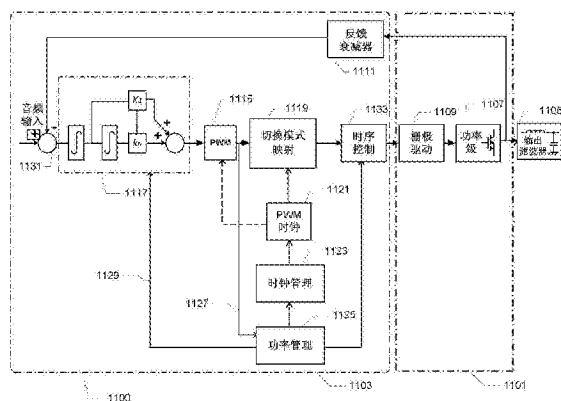
权利要求书4页 说明书20页 附图12页

(54)发明名称

使用多电平脉冲宽度调制的音频放大器

(57)摘要

本发明一个方面涉及一种D类音频放大器，其具有支持应用于扬声器负载的诸如3电平、4电平或5电平脉冲宽度或脉冲密度调制输出信号的多电平输出信号的改进型输出驱动器拓扑。本发明的D类音频放大器特别适合大批量消费音频应用和解决方案。



1. 一种D类音频放大器,包括:

-第一输出驱动器,包括可连接到扬声器负载以向所述扬声器负载提供负载信号的输出节点,

-所述第一输出驱动器包括被耦接在第一DC供电电压与所述输出节点之间的上支路和被耦接在所述输出节点与第二DC供电电压之间的下支路,

-所述上支路包括串联耦接并分别由第一开关控制端子和第二开关控制端子控制的第一半导体开关和第二半导体开关,

-所述下支路包括串联耦接并分别由第三开关控制端子和第四开关控制端子控制的第三半导体开关和第四半导体开关;

-控制器,适用于接收音频输入信号并从所述音频输入信号中导出第一脉冲宽度或脉冲密度调制控制信号、第二脉冲宽度或脉冲密度调制控制信号、第三脉冲宽度或脉冲密度调制控制信号和第四脉冲宽度或脉冲密度调制控制信号,

-所述控制器被配置为分别对所述第一开关控制端子、所述第二开关控制端子、所述第三开关控制端子和所述第四开关控制端子施加所述第一脉冲宽度或脉冲密度调制控制信号、所述第二脉冲宽度或脉冲密度调制控制信号、所述第三脉冲宽度或脉冲密度调制控制信号和所述第四脉冲宽度或脉冲密度调制控制信号;-第一DC电压源,被配置为设置位于所述第一半导体开关和所述第二半导体开关之间的第一节点与位于所述第三半导体开关和所述第四半导体开关之间的第二节点之间的第一预定DC电压差;

其中,所述第一脉冲宽度调制控制信号、所述第二脉冲宽度调制控制信号、所述第三脉冲宽度调制控制信号和所述第四脉冲宽度调制控制信号被配置为:在第一状态下,通过所述第一半导体开关和所述第三半导体开关将所述第一DC电压源的第一端子连接到所述输出节点,并且在第二状态下,通过所述第四半导体开关和所述第二半导体开关将所述第一DC电压源的第二端子连接到所述输出节点。

2. 根据权利要求1所述的D类音频放大器,其中,所述预定DC电压差基本被设置为所述第一DC供电电压与所述第二DC供电电压之间的DC电压差的二分之一,以在所述输出节点处提供3电平输出信号。

3. 根据权利要求1所述的D类音频放大器,其中,所述控制器还包括:

-模拟脉冲宽度调制器,被耦接以接收模拟音频输入信号并生成自然采样的脉冲宽度调制音频信号,

-采样装置,根据数字时钟信号来操作并适用于基于所述自然采样的脉冲宽度调制音频信号生成均匀采样的脉冲宽度或脉冲密度调制音频信号,

-所述控制器基于所述均匀脉冲宽度或脉冲密度调制音频信号生成所述第一脉冲宽度或脉冲密度调制控制信号、所述第二脉冲宽度或脉冲密度调制控制信号、所述第三脉冲宽度或脉冲密度调制控制信号和所述第四脉冲宽度或脉冲密度调制控制信号。

4. 根据权利要求3所述的D类音频放大器,包括从所述负载信号延伸到位于所述模拟脉冲宽度调制器之前的求和节点的反馈路径,

-环路滤波器,被插入所述反馈路径中以整形通过采样所述自然采样的脉冲宽度调制音频信号产生的量化噪声的频谱。

5. 根据权利要求1所述的D类音频放大器,其中,所述控制器还包括:

-PCM到PWM转换器,被耦接以接收数字音频输入信号并生成量化的均匀采样的脉冲宽度调制音频信号,

-噪声整形器,对所述量化的均匀采样的脉冲宽度调制音频信号滤波以抑制其中的量化噪声,

-开关控制器,基于所述量化的均匀脉冲宽度调制音频信号生成所述第一脉冲宽度调制控制信号、所述第二脉冲宽度调制控制信号、所述第三脉冲宽度调制控制信号和所述第四脉冲宽度调制控制信号。

6.根据权利要求1所述的D类音频放大器,其中,所述开关控制器适用于执行冗余状态选择平衡以保持所述第一输出驱动器的所述第一节点与所述第二节点之间的所述预定DC电压差。

7.根据权利要求1所述的D类音频放大器,还包括:

第二输出驱动器,包括可连接到所述扬声器负载以对所述扬声器负载提供第二负载信号的第二输出节点,

-所述第二输出驱动器包括被耦接在所述第一DC供电电压(V_S)与所述第二输出节点(V_B)之间的上支路和被耦接在所述第二输出节点(V_B)与所述第二DC供电电压之间的下支路(Leg D),

-所述上支路包括串联耦接并分别由第五开关控制端子和第六开关控制端子控制的第五半导体开关和第六半导体开关,

-所述下支路包括串联耦接并分别由第七开关控制端子和第八开关控制端子控制的第七半导体开关和第八半导体开关;

-第二DC电压源,被配置为设置位于所述第五半导体开关和所述第六半导体开关之间的第三节点与位于所述第七半导体开关和所述第八半导体开关之间的第四节点之间的第二预定DC电压差;

其中,所述控制器适用于从所述音频输入信号中导出第五脉冲宽度调制控制信号、第六脉冲宽度调制控制信号、第七脉冲宽度调制控制信号和第八脉冲宽度调制控制信号,并将这些信号分别施加至所述第五开关控制端子、所述第六开关控制端子、所述第七开关控制端子和所述第八开关控制端子。

8.根据权利要求7所述的D类音频放大器,其中,所述控制器适用于产生分别与所述第一脉冲宽度调制控制信号、所述第二脉冲宽度调制控制信号、所述第三脉冲宽度调制控制信号和所述第四脉冲宽度调制控制信号基本相反的相位的所述第五脉冲宽度调制控制信号、所述第六脉冲宽度调制控制信号、所述第七脉冲宽度调制控制信号和所述第八脉冲宽度调制控制信号,以在所述扬声器负载上产生3电平负载信号。

9.根据权利要求8所述的D类音频放大器,其中,所述控制器适用于分别相对于所述第一脉冲宽度调制控制信号、所述第二脉冲宽度调制控制信号、所述第三脉冲宽度调制控制信号和所述第四脉冲宽度调制控制信号产生具有相反相位和附加的 $\pm 90^\circ$ 相移的所述第五脉冲宽度调制控制信号、所述第六脉冲宽度调制控制信号、所述第七脉冲宽度调制控制信号和所述第八脉冲宽度调制控制信号,以在所述扬声器负载上产生5电平负载信号。

10.根据权利要求9所述的D类音频放大器,其中,所述控制器包括音频信号电平检测器,

-所述控制器适用于根据所述音频输入信号的检测电平在所述3电平负载信号与所述5电平负载信号之间切换。

11.根据权利要求10所述的D类音频放大器,其中,所述控制器还适用于:

-比较所述音频信号的所述检测电平与预定电平阈值,

-在音频信号电平超过所述预定电平阈值时生成所述3电平负载信号,

-在所述音频信号电平小于所述预定电平阈值时生成所述5电平负载信号。

12.根据权利要求10所述的D类音频放大器,其中,所述控制器还适用于:

-根据所述音频信号的所述检测电平改变所述第一脉冲宽度调制控制信号、所述第二脉冲宽度调制控制信号、所述第三脉冲宽度调制控制信号和所述第四脉冲宽度调制控制信号、所述第五脉冲宽度调制控制信号、所述第六脉冲宽度调制控制信号、所述第七脉冲宽度调制控制信号和所述第八脉冲宽度调制控制信号中的每一个的切换或调制频率。

13.根据权利要求7所述的D类音频放大器,其中,所述第一输出驱动器的所述上支路包括与所述第一半导体开关和所述第一DC供电电压串联耦接的第五半导体开关或第九半导体开关,且所述第一输出驱动器的所述下支路包括与所述第四半导体开关和所述第二DC供电电压串联耦接的第六半导体开关或第十半导体开关;以及

-第二或第三DC电压源被配置为设置位于所述第五半导体开关或所述第九半导体开关和所述第一半导体开关之间的第三节点或第五节点与位于所述第六半导体开关或所述第十半导体开关和所述第四半导体开关之间的第四节点或第六节点之间的第二或第三预定DC电压差,以及可选地:

-其中,所述第二输出驱动器的所述上支路包括与所述第五半导体开关和所述第一DC供电电压串联耦接的第十一半导体开关,且所述第二输出驱动器的所述下支路包括与所述第八半导体开关和所述第二DC供电电压串联耦接的第十二半导体开关;以及

-第四DC电压源,被配置为设置位于所述第十一半导体开关和所述第五半导体开关之间的第五节点与位于所述第八半导体开关和所述第十二半导体开关之间的第六节点之间的第四预定DC电压差。

14.根据权利要求13所述的D类音频放大器,其中,所述第一DC电压源、所述第二DC电压源、所述第三DC电压源或所述第四DC电压源中的至少一个包括来自{充电电容器、浮置DC电源电轨、电池}的组中的至少一个组件。

15.根据权利要求14所述的D类音频放大器,其中,所述第一DC电压源、所述第二DC电压源、所述第三DC电压源或所述第四DC电压源中的一个或多个包括充电电容器;每个电容器具有100nF与10 μ F之间的电容。

16.根据权利要求13所述的D类音频放大器,其中:

-所述第一预定DC电压差被设置为所述第一DC供电电压与所述第二DC供电电压之间的DC电压差的基本二分之一,或者

-所述第二预定DC电压差被设置为所述第一DC供电电压与所述第二DC供电电压之间的电压差的基本二分之一。

17.根据权利要求1所述的D类音频放大器,其中,所述控制器包括可编程数字信号处理器。

18.一种声音再现组件,包括:

- 根据权利要求7所述的D类音频放大器;以及
- 扬声器负载,可操作地被耦接到所述第一输出驱动器的所述输出节点和所述第一DC供电电压和所述第二DC供电电压中的一个,或者
- 扬声器负载,分别可操作地被耦接在所述第一输出驱动器和所述第二输出驱动器的第一输出节点和第二输出节点之间。

使用多电平脉冲宽度调制的音频放大器

技术领域

[0001] 本发明一个方面涉及一种D类音频放大器,其具有支持应用于扬声器负载的诸如3电平、4电平或5电平脉冲宽度或脉冲密度调制输出信号的多电平输出信号的改进型输出驱动器拓扑。本发明的D类音频放大器特别适合大批量消费音频应用和解决方案。

背景技术

[0002] D类音频放大器是众所周知类型的音频功率放大器,其一般被认为通过在扬声器负载上切换脉冲宽度调制(PWM)或脉冲密度调制(PDM)的音频信号来提供扬声器负载的能量高效音频驱动。D类音频放大器通常包括H桥驱动器,该H桥驱动器具有耦接至扬声器负载的相应侧或端子的一对输出端子以便在扬声器上施加相反相位的脉冲宽度调制或脉冲密度调制音频信号。用于脉冲宽度调制音频信号的几种调制方案已被用于现有技术的D类放大器。在所谓的AD调制中,在H-桥的每个输出端或节点上的脉冲宽度调制音频信号以相反相位在两个不同电平之间切换或开关。两个不同电平通常分别对应于上、下DC电源电轨,诸如正、负DC电源电轨。

[0003] 在所谓的BD调制中,扬声器负载上的脉冲宽度调制音频信号可替换地在三个电平之间切换,其中两个电平对应于上述上、下DC电源电轨,且第三电平是通过同时向DC电源电轨中的一个拉动扬声器负载的两个端子而获得的零电平。

[0004] 尽管这种现有技术的D类放大器经常被认为与诸如A类、B类和AB类放大器的传统非切换音频功率放大器相比是高节能的,但这些现有技术的D类放大器在音频输入信号小于或接近零电平时根本不能较少消耗大量的闲置功率。闲置功耗导致这么小的音频输入信号下的具有与远远低于经常被引用的现有技术的D类放大器的90-100%功率效率的效率系数的低功率效率。仅对非常大的音频输入信号获得对所引用的功率效率的操作,而音频输入信号的通常电平内的操作会导致非常低的功率效率。较低电平音频输入信号上的相对较低的功率效率特别是由H-桥的半导体开关中发生的切换损耗和在负载电容器中引起的纹波电流以及在负载电感器中引起的纹波电压引起的。负载电感器和负载电容器正常被插在H-桥的输出端或节点的每一个与扬声器负载之间以提供“原始”的脉冲宽度或密度调制音频信号的低通滤波。需要低通滤波来抑制脉冲宽度或密度调制音频信号的大幅切换或载波频率分量,并避免对扬声器的热损坏或引起各种类型的互调失真。

[0005] 然而,用于现有技术的D类音频放大器的适当大小的负载电感器和负载电容器通常很大,以使得它们必须作为外部元件而被提供给包括其他功能的集成电路和D类音频放大器的电路。因此,负载电感器和负载电容器增加了用于便携式和固定式娱乐和通信设备(诸如电视机计算机音频、Hi-Fi立体声放大器等)的完全放大解决方案或组件的成本。同样,外部电感器和电容器需要对用于放大解决方案的有价值电路板空间的分配并提出了潜在的可靠资源。

[0006] 与现有技术的D类音频放大器相关联的另一问题是由载波或与基本包括重复频率在250 kHz-2 MHz之间的范围内的矩形脉冲的脉冲宽度或密度调制音频信号相关联的切换

频率产生过多电平的EMI噪声。高电平EMI噪声使具有诸如射频发送器/接收器等的其他类型的信号处理电路的这些现有技术的D类音频放大器的集成变得复杂。

[0007] 因此,具有降低的EMI噪声水平的D类放大器是非常期望的。同样,具有提高的功率效率的D类放大器,尤其是处在低音频输入信号电平,也是非常有利的。最后,期望减小外部负载电感器和负载电容器的大小,以为消费和其他类型的音频产品提供更加紧凑、节能、可靠和成本更低的放大解决方案。

发明内容

[0008] 本发明的第一方面涉及一种D类音频放大器,包括:

[0009] -第一输出驱动器,包括可连接到扬声器负载以向其提供负载信号的输出节点,

[0010] -所述第一输出驱动器包括被耦接在第一DC供电电压与所述输出节点之间的上支路和被耦接在所述输出节点与第二DC供电电压之间的下支路,

[0011] -所述上支路包括串联耦接并分别由第一开关控制端子和第二开关控制端子控制的第一半导体开关和第二半导体开关,

[0012] -所述下支路包括串联耦接并分别由第三开关控制端子和第四开关控制端子控制的第三半导体开关和第四半导体开关;

[0013] -控制器,适用于接收音频输入信号并从其中导出第一、第二、第三和第四脉冲宽度或脉冲密度调制控制信号。所述控制器被配置为分别对所述第一开关控制端子、所述第二开关控制端子、所述第三开关控制端子和所述第四开关控制端子施加所述第一、第二、第三和第四脉冲宽度或脉冲密度调制控制信号;第一DC电压源被配置为设置位于所述第一半导体开关和所述第二半导体开关之间的第一节点与位于所述第三半导体开关和所述第四半导体开关之间的第二节点之间的第一预定DC电压差。

[0014] 控制器优选被配置为以相反相位并在脉冲宽度或对脉冲密度调制控制信号的调制为零(即,音频信号电平为零)时不重叠地提供第一和第四脉冲宽度或脉冲密度调制控制信号。同样,第二和第三脉冲宽度或脉冲密度调制控制信号优选具有相反相位并在零调制时不重叠。

[0015] D类放大器可被配置为在预定DC电压差基本等于第一和第二DC供电电压之间的DC电压差的二分之一时在第一驱动器的输出节点处提供3个输出电平,连同第一、第二、第三和第四脉冲宽度或脉冲密度调制控制信号的适当时序。根据本实施方式,第一驱动器的输出节点处的输出电平在第一DC供电电压、预定DC电压差和第二DC供电电压之间切换。第二DC供电电压可以是D类放大器或负DC供电电压的接地电压GND,例如,幅度上基本等于第一DC供电电压。

[0016] 在另一实施方式中,预定DC电压差不同于第一和第二DC供电电压之间的DC电压差的二分之一,从而在输出节点处创建4电平信号,由于DC电压源通过第一半导体开关交替地连接到第一DC供电电压并通过第四半导体开关交替地连接到第二DC供电电压。本发明的D类音频放大器相对经典的AD和BD脉冲宽度调制的显著优势是抑制或衰减扬声器负载和输出滤波元件上的共模纹波电压。该共模纹波电压是脉冲宽度调制载波的切换或调制频率的不期望残余。另一其他优势是对应于小电平的音频输入信号的小调制占空比下的较低输出滤波电感器纹波电流和输出滤波电容器纹波电压。

[0017] 第一输出驱动器可适用于根据特定应用的要求在DC供电电压的宽范围(即,第一和第二DC供电电压之间的电压差)内操作。在有用的应用范围内,DC供电电压可被设置为5伏和120伏之间的值。DC供电电压差可被提供为单极或双极DC电压,例如,相对于接地基准GND的+5伏或 ± 2.5 伏。

[0018] 本发明的D类音频放大器的显著优点是第一和第二DC供电电压之间的DC电压差在上支路的至少两个串联耦接的半导体开关(诸如第一和第二半导体开关)、或下支路的至少两个串联耦接的半导体开关(诸如第三和第四半导体开关)之间被划分,因此降低了半导体开关的击穿电压的要求。

[0019] 第一输出驱动器可根据例如低电压或高电压应用的任何特定应用的要求采用不同类型的半导体开关。第一、第二、第三和第四半导体开关中的每一个均优选包括选自{场效应晶体管(FET)、双极型晶体管(BJT)、绝缘栅双极型晶体管(IGBT)}组的一个或几个并联的晶体管。第一、第二、第三和第四半导体开关优选包括相应的CMOS晶体管开关。整个D类音频放大器优选被集成在CMOS或BCD半导体芯片或基板上,以提供强健和低成本的单芯片解决方案,这是特别适合大批量消费导向的音频应用,诸如电视机、移动电话和MP3播放器,其中,成本是一基本参数。

[0020] 根据本发明的一种优选实施方式,所述D类音频放大器的控制器还包括:

[0021] 一模拟脉冲宽度调制器,被耦接以接收模拟音频输入信号并生成自然采样(即,模拟)的脉冲宽度调制音频信号。采样装置或电路,根据数字时钟信号来操作并适用于基于所述自然采样的脉冲宽度调制音频信号生成均匀采样的脉冲宽度或脉冲密度调制音频信号。所述控制器适用于基于所述均匀脉冲宽度调制音频信号生成所述第一、第二、第三和第四脉冲宽度调制控制信号。与将自然采样的脉冲宽度调制音频信号转换成均匀采样的脉冲宽度调制音频信号相关联的量化误差可通过选择设置自然采样的脉冲宽度调制音频信号的采样频率的数字时钟信号的适当频率而被降低到任何期望水平。然而,在许多情况下,使用足够高的采样频率来达到所期望幅度的量化误差可能是不切实际的。因此,本发明的另一优选实施方式包括:从负载信号延伸到定位在模拟脉冲宽度调制器前侧的求和节点的反馈路径和环路滤波器,诸如第一、第二或第三阶低通滤波器,其被插入反馈路径中以整形通过采样自然采样的脉冲宽度调制音频信号而生成的量化噪声的频谱。整形量化噪声的频谱将这种噪声的显著部分转化或移动到量化噪声是不可听的且可很容易通过适当滤波而抑制的所需音频频带以上的频率范围内(例如,10 kHz、16 kHz或20 kHz以上)。反馈回路的另一显著优势是其对由第一、第二、第三和第四半导体开关中的一个或多个的非理想切换操作引起的输出信号误差的抑制。

[0022] 在一些实施方式中,在第一输出驱动器的输出节点处或者在具有第一和第二输出驱动器的H桥驱动器的第一和第二输出节点之间感测负载信号,而在其他实施方式中,在被插在输出节点和扬声器负载之间的低通滤波输出滤波器(通常包括串联耦接的负载电感器和分流耦接的负载电容器)之后的扬声器负载端子处感测负载信号。

[0023] D类音频放大器的另一优选实施方式适用于接收和处理诸如PCM数字音频信号的数字音频输入信号。根据本实施方式,D类音频放大器的控制器还包括PCM到PWM转换器,其被耦接以接收数字音频输入信号并产生量化的均匀采样的脉冲宽度调制音频信号。噪声整形器适用于对量化的均匀采样的脉冲宽度调制音频信号进行滤波以抑制其中的量化噪声。

开关控制器适用于基于量化的均匀脉冲宽度调制音频信号而产生第一、第二、第三和第四脉冲宽度调制控制信号。

[0024] 本发明的特别有利的实施方式包括一对协作和基本相同的输出驱动器,其形成具有可操作地连接到扬声器负载的相反侧或端子以对其供应负载信号的第一和第二输出节点的H-桥输出驱动器。因此,提供了一种D类音频放大器,还包括:第二输出驱动器,包括可连接到所述扬声器负载以对其提供第二负载信号的第二输出节点。所述第二输出驱动器包括被耦接在所述第一DC供电电压与所述第二输出节点之间的上支路和被耦接在所述第二输出节点与所述第二DC供电电压之间的下支路。所述上支路包括串联耦接并分别由第五开关控制端子和第六开关控制端子控制的第五半导体开关和第六半导体开关。所述下支路包括串联耦接并分别由第七开关控制端子和第八开关控制端子控制的第七半导体开关和第八半导体开关;第二DC电压源被配置为设置位于所述第五半导体开关和所述第六半导体开关之间的第三节点与位于所述第七半导体开关和所述第八半导体开关之间的第四节点之间的第二预定DC电压差。所述控制器适用于从所述音频输入信号中导出第五、第六、第七和第八脉冲宽度调制控制信号,并分别将这些信号施加至所述第五开关控制端子、所述第六开关控制端子、所述第七开关控制端子和所述第八开关控制端子。第一和第二预定DC电压差优选基本相同。

[0025] 第二输出驱动器当然可包括任何单独特征或结合第一输出驱动器的上述实施方式所描述的单独特征的任何组合。

[0026] 在本发明的实施方式中,控制器包括例如以可编程(例如,软件可编程DSP或基于ASIC或适当配置的现场可编程逻辑阵列(FPGA)的硬连线定制DSP)形式的数字信号处理器(DSP)。若控制器包括软件可编程DSP,则位于EEPROM或闪存装置内的非易失性存储器空间可包括适当的程序指令或例程,以便为第一、第二、第三和第四半导体开关生成相应的开关控制信号以及其他功能。

[0027] 用于第一、第二、第三和第四半导体开关的相应开关控制信号可通过合适的DSP程序/算法而生成并被直接(或者通过前置驱动器电路)施加于各半导体开关。在许多应用中,驱动器电路可包括具有250 kHz与2 MHz之间的预定切换或调制频率的脉冲宽度调制信号。在本实施方式中,第一和第二驱动器输出可将PWM或PDM调制输出信号施加于负载。一般地,第一、第二、第三和第四脉冲宽度调制控制信号中的每一个的切换频率或调制频率优选位于150kHz和5MHz之间,甚至更优选位于500kHz和1MHz之间。

[0028] 在本发明的一种实施方式中,控制器根据由主时钟发生器产生的主时钟信号来操作。主时钟信号可显著高于第一、第二、第三和第四脉冲宽度调制控制信号的切换频率,诸如10和100倍以上之间。用于相应半导体开关的开关控制信号或控制信号可与主时钟信号同步而被操作。

[0029] 在D类音频放大器的一种实施方式中,开关控制器适用于执行冗余状态选择平衡以保持第一输出驱动器的第一和第二节点之间的预定DC电压差。在D类音频放大器的操作期间,可将第一预定DC电压差的当前值与表示第一预定DC电压差的所需或目标值的基准DC电压进行比较。若第一预定DC电压差偏离基准DC电压超过预先设置的电压,则可向上或向下调节该第一预定DC电压差。可以各种方式(诸如由耦接在第一和第二DC供电电压之间的电阻性或电容性分压器)产生基准DC电压。

[0030] 在一种实施方式中,第一、第二、第三和第四脉冲宽度调制控制信号被配置为:

[0031] -在第一状态下,通过所述第一半导体开关和所述第三半导体开关将所述DC电压源的第一端子连接到所述输出节点。在第二状态下,通过所述第四半导体开关和所述第二半导体开关将所述DC电压源的第二端子连接到所述输出节点。第一和第三半导体开关同时由相应的脉冲宽度调制控制信号被置于其各自的导通状态或开启状态,以便有效地将DC电压源的第一端子电连接到输出节点。由于第一和第四脉冲宽度调制控制信号与第二和第三脉冲宽度调制控制信号之间的相反相位和非重叠关系,所以第二和第四半导体开关在第一阶段期间同时被置于其各自的非导通或关闭状态,以从输出节点断开第二DC供电电压和DC电压源的第二端子。在第二状态下,半导体开关的各自状态相反,由此使DC电压源的第二端子电连接到输出节点。

[0032] 当本发明的D类音频放大器包括H-桥输出驱动器时,其可适用于根据第一输出驱动器和第二输出驱动器的相应脉冲宽度调制控制信号之间的相位关系来提供不同数量的输出电平。本发明的D类音频放大器的3电平负载信号的实施方式可通过调适控制器以针对脉冲宽度调制控制信号的零调制分别相对第一、第二、第三和第四脉冲宽度调制控制信号产生基本相反相位的第五、第六、第七和第八脉冲宽度调制控制信号来创建。

[0033] 具有多电平输出信号的本发明的D类音频放大器的另一有用的基于H桥的实施方式可通过调适控制器以分别相对于第一、第二、第三和第四脉冲宽度调制控制信号产生具有相反相位和附加的 $\pm 90^\circ$ 相移的第五、第六、第七和第八脉冲宽度调制控制信号从而在扬声器负载上产生5电平负载信号来创建。以此方式,第五脉冲宽度调制控制信号可从第一脉冲宽度调制控制信号导出,可将第一脉冲宽度调制控制信号倒置并相移 $\pm 90^\circ$,对于第二和第六脉冲宽度调制控制信号、第三和第七脉冲宽度调制控制信号以及第四和第八脉冲宽度调制控制信号也如此。

[0034] 另一有益效果的获得可通过进一步调适控制器以使得:

[0035] -根据所述音频信号的所述检测电平改变所述第一、第二、第三和第四脉冲宽度调制控制信号、所述第五、第六、第七和第八脉冲宽度调制控制信号中的每一个的切换或调制频率。在一种实施方式中,当音频信号的所检测的电平下降到低于上述预定电平阈值时,切换频率从300kHz-800kHz之间的第一频率降低至小于200kHz(诸如约150kHz)的第二频率。将对于音频输入信号的切换频率降低至低于预定电平阈值可使得半导体开关的功率损耗减少,因为对许多常见类型的基于MOS晶体管的半导体开关而言,功率损耗近似与切换频率成正比。

[0036] 第一和第二输出驱动器中的每一个均可包括一对或多对附加半导体开关。该附加对的半导体开关中的一个附加半导体开关可被置于与第一和第二半导体开关串联的第一输出驱动器的上支路中,且另一半导体开关被置于与第三和第四半导体开关串联的下支路中。第二或第三DC电压源被提供并连接到附加半导体开关与第一和第四半导体开关之间的耦接节点。本领域技术人员应理解,其他对的半导体开关和DC电压源可以相应的方式被添加到第一或第二输出驱动器,以提供更进一步的输出电平。因此,在本发明的D类音频放大器的这种实施方式中,第一输出驱动器包括共6个级联半导体开关,使得第一输出驱动器的上支路包括与第一半导体开关和第一DC供电电压串联耦接的第五或第九半导体开关(第九适用于H桥输出驱动器实施),且第一输出驱动器的下支路包括与第四半导体开关和第二DC

供电电压串联耦接的第六或第十半导体开关(第十适用于H桥输出驱动器实施)。第二或第三DC电压源(第三适用于H桥输出驱动器实施)被配置为设置位于第五或第九半导体开关和第一半导体开关之间的第三或第五节点与位于第六或第十半导体开关和第四半导体开关之间的第四或第六节点之间的第二或第三预定DC电压差,且可选地:

[0037] -其中,所述第二输出驱动器的所述上支路包括与所述第五半导体开关和所述第一DC供电电压串联耦接的第十一半导体开关,且所述第二输出驱动器的所述下支路包括与所述第八半导体开关和所述第二DC供电电压串联耦接的第十二半导体开关;以及

[0038] -第四DC电压源,被配置为设置位于所述第十一半导体开关和所述第五半导体开关之间的第五节点与位于所述第八半导体开关和所述第十二半导体开关之间的第六节点之间的第四预定DC电压差。

[0039] 优选地,所述第一DC电压源、所述第二DC电压源、所述第三DC电压源和所述第四DC电压源中的至少一个包括来自{充电电容器、浮置DC电源电轨、电池}的组中的至少一个组件。在许多实施方式中,通常被称为“飞跨电容器(flying capacitor)”的相应充电电容器可以是便利类型的电气元件,以提供特定D类放大器拓扑结构或实施方式所需的所有DC电压源。由于仅需要DC电压源在D类音频放大器的操作期间传送非常小量的能量,且放松了线性度要求,所以有限容量和物理尺寸的电容器可被用作飞跨电容器。在多种实施方式中,第一、第二、第三或第四DC电压源中的一个或多个包括充电电容器或飞跨电容器;每个充电电容器的电容介于100nF和10 μ F之间。

[0040] 本发明的第二方面涉及一种D类音频放大器,包括:第一输出驱动器和第二输出驱动器,包括可连接到扬声器负载的相应输入以向其提供负载信号的第一输出节点和第二输出节点。所述第一输出驱动器包括被耦接在第一供电电压与所述第一输出节点之间的一个或多个半导体开关,以及一个或多个半导体开关,被耦接在所述第一输出节点与第二供电电压之间。所述第一输出驱动器还包括:一个或多个半导体开关,被耦接在所述第一输出节点与第三供电电压之间。所述第二输出驱动器包括被耦接在所述第一供电电压与所述第二输出节点之间的一个或多个半导体开关,以及一个或多个半导体开关,被耦接在所述第二输出节点与所述第二供电电压之间。所述第二输出驱动器还包括:一个或多个半导体开关,被耦接在所述第二输出节点与所述第三供电电压之间。所述一个或多个半导体开关中的每一个包括开关控制端子,所述开关控制端子适用于控制所述半导体开关的状态以选择性地将每个半导体开关置于其开启状态或关闭状态。控制器适用于接收音频输入信号且从其中导出第一组调制控制信号。所述控制器将所述第一组调制控制信号施加至所述第一驱动器的相应开关控制端子。所述控制器还适用于导出与所述第一组调制控制信号具有预定相位关系的第二组调制控制信号,并将所述第二组调制控制信号施加至所述第二驱动器的相应开关控制端子。所述控制器还被配置为:

[0041] -在第一操作模式下,将所述第一组调制控制信号与所述第二组调制控制信号之间的第一预定相位关系设置为在所述扬声器负载上产生第一多电平负载信号,

[0042] -在第二操作模式下,将所述第一组调制控制信号和所述第二组调制控制信号之间的第二预定相位关系设置为在所述扬声器负载上产生第二多电平负载信号。

[0043] D类音频放大器经由第一和第二操作模式在不同多电平负载信号之间切换的能力允许优化功率效率和EMI噪声产生之间的折衷。在D类音频放大器的高输出功率电平上,共

模信号在扬声器负载上的产生可通过选择少量电平(优选其中第一和第二输出节点上的输出信号的总和是基本恒定的三个电平)而被最小化。另一方面,在D类音频放大器的低输出功率电平上,通过切换半导体开关而产生的EMI噪声被减小,且这允许在扬声器负载上使用大量电平,尽管在第一和第二输出节点上的输出信号总和的差很大。高和低输出功率电平之间的阈值可由音频输入信号的预定电平阈值来设置或定义,如下文另外详细讨论。低输出功率电平下的大量电平允许半导体开关的调制控制信号的切换频率减少,从而产生低输出功率电平下的D类音频放大器的更好功率效率。

[0044] 第一多电平负载信号优选包括少于第二多电平负载信号的电平。在一种实施方式中,第一多电平负载信号是三电平负载信号且第二多电平负载信号是五电平负载信号。本实施方式可在半导体开关的数量相对较少且仅具有三个不同供电电压(诸如下文进一步详细讨论的正、负DC供电电压和中间点电压)的输出驱动器拓扑结构中被实施。

[0045] 本领域技术人员应理解,N电平负载信号可从具有相位差为 $360/(N-1)$ 度的(N-1)个不同控制信号相位的一组调制控制信号产生。三电平负载信号通过设置 $N=3 \Rightarrow N-1=2$ 个不同控制信号相位 $\Rightarrow 360/(3-1)=180$ 度相移来提供。同样,五电平负载信号通过设置 $N=5 \Rightarrow N-1=4$ 个不同控制信号相位 $\Rightarrow 360/(5-1)=90$ 度相移来提供。此外,七电平负载信号通过设置 $N=7 \Rightarrow N-1=6$ 个不同控制信号相位 $\Rightarrow 360/(5-1)=60$ 度相移来提供,以此类推。N为正整数,优选为奇数整数。

[0046] 优选地,第一和第二组调制控制信号中的每个调制控制信号均包括脉冲宽度调制控制信号,或者第一和第二组调制控制信号中的每个调制控制信号均包括脉冲密度调制控制信号。调制控制信号(诸如第一、第二、第三和第四脉冲宽度调制控制信号中的每一个或者第一组和/或第二组调制控制信号中的每个控制信号)的相应幅度或电平优选足够大以选择性地将所讨论的半导体开关置于开启状态/关闭状态或关闭状态/开启状态。在一些实施方式中,控制器和/或第一和第二驱动器可包括一个或多个电平转换器,其可被配置为将调制控制信号的相应振幅从第一幅度升高至高于或大于第一振幅的第二振幅。第二振幅优选足够高以在需要时驱动半导体开关中的每一个进入其开启状态。在开启状态或ON下,半导体开关优选在一对控制开关端子(诸如MOS晶体管的漏极和源极端)之间表现出低电阻,诸如小于 $10\ \Omega$ 或更优选小于 $1\ \Omega$ 。在关闭状态或OFF下,半导体开关优选在一对控制端子之间表现出大电阻,诸如 $1\text{M}\ \Omega$ 或几 $\text{M}\ \Omega$ 以上。半导体装置的导通电阻一般是由其制造工艺和其几何形状来确定。对于作为CMOS晶体管而实施的半导体开关,有关几何参数是CMOS晶体管的宽度长度比(W/L)。CMOS半导体工艺的PMOS晶体管一般表现为是具有类似尺寸并在相同半导体工艺中制造的NMOS晶体管的导通电阻的2-3倍的导通电阻。一般地,每个半导体开关的导通电阻优选介于 $0.05\ \Omega$ 和 $10\ \Omega$ 之间。

[0047] 第一和第二输出驱动器可适用于根据特定应用的要求在宽范围的供电电压(即,第一和第二供电电压之间的供电电压差)内操作。第一供电电压可以是正DC供电电压,且第二供电电压可以是负DC供电电压或接地基准。在有用的应用范围内,供电电压差可被设置为介于5伏和120伏之间的DC电压。

[0048] 根据优选实施方式,所述控制器被配置为:

[0049] -在所述第一操作模式下,相对于所述第一组调制控制信号的相应控制信号提供具有相反相位的所述第二组调制控制信号中的每个控制信号以产生三电平负载信号,

[0050] -在所述第二操作模式下,相对于所述第一组调制控制信号的相应控制信号提供具有相反相位和附加的 $\pm 90^\circ$ 相移的所述第二组调制控制信号中的每个控制信号以产生五电平负载信号。以此方式,在第一和第二输出驱动器的相应半导体开关(即,在输出驱动器拓扑结构中具有相同位置的半导体开关)的控制信号之间设置良好控制的相移。

[0051] 根据本D类音频放大器的另一有用的实施方式,所述控制器包括音频信号电平检测器。所述控制器适用于根据所述音频输入信号的检测电平在所述第一操作模式与所述第二操作模式之间切换。音频输入信号的电平可通过确定或测量音频输入信号的平均、峰值、峰-峰值、RMS等电平来直接确定。可替代地,音频输入信号的电平可例如通过检测一个或多个脉冲宽度调制控制信号(诸如第一、第二、第三和第四脉冲宽度调制控制信号中的一个或由此导出的信号)的调制指数或调制占空比来间接确定。

[0052] 在一种优选实施方式中,控制器还适用于比较音频输入信号的所检测的电平与预定电平阈值,并根据比较结果在第一和第二操作模式之间变化。控制器比较音频输入信号的所检测的电平与预定电平阈值,并在所检测的音频信号电平超过预定电平阈值时选择第一操作模式。控制器在所检测的音频信号电平小于预定电平阈值时选择第二操作模式。本实施方式的显著优势是与用于降低调制控制信号的切换频率的可能性相结合的共模负载电容器纹波电压的可接受电平。降低的切换频率会产生半导体开关及其关联控制端子驱动电路(诸如栅极驱动器电路)中的功率损耗的有利降低。

[0053] 第一组调制控制信号和第二组调制控制信号中的每个调制控制信号的切换或调制频率可根据音频信号的所检测的电平来改变。在一种实施方式中,当音频信号的电平下降到低于上述预定水平阈值时,切换频率从300kHz和800kHz之间的第一频率范围降低至低于200kHz(诸如低于150kHz)的第二频率范围。

[0054] 根据D类音频放大器的优选实施方式,所述第一输出驱动器包括:

[0055] -第一和第二半导体开关,被串联耦接在所述第一供电电压与所述第一输出节点之间,

[0056] -第三和第四半导体开关,被串联耦接在所述第二供电电压与所述第一输出节点之间。

[0057] 所述第二输出驱动器包括:

[0058] -第五和第六半导体开关,被串联耦接在所述第一供电电压与所述第二输出节点之间,

[0059] -第七和第八半导体开关,被串联耦接在所述第二供电电压与所述第二输出节点之间;

[0060] -第三供电电压源,被配置为产生所述第三供电电压。所述第三供电电压源包括:

[0061] -第一DC电压源,被配置为设置位于所述第一和第二半导体开关之间的第一节点与位于所述第三和第四半导体开关之间的第二节点之间的第一预定DC电压差,

[0062] -第二DC电压源,被配置为设置位于所述第五和第六半导体开关之间的第三节点与位于所述第七和第八半导体开关之间的第四节点之间的第二预定DC电压差。在本实施方式中,第一DC电压源优选包括第一充电电容器,且第二DC电压源优选包括第二充电电容器。如上文结合本发明的第一方面所说明,第一和第二充电电容器或“飞跨电容器”是便利类型的电气元件,以在D类放大器拓扑结构或实施方式中提供第三供电电压。在本实施方式中,

第三供电电压仅需在D类音频放大器的操作期间传送少量能量。此外,由于放松了线性度要求,所以有限容量和物理尺寸的电容器可被用作第一和第二飞跨电容器。在一些实施方式中,飞跨电容器各自可具有介于100nF和10 μ F之间的电容。

[0063] 根据D类音频放大器的另一实施方式,所述第一输出驱动器包括:

[0064] -第一和第二半导体开关,被串联耦接在所述第一供电电压与所述第一输出节点之间,

[0065] -第三和第四半导体开关,被串联耦接在所述第二供电电压与所述第一输出节点之间;所述第二输出驱动器包括:

[0066] -第五和第六半导体开关,被串联耦接在所述第一供电电压与所述第二输出节点之间;

[0067] -第七和第八半导体开关,被串联耦接在所述第二供电电压与所述第二输出节点之间。第三供电电压源被配置为产生所述第三供电电压,且包括:

[0068] -一对供电电容器,被串联耦接在所述第一供电电压与所述第二供电电压之间以提供中间点电压,

[0069] -第一二极管,被耦接在所述中间点电压与所述第一和第二半导体开关之间的节点之间,

[0070] -第二二极管,被耦接在所述中间点电压与所述第三和第四半导体开关之间的节点之间,

[0071] -第三二极管,被耦接在所述中间点电压与所述第五和第六半导体开关之间的节点之间,

[0072] -第四二极管,被耦接在所述中间点电压与所述第七和第八半导体开关之间的节点之间。

[0073] D类音频放大器的另一实施方式,包括:

[0074] -第三供电电压源,被配置为产生所述第三供电电压,且包括:

[0075] -一对供电电容器,被串联耦接在所述第一供电电压与所述第二供电电压之间以提供中间点电压。所述第一输出驱动器包括:

[0076] -第一半导体开关,被串联耦接在所述第一供电电压与所述第一输出节点之间,

[0077] -第二半导体开关,被串联耦接在所述第二供电电压与所述第一输出节点之间,

[0078] -第三第二半导体开关,被耦接在所述中间点电压与所述第一输出节点之间。此外,所述第二输出驱动器包括:

[0079] -第四半导体开关,被串联耦接在所述第一供电电压与所述第二输出节点之间,

[0080] -第五半导体开关,被串联耦接在所述第二供电电压与所述第二输出节点之间,

[0081] -第六半导体开关,被耦接在所述中间点电压与所述第一输出节点之间。

[0082] 本发明的第三方面涉及一种声音再现组件,包括根据上述任何方面和其实施方式的D类音频放大器,以及扬声器负载,其可操作地耦接到第一驱动器的输出节点以及第一和第二DC供电电压中的一个,其中,第二DC供电电压可以是GND。可替代地,声音再现组件可包括基于H桥的D类音频放大器,其具有如上所述的第一和第二输出驱动器,其中,扬声器负载可操作地耦接在第一和第二输出驱动器的相应输出节点之间。扬声器负载可包括任何类型的移动线圈(动态)、移动电枢、压电、静电类型的音频扬声器。声音再现组件的形状和大小

优选用于与固定或便携式娱乐产品(诸如电视机、计算机、Hi-Fi设备等)集成。

[0083] 声音再现组件还可包括耦接在第一驱动器的输出节点和扬声器负载之间的负载电感器,以及耦接在扬声器负载与第一和第二DC供电电压中的一个之间的负载电容器。负载电感器和电容器结合来形成低通滤波器以抑制与一个输出节点或多个输出节点处的脉冲宽度或脉冲密度调制输出信号的切换频率相关联的高频分量。该低通滤波器的截止频率可通过适当选择负载电感器和电容器的分量值而在音频频带之上,诸如介于20kHz至100kHz之间。

附图说明

[0084] 将结合附图更详细地描述本发明的优选实施方式,其中:

[0085] 图1示出了根据采用AD调制的第一类型的现有技术的D类放大器的耦接到扬声器负载的H-桥驱动器和该H桥驱动器的脉冲宽度调制输出信号波形,

[0086] 图2示出了根据采用BD调制的第二类型的现有技术的D类放大器的用于耦接到扬声器负载的D类音频放大器的H-桥驱动器和该H桥驱动器的脉冲宽度调制输出信号波形,

[0087] 图3示出了图1和图2中描绘的用于现有技术的D类放大器的负载电感器纹波电流波形和负载电容器纹波电压波形,

[0088] 图4a)和图4b)是根据本发明的第一实施方式的分别用于耦接到扬声器负载的D类音频放大器的单端输出驱动器和H-桥输出驱动器的示意图,

[0089] 图5示出了图4b)中描绘的H-桥输出驱动器的三电平和五电平脉冲宽度调制输出信号波形,

[0090] 图6是根据本发明的第二实施方式的用于耦接到扬声器负载的D类音频放大器的基于CMOS的单端多电平输出驱动器的示意图,

[0091] 图7是根据本发明的第三实施方式的具有耦接到扬声器负载的H桥输出驱动器的D类音频放大器的示意图,

[0092] 图8是根据本发明的第四实施方式的具有耦接到扬声器负载的H桥输出驱动器的D类音频放大器的示意图,

[0093] 图9a)和图9b)示出了三电平操作模式和五电平操作模式下的图4b)中描绘的用于H-桥输出驱动器的每个半导体开关的脉冲宽度调制控制信号的产生,

[0094] 图10a)和图10b)示出了与在三电平输出模式下操作的图4b)中描绘的H-桥驱动器相比,负载电容器纹波电压和负载电感器纹波电流分别对用于图1所示的现有技术的H-桥驱动器的调制占空比,

[0095] 图11示意性示出了包括图4b)中描绘的H-桥驱动器和随附控制器的D类音频放大器,

[0096] 图12示出了根据本发明的第五实施方式的用于根据音频输入信号的所检测的电平而在不同的操作模式下操作本发明的D类放大器实施方式的模式切换方案;以及

[0097] 图13示出了针对根据图4b)中描绘的本发明的第二实施方式的现有技术的H-桥驱动器和H-桥输出驱动器的实验记录的功率损耗数据。

具体实施方式

[0098] 图1示意性示出了耦接到扬声器负载140的H-桥输出驱动器100。脉冲宽度调制输出信号波形120、121在H-桥输出驱动器的相应输出节点VA、VB处被提供。所示现有技术的D类放大器采用所谓的AD调制,其中,扬声器负载交替连接在正DC供电电压Vs和负DC供电电压(诸如GND)之间,且根据对半导体开关SW1、SW2、SW3和SW4的控制端子(未示出)施加的相应开关控制信号,反之亦然。如由输出信号波形122所示的Vs和GND之间的扬声器负载的交替切换可通过在第一阶段将SW1和SW4设置为相应的ON或导通状态并将SW2和SW3设置为相应的OFF状态或关闭状态来获得。在第二阶段,SW1和SW4被设置为相应的OFF或非导通状态且SW2和SW3被设置为相应的开启状态。对应于脉冲宽度调制输出信号波形的音频输入信号波形由波形119示出。

[0099] 负载电感器138、137被耦接在H-桥输出驱动器100的相应输出节点VA、VB与扬声器负载140的每一侧之间。同样,负载电容器136、135从扬声器负载的每个端子或侧耦接到GND。负载电容器和负载电感器的组合操作在输出节点VA和VB处提供脉冲宽度调制输出信号波形120、121的低通滤波以抑制扬声器驱动器或负载信号中的载波或切换频率分量。

[0100] 图2示出了具有类似于图1所示的H-桥驱动器的拓扑结构并耦接到扬声器负载240的另一现有技术的H-桥输出驱动器。然而,本发明的现有技术的D类放大器采用所谓的BD调制。在BD类调制中,存在零状态,其包括在一定时间间隔期间将输出节点VA和VB同时设置为相同状态或电压,即Vs或GND。在零状态下,扬声器负载240的两端或两个端子同时耦接或连接到Vs或GND,以将扬声器负载240上的驱动电压设置为零。因此,当音频输入信号的电平接近于零时,舍弃在相应输出节点VA、VB处切换脉冲宽度调制输出波形120、121。这在脉冲宽度调制输出波形222中以附图标记224标记的时间实例示出,其中,音频输入信号219的幅度过零。然而,尽管存在具有扬声器负载上的零差分电压的状态,但重要的是要注意,在输出驱动器的输出节点VA、VB的每一个处仅存在两种不同状态或电平,即Vs或GND。

[0101] 图3特别示出了图1和图2中描绘的用于现有技术的D类放大器的负载电感器纹波电流波形和负载电容器纹波电压波形。图3所示的波形对应于具有音频输入信号的零电平或幅度的情况,使得第一和第二输出节点VA、VB处的脉冲宽度调制输出波形的调制为零。图的左手侧的波形对应于如上文结合图1所述的AD调制,而右手侧的波形描绘了如上文结合图2所述的用于BD类调制的相同电压或电流变量。波形曲线303中的相应负载电感器纹波电流波形在矩形载波波形上反映了负载电感器237、238和137、138的集成功能。扬声器负载的相应输入端子处所测量的波形曲线305上的近似正弦波形负载电容器纹波电压波形VP和VN在矩形载波波形上反映了负载电容器235、236和135、136的低通滤波效果。有兴趣关注的是:尽管负载电容器纹波电压波形VP和VN是用于AD类和BD类调制的基本相同的幅度,但如由波形307所示的扬声器负载上的差分纹波电压(即,VP减去VN)不同。对于AD类调制,差分纹波电压是单个电容器纹波电压的两倍,而差分纹波电压针对BD类调制约为零。用于BD类调制的低电平纹波电压表示与对扬声器负载施加脉冲宽度调制载波波形相结合的较低功率损失。然而,尽管对于BD类调制扬声器负载上的差分纹波电压近似为零,但仍存在显著的共模差分电压,如共模波形曲线309中所示,这导致针对这种类型的调制的功率损耗。这是由通过负载电感器来回循环的负载电流引起的,从而导致实际的D类放大器的功率损耗,因为真正的电感器具有固有电阻和磁滞损耗。

[0102] 图4a)和图4b)示出了根据本发明的第一优选实施方式的分别耦接到扬声器负载

440的单端输出驱动器和H-桥输出驱动器。扬声器负载可操作地相互连接在一对输出节点 V_A 和 V_B 之间的H桥输出驱动器401的操作将在下文详细说明,而根据适用于产生脉冲宽度调制开关控制信号的控制器(未示出)的两个不同操作模式,第一和第二输出节点 V_A 和 V_B 处的脉冲宽度调制负载波形或信号被示出于图5中。在第一操作模式下,产生具有三电平调制的负载信号,而在第二操作模式下,产生具有5电平调制的负载信号。

[0103] 在图4b)中,H-桥输出驱动器401可操作地耦接到扬声器负载440。H-桥输出驱动器401分别包括第一和第二基本相同的输出驱动器425、426。输出驱动器中的每一个均包括四个级联的CMOS晶体管开关,例如NMOS晶体管,其被耦接在上DC供电电压或电轨 V_S 与下DC供电电压或者接地或GND电轨形式的电轨之间。此外,每个输出驱动器425、426均包括所谓的充电飞跨电容器 C_{fly1} 、 C_{fly2} 或418、419,其能使在位于输出节点 V_A 和 V_B 处的 V_S 和GND之间的大约中间产生第三输出电平或中间点电压,如下文进一步详细说明。

[0104] 在本实施方式中,H-桥驱动器401的第一输出驱动器425的上支路A包括一对串联或级联耦接的半导体开关,诸如CMOS晶体管,优选NMOS晶体管。串联耦接的半导体开关 SW_1 和 SW_2 在第一端处耦接至 V_S 并在相反端耦接至输出节点 V_A 。第一输出驱动器425的下支路B包括另一对串联或级联耦接的CMOS半导体开关 SW_3 和 SW_4 ,其从输出节点 V_A 耦接到GND。H-桥驱动器401的第二输出驱动器426的上支路C包括一对串联或级联耦接的CMOS半导体开关 SW_5 和 SW_6 ,其在电气特性上优选与支路A的CMOS半导体开关 SW_1 和 SW_2 的相应开关相同。下支路D包括另一对级联的CMOS半导体开关 SW_7 和 SW_8 ,其在电气特性上优选与支路B的CMOS半导体开关 SW_3 和 SW_4 的相应开关相同。上述CMOS半导体开关被作为理想开关元件而示意性示出于图4a)和图4b)中。半导体开关中的每一个可由示意性示出的单一半导体开关组成,或者在其他实施方式中可包括具有共用控制端子的多个并联耦接的单个半导体开关。

[0105] 在H-桥驱动器401的操作期间,控制器被配置为将适当幅度的第一、第二、第三和第四脉冲宽度调制控制信号分别施加至CMOS半导体开关 SW_1 、 SW_2 、 SW_3 和 SW_4 的第一、第二、第三和第四栅极端子(未示出),以控制这些CMOS半导体开关的相应状态。由此,每个CMOS半导体开关的状态可根据脉冲宽度调制控制信号的过渡而在开启状态或ON与关闭状态或OFF之间开关或切换。这同样适用于第二输出驱动器426的CMOS半导体开关 SW_5 、 SW_6 、 SW_7 和 SW_8 (它们分别在其栅极端子处被提供有第五、第六、第七和第八脉冲宽度调制控制信号)。

[0106] 开启状态或导通状态或者关闭状态下的每个CMOS半导体开关 SW_1 、 SW_2 的导通电阻可根据特定应用的要求,特别是扬声器负载440的音频频率阻抗而发生显著变化。半导体开关的导通电阻根据开关尺寸、控制端子(即,本实施方式中的栅极端子)上的驱动电压和半导体工艺结果而变化。半导体开关 SW_1 、 SW_2 被优选配置或设计为拥有远小于扬声器负载440的欧姆电阻的开启电阻,使得通过输出节点 V_A 、 V_B 传送的功率主要消耗在扬声器负载440上,并作为开关功率损耗而在半导体开关的单个导通电阻上较小程度地消耗。

[0107] 每个CMOS半导体开关 SW_1 、 SW_2 、 SW_3 、 SW_4 、 SW_5 、 SW_6 、 SW_7 和 SW_8 的导通电阻优选被设置为介于0.05和5欧姆之间的值,诸如在本发明的本实施方式中介于0.1和0.5欧姆之间。

[0108] 可包括移动线圈、移动衔铁或其他类型的音频扬声器的扬声器负载440可操作地耦接在H-桥驱动器400的第一和第二输出节点 V_A 和 V_B 之间。扬声器负载440通常包括与主要电感分量串联的电阻分量。第一负载电感器438和第一负载电容器422被耦接在扬声器负载440的第一输出节点 V_A 和第一端子之间,以形成低通滤波器。第一负载电感器438和第一负

载电容器422可被提供为H-桥驱动器的第一和第二输出驱动器425、426的集成电路实施的外部元件。低通滤波抑制了被施加于扬声器负载440上的负载信号中的出现在输出节点 V_A 、 V_B 处的输出波形的调制或切换频率分量。在本实施方式中,第一负载电容器422的电容可介于100和500nF之间,诸如约220nF。第一负载电感器414的电感可介于1 μ H和5 μ H之间,诸如约2.20 μ H。耦接到第二输出节点 V_B 的第二负载电感器437和第二负载电容器423的相应值优选是相同的。

[0109] 第一飞跨电容器418具有一个端子,其被耦接到第一输出驱动器425的上支路A的一对级联耦接的CMOS半导体开关SW1、SW2之间的第一连接节点418a,以提供在SW1、SW2和飞跨电容器端子之间的电连接。第一飞跨电容器418的相反端被耦接到位于第一输出驱动器425的下支路B的一对级联耦接的CMOS半导体开关SW3、SW4之间的第二连接节点418b。第一飞跨电容器418被预充电至预定DC电压,在开始本发明的H-桥驱动器400的操作之前,所述预定DC电压由于较低DC供电电压的GND连接而等于 V_S 和GND之间的DC电压差的约二分之一,即仅 V_S 的二分之一。因此,第一飞跨电容器418可用为DC电压源,其保持或设置第一和第二连接节点418a、418b之间的二分之一 V_S 的DC电压差。

[0110] 控制器(如图11的1103项所示)被配置为提供相反相位和不重叠的第一和第四脉冲宽度调制控制信号,使得CMOS半导体开关SW1和SW2在脉冲宽度调制控制信号的零调制(即,音频信号输入为零)时决不会同时处于开启状态。同样,第二和第三脉冲宽度调制控制信号优选具有相反相位,并在脉冲宽度调制控制信号的零调制时不重叠,使得CMOS半导体开关SW2和SW3在零调制时决不会同时处于开启或ON状态。这意味着,当SW1和SW3同时处于开启状态或ON而SW4和SW2均处于OFF或关闭状态时,第一状态下的第一飞跨电容器418耦接在 V_S 和输出节点 V_A 之间,从而使得 V_S 的输出电平减去 V_S 的二分之一,即 V_S 的二分之一的输出电平。在第一输出驱动器425的第二状态下,当SW2和SW4同时处于ON下而SW1和SW3均处于OFF下时,第一飞跨电容器418通过SW2和SW4耦接在GND和输出节点 V_A 之间,从而使得GND的输出电平加上DC供电电压的二分之一,即如第一状态下的 V_S 的二分之一的情况。因此,第一飞跨电容器可操作地在输出节点 V_A 处产生第三供电电压电平,本实施方式中等于DC供电电压 V_S 的二分之一。该第三供电电压电平在第一和第二输出驱动器状态下产生,如上文所述,因为第一飞跨电容器418的DC电压的所选调适为 V_S 的二分之一。因此,第一驱动器425的输出节点 V_A 处的输出电平因此可在三个离散电平: V_S 、 V_S 的二分之一和GND之间切换。自然,在其他实施方式中,GND电压可为负或正DC供电电压,例如幅度基本等于第一DC供电电压的负DC电压。

[0111] 所示的H-桥输出驱动器401包括第二输出驱动器426,其通过第二输出节点 V_B 耦接到扬声器负载403的另一侧或端子。第二输出驱动器426的诸如CMOS半导体开关SW5、SW6、SW7、SW8的单个组件和飞跨电容器419的电路拓扑结构和电气特性与第一输出驱动器425的对应元件优选基本相同。同样,外部第二负载电感器437和外部第二负载电容器423与第一输出驱动器425相关联的相应外部元件优选相同。

[0112] 在本发明的第一实施方式中,各脉冲宽度调制控制信号被配置为使得第一和第五脉冲宽度调制控制信号在零调制下相位相反。这同样适用于第二和第六脉冲宽度调制控制信号、第三和第七脉冲宽度调制控制信号以及第四和第八脉冲宽度调制控制信号。脉冲宽度调制控制信号的这种配置结合飞跨电容器 C_{f1y1} 、 C_{f1y2} (418,419)的预定DC电压被相应设置

为第一DC供电电压 V_s 的约二分之一来确保3-电平脉冲宽度调制输出信号在第一和第二输出节点 V_A 和 V_B 之间产生,并因此可作为负载信号被施加至扬声器负载440。该3-电平脉冲宽度调制输出信号在图5中如波形507所示。如图所示,在第一和第二输出节点 V_A 和 V_B 处的切换速率在音频信号输入接近于零时减小的状态下,作为相应负载信号而被施加到扬声器440的本发明的3-电平脉冲宽度调制输出信号与前面所述的现有技术的BD类调制共享有利的特性。

[0113] 在本发明的第二实施方式中,各脉宽调制控制信号被配置为使得第一和第五脉冲宽度调制控制信号被反转并相对于彼此附加相移 $\pm 90^\circ$ 。这同样适用于第二和第六脉冲宽度调制控制信号、第三和第七脉冲宽度调制控制信号以及第四和第八脉冲宽度调制控制信号之间的相应相位关系。脉冲宽度调制控制信号的这种调适结合飞跨电容器 C_{fly1} 、 C_{fly2} (418, 419)两者的预定DC电压被设置为第一DC供电电压 V_s 的约二分之一来确保5-电平脉冲宽度调制输出信号在第一和第二输出节点 V_A 和 V_B 之间产生,并因此可作为负载信号被施加至扬声器负载440。该5-电平脉冲宽度调制输出信号在图5中如输出波形513所示,其描绘了零以上的脉冲宽度调制波形的2个离散电平、零电平和零以下的脉冲宽度调制波形的2个离散电平。如图所示,在第一和第二输出节点 V_A 和 V_B 处的切换速率在音频信号输入接近于零时减小的状态下,本发明的5-电平脉冲宽度调制输出信号与前面所述的BD类调制和3-电平调制共享有利的特性。

[0114] 图6示出了根据本发明的第三实施方式的通过包括负载电感器637和负载电容器635的低通滤波器耦接到扬声器负载640的基于CMOS的单端多电平输出驱动器601。除了图4a)所描绘的单端输出驱动器的半导体开关 SW_1 、 SW_2 、 SW_3 、 SW_4 ,单端多电平输出驱动器601还包括第五CMOS半导体开关 SW_5 和第六半导体开关 SW_6 ,以使串联耦接或连接的CMOS半导体开关的总数达到六个。第五CMOS半导体开关 SW_5 与上侧或第一DC供电电压 V_s 耦接串联并与耦接到输出节点 V_A 的第一和第二半导体开关 SW_1 和 SW_2 串联耦接。第六CMOS半导体开关 SW_6 串联耦接在GND与耦接到输出节点 V_A 的串联耦接的第三和第四半导体开关 SW_3 和 SW_4 之间。因此,本发明的单端多电平输出驱动器601的上支路A和下支路B两者包括三级联CMOS半导体开关,而不是图4a)的输出驱动器中所使用的两个开关。此外,除了第一飞跨电容器 C_{fly1} 电容器618之外,CMOS单端多电平输出驱动器601还包括第二飞跨电容器 C_{fly2} 619。后者对应于图4b)描绘的单端输出驱动器的第一飞跨电容器418。第二飞跨电容器619的一个端子耦接到位于上支路A的一对级联耦接的CMOS半导体开关 SW_5 和 SW_1 之间的第一连接节点630a。第二飞跨电容器619的相反端子电耦接到位于下支路B的一对级联耦接的CMOS半导体开关 SW_4 和 SW_6 之间的第二连接节点630b。第二飞跨电容器619优选预充电到第一预定DC电压,其可等于介于DC供电电压 V_s 的60%和75%之间的DC电压,诸如DC供电电压的近似三分之二。第一飞跨电容器 C_{fly1} 618分别被电耦接在位于 SW_1 和 SW_2 和 SW_3 和 SW_4 之间的第三和第四连接或耦接节点之间。优选第一飞跨电容器619被预充电到第二预定DC电压,其与第一预定DC电压不同。第二预定DC电压可介于DC供电电压 V_s 的25%和40%之间,诸如DC供电电压 V_s 的约三分之一。

[0115] 因此,CMOS单端多电平输出驱动器601能够根据飞跨电容器618、619的第一和第二预定DC电压的所选择的设置来提供与图4a)所描述的3电平或4电平单端输出驱动器拓扑结构相比的输出节点 V_A 处的附加输出电平。

[0116] CMOS半导体开关SW1、SW2、SW3、SW4、SW5和SW6包括由通过D类音频放大器的适当配置的控制(未示出)所提供的适当脉冲宽度调制控制信号驱动的栅极端子650a-f的形式相应的开关控制端子或输入。

[0117] 本领域技术人员应理解,单端多电平输出驱动器601可被修改为在类似于图4b)所描绘的H-桥输出驱动器401的布局或电路布置的布局或电路布置中提供基于两个基本相同的输出驱动器601的组成的H-桥输出驱动器拓扑结构。该后一输出驱动器拓扑结构能够通过产生用于CMOS半导体开关SW1、SW2、SW3、SW4、SW5和SW6的第一组适当调制的控制信号并产生用于第二输出驱动器的对应CMOS半导体开关的第二组适当调制的控制信号来在扬声器负载上提供七电平负载信号。最后,本领域技术人员应理解,CMOS单端多电平输出驱动器601可通过使一对或多对附加的CMOS半导体开关与SW5和SW6串联耦接来进一步扩展,并在新的互连节点之间添加附加的飞跨电容器以在输出节点 V_A 处创建附加的输出电平。

[0118] 图7是根据本发明的第三实施方式的具有被耦接到扬声器负载740的分别包括第一和第二输出驱动器725、726的H-桥输出驱动器的D类音频放大器的示意图。该拓扑结构为,每个输出驱动器725、726通常被称为“中性点钳位”的三电平半桥。第一负载电感器738和第一负载电容器722被耦接在第一驱动器725的第一输出节点 V_A 与扬声器负载740的第一端子之间,以形成低通滤波器。另一低通滤波器由耦接在第二驱动器726的第二输出节点 V_B 与扬声器负载740的第二端子之间的第二负载电感器737和第二负载电容器723形成。这些低通滤波器中的每一个的目的和特性与前面结合输出驱动器401的第一实施方式所讨论的那些相同。

[0119] 第一输出驱动器725包括串联耦接在第一输出驱动器的第一供电电压 V_S 与第一输出节点 V_A 之间的第一半导体开关SW2。第二半导体开关SW3串联耦接在GND(即,第二供电电压)与 V_A 之间。第三和第四半导体开关SW1和SW4分别串联耦接在中间点电压 $1/2V_S$ 和 V_A 之间。中间点电压 $1/2V_S$ 作为用于第一和任意的第二输出驱动器725、726的第三供电电压而由第三供电电压源产生。第三供电电压源包括串联耦接在第一供电电压 V_S 和GND电压之间以提供中间点电压的一对供电电容器C1和C2。电源电容器C1和C2优选具有基本相等的电容,使得中间点电压被设置为第一供电电压 V_S 的近似二分之一。半导体开关SW1、SW2、SW3和SW4中的每一个均包括栅极端子Gc1、Gc2、Gc3和Gc4,用于控制所讨论的半导体开关的状态。半导体开关SW1、SW2、SW3和SW4可包括相应的CMOS晶体管,例如NMOS晶体管。

[0120] 第二输出驱动器726包括被耦接到扬声器负载740的相反侧或端子的第二输出节点 V_B 。第二输出驱动器726包括耦接在类似于第一输出驱动器725的电路拓扑结构的电路拓扑结构中的半导体开关SW5、SW6、SW7和SW8。第二输出驱动器726可包括单独的第三供电电压源,优选类似于第一输出驱动器的第三供电电压源,以产生中间点电压。可替代地,为第一输出驱动器725产生的中间点电压也被第二输出驱动器采用。第二输出驱动器726的电路拓扑结构和其各部件的电特性优选与第一输出驱动器725基本相同。

[0121] 控制器703被配置为接收音频输入信号、音频,并从中导出第一组脉冲宽度调制控制信号和第二组脉宽调制控制信号。第一组脉冲宽度调制控制信号由被分别施加至CMOS半导体开关SW1、SW2、SW3和SW4的栅极端子的 V_{c1} 、 V_{c2} 、 V_{c3} 和 V_{c4} 示出。第二组脉冲宽度调制控制信号由被分别施加至布置在第二输出驱动器726中的CMOS半导体开关SW5、SW6、SW7和SW8的 V_{c5} 、 V_{c6} 、 V_{c7} 和 V_{c8} 示出。控制器被配置为控制第一组脉冲宽度调制控制信号与第二组脉

冲宽度调制控制信号之间的预定相位关系,使得在第一操作模式下于扬声器负载740上产生三电平负载信号,并在第二操作模式下于扬声器负载740上产生五电平负载信号。下文将结合图9来额外详细说明用于产生第一和第二组脉冲宽度调制控制信号的过程的示例图。

[0122] 图8是根据本发明的第四实施方式的具有分别包括第一和第二输出驱动器825、826的被耦接到扬声器负载840的H-桥输出驱动器的D类音频放大器的示意图。第一负载电感器838和第一负载电容器822被耦接在第一驱动器825的第一输出节点 V_A 与扬声器负载840的第一端子之间,以形成低通滤波器。另一低通滤波器由被耦接在第二驱动器826的第二输出节点 V_B 与扬声器负载840的第二端子之间的第二负载电感器837和第二负载电容器823形成。这些低通滤波器中的每一个的目的和特性与前面结合输出驱动器401的第一实施方式所讨论的那些相同。第一输出驱动器825包括被耦接在第一供电电压 V_S 和第一输出节点 V_A 之间的第一和第二串联耦接的半导体开关 SW_1 、 SW_2 。第三和第四半导体开关 SW_3 、 SW_4 串联耦接在GND(即,第二供电电压)和 V_A 之间。第一半导体二极管D1从中间点电压 $1/2V_S$ 耦接到位于 SW_1 和 SW_2 之间的第一节点818a。第二半导体二极管D2从中间点电压 $1/2V_S$ 耦接到位于 SW_3 和 SW_4 之间的第二节点818b。中间点电压 $1/2V_S$ 由第三供电电压源产生,以用于第一和可选的第二输出驱动器825、826。第三供电电压源包括串联耦接在第一供电电压 V_S 和GND电压之间以提供中间点电压的一对供电电容C1和C2。供电电容器C1和C2优选具有基本相等的电容,使得中间点电压被设置为第一供电电压 V_S 的近似二分之一。半导体开关 SW_1 、 SW_2 、 SW_3 和 SW_4 中的每一个均分别包括栅极端子 Gc_1 、 Gc_2 、 Gc_3 和 Gc_4 ,以用于控制所讨论的半导体开关的状态设置(即,开启状态或关闭状态)。第二输出驱动器826包括被耦接到扬声器负载840的相反侧或端子的第二输出节点 V_B 。第二输出驱动器826包括耦接在类似于第一输出驱动器825的电路拓扑结构的电路拓扑结构中的COMS半导体开关 SW_5 、 SW_6 、 SW_7 和 SW_8 。第二输出驱动器826可包括单独的第三供电电压源,优选类似于第一输出驱动器的第三供电电压源,以产生单独的中间点电压。可替代地,为第一输出驱动器825产生的中间点电压也可被第二输出驱动器采用。第二输出驱动器826的电路拓扑结构和其各部件的电特性优选与第一输出驱动器825基本相同。

[0123] 控制器803被配置为接收音频输入信号、音频,并从中导出第一组脉冲宽度调制控制信号和第二组脉宽调制控制信号。第一组脉冲宽度调制控制信号由被分别施加至CMOS半导体开关 SW_1 、 SW_2 、 SW_3 和 SW_4 的栅极端子的 V_{c1} 、 V_{c2} 、 V_{c3} 和 V_{c4} 示出。第二组脉冲宽度调制控制信号由被分别施加至布置在第二输出驱动器826中的CMOS半导体开关 SW_5 、 SW_6 、 SW_7 和 SW_8 (未示出)的 V_{c5} 、 V_{c6} 、 V_{c7} 和 V_{c8} 示出。当 SW_2 和 SW_3 被设置为它们相应的开启状态时,第一输出节点 V_A 处的输出电压可被设置为近似中间点电压 $1/2V_S$ 。当 SW_2 和 SW_3 同时在其开启状态下时,由于D1将在一个方向上导通电流且D2在相反方向上导通电流,所以在中间点电压和 V_A 之间形成双向电流路径。因此,第一输出节点 V_A 处的电压可被设置为三个不同电平,以提供所需的三电平负载信号。本领域技术人员应理解,第二输出节点 V_B 处的输出电压可以相应方式被设置为三个不同电平。

[0124] 控制器803被配置为控制第一组脉冲宽度调制控制信号和第二组脉冲宽度调制控制信号之间的预定相位关系,使得在第一操作模式下于扬声器负载840上产生三电平负载信号,并在第二操作模式下于扬声器负载840上产生五电平负载信号。下文将结合图9来额外详细说明用于产生第一和第二组脉冲宽度调制控制信号的过程的示例图。

[0125] 图9a)和图9b)示出了图4b)所描绘的用于H桥输出驱动器401的每个半导体开关的脉冲宽度调制控制信号的产生。脉冲宽度调制控制信号 SW_1-SW_8 通过图11所描绘的控制器1103的切换模式映射电路(图11的1119)从音频输入信号中导出。图9a)和图9b)所示的脉冲宽度调制控制信号 SW_1-SW_8 的波形形状被映射为(即,带有调制的)音频输入信号的预定非零瞬时电平。图9a)示出了在图11的D类音频放大器1100的三电平操作模式下的脉冲宽度调制控制信号的产生,而图9b)示出了在五电平操作模式下的脉冲宽度调制控制信号的产生。在两种操作模式下,图11所描绘的模拟PWM 1115被配置为导出相继彼此相移90度的四个脉冲宽度调制信号 Φ_0 、 Φ_{90} 、 Φ_{180} 和 Φ_{270} 并将这些信号传递至切换模式映射电路。

[0126] 在图9a)所描绘的三电平操作模式下,切换模式映射电路通过选择脉冲宽度调制信号 Φ_0 和 Φ_{180} 作为用于第一输出驱动器(图4b的项425)的半导体开关 SW_1 和 SW_2 的脉冲宽度调制控制信号 SW_1 和 SW_2 来进行相位选择。切换模式映射电路还产生一对脉冲宽度调制控制信号 SW_3 和 SW_4 (其分别相对于 SW_2 和 SW_1 处于相反相位,或倒置),作为用于第一输出驱动器的半导体开关 SW_3 和 SW_4 的脉冲宽度调制控制信号。根据所选的脉冲宽度调制信号 Φ_0 和 Φ_{180} 中,切换模式映射电路还产生用于第二输出驱动器(图4b的项426)的半导体开关 SW_8 和 SW_7 的脉冲宽度调制控制信号 SW_8 和 SW_7 。切换模式映射电路还产生一对脉冲宽度调制控制信号 SW_5 和 SW_6 (其分别相对于 SW_8 和 SW_7 处于相反相位),作为用于第二输出驱动器的半导体开关 SW_8 和 SW_7 的脉冲宽度调制控制信号。因此,在三电平操作模式下,切换模式映射电路被配置为产生用于第一输出驱动器的脉冲宽度调制控制信号 SW_1 、 SW_2 、 SW_3 和 SW_4 的形式的第二组调制控制信号,所述信号相对于用于第二输出驱动器的第二组脉冲宽度调制控制信号 SW_5 、 SW_6 、 SW_7 和 SW_8 的相应脉冲宽度调制控制信号处于相反相位,或倒置。以此方式,用于第一输出驱动器的脉冲宽度调制控制信号 SW_1 以相反相位被呈现给用于第二输出驱动器的相应脉冲宽度调制控制信号 SW_5 ,且用于第一输出驱动器的 SW_2 以相反相位被呈现给用于第二输出驱动器的相应脉冲宽度调制控制信号 SW_6 ,以此类推。

[0127] 在图9b)所描绘的五电平操作模式下,切换模式映射电路通过在产生用于第一输出驱动器的脉冲宽度调制控制信号 SW_1 、 SW_2 、 SW_3 和 SW_4 的形式的第二组调制控制信号之前选择并重新布置所示的所有脉冲宽度调制信号 Φ_0 、 Φ_{90} 、 Φ_{180} 和 Φ_{270} 来进行相位选择。通过与图9a)相比较,显而易见的是第一输出驱动器的脉冲宽度调制控制信号 SW_1 、 SW_2 、 SW_3 和 SW_4 的相应波形在三电平和五电平操作模式下是相同的。然而,用于第二输出驱动器的脉冲宽度调制控制信号 SW_5 、 SW_6 、 SW_7 和 SW_8 的形式的第二组控制信号的波形在所示的三电平和五电平操作模式之间不相同。切换模式映射电路被配置为产生用于第二输出驱动器的第二组脉冲宽度调制控制信号 SW_5 、 SW_6 、 SW_7 和 SW_8 中的脉宽调制控制信号,所述信号相对于用于第一输出驱动器的第一组脉冲宽度调制控制信号 SW_1 、 SW_2 、 SW_3 和 SW_4 的相应脉冲宽度调制控制信号被倒置并额外相移-90度。以此方式,用于第二输出驱动器的脉冲宽度调制控制信号 SW_5 相对于用于第一输出驱动器的相应脉冲宽度调制控制信号 SW_1 被呈现为倒置和额外相移-90度,用于第二输出驱动器的 SW_6 相对于用于第一输出驱动器的相应脉冲宽度调制控制信号 SW_2 被呈现为倒置和额外相移-90度,以此类推。

[0128] 图10a)和图10b)是分别绘制的负载电容器纹波电压和负载电感器纹波电流对脉冲宽度调制开关控制信号的调制占空比的相应曲线。0.5的调制占空比对应于脉冲宽度调制音频信号的零调制,这反过来又对应于如通过标记“空闲操作”的曲线1001上所示的音频

输入信号的零电平。所描绘的图形已被绘制为 $10\mu\text{H}$ 的负载电容器值(参见图4b)的项438)和 $1\mu\text{F}$ 的负载电感器值(参见图4b)的项422)。H-桥输出驱动器401的第一或上侧DC供电电压 V_s 或 P_{VDD} 被设置为40伏。每个脉冲宽度调制开关控制信号的切换或调制频率被设置为400 kHz。

[0129] 图10a)的曲线1001显示了在用于两种不同类型的D类音频放大器的负载电容器(图4b)的项422)上以峰-峰伏特所测量的负载电容器纹波电压。曲线1003示出了采用如图1、2和3中所显示的2电平AD或BD类调制的用于现有技术的输出驱动器的电容器纹波电压。曲线1005示出了根据本发明的第一方面的用于图4b)的H桥输出驱动器401的3电平操作模式的电容器纹波电压。特别在零调制周围,峰-峰电容器纹波电压的较大下降是显而易见的。这种电容器纹波电压下降甚至在使用负载电容器的相同电容值时也会基于本发明的H-桥输出驱动器401来产生非常有利的对从D类放大器的EMI辐射的抑制或衰减。

[0130] 图10b)的曲线1011显示了在用于两种不同类型的D类音频放大器上以峰-峰安培所测量的负载电感器(图4b)的项438)中的负载电感器纹波电流。曲线1013示出了用 $10\mu\text{H}$ 的负载电感器值和 $1\mu\text{F}$ 的负载电容器值测量的用于图1、图2和图3所显示的现有技术的2电平AD或BD类调制输出驱动器的负载电感器纹波电流。曲线1015示出了用于图4b)的H-桥输出驱动器401的三电平操作模式的负载电感器纹波电流。然而,在后一种情况下,负载电感器值仅为 $2.2\mu\text{H}$ (与用于2电平AD或BD类调制输出驱动器的 $10\mu\text{H}$ 相比)且负载电容器值仅为 $0.47\mu\text{F}$ 。在零调制周围获得电感纹波电流的振幅的非常大的降低,即,针对趋向于主要控制每天的听音条件的小音频输入信号,尽管对于本发明的H-桥输出驱动器而言负载电感和负载电容的值显著较小。

[0131] 图11示意性示出了根据本发明的优选实施方式的D类音频放大器1100,其包括耦接到控制器1103的类似于图4b)所描绘的H-桥输出驱动器401的H-桥驱动器1101。本发明的D类音频放大器1100采用取决于在两个不同操作模式之间切换的复杂音频输入信号电平,如下文详细说明。

[0132] 示意性示出的H-桥驱动器1101包括栅极驱动电路1109,其将用于功率级1107的八个半导体开关的相应脉冲宽度调制控制信号的幅度增加至允许各半导体开关被适当置于ON和OFF状态下的电平。栅极驱动电路1109可包括各种类型的电平转换器。每个脉冲宽度调制开关控制信号的幅度在从包括控制器1103的正常CMOS集成电路被提供时可以是约1.8伏、3.3伏或5伏。若H-桥驱动器的DC供电电压例如被设置为约40伏,则脉冲宽度调制开关控制信号的振幅也由栅极驱动电路1109提高到约40伏,或更高。功率级1107具有很大程度与如前文所述的图4b)所描绘的H-桥输出驱动器401相同的电路拓扑结构。输出滤波器电路1105的特性优选也类似于耦接到H-桥输出驱动器401的输出滤波器。输出滤波电路1105相应地包括耦接到H-桥输出驱动器1101的第一和第二输出节点中的每一个的负载电感器和负载电容器。

[0133] 控制器1103优选包括软件可编程数字信号处理器(DSP),其被配置为根据一组可执行程序指令来提供下文描述的功能或操作。控制器1103包括减法电路1131,其用于接收模拟音频输入信号。从输出滤波电路1105之前的H-桥输出驱动器的第一或第二输出节点获得的反馈信号由减法电路1131从模拟音频输入信号中减去以形成所得到的音频信号。由此产生的音频信号被传输到环路滤波器1117。环路滤波器1117包括一个或多个积分器,其示

意性地由积分器符号和积分器系数 K_1 - K_n 示出,在传输到模拟脉冲宽度调制器电路1115或模拟PWM之前,该环路滤波器1117低通滤波由此产生的音频输入信号。模拟PWM 1115的载波频率由产生到模拟PWM1115的同步脉冲的PWM时钟电路1121控制。模拟PWM 1115产生具有由PWM时钟电路1121设置的载波频率的自然采样的脉冲宽度调制音频信号。自然采样的脉冲宽度调制音频信号被输送到切换模式映射电路1119。切换模式映射电路1119被配置为功率级1107的八个半导体开关中的每一个产生适当相控和时序的脉冲宽度调制控制信号,如先前结合图9a)和图9b)所说明。因此,在本发明的本实施方式中,切换模式映射电路1119的输出因此是被输送到可选的时序控制器1133的八个脉冲宽度调制控制信号。时序控制器1133可适用于对八个脉冲宽度调制控制信号中的一个或多个执行特定的时基调整,例如,在某些对的控制信号之间进行死区时间控制,以确保相同控制信号的不重叠。八个时基调整的脉冲宽度调制控制信号随后被传输到如上文所述的栅极驱动器1109。

[0134] 在一种实施方式中,切换模式映射电路1119包括被实施为可由D类放大器的时钟信号、时钟(Clock)操作的数字寄存器的采样电路。数字寄存器定期与时钟信号同步来采样或锁存自然采样的脉冲宽度调制音频信号的信号值,以提供表示自然采样的脉冲宽度调制音频信号的均匀采样的脉冲宽度调制音频信号。操作寄存器的采样频率可被设置为介于10MHz和400 MHz之间的值,诸如介于50 MHz和200 MHz之间的值,以用于100 kHz和1.2 MHz之间的自然采样的脉冲宽度调制音频信号的载波频率。

[0135] 在其他实施方式中,切换模式映射电路1119完全在模拟域中操作,使得用于功率级1107的八个半导体开关的每个相应的脉冲宽度调制控制信号均为自然采样的脉冲宽度调制音频信号。

[0136] 然而,在这两种实施方式中,切换模式映射电路1119被配置为产生脉宽调制开关控制信号,其具有对如上结合图4b)以及图9a)和9b)所述的H-桥输出驱动器1107的八个单个半导体开关的适当时序和极性。每个脉冲宽度调制控制信号的载波频率由根据由时钟管理电路1123设置的时钟频率控制信号操作的PWM时钟发生器1121来设置。时钟管理电路1123因此可适用于控制PWM时钟发生器1121的载波频率。功率管理电路1125包括调制感测输入端口1127,其允许功率管理电路1125检测提供至切换模式映射电路1119的输入的脉冲宽度调制音频信号的调制占空比。由于所检测的调制占空比表示由此产生的音频输入信号的瞬时电平,所以功率管理模块采用该音频电平信息来控制脉冲宽度调制控制信号或开关控制信号的载波频率设置。此外,功率管理电路或模块1125还适用于采用音频电平信息在H-桥输出驱动器1107的输出节点处于3电平调制模式和5电平调制模式之间选择。在本实施方式中,功率管理电路1125被配置为根据所检测的调制占空比在三个不同操作模式之间切换。下和上调制阈值确定载波频率的适当设置和操作模式(在本实施方式中为3电平模式或5电平模式)的适当设置,使得在所检测的调制占空比低于较低调制阈值时进入第一或超空闲模式。该第一调制阈值可例如被设置为介于0.01和0.05之间的调制指数,诸如约0.02。在超空闲模式中,载波频率 f_{sw} 可被设置为约150 KHz且开关控制信号被优选配置为通过切换模式映射电路1119提供5电平调制。该操作模式可在图12中被图形式描绘为超级空闲模式1203,其中,水平箭头表示音频输入信号的电平增加方向,并因此增加调制占空比。

[0137] 功率管理电路1125被配置为一旦所检测的调制占空比超过较低调制阈值但仍处于上调制阈值以下,则切换到第二或低功率模式1205。该第二调制阈值可例如被设置为介

于0.05和0.2之间的调制指数,诸如约0.1。在低功率模式中,载波频率 f_{sw} 相对于超空闲模式优选被增加,因为这允许反馈路径的较高环路带宽,以便提高对功率级1107的H-桥输出驱动器的非线性(non-linearities)的抑制。载波频率 f_{sw} 可被设置为约后者载波频率的两倍。针对自然采样的脉冲宽度调制音频信号的载波频率 f_{sw} 的给定设置,开关控制信号被优选配置为保持现有的5电平调制,以最大化反馈路径的环路带宽。

[0138] 最后,功率管理电路1125被配置为一旦所检测的调制占空比超过上调制阈值,则切换到第三模式或正常模式1207。在正常模式下,由于正常模式下的操作模式的变化,载波频率 f_{sw} 相对于低功率模式的载波频率优选增加预定的量。若载波频率保持不变,该变化会趋向于减少环路带宽。然而,扬声器负载上的输出信号的3电平调制以有利的方式抑制负载电容器纹波电压的共模分量,以提高较大音频信号电平下的EMI性能。

[0139] 在某些实施方式中,功率管理电路1125可适用于通过滤波器控制信号1129根据所检测的调制占空比以自适应的方式改变环路滤波器1117的频率响应特性。这对于响应上述超空闲模式、低功率模式和正常模式之间的切换来维持或改变现有环路滤波器的带宽特别有用。

[0140] 图13示出了与根据图4b)中所描绘的本发明的H-桥输出驱动器相比较,使用AD调制的用于图2所描绘的现有技术的H-桥输出驱动器的实验记录的功率损耗数据,其应用上面结合图11和图12所公开的调制占空比依赖模式切换方案。音频输入信号是1 kHz的正弦波,且扬声器负载在两个图示情况下是8欧姆。现有技术的H-桥驱动器使用9.4 μH 的负载电感器值和400 kHz的调制频率。根据本发明的H-桥输出驱动器使用2.2 μH 的负载电感器值和600 kHz的调制频率。曲线1301表示以瓦特测量的功率损耗对于现有技术的H-桥输出驱动器的所提供的负载功率或输出功率,而曲线1303表示用于根据本发明的H-桥输出驱动器的相同优值。如图所示,功率损耗的大量减少在大部分H-桥输出驱动器的线性操作范围内由本发明提供。针对所传送的小值输出功率(诸如低于1瓦特的输出功率)的功率损耗的显著下降特别显著,因为在许多日常所列情况下使用这一功率范围。对于小值输出或负载功率,所测量的功耗损耗节约量达到约因子9(九)。另外明显的是该明显提高的能源效率在不使用用于本H-桥驱动器的较大负载电感器或负载电容器值的情况下获得,相反,在图13的实验记录的功率损耗数据的情况下,负载电感器显著较小。

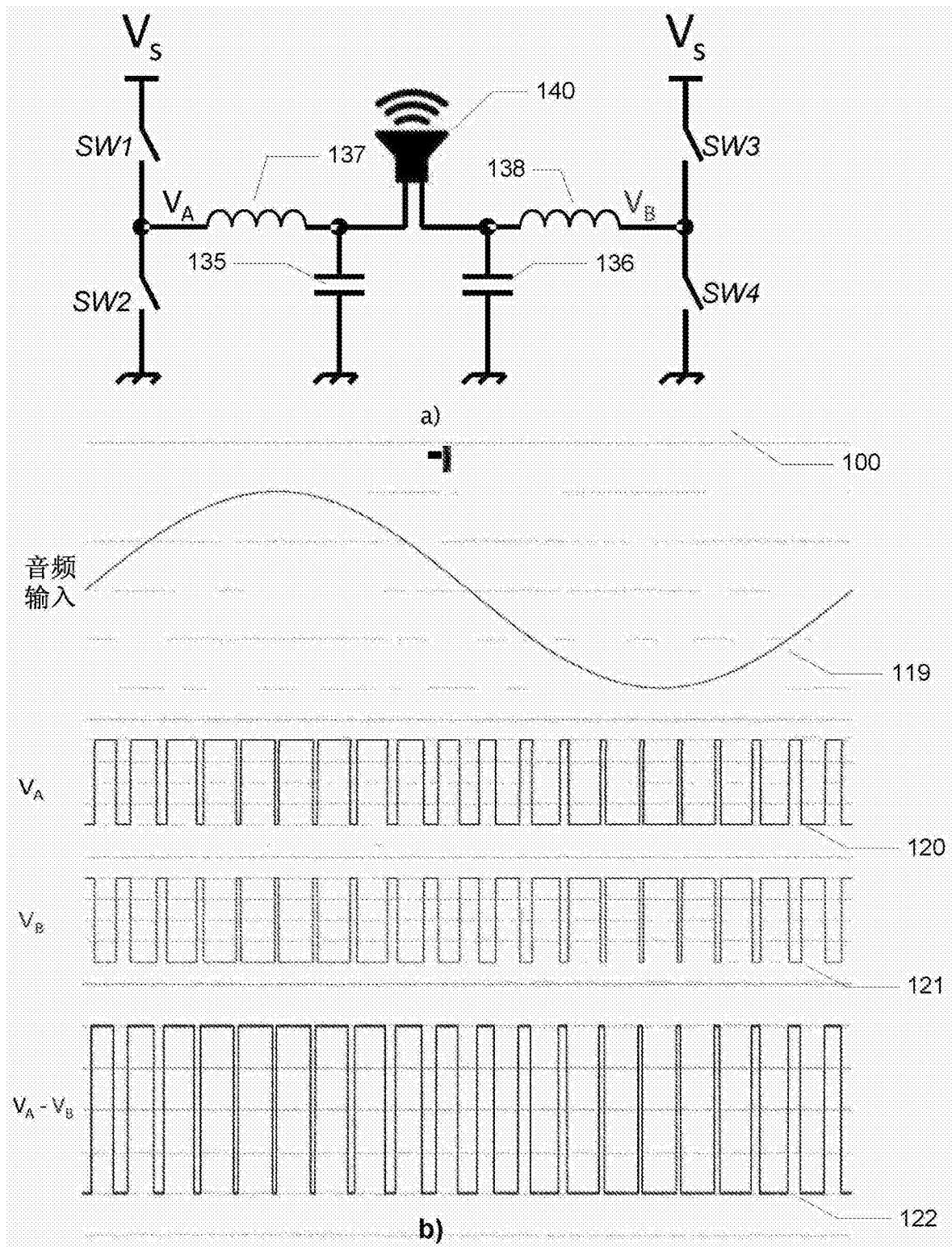


图1

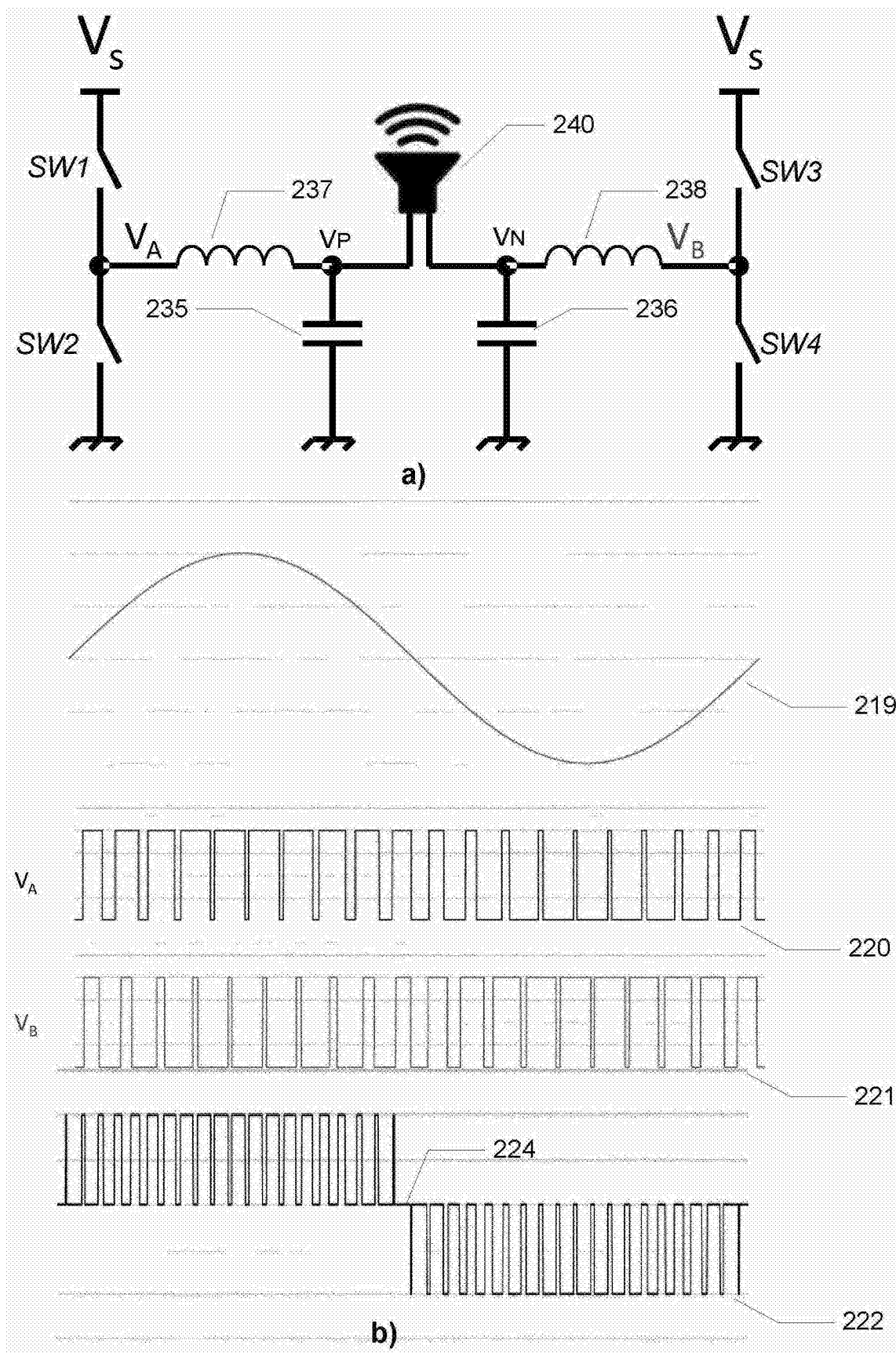


图2

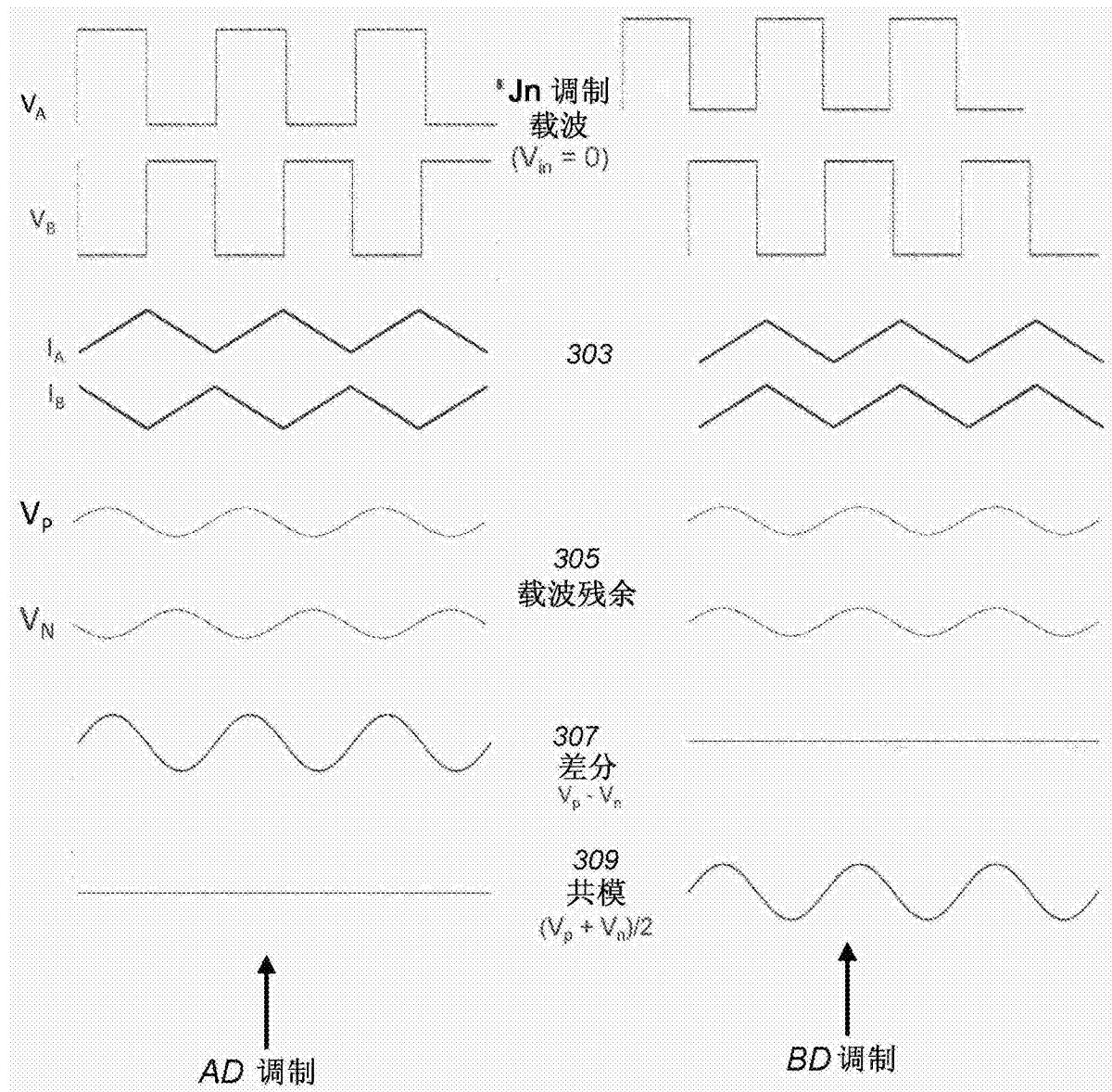


图3

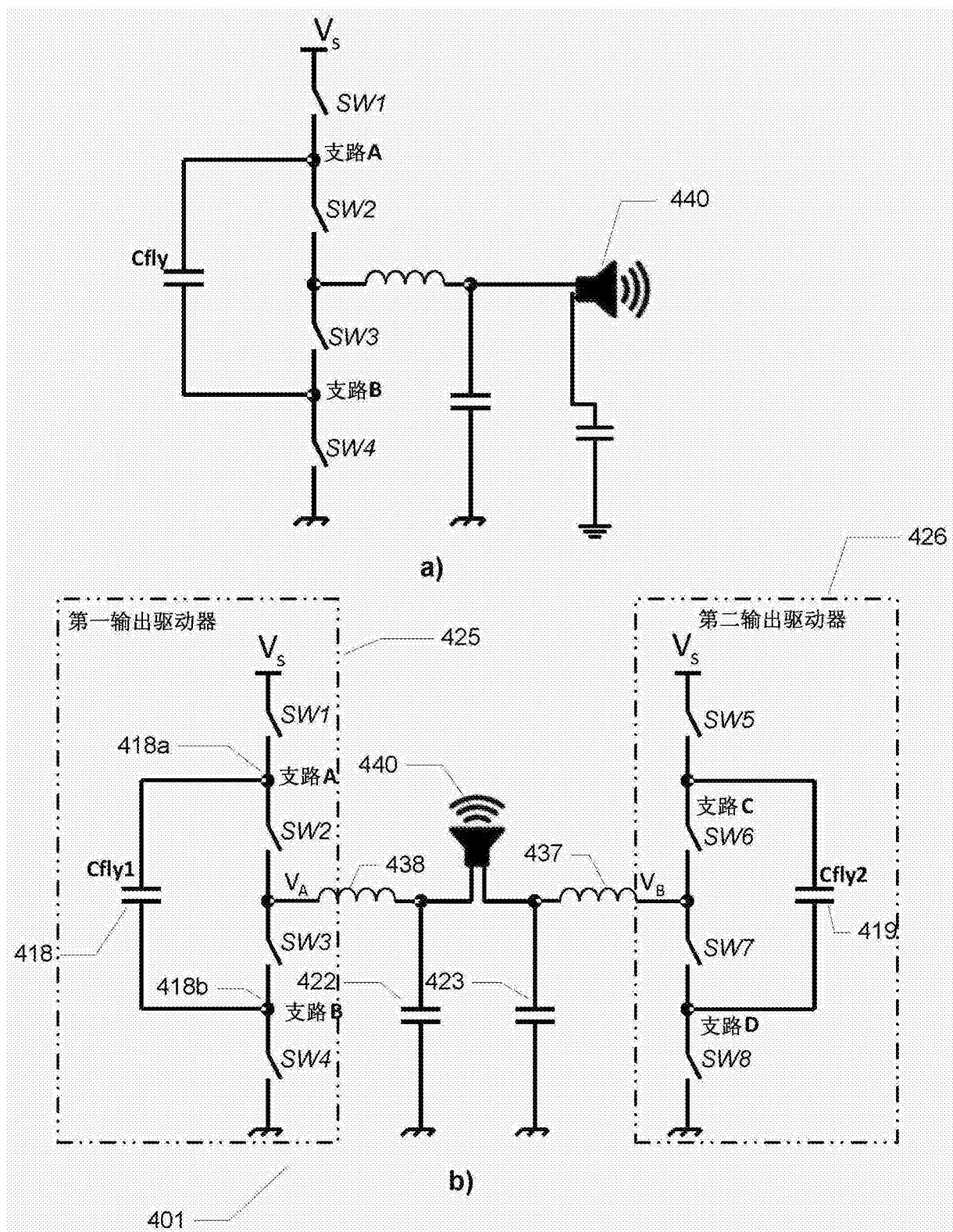


图4

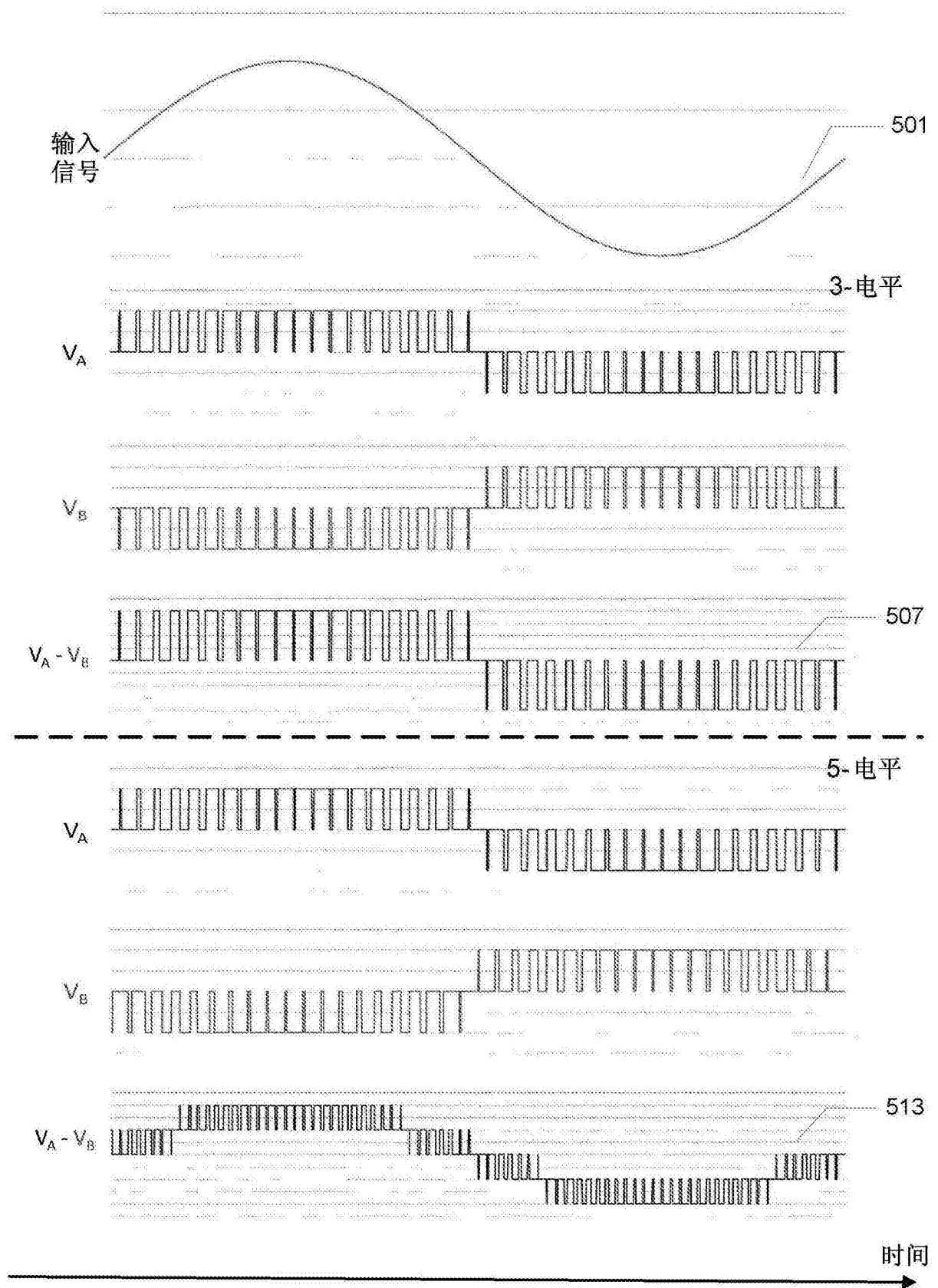


图5

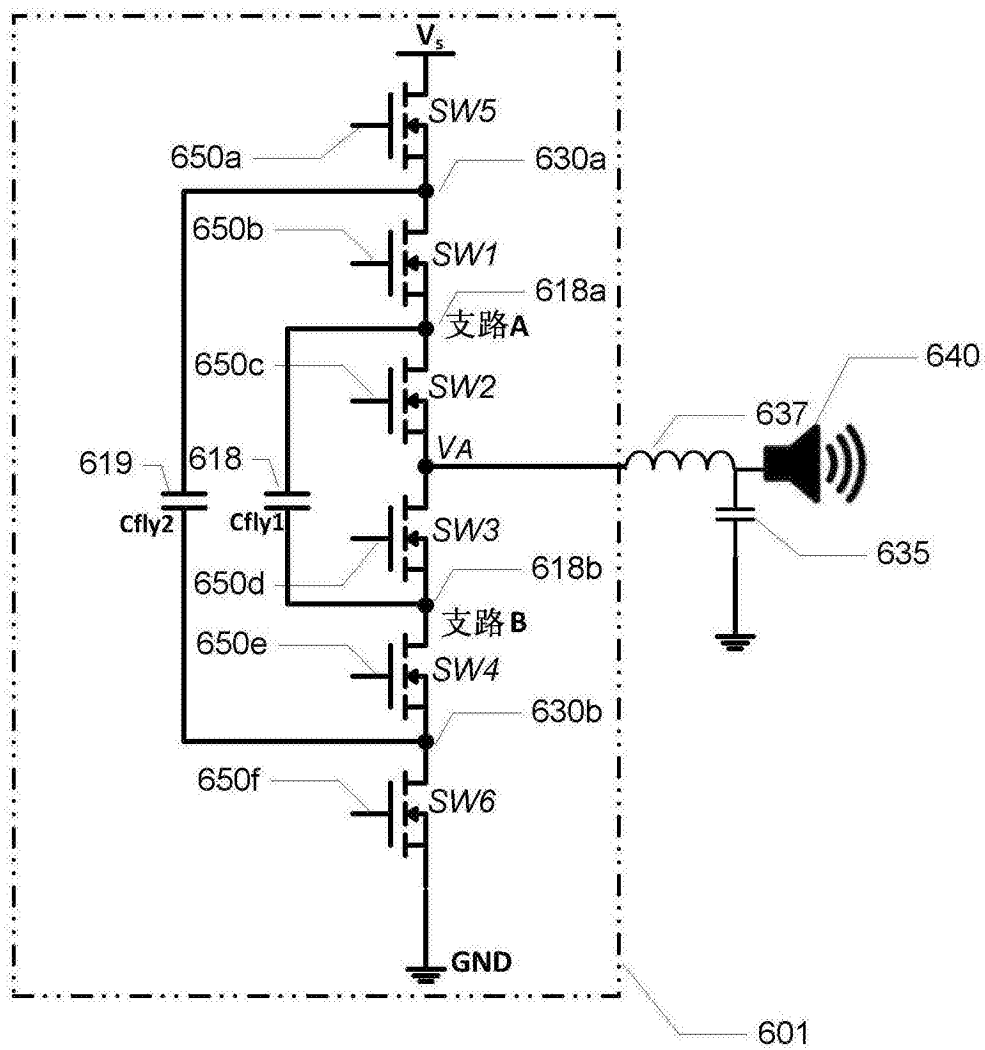


图6

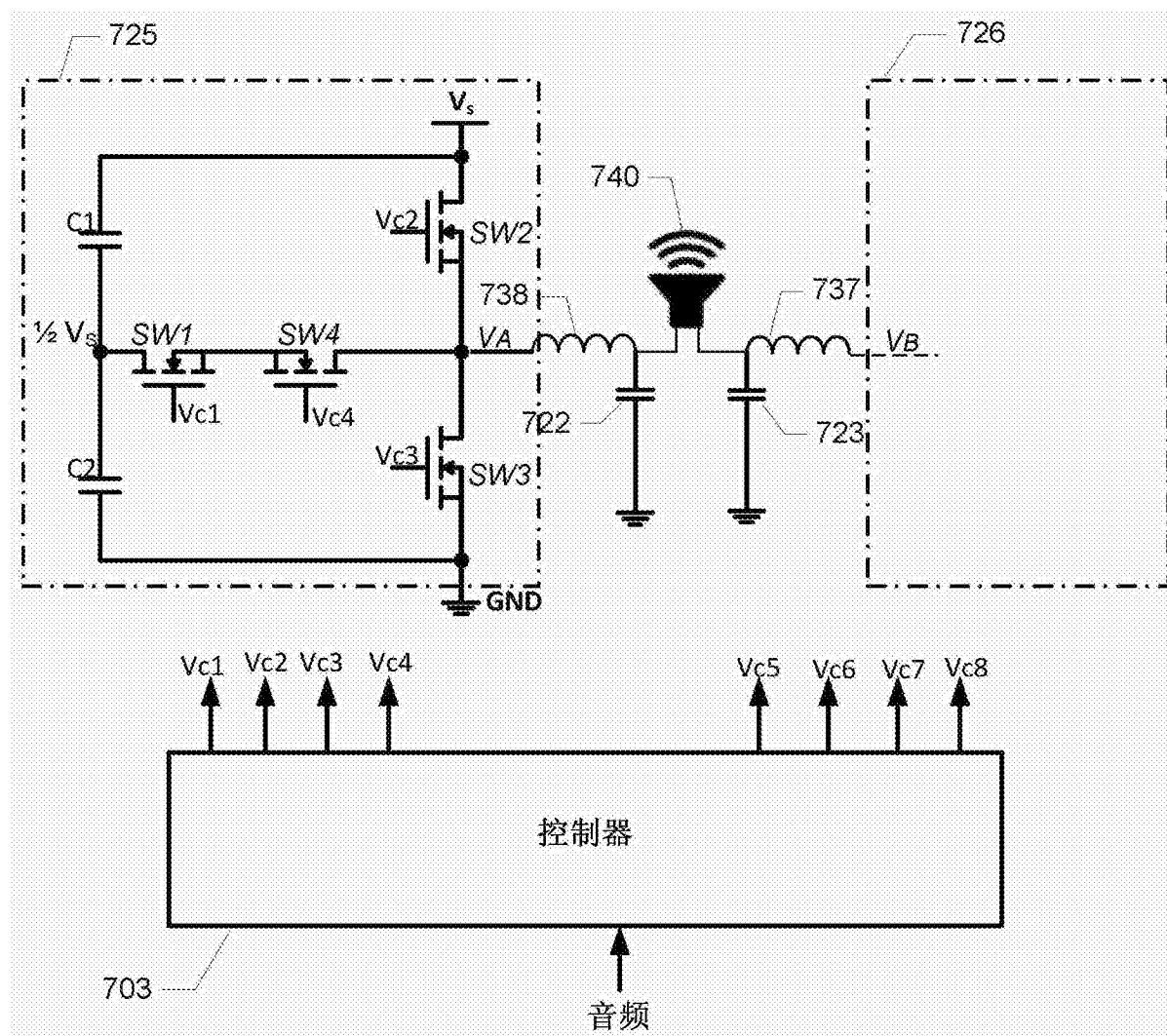


图7

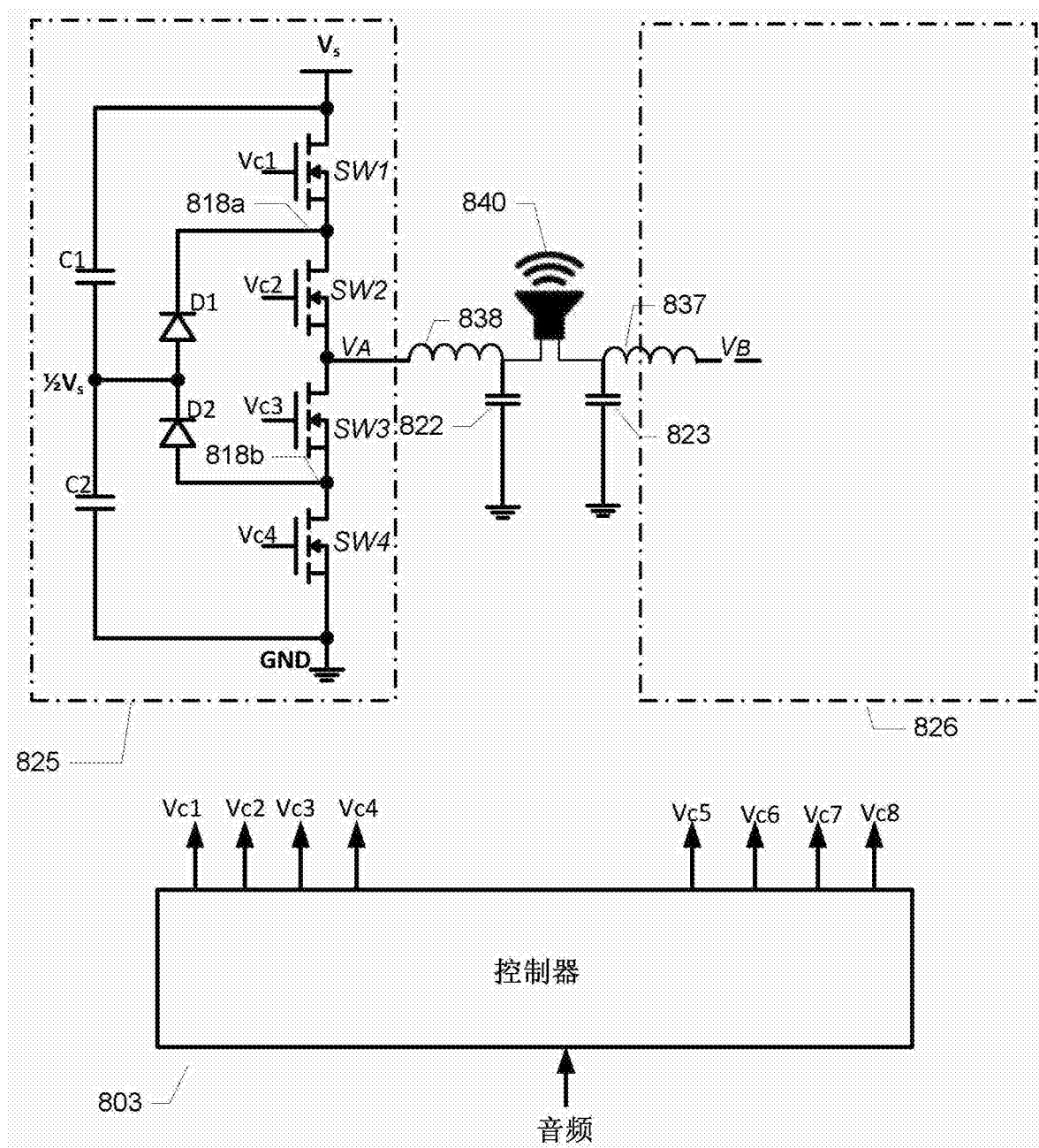


图8

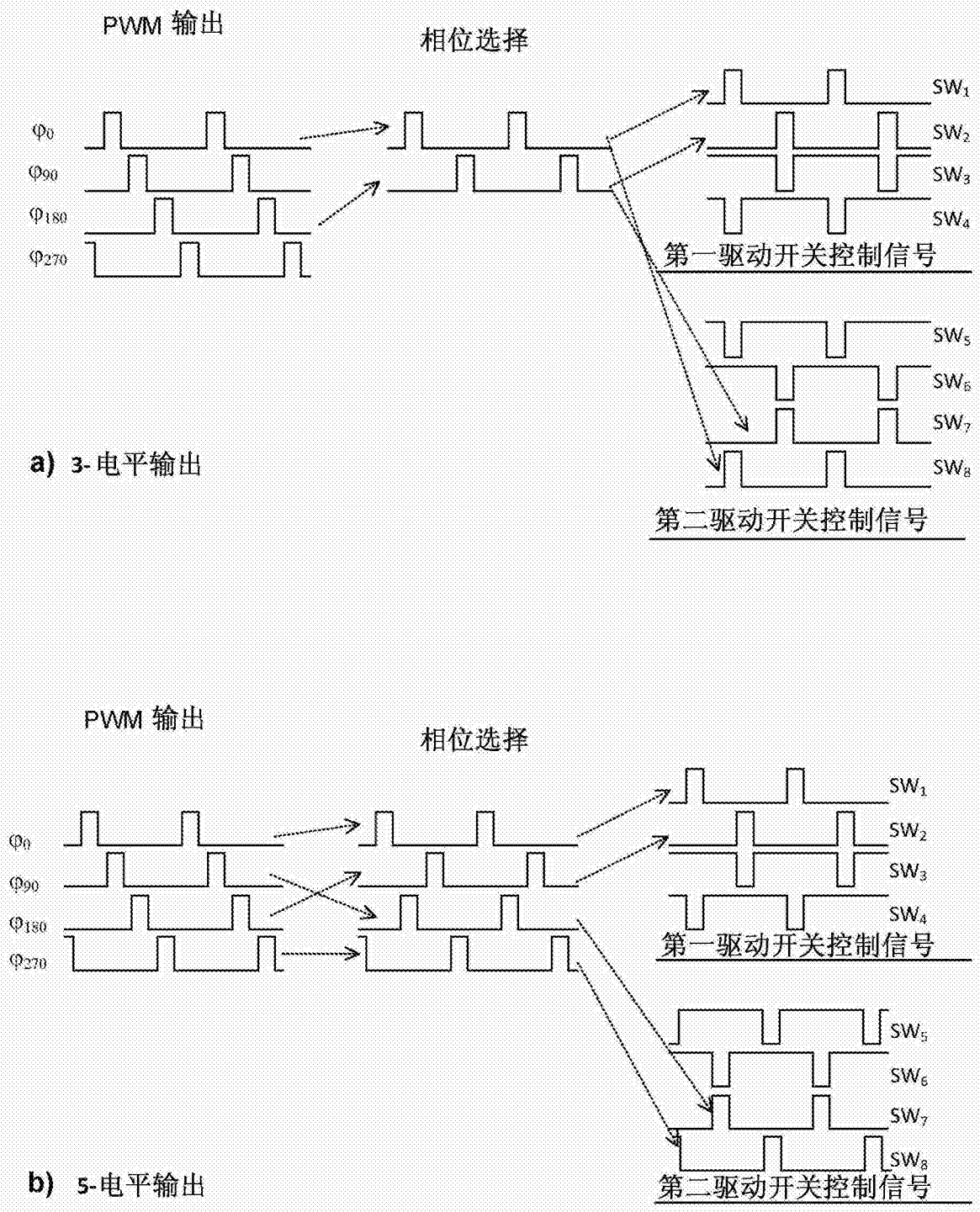


图9

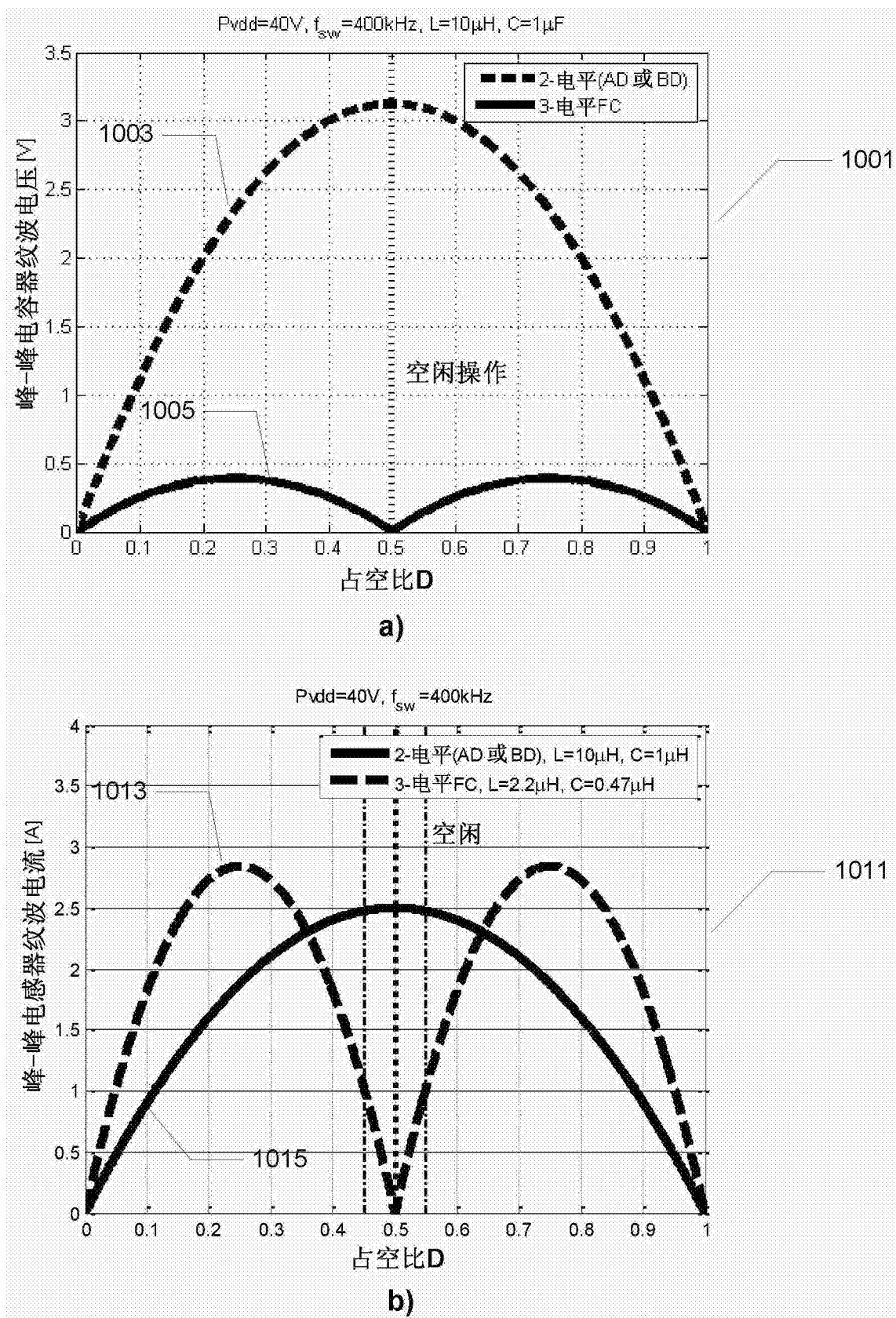


图10

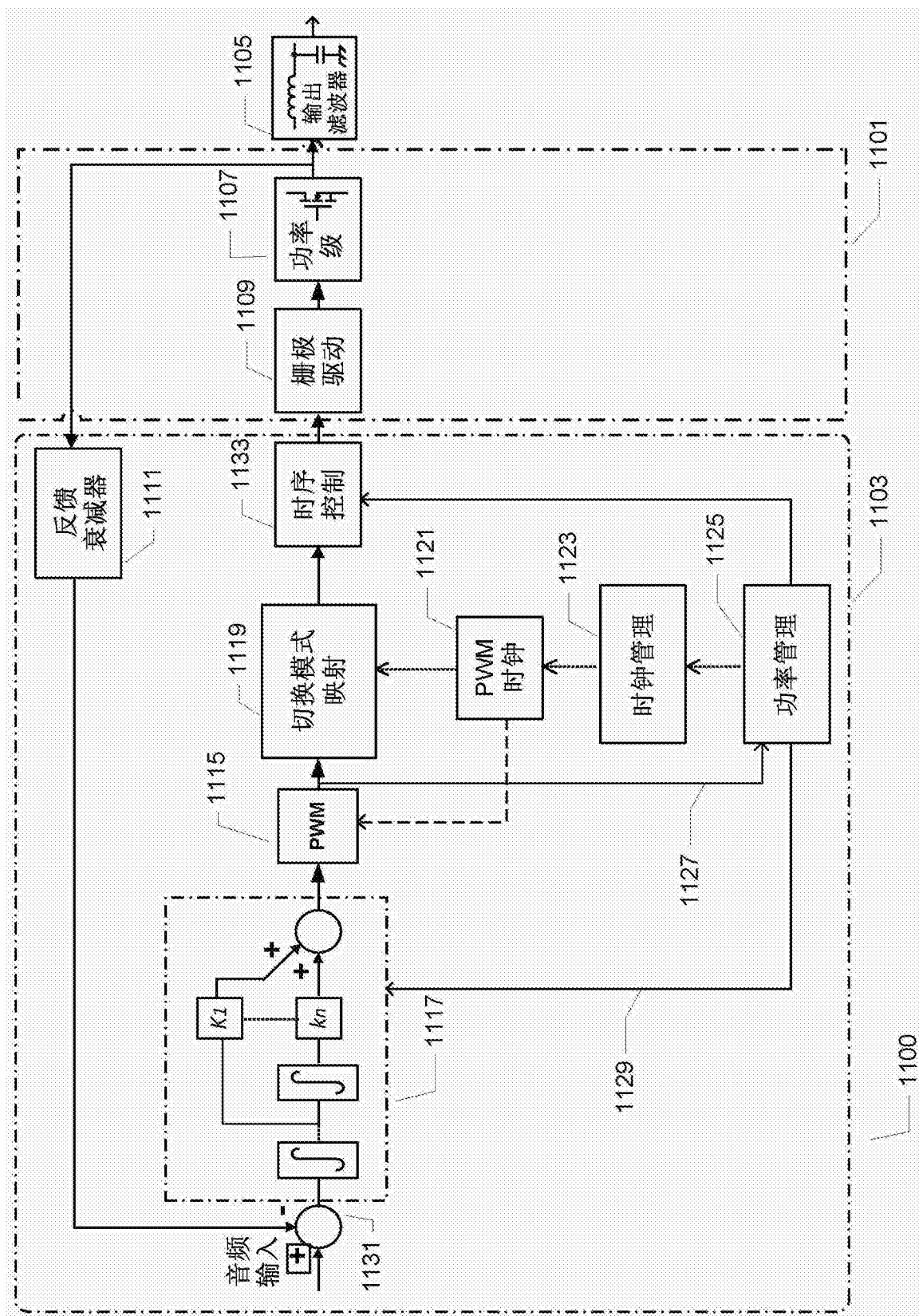


图11

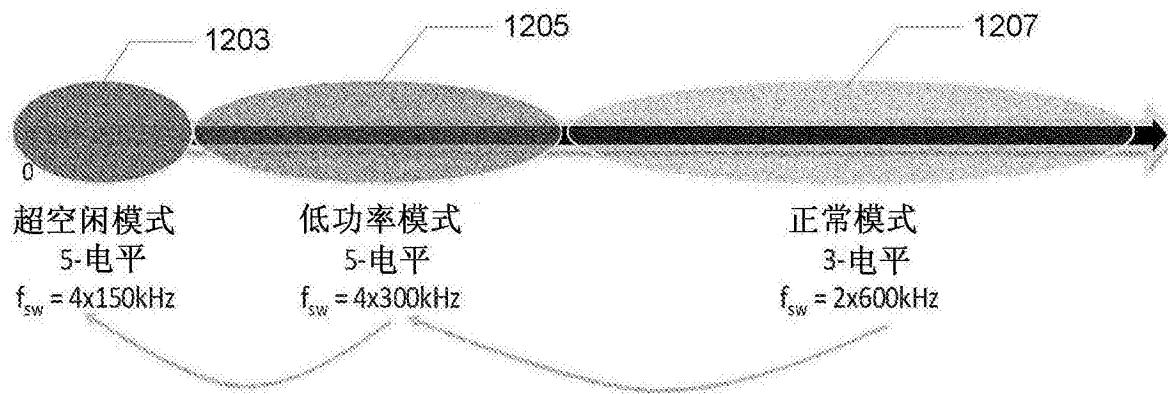


图12

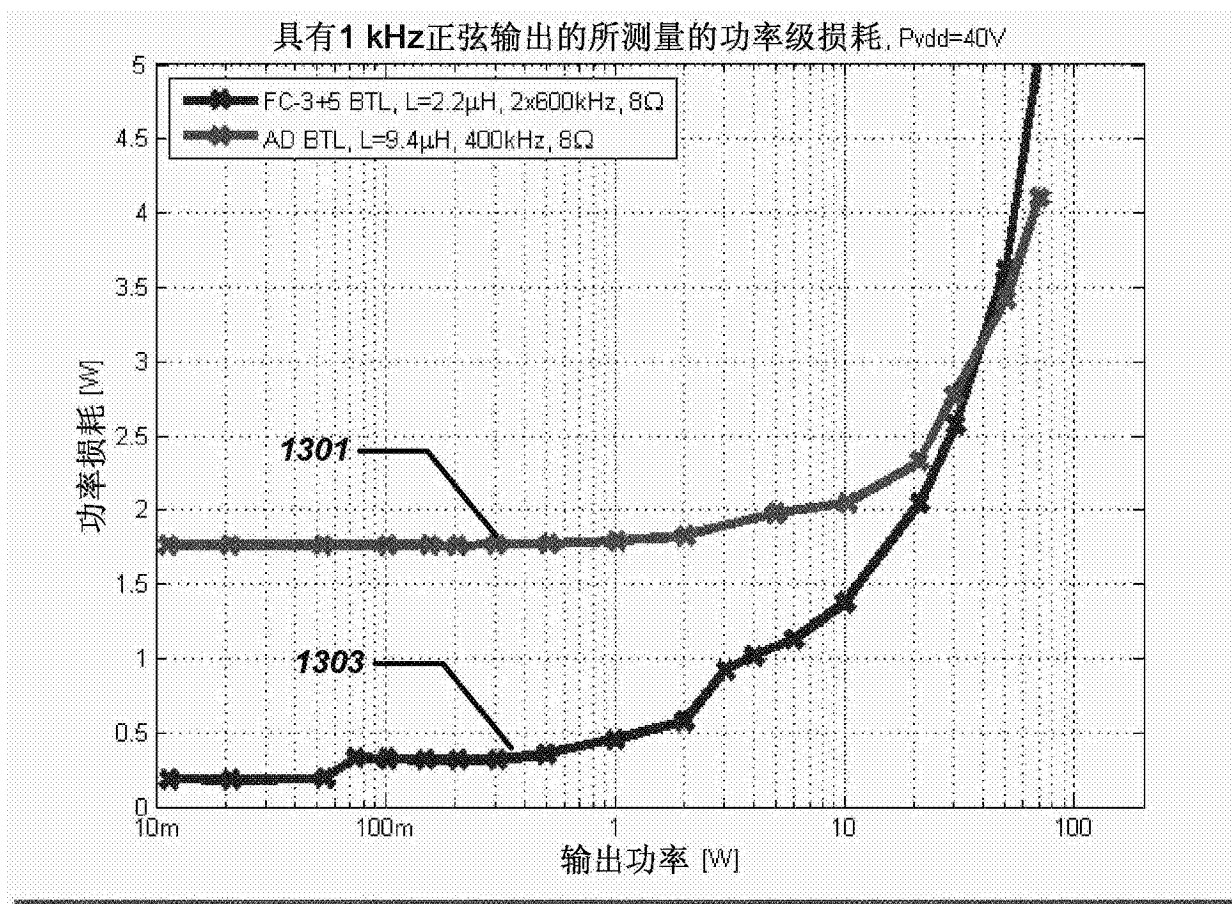


图13