

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年7月11日(11.07.2024)



(10) 国際公開番号

WO 2024/147229 A1

(51) 国際特許分類:

H04N 25/47 (2023.01) H04N 25/76 (2023.01)

H04N 25/62 (2023.01) H04N 25/77 (2023.01)

(21) 国際出願番号: PCT/JP2023/040680

(22) 国際出願日: 2023年11月13日(13.11.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-000389 2023年1月5日(05.01.2023) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

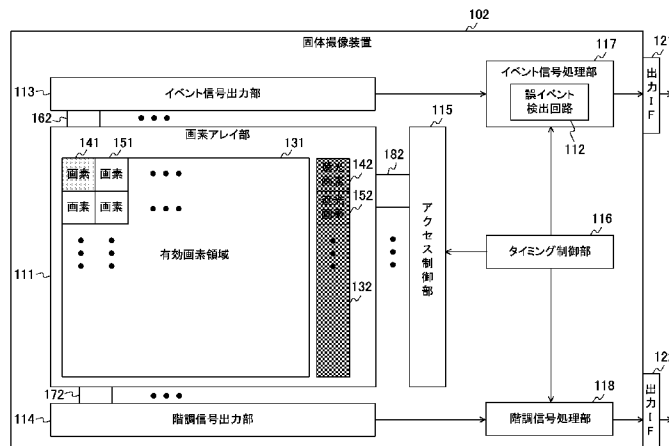
(72) 発明者: 加藤 祐理(KATO, Yuri); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 丸島 敏一(MARUSHIMA, Toshikazu); 〒1600022 東京都新宿区新宿3-3-2 京王新宿三丁目第二ビル 5F クラフト国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: LIGHT DETECTION DEVICE, IMAGING DEVICE, AND ELECTRONIC APPARATUS

(54) 発明の名称: 光検出装置、撮像装置および電子機器



102 Solid-state imaging device
111 Pixel array section
112 False event detection circuit
113 Event signal output unit
114 Tonal signal output unit
115 Access control unit
116 Timing control unit
117 Event signal processing unit
118 Tonal signal processing unit
121,122 Output interface
131 Effective pixel region
141, 151 Pixels
142, 152 Light-shielded pixels

(57) Abstract: The present invention improves event signal detection precision while enabling mixing of tonal pixels and event pixels. A light detection device according to the present invention is provided with tonal pixels which detect tonal signals, event pixels which detect event signals, light-shielded event pixels which are the event pixels shielded from light, and a detection circuit which detects false events output by the event pixels on the basis of output by the light-shielded event pixels. A correction circuit which corrects false events detected by the detection circuit may be further provided. A

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

notification circuit which notifies false events detected by the detection circuit may be further provided.

(57) 要約: 階調画素およびイベント画素の混載を可能としつつ、イベント信号の検出精度を向上させる。光検出装置は、階調信号を検出する階調画素と、イベント信号を検出するイベント画素と、イベント画素が遮光された遮光イベント画素と、遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出する検出回路とを備える。検出回路で検出された誤イベントを補正する補正回路をさらに備えてもよい。検出回路で検出された誤イベントを通知する通知回路をさらに備えてもよい。

明 細 書

発明の名称： 光検出装置、撮像装置および電子機器

技術分野

[0001] 本技術は、光検出装置、撮像装置および電子機器に関する。詳しくは、本技術は、階調信号とイベント信号との両方を検出可能な光検出装置、撮像装置および電子機器に関する。

背景技術

[0002] 撮像装置では、階調信号を検出する階調画素と、イベント信号を検出するイベント画素を混載する技術がある。例えば、イベント信号の読み出し対象とする画素の選択と、階調信号の読み出し対象とする画素の選択をそれぞれ異なるタイミングで行順次に実行可能なセンサ装置が提案されている（例えば、特許文献1 参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2021-129265号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上述の従来技術では、階調画素とイベント画素との間で信号がクロストークすると、イベント信号または階調信号の検出精度の低下を招くおそれがあった。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、階調画素およびイベント画素の混載を可能としつつ、イベント信号の検出精度を向上させることを目的とする。

課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1の側面は、階調信号を検出する階調画素と、イベント信号を検出するイベント画素と、前記イベント画素が遮光された遮光イベント画素と、前記遮光イ

ベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路とを備える光検出装置である。これにより、階調画素およびイベント画素の混載を可能としつつ、イベント信号の検出精度が向上されるという作用をもたらす。

[0007] また、第1の側面において、前記検出回路で検出された誤イベントを補正する補正回路をさらに備えてもよい。これにより、階調画素およびイベント画素の混載を可能としつつ、誤イベントが補正されるという作用をもたらす。

[0008] また、第1の側面において、前記補正回路は、前記検出回路で検出された誤イベントに基づいて、前記イベント画素で検出された前記イベント信号をマスクしてもよい。これにより、階調画素およびイベント画素の混載を可能としつつ、誤イベントの出力が防止されるという作用をもたらす。

[0009] また、第1の側面において、前記補正回路は、前記検出回路で検出された誤イベントに基づいて、前記イベント画素で検出される前記イベント信号を前記イベント画素の近傍のイベント画素で検出された前記イベント信号で補間してもよい。これにより、イベント信号の欠落を防止しつつ、誤イベントの出力が防止されるという作用をもたらす。

[0010] また、第1の側面において、前記補正回路は、前記検出回路で検出された誤イベントに基づいて、前記イベント画素で検出された前記イベント信号を空間的または時間的にフィルタリングしてもよい。これにより、階調画素およびイベント画素の混載を可能としつつ、誤イベントが補正されるという作用をもたらす。

[0011] また、第1の側面において、前記検出回路で検出された誤イベントを通知する通知回路をさらに備えてもよい。これにより、誤イベントの補正が外部で実施可能となるという作用をもたらす。

[0012] また、第1の側面において、前記通知回路は、前記検出回路で検出された誤イベントに関する情報をイベント画像の出力データに付加してもよい。これにより、イベント画像の出力に伴って誤イベントが通知されるという作用

をもたらす。

[0013] また、第1の側面において、前記階調画素と前記イベント画素とを含んでロウ方向およびカラム方向に画素が配列された有効画素領域を備えてもよい。これにより、階調画素とイベント画素とが有効画素領域に混載されるという作用をもたらす。

[0014] また、第1の側面において、前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に配置され、前記クワッドベイヤ配列における4個の赤色画素のうちの2個の赤色画素の位置および4個の青色画素のうちの2個の青色画素の位置に前記イベント画素が配置されてもよい。これにより、カラー化された階調画像の感度の低下を抑制しつつ、階調画素とイベント画素とが有効画素領域に混載されるという作用をもたらす。

[0015] また、第1の側面において、前記遮光イベント画素は、前記ロウ方向において前記有効画素領域の端部に配置されてもよい。これにより、誤イベントがロウごとに検出されるという作用をもたらす。

[0016] また、第1の側面において、前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記ロウ方向に配列された前記イベント画素から出力された誤イベントを検出してもよい。これにより、遮光イベント画素からロウごとに出力された誤イベントに基づいて、イベント画素から出力された誤イベントがロウごとに検出されるという作用をもたらす。

[0017] また、第1の側面において、前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記階調画素の水平制御線とのクロストークに起因する誤イベントを検出してもよい。これにより、階調画素の水平制御線とのクロストークに起因する誤イベントに基づいて、イベント画素から出力された誤イベントがロウごとに検出されるという作用をもたらす。

[0018] また、第1の側面において、前記遮光イベント画素は、前記カラム方向において前記有効画素領域の端部に配置されてもよい。これにより、誤イベントがカラムごとに検出されるという作用をもたらす。

[0019] また、第1の側面において、前記検出回路は、前記遮光イベント画素から

の出力に基づいて、前記カラム方向に配列された前記イベント画素から出力された誤イベントを検出してもよい。これにより、遮光イベント画素からカラムごとに出力された誤イベントに基づいて、イベント画素から出力された誤イベントがカラムごとに検出されるという作用をもたらす。

[0020] また、第1の側面において、前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記階調画素の垂直信号線とのクロストークに起因する誤イベントを検出してもよい。これにより、階調画素の垂直信号線とのクロストークに起因する誤イベントに基づいて、イベント画素から出力された誤イベントがカラムごとに検出されるという作用をもたらす。

[0021] また、第1の側面において、前記遮光イベント画素は、前記有効画素領域内に配置されてもよい。これにより、イベント画素の近傍に遮光イベント画素が配置されるという作用をもたらす。

[0022] また、第1の側面において、前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記遮光イベント画素の近傍のイベント画素から出力された誤イベントを検出してもよい。これにより、イベント画素のクロストークと同様のクロストークが遮光イベントに発生するという作用をもたらす。

[0023] また、第2の側面は、階調信号を検出する階調画素とイベント信号を検出するイベント画素とを含んでロウ方向およびカラム方向に画素が配列された有効画素領域と、前記有効画素領域に設けられ、前記イベント画素が遮光された遮光イベント画素とを備える撮像装置である。これにより、イベント画素の近傍に遮光イベント画素が配置されるという作用をもたらす。

[0024] また、第2の側面において、前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に配置され、前記クワッドベイヤ配列における4個の赤色画素のうちの2個の赤色画素の位置に前記イベント画素が配置され、前記クワッドベイヤ配列における4個の青色画素のうちの2個の青色画素の位置に前記遮光イベント画素が配置されてもよい。これにより、カラー化された階調画像の感度の低下を抑制しつつ、イベント画素の近傍に遮光イベント画素が配置されるという作用をもたらす。

[0025] また、第3の側面は、階調信号を検出する階調画素と、イベント信号を検出するイベント画素と、前記イベント画素が遮光された遮光イベント画素と、前記遮光イベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路とを備える光検出装置と、前記検出回路で検出された誤イベントに基づいて、前記イベント信号を処理する処理部とを備える電子機器である。これにより、階調画素およびイベント画素の混載を可能としつつ、光検出装置の外部で誤イベントが補正されるという作用をもたらす。

図面の簡単な説明

[0026] [図1]第1の実施の形態に係る撮像装置の構成例を示すブロック図である。

[図2]第1の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[図3]第1の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[図4]第1の実施の形態に係る画素アレイ部の画素の配置例を示すブロック図である。

[図5]第1の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークの一例を示す回路図である。

[図6]第1の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークのタイミングの一例を示す図である。

[図7]第1の実施の形態に係る固体撮像装置の誤イベント検出処理の一例を示すフローチャートである。

[図8]第2の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[図9]第2の実施の形態に係る固体撮像装置の誤イベント検出処理の一例を示すフローチャートである。

[図10]第3の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[図11]第4の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[図12]第4の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークの一例を示す回路図である。

[図13]第5の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[図14]第6の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[図15]第7の実施の形態に係る画素アレイ部の画素の配置例を示すブロック図である。

[図16]第8の実施の形態に係る画素アレイ部の画素の構成例を示す斜視図である。

[図17]車両制御システムの概略的な構成例を示すブロック図である。

[図18]撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0027] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出する例）

2. 第2の実施の形態（遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出して通知する例）

3. 第3の実施の形態（遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出して補正する例）

4. 第4の実施の形態（遮光イベント画素が配置される水平遮光画素領域を設けた例）

5. 第5の実施の形態（垂直遮光画素領域および水平遮光画素領域のそれぞれに遮光イベント画素を設けた例）

6. 第6の実施の形態（有効画素領域に遮光イベント画素を設けた例）

7. 第7の実施の形態（クワッドベイヤ配列の赤色画素の位置にイベント画素を設け、クワッドベイヤ配列の青色画素の位置に遮光イベント画素を設けた例）

8. 第8の実施の形態（画素アレイ部を積層した例）

9. 移動体への応用例

[0028] <1. 第1の実施の形態>

[0029] 同図において、撮像装置100は、光学系101、固体撮像装置102、撮像制御部103、画像処理部104、記憶部105、表示部106および操作部107を備える。撮像制御部103、画像処理部104、記憶部105、表示部106および操作部107は、バス108を介して互いに接続されている。なお、撮像装置100は、単体として用いられてもよいし、スマートフォンなどの携帯端末に組み込まれてもよいし、認証装置や監視装置に組み込まれてもよい。

[0030] 光学系101は、被写体からの光を固体撮像装置102に入射させ、被写像を固体撮像装置102の受光面に結像させる。光学系101は、例えば、フォーカスレンズ、ズームレンズおよび絞りなどを備えることができる。光学系101は、広角レンズ、標準レンズおよび望遠レンズなどの複数のレンズを備えてもよい。

[0031] 固体撮像装置102は、被写体からの光を画素ごとに電気信号に変換し、その電気信号をデジタル化して出力する。固体撮像装置102は、入射光の輝度に応じた階調信号および入射光の輝度の同一方向の変化をイベントとして検出したイベント信号を出力することができる。このとき、固体撮像装置102には、階調信号を検出する階調画素と、イベント信号を検出するイベント画素と、イベント画素が遮光された遮光イベント画素とを設けることができる。そして、固体撮像装置102は、遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出することができる。

[0032] 撮像制御部103は、操作部107からの指令に基づいて固体撮像装置102による撮像を制御する。このとき、撮像制御部103は、固体撮像装置

１０２の露光時間、露光量および撮像タイミングなどを制御することができる。

[0033] 画像処理部１０４は、固体撮像装置１０２からの出力に基づいて画像処理を実施する。画像処理は、例えば、ガンマ補正、ホワイトバランス処理、シャープネス処理、階調変換処理である。画像処理部１０４は、ソフトウェアに基づいて処理を実行するプロセッサを備えてもよい。画像処理部１０４は、固体撮像装置１０２で検出された誤イベントに基づいて、固体撮像装置１０２で検出されたイベントを処理してもよい。

[0034] 記憶部１０５は、固体撮像装置１０２で撮像された撮像画像を記憶したり、固体撮像装置１０２の撮像パラメータなどを記憶したりする。撮像画像は、階調画像およびイベント画像を含んでもよい。また、記憶部１０５は、ソフトウェアに基づいて撮像装置１００を動作させるプログラムを記憶することができる。記憶部１０５は、ＲＯＭ（Read Only Memory）、ＲＡＭ（Random Access Memory）およびメモリカードを含んでもよい。

[0035] 表示部１０６は、撮像画像を表示したり、撮像操作をサポートする各種情報を表示したりする。表示部１０６は、液晶ディスプレイでもよいし、有機ＥＬ（Electro Luminescence）ディスプレイでもよい。

[0036] 操作部１０７は、撮像装置１００を操作するユーザインターフェースを提供する。操作部１０７は、例えば、撮像装置１００に設けられたボタン、ダイヤルおよびスイッチを含んでもよい。操作部１０７は、表示部１０６とともにタッチパネルで構成してもよい。

[0037] 図２は、第１の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[0038] 同図において、固体撮像装置１０２は、画素アレイ部１１１、イベント信号出力部１１３、階調信号出力部１１４、アクセス制御部１１５、タイミング制御部１１６、イベント信号処理部１１７および階調信号処理部１１８を備える。固体撮像装置１０２には、出力インタフェース１２１、１２２が接続される。

- [0039] 画素アレイ部 1 1 1 は、入射光を画素ごとに検知可能な有効画素領域 1 3 1 および入射光が画素ごとに遮光される遮光画素領域 1 3 2 を備える。有効画素領域 1 3 1 には、ロウ方向およびカラム方向に画素がマトリックス状に配列される。有効画素領域 1 3 1 に配置される画素は、イベント画素 1 4 1 および階調画素 1 5 1 を含む。イベント画素 1 4 1 は、イベント信号を検出する。イベント信号は、入射光の輝度の同一方向の変化をイベントとして示す信号である。なお、イベント画素 1 4 1 の光電変換部として、フォトダイオードを設けてもよいし、SPAD (Single Photon Avalanche Diode) を設けてもよい。階調画素 1 5 1 は、階調信号を検出する。階調信号は、入射光の輝度に応じたレベルを示す信号である。
- [0040] 遮光画素領域 1 3 2 は、有効画素領域 1 3 1 の端部に配置してもよい。遮光画素領域 1 3 2 は、有効画素領域 1 3 1 に隣接して配置してもよい。遮光画素領域 1 3 2 に配置される画素は、遮光イベント画素 1 4 2 および遮光階調画素 1 5 2 を含む。遮光イベント画素 1 4 2 は、イベント画素 1 4 1 が遮光された画素である。遮光イベント画素 1 4 2 は、イベント画素 1 4 1 上に遮光膜を配置して形成してもよい。遮光階調画素 1 5 2 は、階調画素 1 5 1 が遮光された画素である。遮光階調画素 1 5 2 は、階調画素 1 5 1 上に遮光膜を配置して形成してもよい。遮光イベント画素 1 4 2 および遮光階調画素 1 5 2 は、カラムごとに配置してもよいし、ロウごとに配置してもよい。
- [0041] イベント画素 1 4 1、階調画素 1 5 1、遮光イベント画素 1 4 2 および遮光階調画素 1 5 2 は、水平制御線 1 8 2 を介してロウごとに駆動することができる。イベント画素 1 4 1 および遮光イベント画素 1 4 2 は、垂直イベント信号線 1 6 2 を介してカラムごとに信号を出力することができる。階調画素 1 5 1 および遮光階調画素 1 5 2 は、垂直階調信号線 1 7 2 を介してカラムごとに信号を出力することができる。なお、垂直階調信号線 1 7 2 は、特許請求の範囲に記載の垂直信号線の一例である。
- [0042] イベント信号出力部 1 1 3 は、イベント画素 1 4 1 から出力されたイベント信号および遮光イベント画素 1 4 2 から出力された遮光画素信号を所定の

形式で出力する。例えば、イベント信号出力部 113 は、イベント画素 141 から出力されたイベント信号および遮光イベント画素 142 から出力された遮光画素信号をデジタル化して出力してもよい。

[0043] 階調信号出力部 114 は、階調画素 151 から出力された階調信号および遮光階調画素 152 から出力された遮光画素信号を所定の形式で出力する。例えば、階調信号出力部 114 は、階調画素 151 から出力された階調信号および遮光階調画素 152 から出力された遮光画素信号をデジタル化して出力してもよい。また、階調信号出力部 114 は、定電流読出しに対応してもよいし、容量負荷読出しに対応してもよい。

[0044] アクセス制御部 115 は、水平制御線 182 を介し、イベント画素 141、階調画素 151、遮光イベント画素 142 および遮光階調画素 152 へのアクセスを制御する。このとき、アクセス制御部 115 は、水平制御線 182 を介し、イベント画素 141、階調画素 151、遮光イベント画素 142 および遮光階調画素 152 をロウごとに駆動することができる。

[0045] タイミング制御部 116 は、イベント画素 141、階調画素 151、遮光イベント画素 142 および遮光階調画素 152 について、露光、読出し、選択およびリセットなどのタイミングを制御することができる。

[0046] イベント信号処理部 117 は、イベント画素 141 から出力されたイベント信号および遮光イベント画素 142 から出力された遮光画素信号を処理する。例えば、イベント信号処理部 117 は、遮光イベント画素 142 から出力された遮光画素信号に基づいて、イベント画素 141 との間のクロストークを検出し、イベント画素 141 で発生した誤イベントを検出してもよい。

[0047] イベント信号処理部 117 は、誤イベント検出回路 112 を備える。誤イベント検出回路 112 は、遮光イベント画素 142 からの出力に基づいて、イベント画素 141 から出力された誤イベントを検出する。誤イベント検出回路 112 は、遮光イベント画素 142 からの出力に基づいて、階調画素 151 に用いられる水平制御線 182 とのクロストークに起因する誤イベントを検出してもよい。誤イベント検出回路 112 は、遮光イベント画素 142

からの出力に基づいて、垂直階調信号線 172 とのクロストークに起因する誤イベントを検出してもよい。なお、誤イベント検出回路 112 は、特許請求の範囲に記載の検出回路の一例である。

[0048] 階調信号処理部 118 は、階調信号出力部 114 から出力された階調信号および遮光画素信号を処理する。階調信号処理部 118 は、例えば、階調信号出力部 114 から出力された階調信号に基づいて、相関二重サンプリング（CDS : Correlated Double Sampling）処理を実施してもよい。

[0049] 出力インタフェース 121 は、イベント信号処理部 117 の出力を出力先のデータ形式に対応するように変換する。出力インタフェース 122 は、階調信号処理部 118 の出力を出力先のデータ形式に対応するように変換する。

[0050] 図 3 は、第 1 の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[0051] 同図において、有効画素領域 131 のロウ方向における両端には、垂直遮光画素領域 133 が設けられる。垂直遮光画素領域 133 には、遮光イベント画素 143 が配置される。遮光イベント画素 143 は、ロウごとに設けてもよい。このとき、誤イベント検出回路 112 は、遮光イベント画素 143 からの出力に基づいて、ロウ方向に配列されたイベント画素 141 から出力された誤イベントを検出してもよい。誤イベントは、階調画素 151 の水平制御線 182 とのクロストークに起因してもよい。イベント画素 141 から出力された誤イベントは、その誤イベントが出力されないように補正されてもよい。例えば、階調画素 151 の水平制御線 182 は、ロウごとに駆動可能となるように水平方向に配置される。このため、そのロウの水平制御線 182 に近接する水平方向の全てのイベント画素 141 は同様のクロストークを受け、横筋状の誤イベントが発生する。このとき、遮光イベント画素 143 をロウごとに設けることにより、水平制御線 182 のロウごとの駆動に基づいて発生したイベント画素 141 の誤イベントを遮光イベント画素 143 で検出することが可能となる。

[0052] 図4は、第1の実施の形態に係る画素アレイ部の画素の配置例を示すブロック図である。

[0053] 同図において、有効画素領域131には、画素がクワッドベイヤ配列されてもよい。この時、各クワッドベイヤ配列BEYには、イベント画素141および階調画素151を配置することができる。各クワッドベイヤ配列BEYにおいて、階調画素151は、2個の赤色画素191と、2個の青色画素193と、8個の緑色画素192を含む。イベント画素141は、4個のイベント画素194を含む。

[0054] このクワッドベイヤ配列BEYでは、階調画素151のみを含むクワッドベイヤ配列の2個の赤色画素191および2個の青色画素193に代えて、4個のイベント画素194が設けられる。これにより、カラー化された階調画像の感度の低下を抑制しつつ、階調画素151とイベント画素141とを有効画素領域131に混載することができる。

[0055] 図5は、第1の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークの一例を示す回路図である。なお、同図では、1画素分のイベント画素141、1画素分の階調画素151および1画素分のイベント出力回路の構成例を示した。

[0056] 同図において、階調画素151は、フォトダイオードPD1、転送トランジスタ153、リセットトランジスタ154、増幅トランジスタ155、選択トランジスタ156およびフローティングディフュージョン157を備える。転送トランジスタ153、リセットトランジスタ154、増幅トランジスタ155および選択トランジスタ156として、MOS (Metal Oxide Semiconductor) トランジスタを用いることができる。

[0057] 増幅トランジスタ155と選択トランジスタ156は、直列に接続されている。フォトダイオードPD1のカソードは、転送トランジスタ153を介してフローティングディフュージョン157に接続されている。また、フローティングディフュージョン157は、リセットトランジスタ154を介して電源Vddに接続されている。また、電源Vddは、増幅トランジスタ1

５５と選択トランジスタ１５６の直列回路を介して垂直階調信号線１７２に接続されている。増幅トランジスタ１５５のゲートはフローティングディフュージョン１５７に接続されている。

[0058] 転送トランジスタ１５３のゲートには、転送信号ＴＧ１が印加される。リセットトランジスタ１５４のゲートには、リセット信号ＲＳＴ１が印加される。選択トランジスタ１５６のゲートには、選択信号ＳＥＬ１が印加される。転送信号ＴＧ１、リセット信号ＲＳＴ１および選択信号ＳＥＬ１は、図２の水平制御線１８２を介して階調画素１５１に伝送することができる。

[0059] 転送トランジスタ１５３がオンすると、フォトダイオードＰＤ１に蓄積された電荷がフローティングディフュージョン１５７に転送される。そして、選択トランジスタ１５６がオンすると、フローティングディフュージョン１５７の電位に応じて増幅トランジスタ１５５のソース電位が変化する。そして、増幅トランジスタ１５５のソース電位は、選択トランジスタ１５６を介して垂直階調信号線１７２に印加され、垂直階調信号線１７２を介して伝送される。また、リセットトランジスタ１５４がオンすると、フローティングディフュージョン１５７に蓄積された電荷が排出される。

[0060] イベント画素１４１は、フォトダイオードＰＤ２および転送トランジスタ１４４を備える。フォトダイオードＰＤ２は、転送トランジスタ１４４を介して対数変換部２０１に接続される。

[0061] イベント信号出力部１１３は、対数変換部２０１、バッファ２１１、イベント検出回路２２１およびイベント出力回路２３１を備える。

[0062] 対数変換部２０１は、イベント画素１４１から出力されたイベント信号を対数変換する。対数変換部２０１は、イベント画素１４１の後段に接続される。対数変換部２０１は、ＮＭＯＳトランジスタ２０５、２０４およびＰＭＯＳトランジスタ２０３を備える。ＰＭＯＳトランジスタ２０３およびＮＭＯＳトランジスタ２０４は、互いに直列に接続される。ＰＭＯＳトランジスタ２０３およびＮＭＯＳトランジスタ２０４の接続点は、対数変換部２０１の出力として用いられる。また、ＰＭＯＳトランジスタ２０３およびＮＭＯ

Sトランジスタ204の接続点は、NMOSトランジスタ205のゲートに接続される。PMOSトランジスタ203のゲートには、バイアス電圧 V_{bs} が印加される。NMOSトランジスタ204のゲートは、転送トランジスタ144のソースおよびNMOSトランジスタ205のソースに接続される。PMOSトランジスタ203およびNMOSトランジスタ205のドレインには、電源 V_{dd} が供給される。

[0063] バッファ211は、対数変換部201の出力をイベント検出回路221に受け渡す。バッファ211は、対数変換部201の後段に接続される。バッファ211は、PMOSトランジスタ212およびNMOSトランジスタ213を備える。PMOSトランジスタ212およびNMOSトランジスタ213は、互いに直列に接続される。PMOSトランジスタ212およびNMOSトランジスタ213の接続点は、バッファ211の出力として用いられる。PMOSトランジスタ212のゲートには、バイアス電圧 V_{bf} が印加される。NMOSトランジスタ213のゲートは、PMOSトランジスタ203およびNMOSトランジスタ204の接続点に接続される。PMOSトランジスタ212のドレインには、電源 V_{dd} が供給される。

[0064] イベント検出回路221は、バッファ211の後段に接続される。イベント検出回路221は、バッファ211の出力に基づいて、イベントを検出する。イベント検出回路221は、例えば、過去における受光信号のレベルを基準レベルとして、現在における受光信号のレベルとの差分を求めることで、入射光の輝度の変化をイベントとして検出することができる。このとき、イベント検出回路221は、入射光の輝度が増加するイベント（正極イベント）と、入射光の輝度が減少するイベント（負極イベント）とを分けて検出してもよい。

[0065] ここで、イベント検出回路221は、リセット信号 $RST2$ に基づいて、基準レベルを現在における受光信号のレベルにリセットする。リセット信号 $RST2$ は、水平制御線182を介してイベント検出回路221に入力される。イベント検出回路221は、基準レベルがリセットされた時点から受光

信号レベルの変化に基づいて、新たにイベントを検出することができる。

[0066] イベント出力回路 231 は、イベント検出回路 221 で検出されたイベントを、入射光の輝度の増大方向の変化および入射光の輝度の減少方向の変化として出力する。このとき、垂直イベント信号線 162 として、垂直イベント信号線 162-1 および 162-2 がカラムごとに設けられる。イベント出力回路 231 は、イベント検出回路 221 の後段に接続される。イベント出力回路 231 は、NMOS トランジスタ 232 から 235 を備える。NMOS トランジスタ 232 および 233 は、互いに直列に接続される。NMOS トランジスタ 234 および 235 は、互いに直列に接続される。NMOS トランジスタ 232 および 234 のゲートには、選択信号 SEL2 が入力される。NMOS トランジスタ 233 のゲートには、正極イベントの検出結果がイベント検出回路 221 から入力される。NMOS トランジスタ 235 のゲートには、負極イベントの検出結果がイベント検出回路 221 から入力される。NMOS トランジスタ 232 のドレインは、垂直イベント信号線 162-1 に接続される。NMOS トランジスタ 234 のドレインは、垂直イベント信号線 162-2 に接続される。

[0067] 転送トランジスタ 144 がオンすると、フォトダイオード PD2 に蓄積された電荷が対数変換部 201 に転送される。そして、対数変換部 201 におけるソースフォロア動作に基づいて、イベント画素 141 から出力されたイベント信号が対数変換され、バッファ 211 を介してイベント検出回路 221 に入力される。そして、イベント検出回路 221 において、正極イベントおよび負極イベントが検出され、NMOS トランジスタ 233 および 235 のゲートに入力される。そして、選択信号 SEL2 が NMOS トランジスタ 232 および 234 のゲートに印加されると、正極イベントが垂直イベント信号線 162-1 に出力され、負極イベントが垂直イベント信号線 162-2 に出力される。

[0068] ここで、例えば、水平制御線 182 と、対数変換部 201 の NMOS トランジスタ 205 のゲートとは、寄生容量 181 を介してカップリングする。

階調画素 151 およびイベント画素 141 の微細化に伴って、このカップリング効果は増大する。ここで、イベント画素 141 からイベント信号が出力されていないときに、選択信号 SEL1 が水平制御線 182 を介して階調画素 151 に伝送されると、誤イベント信号 EIV が対数変換部 201 に入力される。そして、誤イベント信号 EIV がバッファ 211 を介してイベント検出回路 221 に入力されると、その誤イベント信号 EIV がイベント信号として検出され、イベント検出回路 221 から誤イベントが出力される。

[0069] 図 6 は、第 1 の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークのタイミングの一例を示す図である。なお、同図の横軸は時間を表し、縦軸はロウアドレスを表す。また、同図は、画素アレイ部 111 の全ロウの階調信号が生成されるフレーム期間の階調信号と、その期間にイベント信号の生成を行う例を示した。

[0070] 同図において、階調信号の生成では、階調画素 151 についてのプレシャタ PSH、シャッタ SH およびリード KR D がフレームごとに実施される。また、イベント信号の生成では、イベント画素 141 についての正極イベント検出 ON、負極イベント検出 OFF、リセット AZ およびリード ER D が当該フレームごとに実施される

[0071] このとき、正極イベント検出 ON のタイミングと、階調画素 151 のプレシャタ PSH、シャッタ SH およびリード KR D のいずれかのタイミングとが一致し、これらの信号間でクロストークが発生すると、誤イベントが発生することがある。また、負極イベント検出 OFF のタイミングと、階調画素 151 のプレシャタ PSH、シャッタ SH およびリード KR D のいずれかのタイミングとが一致し、これらの信号間でクロストークが発生すると、誤イベントが発生することがある。

[0072] 図 7 は、第 1 の実施の形態に係る固体撮像装置の誤イベント検出処理の一例を示すフローチャートである。

[0073] 同図において、イベント信号処理部 117 は、イベント画素 141 からイベント信号をロウごとに読出すとともに、そのロウの遮光画素信号を遮光イ

ベント画素１４２から読出す（Ｓ１０１）。

[0074] 次に、イベント信号処理部１１７は、遮光イベント画素１４２から読出された遮光画素信号に基づいて、遮光イベント画素１４２でのイベント発生数を検出する（Ｓ１０２）。なお、遮光イベント画素１４２では、階調画素１５１の動作に基づくクロストークに起因してイベントが検出されることがある。遮光イベント画素１４２で検出されたイベントは、イベント画素１４１では誤イベントとして検出される。

[0075] 次に、イベント信号処理部１１７は、遮光イベント画素１４２で検出されたイベント発生数が閾値を超えたかどうかを判断する（Ｓ１０３）。イベント信号処理部１１７は、遮光イベント画素１４２で検出されたイベント発生数が閾値を超えた場合、当該行の誤検出発生フラグを発行する（Ｓ１０４）。

[0076] 次に、イベント信号処理部１１７は、イベント画素１４１のデータを出力し（Ｓ１０５）、処理を終了する。一方、イベント信号処理部１１７は、Ｓ１０３において、遮光イベント画素１４２で検出されたイベント発生数が閾値を超えてない場合、処理を終了する。

[0077] このように、上述の第１の実施の形態では、遮光イベント画素１４２からの出力に基づいて、イベント画素１４１から出力された誤イベントを検出する。これにより、階調画素１５１およびイベント画素１４１の混載を可能としつつ、イベント信号の検出精度を向上させることが可能となる。

[0078] 例えば、階調画素１５１の水平制御線１８２のクロストークによって発生する誤イベントは、有効画素領域１３１にも遮光画素領域１３２にも同様の誤イベントが発生する。このため、遮光画素領域１３２のイベント発生数を検出することで、誤イベントを効果的に検出することができる。

[0079] また、誤イベント検出回路１１２は、イベント画素１４１で発生する誤イベントを検出するために、クロストークが発生するタイミングを設計時に特定する必要がない。このため、誤イベント検出回路１１２は、設計時に想定されていないクロストークによる誤イベント、特定の撮像シーンで発生する

クロストークによる誤イベントおよびサンプルばらつきによって特定のサンプルで発生する誤イベントも検出することができる。

[0080] < 2. 第2の実施の形態 >

上述の第1の実施の形態では、遮光イベント画素142からの出力に基づいて、イベント画素141から出力された誤イベントを検出した。この第2の実施の形態では、遮光イベント画素142からの出力に基づいて、イベント画素141から出力された誤イベントを検出し、その検出結果を通知する。

[0081] 図8は、第2の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[0082] 同図において、固体撮像装置202は、上述の第1の実施の形態の固体撮像装置102に通知回路214が追加されている。第2の実施の形態の固体撮像装置202のそれ以外の構成は、上述の第1の実施の形態の固体撮像装置102の構成と同様である。

[0083] 通知回路214は、誤イベント検出回路112で検出された誤イベントを、出力インタフェース121を介して外部に出力する。通知回路214は、イベント信号処理部117の後段に接続される。このとき、通知回路214は、誤イベント検出回路112で検出された誤イベントに関する情報をイベント画像の出力データに付加してもよい。例えば、通知回路214は、誤イベント検出回路112で検出された誤イベントに関する情報をイベント出力フレームのデータに付加してもよいし、EBD(エッセンシャルビットデータ)に付加してもよい。誤イベントに関する情報は、誤検出発生フラグでもよい。

[0084] 図9は、第2の実施の形態に係る固体撮像装置の誤イベント検出処理の一例を示すフローチャートである。

[0085] 同図において、このフローでは、上述の第1の実施の形態のフローにS201の処理が追加されている。第2の実施の形態のそれ以外のフローは、上述の第1の実施の形態のフローと同様である。

[0086] 通知回路 214 は、誤イベントが発生した行の誤検出発生フラグが発行されると、出力インタフェース 121 を介して誤検出発生フラグを通知し（S201）、S105 に処理を進める。

[0087] このように、上述の第 2 の実施の形態では、遮光イベント画素 142 からの出力に基づいて、イベント画素 141 から出力された誤イベントを検出し、その検出結果を通知する。これにより、階調画素 151 およびイベント画素 141 の混載を可能としつつ、誤イベントの補正を外部で実施することができ、固体撮像装置 202 にかかる負荷を低減することができる。

[0088] <3. 第 3 の実施の形態>

上述の第 1 の実施の形態では、遮光イベント画素 142 からの出力に基づいて、イベント画素 141 から出力された誤イベントを検出した。この第 3 の実施の形態では、遮光イベント画素 142 からの出力に基づいて、イベント画素 141 から出力された誤イベントを検出し、その誤イベントを補正する。

[0089] 図 10 は、第 3 の実施の形態に係る固体撮像装置の構成例を示すブロック図である。

[0090] 同図において、固体撮像装置 302 は、上述の第 1 の実施の形態のイベント信号処理部 117 に代えて、イベント信号処理部 317 を備える。第 3 の実施の形態の固体撮像装置 302 のそれ以外の構成は、上述の第 1 の実施の形態の固体撮像装置 102 の構成と同様である。

[0091] イベント信号処理部 317 は、上述の第 1 の実施の形態のイベント信号処理部 117 に誤イベント補正回路 312 が追加されている。第 3 の実施の形態のイベント信号処理部 317 のそれ以外の構成は、上述の第 1 の実施の形態のイベント信号処理部 117 の構成と同様である。

[0092] 誤イベント補正回路 312 は、誤イベント検出回路 112 で検出された誤イベントに基づいて、イベント画素 141 で検出された誤イベントを補正する。誤イベント補正回路 312 は、誤イベント検出回路 112 で検出された誤イベントに基づいて、イベント画素 141 で検出された誤イベントをマス

クしてもよい。誤イベント補正回路 3 1 2 は、誤イベント検出回路 1 1 2 で検出された誤イベントに基づいて、イベント画素 1 4 1 で検出された誤イベントをマスクしてもよい。誤イベント補正回路 3 1 2 は、誤イベント検出回路 1 1 2 で検出された誤イベントに基づいて、イベント画素 1 4 1 で検出されるイベントを補間してもよい。この補間には、誤イベントが検出されたイベント画素 1 4 1 の近傍のイベント画素 1 4 1 で検出されたイベント信号を用いてもよい。誤イベント補正回路 3 1 2 は、誤イベント検出回路 1 1 2 で検出された誤イベントに基づいて、イベント画素 1 4 1 で検出されたイベント信号を空間的または時間的にフィルタリングしてもよい。

[0093] このように、上述の第 3 の実施の形態では、遮光イベント画素 1 4 2 からの出力に基づいて、イベント画素 1 4 1 から出力された誤イベントを検出し、その誤イベントを補正する。これにより、階調画素 1 5 1 およびイベント画素 1 4 1 の混載を可能としつつ、誤イベントを補正することができる。このとき、イベント画素 1 4 1 で検出された誤イベントを空間的または時間的にフィルタリングすることにより、補正によるイベント画像への影響を抑制することができる。

[0094] < 4. 第 4 の実施の形態 >

上述の第 1 の実施の形態では、有効画素領域 1 3 1 のロウ方向における両端に垂直遮光画素領域 1 3 3 を設けた。この第 4 の実施の形態では、有効画素領域のカラム方向における両端に水平遮光画素領域を設ける。

[0095] 図 1 1 は、第 4 の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

[0096] 同図において、画素アレイ部は、上述の第 1 の実施の形態の有効画素領域 1 3 1 および垂直遮光画素領域 1 3 3 に代えて、有効画素領域 4 3 1 および水平遮光画素領域 4 3 2 を備える。第 4 の実施の形態の画素アレイ部のそれ以外の構成は、上述の第 1 の実施の形態の画素アレイ部の構成と同様である。

[0097] 水平遮光画素領域 4 3 2 は、有効画素領域 4 3 1 のカラム方向における両

端に設けられる。有効画素領域 4 3 1 には、イベント画素 4 4 1 が配置される。水平遮光画素領域 4 3 2 には、遮光イベント画素 4 4 2 が配置される。遮光イベント画素 4 4 2 は、カラムごとに設けてもよい。このとき、誤イベント検出回路 1 1 2 は、遮光イベント画素 4 4 2 からの出力に基づいて、カラム方向に配列されたイベント画素 4 4 1 から出力された誤イベントを検出してもよい。誤イベントは、階調画素 1 5 1 の垂直階調信号線 1 7 2 とのクロストークに起因してもよい。イベント画素 4 4 1 から出力された誤イベントは、その誤イベントが出力されないように補正されてもよい。例えば、階調画素 1 5 1 の垂直階調信号線 1 7 2 は、カラムごとに信号の読出しが可能となるように垂直方向に配置される。階調画素 1 5 1 の出力信号は、階調画素 1 5 1 のフォトダイオード P D 1 で受光された光強度に依存するため、光強度に比例したクロストークが発生する。ある光強度以上の階調画素 1 5 1 の受光 4 4 3 に基づいてクロストークが発生した場合、イベント画素 4 4 1 に誤イベントが発生することがある。このとき、垂直階調信号線 1 7 2 に近接する垂直方向に配列された全てのイベント画素 4 4 1 がクロストークの影響を受けるため、誤イベントは縦筋状に発生する。ここで、遮光イベント画素 4 4 2 をカラムごとに設けることにより、垂直階調信号線 1 7 2 のカラムごとの駆動に基づいて発生したイベント画素 4 4 1 の誤イベントを遮光イベント画素 4 4 2 で検出することが可能となる。

[0098] 第 4 の実施の形態の有効画素領域 4 3 1 および水平遮光画素領域 4 3 2 のそれ以外の構成は、上述の第 1 の実施の形態の有効画素領域 1 3 1 および垂直遮光画素領域 1 3 3 の構成と同様である。

[0099] 図 1 2 は、第 4 の実施の形態に係る固体撮像装置の階調画素とイベント画素との間での信号のクロストークの一例を示す回路図である。

[0100] 同図において、例えば、垂直階調信号線 1 7 2 と、各カラムの対数変換部 2 0 1 の N M O S トランジスタ 2 0 5 とは、寄生容量 4 8 1 から 4 8 3 をそれぞれ介してカラムごとにカップリングする。階調画素 1 5 1 およびイベント画素 1 4 1 の微細化に伴って、このカップリング効果は増大する。ここで

、イベント画素 1 4 1 からイベント信号が出力されていないときに、階調信号 S K A が垂直階調信号線 1 7 2 を介して伝送されると、誤イベント信号 E I V が対数変換部 2 0 1 に入力される。そして、誤イベント信号 E I V がバッファ 2 1 1 を介してイベント検出回路 2 2 1 に入力されると、その誤イベント信号 E I V がイベント信号として検出され、イベント検出回路 2 2 1 から誤イベントが出力される。このとき、図 1 1 に示すように、誤イベント検出回路 1 1 2 は、水平遮光画素領域 4 3 2 に設けられた遮光イベント画素 4 4 2 からの出力に基づいて、イベント画素 4 4 1 から出力された誤イベントを検出することができる。

[0101] このように、上述の第 4 の実施の形態では、水平遮光画素領域 4 3 2 に設けられた遮光イベント画素 4 4 2 からの出力に基づいて、イベント画素 4 4 1 から出力された誤イベントを検出する。これにより、階調画素 1 5 1 およびイベント画素 1 4 1 の混載を可能としつつ、イベント信号の検出精度を向上させることが可能となる。

[0102] 例えば、階調画素 1 5 1 の垂直階調信号線 1 7 2 のクロストークによって発生する誤イベントは、有効画素領域 4 3 1 にも水平遮光画素領域 4 3 2 にも同様の誤イベントが発生する。このため、水平遮光画素領域 4 3 2 のイベント発生数を検出することで、誤イベントを効果的に検出することができる。

[0103] < 5. 第 5 の実施の形態 >

上述の第 4 の実施の形態では、水平遮光画素領域 4 3 2 に設けられた遮光イベント画素 4 4 2 からの出力に基づいて、イベント画素 4 4 1 から出力された誤イベントを検出した。この第 5 の実施の形態では、垂直遮光画素領域に設けられた遮光イベント画素からの出力および水平遮光画素領域に設けられた遮光イベント画素からの出力に基づいて、イベント画素から出力された誤イベントを検出する。

[0104] 図 1 3 は、第 5 の実施の形態に係る画素アレイ部の構成例を示すブロック図である。

- [0105] 同図において、画素アレイ部は、上述の第1の実施の形態の有効画素領域131および垂直遮光画素領域133に代えて、有効画素領域531、垂直遮光画素領域533および水平遮光画素領域534を備える。第5の実施の形態の画素アレイ部のそれ以外の構成は、上述の第1の実施の形態の画素アレイ部の構成と同様である。
- [0106] 垂直遮光画素領域533は、有効画素領域531のロウ方向における両端に設けられる。有効画素領域531には、イベント画素541が配置される。垂直遮光画素領域533には、遮光イベント画素543が配置される。遮光イベント画素543は、ロウごとに設けてもよい。このとき、誤イベント検出回路112は、遮光イベント画素543からの出力に基づいて、ロウ方向に配列されたイベント画素541から出力された誤イベントを検出してもよい。イベント画素541から出力された誤イベントは、その誤イベントが出力されないように補正されてもよい。
- [0107] 水平遮光画素領域534は、有効画素領域531のカラム方向における両端に設けられる。水平遮光画素領域534には、遮光イベント画素544が配置される。遮光イベント画素544は、カラムごとに設けてもよい。このとき、誤イベント検出回路112は、遮光イベント画素544からの出力に基づいて、カラム方向に配列されたイベント画素541から出力された誤イベントを検出してもよい。イベント画素541から出力された誤イベントは、その誤イベントが出力されないように補正されてもよい。
- [0108] 第5の実施の形態の有効画素領域531および垂直遮光画素領域533のそれ以外の構成は、上述の第1の実施の形態の有効画素領域131および垂直遮光画素領域133の構成と同様である。第5の実施の形態の水平遮光画素領域534のそれ以外の構成は、上述の第4の実施の形態の水平遮光画素領域432の構成と同様である。
- [0109] このように、上述の第5の実施の形態では、垂直遮光画素領域533の遮光イベント画素543からの出力および水平遮光画素領域534の遮光イベント画素544からの出力に基づいて、イベント画素541から出力された

誤イベントを検出する。これにより、階調画素 1 5 1 およびイベント画素 5 4 1 の混載を可能としつつ、ロウ方向およびカラム方向に一律に発生する誤イベントを検出することができる。

[0110] <6. 第6の実施の形態>

上述の第1の実施の形態では、有効画素領域 1 3 1 の外部に遮光イベント画素 1 4 2 を配置した。この第6の実施の形態では、有効画素領域内に遮光イベント画素を配置する。

[0111] 図 1 4 は、第6の実施の形態に係る画素アレイ部の構成例を示すブロック図である。なお、同図における a は、有効画素領域の外部に遮光イベント画素を配置したときのイベント画素 6 4 1 および階調画素 6 5 1 の配置例を示す。同図における b は、有効画素領域内に遮光イベント画素 6 4 2 を配置したときのイベント画素 6 4 1 および階調画素 6 5 1 の配置例を示す。

[0112] 同図における a において、この画素アレイ部は、複数の画素を配列単位とするセル 6 0 1 を備える。セル 6 0 1 は、有効画素領域においてロウ方向およびカラム方向にマトリックス状に配置される。各セル 6 0 1 には、例えば、2×2の単位で画素を配置することができる。各セル 6 0 1 は、1個のイベント画素 6 4 1 および3個の階調画素 6 5 1 を含んでもよい。

[0113] 同図における b において、この画素アレイ部は、複数の画素を配列単位とするセル 6 0 1、6 0 2 を備える。セル 6 0 1、6 0 2 は、有効画素領域において、ロウ方向およびカラム方向にマトリックス状に配置される。各セル 6 0 1、6 0 2 には、例えば、2×2の単位で画素を配置することができる。各セル 6 0 1 は、1個のイベント画素 6 4 1 および3個の階調画素 6 5 1 を含んでもよい。各セル 6 0 2 は、1個の遮光イベント画素 6 4 2 および3個の階調画素 6 5 1 を含んでもよい。

[0114] セル 6 0 1、6 0 2 は、2×2の配列単位でロウ方向およびカラム方向にマトリックス状に配置してもよい。ここで、2×2の配列単位のうち、一方の対角方向にセル 6 0 1 を配置し、他方の対角方向にセル 6 0 2 を配置してもよい。このとき、同図における a における各セル 6 0 1 のイベント画素 6

４１が、ロウ方向およびカラム方向に１つ置きに遮光イベント画素６４２で置き換えられる。ここで、誤イベント検出回路１１２は、遮光イベント画素６４２からの出力に基づいて、遮光イベント画素６４２の近傍のイベント画素６４１から出力された誤イベントを検出してもよい。

[0115] このように、上述の第６の実施の形態では、有効画素領域内に遮光イベント画素６４２を配置する。これにより、イベント画素６４１の近傍に遮光イベント画素６４２を配置することができる。この結果、イベント画素６４１に発生する誤イベントと同様の誤イベントを遮光イベント画素６４２に発生させることができ、イベント信号の検出精度を向上させることが可能となる。

[0116] また、誤イベント検出回路１１２は、有効画素領域内に遮光イベント画素６４２を配置することにより、局所的に発生した誤イベントを検出することができる。例えば、誤イベント検出回路１１２は、高輝度光が局所的に入射したときの局所的な電源ドロップに起因する誤イベントを検出することができる。

[0117] ＜７．第７の実施の形態＞

上述の第１の実施の形態では、クワッドベイヤ配列ＢＥＹにイベント画素１４１および階調画素１５１を配置した。この第７の実施の形態では、クワッドベイヤ配列ＢＥＹにイベント画素、階調画素および遮光イベント画素を配置する。

[0118] 図１５は、第７の実施の形態に係る画素アレイ部の画素の配置例を示すブロック図である。

[0119] 同図において、有効画素領域には、クワッドベイヤ配列ＢＥＹが設けられる。クワッドベイヤ配列ＢＥＹには、イベント画素１４１、階調画素１５１および遮光イベント画素１４２を配置することができる。各クワッドベイヤ配列ＢＥＹにおいて、階調画素１５１は、２個の赤色画素１９１と、２個の青色画素１９３と、８個の緑色画素１９２を含む。イベント画素１４１は、２個のイベント画素１９４を含む。遮光イベント画素１４２は、２個の遮光

イベント画素 195 を含む。このとき、誤イベント検出回路 112 は、遮光イベント画素 195 からの出力に基づいて、遮光イベント画素 195 の近傍のイベント画素 194 から出力された誤イベントを検出してもよい。

[0120] このクワッドベイヤ配列 BEY では、上述の第 1 の実施の形態のクワッドベイヤ配列 BEY の 2 個の青色画素 193 に代えて、2 個の遮光イベント画素 195 が設けられる。これにより、カラー化された階調画像の感度の低下を抑制しつつ、イベント画素 141、階調画素 151 および遮光イベント画素 142 を有効画素領域に混載することができる。

[0121] このように、上述の第 7 の実施の形態では、各クワッドベイヤ配列 BEY は、2 個の赤色画素 191 と、2 個の青色画素 193 と、8 個の緑色画素 192 と、2 個のイベント画素 194 と、2 個の遮光イベント画素 195 とを含む。これにより、カラー化された階調画像の感度の低下を抑制しつつ、イベント画素 194 に近傍に遮光イベント画素 195 を配置することができる。

[0122] < 8. 第 8 の実施の形態 >

上述の第 1 の実施の形態では、遮光イベント画素 142 からの出力に基づいて、イベント画素 141 から出力された誤イベントを検出した。この第 8 の実施の形態では、画素アレイ部を積層し、各画素の受光部を上層に設け、回路部を下層に設ける。

[0123] 図 16 は、第 8 の実施の形態に係る画素アレイ部の画素の構成例を示す斜視図である。

[0124] 同図において、この画素アレイ部は、受光アレイ部 701 および回路アレイ部 711 を備える。受光アレイ部 701 は、回路アレイ部 711 上に積層することができる。受光アレイ部 701 は、受光部 702、703 を備える。受光部 702、703 は、ロウ方向およびカラム方向にマリトックス状に配置される。受光部 702 には、イベント画素 141 および対数変換部 201 を設けることができる。受光部 703 には、階調画素 151 を設けることができる。

[0125] 受光部702、703の配置は、図5のクワッドベイヤ配列BEYを用いてもよいし、図14におけるaのセル601の配列を用いてもよい。なお、受光部702の一部は遮光されてもよい。遮光された受光部702は、遮光イベント画素142として用いることができる。受光部702の一部を遮光して遮光イベント画素142として用いる構成では、図15のクワッドベイヤ配列BEYを用いてもよいし、図14におけるbのセル601、602の配列を用いてもよい。

[0126] 回路アレイ部711は、回路部712を備える。回路部712は、ロウ方向およびカラム方向にマリトックス状に配置される。回路部712は、受光部702に接続される。回路部712は、受光部702ごとに設けることができる。このとき、回路部712は、受光部702の直下に配置することができる。回路部712は、その回路規模に応じて受光部703の直下にはみ出して配置されてもよい。回路部712には、図5のバッファ211、イベント検出回路221およびイベント出力回路231を設けることができる。

[0127] 受光アレイ部701は上層チップに形成し、回路アレイ部711は下層チップに形成することができる。このとき、上層チップおよび下層チップは、直接接合してもよい。上層チップおよび下層チップの直接接合では、ハイブリッドボンディングを用いることができる。このとき、上層チップおよび下層チップは、Cu-Cu接続に基づいて電氣的に接続してもよい。上層チップおよび下層チップに用いられる半導体基板の材料は、Siでもよいし、InGaAsでもよいし、InPでもよい。

[0128] このように、上述の第8の実施の形態では、受光アレイ部701および回路アレイ部711を積層する。これにより、チップサイズの増大を抑制しつつ、受光部702、703の面積を増大させることができ、固体撮像装置の小型化を図りつつ、感度を向上させることができる。

[0129] <9. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車

、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0130] 図17は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0131] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図17に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0132] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0133] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

- [0134] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。
- [0135] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であってもよいし、赤外線等の非可視光であってもよい。
- [0136] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。
- [0137] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。
- [0138] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０

30又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0139] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0140] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図17の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0141] 図18は、撮像部12031の設置位置の例を示す図である。

[0142] 図18では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0143] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像

を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0144] なお、図 18 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112, 12113 は、それぞれサイドミラーに設けられた撮像部 12102, 12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0145] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0146] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0147] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2

輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0148] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0149] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部12031に適用され得る。具体的には、例えば、上述の固体撮像装置102は、撮像部12031に適用することができる。車両制御システム12000に本開示に係る技術を適用することにより、階調画素およびイベント画素の混載を可能としつつ、イベントの検出精度を向上させることが可能となる。

[0150] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。また、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0151] なお、本技術は以下のような構成もとることができる。

- (1) 階調信号を検出する階調画素と、
イベント信号を検出するイベント画素と、
前記イベント画素が遮光された遮光イベント画素と、
前記遮光イベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路と
を備える光検出装置。
- (2) 前記検出回路で検出された誤イベントを補正する補正回路
をさらに備える前記(1)に記載の光検出装置。
- (3) 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出された前記イベント信号をマスクする
前記(2)に記載の光検出装置。
- (4) 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出される前記イベント信号を前記イベント画素の近傍
のイベント画素で検出された前記イベント信号で補間する
前記(2)または(3)に記載の光検出装置。
- (5) 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出された前記イベント信号を空間的または時間的にフ
ィルタリングする

前記（２）から（４）のいずれかに記載の光検出装置。

（６）前記検出回路で検出された誤イベントを通知する通知回路
をさらに備える前記（１）から（５）のいずれかに記載の光検出装置。

（７）前記通知回路は、前記検出回路で検出された誤イベントに関する情報
をイベント画像の出力データに付加する
前記（６）に記載の光検出装置。

（８）前記階調画素と前記イベント画素とを含んでロウ方向およびカラム方
向に画素が配列された有効画素領域
を備える前記（１）から（７）のいずれかに記載の光検出装置。

（９）前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に
配置され、

前記クワッドベイヤ配列における４個の赤色画素のうちの２個の赤色画素
の位置および４個の青色画素のうちの２個の青色画素の位置に前記イベント
画素が配置される

前記（８）に記載の光検出装置。

（１０）前記遮光イベント画素は、前記ロウ方向において前記有効画素領域
の端部に配置される

前記（８）または（９）に記載の光検出装置。

（１１）前記検出回路は、前記遮光イベント画素からの出力に基づいて、前
記ロウ方向に配列された前記イベント画素から出力された誤イベントを検出
する

前記（１０）に記載の光検出装置。

（１２）前記検出回路は、前記遮光イベント画素からの出力に基づいて、前
記階調画素の水平制御線とのクロストークに起因する誤イベントを検出する
前記（１１）に記載の光検出装置。

（１３）前記遮光イベント画素は、前記カラム方向において前記有効画素領
域の端部に配置される

前記（８）から（１２）のいずれかに記載の光検出装置。

(14) 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記カラム方向に配列された前記イベント画素から出力された誤イベントを検出する

前記(13)に記載の光検出装置。

(15) 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記階調画素の垂直信号線とのクロストークに起因する誤イベントを検出する
前記(14)に記載の光検出装置。

(16) 前記遮光イベント画素は、前記有効画素領域内に配置される
前記(8)から(15)のいずれかに記載の光検出装置。

(17) 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記遮光イベント画素の近傍のイベント画素から出力された誤イベントを検出する

前記(16)に記載の光検出装置。

(18) 階調信号を検出する階調画素とイベント信号を検出するイベント画素とを含んでロウ方向およびカラム方向に画素が配列された有効画素領域と、

前記有効画素領域に設けられ、前記イベント画素が遮光された遮光イベント画素と

を備える撮像装置。

(19) 前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に配置され、

前記クワッドベイヤ配列における4個の赤色画素のうちの2個の赤色画素の位置に前記イベント画素が配置され、

前記クワッドベイヤ配列における4個の青色画素のうちの2個の青色画素の位置に前記遮光イベント画素が配置される

前記(18)に記載の撮像装置。

(20) 階調信号を検出する階調画素と、
イベント信号を検出するイベント画素と、

前記イベント画素が遮光された遮光イベント画素と、
前記遮光イベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路とを備える光検出装置と、
前記検出回路で検出された誤イベントに基づいて、前記イベント信号を処理する処理部と
を備える電子機器。

符号の説明

- [0152] 1 0 0 撮像装置
 1 0 1 光学系
 1 0 2 固体撮像装置
 1 0 3 撮像制御部
 1 0 4 画像処理部
 1 0 5 記憶部
 1 0 6 表示部
 1 0 7 操作部
 1 0 8 バス
 1 1 1 画素アレイ部
 1 1 2 誤イベント検出回路
 1 1 3 イベント信号出力部
 1 1 4 階調信号出力部
 1 1 5 アクセス制御部
 1 1 6 タイミング制御部
 1 1 7 イベント信号処理部
 1 1 8 階調信号処理部
 1 2 1、1 2 2 出力インタフェース
 1 3 1 有効画素領域
 1 3 2 遮光画素領域
 1 4 1 イベント画素

- 1 4 2 遮光イベント画素
- 1 5 1 階調画素
- 1 5 2 遮光階調画素
- 1 6 2 垂直イベント信号線
- 1 7 2 垂直階調信号線
- 1 8 2 水平制御線

請求の範囲

- [請求項1] 階調信号を検出する階調画素と、
イベント信号を検出するイベント画素と、
前記イベント画素が遮光された遮光イベント画素と、
前記遮光イベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路と
を備える光検出装置。
- [請求項2] 前記検出回路で検出された誤イベントを補正する補正回路
をさらに備える請求項1に記載の光検出装置。
- [請求項3] 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出された前記イベント信号をマスクする
請求項2に記載の光検出装置。
- [請求項4] 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出される前記イベント信号を前記イベント画素の近傍のイベント画素で検出された前記イベント信号で補間する
請求項2に記載の光検出装置。
- [請求項5] 前記補正回路は、前記検出回路で検出された誤イベントに基づいて、
前記イベント画素で検出された前記イベント信号を空間的または時間的にフィルタリングする
請求項2に記載の光検出装置。
- [請求項6] 前記検出回路で検出された誤イベントを通知する通知回路
をさらに備える請求項1に記載の光検出装置。
- [請求項7] 前記通知回路は、前記検出回路で検出された誤イベントに関する情報をイベント画像の出力データに付加する
請求項6に記載の光検出装置。
- [請求項8] 前記階調画素と前記イベント画素とを含んで ROW 方向および COLUMN 方向に画素が配列された有効画素領域
を備える請求項1に記載の光検出装置。

- [請求項9] 前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に配置され、
前記クワッドベイヤ配列における4個の赤色画素のうちの2個の赤色画素の位置および4個の青色画素のうちの2個の青色画素の位置に前記イベント画素が配置される
請求項8に記載の光検出装置。
- [請求項10] 前記遮光イベント画素は、前記ロウ方向において前記有効画素領域の端部に配置される
請求項8に記載の光検出装置。
- [請求項11] 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記ロウ方向に配列された前記イベント画素から出力された誤イベントを検出する
請求項8に記載の光検出装置。
- [請求項12] 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記階調画素の水平制御線とのクロストークに起因する誤イベントを検出する
請求項8に記載の光検出装置。
- [請求項13] 前記遮光イベント画素は、前記カラム方向において前記有効画素領域の端部に配置される
請求項8に記載の光検出装置。
- [請求項14] 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記カラム方向に配列された前記イベント画素から出力された誤イベントを検出する
請求項8に記載の光検出装置。
- [請求項15] 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記階調画素の垂直信号線とのクロストークに起因する誤イベントを検出する
請求項8に記載の光検出装置。

[請求項16] 前記遮光イベント画素は、前記有効画素領域内に配置される請求項8に記載の光検出装置。

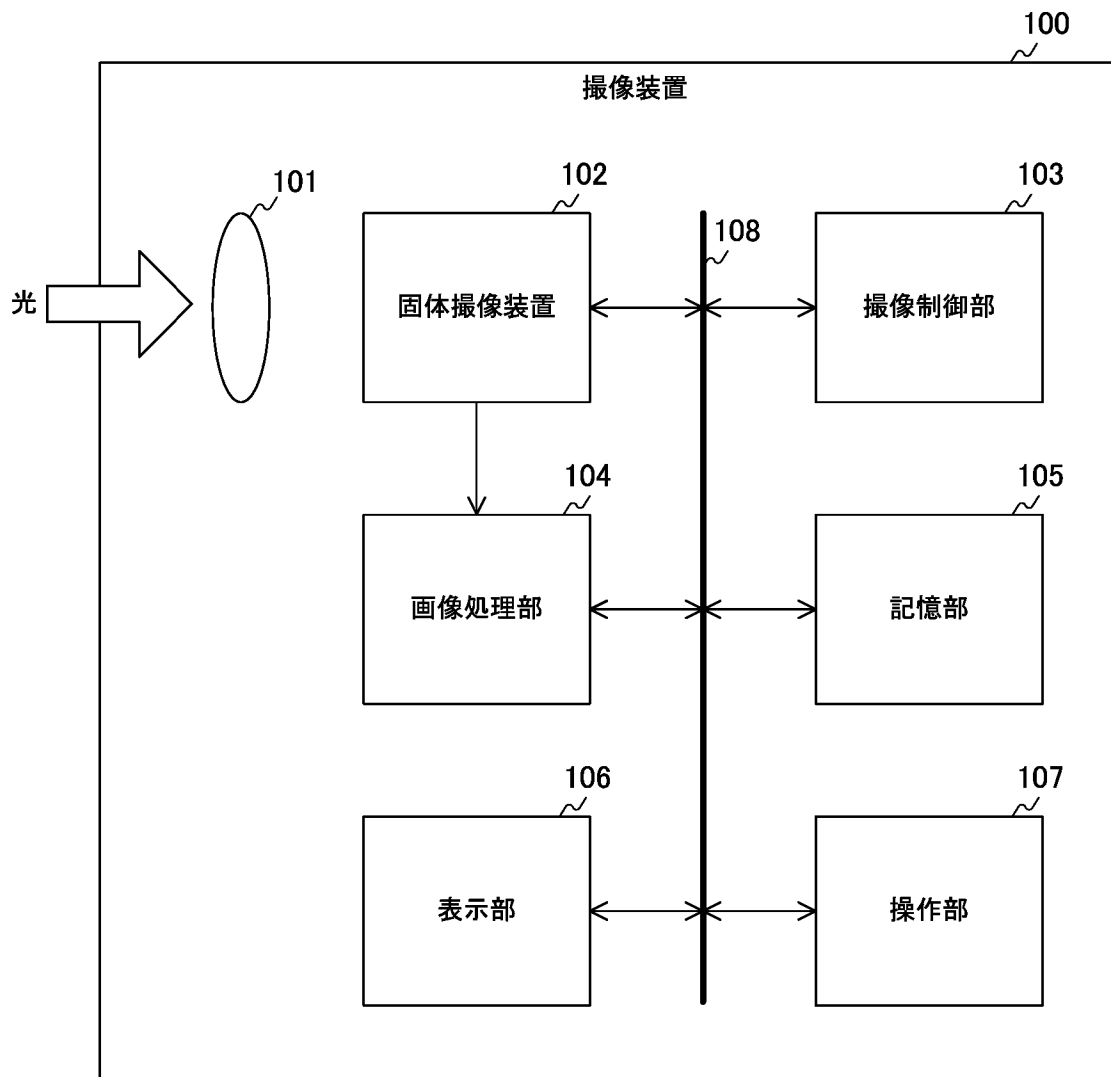
[請求項17] 前記検出回路は、前記遮光イベント画素からの出力に基づいて、前記遮光イベント画素の近傍のイベント画素から出力された誤イベントを検出する請求項16に記載の光検出装置。

[請求項18] 階調信号を検出する階調画素とイベント信号を検出するイベント画素とを含んで ROW 方向および COLUMN 方向に画素が配列された有効画素領域と、
前記有効画素領域に設けられ、前記イベント画素が遮光された遮光イベント画素と
を備える撮像装置。

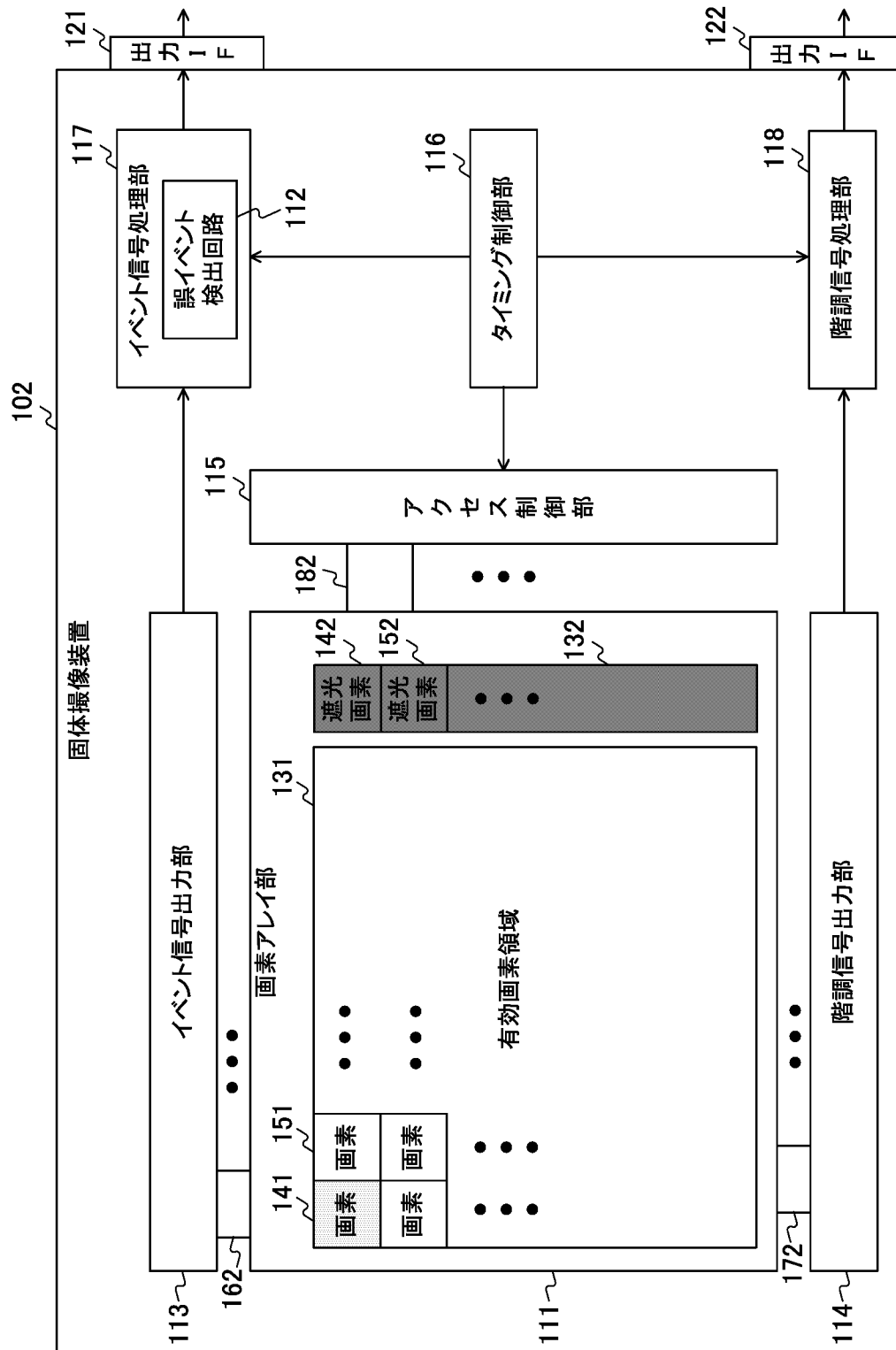
[請求項19] 前記階調画素は、クワッドベイヤ配列に基づいて前記有効画素領域に配置され、
前記クワッドベイヤ配列における4個の赤色画素のうちの2個の赤色画素の位置に前記イベント画素が配置され、
前記クワッドベイヤ配列における4個の青色画素のうちの2個の青色画素の位置に前記遮光イベント画素が配置される
請求項18に記載の撮像装置。

[請求項20] 階調信号を検出する階調画素と、
イベント信号を検出するイベント画素と、
前記イベント画素が遮光された遮光イベント画素と、
前記遮光イベント画素からの出力に基づいて、前記イベント画素から出力された誤イベントを検出する検出回路とを備える光検出装置と、
前記検出回路で検出された誤イベントに基づいて、前記イベント信号を処理する処理部と
を備える電子機器。

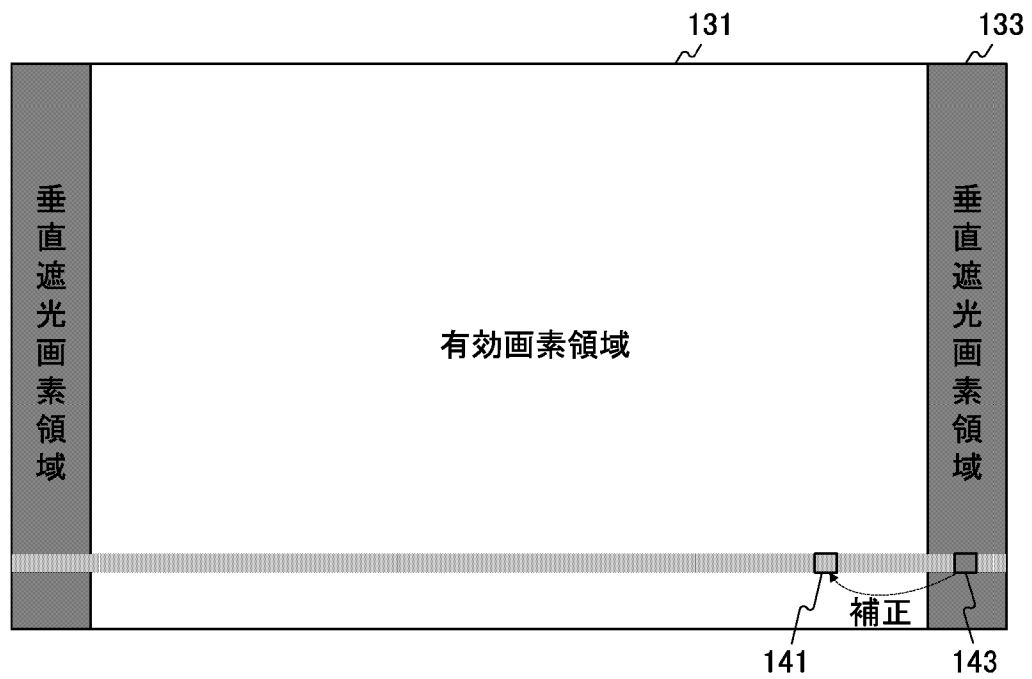
[図1]



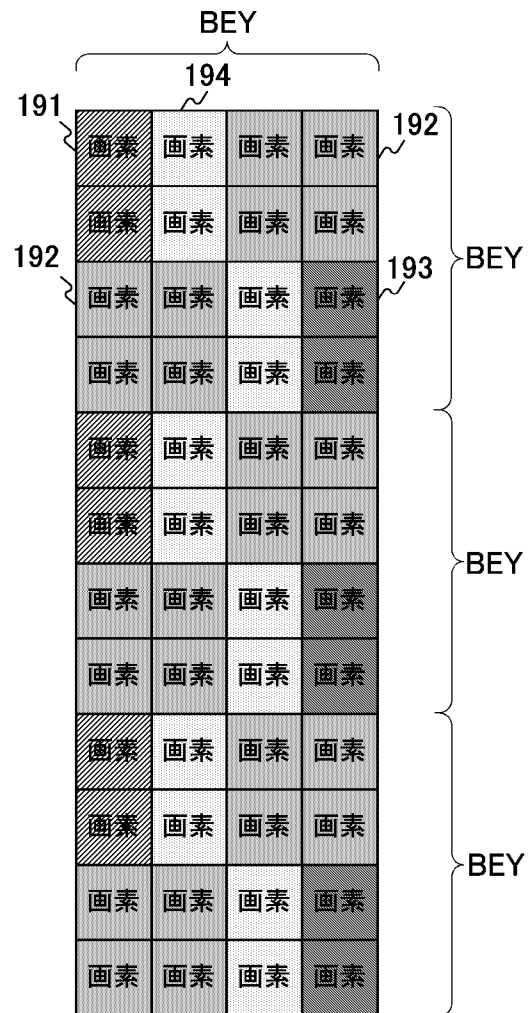
[図2]



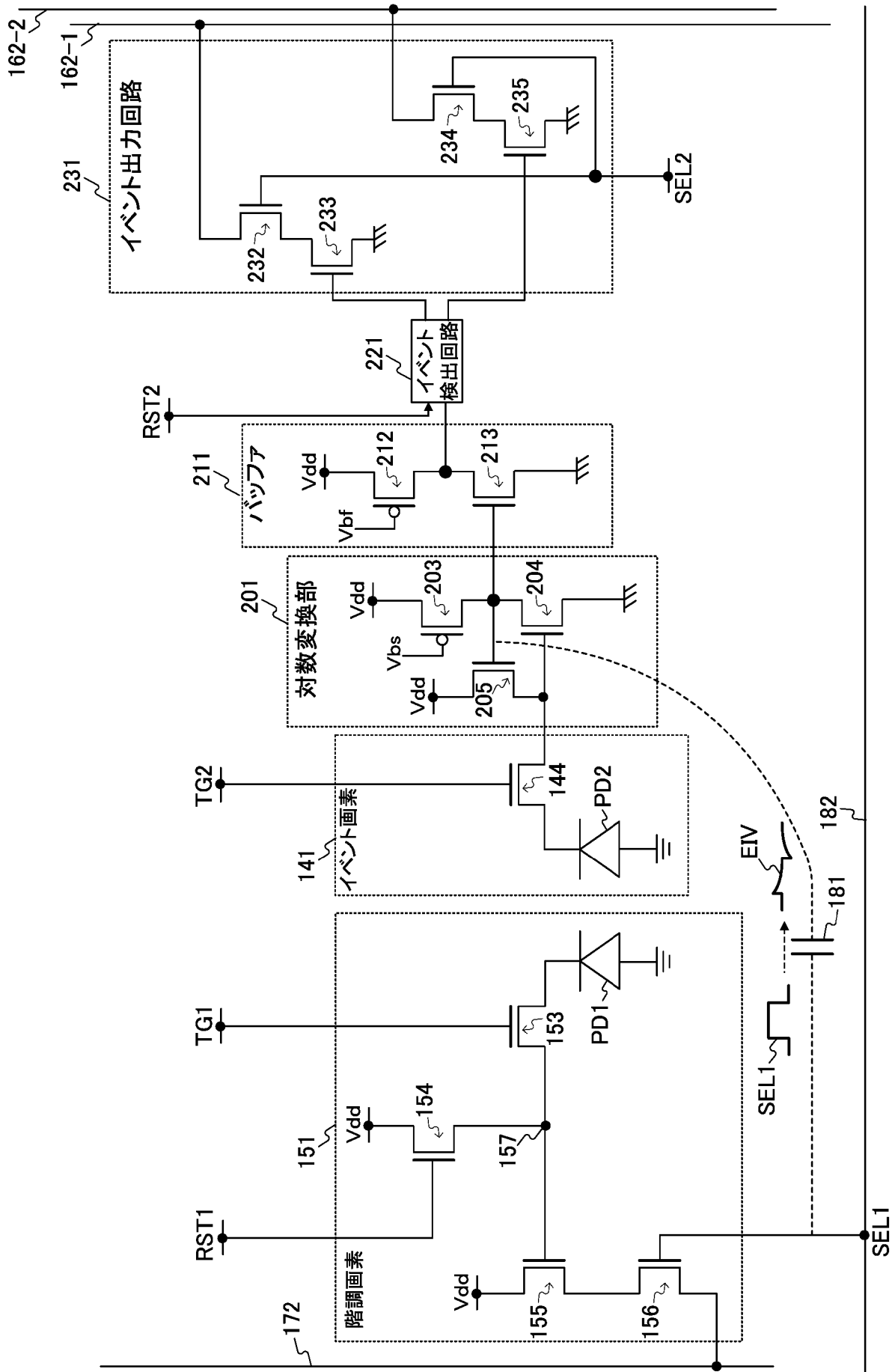
[図3]



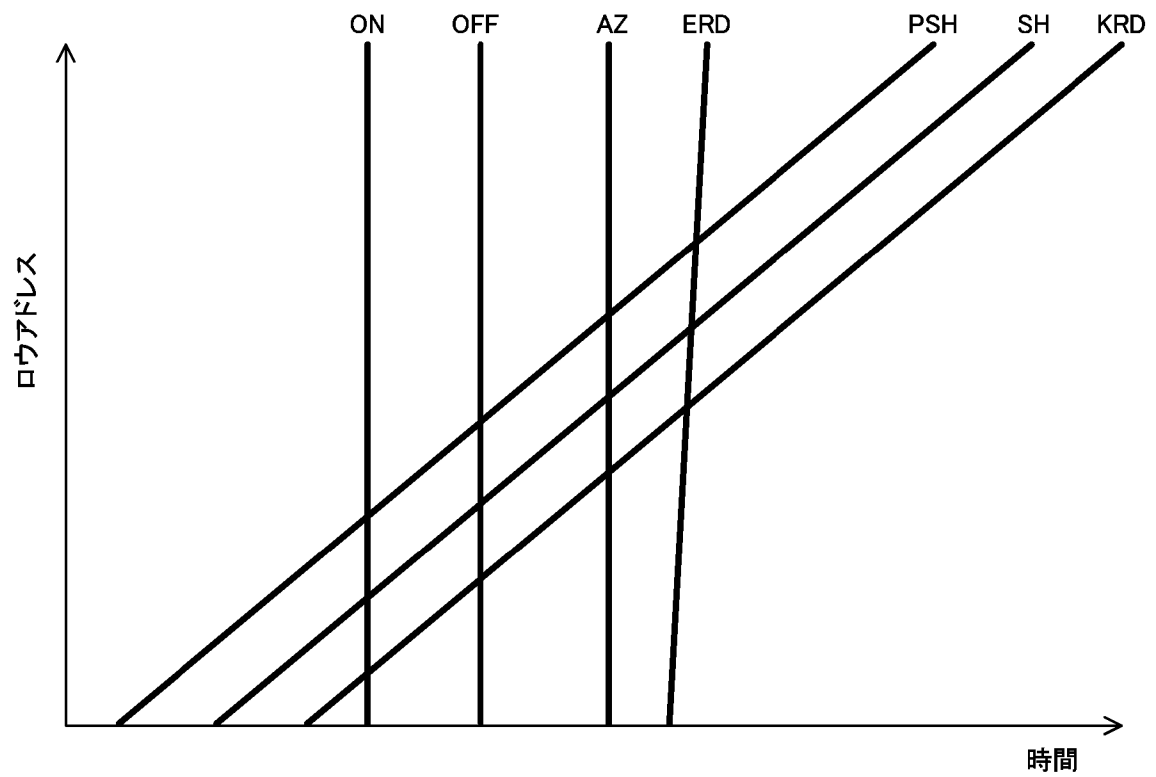
[図4]



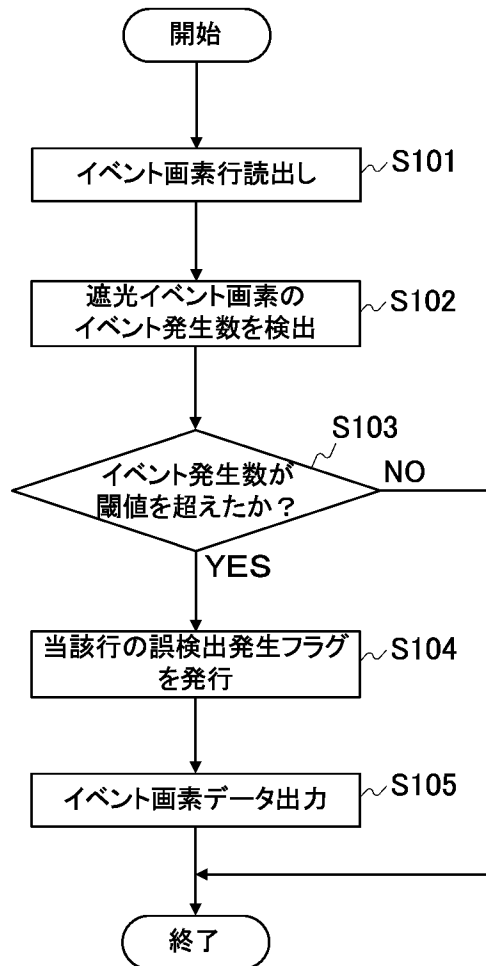
[図5]



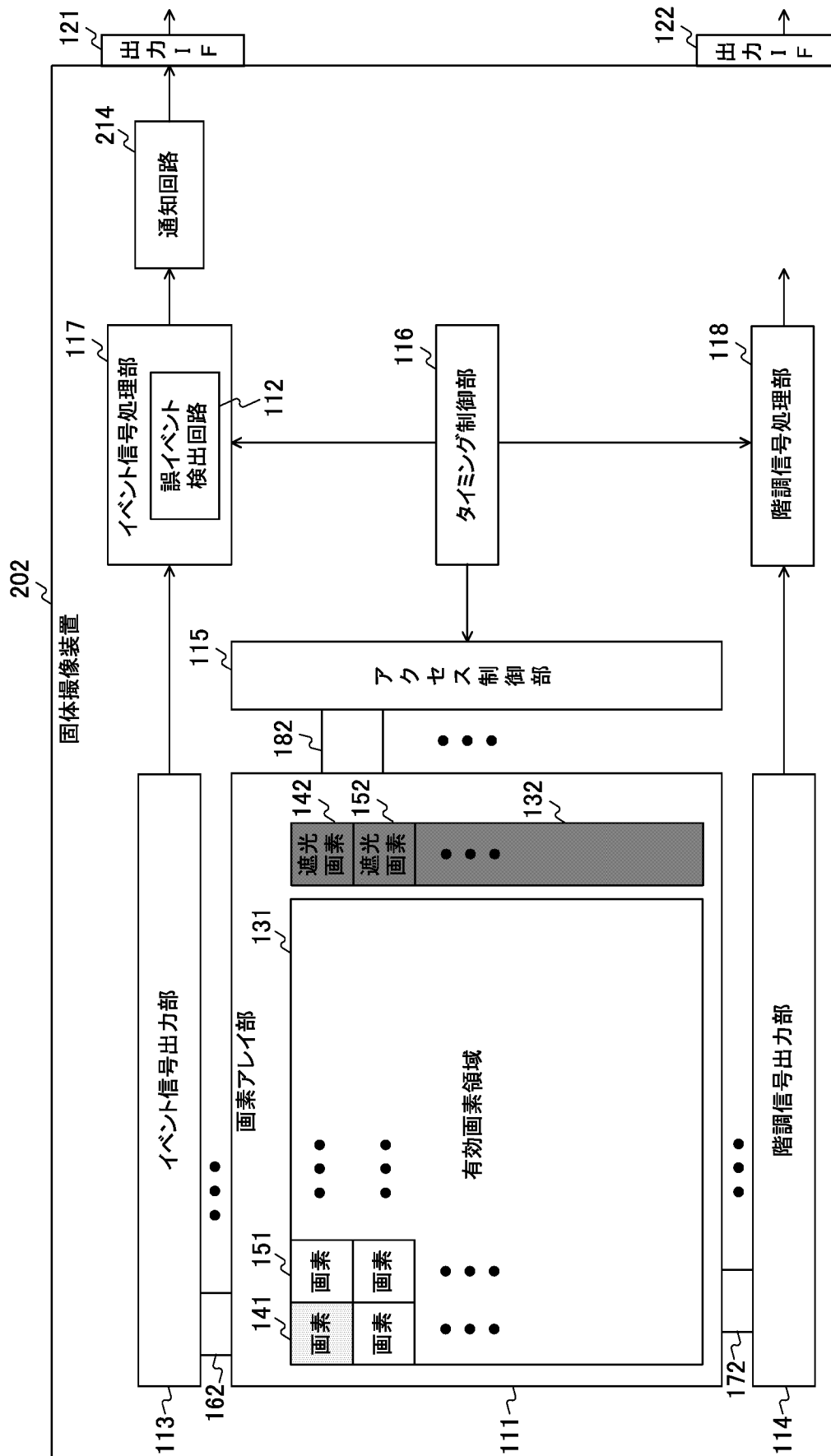
[図6]



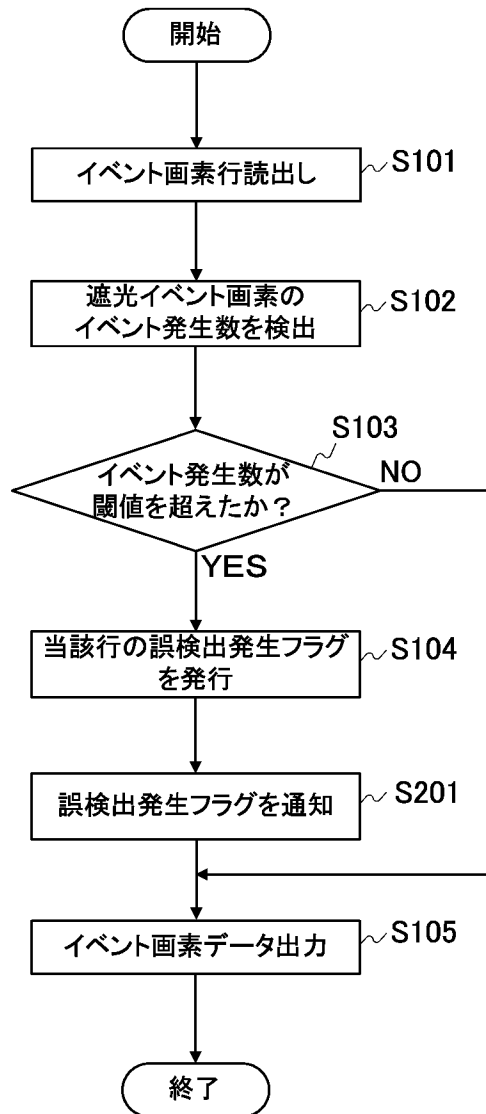
[図7]



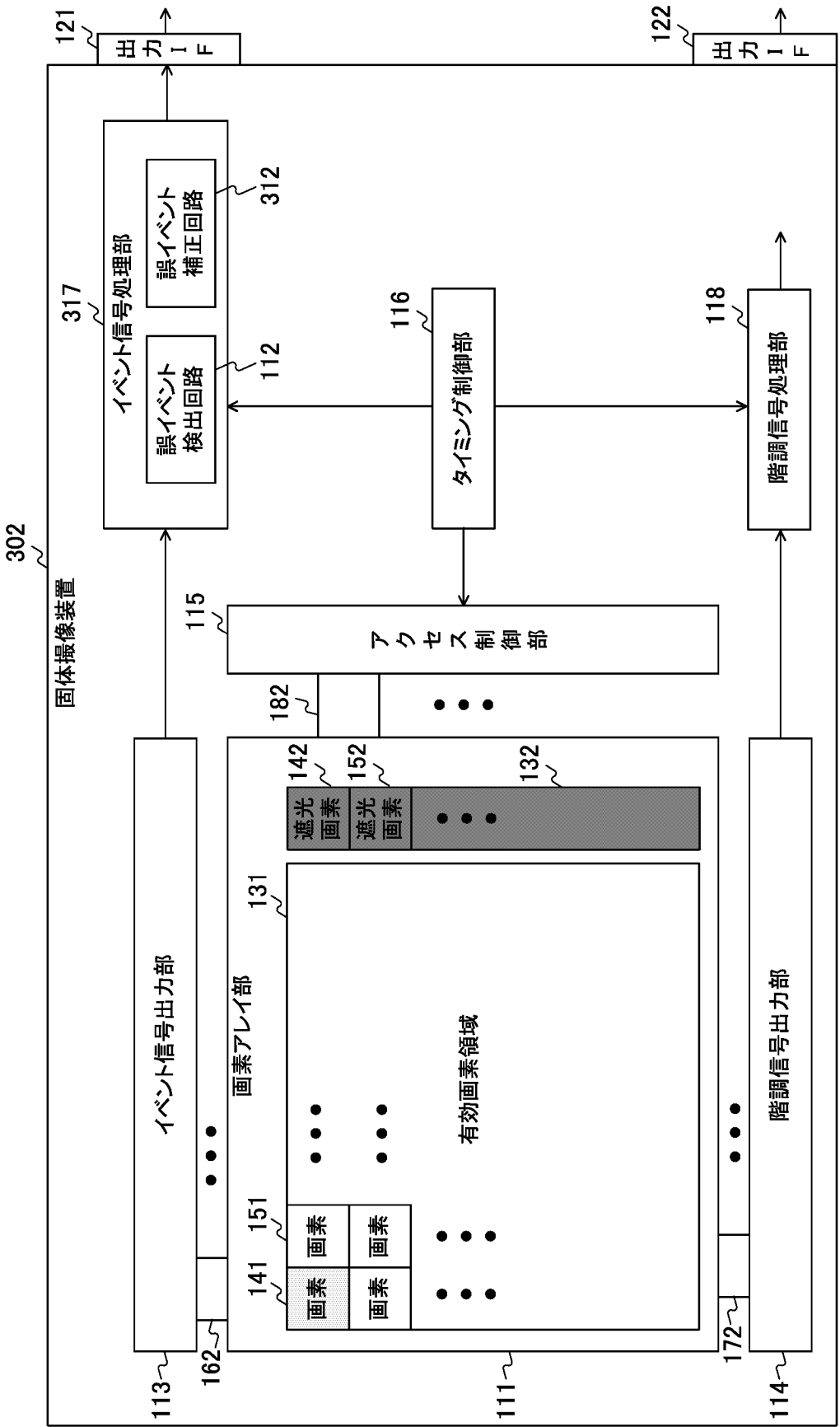
[図8]



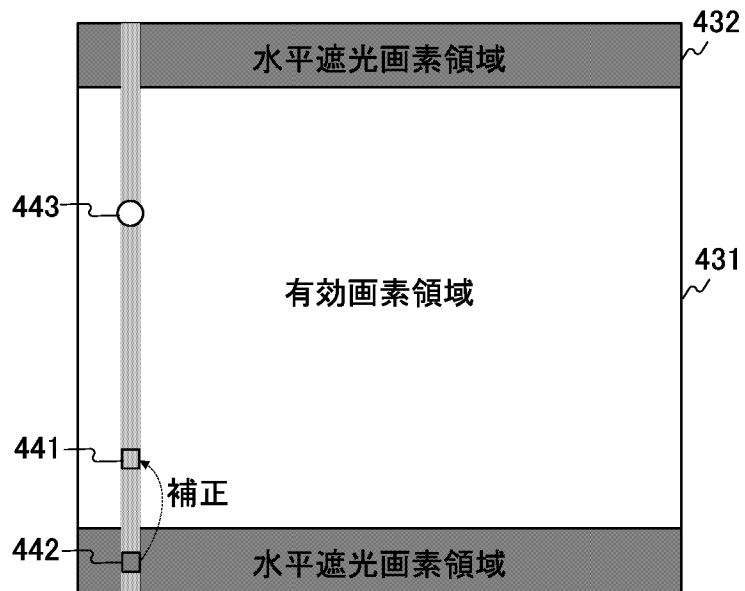
[図9]



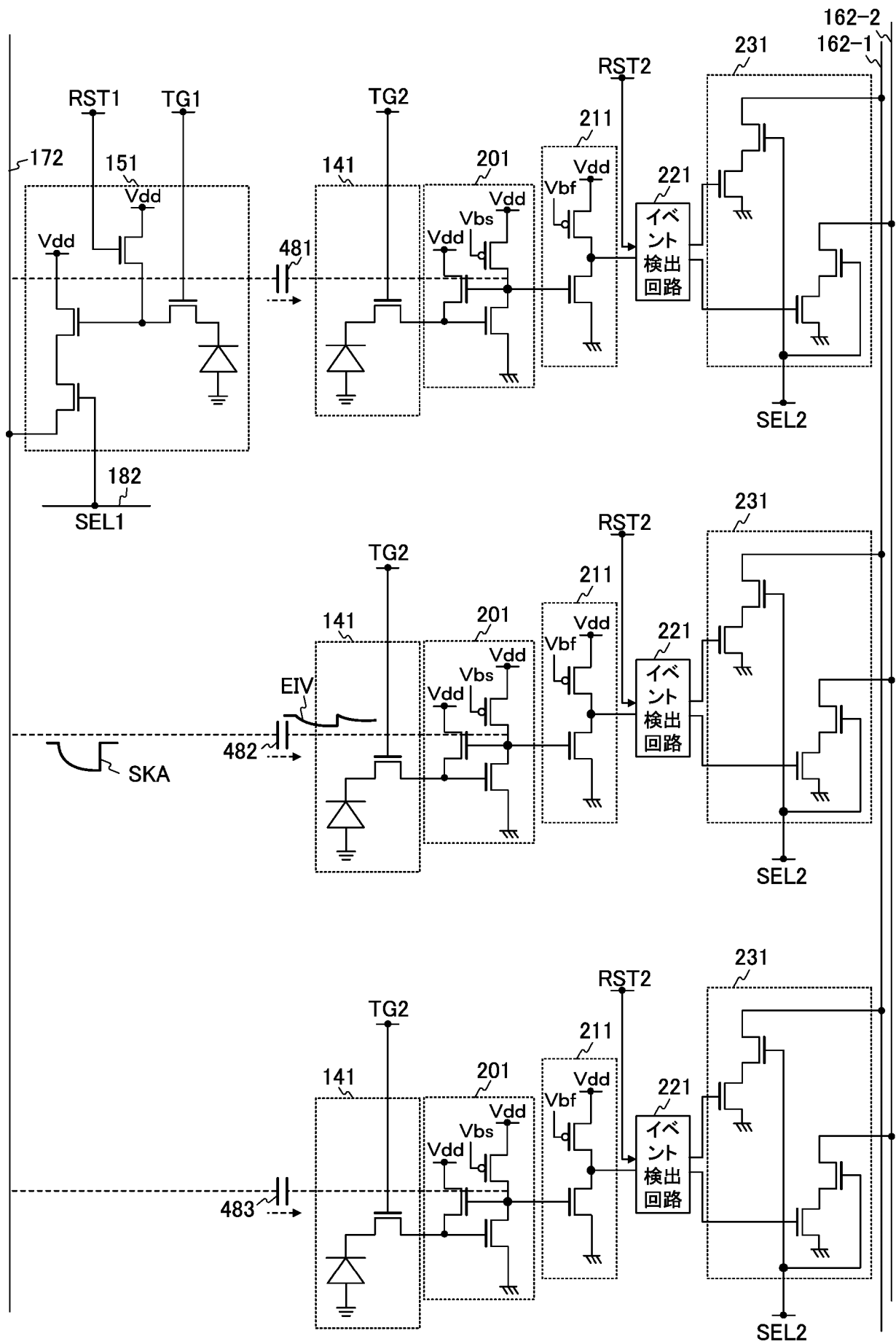
[図10]



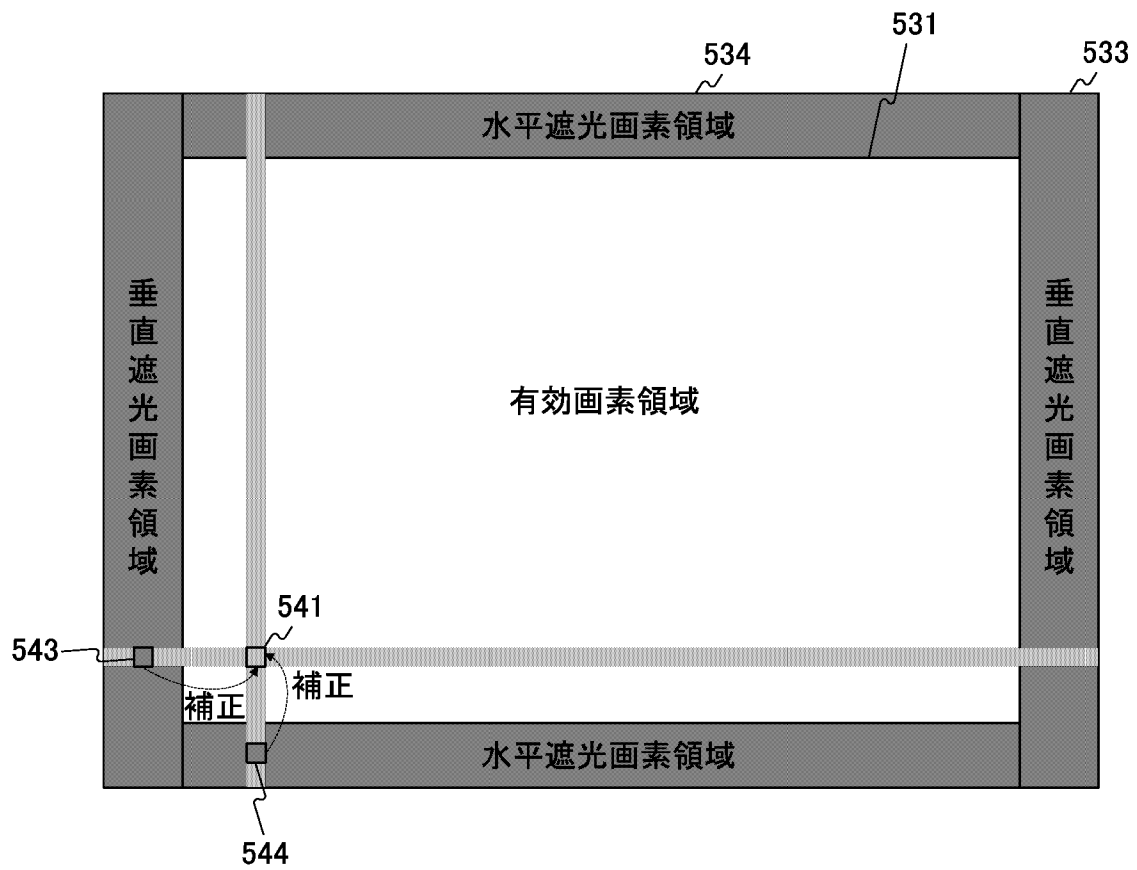
[図11]



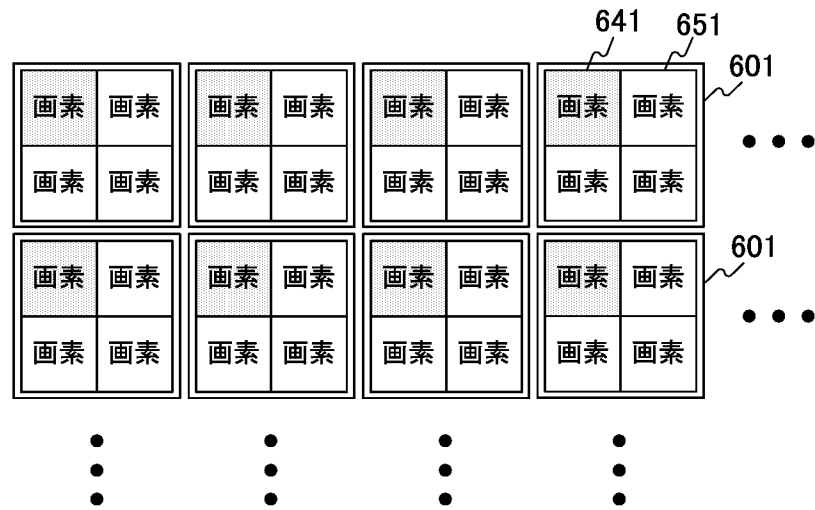
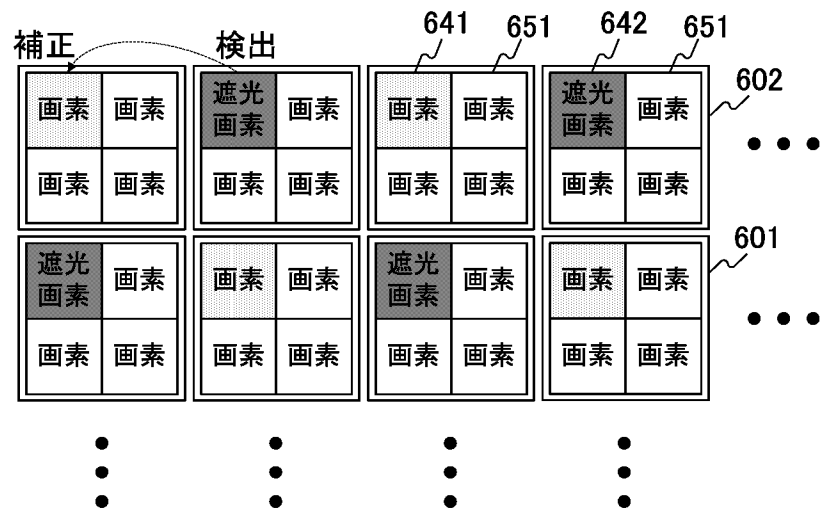
[図12]



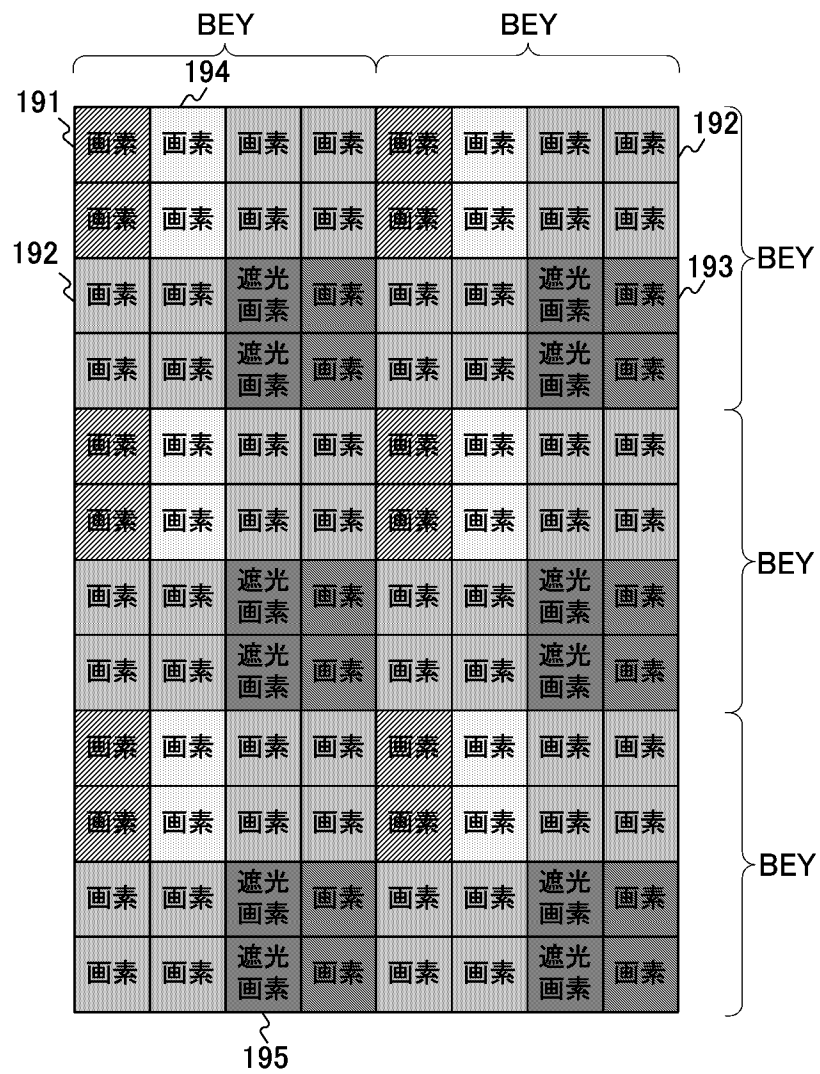
[図13]



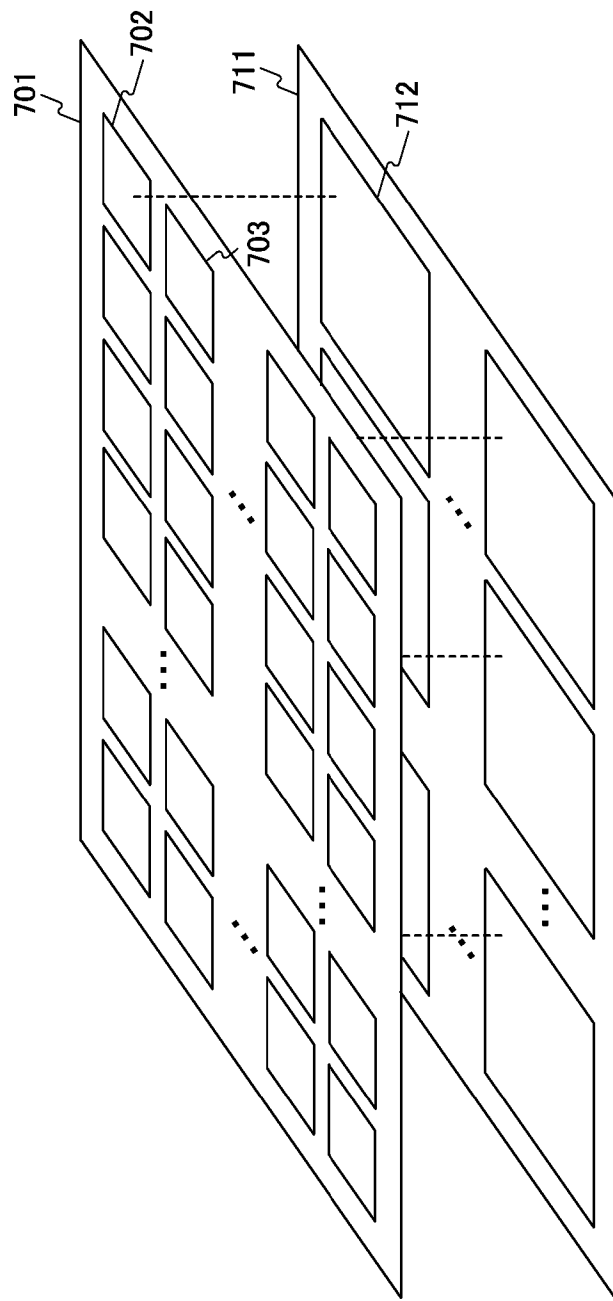
[図14]

a**b**

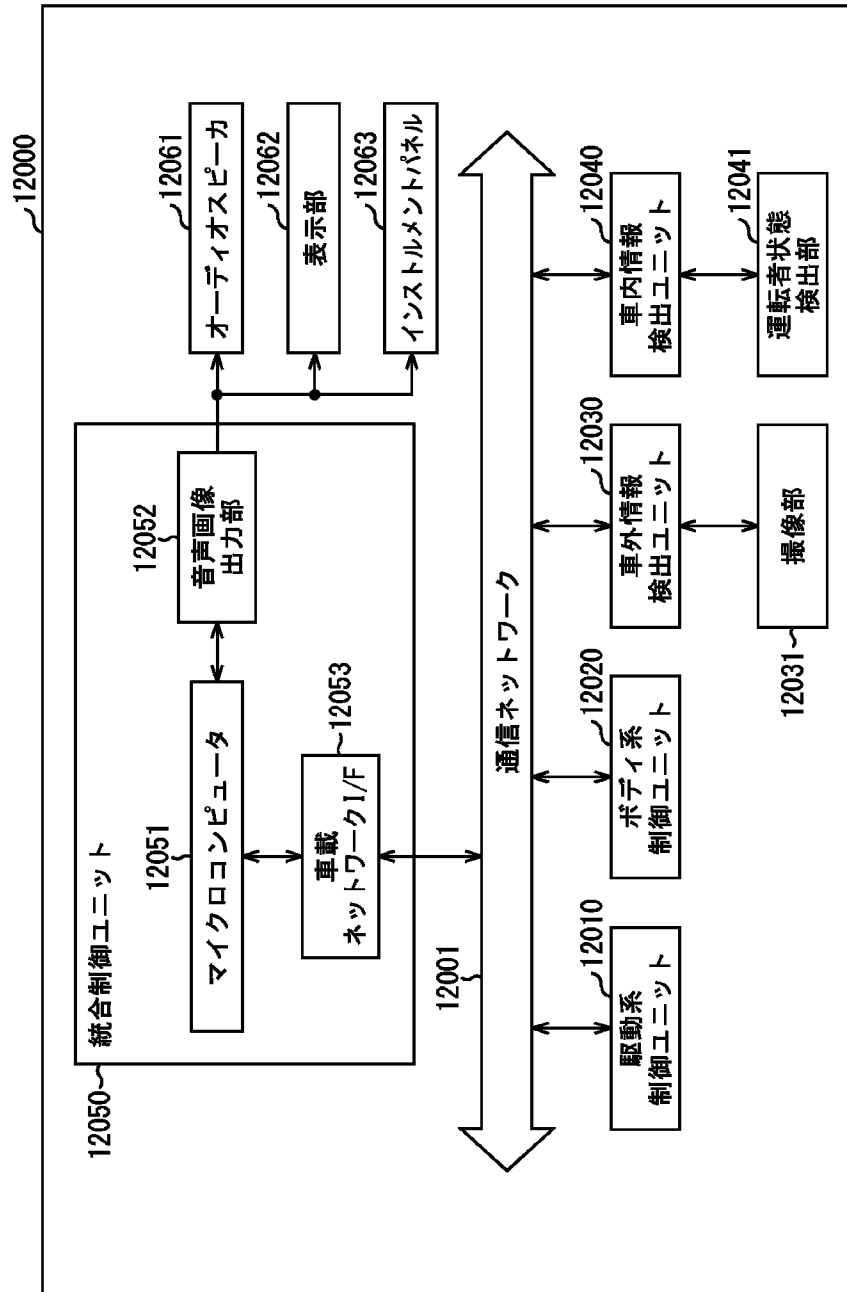
[図15]



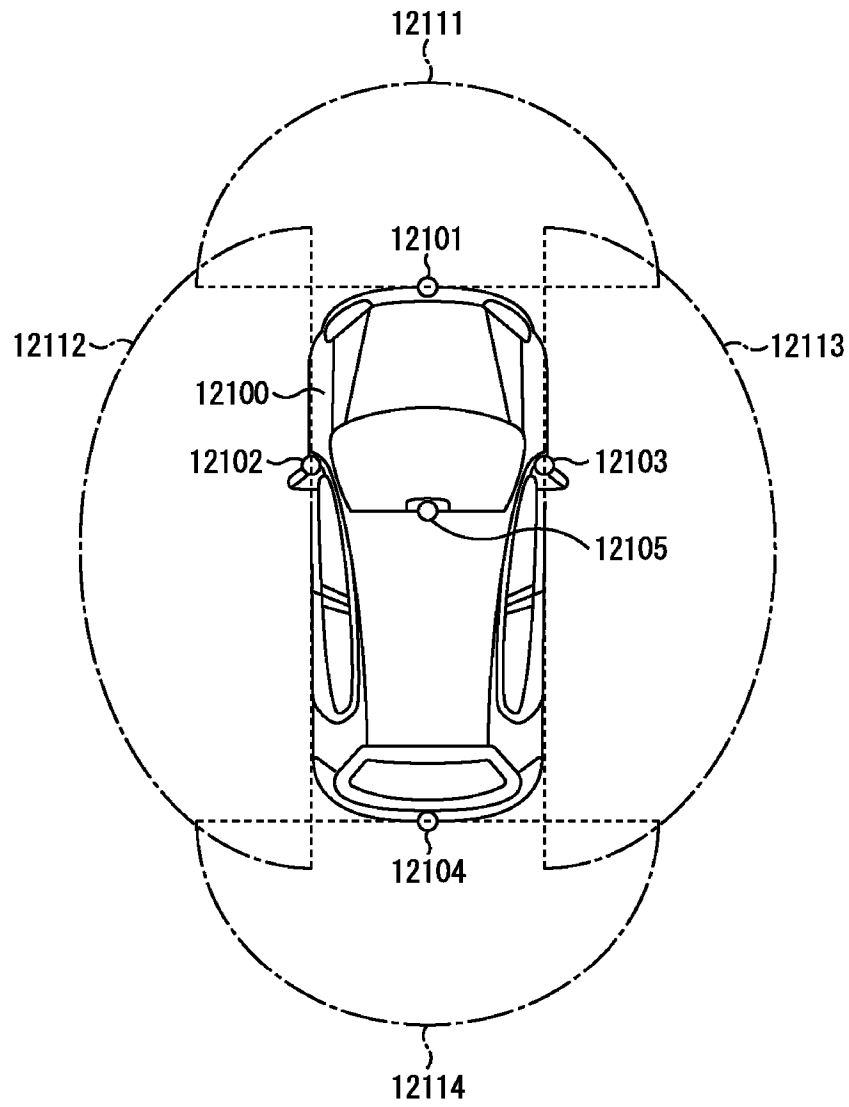
[図16]



[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/040680

A. CLASSIFICATION OF SUBJECT MATTER**H04N 25/47**(2023.01)i; **H04N 25/62**(2023.01)i; **H04N 25/76**(2023.01)i; **H04N 25/77**(2023.01)i

FI: H04N25/47; H04N25/62; H04N25/76; H04N25/77

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N25/47; H04N25/62; H04N25/76; H04N25/77

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2021/112151 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 10 June 2021 (2021-06-10) paragraphs [0004], [0112], [0120]-[0121], fig. 26A-28B	1-3, 5-20
A		4
Y	US 2020/0312899 A1 (SAMSUNG ELECTRONICS CO., LTD.) 01 October 2020 (2020-10-01) paragraphs [0030]-[0033], [0081]-[0089], [0100], fig. 1, 3, 9	1-3, 5-20
A		4
Y	JP 2018-85725 A (SAMSUNG ELECTRONICS CO., LTD.) 31 May 2018 (2018-05-31) paragraphs [0030]-[0031], fig. 1	16-19
A	WO 2021/256095 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 23 December 2021 (2021-12-23) paragraphs [0032]-[0035], fig. 3-6	1-20

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

08 December 2023

Date of mailing of the international search report

26 December 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/040680

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2021/112151	A1	10 June 2021	JP 2023-503766 A paragraphs [0004], [0112], [0120]-[0121], fig. 26A-28B US 2021/0168314 A1 US 2023/0062826 A1 CN 114747012 A KR 10-2022-0106968 A	
US	2020/0312899	A1	01 October 2020	KR 10-2020-0115881 A CN 111757028 A	
JP	2018-85725	A	31 May 2018	US 2018/0146149 A1 paragraphs [0046]-[0047], fig. 1 US 2020/0236311 A1 EP 3324611 A1 KR 10-2018-0058162 A CN 108088560 A	
WO	2021/256095	A1	23 December 2021	US 2023/0217127 A1 paragraphs [0072]-[0075], fig. 3-6 JP 2023-110108 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 25/47(2023.01)i; H04N 25/62(2023.01)i; H04N 25/76(2023.01)i; H04N 25/77(2023.01)i FI: H04N25/47; H04N25/62; H04N25/76; H04N25/77		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H04N25/47; H04N25/62; H04N25/76; H04N25/77 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2021/112151 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 10.06.2021 (2021 - 06 - 10) 段落[0004], [0112], [0120]-[0121], 図26A-28B	1-3, 5-20 4
Y A	US 2020/0312899 A1 (SAMSUNG ELECTRONICS CO., LTD.) 01.10.2020 (2020 - 10 - 01) 段落[0030]-[0033], [0081]-[0089], [0100], 図1, 3, 9	1-3, 5-20 4
Y A	JP 2018-85725 A (三星電子株式会社) 31.05.2018 (2018 - 05 - 31) 段落[0030]-[0031], 図1	16-19
Y A	WO 2021/256095 A1 (ソニーセミコンダクタソリューションズ株式会社) 23.12.2021 (2021 - 12 - 23) 段落[0032]-[0035], 図3-6	1-20
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.12.2023		国際調査報告の発送日 26.12.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 鈴木 肇 5V 9847 電話番号 03-3581-1101 内線 3571

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/040680

引用文献			公表日	パテントファミリー文献	公表日
WO	2021/112151	A1	10.06.2021	JP 2023-503766 A 段落[0004], [0112], [0120]-[0121], 図26A-28B	
				US 2021/0168314 A1	
				US 2023/0062826 A1	
				CN 114747012 A	
				KR 10-2022-0106968 A	
US	2020/0312899	A1	01.10.2020	KR 10-2020-0115881 A	
				CN 111757028 A	
JP	2018-85725	A	31.05.2018	US 2018/0146149 A1 段落[0046]-[0047], 図1	
				US 2020/0236311 A1	
				EP 3324611 A1	
				KR 10-2018-0058162 A	
				CN 108088560 A	
WO	2021/256095	A1	23.12.2021	US 2023/0217127 A1 段落[0072]-[0075], 図3-6	
				JP 2023-110108 A	