

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 2 月 5 日 (05.02.2015)



(10) 国际公布号
WO 2015/014024 A1

- (51) 国际专利分类号:
G02F 1/1343 (2006.01) *G09G 3/36* (2006.01)
- (21) 国际申请号: PCT/CN2013/085355
- (22) 国际申请日: 2013 年 10 月 17 日 (17.10.2013)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201310322620.2 2013 年 7 月 29 日 (29.07.2013) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN).
北京京东方光电科技有限公司 (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国北京市经济技术开发区西环中路 8 号, Beijing 100176 (CN).
- (72) 发明人: 吴昊 (WU, Hao); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN).
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN).
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: LIQUID CRYSTAL PANEL, DISPLAY APPARATUS, AND MANUFACTURING AND DRIVING METHODS OF SAME

(54) 发明名称: 液晶面板、显示装置及其制造和驱动方法

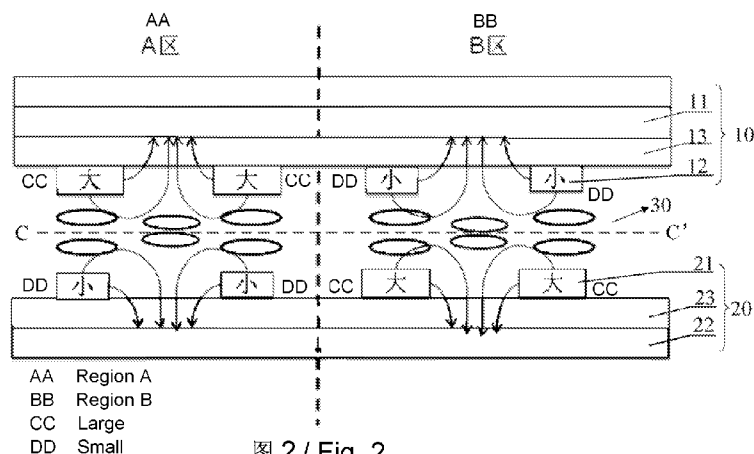


图 2 / Fig. 2

(57) Abstract: Provided are a liquid crystal panel, a display apparatus, and manufacturing and driving methods of the same. The liquid crystal panel comprises an array substrate (20), a color film substrate (10) and a liquid crystal layer (30) disposed between the two substrates. The array substrate (20) is provided with a first electrode (21) and a second electrode (22) arranged at different layers. The color film substrate (10) is provided with a third electrode (12) and a fourth electrode (11) arranged at different layers. The first electrode (21) and the third electrode (12) are arranged oppositely. The first electrode (21) and the third electrode (12) are slit electrodes. The second electrode (22) and the fourth electrode (11) are plate electrodes. The first electrode (21) and the third electrode (12) are respectively located at one side of the second electrode (22) and the fourth electrode (11) near a liquid crystal layer. The driving method of the display apparatus comprises: for each frame of image, calculating and obtaining an average value of pixel voltages applied to pixel electrodes when the frame of image is presented, and loading the average value to the third electrode (12) or fourth electrode (11) of the color film substrate (10), or, in any pixel region, the third electrode (12) loading a signal the same as that of the first electrode (21), and the fourth electrode (11) loading a signal the same as that of the second electrode (22).

(57) 摘要:

[见续页]



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, — 包括国际检索报告(条约第 21 条(3))。
TG)。

提供了一种液晶面板、显示装置及其制造和驱动方法，液晶面板包括阵列基板（20）、彩膜基板（10）和设置在两基板之间的液晶层（30），阵列基板（20）上异层设置有第一电极（21）和第二电极（22），彩膜基板（10）上异层设置有第三电极（12）和第四电极（11），第一电极（21）和第三电极（12）相对设置，第一电极（21）和第三电极（12）为狭缝状电极，第二电极（22）和第四电极（11）为板状电极，第一电极（21）和第三电极（12）分别位于第二电极（22）和第四电极（11）靠近液晶层的一侧。显示装置的驱动方法包括针对每一帧画面，计算并获得这一帧画面呈现时加载到各像素电极的像素电压的平均值，并向彩膜基板（10）的第三电极（12）或第四电极（11）加载这一平均值，或者，在任一像素区域内，第三电极（12）加载与第一电极（21）相同的信号，第四电极（11）加载与第二电极（22）相同的信号。

液晶面板、显示装置及其制造和驱动方法

技术领域

5 本发明的实施例涉及一种液晶面板、显示装置及其制造和驱动方法。

背景技术

平面场模式指驱动液晶旋转取向的主要是平行电场，包括平面转换模式（In-Plane Switching, IPS）和高级超维场开关模式（Advanced-Super
10 Dimensional Switching, ADS）。ADS 模式通过同一平面内像素电极或公共电极边缘所产生的平行电场以及像素电极与公共电极间产生的纵向电场形成多维电场，使液晶盒内取向液晶分子都能够产生旋转转换，从而提高平面取向系液晶工作效率并增大透光效率。

如图 1 所示，ADS 液晶显示器由 ADS 阵列基板 20 和彩膜基板 10 相对
15 设置而形成，ADS 阵列基板 20 和彩膜基板 10 之间设置有液晶层 30。一般而言，ADS 阵列基板 20 包括：基板，依次设置在基板上的栅极金属层、栅绝缘层、有源层、源漏极金属层、树脂层、第二电极 22、绝缘保护层和第一电极 21，在第一电极 21 为规则的微米尺寸级别的条形电极，第一电极 21 和第二电极 22 的板状电极一起形成平行电场，驱动液晶发生偏转，进而实现显
20 示功能。

发明内容

本发明的实施例提供一种液晶面板、显示装置及其制造和驱动方法，可
改善由于像素边缘垂直电场导致的液晶分布差异性，提高产品的光学显示特
25 性。

本发明的一个方面提供了一种液晶面板，包括阵列基板、彩膜基板和设置在两基板之间的液晶层，所述阵列基板上异层设置有第一电极和第二电极，所述彩膜基板上异层设置有第三电极和第四电极，所述第一电极和第三电极相对设置，所述第一电极和第三电极为狭缝状电极，所述第二电极和第四电
30 极为板状电极，所述第一电极和第三电极分别位于第二电极和第四电极靠近

液晶层的一侧。

例如，所述第三电极的狭缝宽度的变化趋势，与所述第一电极的狭缝宽度的变化趋势相反。

例如，所述第三电极与所述第一电极的材质及制备时的工艺参数均相同，
5 且使用相同的掩模板和相同的设备加工而成。

例如，所述阵列基板上的第一电极和第二电极之间设置有钝化层，所述彩膜基板上的第三电极和第四电极之间设置有第二钝化层；所述第二钝化层与
所述阵列基板的钝化层的材质及制备时的工艺参数均相同，且使用相同的设备加工而成。

10 例如，所述第四电极与所述第二电极的材质及制备时的工艺参数均相同，且使用相同的设备加工而成。

例如，所述阵列基板还包括：薄膜晶体管、栅线和数据线，所述薄膜晶体管的栅极与
所述栅线相连，所述薄膜晶体管的源极与所述数据线相连，所述薄膜晶体管的漏极与
所述第一电极或者所述第二电极相连；

15 所述彩膜基板还包括：第二薄膜晶体管、第二栅线和第二数据线，所述第二薄膜晶体管的栅极与
所述第二栅线相连，所述第二薄膜晶体管的源极与所述第二数据线相连，所述第二薄膜晶体管的漏极与
所述第三电极或者所述第四电极相连。

例如，所述薄膜晶体管和所述第二薄膜晶体管均包括：栅极、栅绝缘层、
20 半导体层、源极和漏极；所述第二薄膜晶体管的栅极与所述薄膜晶体管的栅极的材质及制备时的
工艺参数完全相同，且使用相同的设备加工而成，所述第二薄膜晶体管的栅绝缘层与
所述薄膜晶体管的栅绝缘层的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成；

所述第二薄膜晶体管的半导体层与所述薄膜晶体管的半导体层的材质及
25 制备时的工艺参数完全相同，且使用相同的设备加工而成，所述第二薄膜晶体管的源极和漏极，
与所述薄膜晶体管的源极和漏极的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成。

例如，所述第四电极所在层还具有防静电的效果。

本发明的另一个方面还提供一种显示装置，包括任一项所述的液晶面板。

30 例如，所述显示装置还可以包括：补偿驱动电路，用于针对每一帧画面，

计算并获取呈现该帧画面时加载到各像素电极的像素电压的平均值，并向第三电极或第四电极加载所述平均值；当所述第一电极像素电极，所述第二电极公共电极时，所述补偿驱动电路与所述彩膜基板的第三电极相连，向第三电极加载所述平均值；或者，当所述第二电极像素电极，所述第一电极公共电极时，所述补偿驱动电路与所述彩膜基板的第四电极相连，向第四电极加载所述平均值。

另一方面，本发明还提供一种显示装置的制造方法，包括：形成阵列基板的工序，其中，所述阵列基板上异层设置有第一电极和第二电极，所述第一电极狭缝状电极，所述第二电极板状电极，所述第一电极位于第二电极靠近液晶层的一侧；形成彩膜基板的工序，其中，在彩膜基板上依次设置第三电极及第四电极，且所述第三电极狭缝状电极，所述第四电极板状电极，所述第三电极分别位于第四电极靠近液晶层的一侧；将所述彩膜基板与阵列基板对盒。

例如，所述进行形成彩膜基板的工序，包括：采用与阵列基板的第一电极相同的材质及相同的工艺参数，且使用相同的掩膜板和相同的设备形成所述第三电极。

例如，所述阵列基板上的第一电极和第二电极之间设置有钝化层，所述彩膜基板上的第三电极和第四电极之间设置有第二钝化层；所述进行形成彩膜基板的工序，包括：采用相同的材质及相同的工艺参数，且使用相同的设备形成所述第二钝化层与阵列基板的钝化层。

例如，所述进行形成彩膜基板的工序，包括：采用与阵列基板的第二电极相同的材质及相同的工艺参数，且使用相同的设备形成所述第四电极。

例如，所述阵列基板还包括：薄膜晶体管、栅线和数据线，所述薄膜晶体管的栅极与栅线相连，所述薄膜晶体管的源极与数据线相连，所述薄膜晶体管的漏极与第一电极或者第二电极相连；

所述彩膜基板还包括：第二薄膜晶体管、第二栅线和第二数据线，所述第二薄膜晶体管的栅极与第二栅线相连，所述第二薄膜晶体管的源极与第二数据线相连，所述第二薄膜晶体管的漏极与第三电极或者第四电极相连；所述进行形成彩膜基板的工序，还包括：

采用与阵列基板的栅极相同的材质及相同的工艺参数，且使用相同

的设备形成第二薄膜晶体管的栅极；

采用与所述阵列基板的栅绝缘层相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的栅绝缘层；

采用与所述阵列基板的半导体层相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的半导体层；

采用与所述阵列基板的源极和漏极相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的源极和漏极。

本发明的再一个方面还提供一种所述显示装置的驱动方法，所述第一电极为像素电极，所述第二电极为公共电极时，该方法包括：获取公共电压，并向所述彩膜基板的第四电极加载公共电压，针对每一帧画面，计算并获取该帧画面呈现时加载到各所述像素电极的像素电压的平均值，并向所述彩膜基板的第三电极加载所述平均值；或者，所述第一电极为公共电极，所述第二电极为像素电极时，该方法包括：获取公共电压，并向所述彩膜基板的第三电极加载公共电压，针对每一帧画面，计算并获取该帧画面呈现时加载到各所述像素电极的像素电压的平均值，并向所述彩膜基板的第四电极加载所述平均值。

本发明的再一个方面还提供另一种所述显示装置的驱动方法，所述显示装置的彩膜基板上设置有第二薄膜晶体管、第二栅线和第二数据线，所述第二薄膜晶体管的栅极与所述第二栅线相连，所述第二薄膜晶体管的源极与所述第二数据线相连，所述第二薄膜晶体管的漏极与所述第三电极或者所述第四电极相连，该方法包括：在任一像素区域内，所述第三电极加载与所述第一电极相同的信号，所述第四电极加载与所述第二电极相同的信号。

本发明实施例提供一种液晶面板、显示装置及其制造和驱动方法，可削弱驱动电场中的垂直部分，改善现有产品由于像素边缘因出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，

而非对本公开的限制。

图 1 为传统 ADS 显示器的结构示意图；

图 2 为本发明实施例一提供的液晶面板的结构示意图；

图 3 为本发明实施例一中阵列基板与彩膜基板的对盒示意图一；

5 图 4 为本发明实施例一中阵列基板与彩膜基板的对盒示意图二；

图 5A 为本发明实施例的一种阵列基板的结构示意图，图 5B 为一个像素区域的放大示意图；

图 6 为本发明实施例的一种显示面板的结构示意图。

附图标记说明

10 10-彩膜基板，11-第四电极，12-第三电极，13-第二钝化层，
20-阵列基板，21-第一电极，22-第二电极，23-钝化层，30-液晶层，
210-栅线，211-数据线，212-薄膜晶体管，100-显示面板，
300-补偿驱动电路。

15 具体实施方式

发明人发现图 1 所示的传统技术至少存在如下问题：在阵列基板生产过程中，在一张用于同时制备多个阵列基板的玻璃基板（母板）上的不同区域，虽然设计时各层的特征参数（如层的厚度、线宽等）相同，但由于工艺条件的限制最终制成时各层的特征参数很难保证完全一致，尤其是中心区域和边
20 角区域与其它区域有较大的差异，出现分布性不良。上述分布性不良的主要表现之一是：在同一张玻璃基板上，第一电极 21（条形电极）的尺寸很难完全一致，这样就会造成不同显示面板（其采用的阵列基板对应同一张玻璃基板不同区域）的电场分布存在差异。为了经济和大批量生产的需要，不同显示面板使用的电路调节代码又是一致的，这导致在同一张玻璃基板的中心和
25 角落区域处透过率的差异，反应在产品上表现为不同显示面板出现透过率上参差不齐的变化。另一方面，由于第二电极和第一电极存在高度上的端差，使得液晶盒内两层电极间不可避免的存在竖直电场，影响像素边缘区域的液晶分布。以上两方面都会严重影响产品的光学显示特性。

本发明实施例提供一种液晶面板、显示装置及其制造和驱动方法，可改
30 善由于像素边缘垂直电场导致的液晶分布差异性，提高产品的光学显示特性。

下面结合附图对本发明实施例进行详细描述。此处所描述的具体实施方式仅仅用以解释本发明，并不用于限定本发明。

实施例一

如图 2 所示，本实施例提供一种液晶面板，包括阵列基板 20、彩膜基板 10 和设置在两基板之间的液晶层 30。阵列基板 20 上异层设置有第一电极 21 和第二电极 22，彩膜基板 10 上异层设置有第三电极 12 和第四电极 11。第一电极 21 和第三电极 12 相对设置，第一电极 21 和第三电极 12 均为狭缝状电极；第二电极 22 和第四电极 11 均为板状电极。第一电极 21 和第三电极 12 分别位于第二电极 22 和第四电极 11 靠近液晶层 30 的一侧。

当彩膜基板 10 与阵列基板 20 相对设置以形成液晶盒后（对盒），以液晶层 30 的中分线 CC' 线为参考，CC' 线即彩膜基板 10 与阵列基板 20 间隙（Cell gap）的中分线，第三电极 12 位于第一电极 21 的镜像位置，第二钝化层 13 位于钝化层 23 的镜像位置，第四电极 11 位于第二电极 22 的镜像位置，且，第三电极 12 和第四电极 11 产生的电场，与第一电极 21 和第二电极 22 产生的电场在垂直基板方向（即图 2 中的纵向）其分量具有相反方向。

在任一像素区域内，彩膜基板 10 的第四电极 11 与阵列基板 20 上的第二电极 22 对应，且第四电极 11 位于第二电极 22 的镜像位置；彩膜基板 10 的第三电极 12 与阵列基板 20 上的第一电极 21 对应，且第三电极 12 位于第一电极 21 的镜像位置。这样在任一像素区域内，第三电极 12 和第四电极 11 产生的电场，与第一电极 21 和第二电极 22 产生的电场具有相反方向的垂直分量，可更好地消弱驱动电场中的垂直部分，改善液晶分布差异性，进一步提高产品的视觉效果。

本实施例中的液晶面板适用于平面场模式，平面场模式指驱动液晶的驱动电场主要为平行电场，形成驱动电场的像素电极和公共电极均设置在阵列基板 20 上，可以是 IPS 模式，也可以是 ADS 模式。

本实施例与阵列基板 20 相对盒的彩膜基板 10 上异层设置有第四电极 11 以及第三电极 12，阵列基板 20 上异层设置有第一电极 21 以及第二电极 22。第三电极 12、第四电极 11 间的电场，与第一电极 21、第二电极 22 间形成的电场有相反方向的垂直分量，可消弱驱动电场中的垂直部分，改善现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子

排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

进一步优选地，例如，第三电极 12 的狭缝宽度的变化趋势，与第一电极 21 的狭缝宽度的变化趋势相反。

5 一种优选的实施方式中，形成第三电极 12 与第一电极 21 的特征参数具有一致的分布趋势，特征参数（包括但不限于狭缝宽度）分布性不良也具有的一致性。对盒后，使第三电极 12 的特征参数与第一电极 21 的特征参数具有相反的变化趋势。例如，代表性地，第三电极 12 的狭缝宽度的变化趋势与第一电极 21 的狭缝宽度的变化趋势相反。

10 例如，由于制备工艺的问题，第三电极 12 与第一电极 21 出现电极偏大或偏小的现象（对应地，狭缝宽度也呈现偏宽或偏窄的现象），例如，如图 3 和图 4 所标示，阵列基板 20 的 1 区与彩膜基板 10 的 1' 区均出现电极偏大的现象，阵列基板 20 的 2 区与彩膜基板 10 的 2' 区均出现电极偏小的现象。

阵列基板 20 与彩膜基板 10 对盒形成液晶盒时，存在图 3 和图 4 所示的
15 两种方法，第一种方法如图 3 所示，沿平行于阵列基板 20 的短边的虚线 AA' 进行对盒，阵列基板 20 与彩膜基板 10 沿虚线 AA' 方向对盒后，阵列基板 20 的 1 区对应彩膜基板 10 的 2' 区，阵列基板 20 的 2 区对应彩膜基板 10 的 1' 区，阵列基板 20 的 3 区对应彩膜基板 10 的 4' 区，阵列基板 20 的 4 区对应彩膜基板 10 的 3' 区。对盒后，第三电极 12 与第一电极 21 特征参数的分布
20 性不良趋势恰相反，具有图 2 所示的互补效果。即，当阵列基板 20 任何一个区出现第一电极 21 偏大或偏小的情况时，彩膜基板 10 对应区域的第三电极 12 必将是相反的结果，综合阵列基板 20 和彩膜基板 10 的电场效应后，如图 2 中的 A 区和 B 区，最终液晶分子的偏转将更加稳定，不会因为工艺参数分布性不良而产生大的电场差异，优化产品的分布特性和视觉显示效果；同时，
25 第三电极 12 与第四电极间的电场，与第一电极 21 与第二电极 22 的电场有相反方向的垂直分量，从而消弱了驱动电场中的垂直部分，改善现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

30 阵列基板 20 与彩膜基板 10 对盒形成液晶盒有图 3 和图 4 所示的两种对

盒方式：例如彩膜基板 10 上的 2' 区与阵列基板 20 上的 2 区的特征参数变化趋势一致，4' 区与 4 区的特征参数变化趋势一致，以图 3 所示对盒方式为例，彩膜基板 10 上 2' 区和 4' 区所在的右端与阵列基板 20 上 2 区和 4 区所在的右端相对。沿虚线 AA' 对盒后，2 区与 1' 区相对，1 区与 2' 区相对，3 区与 4' 区相对，4 区与 3' 区相对，这样可补偿沿长度方向工艺参数的分布性不良。

需要说明的是，影响工艺参数分布性不良的原因多且不容易确定，具体实施时，一般先通过实验分别测定阵列基板 20 沿长度方向和沿宽度方向上工艺参数的变化趋势。若结果是沿长度方向上工艺参数分布性不良更大些，则采用图 3 所示的对盒方式，抵消（或补偿）长度方向上工艺参数的分布性不良；若结果是沿宽度方向上工艺参数分布性不良更大些，则采用图 4 所示的对盒方式，抵消（或补偿）宽度方向上工艺参数的分布性不良。当然，也可以通过实验直接测试按图 3 和图 4 所示对盒方式形成的液晶盒，哪一种显示效果更好，后期批量生产时，即可采用相同的对盒方式。

优选地，例如，所述第四电极所在层还具有防静电的效果，或者，所述第四电极所在层直接设置成原有的防静电层。

一般而言，为避免静电影响显示效果，彩膜基板上一般设置有一层透明导电膜，作为防静电层，起静电屏蔽作用。本实施例中的第四电极可直接使用现有的防静电层，可简化彩膜基板的生产工序。

或者说，例如，也可以在彩膜基板上设置第四电极，将第四电极所在层与一恒压电压源相连，使第四电极所在层同时还具有防静电的效果。

本实施例所述液晶面板，用于平面场模式显示装置，在彩膜基板设置第四电极和第三电极，用以改善由于生产工艺导致的电场分布差异，使对应玻璃基板边角区域的显示面板的电场更加稳定和容易控制；这同时消弱了驱动电场中的垂直部分，改善了现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

实施例二

本实施例提供一种液晶面板，与实施例一的区别之处在于，参照图 2 所示，阵列基板 20 上的第一电极 21 和第二电极 22 之间还设置有钝化层 23，

彩膜基板 10 上的第三电极 12 和第四电极 11 之间还设置有第二钝化层 13。而且，彩膜基板 10 上的第二钝化层 13 与阵列基板上的 20 钝化层 23 的材质及制备时的工艺参数均相同，且使用相同的设备加工而成，从而第二钝化层 13 具有与钝化层 23 分布性不良（主要是钝化层厚度的变化）的趋势一致。

- 5 对盒后，第二钝化层 13 与钝化层 23 分的布性不良则相反（对盒方式参照实施例一及图 3、图 4），可补偿由于制备阵列基板上第一电极 21 及钝化层 23 时工艺参数的分布性不良导致的电场分布差异，提高产品的显示效果。

实施例三

- 10 本实施例提供一种液晶面板，与实施例一的区别之处在于，参照图 2 所示，第四电极 11 与阵列基板 20 的第二电极 22 的材质及制备时的工艺参数均相同，且使用相同的设备加工而成，从而使制备出第四电极 11 具有与第二电极 22 一致的分布性不良趋势。对盒后如图 2 所示，使第四电极 11 与第二电极 22 的分布性不良趋势相反，可补偿由于第一电极 21、第二电极 22 工艺参数的分布性不良导致的电场分布差异，提高产品的显示效果。

15 实施例四

- 本实施例提供一种液晶面板，与实施例一的区别之处在于，参照图 2 所示，彩膜基板 10 上的第二钝化层 13 与阵列基板 20 的钝化层 23 的材质及制备时的工艺参数均相同，且使用相同的设备加工而成，并且，彩膜基板 10 上的第四电极 11 与阵列基板 20 的第二电极 22 的材质及制备时的工艺参数均相同，且使用相同的设备加工而成，可补偿由于第二电极 22、钝化层 23、第一电极 21 工艺参数的分布性不良导致的电场分布差异，提高产品的显示效果。

- 25 本实施例在彩膜基板 10 上也设计出第一铟锡氧化物（ITO）层（第四电极 11）、绝缘保护层（第二钝化层 13）和第二 ITO 层（第三电极 12）的图形，其结构和下面的阵列基板 20 上的第一 ITO 层（第二电极 22）、绝缘保护层（钝化层 23）和第二 ITO 层（第一电极 21）保持一致（包括材料、厚度、设计尺寸等），彩膜基板 10 和阵列基板 20 对盒后滴注液晶即可形成液晶盒，此过程工艺成熟，在此不进行赘述。

实施例五

- 30 本实施例提供一种液晶面板，与实施例四的区别之处在于，如图 5A，阵

列基板 20 还包括: 薄膜晶体管 212、栅线 210 和数据线 211, 栅线 210 和数据线 211 相交叉界定了多个像素区域。如图 5B 所示, 每个像素区域中的薄膜晶体管 212 的栅极 2121 与相应的栅线 210 相连, 薄膜晶体管的源极 2122 与相应的数据线 211 相连, 薄膜晶体管的漏极 2123 与该像素区域的第一电极或者第二电极相连, 由此该第一电极或者第二电极可以被施加来自数据线的像素电压。

类似地, 彩膜基板 10 还包括: 第二薄膜晶体管、第二栅线和第二数据线, 第二栅线和第二数据线相交叉界定了多个第二像素区域, 每个第二像素区域中的第二薄膜晶体管的栅极与所述第二栅线相连, 第二薄膜晶体管的源极与第二数据线相连, 第二薄膜晶体管的漏极与该第二像素区域的第三电极或者第四电极相连, 由此该第三电极或者第四电极可以被施加来自第二数据线的像素电压。并且, 当阵列基板 20 和彩膜基板 10 彼此对盒之后, 阵列基板 20 上的像素区域与彩膜基板 10 上的第二像素区域在垂直方向彼此对应。

在任一像素区域内, 第三电极可加载与第一电极相同的信号, 第四电极可加载与第二电极相同的信号, 即可改善由于生产工艺导致的电场分布差异, 使对应玻璃基板边角区域的显示面板的电场更加稳定和容易控制; 同时还可大大消弱驱动电场中的垂直部分, 改善了现有产品由于像素边缘出现垂直电场导致的液晶分布差异性, 使液晶盒内的液晶分子排布更加规则, 从而解决一系列由于个别液晶分子排布差异导致的视觉性不良, 提高产品的光学显示特性。

进一步地, 所述薄膜晶体管和所述第二薄膜晶体管均可以包括: 栅极、栅绝缘层、半导体层、源极和漏极; 所述第二薄膜晶体管的栅极与所述薄膜晶体管的栅极的材质及制备时的工艺参数完全相同, 且使用相同的设备加工而成; 所述第二薄膜晶体管的栅绝缘层与所述薄膜晶体管的栅绝缘层的材质及制备时的工艺参数完全相同, 且使用相同的设备加工而成; 所述第二薄膜晶体管的半导体层与所述薄膜晶体管的半导体层的材质及制备时的工艺参数完全相同, 且使用相同的设备加工而成; 所述第二薄膜晶体管的源极和漏极, 与所述薄膜晶体管的源极和漏极的材质及制备时的工艺参数完全相同, 且使用相同的设备加工而成。

除可能存在的彩膜层外, 彩膜基板上其余各层与阵列基板上的各层完全

一致，彩膜基板上的第四电极设计成（与阵列基板的第一电极一样）通过栅极源极线以及 TFT 器件组成的每个像素信号可控的方式，对每个像素进行补偿，补偿效果更好。彩膜层例如包括对应于每个像素区域的彩膜单元，每个彩膜单元可以为红（R）、绿（G）和蓝（B）彩膜单元。

- 5 本实施例在彩膜基板上设置有电极及薄膜晶体管，可改善由于生产工艺导致的电场分布差异，消弱驱动电场中的垂直部分，改善了现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

10 实施例六

本实施例提供一种液晶面板，与实施例一的区别之处在于，如图 6 所示，所述的液晶面板 100 除彩膜基板 10 和阵列基板 20 之外还包括：补偿驱动电路 300，用于针对每一帧画面，计算并获取呈现该帧画面时加载到各像素电极的像素电压的平均值，并向彩膜基板的第三电极或第四电极加载平均值。

- 15 当所述第一电极为像素电极，所述第二电极为公共电极时，所述补偿驱动电路 300 与所述彩膜基板 10 的第三电极相连，向第三电极加载所述平均值；当所述第二电极为像素电极，所述第一电极为公共电极时，所述补偿驱动电路 300 与所述彩膜基板 10 的第四电极相连，向第四电极加载所述平均值。

20 例如，补偿驱动电路在显示某帧画面的同时，通过计算发现面板中大部分像素电压为 5V 左右，则此时将彩膜基板上第四电极的信号加为 5V。此时如图 2，在盒内的液晶分子受到上下两个电场的影响，在水平方向上两个电场的方向是相同的，能够加强液晶分子的驱动效果，而在竖直方向上两个电场有抵消的作用，从而减少在传统产品中出现的竖直电场导致边缘液晶分子分布紊乱的现象。

25 实施例七

本实施例还提供了一种显示装置，其包括上述任意实施例中的任一种液晶面板。所述显示装置可以为：液晶面板、电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

- 30 本实施例所述显示装置，可改善由于生产工艺导致的电场分布差异，使

对应玻璃基板边角区域的显示面板的电场更加稳定和容易控制；同时削弱了驱动电场中的垂直部分，改善了现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

5 实施例八

本实施例还提供一种显示装置的制造方法，该方法可以如下进行。

101、进行形成阵列基板的工序，其中，所述阵列基板上异层设置有第一电极和第二电极，所述第一电极为狭缝状电极，所述第二电极为板状电极，所述第一电极位于第二电极靠近液晶层的一侧；

10 102、进行形成彩膜基板的工序，其中，在彩膜基板上依次设置第三电极及第四电极，且所述第三电极为狭缝状电极，所述第四电极为板状电极，所述第三电极分别位于第四电极靠近液晶层的一侧；

103、将彩膜基板与阵列基板对盒。

15 本实施例步骤 101 可以与传统技术中制备阵列基板的步骤相同，不再赘述；步骤 102 还包括在彩膜基板上还依次设置第四电极、第二钝化层以及第三电极。在一个示范性的工艺制造过程中，形成第四电极、第二钝化层以及第三电极时，阵列基板和彩膜基板共同进行如曝光、显影、刻蚀等整个过程，两者经历同样的设备，则制作出的分布性不良趋势基本一样。步骤 103 可以与传统技术大致相同，只不过采用图 3 或图 4 所示对盒方式，在实施例一中
20 已做过详细描述，在此不再赘述。

例如，步骤 102 进行形成彩膜基板的工序，包括：采用与所述阵列基板的第一电极相同的材质及相同的工艺参数，且使用相同的掩模板和相同的设备形成所述第三电极。

25 例如，所述阵列基板上的第一电极和第二电极之间设置有钝化层，所述彩膜基板上的第三电极和第四电极之间设置有第二钝化层；步骤 102 进行形成彩膜基板的工序，可以包括：采用相同的材质及相同的工艺参数，且使用相同的设备形成所述第二钝化层与阵列基板的钝化层。

例如，步骤 102 进行形成彩膜基板的工序，还可包括：采用与所述阵列基板的第二电极相同的材质及相同的工艺参数，且使用相同的设备形成第四
30 电极。

例如，所述阵列基板还可包括：薄膜晶体管、栅线和数据线，所述薄膜晶体管的栅极与所述栅线相连，所述薄膜晶体管的源极与所述数据线相连，所述薄膜晶体管的漏极与所述第一电极或者所述第二电极相连（具体地，薄膜晶体管的漏极与第一电极和第二电极中的像素电极相连）；步骤 102 进行形成彩膜基板的工序，例如还可包括：采用与所述阵列基板的栅极相同的材质及相同的工艺参数，且使用相同的设备形成第二薄膜晶体管的栅极；采用与所述阵列基板的栅绝缘层相同的材质及相同的工艺参数，且使用相同的设备形成第二薄膜晶体管的栅绝缘层；采用与阵列基板的半导体层相同的材质及相同的工艺参数，且使用相同的设备形成第二薄膜晶体管的半导体层；采用与所述阵列基板的源极和漏极相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的源极和漏极。

例如，步骤 103 将彩膜基板与阵列基板对盒，可以包括：将彩膜基板与阵列基板对盒，且对盒后使彩膜基板长度方向上的一端与阵列基板长度方向上不对应的另一端相对。彩膜基板与阵列基板相对设置，周边通过封框胶彼此结合，而且二者之间可以形成或提供有隔垫物。在二者对盒之后，如果需要，还可以进行切割工艺。

本实施例所述显示装置的制造方法，可改善由于生产工艺导致的电场分布差异，使对应玻璃基板边角区域的显示面板的电场更加稳定和容易控制；同时消弱了驱动电场中的垂直部分，改善了现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

实施例九

本实施例还提供一种显示装置的驱动方法，该显示装置包括实施例一至四和实施例六任一项所述的显示面板。当第一电极 21 为像素电极，第二电极 22 为公共电极时，方法包括：获取公共电压，并向彩膜基板的第四电极 11 加载公共电压；针对每一帧画面，计算并获取呈现该帧画面时加载到各像素电极的像素电压的平均值，并向彩膜基板的第三电极 12 加载平均值。

此方法中无需在彩膜基板上设置薄膜晶体管，不过彩膜基板的第三电极 12 需相互连接在一起，以便各个第三电极 12 均能加载上所述的平均值，因

此，制备第三电极时所使用的掩膜版，与形成阵列基板的第一电极（像素电极）所使用的掩膜版稍有不同。

当然，也可以第一电极 21 为公共电极，第二电极 22 为像素电极，此时该方法包括：获取公共电压，并向所述彩膜基板的第三电极加载公共电压；

5 针对每一帧画面，计算并获取该帧画面呈现时加载到各所述像素电极的像素电压的平均值，并向所述彩膜基板的第四电极加载所述平均值。

此方法无需在彩膜基板上设置薄膜晶体管，但同样要求彩膜基板的第四电极相互连接在一起，各个第四电极均能加载上所述的平均值，因此，第四电极可直接使用彩膜基板现有的防静电层，或者，制备第四电极时所使用的掩膜版，与形成阵列基板的第一电极（像素电极）所使用的掩膜版稍有不同。

彩膜基板上的第四电极、第三电极理论上可设计成与阵列基板的第一电极和第二电极（其一形成公共电极，其一形成像素电极）一样，通过栅极源极线以及 TFT 器件组成的每个像素信号可控的方式，但考虑到目前工艺的实现性和便捷性，本实施例将其设定为统一的一个电压。具体地，第四电极 11 加载公共电压；每个彩膜基板的第三电极 12 连在一起，统一通过补偿驱动电路给信号，其信号的电压值根据补偿驱动电路计算得出，原则是尽量使最多的像素能够满足阵列基板的第一电极和彩膜基板的第三电极的信号水平趋近。例如补偿驱动电路在给某帧画面的同时，通过计算发现面板中大部分像素电压为 5V 左右，则此时将彩膜基板上第三电极 12 的信号加为 5V。此时如图 2，在盒内的液晶分子受到上下两个电场的影响，在水平方向上两个电场的方向是相同的，能够加强液晶分子的驱动效果，而在竖直方向上两个电场有抵消的作用，从而减少在传统产品中出现的竖直电场导致边缘液晶分子分布紊乱的现象。

实施例十

25 本实施例还提供一种显示装置的驱动方法，该显示装置包括实施例六所述的液晶面板，该方法包括：在任一像素区域内，所述第三电极加载与所述第一电极相同的信号，所述第四电极加载与所述第二电极相同的信号。

本实施例所述液晶面板的彩膜基板上，设置有第三电极和第四电极，且第三电极、第四电极设计成与阵列基板的第一电极和第二电极（其一形成公共电极，其一形成像素电极）一样，通过栅极源极线以及 TFT 器件组成的每

个像素信号可控的方式，对于每一像素，第三电极与第四电极间产生的电场与第一电极和第二电极产生的电场均具有相反的垂直分量（在不考虑工艺参数分布性不良的情况下电场的强弱也一致），可改善由于生产工艺导致的电场分布差异，使对应玻璃基板边角区域的显示面板的电场更加稳定和容易控制；同时可大幅削弱驱动电场中的垂直部分，改善现有产品由于像素边缘出现垂直电场导致的液晶分布差异性，使液晶盒内的液晶分子排布更加规则，从而解决一系列由于个别液晶分子排布差异导致的视觉性不良，提高产品的光学显示特性。

本实施例所述液晶面板需设置薄膜晶体管以及第二数据线、第二栅线等，第二数据线可与阵列基板的数据线接相同的驱动器或驱动 IC，第二栅线可与阵列基板的栅线接相同的驱动器或驱动 IC，因此本实施例无需额外设置补偿驱动电路，而实施例九所述驱动方法需额外设置补偿驱动电路。

需要注意的是，本发明实施例所述的技术特征，在不冲突的情况下，可任意相互组合使用。

通过以上的实施方式的描述，所属领域的技术人员可以清楚地了解到本发明可借助软件加必需的通用硬件的方式来实现，当然也可以通过硬件，但很多情况下前者是更佳的实施方式。

基于这样的理解，本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来，该计算机软件产品存储在可读取的存储介质中，如计算机的软盘，硬盘或光盘等，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例所述的方法。

以上所述仅是本发明的示范性实施方式，而非用于限制本发明的保护范围，本发明的保护范围由所附的权利要求确定。

权利要求书

1、一种液晶面板，包括：阵列基板、彩膜基板和设置在所述阵列基板与
所述彩膜基板之间的液晶层，

5 其中，所述阵列基板上异层设置有第一电极和第二电极，所述彩膜基板
上异层设置有第三电极和第四电极，所述第一电极和第三电极相对设置，所
述第一电极和第三电极为狭缝状电极，所述第二电极和第四电极为板状电极，
所述第一电极和第三电极分别位于第二电极和第四电极靠近液晶层的一侧。

2、根据权利要求1所述的液晶面板，其中，

10 所述第三电极的狭缝宽度的变化趋势，与所述第一电极的狭缝宽度的变
化趋势相反。

3、根据权利要求1或2所述的液晶面板，其中，

所述第三电极与所述第一电极的材质及制备时的工艺参数均相同，且使
用相同的掩膜板和相同的设备加工而成。

15 4、根据权利要求1-3任一所述的液晶面板，其中，所述阵列基板上的第
一电极和第二电极之间设置有钝化层，所述彩膜基板上的第三电极和第四电
极之间设置有第二钝化层；

所述第二钝化层与所述阵列基板的钝化层的材质及制备时的工艺参数均
相同，且使用相同的设备加工而成。

20 5、根据权利要求1-4任一所述的液晶面板，还包括：

所述第四电极与所述第二电极的材质及制备时的工艺参数均相同，且使
用相同的设备加工而成。

6、根据权利要求1-5任一所述的液晶面板，其中，

25 所述阵列基板还包括：薄膜晶体管、栅线和数据线，所述薄膜晶体管的
栅极与所述栅线相连，所述薄膜晶体管的源极与所述数据线相连，所述薄膜
晶体管的漏极与所述第一电极或者所述第二电极相连；

所述彩膜基板还包括：第二薄膜晶体管、第二栅线和第二数据线，所述
第二薄膜晶体管的栅极与所述第二栅线相连，所述第二薄膜晶体管的源极与
所述第二数据线相连，所述第二薄膜晶体管的漏极与所述第三电极或者所述
30 第四电极相连。

7、根据权利要求6所述的液晶面板，其中，

所述薄膜晶体管和所述第二薄膜晶体管均包括：栅极、栅绝缘层、半导体层、源极和漏极；

5 所述第二薄膜晶体管的栅极与所述薄膜晶体管的栅极的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成，

所述第二薄膜晶体管的栅绝缘层与所述薄膜晶体管的栅绝缘层的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成，

所述第二薄膜晶体管的半导体层与所述薄膜晶体管的半导体层的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成，

10 所述第二薄膜晶体管的源极和漏极，与所述薄膜晶体管的源极和漏极的材质及制备时的工艺参数完全相同，且使用相同的设备加工而成。

8、根据权利要求1-7任一所述的液晶面板，其中，

所述第四电极所在层还具有防静电的效果。

9、一种显示装置，包括权利要求1-8任一项所述的液晶面板。

15 10、根据权利要求9所述的显示装置，其中，所述液晶面板还包括：

补偿驱动电路，用于针对每一帧画面，计算并获取呈现该帧画面时加载到各像素电极的像素电压的平均值，并向第三电极或第四电极加载所述平均值；

20 当所述第一电极像素电极，所述第二电极公共电极时，所述补偿驱动电路与所述彩膜基板的第三电极相连，向第三电极加载所述平均值；当所述第二电极像素电极，所述第一电极公共电极时，所述补偿驱动电路与所述彩膜基板的第四电极相连，向第四电极加载所述平均值。

11、一种显示装置的制造方法，包括：

25 形成阵列基板的工序，其中，所述阵列基板上异层设置有第一电极和第二电极，所述第一电极狭缝状电极，所述第二电极板状电极，所述第一电极位于第二电极靠近液晶层的一侧；

形成彩膜基板的工序，其中，在彩膜基板上依次设置第三电极及第四电极，且所述第三电极狭缝状电极，所述第四电极板状电极，所述第三电极分别位于第四电极靠近液晶层的一侧；

30 将所述彩膜基板与所述阵列基板对盒。

12、根据权利要求 11 所述的方法，其中，所述进行形成彩膜基板的工序包括：

采用与所述阵列基板的第一电极相同的材质及相同的工艺参数，且使用相同的掩膜板和相同的设备形成所述第三电极。

5 13、根据权利要求 11 或 12 所述的方法，其中，所述阵列基板上的第一电极和第二电极之间设置有钝化层，所述彩膜基板上的第三电极和第四电极之间设置有第二钝化层；所述进行形成彩膜基板的工序包括：

采用相同的材质及相同的工艺参数，且使用相同的设备形成所述第二钝化层与所述阵列基板的钝化层。

10 14、根据权利要求 11-13 任一所述的方法，其中，所述进行形成彩膜基板的工序包括：

采用与所述阵列基板的第二电极相同的材质及相同的工艺参数，且使用相同的设备形成所述第四电极。

15 15、根据权利要求 11-14 任一所述的方法，其中，所述阵列基板还包括：薄膜晶体管、栅线和数据线，所述薄膜晶体管的栅极与所述栅线相连，所述薄膜晶体管的源极与所述数据线相连，所述薄膜晶体管的漏极与所述第一电极或者所述第二电极相连；

所述彩膜基板还包括：第二薄膜晶体管、第二栅线和第二数据线，所述第二薄膜晶体管的栅极与所述第二栅线相连，所述第二薄膜晶体管的源极与所述第二数据线相连，所述第二薄膜晶体管的漏极与所述第三电极或者所述第四电极相连；所述进行形成彩膜基板的工序还包括：

采用与所述阵列基板的栅极相同的材质及相同的工艺参数，且使用相同的设备形成第二薄膜晶体管的栅极；

25 采用与所述阵列基板的栅绝缘层相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的栅绝缘层；

采用与所述阵列基板的半导体层相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的半导体层；

采用与所述阵列基板的源极和漏极相同的材质及相同的工艺参数，且使用相同的设备形成所述第二薄膜晶体管的源极和漏极。

30 16、一种权利要求 10 所述显示装置的驱动方法，其中，所述第一电极为

像素电极, 所述第二电极为公共电极时, 该方法包括:

获取公共电压, 并向所述彩膜基板的第四电极加载公共电压,

针对每一帧画面, 计算并获取该帧画面呈现时加载到各所述像素电极的像素电压的平均值, 并向所述彩膜基板的第三电极加载所述平均值;

5 或者, 所述第一电极为公共电极, 所述第二电极为像素电极时, 该方法包括:

获取公共电压, 并向所述彩膜基板的第三电极加载公共电压,

针对每一帧画面, 计算并获取该帧画面呈现时加载到各所述像素电极的像素电压的平均值, 并向所述彩膜基板的第四电极加载所述平均值。

10 17、一种显示装置的驱动方法, 所述显示装置包括权利要求6或7所述的液晶面板, 该方法包括:

在任一像素区域内, 所述第三电极加载与所述第一电极相同的信号, 所述第四电极加载与所述第二电极相同的信号。

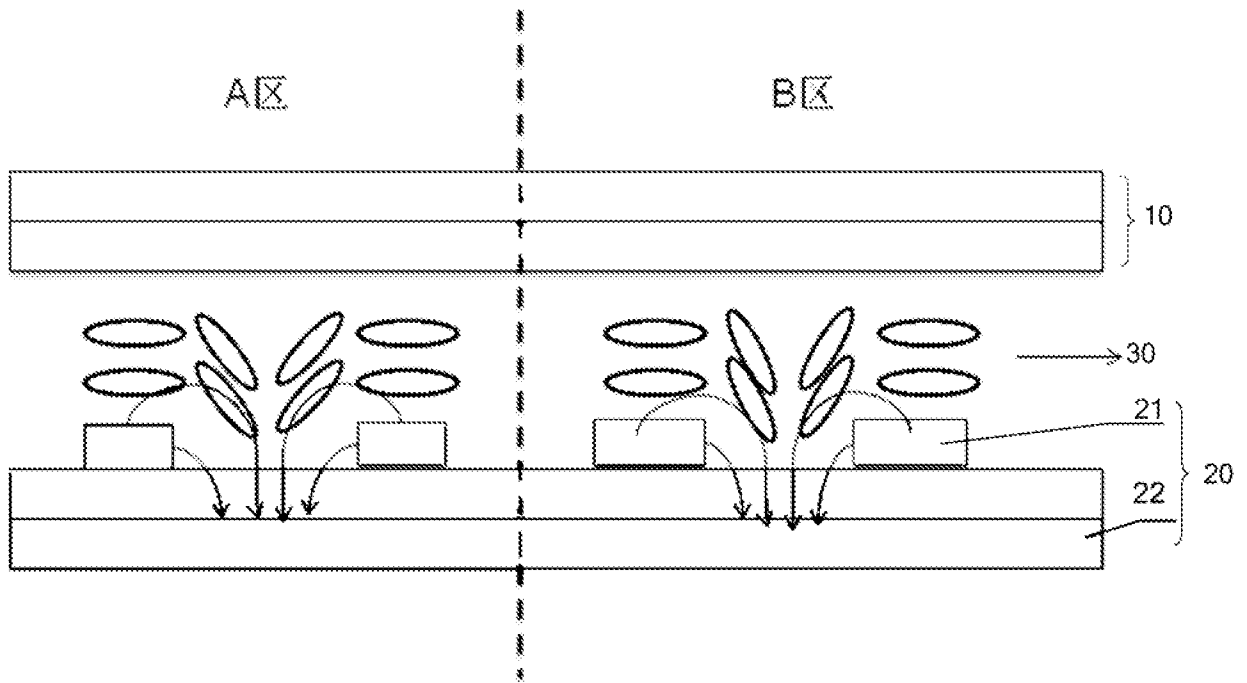


图 1

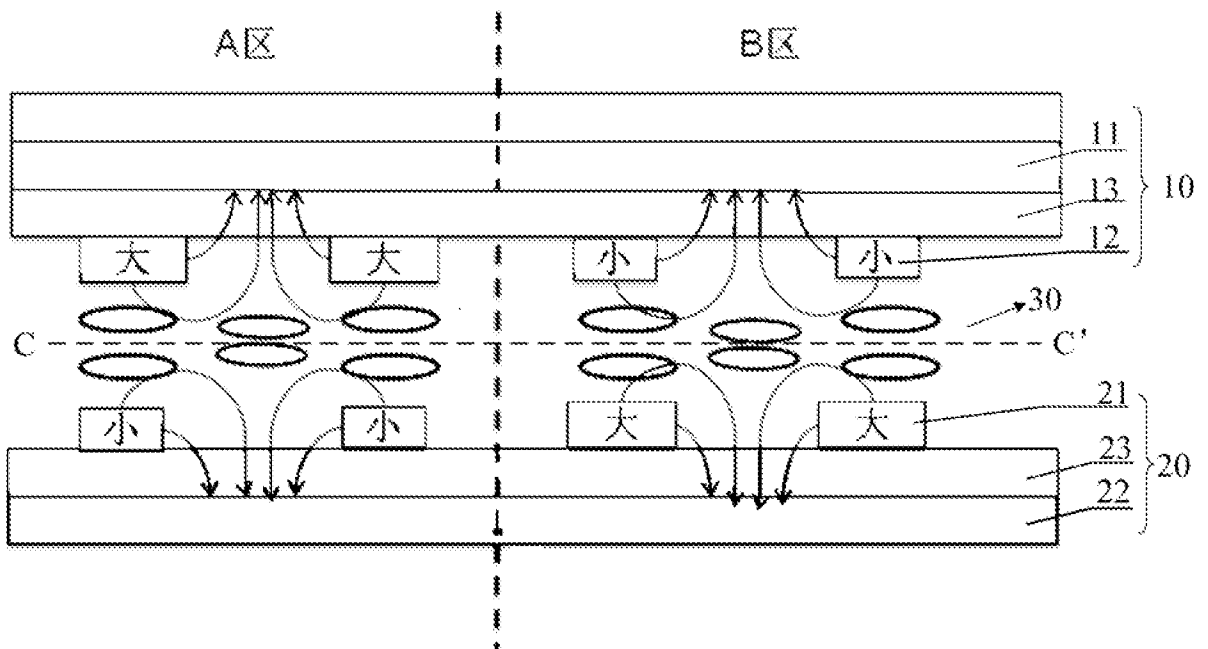


图 2

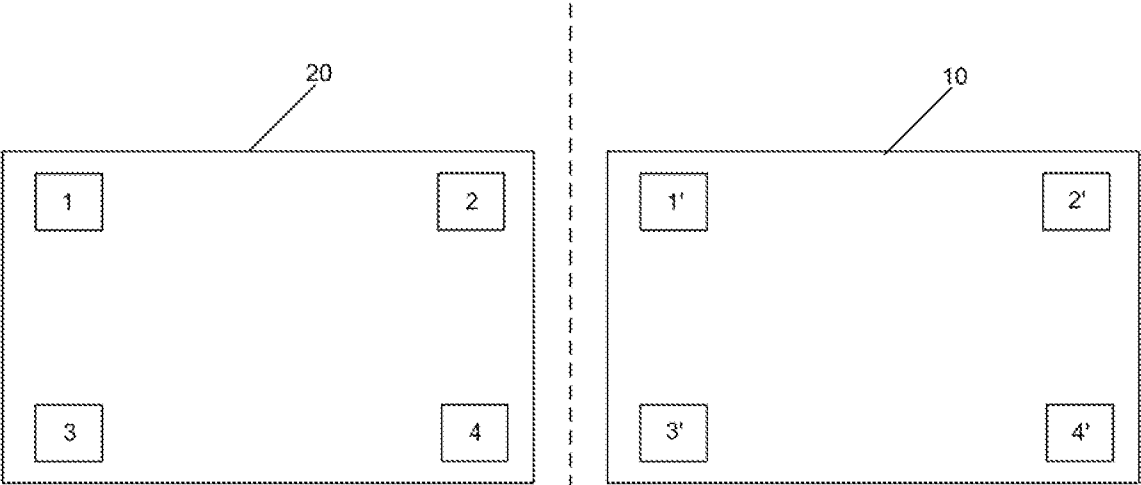


图 3

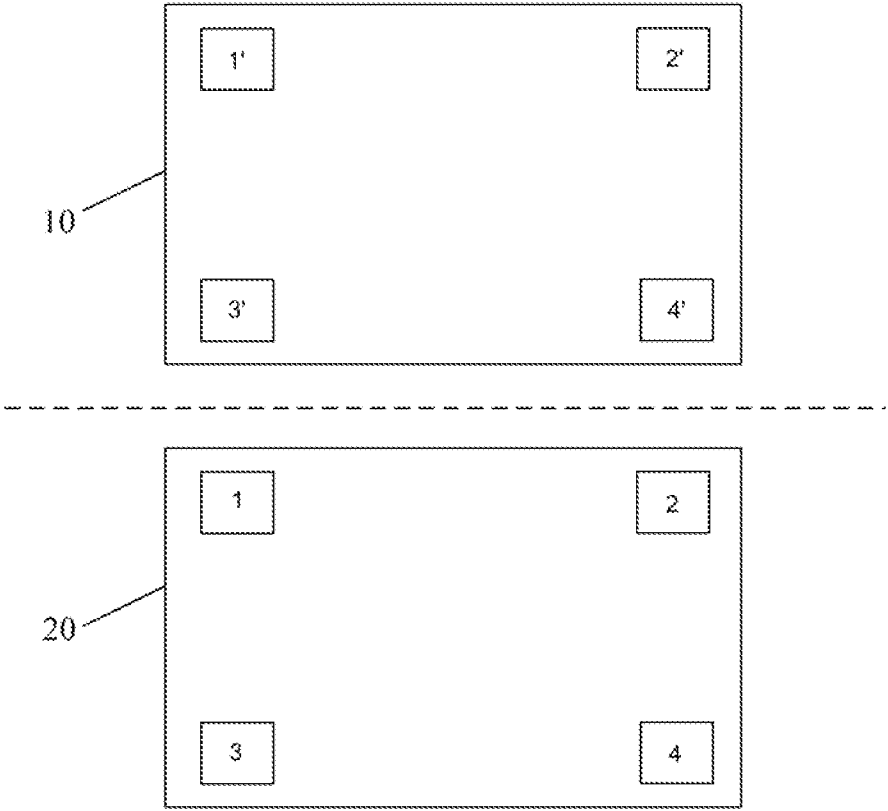


图 4

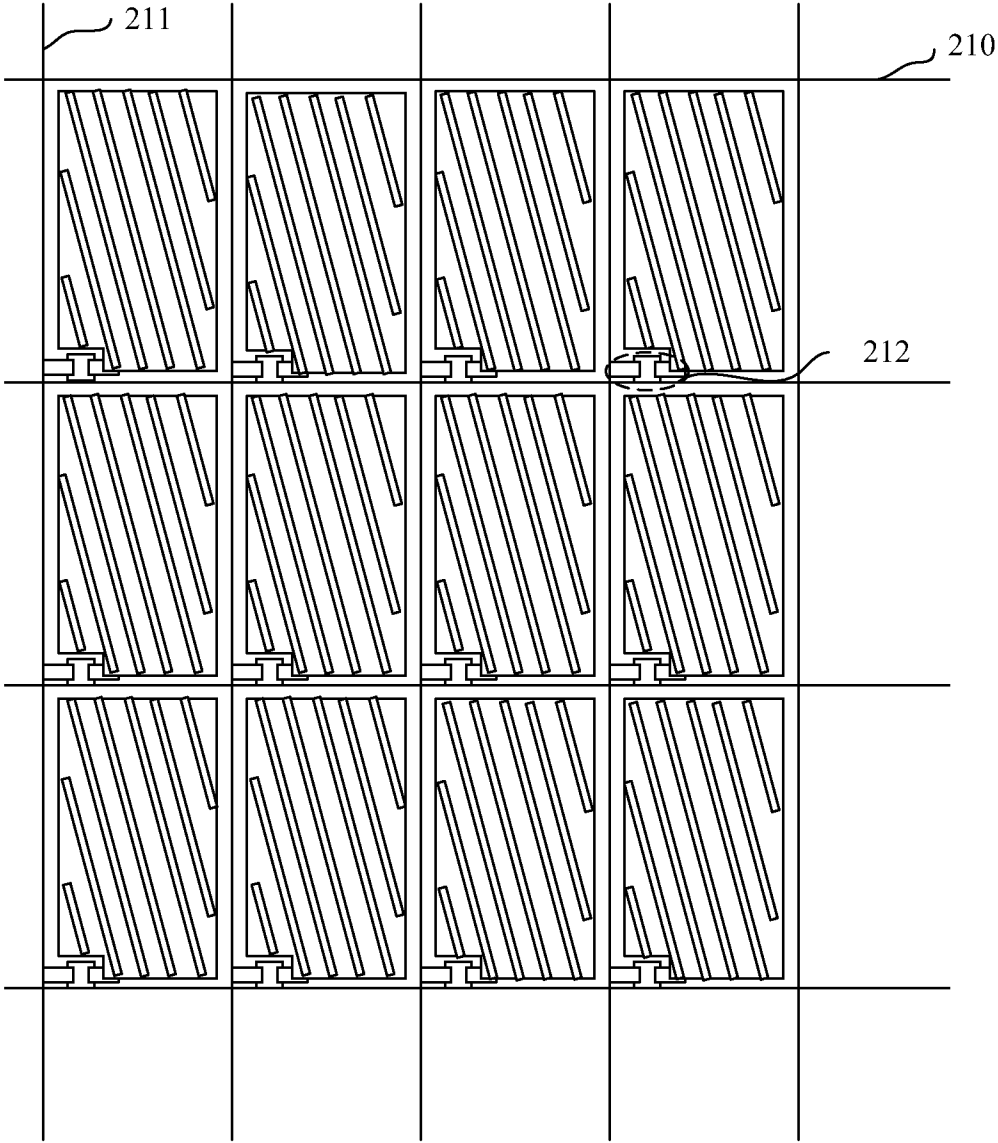


图 5A

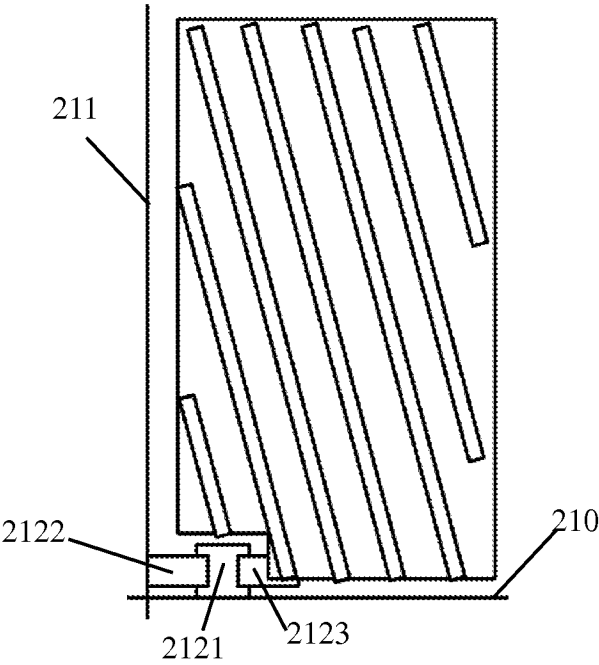


图 5B

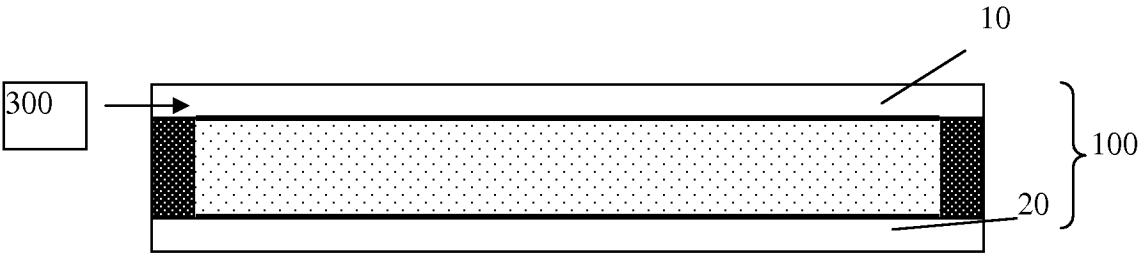


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/085355

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1343 (2006.01) i; G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F G09G G09F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN; TWABS: in-plane switching super dimension colour film light filtering electrode IPS (in w plane) (fringe w field) FFS ADS upright+ perpend+ vertical+ pixel? colo?r filter (elect+ w field+) voltage potential gap interval

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 202563216 U (BOE TECHNOLOGY GROUP CO., LTD.), 28 November 2012 (28.11.2012), description, paragraphs [0035]-[0049], and figures 2-8	1, 3-9, 11-15
Y		2-10, 16, 17
Y	US 2004263749 A1 (LG PHILIPS LCD CO., LTD.), 30 December 2004 (30.12.2004), description, paragraphs [0051]-[0086], and figures 7-11	2-10, 16, 17
X	US 7298445 B1 (RES FOUNDATION OF THE UNIVERSI), 20 November 2007 (20.11.2007), description, column 4, line 15 to column 8, line 51, and figures 1-23	1, 3-9, 11-15
Y		2-10, 16, 17
A	CN 102156359 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 17 August 2011 (17.08.2011), the whole document	1-17

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&” document member of the same patent family

Date of the actual completion of the international search 29 April 2014 (29.04.2014)	Date of mailing of the international search report 15 May 2014 (15.05.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XIE, Fei Telephone No.: (86-10) 62089907

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/085355

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000187227 A (SEIKO EPSON CORP.), 04 July 2000 (04.07.2000), the whole document	1-17

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/085355

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 202563216 U	28 November 2012	None	
US 2004263749 A1	30 December 2004	KR 20040091184 A	28 October 2004
		US 7113243 B2	26 September 2006
		KR 100698047 B1	23 March 2007
US 7298445 B1	20 November 2007	US 7929097 B1	19 April 2011
CN 102156359 A	17 August 2011	US 8582067 B2	12 November 2013
		US 2011304787 A1	15 December 2011
		US 2014036186 A1	06 February 2014
JP 2000187227 A	04 July 2000	None	

国际检索报告

国际申请号

PCT/CN2013/085355

A. 主题的分类

G02F 1/1343 (2006.01) i; G09G 3/36 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F G09G G09F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS; VEN; TWABS; 电极 面内切换 弥散场 超维场 垂直 像素 彩膜 滤光 电场 电压 缝 隙 electrode IPS (in w plane) (fringe w field) FFS ADS upright+ perpend+ vertical+ pixel? colo?r filter (elect+ w field+) voltage potential gap interval

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 202563216 U (京东方科技集团股份有限公司) 2012年 11月 28日 (2012 - 11 - 28) 说明书第[0035]-[0049]段, 附图2-8	1, 3-9, 11-15
Y		2-10, 16, 17
Y	US 2004263749 A1 (LG PHILIPS LCD CO LTD) 2004年 12月 30日 (2004 - 12 - 30) 说明书第[0051]-[0086]段, 附图7-11	2-10, 16, 17
X	US 7298445 B1 (RES FOUNDATION OF THE UNIVERSI) 2007年 11月 20日 (2007 - 11 - 20) 说明书第4栏第15行至第8栏第51行, 附图1-23	1, 3-9, 11-15
Y		2-10, 16, 17
A	CN 102156359 A (京东方科技集团股份有限公司 等) 2011年 8月 17日 (2011 - 08 - 17) 全文	1-17

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件
 “E” 在国际申请日的当天或之后公布的在先申请或专利
 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)
 “O” 涉及口头公开、使用、展览或其他方式公开的文件
 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件
 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性
 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性
 “&” 同族专利的文件

国际检索实际完成的日期

2014年 4月 29日

国际检索报告邮寄日期

2014年 5月 15日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
 中国北京市海淀区蓟门桥西土城路6号
 100088 中国

传真号 (86-10)62019451

授权官员

解飞

电话号码 (86-10)62089907

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	JP 2000187227 A (SEIKO EPSON CORP) 2000年 7月 04日 (2000 - 07 - 04) 全文	1-17

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/085355

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN 202563216 U	2012年 11月 28日	无	
US 2004263749 A1	2004年 12月 30日	KR 20040091184A	2004年 10月 28日
		US 7113243B2	2006年 9月 26日
		KR 100698047B1	2007年 3月 23日
US 7298445 B1	2007年 11月 20日	US 7929097B1	2011年 4月 19日
CN 102156359 A	2011年 8月 17日	US 8582067B2	2013年 11月 12日
		US 2011304787A1	2011年 12月 15日
		US 2014036186A1	2014年 2月 06日
JP 2000187227 A	2000年 7月 04日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)