

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 1 月 11 日 (11.01.2018)



(10) 国际公布号
WO 2018/006447 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2016/090891

(22) 国际申请日: 2016 年 7 月 21 日 (21.07.2016)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201610519486.9 2016 年 7 月 4 日 (04.07.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 熊志 (XIONG, Zhi); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区登良路 21 号南油第二工业区 206 栋 6 层 611 室 (恒裕中心 B 座), Guangdong 518054 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,

(54) Title: DATA DRIVE SYSTEM FOR LIQUID CRYSTAL DISPLAY PANEL

(54) 发明名称: 液晶显示面板的数据驱动系统

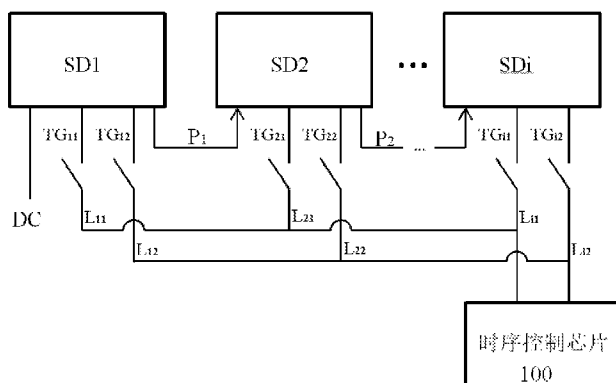


图 1

100 Time sequence control chip

(57) Abstract: Disclosed is a data drive system for a liquid crystal display panel, the system comprising: a time sequence control chip (100); multiple data drive chips (SD1, SD2, ..., SDi); multiple first signal lines (L₁₁, L₂₁, ..., L_{i1}) used for transmitting pre-determined data signals from the time sequence control chip (100) to the multiple data drive chips (SD1, SD2, ..., SDi), wherein each of the first signal lines (L₁₁, L₂₁, ..., L_{i1}) is arranged between the time sequence control chip (100) and one of the data drive chips (SD1, SD2, ..., SDi) so as to transmit the pre-determined data signals from the time sequence control chip (100) to one of the data drive chips (SD1, SD2, ..., SDi); and multiple first transmission gates (TG₁₁, TG₂₁, ..., TG_{i1}), wherein each of the first transmission gates (TG₁₁, TG₂₁, ..., TG_{i1}) is arranged on one of the first signal lines (L₁₁, L₂₁, ..., L_{i1}). The data drive system controls whether the signals provided by the time sequence control chip (100) are transmitted

RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

to the data drive chips (SD1, SD2,, SDi) by means of the turn-on and cut-off of the transmission gates (TG₁₁, TG₂₁,, TG_{i1}) so as to enable the data drive chips (SD1, SD2, ..., SDi) one by one at different times, so that the signals provided by the time sequence control chip (100) are successively delivered in the data drive chips (SD1, SD2, ..., SDi), thus substantially improving the quality of the data drive chips (SD1, SD2, ..., SDi) in receiving the signals and effectively avoiding signal receiving errors.

(57) 摘要: 一种液晶显示面板的数据驱动系统, 包括: 时序控制芯片 (100); 多个数据驱动芯片 (SD1、SD2、……、SDi); 多个第一信号线 (L₁₁、L₂₁、……、L_{i1}), 用于将预定数据信号从时序控制芯片 (100) 传输至多个数据驱动芯片 (SD1、SD2、……、SDi), 其中, 每个第一信号线 (L₁₁、L₂₁、……、L_{i1}) 设置在时序控制芯片 (100) 与一个数据驱动芯片 (SD1、SD2、……、SDi) 之间, 以用于将预定数据信号从时序控制芯片 (100) 传输至一个数据驱动芯片 (SD1、SD2、……、SDi); 多个第一传输门 (TG₁₁、TG₂₁、……、TG_{i1}), 其中, 每个第一传输门 (TG₁₁、TG₂₁、……、TG_{i1}) 设置在一个第一信号线 (L₁₁、L₂₁、……、L_{i1}) 上。数据驱动系统通过传输门 (TG₁₁、TG₂₁、……、TG_{i1}) 的导通和截止控制时序控制芯片 (100) 提供的信号是否向数据驱动芯片 (SD1、SD2、……、SDi) 传输, 进而实现分时逐个开启数据驱动芯片 (SD1、SD2、……、SDi), 使时序控制芯片 (100) 提供的信号依次在数据驱动芯片 (SD1、SD2、……、SDi) 中传递, 从而显著提高数据驱动芯片 (SD1、SD2、……、SDi) 接收信号的质量, 且有效避免信号接收错误。

液晶显示面板的数据驱动系统

技术领域

5 本发明总体说来涉及液晶显示领域，更具体地讲，涉及一种液晶显示面板的数据驱动系统。

背景技术

液晶显示器（Liquid Crystal Display，LCD）的数据驱动系统是利用输出不同的电压来改变液晶分子的排列方向，再透过每个像素不同的透光程度来构成画面不同的灰阶，故新一代显示器在分辨率、亮度与反应时间不断优化的同时，
10 数据驱动系统也需要更高频与更高电压才能满足高扫描频率与快速更新的需求，因此，数据驱动系统的芯片数量也将依据需求而提高。

在现有的液晶显示器的 X-电路板（X board）和控制板（Control board）分离的面板驱动架构中，X-电路板的作用是将控制板的信号传递到设于液晶显示面板上的数据驱动芯片（source driver IC）内部。随着数据驱动芯片数量的增加，X-电路板的尺寸越来越长，导致远端的数据驱动芯片与近端的数据驱动芯片距离过远，进而引起阻抗不连续，使数据驱动芯片接收的信号变得越来越差。
15

目前，通常采用在传输线终端设置终端电阻的方式，提高接收信号的质量。另外，控制板上的时序控制芯片（Timing control IC，TCON IC）与数据驱动芯片之间采用 mini-LVDS 的差分信号方式进行通信，时序控制芯片内部的发射端
20 （TX）传输的是数据信号（data signal），该数据信号是一种电流信号，设置在数据驱动芯片内部的终端电阻可以将电流信号转换为电压信号。为了避免差分信号（例如数据电流信号）在传输时，由于信号在传输线传输在终端形成反射波，干扰原信号，每个数据驱动芯片的内部均需设置一个终端电阻。然而，由于现有的数据驱动系统包括多个数据驱动芯片，输入数据驱动系统的差分电流信号会流向多个数据驱动芯片，因此，每个数据驱动芯片接收到的差分信号的
25 电流将减小，这样就会导致输出的数据驱动电压降低，从而导致画面显示异常。

因此，亟需开发一种新型的液晶显示面板的数据驱动系统，以解决上述存在的问题。

发明内容

本发明的目的在于提供一种液晶显示面板的数据驱动系统，可以显著提高数据驱动芯片接收信号的质量，且有效避免信号接收错误。

为实现上述发明目的，本发明提供一种液晶显示面板的数据驱动系统，包括：时序控制芯片；多个数据驱动芯片；多个第一信号线，用于将预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第一信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述预定数据信号从所述时序控制芯片传输至所述一个数据驱动芯片；多个第一传输门，其中，每个第一传输门设置在一个第一信号线上。

10 在将所述预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片的过程中，所述多个第一传输门不同时导通。

在将所述预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片的过程中，所述多个第一传输门依次导通，并且在每个第一传输门导通时，其他第一传输门截止。

15 所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第一信号线上的第一传输门导通，从而接收所述预定数据信号。

接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，并将控制信号输出到未接收到预定数据信号的数据驱动芯片中的一个或多个数据驱动芯片；接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

20 所述数据驱动系统还包括：多个第二信号线，用于将时钟控制信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第二信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述时钟控制信号传输至所述一个数据驱动芯片；多个第二传输门，其中，每个第二传输门设置在一个第二信号线上。

连接到任意一个数据驱动芯片的第一信号线上的第一传输门与连接到所述任意一个数据驱动芯片的第二信号线上的第二传输门同时导通或截止。

每当一个数据驱动芯片在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线上的第一传输门截止，其中， N 为大于 0 的整数。

5 接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的一个或多个数据驱动芯片，其中， M 为小于 N 的正整数；接收到控制信号的数据驱动芯片控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通，从而当接收到时钟控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止时，接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

10 所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第二信号线上的第二传输门导通。

所述时钟控制信号和所述预定数据信号分别以差分信号的方式来传输。

15 本发明提供一种液晶显示面板的数据驱动系统，通过传输门的导通和截止控制时序控制芯片提供的信号是否向数据驱动芯片传输，进而实现分时开启多个数据驱动芯片，使时序控制芯片提供的信号依次在数据驱动芯片中传递，避免由于时序控制芯片提供的的数据信号流向多个数据驱动芯片而导致的每个数据驱动芯片接收到的数据信号的电流减小、转换后的电压降低的问题，显著提高数据驱动芯片接收信号的质量，且有效避免信号接收错误。

附图说明

20 图 1 示出本发明实施例的液晶显示面板的数据驱动系统的示意图。

图 2 示出图 1 的液晶显示面板的数据驱动系统的时序图。

具体实施方式

下面参照图 1 和图 2 描述根据本发明的实施例的液晶显示面板的数据驱动系统。

25 图 1 示出根据本发明实施例的液晶显示面板的数据驱动系统的示意图。参照图 1，本发明的实施例中提出的液晶显示面板的数据驱动系统包括：时序控

制芯片 100、多个数据驱动芯片 SD1、SD2、……、SD_i、多个第一信号线 L₁₁、L₂₁、……、L_{i1}、多个第一传输门 TG₁₁、TG₂₁、……、TG_{i1}。其中，i 为正整数。

这里，时序控制芯片 100 制作于控制板（Control board）上，用于提供液晶显示面板显示影像所需的预定数据信号和时钟控制信号（clock signal）。优选地，所述预定数据信号和时钟控制信号分别以差分信号的方式来传输，应当理解，在此情况下，传输差分信号的信号线分别包括正极线和负极线。

所述多个第一信号线用于将预定数据信号从时序控制芯片 100 传输至所述多个数据驱动芯片。每个第一信号线设置在时序控制芯片 100 与一个数据驱动芯片之间，以用于将所述预定数据信号传输至所述一个数据驱动芯片。例如，第一信号线 L₁₁ 设置在时序控制芯片 100 与第一数据驱动芯片 SD1 之间，以用于将所述预定数据信号传输至所述第一数据驱动芯片 SD1。

每个第一传输门设置在一个第一信号线上。这里，每个第一传输门控制自己所在的第一信号线是否将预定数据信号传输至该第一信号线所连接的数据驱动芯片。例如，第一传输门 TG₁₁ 设置在第一信号线 L₁₁ 上，当第一传输门 TG₁₁ 导通时，该第一信号线 L₁₁ 将预定数据信号传输至第一信号线 L₁₁ 所连接的第一数据驱动芯片 SD1；当第一传输门截止 TG₁₁ 时，该第一信号线 L₁₁ 不能将预定数据信号传输至第一信号线 L₁₁ 所连接的第一数据驱动芯片 SD1。

优选地，第一传输门为 CMOS 传输门，该 CMOS 传输门的两个控制端连接至数据驱动芯片的内部电路，CMOS 传输门的输入端和输出端连接在第一信号线上。应当理解，本实施例中的第一传输门仅是示例性的，还可通过其他的传输门来实现。

在将所述预定数据信号从时序控制芯片 100 传输至所述多个数据驱动芯片的过程中，所述多个第一传输门依次导通，并且在每个第一传输门导通时，其他第一传输门截止。换言之，仅有一个第一传输门导通，从而该第一传输门所在的第一信号线将预定数据信号传输至自己所连接的数据驱动芯片，在此情况下，仅有该数据驱动芯片接收时序控制芯片 100 提供的预定数据信号，那么，所述预定数据信号全部流向该数据驱动芯片，显著提高数据驱动芯片接收信号的质量。应当理解，在多个第一传输门依次导通的过程中，每个数据驱动芯片接收的预定数据信号为时序控制芯片 100 提供的同一数据信号。

然而，本发明不限于此，应当理解，在将所述预定数据信号从时序控制芯片 100 传输至所述多个数据驱动芯片的过程中，所述多个第一传输门可以不同时导通。换言之，在将所述预定数据信号从时序控制芯片 100 传输至所述多个数据驱动芯片的过程中，仅部分第一传输门导通，即，不是所有的第一传输门都导通，从而不是所有的数据驱动芯片都接收时序控制芯片 100 提供的预定数据信号，可以避免该预定数据信号流向全部数据驱动芯片而导致的每个数据驱动芯片接收到的预定数据信号的电流减小、转换后的电压降低的问题。应当理解，当所述多个第一传输门不同时导通时，部分数据驱动芯片接收的预定数据信号为时序控制芯片 100 提供的同一数据信号。

在本实施例中，所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第一信号线上的第一传输门导通，从而接收所述预定数据信号。优选地，所述预定信号为直流电压 DC。换言之，接收到预定信号的数据驱动芯片最先接收时序控制芯片提供的预定数据信号。

接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，并将控制信号输出到未接收到预定数据信号的数据驱动芯片中的一个数据驱动芯片；接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。依次如此进行，直至最后一个数据驱动芯片接收到预定数据信号。

例如，第一数据驱动芯片 SD1 响应于接收到预定信号，控制自己连接的第一信号线 L₁₁ 上的第一传输门 TG₁₁ 导通，从而接收所述预定数据信号；第一数据驱动芯片 SD1 控制自己连接的第一信号线 L₁₁ 上的第一传输门 TG₁₁ 截止，并将控制信号 P₁ 输出到未接收到预定数据信号的第二数据驱动芯片 SD2，第二数据驱动芯片 SD2 控制自己连接的第一信号线 L₂₁ 上的第一传输门 TG₂₁ 导通，以接收预定数据信号；第二数据驱动芯片 SD2 控制自己连接的第一信号线 L₂₁ 上的第一传输门 TG₂₁ 截止，并将控制信号 P₂ 输出到未接收到预定数据信号的第三数据驱动芯片（未示出）；第三数据驱动芯片控制自己连接的第一信号线（未示出）上的第一传输门（未示出）导通，以接收预定数据信号。依次如此进行，直至最后一个数据驱动芯片（即第 i 数据驱动芯片 SD_i）控制自己连接的第一信号线 L_{i1} 上的第一传输门 TG_{i1} 导通，从而接收到预定数据信号。应当理解，本实施例提供的多个数据驱动芯片之间的信号传递过程仅是示例性的，

本发明不限于此。

然而，本发明不限于此，应当理解，接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，还可以将控制信号输出到未接收到预定数据信号的数据驱动芯片中的多个数据驱动芯片；接收到控制信号
5 的多个数据驱动芯片均控制自己连接的第一信号线上的第一传输门导通。依次如此进行，直至全部数据驱动芯片均接收到预定数据信号。换言之，接收到预定数据信号的数据驱动芯片将控制信号输出到未接收到预定数据信号的数据驱动芯片中的部分数据驱动芯片，该部分驱动芯片控制自己连接的第一信号线上的第一传输门导通，从而将所述预定数据信号从时序控制芯片 100 传输至部
10 分数据驱动芯片。依次如此进行，通过控制信号实现接收到预定数据信号的部分数据驱动芯片与未接收到预定数据信号的多个数据驱动芯片中的部分数据驱动芯片依次导通，直至全部数据驱动芯片均接收到预定数据信号。

例如，接收到预定数据信号的第一数据驱动芯片 SD1 和第二数据驱动芯片 SD2 分别将第一控制信号 P_1 和第二控制信号 P_2 输出至未接收到预定数据信号的第三数据驱动芯片 SD3（未示出）和第四数据驱动芯片 SD4（未示出），第
15 三数据驱动芯片 SD3 和第四数据驱动芯片 SD4 分别控制自己连接的第一信号线上的第一传输门同时导通，从而接收时序控制芯片 100 提供的所述预定数据信号。第三数据驱动芯片 SD3 和第四数据驱动芯片 SD4 分别控制自己连接的第一信号线上的第一传输门同时截止，并分别将第三控制信号 P_3 （未示出）和
20 第四控制信号 P_4 （未示出）输出到未接收到预定数据信号的第五数据驱动芯片 SD5（未示出）和第六数据驱动芯片 SD6（未示出），第五数据驱动芯片 SD5 和第六数据驱动芯片 SD6 分别控制自己连接的第一信号线上的第一传输门同时导通，从而接收时序控制芯片 100 提供的所述预定数据信号。依次如此进行，直至全部数据驱动芯片均接收到预定数据信号。应当理解，本实施例提供的依
25 次同时导通两个数据驱动芯片的信号传递过程仅是示例性的，本发明不限于此。

下面详细描述本发明提供的数据驱动系统中分时逐个开启数据驱动芯片以接收时序控制芯片提供的信号的具体过程。

在本实施例中，所述数据驱动系统还包括：多个第二信号线 L_{12} 、 L_{22} 、……、

L_{i2} 和多个第二传输门 TG_{12} 、 TG_{22} 、……、 TG_{i2} 。其中， i 为正整数。

所述多个第二信号线用于将时钟控制信号从时序控制芯片 100 传输至所述多个数据驱动芯片。每个第二信号线设置在时序控制芯片与一个数据驱动芯片之间，以用于将所述时钟控制信号传输至所述一个数据驱动芯片。例如，第二
5 信号线 L_{12} 设置在时序控制芯片与第一数据驱动芯片 SD1 之间，以用于将所述时钟控制信号传输至所述第一数据驱动芯片 SD1。

每个第二传输门设置在一个第二信号线上。这里，每个第二传输门控制自己所在的第二信号线是否将时钟控制信号传输至该第二信号线所连接的数据驱动芯片。例如，第二传输门 TG_{12} 设置在第二信号线 L_{12} 上，当第二传输门
10 TG_{12} 导通时，该第二信号线 L_{12} 将时钟控制信号传输至第二信号线 L_{12} 所连接的第一数据驱动芯片 SD1；当第二传输门截止 TG_{12} 时，该第二信号线 L_{12} 不能将时钟控制信号传输至第二信号线 L_{12} 所连接的第一数据驱动芯片 SD1。

优选地，第二传输门为 CMOS 传输门，该 CMOS 传输门的两个控制端连接至数据驱动芯片的内部电路，CMOS 传输门的输入端和输出端连接在第二信
15 号线上。应当理解，本实施例中的第二传输门仅是示例性的，还可通过其他的传输门来实现。

在本实施例中，连接到任意一个数据驱动芯片的第一信号线上的第一传输门与连接到所述任意一个数据驱动芯片的第二信号线上的第二传输门同时导通或截止。换言之，任意一个数据驱动芯片控制自己连接的第一信号线上的第
20 一传输门和第二信号线上的第二传输门同时导通或截止，从而接收时序控制芯片 100 提供的预定数据信号和 N 个时钟周期的时钟控制信号，其中， N 为大于 0 的整数。

所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第二信号线上的第二传输门导通。换言之，接收到预定信号的数据
25 驱动芯片最先接收时序控制芯片 100 提供的预定数据信号和时钟控制信号。

每当一个数据驱动芯片在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线上的第一传输门截止。换言之，时序控制芯片 100 提供时钟控制信号，该时钟控制信号的 N 个时钟周期对应的时间为接收该 N

个时钟周期的时钟控制信号的数据驱动芯片开启的时间，当完成第 N 个时钟周期的时钟控制信号的接收时，该数据驱动芯片关闭。

在本实施例中，接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的一个数据驱动芯片，其中， M 为小于 N 的正整数；接收到控制信号的数据驱动芯片控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通，从而当接收到时钟控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止时，接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。依次如此进行，直至最后一个数据驱动芯片接收到预定数据信号和时钟控制信号。换言之，当一个接收预定数据信号的数据驱动芯片关闭时，另一个未接收预定数据信号的数据驱动芯片立即开启，从而实现多个数据驱动芯片的分时逐个依次开启，并且，当一个数据驱动芯片开启时，其他数据驱动芯片均关闭。

然而，本发明不限于此，应当理解，接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，可以将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的多个数据驱动芯片，其中， M 为小于 N 的正整数；接收到控制信号的多个数据驱动芯片均控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通，从而当接收到时钟控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止时，接收到控制信号的多个数据驱动芯片均控制自己连接的第一信号线上的第一传输门导通。依次如此进行，直至全部数据驱动芯片均接收到预定数据信号和时钟控制信号。换言之，接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的部分数据驱动芯片，该部分驱动芯片控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通。依次如此进行，通过控制信号实现当接收到时钟控制信号的部分数据驱动芯片关闭时，未接收到时钟控制信号的部分数据驱动芯片开启，直至全部数据驱动芯片均接收到预定数据信号和时钟控制信号。

图 2 示出图 1 的液晶显示面板的数据驱动系统的时序图。

参照图 2，第一数据驱动芯片 SD1 响应于接收到直流电压 DC，控制自己连接的第一信号线 L_{11} 上的第一传输门 TG_{11} 和第二信号线 L_{12} 上的第二传输门 TG_{12} 同时导通，从而接收所述预定数据信号和 N 个时钟周期的时钟控制信号 CLK，并在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线 L_{11} 上的第一传输门 TG_{11} 截止。第一数据驱动芯片 SD1 在完成第 M 个时钟周期的时钟控制信号的接收时（此时，还有 N-M 个时钟周期的时钟控制信号未接收，该 N-M 个时钟周期记为 T1），将控制信号 P_1 输出到未接收到时钟控制信号的第二数据驱动芯片 SD2；第二数据驱动芯片 SD2 控制自己连接的第二信号线 L_{22} 上的第二传输门 TG_{22} 延迟 N-M 个时钟周期导通（延迟的 N-M 个周期记为 T2，且 $T1=T2$ ），从而当第一数据驱动芯片完成第 N 个时钟周期的时钟控制信号的接收时（即第一数据驱动芯片 SD1 控制自己连接的第一信号线 L_{11} 上的第一传输门 TG_{11} 截止时），接收到控制信号 P_1 的第二数据驱动芯片 SD2 控制自己连接的第一信号线 L_{21} 上的第一传输门 TG_{21} 导通，从而接收所述预定数据信号和 N 个时钟周期的时钟控制信号 CLK，并在完成第 N 个时钟周期的时钟控制信号的接收时，第二数据驱动芯片 SD2 控制自己连接的第一信号线 L_{21} 上的第一传输门 TG_{21} 截止，并将控制信号 P_2 输出到未接收到预定数据信号的第三数据驱动芯片（未示出）；第三数据驱动芯片控制自己连接的第一信号线（未示出）上的第一传输门（未示出）导通。应当理解，每个数据驱动芯片同时接收预定数据信号和时钟控制信号。

依次如此进行，直至最后一个数据驱动芯片 SDi 接收到预定数据信号和时钟控制信号，进而实现分时逐个开启数据驱动芯片，以显著提高数据驱动芯片接收信号的质量，且有效避免信号接收错误。

采用上述根据本发明实施例的液晶显示面板的数据驱动系统，通过传输门的导通和截止控制时序控制芯片提供的信号是否向数据驱动芯片传输，进而实现分时开启多个数据驱动芯片，使时序控制芯片提供的信号依次在数据驱动芯片中传递，避免由于时序控制芯片提供的数据信号流向多个数据驱动芯片而导致的每个数据驱动芯片接收到的数据信号的电流减小、转换后的电压降低的问题，显著提高数据驱动芯片接收信号的质量，且有效避免信号接收错误。

上面已经结合具体实施例描述了本发明，但是本发明的实施不限于此。在本发明的精神和范围内，本领域技术人员可以进行各种修改和变型，这些修改

和变型将落入权利要求限定的保护范围之内。

权利要求书

1、一种液晶显示面板的数据驱动系统，其中，包括：

时序控制芯片；

多个数据驱动芯片；

- 5 多个第一信号线，用于将预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第一信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述预定数据信号从所述时序控制芯片传输至所述一个数据驱动芯片；

多个第一传输门，其中，每个第一传输门设置在一个第一信号线上。

- 10 2、如权利要求 1 所述的液晶显示面板的数据驱动系统，其中，在将所述预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片的过程中，所述多个第一传输门不同时导通。

- 15 3、如权利要求 2 所述的液晶显示面板的数据驱动系统，其中，在将所述预定数据信号从所述时序控制芯片传输至所述多个数据驱动芯片的过程中，所述多个第一传输门依次导通，并且在每个第一传输门导通时，其他第一传输门截止。

4、如权利要求 3 所述的液晶显示面板的数据驱动系统，其中，所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第一信号线上的第一传输门导通，从而接收所述预定数据信号。

- 20 5、如权利要求 1 所述的液晶显示面板的数据驱动系统，其中，接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，并将控制信号输出到未接收到预定数据信号的数据驱动芯片中的一个或多个数据驱动芯片，

- 25 接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

6、如权利要求 2 所述的液晶显示面板的数据驱动系统，其中，接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，并将控制信号输出到未接收到预定数据信号的数据驱动芯片中的一个或多个数据驱动芯片，

5 接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

7、如权利要求 3 所述的液晶显示面板的数据驱动系统，其中，接收到预定数据信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止，并将控制信号输出到未接收到预定数据信号的数据驱动芯片中的一个或多个数据驱动芯片，

10

接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

8、如权利要求 5 所述的液晶显示面板的数据驱动系统，其中，所述数据驱动系统还包括：

15 多个第二信号线，用于将时钟控制信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第二信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述时钟控制信号传输至所述一个数据驱动芯片；

多个第二传输门，其中，每个第二传输门设置在一个第二信号线上。

9、如权利要求 6 所述的液晶显示面板的数据驱动系统，其中，所述数据驱动系统还包括：

20

多个第二信号线，用于将时钟控制信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第二信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述时钟控制信号传输至所述一个数据驱动芯片；

多个第二传输门，其中，每个第二传输门设置在一个第二信号线上。

25 10、如权利要求 7 所述的液晶显示面板的数据驱动系统，其中，所述数据驱动系统还包括：

多个第二信号线，用于将时钟控制信号从所述时序控制芯片传输至所述多个数据驱动芯片，其中，每个第二信号线设置在所述时序控制芯片与一个数据驱动芯片之间，以用于将所述时钟控制信号传输至所述一个数据驱动芯片；

多个第二传输门，其中，每个第二传输门设置在一个第二信号线上。

5 11、如权利要求 8 所述的液晶显示面板的数据驱动系统，其中，连接到任意一个数据驱动芯片的第一信号线上的第一传输门与连接到所述任意一个数据驱动芯片的第二信号线上的第二传输门同时导通或截止。

12、如权利要求 9 所述的液晶显示面板的数据驱动系统，其中，连接到任意一个数据驱动芯片的第一信号线上的第一传输门与连接到所述任意一个数据驱动芯片的第二信号线上的第二传输门同时导通或截止。
10

13、如权利要求 10 所述的液晶显示面板的数据驱动系统，其中，连接到任意一个数据驱动芯片的第一信号线上的第一传输门与连接到所述任意一个数据驱动芯片的第二信号线上的第二传输门同时导通或截止。

14、如权利要求 11 所述的液晶显示面板的数据驱动系统，其中，每当一个数据驱动芯片在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线上的第一传输门截止，其中，N 为大于 0 的整数。
15

15、如权利要求 12 所述的液晶显示面板的数据驱动系统，其中，每当一个数据驱动芯片在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线上的第一传输门截止，其中，N 为大于 0 的整数。

20 16、如权利要求 13 所述的液晶显示面板的数据驱动系统，其中，每当一个数据驱动芯片在完成第 N 个时钟周期的时钟控制信号的接收时，控制自己连接的第一信号线上的第一传输门截止，其中，N 为大于 0 的整数。

17、如权利要求 14 所述的液晶显示面板的数据驱动系统，其中，接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的一个或多个数据驱动芯片，其中，M 为小于 N 的正整数，
25

接收到控制信号的数据驱动芯片控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通，从而当接收到时钟控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止时，接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

- 5 18、如权利要求 15 所述的液晶显示面板的数据驱动系统，其中，接收到时钟控制信号的数据驱动芯片在完成第 M 个时钟周期的时钟控制信号的接收时，将控制信号输出到未接收到时钟控制信号的数据驱动芯片中的一个或多个数据驱动芯片，其中， M 为小于 N 的正整数，

- 10 接收到控制信号的数据驱动芯片控制自己连接的第二信号线上的第二传输门延迟 $N-M$ 个时钟周期导通，从而当接收到时钟控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门截止时，接收到控制信号的数据驱动芯片控制自己连接的第一信号线上的第一传输门导通。

- 15 19、如权利要求 17 所述的液晶显示面板的数据驱动系统，其中，所述多个数据驱动芯片中的一个数据驱动芯片响应于接收到预定信号，控制自己连接的第二信号线上的第二传输门导通。

20、如权利要求 8 所述的液晶显示面板的数据驱动系统，其中，所述时钟控制信号和所述预定数据信号分别以差分信号的方式来传输。

20

25

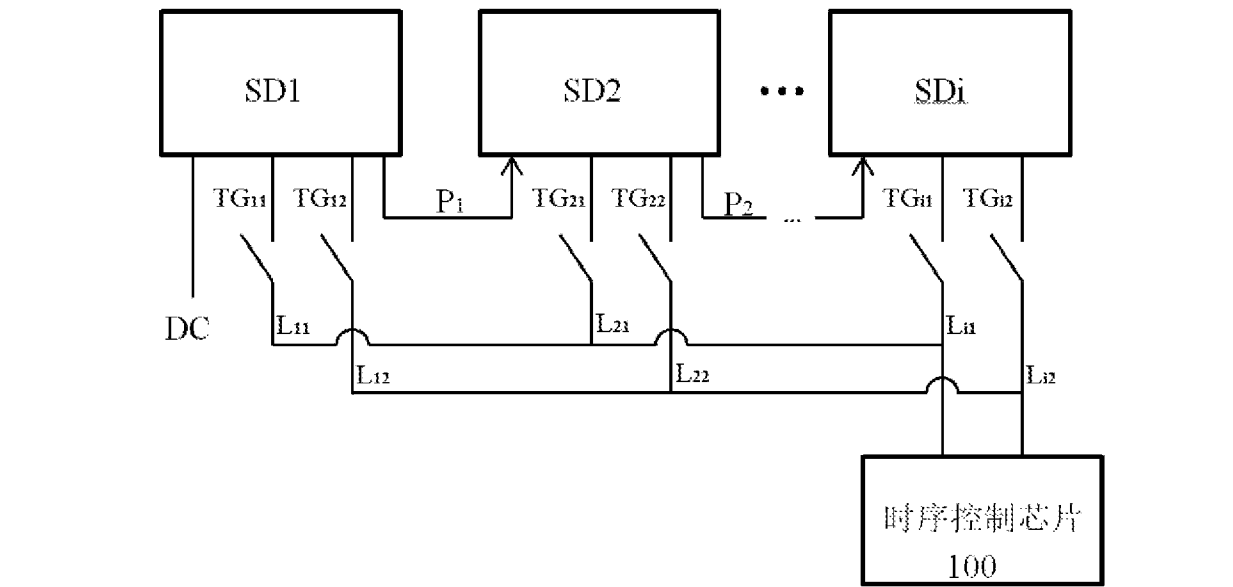


图 1

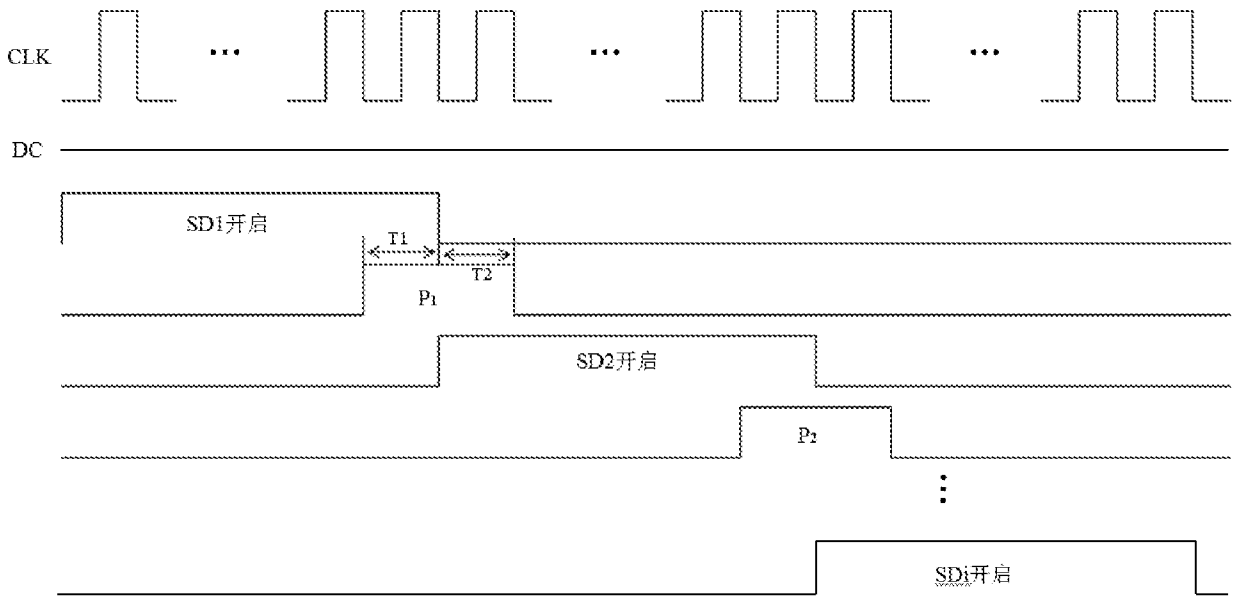


图 2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/090891**A. CLASSIFICATION OF SUBJECT MATTER**

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G02F1/-; G11C19/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, CNKI, VEN: source, in turn, time, timing, data, switch, gate, transistor, line, first, second, on, off, different, turn, one by one

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 105118430 A (EVERDISPLAY OPTRONICS (SHANGHAI) LIMITED), 02 December 2015 (02.12.2015), description, paragraphs [0046]-[0093], and figures 4-12	1-4
A	CN 104952408 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 30 September 2015 (30.09.2015), the whole document	1-20
A	JP 2009031751 A (SONY CORP.), 12 February 2009 (12.02.2009), the whole document	1-20
A	US 2003117362 A1 (LG PHILIPS LCD CO., LTD.), 26 June 2003 (26.06.2003), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
29 March 2017 (29.03.2017)Date of mailing of the international search report
07 April 2017 (07.04.2017)Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451Authorized officer
NIE, Yingying
Telephone No.: (86-10) **62089873**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/090891

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 105118430 A	02 December 2015	US 2017061890 A1	02 March 2017
CN 104952408 A	30 September 2015	WO 2017004850 A1	12 January 2017
JP 2009031751 A	12 February 2009	KR 20090004518 A	12 January 2009
		TW 200912876 A	16 March 2009
		CN 101334978 A	31 December 2008
		JP 5191509 B2	08 May 2013
		KR 1475389 B1	22 December 2014
		JP 2010256921 A	11 November 2010
		US 8319760 B2	27 November 2012
		US 2009002307 A1	01 January 2009
		TW I396167 B	11 May 2013
US 2003117362 A1	26 June 2003	CN 100336096 C	05 September 2007
		JP 4119175 B2	16 July 2008
		KR 100864918 B1	22 October 2008
		CN 1428757 A	09 July 2003
		KR 20030054902 A	02 July 2003
		US 7436384 B2	14 October 2008
		JP 2003195836 A	09 July 2003

国际检索报告

国际申请号

PCT/CN2016/090891

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G; G02F1/-; G11C19/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, CNTXT, CNKI, VEN: 时序、数据、源、开关、门、晶体管、线、第一、第二、通、断、不同、依次、逐一 time, timing, data, switch, gate, transistor, line, first, second, on, off, different, turn, one by one

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 105118430 A (上海和辉光电有限公司) 2015年 12月 2日 (2015 - 12 - 02) 说明书第[0046]-[0093]段, 图4-12	1-4
A	CN 104952408 A (深圳市华星光电技术有限公司) 2015年 9月 30日 (2015 - 09 - 30) 全文	1-20
A	JP 2009031751 A (SONY CORP) 2009年 2月 12日 (2009 - 02 - 12) 全文	1-20
A	US 2003117362 A1 (LG PHILIPS LCD CO LTD) 2003年 6月 26日 (2003 - 06 - 26) 全文	1-20

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 3月 29日

国际检索报告邮寄日期

2017年 4月 7日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

聂莹莹

电话号码 (86-10)62089873

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/090891

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105118430	A	2015年 12月 2日	US	2017061890	A1	2017年 3月 2日
CN	104952408	A	2015年 9月 30日	WO	2017004850	A1	2017年 1月 12日
JP	2009031751	A	2009年 2月 12日	KR	20090004518	A	2009年 1月 12日
				TW	200912876	A	2009年 3月 16日
				CN	101334978	A	2008年 12月 31日
				JP	5191509	B2	2013年 5月 8日
				KR	1475389	B1	2014年 12月 22日
				JP	2010256921	A	2010年 11月 11日
				US	8319760	B2	2012年 11月 27日
				US	2009002307	A1	2009年 1月 1日
				TW	I396167	B	2013年 5月 11日
US	2003117362	A1	2003年 6月 26日	CN	100336096	C	2007年 9月 5日
				JP	4119175	B2	2008年 7月 16日
				KR	100864918	B1	2008年 10月 22日
				CN	1428757	A	2003年 7月 9日
				KR	20030054902	A	2003年 7月 2日
				US	7436384	B2	2008年 10月 14日
				JP	2003195836	A	2003年 7月 9日

表 PCT/ISA/210 (同族专利附件) (2009年7月)