

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月17日(17.05.2018)



(10) 国際公開番号

WO 2018/087975 A1

(51) 国際特許分類:
H04N 5/359 (2011.01) H01L 27/146 (2006.01)
G02B 7/34 (2006.01) H04N 5/3745 (2011.01)
G03B 13/36 (2006.01)

(21) 国際出願番号: PCT/JP2017/029458

(22) 国際出願日: 2017年8月16日(16.08.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2016-217849 2016年11月8日(08.11.2016) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 上村 晃史 (UEMURA Koushi); 〒2430021 神奈川県厚木市岡田四丁目16番1

号 ソニーL S I デザイン株式会社内 Kanagawa (JP). 眞田 慎吾 (SANADA Shingo); 〒2430021 神奈川県厚木市岡田四丁目16番1号 ソニーL S I デザイン株式会社内 Kanagawa (JP). 辻 清茂 (TSUJI Kiyoshige); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 花田 秀幸 (HANADA Hideyuki); 〒2430021 神奈川県厚木市岡田四丁目16番1号 ソニーL S I デザイン株式会社内 Kanagawa (JP).

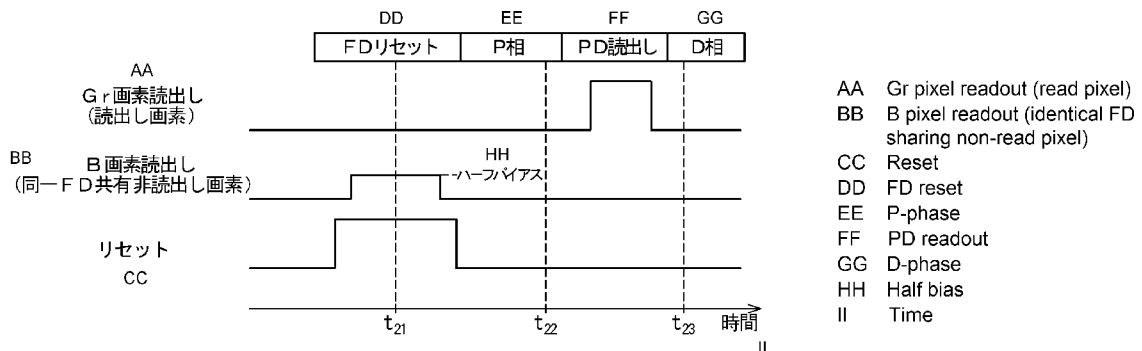
(74) 代理人: 山本 孝久, 外 (YAMAMOTO Takahisa et al.); 〒1410032 東京都品川区大崎4丁目3番2号 秋葉ビル301号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,

(54) Title: SOLID-STATE IMAGE PICKUP ELEMENT, SOLID-STATE IMAGE PICKUP ELEMENT DRIVING METHOD, AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像素子、固体撮像素子の駆動方法、及び、電子機器

〔図7〕



(57) Abstract: A solid-state image pickup element of the present disclosure is provided with: a pixel array part in which unit pixels each including a photoelectric conversion unit are arranged in a two-dimensional matrix-like configuration and in which a floating diffusion is shared by multiple unit pixels; and a drive unit which, during a reset period of the floating diffusion of a read pixel for reading out electric charges, performs driving for dumping, in the floating diffusion, a portion of the electric charges of non-read pixels that share the floating diffusion with the read pixel.

(57) 要約: 本開示の固体撮像素子は、光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、を備える。

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

固体撮像素子、固体撮像素子の駆動方法、及び、電子機器

技術分野

[0001] 本開示は、固体撮像素子、固体撮像素子の駆動方法、及び、電子機器に関する。

背景技術

[0002] 撮像装置において、自動的に焦点（ピント）が合った状態（即ち、合焦状態）にするオートフォーカス（Auto Focus：A F）の方式の一つとして、位相差検出方式が知られている。位相差検出方式のオートフォーカスは、2つのセンサーを用いて被写体像の位相差を利用し、被写体と撮像レンズとの間の距離を測定してピントを合わせる方式である。この位相差検出方式のオートフォーカスを実現するために、撮像画像を生成するための通常の撮像素素が行列状に2次元配置されて成る画素アレイ部内に、一部の撮像素素に代えて、位相差検出を行うための位相差検出画素を設けた構成の固体撮像素子がある。

[0003] この位相差検出方式のオートフォーカスを実現するための固体撮像素子において、位相差検出画素は複数の光電変換部を有している。また、オートフォーカスの速度と精度の向上を図るために、位相差検出画素の複数の光電変換部の各々が、位相差検出画素に隣接する撮像素素との間で、フローティングディフュージョンを共有するようにしている（例えば、特許文献1参照）。

先行技術文献

特許文献

[0004] 特許文献1：特開2015-91025号公報

発明の概要

発明が解決しようとする課題

[0005] ところで、画素アレイ部内に位相差検出画素を設けて成る固体撮像素子において、例えば暗い環境下でも精度良くオートフォーカスを行うために、位相差検出画素を含む画素行の電荷の蓄積時間を、通常の撮像画素を含む画素行に比べて長く設定することがある。このように、位相差検出画素を含む画素行の電荷の蓄積時間を長く設定すると、大光量の入力時に、位相差検出画素の光電変換部がオーバーフローする場合がある。そして、位相差検出画素の光電変換部がオーバーフローすると、位相差検出画素から溢れた電荷が、フローティングディフュージョンを共有する隣接画素の当該フローティングディフュージョンに流れ込み、ブルーミングの発生原因となる。

[0006] 本開示は、光電変換部から溢れた電荷が、フローティングディフュージョンを共有する隣接画素の当該フローティングディフュージョンに流れ込むことを阻止できる固体撮像素子、固体撮像素子の駆動方法、及び、当該固体撮像素子を有する電子機器を提供することを目的とする。

課題を解決するための手段

[0007] 上記の目的を達成するための本開示の固体撮像素子は、
光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、

を備える。また、上記の目的を達成するための本開示の電子機器は、上記の構成の固体撮像素子を有する。

[0008] また、上記の目的を達成するための本開示の固体撮像素子の駆動方法は、
光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する固体撮像素子の駆動に当たって、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット

期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる。

- [0009] 読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の電荷の一部をフローティングディフュージョンに捨てる。この捨てる動作はリセット期間での動作であるため、捨てられた電荷がフローティングディフュージョンに残存しない。従って、非読出し画素の電荷の一部を、読出し画素のフローティングディフュージョンのリセット期間にあらかじめ、共有するフローティングディフュージョンに捨てることにより、大光量の入力時に、非読出し画素の光電変換部がオーバーフローしないようにすることができる。これにより、フローティングディフュージョンを共有する隣接画素の当該フローティングディフュージョンに、非読出し画素の電荷が流れ込むことを阻止できる。

発明の効果

- [0010] 本開示によれば、フローティングディフュージョンを共有する隣接画素の当該フローティングディフュージョンに、非読出し画素の電荷が流れ込むことを阻止できるため、オーバーフローに起因するブルーミングの発生を抑えることができる。
- [0011] 尚、ここに記載された効果に必ずしも限定されるものではなく、本明細書中に記載されたいずれかの効果であってもよい。また、本明細書に記載された効果はあくまで例示であって、これに限定されるものではなく、また付加的な効果があってもよい。

図面の簡単な説明

- [0012] [図1]図1は、本開示の一実施形態に係る固体撮像素子の基本的なシステム構成を示すシステム構成図である。
- [図2]図2Aは、画素アレイ部の画素配置について説明する図であり、図2Bは、画素間でフローティングディフュージョンを共有する画素共有について説明する図である。
- [図3]図3は、フローティングディフュージョンを共有する撮像素素及び位相

差検出画素の回路構成の一例を示す回路図である。

[図4]図4は、ブルーミングの発生原因についての説明図である。

[図5]図5は、本開示の技術を適用しない場合の画素動作を説明するためのタイミングチャートである。

[図6]図6Aは、図5のタイミング t_{11} における動作説明図であり、図6Bは、図5のタイミング t_{12} における動作説明図であり、図6Cは、図5のタイミング t_{13} における動作説明図である。

[図7]図7は、本開示の技術を適用する場合の実施例に係る画素動作を説明するためのタイミングチャートである。

[図8]図8Aは、図7のタイミング t_{21} における動作説明図であり、図8Bは、図7のタイミング t_{22} における動作説明図であり、図8Cは、図7のタイミング t_{23} における動作説明図である。

[図9]図9は、裏面照射型の画素構造の一例を示す断面図である。

[図10]図10は、本開示の電子機器の一例である撮像装置のシステム構成の概略を示すブロック図である。

発明を実施するための形態

[0013] 以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。本開示の技術は実施形態に限定されるものではない。以下の説明において、同一要素又は同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は以下の順序で行う。

1. 本開示の固体撮像素子、その駆動方法、及び、電子機器、全般に関する説明

2. 基本的なシステム構成

3. 画素アレイ部の画素配置

4. 単位画素の回路構成

5. ブルーミングの発生について

6. ブルーミング対策について

6－１．実施例（ブルーミング対策の具体例）

7．裏面照射型の画素構造

8．変形例

9．電子機器

9－１．撮像装置

10．本開示がとることができる構成

[0014] <本開示の固体撮像素子、その駆動方法、及び、電子機器、全般に関する説明>

本開示の固体撮像素子、その駆動方法、及び、電子機器にあつては、駆動部について、読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の光電変換部とフローティングディフュージョンとの間の転送ゲート部のゲート下の障壁の高さを、電荷非転送時よりも下げる構成とすることができる。また、駆動部について、読出し画素のフローティングディフュージョンのリセット期間に、転送ゲート部のゲート電極に、電荷転送時の電圧よりも低い電圧を印加する構成とすることができる。

[0015] 上述した好ましい構成を含む本開示の固体撮像素子、その駆動方法、及び、電子機器にあつては、フローティングディフュージョンを共有する非読出し画素を、被写体像の位相差を利用して被写体との距離を測定する位相差検出を行うための位相差検出画素である構成とすることができる。

[0016] また、上述した好ましい構成を含む本開示の固体撮像素子、その駆動方法、及び、電子機器にあつては、位相差検出画素について、第１の光電変換部及び第２の光電変換部を有する構成とすることができる。このとき、第１の光電変換部について、位相差検出画素の第１側に隣接する画素とフローティングディフュージョンを共有することが好ましい。また、第２の光電変換部について、位相差検出画素の第２側に隣接する画素とフローティングディフュージョンを共有することが好ましい。

[0017] また、上述した好ましい構成を含む本開示の固体撮像素子、その駆動方法、及び、電子機器にあつては、単位画素について、裏面照射型の画素構造を

有する構成とすることが好ましい。

[0018] [基本的なシステム構成]

図1は、本開示の一実施形態に係る固体撮像素子の基本的なシステム構成を示すシステム構成図である。ここでは、本実施形態に係る固体撮像素子として、X-Yアドレス方式の固体撮像素子の一種であるCMOSイメージセンサを例に挙げて説明する。CMOSイメージセンサとは、CMOSプロセスを応用して、または、部分的に使用して作成されたイメージセンサである。

[0019] 本実施形態に係る固体撮像素子10は、図示せぬ半導体基板（半導体チップ）上に形成された画素アレイ部11と、当該画素アレイ部11と同じ半導体基板上に集積された周辺回路部とを有する構成となっている。周辺回路部は、例えば、垂直駆動部12、カラム処理部13、水平駆動部14、及び、システム制御部15から構成されている。

[0020] 固体撮像素子10は更に、信号処理部18及びデータ格納部19を備えている。信号処理部18及びデータ格納部19については、固体撮像素子10と同じ基板上に搭載しても構わないし、固体撮像素子10とは別の基板上に配置するようにしても構わない。また、信号処理部18及びデータ格納部19の各処理については、固体撮像素子10とは別の基板に設けられる外部信号処理部、例えば、DSP(Digital Signal Processor)回路やソフトウェアによる処理でも構わない。

[0021] 画素アレイ部11は、光電変換を行うことで、受光した光量に応じた光電荷を生成し、かつ、蓄積する光電変換部を含む単位画素（以下、単に「画素」と記述する場合がある）20が行方向及び列方向に、即ち、行列状に2次元配置された構成となっている。ここで、行方向とは画素行の画素の配列方向（即ち、水平方向）を言い、列方向とは画素列の画素の配列方向（即ち、垂直方向）を言う。単位画素20の具体的な回路構成や画素構造の詳細については後述する。

[0022] 画素アレイ部11において、行列状の画素配列に対して、画素行毎に画素

駆動線 16 (16₁~16_n) が行方向に沿って配線され、画素列毎に垂直信号線 17 (17₁~17_n) が列方向に沿って配線されている。画素駆動線 16 は、画素から信号を読み出す際の駆動を行うための、後述する駆動信号を伝送する。図 1 では、画素駆動線 16 について 1 本の配線として示しているが、1 本に限られるものではない。画素駆動線 16 の一端は、垂直駆動部 12 の各行に対応した出力端に接続されている。

[0023] 垂直駆動部 12 は、シフトレジスタやアドレスデコーダなどによって構成され、画素アレイ部 11 の各画素 20 を全画素同時あるいは行単位等で駆動する。すなわち、垂直駆動部 12 は、当該垂直駆動部 12 を制御するシステム制御部 15 と共に、画素アレイ部 11 の各画素 20 を駆動する駆動部を構成している。この垂直駆動部 12 はその具体的な構成については図示を省略するが、一般的に、読出し走査系と掃出し走査系の 2 つの走査系を有する構成となっている。

[0024] 読出し走査系は、単位画素 20 から信号を読み出すために、画素アレイ部 11 の単位画素 20 を行単位で順に選択走査する。単位画素 20 から読み出される信号はアナログ信号である。掃出し走査系は、読出し走査系によって読出し走査が行われる読出し行に対し、その読出し走査よりもシャッタスピードの時間分だけ先行して掃出し走査を行う。

[0025] この掃出し走査系による掃出し走査により、読出し行の単位画素 20 の光電変換部から不要な電荷が掃き出されることによって当該光電変換部がリセットされる。そして、この掃出し走査系による不要電荷の掃き出す（リセットする）ことにより、所謂電子シャッタ動作が行われる。ここで、電子シャッタ動作とは、光電変換部の光電荷を捨てて、新たに露光を開始する（光電荷の蓄積を開始する）動作のことを言う。

[0026] 読出し走査系による読出し動作によって読み出される信号は、その直前の読出し動作または電子シャッタ動作以降に受光した光量に対応するものである。そして、直前の読出し動作による読出しタイミングまたは電子シャッタ動作による掃出しタイミングから、今回の読出し動作による読出しタイミン

グまでの期間が、単位画素 20 における光電荷の露光期間となる。

[0027] 垂直駆動部 12 によって選択走査された画素行の各単位画素 20 から出力される信号は、画素列毎に垂直信号線 17 の各々を通してカラム処理部 13 に入力される。カラム処理部 13 は、画素アレイ部 11 の画素列毎に、選択行の各画素 20 から垂直信号線 17 を通して出力される信号に対して所定の信号処理を行うとともに、信号処理後の画素信号を一時的に保持する。

[0028] 具体的には、カラム処理部 13 は、信号処理として少なくとも、ノイズ除去処理、例えば CDS (Correlated Double Sampling; 相関二重サンプリング) 処理や、DDS (Double Data Sampling) 処理を行う。例えば、CDS 処理により、リセットノイズや画素 20 内の増幅トランジスタの閾値ばらつき等の画素固有の固定パターンノイズが除去される。カラム処理部 13 にノイズ除去処理以外に、例えば、AD (アナログーデジタル) 変換機能を持たせ、アナログの画素信号をデジタル信号に変換して出力することも可能である。

[0029] 水平駆動部 14 は、シフトレジスタやアドレスデコーダなどによって構成され、カラム処理部 13 の画素列に対応する単位回路を順番に選択する。この水平駆動部 14 による選択走査により、カラム処理部 13 において単位回路ごとに信号処理された画素信号が順番に出力される。

[0030] システム制御部 15 は、各種のタイミング信号を生成するタイミングジェネレータなどによって構成され、当該タイミングジェネレータで生成された各種のタイミングを基に、垂直駆動部 12、カラム処理部 13、及び、水平駆動部 14 などの駆動制御を行う。

[0031] 信号処理部 18 は、少なくとも演算処理機能を有し、カラム処理部 13 から出力される画素信号に対して演算処理等の種々の信号処理を行う。データ格納部 19 は、信号処理部 18 での信号処理に当たって、その処理に必要なデータを一時的に格納する。

[0032] 上記の構成の固体撮像素子 10 において、本開示の技術は、単位画素 20 の回路構成及び単位画素 20 の駆動部、特に、垂直駆動部 12 の駆動タイミ

ングを特徴としている。単位画素 20 の回路構成及び垂直駆動部 12 の駆動タイミングの具体的な実施例については後述する。

[0033] 尚、上記のシステム構成は、一例であって、これに限られるものではない。例えば、データ格納部 19 をカラム処理部 13 の後段に配置し、カラム処理部 13 から出力される画素信号を、データ格納部 19 を経由して信号処理部 18 に供給するシステム構成であってもよい。あるいは又、画素アレイ部 11 の列ごとあるいは複数の列ごとに A/D 変換する A/D 変換機能をカラム処理部 13 に持たせるとともに、当該カラム処理部 13 に対してデータ格納部 19 及び信号処理部 18 を並列的に設けるシステム構成であってもよい。

[0034] [画素アレイ部の画素配置]

次に、本実施形態に係る固体撮像素子 10 の画素アレイ部 11 の画素配置について、図 2 A 及び図 2 B を用いてより具体的に説明する。図 2 A は、画素アレイ部 11 の画素配置について説明する図であり、図 2 B は、画素間でフローティングディフュージョンを共有する画素共有について説明する図である。

[0035] 単位画素 20 は、撮像画像を生成するための通常の撮像画素 21 と、位相差検出を行うための位相差検出画素 22 とから成る。図 2 A に示すように、撮像画素 21（図中、白抜きの正方形）は、画素アレイ部 11 に行列状に 2 次元配置されている。撮像画素 21 は、赤色カラーフィルタ層が形成されて赤色光を受光する R 画素、緑色カラーフィルタ層が形成されて緑色光を受光する G 画素、及び、青色カラーフィルタ層が形成されて青色光を受光する B 画素から成り、これらの画素がベイヤー配列に従い規則的に配置されている。

[0036] ここでは、R G B の各画素の配列を例示したが、これは一例であって R G B の画素配列に限られるものではない。例えば、白色光を受光する画素や、黄色などの補色光を受光する画素を含む画素配列であってもよい。

[0037] 図 2 A に示すように、位相差検出画素 22（図中、網掛けの正方形）は、行列状に 2 次元配置された撮像画素 21 の中に散在している。具体的には、

位相差検出画素 2 2 は、画素アレイ部 1 1 において、一部の撮像素素 2 1 に代えて、特定のパターンで規則的に配置されている。尚、撮像素素 2 1 及び位相差検出画素 2 2 の配置は、図 2 A に示す配置に限られるものではなく、他のパターンで配置されるようにしてもよい。

[0038] 図 2 B に示すように、撮像素素 2 1 は、1 つの光電変換部 3 1 を備えている。撮像素素 2 1 は、受光した被写体の像光を光電変換部 3 1 で光電変換することにより、撮像画像を生成するための信号を出力する。位相差検出画素 2 2 は、第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B を備えている。第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B は、被写体像の位相差を利用して被写体との距離を測定する位相差検出に用いられる。すなわち、位相差検出画素 2 2 は、受光した被写体の像光を第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B で光電変換することにより、位相差検出方式のオートフォーカスに用いる、位相差検出を行うための信号を出力する。

[0039] 位相差検出画素 2 2 において、第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B は、後述するフローティングディフュージョン（浮遊拡散領域／不純物拡散領域）を、位相差検出画素 2 2 に隣接する撮像素素 2 1 の光電変換部 3 1 と共用する。例えば、図 2 B に示すように、第 1 の光電変換部 3 2 A は、位相差検出画素 2 2 の第 1 側（図の下側）に隣接する撮像素素 2 1 の光電変換部 3 1 とフローティングディフュージョンを共有する（図中、破線 a で囲む組み合わせ）。第 2 の光電変換部 3 2 B は、位相差検出画素 2 2 の第 2 側（図の右側）に隣接する撮像素素 2 1 の光電変換部 3 1 とフローティングディフュージョンを共有する（図中、破線 b で囲む組み合わせ）。

[0040] 位相差検出画素 2 2 と当該位相差検出画素 2 2 の第 1 側に隣接する撮像素素 2 1 との間で共有されるフローティングディフュージョンは、光電変換部 3 1 又は第 1 の光電変換部 3 2 A で光電変換された電荷を電圧に変換する。位相差検出画素 2 2 と当該位相差検出画素 2 2 の第 2 側に隣接する撮像素素 2 1 との間で共有されるフローティングディフュージョンは、光電変換部 3 1 又は第 2 の光電変換部 3 2 B で光電変換された電荷を電圧に変換する。

[0041] 尚、位相差検出画素 2 2 と当該位相差検出画素 2 2 に隣接する撮像素素 2 1 との組み合わせについては、図 2 B に示す組み合わせに限られるものではない。例えば、位相差検出画素 2 2 と、当該位相差検出画素 2 2 に対して上下に隣接する撮像素素 2 1 との組み合わせ等であってもよい。図 2 B において、G r 画素は、R 画素を含む画素行の G 画素を意味し、G b 画素は、B 画素を含む画素行の G 画素を意味している。

[0042] [単位画素の回路構成]

次に、フローティングディフュージョンを共有する撮像素素 2 1 及び位相差検出画素 2 2 の回路構成について図 3 を用いて説明する。図 3 は、フローティングディフュージョンを共有する撮像素素 2 1 及び位相差検出画素 2 2 の回路構成の一例を示す回路図である。図 3 には、図 2 B における 1 つの位相差検出画素 2 2 の回路構成、及び、当該位相差検出画素 2 2 に隣接する 2 つの撮像素素 2 1 G r, 2 1 G b の回路構成を図示している。

[0043] 撮像素素 2 1 G r, 2 1 G b はそれぞれ、光電変換部 3 1 に加えて、転送ゲート部である転送トランジスタ 4 1、フローティングディフュージョン (FD) 4 2、リセットトランジスタ 4 3、増幅トランジスタ 4 4、及び、選択トランジスタ 4 5 を有している。光電変換部 3 1 は、例えばフォトダイオード PD から成る。

[0044] また、位相差検出画素 2 2 は、第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B に加えて、光電変換部 3 2 A, 3 2 B それぞれに対応する転送トランジスタ (転送ゲート部) 4 1、フローティングディフュージョン 4 2、リセットトランジスタ 4 3、増幅トランジスタ 4 4、及び、選択トランジスタ 4 5 を有している。第 1 の光電変換部 3 2 A 及び第 2 の光電変換部 3 2 B は、例えばフォトダイオード PD から成る。

[0045] ここで、位相差検出画素 2 2 において、第 1 の光電変換部 3 2 A は、位相差検出画素 2 2 に対してその下側に隣接する撮像素素 2 1 G r (図 2 B 参照) の光電変換部 3 1 と、フローティングディフュージョン 4 2、増幅トランジスタ 4 4、及び、選択トランジスタ 4 5 を共有している。また、第 2 の光

電変換部 3 2 B は、位相差検出画素 2 2 に対してその右側に隣接する撮像素 2 1 G b (図 2 B 参照) の光電変換部 3 1 と、フローティングディフュージョン 4 2、増幅トランジスタ 4 4、及び、選択トランジスタ 4 5 を共有している。

[0046] 転送トランジスタ 4 1 は、垂直駆動部 1 2 (図 1 参照) から転送パルス T R G がゲート電極に印加されることにより、光電変換部 3 1 / 第 1 の光電変換部 3 2 A / 第 2 の光電変換部 3 2 B で光電変換された電荷をフローティングディフュージョン 4 2 に転送する。フローティングディフュージョン 4 2 は、光電変換部 3 1 / 第 1 の光電変換部 3 2 A / 第 2 の光電変換部 3 2 B から転送された (読み出された) 電荷を電圧に変換する。リセットトランジスタ 4 3 は、垂直駆動部 1 2 からリセットパルス R S T がゲート電極に印加されることにより、フローティングディフュージョン 4 2 をリセットする。

[0047] 増幅トランジスタ 4 4 は、フローティングディフュージョン 4 2 で電圧に変換された画素信号を、選択トランジスタ 4 5 を通して垂直信号線 1 7 に出力する。選択トランジスタ 4 5 は、垂直駆動部 1 2 から選択パルス S E L が印加されることにより、垂直信号線 1 7 に対して増幅トランジスタ 4 4 を選択的に接続する。

[0048] 上述したように、位相差検出画素 2 2 において、2 つの光電変換部 3 2 A、3 2 B が、それぞれ異なる隣接画素のフローティングディフュージョン 4 2 及び増幅トランジスタ 4 4 を共有しているため、2 つの光電変換部 3 2 A、3 2 B それぞれの露光及び読出しを同時に行うことができる。

[0049] 上記の回路構成において、例えば位相差検出画素 2 2 の第 1 の光電変換部 3 2 A に関して、図 3 に破線で示す、第 1 の光電変換部 3 2 A → 転送トランジスタ 4 1 → リセットトランジスタ 4 3 → 電源 V_{DD} の経路が、オーバーフローパスとなる。

[0050] [ブルーミングの発生について]

上述した位相差検出画素 2 2 を備える固体撮像素子 1 0 において、例えば暗い環境下でも精度良くオートフォーカスを行うために、位相差検出画素 2

2を含む画素行の電荷の蓄積時間（露光時間）を、撮像素素21Gr, 21Gbを含む画素行に比べて長く設定することがある。蓄積時間を長く設定すると、大光量の入力時に、位相差検出画素22の第1の光電変換部32A及び第2の光電変換部32Bがオーバーフローし、ブルーミングの発生原因となる。

[0051] ここで、ブルーミングの発生原因について、図4を用いて具体的に説明する。図4は、ブルーミングの発生原因についての説明図である。

[0052] 図4において、XVSは垂直同期信号を示し、Tは位相差検出画素22の光電変換部32A, 32Bで電荷が溢れるまでの時間を示している。また、白抜きの破線の四角はシャッタタイミングの位相差検出画素22を示し、網掛けの破線の四角は読出しタイミングの位相差検出画素22を示し、白抜きの実線の四角はシャッタタイミングの撮像素素21を示し、網掛けの実線の四角は読出しタイミングの撮像素素21を示している。

[0053] 位相差検出画素22の読出しタイミング後、第1の光電変換部32A及び第2の光電変換部32Bには不要電荷の蓄積が行われ、時間Tが経過すると、第1の光電変換部32A及び第2の光電変換部32Bから電荷が溢れる（オーバーフロー）。そして、第1の光電変換部32A及び第2の光電変換部32Bがオーバーフローすると、位相差検出画素22から溢れた電荷が、撮像素素21と共有するフローティングディフュージョン42に流れ込み、当該フローティングディフュージョン42に蓄積される。

[0054] これにより、撮像素素21において、光電変換部31からフローティングディフュージョン42に電荷が読み出されたときに、第1の光電変換部32A及び第2の光電変換部32Bからオーバーフローした不要電荷が、撮像素素21にとって余分な電荷として、本来の信号電荷に上乗せされた形となる。その結果、ブルーミングが発生し、これが白浮きの横筋として視認され、撮像素素の画質の悪化を招く一因となる。

[0055] 尚、ここでは、位相差検出画素22を含む画素行の電荷の蓄積時間を長く設定した場合を例に挙げて説明したが、位相差検出画素22を含む画素行に

限られるものではなく、通常の撮像素子 21 を含む画像行についても、蓄積時間の設定によってブルーミングが発生することが考えられる。

[0056] 通常の撮像素子 21 を含む画像行におけるブルーミング発生について、図 5 及び図 6 を用いて説明する。図 5 は、本開示の技術を適用しない場合の画素動作を説明するためのタイミングチャートであり、図 6 は、図 5 の各タイミングにおける光電変換部 (PD) のポテンシャル、転送ゲート部 (転送トランジスタ 41) のゲート下の障壁、及び、フローティングディフュージョン (FD) のポテンシャルを示す動作説明図である。

[0057] 図 5 には、蓄積された電荷を読み出す読出し画素を含む画素行の転送パルス TRG、当該読出し画素と同一のフローティングディフュージョン 42 を共有する非読出し画素を含む画素行の転送パルス TRG、及び、リセットパルス RST のタイミング関係を示している。ここでは、一例として、読出し画素を Gr 画素とし、非読出し画素を B 画素としている。

[0058] 図 6 A には、図 5 のタイミング t_{11} における動作説明図を示し、図 6 B には、図 5 のタイミング t_{12} における動作説明図を示し、図 6 C には、図 5 のタイミング t_{13} における動作説明図を示している。ここで、タイミング t_{11} は、フローティングディフュージョン FD のリセットタイミングである。タイミング t_{12} は、フローティングディフュージョン FD のリセット後の信号 (所謂、P 相) の読出しタイミングである。タイミング t_{13} は、光電変換部 PD からフローティングディフュージョン FD へ電荷を読み出した後の信号 (所謂、D 相) の読出しタイミングである。

[0059] 図 6 A に示すように、フローティングディフュージョン FD のリセット後、非読出し画素である B 画素が飽和レベルに達する。そして、図 6 B に示すように、P 相の期間において、B 画素の不要電荷が転送トランジスタ 41 のゲート下の障壁を越えて、Gr 画素と共有するフローティングディフュージョン FD に流れ込む。このオーバーフローした不要電荷が、図 6 C に示すように、D 相の期間で、Gr 画素の本来の信号電荷に上乗せとなり、その結果、隣接画素からの不要電荷のオーバーフローに起因するブルーミングが発生

し、白浮きの横筋として視認される。

[0060] [ブルーミング対策について]

そこで、本実施形態に係る固体撮像素子 10 では、電荷を読み出す読出し画素のフローティングディフュージョンFDのリセット期間に、当該読出し画素とフローティングディフュージョンFDを共有する非読出し画素の電荷の一部をフローティングディフュージョンFDに捨てる。非読出し画素の電荷の一部を捨てる動作は、フローティングディフュージョンFDのリセット期間であるため、捨てられた電荷がフローティングディフュージョンFDに残存することはない。

[0061] 従って、非読出し画素の電荷の一部を、読出し画素のフローティングディフュージョンFDのリセット期間にあらかじめ、当該読出し画素と共有するフローティングディフュージョンFDに捨てることにより、大光量の入力時に、非読出し画素の光電変換部PDがオーバーフローしないようにすることができる。これにより、フローティングディフュージョンFDを共有する隣接画素の当該フローティングディフュージョンFDに、非読出し画素の不要電荷が流れ込むことを阻止できるため、隣接画素からの不要電荷のオーバーフローに起因するブルーミングの発生を抑制することができる。

[0062] (実施例)

以下に、読出し画素のフローティングディフュージョンFDのリセット期間に、非読出し画素の電荷の一部を、共有するフローティングディフュージョンFDに捨てる具体的な実施例について説明する。

[0063] 本実施例では、読出し画素のフローティングディフュージョンFDのリセット期間に、転送トランジスタ（転送ゲート部）41のゲート下の障壁の高さを、電荷非転送時よりも下げることにより、非読出し画素の電荷の一部を、読出し画素と共有するフローティングディフュージョンFDに捨てることを特徴としている。より具体的には、転送トランジスタ41のゲート電極に転送パルスTRGとして、電荷転送時の電圧よりも低い電圧、例えば半分程度の電圧（所謂、ハーフバイアス）を印加することにより、転送トランジス

タ 4 1 のゲート下の障壁の高さを電荷非転送時よりも下げるようにする。

- [0064] 本実施例について、図 7 及び図 8 を用いて具体的に説明する。図 7 は、本開示の技術を適用する場合の実施例に係る画素動作を説明するためのタイミングチャートであり、図 8 は、図 7 の各タイミングにおける光電変換部（P D）のポテンシャル、転送ゲート部（転送トランジスタ 4 1）のゲート下の障壁、及び、フローティングディフュージョン（F D）のポテンシャルを示す動作説明図である。
- [0065] 図 7 には、蓄積された電荷を読み出す読出し画素を含む画素行の転送パルス T R G、当該読出し画素と同一のフローティングディフュージョン 4 2 を共有する非読出し画素を含む画素行の転送パルス T R G、及び、リセットパルス R S T のタイミング関係を示している。ここでは、一例として、読出し画素を G r 画素とし、非読出し画素を B 画素としている。転送パルス T R G 及びリセットパルス R S T は、図 1 に示す垂直駆動部 1 2 から画素駆動線 1 6（1 6₁～1 6_n）を通して、単位画素 2 0（撮像素素 2 1 や位相差検出画素 2 2）に対して画素行単位で出力される。
- [0066] 図 7 に示すように、読出し画素のフローティングディフュージョン F D のリセット期間において、フローティングディフュージョン F D を共有する非読出し画素の転送パルス T R G として、電荷転送時の電圧よりも低い電圧（例えば、ハーフバイアス）を印加することを特徴としている。
- [0067] 図 8 A には、図 7 のタイミング t_{21} における動作説明図を示し、図 8 B には、図 7 のタイミング t_{22} における動作説明図を示し、図 8 C には、図 7 のタイミング t_{23} における動作説明図を示している。ここで、タイミング t_{21} は、フローティングディフュージョン F D のリセットタイミングである。タイミング t_{22} は、フローティングディフュージョン F D のリセット後の信号（P 相）の読出しタイミングである。タイミング t_{23} は、光電変換部 P D からフローティングディフュージョン F D へ電荷を読み出した後の信号（D 相）の読出しタイミングである。
- [0068] 読出し画素である G r 画素のフローティングディフュージョン F D のリセ

ット期間において、非読出し画素であるB画素の転送パルスTRGをハーフバイアスとすることで、図8Aに示すように、B画素の転送トランジスタ41のゲート下の障壁の高さを電荷非転送時よりも下げる。これにより、B画素の過剰電荷が、リセット状態にあるフローティングディフュージョンFDに捨てられる。

[0069] P相の期間に入る前に、転送パルスTRGを非転送レベルに戻す。これにより、図8Bに示すように、Gr画素の転送トランジスタ41のゲート下の障壁の高さが電荷非転送時の高さに上がる。B画素の過剰電荷をあらかじめフローティングディフュージョンFDに捨てているため、障壁の高さが上がることで、B画素の不要電荷がフローティングディフュージョンFDにオーバーフローすることはない。そして、図8Cに示すように、D相の間では、Gr画素の本来の信号電荷がフローティングディフュージョンFDに読み出されるため、隣接画素からの不要電荷のオーバーフローに起因するブルーミングの発生を抑制することができる。

[0070] [裏面照射型の画素構造]

以上説明した本実施形態に係るブルーミング対策の手法は、単位画素20が、表面照射型の画素構造にも適用できるが、裏面照射型の画素構造に適用した方がその効果が顕著である。ここで、「裏面照射型の画素構造」とは、半導体基板の配線層が形成される側の第1面を基板表面とすると、第1面と反対側の第2面、即ち基板裏面側（半導体基板の裏側）から入射光を取り込む（光が照射される）画素構造を言う。逆に、「表面照射型の画素構造」とは、基板表面側から入射光を取り込む（光が照射される）画素構造を言う。

[0071] ここで、裏面照射型の画素構造の概略について、図9を用いて説明する。図9は、裏面照射型の画素構造の一例を示す断面図である。ここでは、2画素分の断面構造を示している。

[0072] 図9において、半導体基板51には、光電変換部（フォトダイオード）31や画素トランジスタ（図3のトランジスタ41，43～45）が形成され

ている。そして、半導体基板 5 1 の基板裏面側には、絶縁膜 5 2 を介してカラーフィルタ 5 3 が形成されている。そして、カラーフィルタ 5 3 の上に平坦化膜 5 4 が、当該平坦化膜 5 4 の上にマイクロレンズ（オンチップレンズ）5 5 が順に積層されている。

[0073] 一方、半導体基板 5 1 の基板表面側の層間絶縁膜 5 6 内に、画素トランジスタ（図 3 のトランジスタ 4 1, 4 3 ~ 4 5）のゲート電極や金属配線が多層配線されて成る配線層 5 7 が形成されている。そして、層間絶縁膜 5 6 の半導体基板 5 1 と反対側の面には、接着剤 5 8 によって支持基板 5 9 が貼り付けられている。

[0074] 上記の裏面照射型の画素構造によれば、配線層 5 7 が形成されていない基板裏面側から入射光を取り込むために、同じ面積の光電変換部 3 1 であっても、表面照射型の画素構造よりも大量の光をとり入れ、格段にノイズの少ない画像を撮像することができる。また、光電変換部 3 1 の受光面を考慮して配線層 5 7 の各配線をレイアウトする必要があるために、配線のレイアウトの自由度が高くなり、表面照射型の画素構造に比べて画素の微細化を図ることができる。

[0075] 表面照射型の画素構造の場合、オーバーフローパス（ブルーミングパルス）をバルク側に形成できるのに対して、裏面照射型の画素構造の場合、上述した画素構造から明らかなように、光電変換部 3 1 からフローティングディフュージョン F D（図 3 の 4 2）へのオーバーフローパスとなる。これにより、裏面照射型の画素構造の場合、フローティングディフュージョン F D を隣接画素と共有すると、表面照射型の画素構造に比べてブルーミングの問題が発生し易い。従って、本実施形態に係るブルーミング対策の手法は、裏面照射型の画素構造に適用すると特に有用なものとなる。但し、裏面照射型の画素構造への適用に限られるものではなく、表面照射型の画素構造に適用してもよい。

[0076] [変形例]

上記の実施形態では、ブルーミング対策の手法を、画素アレイ部 1 1 内に

位相差検出画素 22 を含む固体撮像素子に適用した場合を例に挙げて説明したが、これに限られるものではない。例えば、ダイナミックレンジの拡大を図る技術を用いた固体撮像素子にも適用することができる。ダイナミックレンジの拡大を図る技術として、次の 2 つの方式を例示することができる。

(1) 時分割方式：蓄積時間の違いによる異なる感度で時分割で撮影し、時分割に撮影した複数の画像を合成し、ダイナミックレンジを拡大する方式。この時分割方式は、時分割の分割数を増やすことによってダイナミックレンジを拡大することができる。

(2) 空間分割方式：カラーフィルタの感度が異なる画素を複数設け、これら感度が異なる複数の画素でそれぞれ撮影した複数の画像を合成し、ダイナミックレンジを拡大する方式。この空間分割方式は、空間分割の分割数を増やすことによってダイナミックレンジを拡大することができる。

[0077] また、上記の実施形態に係る固体撮像素子の構造として、カラム処理部 13、信号処理部 18、データ格納部 19 等の構成要素を画素アレイ部 11 と共に、同一の半導体基板上に搭載する、所謂、平置構造とすることができる。あるいは又、カラム処理部 13、信号処理部 18、データ格納部 19 等の構成要素を、画素アレイ部 11 が搭載された半導体基板と異なる、他の 1 つ以上の半導体基板に分散して搭載し、これらの半導体基板を積層した、所謂、積層構造とすることができる。

[0078] [電子機器]

以上説明した本実施形態に係る固体撮像素子は、デジタルスチルカメラやビデオカメラ等の撮像装置や、携帯電話機などの撮像機能を有する携帯端末装置や、画像読取部に固体撮像素子を用いる複写機などの電子機器全般において、その撮像部（画像取込部）として用いることができる。それ以外にも、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の交通の分野で用いる装置や、内視鏡、赤外光の受光による血管撮影を行う装置等の医療やヘルスケアの分野で用いる装置などにも用いることができる。

[0079] 尚、固体撮像素子はワンチップとして形成された形態であってもよい、撮像部と、信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。電子機器に搭載される上記モジュール状の形態、即ち、カメラモジュールを撮像装置とする場合もある。

[0080] (撮像装置)

図10は、本開示の電子機器の一例である撮像装置のシステム構成の概略を示すブロック図である。

[0081] 図10に示すように、本開示の撮像装置100は、撮像光学系101、撮像部102、カメラ信号処理部であるDSP回路103、フレームメモリ104、表示装置105、記録装置106、操作系107、及び、電源系108等を有している。そして、DSP回路103、フレームメモリ104、表示装置105、記録装置106、操作系107、及び、電源系108がバスライン109を介して相互に通信可能に接続されている。撮像装置100は更に、光学系駆動部110及びシステムコントローラ120を備えている。

[0082] 撮像光学系101は、ズームレンズa、絞りb、フォーカスレンズc等を備えており、被写体からの入射光(像光)を取り込んで撮像部102の撮像面上に結像する。この撮像光学系101において、ズームレンズaは、光学系駆動部110による駆動の下に、光軸O方向に移動することによって焦点距離を変化させて、撮像画像に含まれる被写体の倍率を調整する。絞りbは、光学系駆動部110による駆動の下に、開口の度合いを変化させることにより、撮像部102の撮像面に入射する被写体の像光の光量を調整する。フォーカスレンズcは、光学系駆動部110による駆動の下に、光軸O方向に移動することによってフォーカスを調整する。

[0083] 撮像部102は、撮像光学系101によって撮像面上に結像された被写体の像光(入射光)の光量を画素単位で電気信号に変換して画素信号として出力する。この撮像部102として、画素アレイ部内に位相差検出画素を備え、隣接画素間でフローティングディフュージョンFDを共有する先述した実

施形態に係る固体撮像素子を用いることができる。

- [0084] 表示装置 105 は、液晶表示装置や有機 EL (electro luminescence) 表示装置等のパネル型表示装置から成り、撮像部 102 で撮像された動画または静止画を表示する。記録装置 106 は、撮像部 102 で撮像された動画または静止画を、可搬型の半導体メモリや、光ディスク、HDD (Hard Disk Drive) 等の記録媒体に記録する。
- [0085] 操作系 107 は、ユーザによる操作の下に、本撮像装置 100 が持つ様々な機能について操作指令を発する。電源系 108 は、DSP 回路 103、フレームメモリ 104、表示装置 105、記録装置 106、及び、操作系 107 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。
- [0086] 光学系駆動部 110 は、システムコントローラ 120 による制御の下に、撮像光学系 101 のズームレンズ a、絞り b、フォーカスレンズ c 等を駆動する。システムコントローラ 120 は、撮像光学系 101 のオートフォーカスの制御や、上記の各構成要素の制御など、種々の制御を行う。
- [0087] オートフォーカスの制御に関しては、先述した実施形態に係る固体撮像素子における位相差検出画素から出力される位相差検出信号に基づいて、例えば DSP 回路 103 において、焦点のずれ方向及びずれ量を算出する演算処理が行われる。この演算結果を受けて、システムコントローラ 120 は、光学系駆動部 110 を介してフォーカスレンズ c をその光軸 O 方向に移動させることによって焦点（ピント）が合った状態にするフォーカス制御を行う。
- [0088] 上述したように、撮像部 102 として、先述した実施形態に係る固体撮像素子を用いることにより、次のような作用、効果を得ることができる。すなわち、当該固体撮像素子によれば、フローティングディフュージョンを共有する隣接画素の当該フローティングディフュージョンに、非読出し画素の電荷が流れ込むことを阻止できるために、隣接画素からの不要電荷のオーバーフローに起因するブルーミングの発生を抑えることができる。従って、撮像部 102 として、先述した実施形態に係る固体撮像素子を用いることで、ブルーミングのない、高画質の撮像画像を得ることができる。

[0089] [本開示がとることができる構成]

尚、本開示は、以下のような構成をとることもできる。

[1] 光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、

を備える固体撮像素子。

[2] 駆動部は、読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の光電変換部とフローティングディフュージョンとの間の転送ゲート部のゲート下の障壁の高さを、電荷非転送時よりも下げる、

上記[1]に記載の固体撮像素子。

[3] 駆動部は、読出し画素のフローティングディフュージョンのリセット期間に、転送ゲート部のゲート電極に、電荷転送時の電圧よりも低い電圧を印加する、

上記[2]に記載の固体撮像素子。

[4] フローティングディフュージョンを共有する非読出し画素は、被写体像の位相差を利用して被写体との距離を測定する位相差検出を行うための位相差検出画素である、

上記[1]～[3]のいずれかに記載の固体撮像素子。

[5] 位相差検出画素は、第1の光電変換部及び第2の光電変換部を有し、

第1の光電変換部は、位相差検出画素の第1側に隣接する画素とフローティングディフュージョンを共有し、

第2の光電変換部は、位相差検出画素の第2側に隣接する画素とフローティングディフュージョンを共有する、

上記[4]に記載の固体撮像素子。

[6] 単位画素は、裏面照射型の画素構造を有する、

上記〔１〕～〔５〕かのいずれかに記載の固体撮像素子。

〔７〕光電変換部を含む単位画素が行列状に２次元配置され、複数の単位画素間でフローティングディフュージョンを共有する固体撮像素子の駆動に当たって、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる、

固体撮像素子の駆動方法。

〔８〕読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の光電変換部とフローティングディフュージョンとの間の転送ゲート部のゲート下の障壁の高さを、電荷非転送時よりも下げる、

上記〔７〕に記載の固体撮像素子の駆動方法。

〔９〕読出し画素のフローティングディフュージョンのリセット期間に、転送ゲート部のゲート電極に、電荷転送時の電圧よりも低い電圧を印加する、

上記〔８〕に記載の固体撮像素子の駆動方法。

〔１０〕フローティングディフュージョンを共有する非読出し画素は、被写体像の位相差を利用して被写体との距離を測定する位相差検出を行うための位相差検出画素である、

上記〔７〕～〔９〕のいずれかに記載の固体撮像素子の駆動方法。

〔１１〕位相差検出画素は、第１の光電変換部及び第２の光電変換部を有し、

第１の光電変換部は、位相差検出画素の第１側に隣接する画素とフローティングディフュージョンを共有し、

第２の光電変換部は、位相差検出画素の第２側に隣接する画素とフローティングディフュージョンを共有する、

上記〔１０〕に記載の固体撮像素子の駆動方法。

〔１２〕単位画素は、裏面照射型の画素構造を有する、

上記〔７〕～〔１１〕のいずれかに記載の固体撮像素子の駆動方法。

[13] 光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、

を備える固体撮像素子を有する、

電子機器。

符号の説明

[0090] 10・・・固体撮像素子、11・・・画素アレイ部、12・・・垂直駆動部、13・・・カラム処理部、14・・・垂直駆動部、15・・・システム制御部、16(16₁～16_n)・・・画素駆動線、17(17₁～17_n)・・・垂直信号線、18・・・信号処理部、19・・・データ格納部、20・・・単位画素、21・・・撮像素子、22・・・位相差検出画素、31, 32A, 32B・・・光電変換部、41・・・転送トランジスタ(転送ゲート部)、42・・・フローティングディフュージョン(FD)、43・・・リセットトランジスタ、44・・・増幅トランジスタ、45・・・選択トランジスタ

請求の範囲

- [請求項1] 光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、
- 電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、
- を備える固体撮像素子。
- [請求項2] 駆動部は、読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の光電変換部とフローティングディフュージョンとの間の転送ゲート部のゲート下の障壁の高さを、電荷非転送時よりも下げる、
- 請求項1に記載の固体撮像素子。
- [請求項3] 駆動部は、読出し画素のフローティングディフュージョンのリセット期間に、転送ゲート部のゲート電極に、電荷転送時の電圧よりも低い電圧を印加する、
- 請求項2に記載の固体撮像素子。
- [請求項4] フローティングディフュージョンを共有する非読出し画素は、被写体像の位相差を利用して被写体との距離を測定する位相差検出を行うための位相差検出画素である、
- 請求項1に記載の固体撮像素子。
- [請求項5] 位相差検出画素は、第1の光電変換部及び第2の光電変換部を有し、
- 第1の光電変換部は、位相差検出画素の第1側に隣接する画素とフローティングディフュージョンを共有し、
- 第2の光電変換部は、位相差検出画素の第2側に隣接する画素とフローティングディフュージョンを共有する、

請求項4に記載の固体撮像素子。

[請求項6] 単位画素は、裏面照射型の画素構造を有する、
請求項1に記載の固体撮像素子。

[請求項7] 光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する固体撮像素子の駆動に当たって、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる、

固体撮像素子の駆動方法。

[請求項8] 読出し画素のフローティングディフュージョンのリセット期間に、非読出し画素の光電変換部とフローティングディフュージョンとの間の転送ゲート部のゲート下の障壁の高さを、電荷非転送時よりも下げる、

請求項7に記載の固体撮像素子の駆動方法。

[請求項9] 読出し画素のフローティングディフュージョンのリセット期間に、転送ゲート部のゲート電極に、電荷転送時の電圧よりも低い電圧を印加する、

請求項8に記載の固体撮像素子の駆動方法。

[請求項10] フローティングディフュージョンを共有する非読出し画素は、被写体像の位相差を利用して被写体との距離を測定する位相差検出を行うための位相差検出画素である、

請求項7に記載の固体撮像素子の駆動方法。

[請求項11] 位相差検出画素は、第1の光電変換部及び第2の光電変換部を有し、

第1の光電変換部は、位相差検出画素の第1側に隣接する画素とフローティングディフュージョンを共有し、

第2の光電変換部は、位相差検出画素の第2側に隣接する画素とフローティングディフュージョンを共有する、

請求項10に記載の固体撮像素子の駆動方法。

[請求項12]

単位画素は、裏面照射型の画素構造を有する、

請求項7に記載の固体撮像素子の駆動方法。

[請求項13]

光電変換部を含む単位画素が行列状に2次元配置され、複数の単位画素間でフローティングディフュージョンを共有する画素アレイ部と、

電荷を読み出す読出し画素のフローティングディフュージョンのリセット期間に、読出し画素とフローティングディフュージョンを共有する非読出し画素の電荷の一部をフローティングディフュージョンに捨てる駆動を行う駆動部と、

を備える固体撮像素子を有する、

電子機器。

[図2]

図 2 A

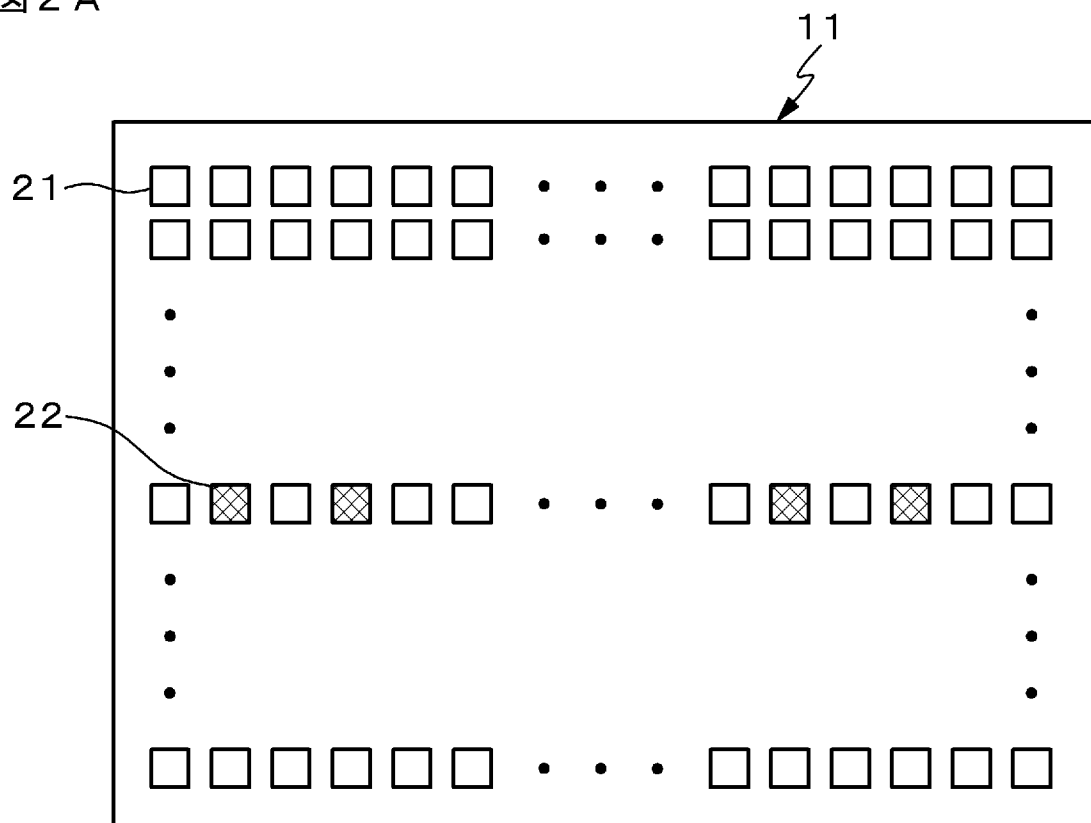
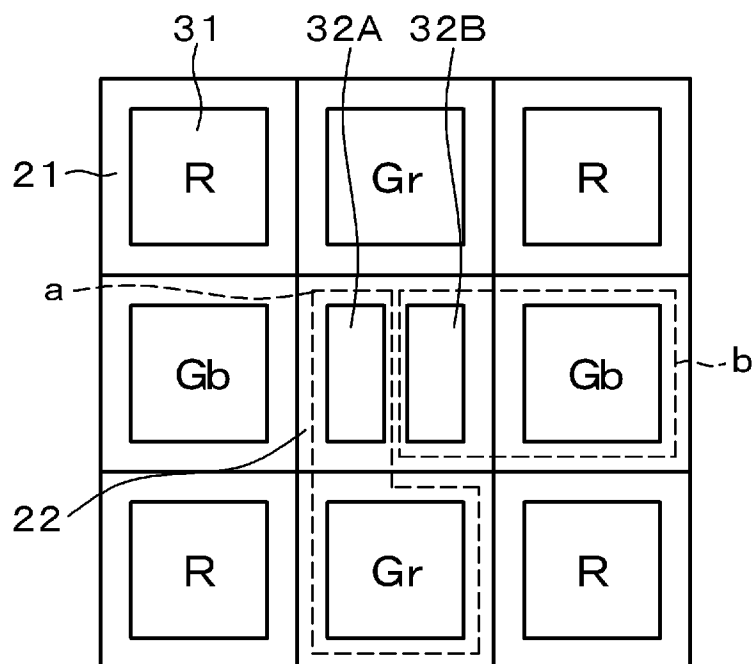
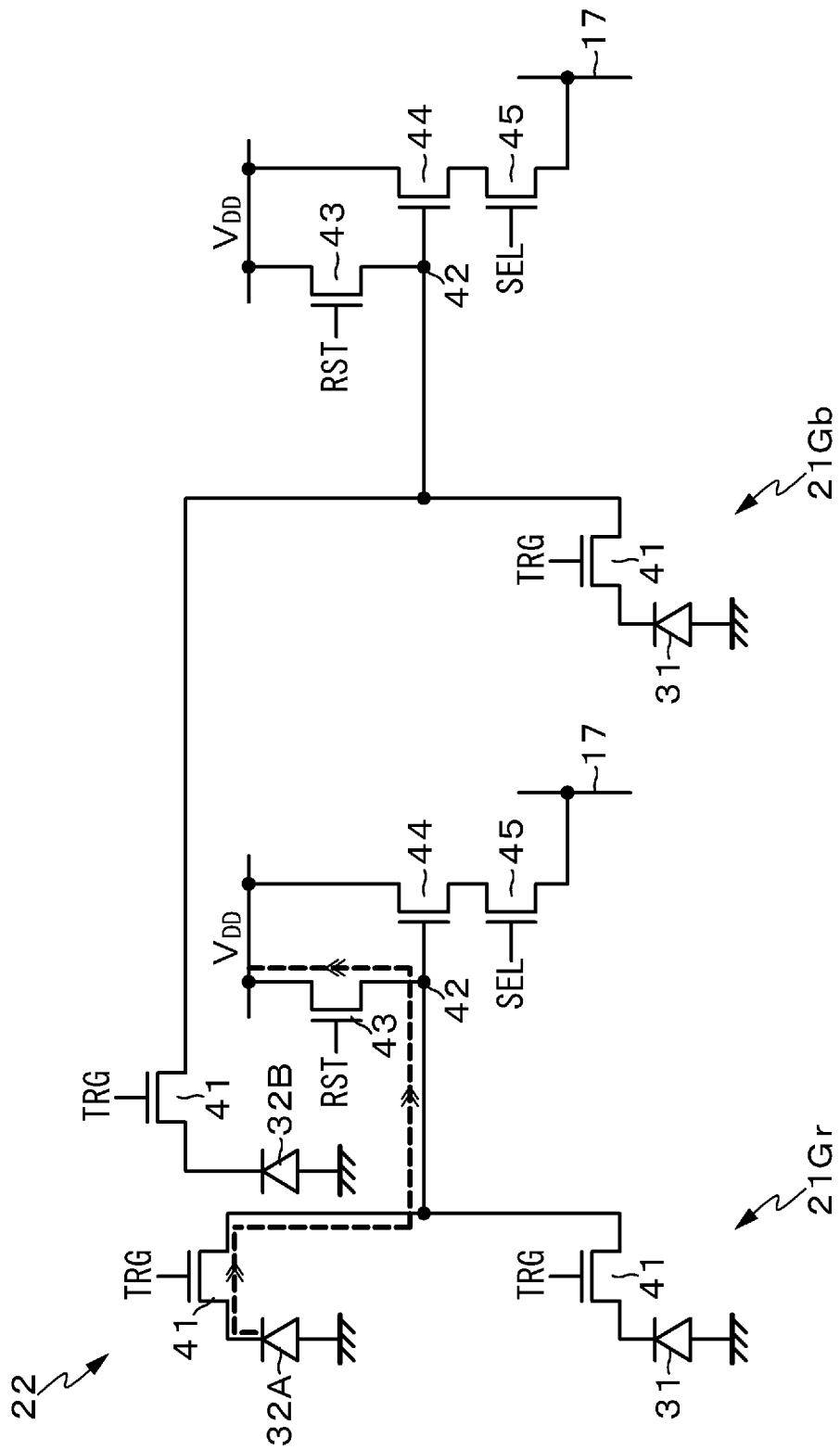


図 2 B



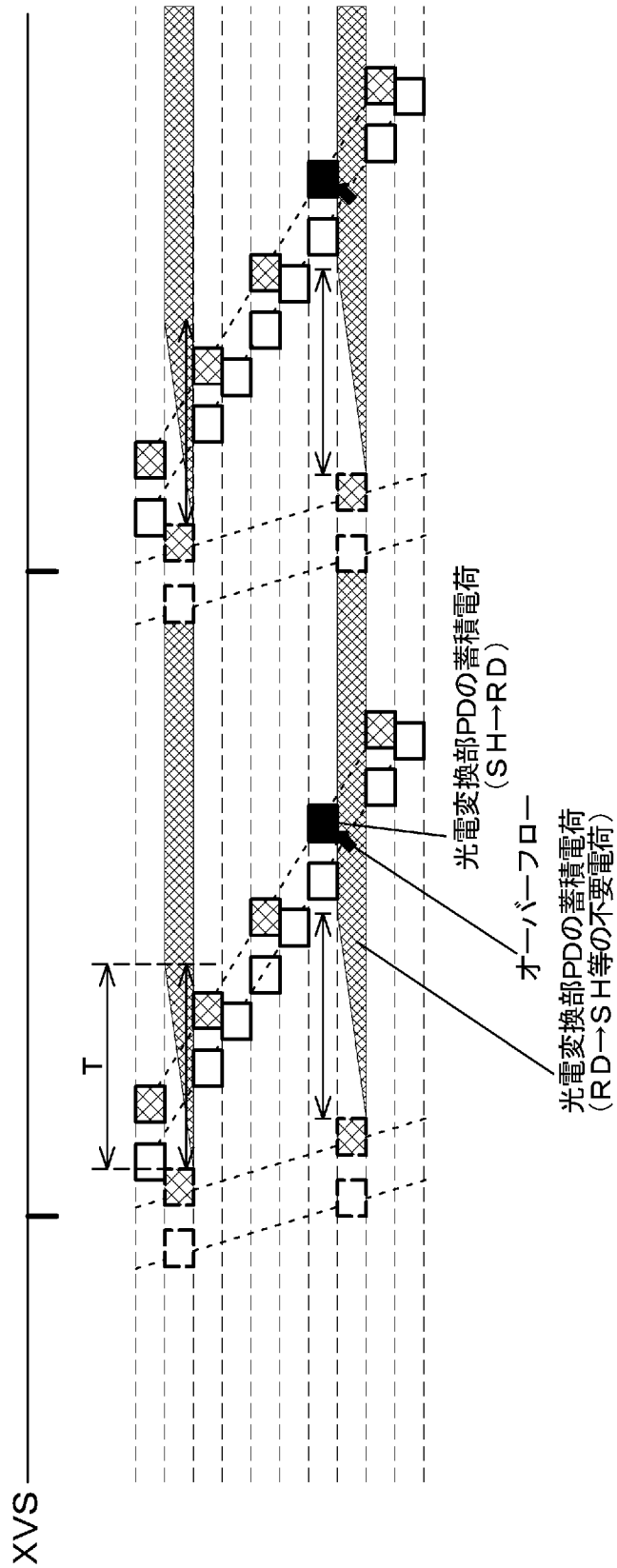
[図3]

図 3



[図4]

図 4



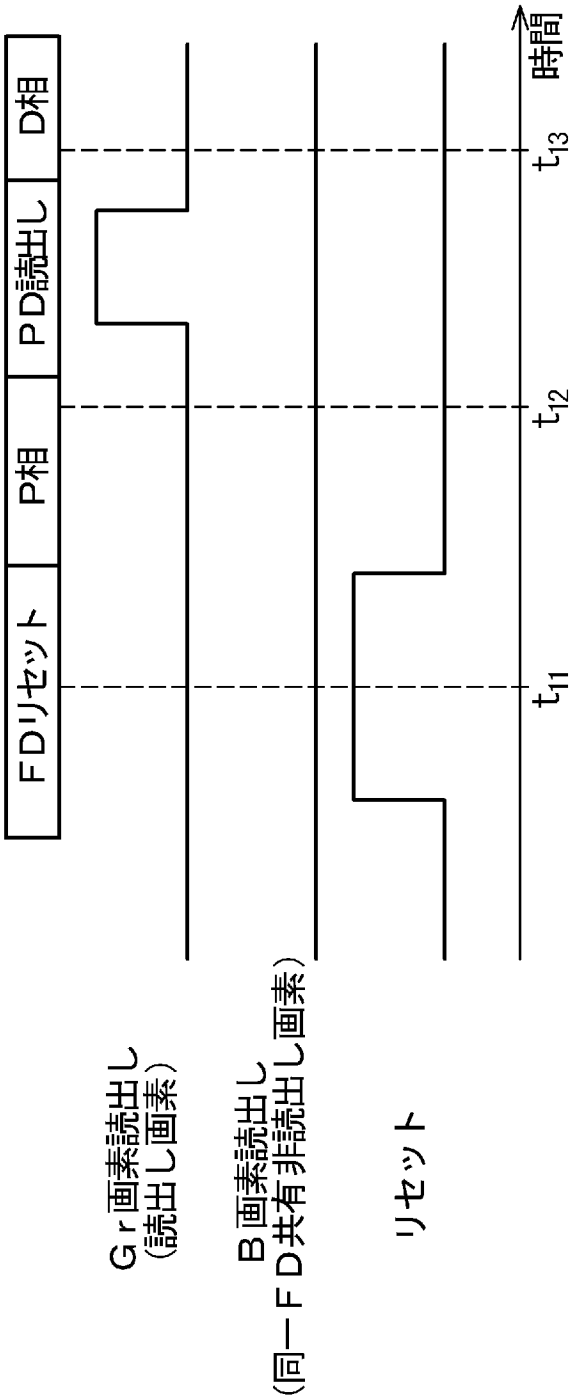
□: 位相差検出画素のシャッタ動作 (SH)

▣: 位相差検出画素の読出し動作 (RD)

□: 撮像素素のシャッタ動作 (SH)

▣: 撮像素素の読出し動作 (RD)

[図5]
図 5



[図6]

図 6 A

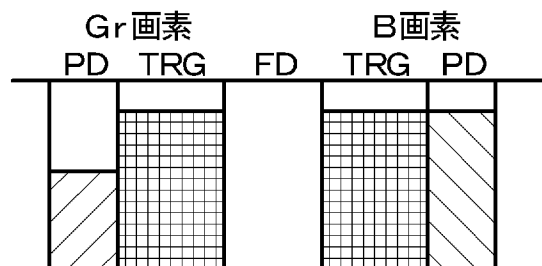


図 6 B

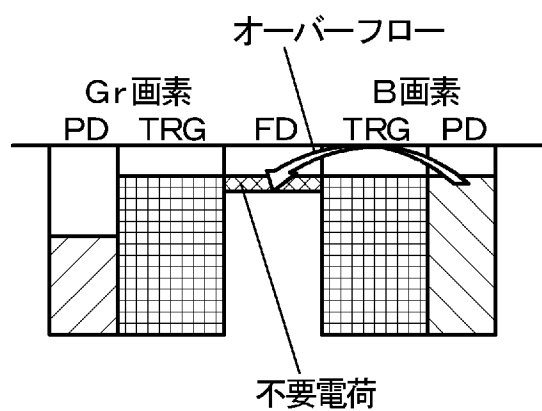
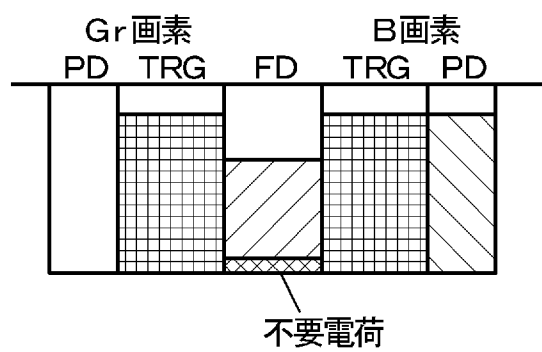
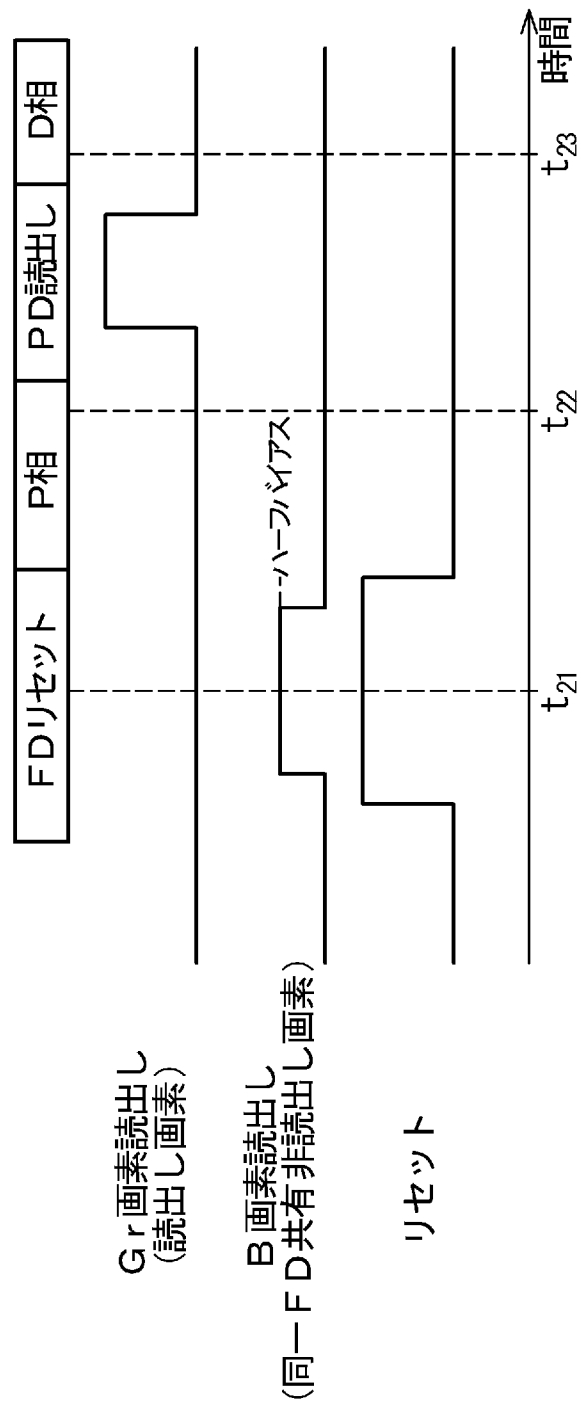


図 6 C



[図7]

図 7



[図8]

図 8 A

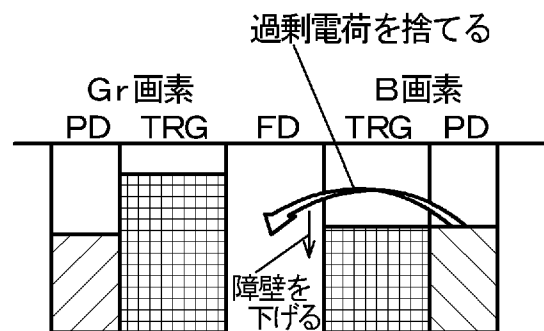


図 8 B

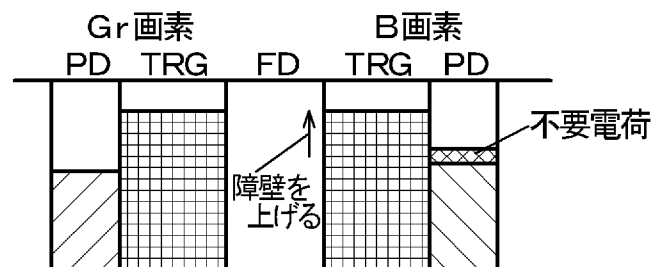
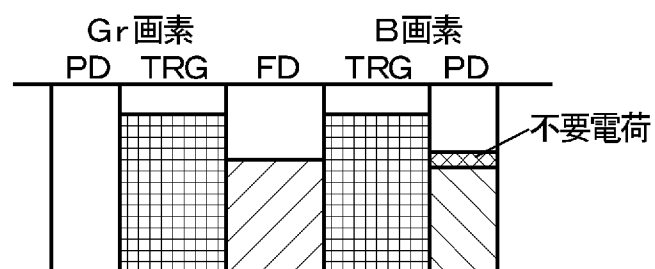
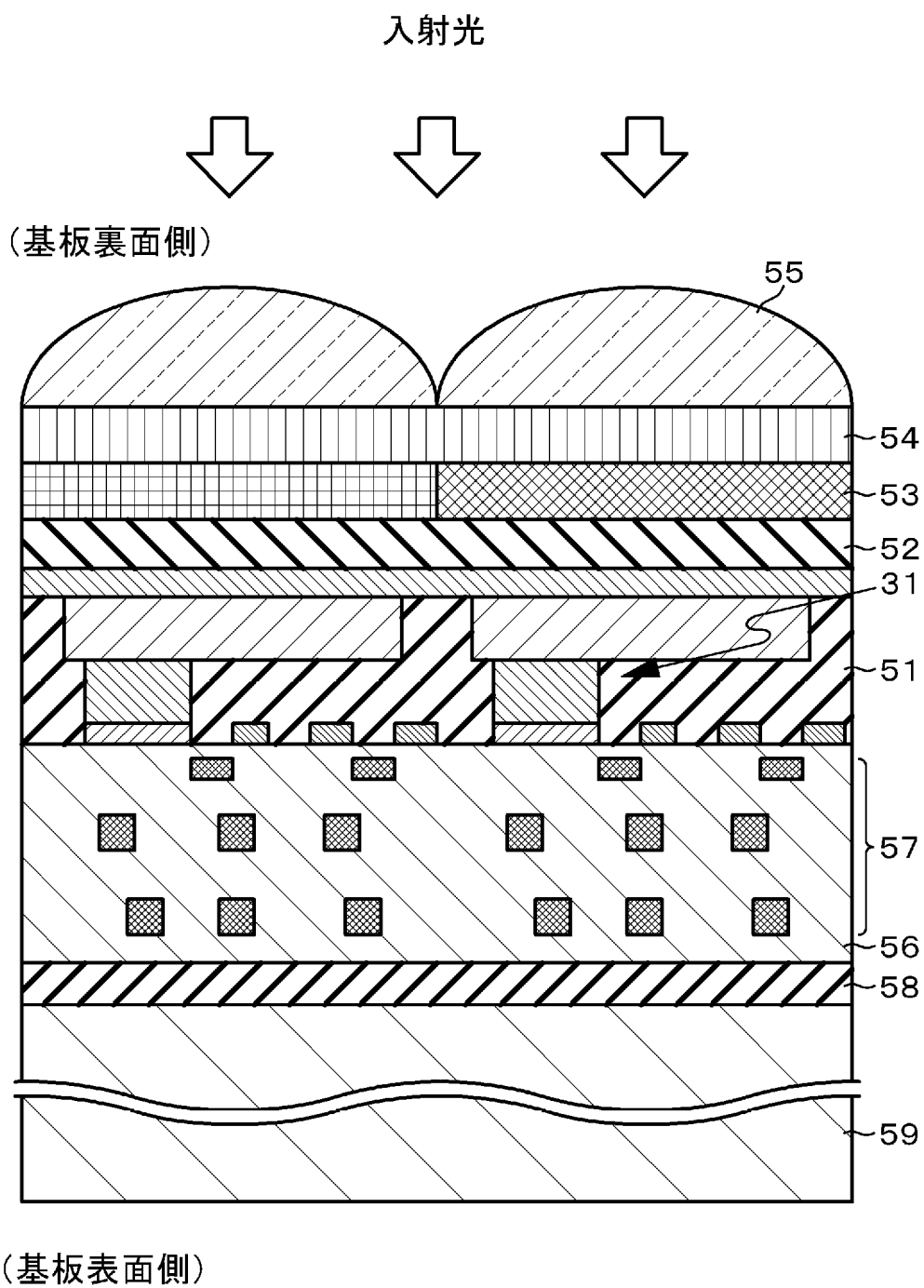


図 8 C



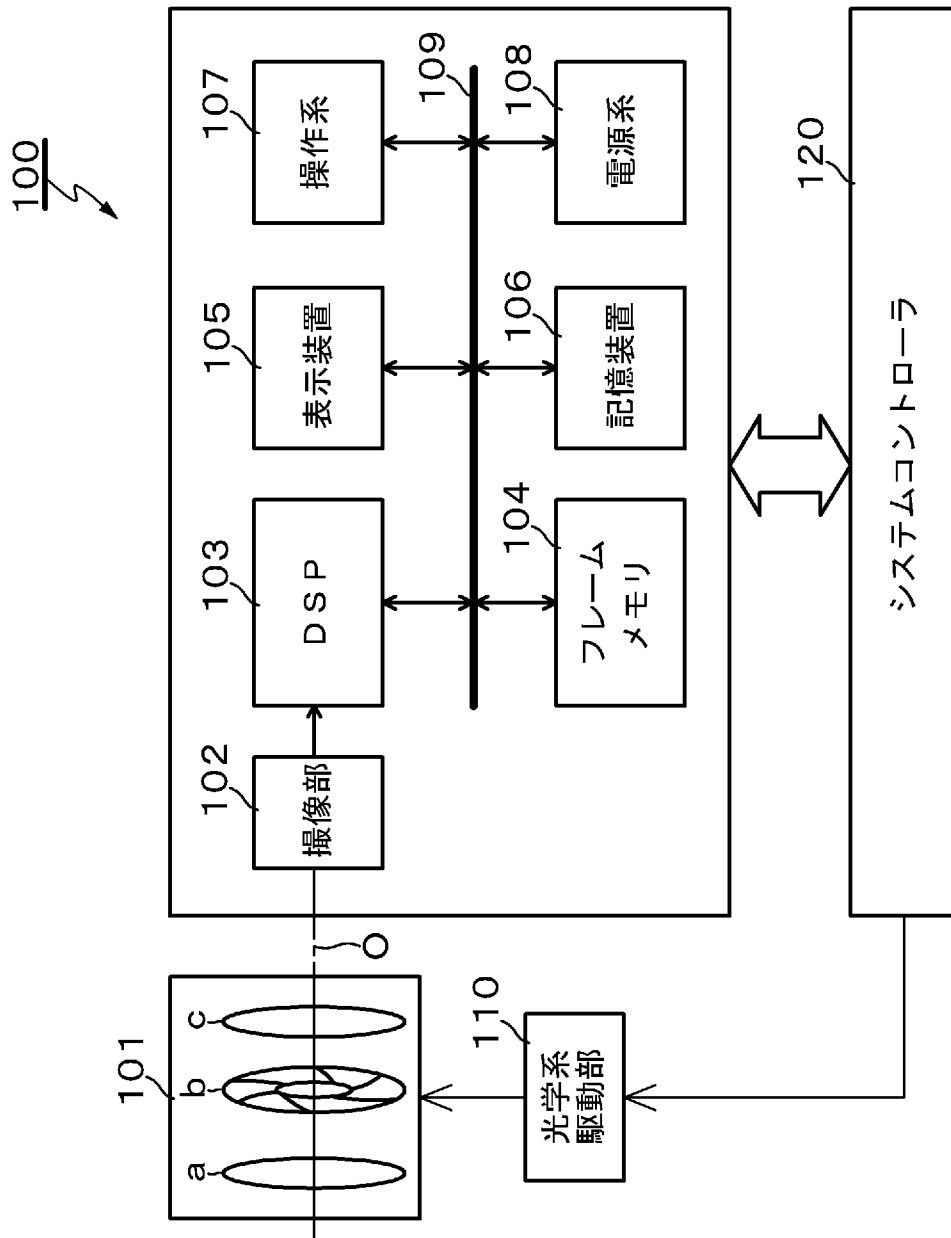
[図9]

図 9



[図10]

図 10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/029458

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/359(2011.01)i, G02B7/34(2006.01)i, G03B13/36(2006.01)i, H01L27/146(2006.01)i, H04N5/3745(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/359, G02B7/34, G03B13/36, H01L27/146, H04N5/3745

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2015-91025 A (Sony Corp.), 11 May 2015 (11.05.2015), paragraph [0049]; fig. 3 & US 2015/0124139 A1 paragraph [0065]; fig. 3 & CN 104639848 A	1-13
A	JP 2010-171637 A (Sony Corp.), 05 August 2010 (05.08.2010), entire text; all drawings & US 2012/0019698 A1 & WO 2010/084695 A1 & EP 2381674 A1 & CN 102282839 A	1-13
A	JP 2016-163329 A (Canon Inc.), 05 September 2016 (05.09.2016), entire text; all drawings & US 2016/0261813 A1	1-13

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 October 2017 (11.10.17)

Date of mailing of the international search report
07 November 2017 (07.11.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H04N5/359(2011.01)i, G02B7/34(2006.01)i, G03B13/36(2006.01)i, H01L27/146(2006.01)i, H04N5/3745(2011.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H04N5/359, G02B7/34, G03B13/36, H01L27/146, H04N5/3745

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2015-91025 A (ソニー株式会社) 2015.05.11, 段落 [0049], 第3図 & US 2015/0124139 A1, 段落 [0065], 第3図 & CN 104639848 A	1-13
A	JP 2010-171637 A (ソニー株式会社) 2010.08.05, 全文, 全図 & US 2012/0019698 A1 & WO 2010/084695 A1 & EP 2381674 A1 & CN 102282839 A	1-13
A	JP 2016-163329 A (キヤノン株式会社) 2016.09.05, 全文, 全図 & US 2016/0261813 A1	1-13

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

11.10.2017

国際調査報告の発送日

07.11.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

鈴木 明

5 V

9185

電話番号 03-3581-1101 内線 3571