

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03G 3/10 (2006.01)

H03G 3/30 (2006.01)

H03F 1/56 (2006.01)



[12] 发明专利说明书

专利号 ZL 02120003.3

[45] 授权公告日 2006年3月15日

[11] 授权公告号 CN 1245799C

[22] 申请日 2002.5.17 [21] 申请号 02120003.3

[30] 优先权

[32] 2001.5.18 [33] JP [31] 148549/01

[71] 专利权人 松下电器产业株式会社

地址 日本国大阪府

[72] 发明人 田边充

审查员 李晴晖

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 孙敬国

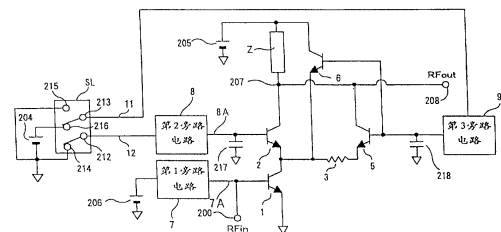
权利要求书 2 页 说明书 8 页 附图 7 页

[54] 发明名称

可变增益放大器

[57] 摘要

本发明的目的在于提供一种在切换增益的情况下阻抗无变化的可变增益放大器。对于晶体管(2)与晶体管(5、6)，通过在高增益时导通晶体管(2)而在低增益时导通晶体管(5、6)，由此切换增益，通过使得晶体管(2)与晶体管(5)的工作区一致，在高增益、低增益的任意一种情况下，输出负载条件都相同且输出阻抗不产生变化，而且对于输入阻抗，在低增益模式下，使得高增益传送的晶体管(2)截止，晶体管(2)的输入阻抗增高，而电流流过晶体管(6)，由于晶体管(1)的集电极为低阻抗，故在高增益、低增益的任意一种情况下输入阻抗不产生变化。



1. 一种可变增益放大器，包括：

在第 1 晶体管的输出电路与负载之间设置第 2 晶体管的输出电路，用于放大在第 1 晶体管输入端处的输入信号，以在所述负载与第 2 晶体管之间的接点处产生经放大的信号，其中使第 2 晶体管导通或截止，以切换增益；

与第 2 晶体管的输出电路并联连接的、且由衰减手段与第 3 晶体管的输出电路构成的串联电路；

与所述第 2 晶体管的输出电路及所述负载构成的串联电路并联连接的第 4 晶体管的输出电路；以及

在高增益状态和低增益状态之间切换的选择手段，其特征在于，

所述选择手段用于使第 3 和第 4 晶体管截止以及用于使第 2 晶体管导通而接收通过第一放大率放大输入信号，所述第一放大率是由于在高增益状态中从所述接点确定流过负载的电流和负载的量值的第 1 晶体管的第一互导造成的，以及还用于使第 2 晶体管截止和使第 3 和第 4 晶体管导通而接收通过第二放大率放大的输入信号，所述第二放大率是由于在低增益状态中从所述接点确定流过负载中的电流以及负载的量值的第 1 晶体的第二互导造成的。

2. 如权利要求 1 所述的可变增益放大器，其特征在于，所述衰减手段由电阻器、或者电阻器与电容器的并联电路构成。

3. 如权利要求 1 所述的可变增益放大器，其特征在于，所述衰减手段由场效应晶体管构成。

4. 一种可变增益放大器包括：

在第 1 晶体管的输出电路与负载之间设置第 2 晶体管的输出电路，用于放大第 1 晶体管的输入端处的输入信号，以在所述负载与第 2 晶体管之间的接点处产生经放大的信号，其中使第 2 晶体管导通或截止以切换增益；

与第 2 晶体管的输出电路并联连接的、且由第一衰减手段与第 3 晶体管的输出电路构成的串联电路；

与第 2 晶体管的输出电路及所述负载构成的串联电路并联连接的第 4 晶体

管的输出电路；

与第3晶体管的输出电路并联连接的、且由第二衰减手段与第5晶体管的输出电路构成的串联电路；以及

在高增益状态、中增益状态和低增益状态之间切换的选择手段，其特征在于，

使第3和第4晶体管以及第5晶体管截止和使第2晶体管导通，以接收通过第一放大率放大的输入信号，所述第一放大率是由于在高增益状态中从所述接点确定流过负载的电流和负载的量值的第1晶体管的第一互导造成的；

使第2和第5晶体管截止和使第3和第4晶体管导通，以接收通过第二放大率放大的输入信号，所述第二放大率是由于在中增益状态中从所述接点确定流过负载的电流和负载的量值的第1晶体管的第二互导造成的；

使第2和第3晶体管截止和使第4和第5晶体管导通，以接收通过第三放大率放大的输入信号，所述第三放大率是由于在低增益状态中从所述接点确定流过负载的电流和负载的量值的第1晶体管的第三互导造成的。

5. 如权利要求4所述的可变增益放大器，进一步包括：

与由第2晶体管的输出电路及所述负载构成的串联电路并联连接的第6晶体管的输出电路；

第4晶体管的输入电路，用于通过电阻器接收第3晶体管的输入电路的偏置电压；以及

连接到第5晶体管的输入电路的第6晶体管的输入电路。

可变增益放大器

技术领域

本发明涉及高频信号用的可变增益放大器。

背景技术

图6与图7表示以往的可变增益放大器。

在图6所示的可变增益放大器中，将要放大的输入信号 R_{Fin} 通过输入端200 施加到发射极接地的晶体管101的基极，由于在高增益状态下通过选择开关201的接点202从偏置电源204向基极接地晶体管102施加偏置电压，故通过负载 Z 与晶体管102的集电极—发射极从电源205向晶体管101的集电极施加电源电压。206是产生确定晶体管101的工作点的偏置电压的偏置电源。

从同负载 Z 与晶体管102的集电极的接点207连接的输出端208取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管101其互导 g_m 与负载 Z 的大小所决定的放大率。

在低增益状态下，由于通过选择开关201的接点203侧从偏置电源204向晶体管102施加偏置电压，故晶体管102的集电极—发射极之间截止，基极接地的晶体管103的集电极—发射极之间导通，通过负载 Z 、电阻104与晶体管103的集电极—发射极从电源205向晶体管101的集电极施加电源电压。与高增益状态的情况相同地，从输出端208处取信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管101其互导 g_m 与负载 Z 的大小所决定的放大率。

由电阻104将增益设定为低于高增益状态的低增益。

在图7所示的可变增益放大器中，如下述这样进行增益切换。

高增益状态与图6的可变增益放大器相同，而低增益状态是通过选择开关201的接点203从偏置电源204向基极接地的晶体管105的基极施加偏置电压，晶体管102的集电极—发射极之间截止，晶体管105使集电极—发射极之间导通，通过晶体管105的集电极—发射极之间从电源205向晶体管101的集电极施加电源电压。通过由晶体管102的集电极—发射极之间截止时的隔离特性所决定的结电容 C_j 与上述接点207在高频下耦合并在低增益状态下从输出端208

取出信号, 该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率。

作为使用该可变增益放大器的电路示例, 也能够列举高频接收设备的前端 (front end) 的前置放大器。如图 8 所示, 在前置放大器 A 的输入级与输出级上, 为了提高选择性而分别连接带通滤波器 209, 210、211 是混频电路。

由于设计使得在特定的输入输出阻抗下满足作为目标的传输频率特性, 故使用带通滤波器 209、210 能够根据高频接收设备所使用的电场强度前置放大器 A 的增益切换为高增益状态与低增益状态。

因此, 作为前置放大器 A 无论切换为高增益状态还是低增益状态, 要求输入输出阻抗为所述特定的阻抗并且恒定的。

然而, 对于图 6 所示的以往的可变增益放大器, 通过切换高增益状态与低增益状态, 输出阻抗会发生变动。

具体地, 如图 9 的史密斯圆图 (smith chart) 所示, 1GHz 时的输出阻抗如 Z_H , Z_L 那样, 在高增益时与低增益时几乎没有变动, 而在 5GHz 时的输出阻抗如 Z_{HH} , Z_{LL} 那样在高增益时与低增益时产生较大变动。

又, 在图 7 所示的以往的可变增益放大器中, 通过高增益状态与低增益状态的切换, 输入阻抗会产生变动, 同时低增益状态的增益由晶体管 102 截止时的隔离特性决定, 而不能调整增益。

发明内容

本发明的目的在于, 提供一种在高增益、低增益的两个状态下阻抗变化较小并且能够自由设定低增益状态的增益的可变增益电路。

对于本发明第 1 方面的可变增益放大器, 在第 1 晶体管的输出电路与负载之间设置第 2 晶体管的输出电路, 放大作为第 1 晶体管的输入的输入信号, 从所述负载与第 2 晶体管的接点取出放大信号, 使得导通/截止第 2 晶体管以切换增益, 其特点在于在于, 将衰减手段与第 3 晶体管的输出电路的串联电路与第 2 晶体管的输出电路并联连接, 在第 2 晶体管的输出电路与所述负载的串联电路上并联连接第 4 晶体管的输出电路, 同时, 设置切换高增益状态与低增益状态的选择手段, 构成所述选择手段, 以使得在高增益状态下, 在截止第 3、第 4 晶体管的同时, 导通第 2 晶体管并从所述接点取出信号, 该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的

放大率，在低增益状态下，在截止第 2 晶体管的同时，导通第 3、4 晶体管并从所述接点取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率。

本发明第 2 方面的可变增益放大器是在上述第 1 方面的可变增益放大器中，由电阻或电阻与电容的并联电路构成衰减手段。

本发明第 3 方面的可变增益放大器是在上述第 1 方面的可变增益放大器中，由场效应晶体管构成衰减手段。

在本发明第 4 方面的可变增益放大器中，在第 1 晶体管的输出电路与负载之间设置第 2 晶体管的输出电路，放大作为第 1 晶体管的输入的输入信号，从所述负载与第 2 晶体管的接点取出放大信号，使得导通/截止第 2 晶体管以切换增益，其特点在于，将衰减手段与第 3 晶体管的输出电路的串联电路与第 2 晶体管的输出电路并联连接，在第 2 晶体管的输出电路与所述负载的串联电路上并联连接第 4 晶体管的输出电路，同时，设置切换高增益状态中增益状态与低增益状态的选择手段，在构造上，使得在高增益状态下，在截止第 3、第 4、第 5 晶体管的同时，导通第 2 晶体管并从所述接点取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率，使得在中增益的状态下，在截止第 2、第 5 晶体管的同时，导通第 3、第 4 晶体管并从所述接点取出由第 1 晶体管放大的信号，使得在低增益状态下，在截止第 2、3 晶体管的同时，导通第 4、5 晶体管并从所述接点取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率。

本发明第 5 方面的可变增益放大器是在上述第 4 方面的可变增益放大器中，由输出电路相互并联连接的第 1、第 2 旁路晶体管构成将输出电路同第 2 晶体管的输出电路与所述负载的串联电路并联连接的第 4 晶体管，并且，通过电阻向第 1 旁路晶体管的输入电路施加第 3 晶体管的输入电路的偏置电压，在第 2 旁路晶体管的输入电路上连接第 5 晶体管的输入电路。

附图说明

图 1 是表示本发明的(实施形态 1)的可变增益放大器的结构图。

图 2 是表示该实施形态的偏置电路的结构图。

图 3 是本发明的(实施形态 2)的可变增益放大器的结构图。

图 4 是本发明实施形态 3 的可变增益放大器的结构图。

图 5 是本发明实施形态 4 的可变增益放大器的结构图。

图 6 是第 1 以往示例的可变增益放大器的结构图。

图 7 是第 2 以往示例的可变增益放大器的结构图。

图 8 是表示可变增益放大器的使用示例的框图。

图 9 是表示第 1 以往示例的频率特性的史密斯圆图。

最佳实施形态

以下参照图 1~图 5 对于本发明的各实施形态进行说明。

实施形态 1

图 1 与图 2 表示本发明实施形态 1 的可变增益放大器。

如图 1 所示, 将要放大的输入信号 RFin 施加到输入端 200, 从输出端 208 取出放大后的信号。通过选择手段 SL 切换为高增益状态与低增益状态。

将输入到输入端 200 的输入信号 RFin 施加到第 1 晶体管 1 的基极。在第 1 晶体管 1 的基极上通过第 1 偏置电路 7 从偏置电源 206 施加决定工作点的偏置电压。

在第 1 晶体管 1 的输出电路(C-E)与负载 Z 之间设有第 2 晶体管 2 的输出电路(C-E), 将第 2 晶体管 2 的基极通过第 2 偏置电路 8 与选择手段 SL 的公共接点 212 连接。

在第 2 晶体管 2 的集电极-发射极之间并联连接作为第 1 衰减手段的电阻 3 与第 3 晶体管 5 的输出电路的串联电路。

在第 2 晶体管 2 的输出电路与所述负载 Z 的串联电路上并联连接第 4 晶体管 6 的输出电路。将第 3、第 4 晶体管 5、6 的基极通过第 3 偏置电路 9 与选择手段 SL 的公共接点 213 连接。217、218 是高频下用于接地的旁路电容。

将选择手段的接点 214、215 接地, 接点 216 与偏置电源 204 连接。又, 第 1 偏置电路 7 如图 2(b)所示那样由密勒电路构成, 第 2 偏置电路 8 如图 2(a)所示那样构成。7A 是第 1 偏置电路 7 的输出、8A 是第 2 偏置电路 8 的输出, 12 是与第 2 偏置电路 8 的输入的连接线, 11 是与第 3 偏置电路 9 的输入的连接线。与第 2 偏置电路 8 相同地构成第 3 偏置电路 9。

由于上述这样的构造, 在高增益下, 将选择手段 SL 的公共接点 212 与接点 216 连接, 将公共接点 213 与接点 215 连接, 通过第 2 偏置电路 8 将偏置电

源 204 与第 2 晶体管 2 的基极连接。由于将第 3 偏置电路 9 的输入接地，故第 3、第 4 晶体管 5、6 的输出电路为截止状态。

在该状态下，通过负载 Z 与第 2 晶体管 2 的导通状态的输出电路将电源 205 的电源电压施加到第 1 晶体管 1 的集电极，信号通过第 2 晶体管 2 的导通状态的输出电路从接点 207 输出到输出端 208，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率。

在低增益状态下，将选择手段 SL 的公共接点 212 与接点 214 连接，将公共接点 213 与接点 216 连接，截止施加到第 2 晶体管 2 的基极的偏置电压，通过第 3 偏置电路 9 将第 3、第 4 晶体管 5、6 的基极与偏置电源 204 连接。由于将第 2 偏置电路 8 的输入接地，故第 2 晶体管 2 的输出电路为截止状态。

在该状态下，通过第 4 晶体管 6 的导通状态的输出电路将电源 205 的电源电压施加到第 1 晶体管 1 的集电极，信号通过电阻 3 与第 3 晶体管 5 的导通状态的输出电路输出到输出端 208，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率。因此，通过调节电阻 3 的阻值，能够调节第 3 晶体管 5 的发射极电位，能够自由设定第 3 晶体管 5 的基极·发射极间的电压并且能够调节增益，根据第 3 晶体管 5 的偏置条件与电阻 3 进行的衰减来调节增益。

又，这里，若使得第 2 晶体管 2 与第 3 晶体管 5 的工作区一致，则在高增益、低增益的情况下，输出负载条件都相同且输出阻抗没有变化。具体地，若使得用于低增益、高增益传送的基极接地晶体管的尺寸（发射极面积，基极面积，集电极面积相同的晶体管结构）相同，则在任何一种增益模式下，由于它们各自传送的基极接地的晶体管的基极·集电极间的电容总量相同，故从输出侧观察，通过导通·截止切换的阻抗没有变化。

对于输入阻抗，在低增益状态下，使得高增益传送的第 2 晶体管 2 截止，第 21 晶体管 2 的输入阻抗增高，而电流流过第 4 晶体管 6，由于使得第 1 晶体管 1 的集电极为低阻抗，在高增益、低增益的任意一种情况下，输入阻抗都没有变化。

实施形态 2

图 3 是表示本发明实施形态 2 的可变增益放大器，其不同点在于，与图 1 所示的实施形态 1 的可变增益放大器的电阻 3 并联连接了电容 4。

由于这样的构造，在低增益时，由第4晶体管6决定第1晶体管1的集电极电位，通过调节电阻3的阻值，能够调节第3晶体管5的发射极电位，并能够自由设定第3晶体管5的基极·集电极之间的电压。因此，与实施形态1相同，可以利用第3晶体管5的偏置条件与电阻3引起的衰减来调节增益。

再者，根据该实施形态2，若调节电容4的值，能够调节电阻3引起的高频功率的衰减，能够使得电阻3的阻值所引起的衰减量的变化变得缓慢。其他与实施形态1相同。

实施形态3

图4是表示本发明实施形态3的可变增益放大器，其不同点在于，替代图1所示的实施形态1的可变增益放大器中的电阻3而连接MOS晶体管20。

再者，根据该实施形态3，在低增益时，MOS晶体管20使得功率衰减。进一步具体地，通过调节MOS晶体管20的栅极电压21，能够自由设定增益。其他与实施形态1相同。

实施形态4

图5表示本发明实施形态4的可变增益放大器，能够切换成高增益状态、中增益状态、低增益状态的3个等级，其不同点在于，与图3所示的实施形态2的第3晶体管5的输出电路并联连接晶体管8与作为第2衰减手段的电阻7的串联电路。

具体地，将第5晶体管8与作为第2衰减手段的电阻7的串联电路同第3晶体管5的输出电路并联连接，将第6晶体管6B的输出电路与第4晶体管6的输出电路并联连接，将第5晶体管8的基极与第6晶体管6B的基极通过第4偏置电路13以连接线14与选择手段SL'连接。

选择手段SL'如下述这样构成。

在高增益状态下，使连接线12与偏置电源204连接，使连接线11、14接地，在中增益状态下，使连接线11与偏置电源204连接，使连接线12、14接地，在低增益状态下，使连接线14与偏置电源204连接，使连接线11、12接地，而如此地构成选择手段SL'。

又，在图5中，在第4晶体管6的基极与第3偏置电路9的输出之间串联连接电阻17。219是旁路电容。

由于这样的构造，在高增益时使得第 2 晶体管 2 导通，在中增益时使得第 3、4 晶体管 5、6 导通，在低增益时使得第 5、6 晶体管 8、6B 导通。

在中增益时，利用电阻 3、电容 4 的并联电路以及第 3 晶体管 5 的偏置条件来调节增益。

在低增益时，利用电阻 7 以及第 5 晶体管 8 的偏置条件调节增益。通过设置电阻 17，设定使中增益时的第 1 晶体管 1 的集电极电位低于低增益时的电位，并使得第 3 晶体管 5 的基极·发射极间的电压高于低增益时的第 5 晶体管 8 的基极·集电极间的电压。

由此，能够增大中增益时的衰减用的电阻 3 的值，能够相对于阻值的变化中增益时的增益缓慢发生变化。

又，若使得第 2 晶体管 2 与第 3 晶体管 5 以及第 5 晶体管 8 的工作区一致，则在高增益、低增益的任意情况下，输出阻抗都不发生变化。具体地，若使得用于各增益传送中的基极接地晶体管的尺寸(发射极面积，基极面积，集电极面积相同的晶体管结构)相同，则在任何一种增益模式下，由于传送的基极接地的晶体管的基极·集电极间的电容总量相同，故从输出侧观察的导通·截止切换引起的阻抗没有变化。

对于输入阻抗，在低增益模式、中增益模式下，使得高增益传送的第 2 晶体管 2 截止，则第 1 晶体管 1 的集电极侧阻抗增高，而电流流过第 4 晶体管 6 或第 6 晶体管 6B，并且由于使得第 1 晶体管 1 的集电极为低阻抗，故在高增益、低增益的任意一种情况下，输入阻抗都不会产生变化。

又，上述各实施形态的负载 Z 可以是电阻、电感、电感与电容的并联电路、电感与电容以及电阻的并联电路、PNP 晶体管、PMOS 等。

在将电阻作为负载的情况下，电阻由于不具备频率特性，能够在从 DC 到毫米波这样的超高频为止的所有频带中作为负载进行工作。

将电感作为负载的情况下，由于电感具有频率特性，在 DC 的情况下不能够作为负载，特别地使用于接近 GHz 附近的高频带。又，在直流的情况下，由于几乎不存在阻抗，不会使得电源电压下降，由于能够使得晶体管的电压工作范围增大，故对于电源利用效率较差的栅地-阴地放大器(cascode)连接等的多级连接构造，能够使得线路具备高度的线性特性。

当将电感与电容的并联电路作为负载时，在电感与电容的值所决定的谐振频率下，阻抗为无限大，在该频率下增益最大。因此，对于在电路中不具备 BPF

特性的情况等是有效的。又，由于采用电感，电源效率增高。

在将电感与电容以及电阻的并联电路作为负载的情况下，通过降低电感与电容的并联电路的 Q 值并且刻意使得增益衰减，能够提高电路的稳定性。由于如 PNP 晶体管或 PMOS 那样的有源负载能够作为恒流源进行工作，故能够使得负载具有电流源的功能。因此，不需要另外多级连接电流源用的晶体管，能够提高电源效率。

上述各实施形态的晶体管可以双极场效应晶体管，而也可以由 MOS 晶体管构成。

在上述实施形态 4 中，表示能够切换成高增益状态、中增益状态以及低增益状态这样 3 个等级的可变增益放大器，而同样地，也可以将增益切换成 4 个等级以上。具体地，当将增益切换成 4 个等级的情况下，在图 5 的第 5 晶体管 8 的输出电路上并联连接衰减手段与晶体管输出电路的串联电路，并由选择手段 SL' 进行切换。

根据上述的本发明的可变增益放大器，将衰减手段与第 3 晶体管输出电路的串联电路与第 2 晶体管的输出电路并联连接，在第 2 晶体管的输出电路与所述负载的串联电路上并联连接第 4 晶体管的输出电路，同时，设置切换高增益状态与低增益状态的选择手段，构成所述选择手段，以使得在高增益状态下，在截止第 3、4 晶体管的同时将第 2 晶体管导通并从所述接点取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率，并且在低增益状态下，在将第 2 晶体管截止的同时，将第 3、第 4 晶体管导通并从所述接点取出信号，该信号仅被放大了由决定流过负载 Z 的电流的晶体管 101 其互导 g_m 与负载 Z 的大小所决定的放大率，故能够利用第 3 晶体管的偏置条件与衰减手段引起的衰减来调节增益，而且，若使得第 1 晶体管与第 3 晶体管的工作区一致，则无论是否进行增益切换，输出负载条件都相同且输出阻抗没有发生变化。对于输入阻抗，在使第 2 晶体管截止的增益切换状态下，第 2 晶体管的输入阻抗增高，而电流流过第 4 晶体管，由于使得第 1 晶体管的输出电路为低阻抗，故无论是否进行增益的切换，输入阻抗也都没有发生变化。

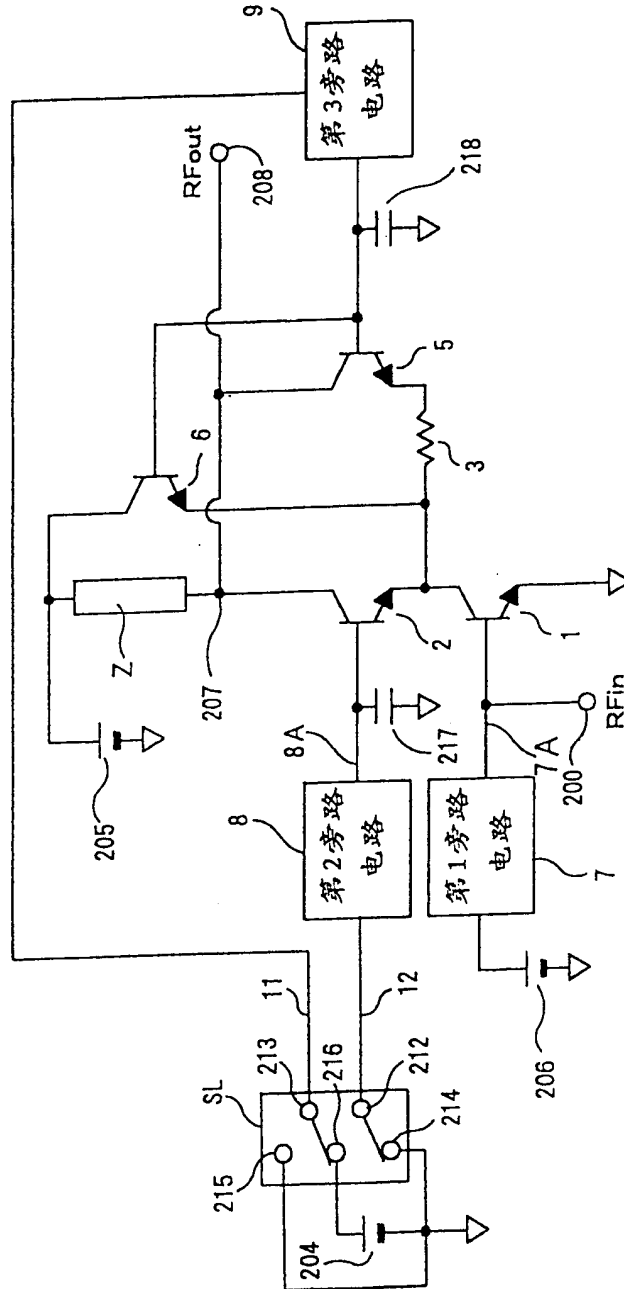


图 1

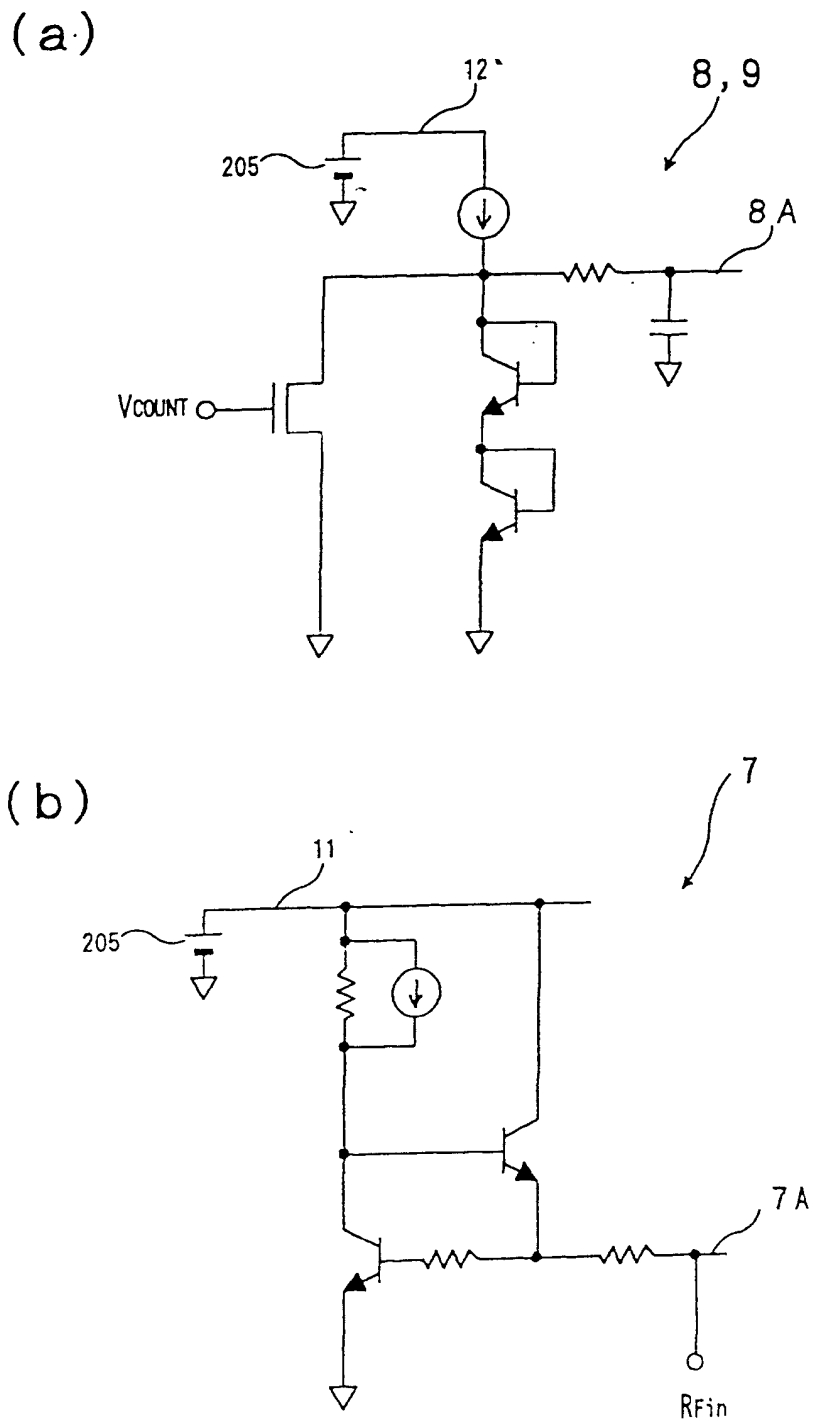


图 2

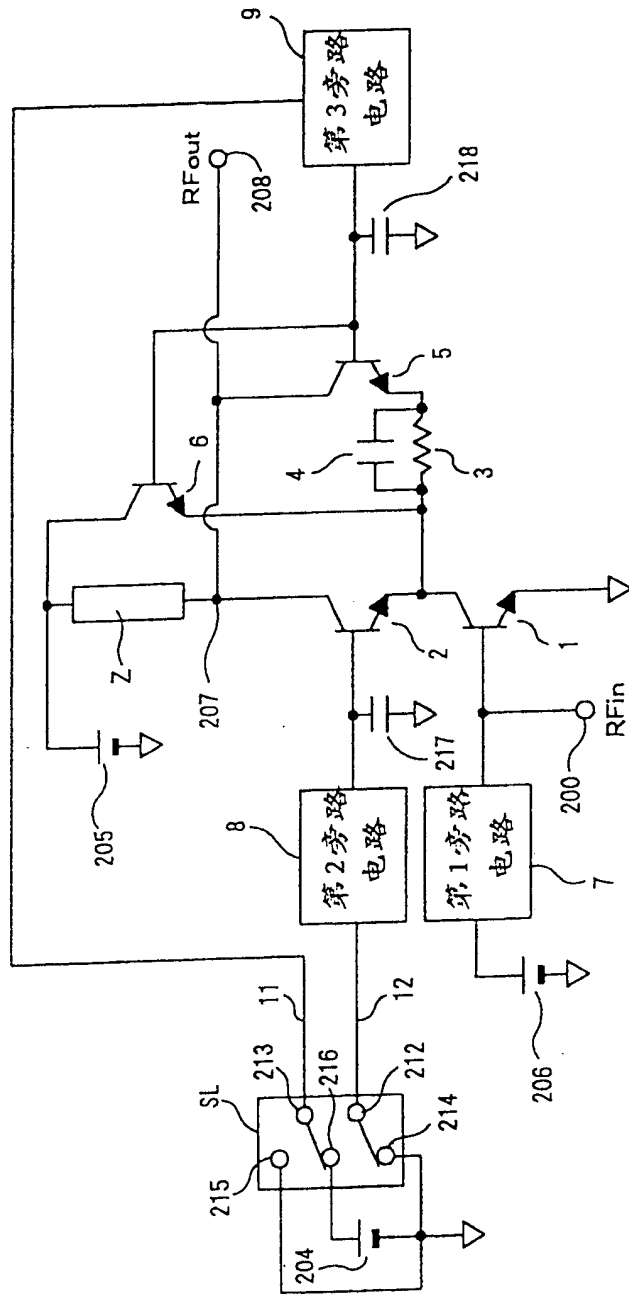


图 3

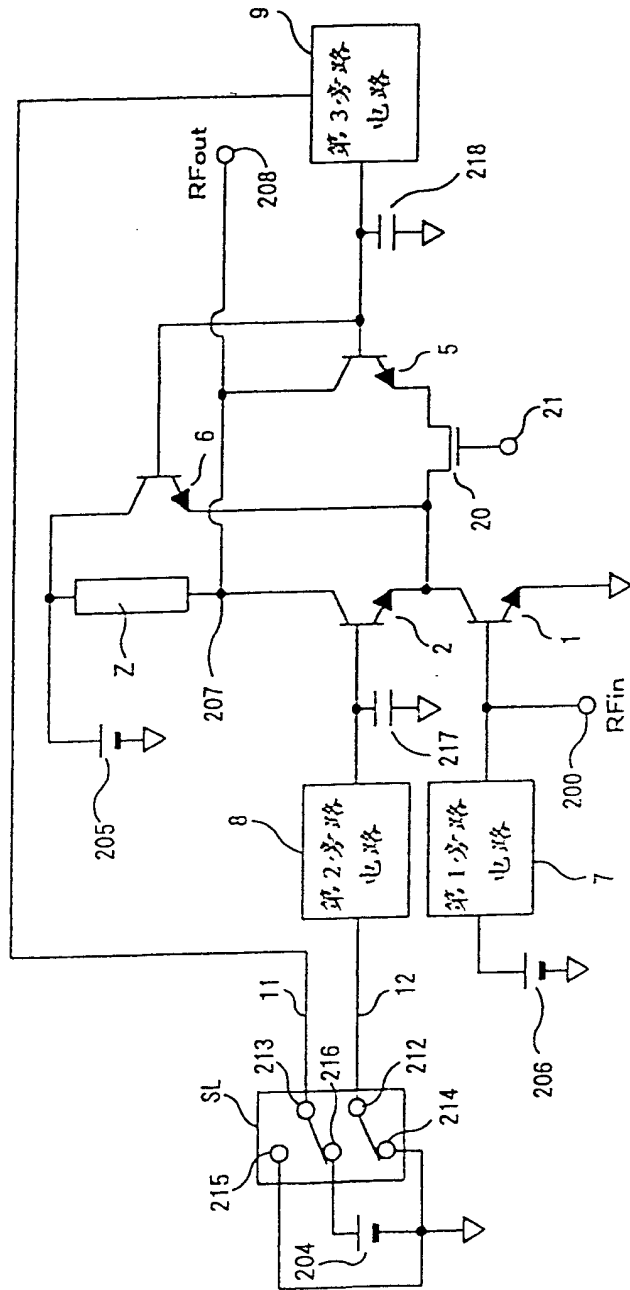


图 4

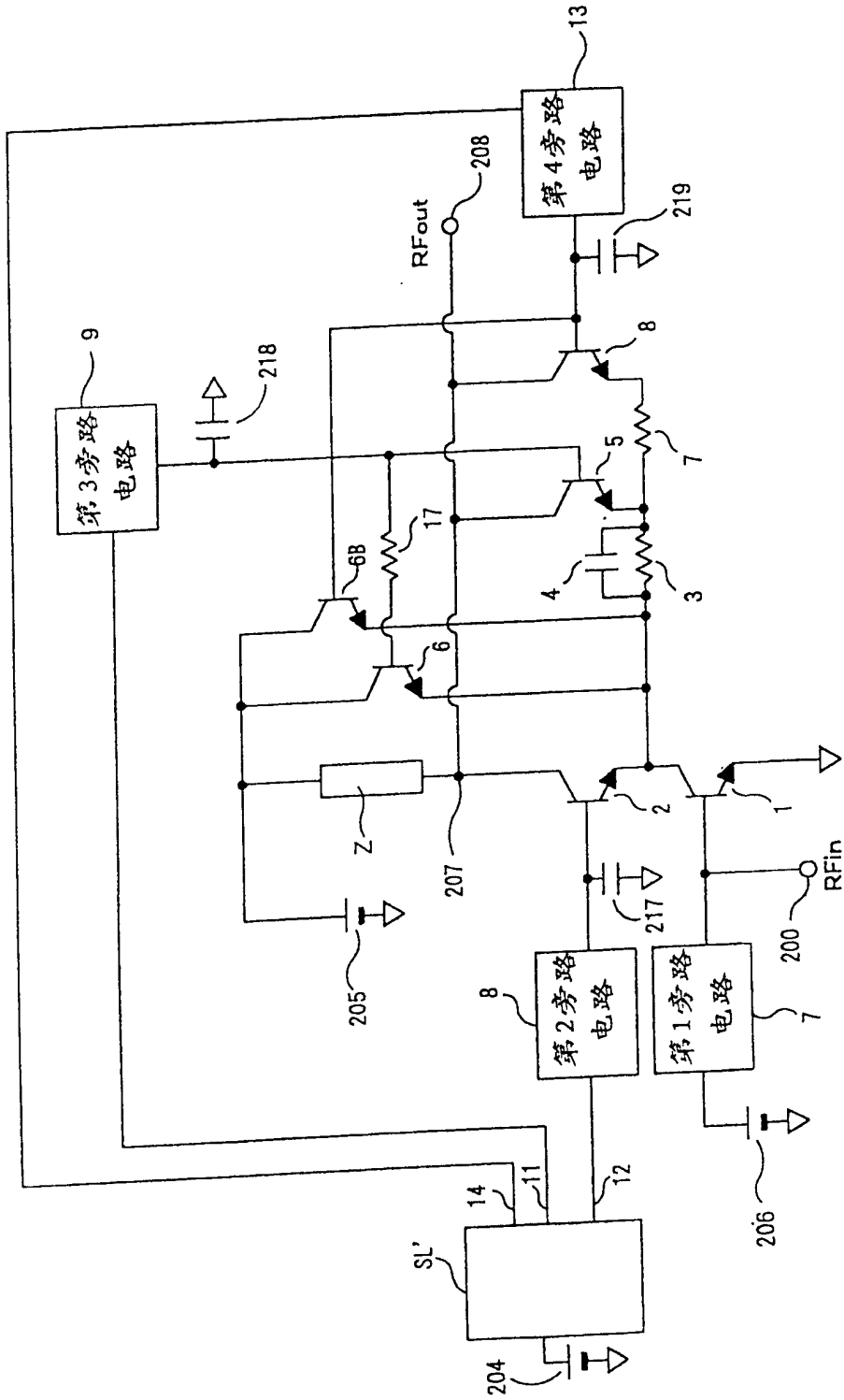


图 5

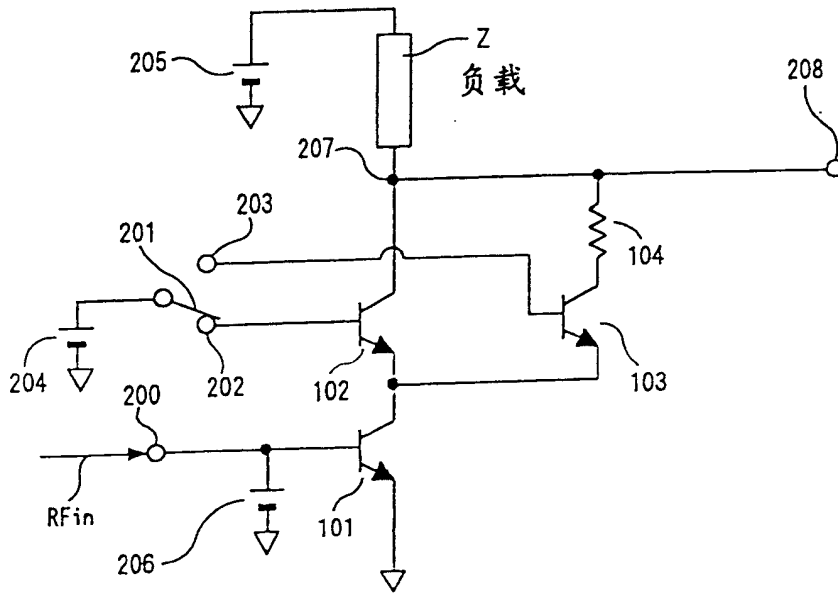


图 6

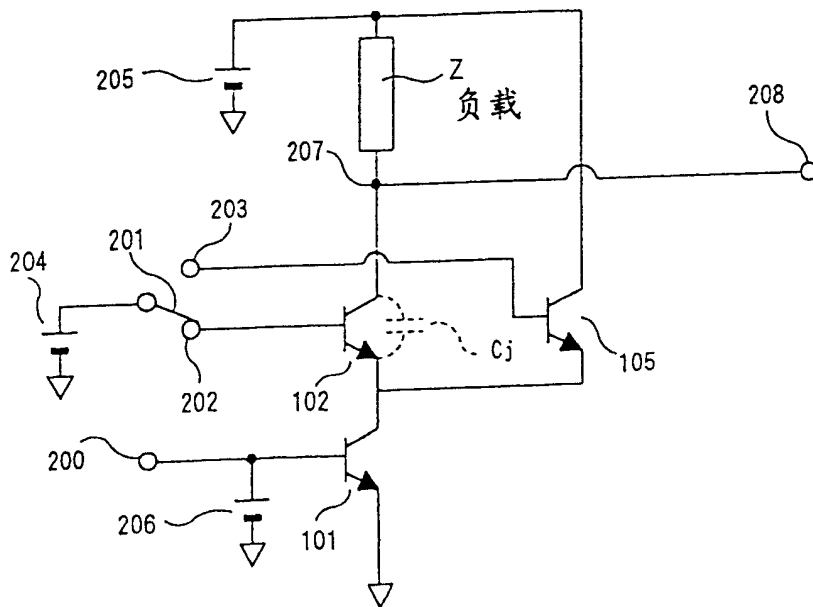


图 7

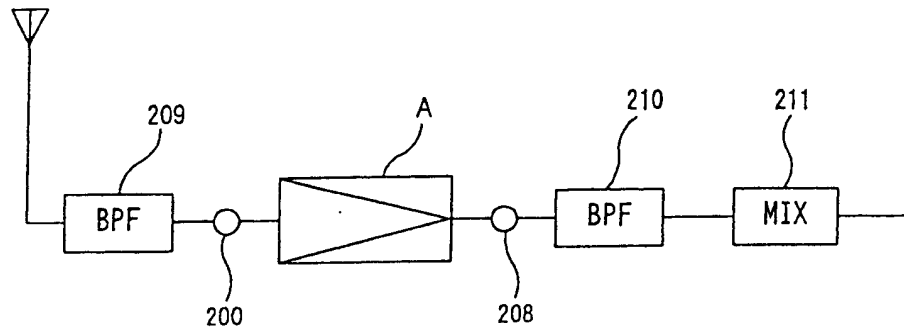
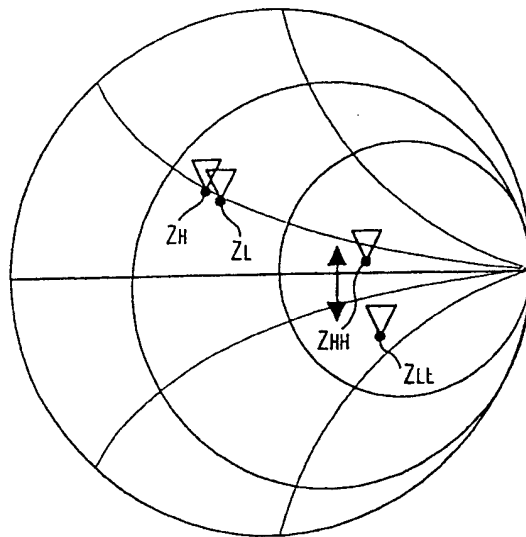


图 8



Z_H : 高增益时的阻抗 在1GHz时 Z_{HH} : 高增益时的阻抗 在5GHz时
 Z_L : 低增益时的阻抗 在1GHz时 Z_{LL} : 低增益时的阻抗 在5GHz时

图 9