(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月31日(31.03.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/065373 A1

(51) 国際特許分類:
*H05K 3/28* (2006.01)

(21) 国際出願番号： PCT/JP2021/034828

(22) 国際出願日： 2021年9月22日(22.09.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2020-160822 2020年9月25日(25.09.2020) JP

(71) 出願人: 株式会社村田製作所 (**MURATA MANUFACTURING CO., LTD.**) [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 鈴木 久市 (**SUZUKI, Hisashi**); 〒6178555 京都府長岡京市東神足１丁目１０番１号 株式会社村田製作所内 Kyoto (JP).

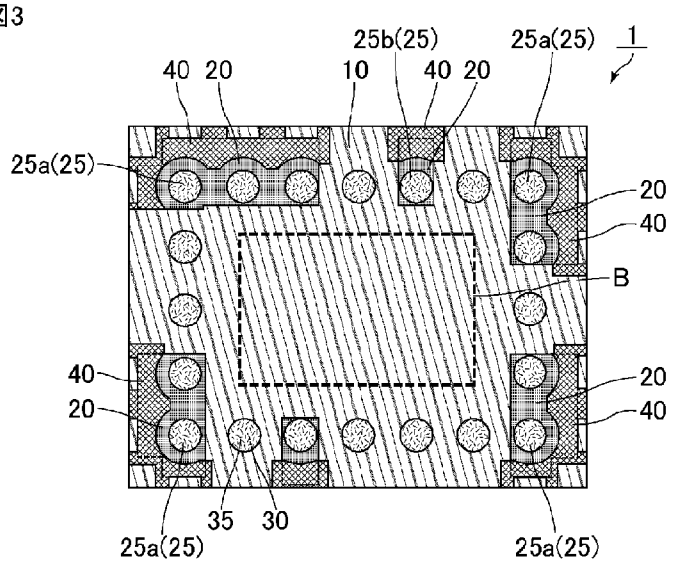
(74) 代理人: 特許業務法人 安富国際特許事務所 (**YASUTOMI & ASSOCIATES**); 〒5320003 大阪府大阪市淀川区宮原３丁目５番３６号 Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) **Title:** CIRCUIT SUBSTRATE AND MODULE

(54) 発明の名称： 回路基板及びモジュール

図3




(57) **Abstract:** A circuit substrate 1 characterized by comprising a substrate 10, an electrode pad 20 formed on the surface of the substrate 10, and a projecting electrode 25 formed on the electrode pad 20, and moreover characterized in that the top-surface-view shape of the electrode pad 20 on which the projecting electrode 25 is formed is larger than that of the projecting electrode 25, and a coating layer 40 is provided to at least part of the outer periphery of the electrode pad 20 on which the projecting electrode 25 is formed.

(57) 要約：基板１０と、上記基板１０の表面に形成された電極パッド２０と、上記電極パッド２０上に形成された突起電極２５と、を備え、上記突起電極２５が形成された電極パッド２０は、その上面視形状が上記突起電極２５よりも大きく、上記突起電極２５が形成された電極パッド２０の外周の少なくとも一部に被覆層４０が設けられていることを特徴とする回路基板１。

WO 2022/065373 A1

[続葉有]

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

**(84)** 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

# 明　細　書

## 発明の名称 ： 回路基板及びモジュール

## 技術分野

[0001]　本発明は、回路基板及びモジュールに関する。

## 背景技術

[0002]　回路基板として、基板に電子部品を実装し、基板の電子部品を実装した部位の周囲に突起電極を備えるものがある。

特許文献１では、電極パッド上に突起電極が形成されている。

## 先行技術文献

## 特許文献

[0003] 特許文献1：特許第４７０６９２９号

## 発明の概要

## 発明が解決しようとする課題

[0004]　特許文献１に記載されているように、比較的面積が大きい電極パッド上に突起電極が形成されていると、回路基板に熱衝撃や落下衝撃といった衝撃が加わった際に電極パッドの外周が剥離することがあった。

とくに、回路基板を上面視した際に、電極パッドが回路基板の隅に位置する場合に衝撃による剥離が生じやすくなっていた。

[0005]　本発明は上記の問題を解決するためになされたものであり、突起電極が形成された電極パッドが衝撃により剥離しにくい構成を有する回路基板、及び、上記回路基板を備えるモジュールを提供することを目的とする。

## 課題を解決するための手段

[0006]　本発明の回路基板は、基板と、上記基板の表面に形成された電極パッドと、上記電極パッド上に形成された突起電極と、を備え、上記突起電極が形成された電極パッドは、その上面視形状が上記突起電極よりも大きく、上記突起電極が形成された電極パッドの外周の少なくとも一部に被覆層が設けられていることを特徴とする。

[0007] 本発明のモジュールは、本発明の回路基板と、上記回路基板に実装された電子部品と、上記回路基板及び上記電子部品の周囲を封止するモールド樹脂と、を備え、上記突起電極が上記モールド樹脂の上面から露出してなることを特徴とする。

## 発明の効果

[0008] 本発明によれば、突起電極が形成された電極パッドが衝撃により剥離しにくい構成を有する回路基板、及び、上記回路基板を備えるモジュールを提供することができる。

## 図面の簡単な説明

[0009] [図1]図１は、基板の表面に形成された電極パッド、突起電極及び被覆層を模式的に示す上面図である。

[図2]図２は、図１のＡ－Ａ線断面図である。

[図3]図３は、回路基板の実施形態の一例を模式的に示す上面図である。

[図4]図４は、回路基板の実施形態の別の一例を模式的に示す上面図である。

[図5]図５は、回路基板に電子部品を実装し、樹脂モールドしたモジュールを模式的に示す斜視図である。

## 発明を実施するための形態

[0010] 以下、本発明の回路基板について説明する。

しかしながら、本発明は、以下の構成に限定されるものではなく、本発明の要旨を変更しない範囲において適宜変更して適用することができる。なお、以下において記載する個々の望ましい構成を２つ以上組み合わせたものもまた本発明である。

[0011] 図１は、基板の表面に形成された電極パッド、突起電極及び被覆層を模式的に示す上面図であり、図２は、図１のＡ－Ａ線断面図である。

本発明の回路基板は、基板と、上記基板の表面に形成された電極パッドと、上記電極パッド上に形成された突起電極と、被覆層とを備える。

図１及び図２には、基板１０の表面に設けられた電極パッド上に形成された突起電極として左側及び右側に異なる２種類の態様を合わせて示している

。

[0012] 図１及び図２の左側には、電極パッド２０の上に突起電極２５が形成された態様を示している。電極パッド２０は、その上面視した形状が突起電極２５よりも大きい電極パッドである。そして、電極パッド２０の上には突起電極２５が２つ設けられている。電極パッド２０は突起電極２５よりも大きい電極パッドであるので、電極パッド２０が基板１０の表面で突起電極２５に隠れることなく広がっている部位が存在する。

[0013] 本発明の回路基板では、突起電極が形成された電極パッドの外周の少なくとも一部に被覆層が設けられる。

図１及び図２には、電極パッド２０の外周の少なくとも一部を被覆する被覆層４０を示している。また、電極パッド２０が被覆層４０に隠れるので、電極パッド２０の外周を点線で示している。この点線よりも外側にまで被覆層４０が設けられている。

[0014] 上述したように、比較的面積が大きい電極パッド上に突起電極が形成されていると、回路基板に衝撃が加わった際に電極パッドの外周が剥離することがある。電極パッドの外周を被覆層で被覆することにより、電極パッドの外周の剥離を防止することができる。

[0015] 被覆層を設ける電極パッドは、比較的面積が大きい電極パッドであるが、電極パッドが突起電極に隠れることなく広がっている部位がある程度大きい場合に、衝撃による電極パッドの外周の剥離が生じやすくなる。その観点から、回路基板を上面視した際に、被覆層を設ける前での突起電極から電極パッドの外周までの最長長さが３０μｍ以上であると、被覆層を設ける効果がより有効に発揮されるため好ましい。

[0016] また、図１及び図２に示す態様では、被覆層４０は基板１０の表面に露出する電極パッド２０の全てを被覆するわけではなく、突起電極２５の周囲においては電極パッド２０が露出している。これは、回路基板の製造過程において、電極パッドを被覆する被覆層を形成した後に突起電極を設けることが工程上好ましいため、このような位置関係になることが多いことを反映して

いる。

[0017] 図１及び図２の右側には、電極パッド３０の上に突起電極３５が形成された態様を示している。電極パッド３０は、その上面視した形状が突起電極３５と同じ電極パッドであり、電極パッド３０の上には突起電極３５が１つ設けられている。

電極パッド３０と突起電極２５はその上面視した形状が同じであるので、電極パッド３０は基板１０の表面で突起電極３５に隠れており、電極パッド３０が露出した部位は存在しない。そのため、このような電極パッド３０には外周が剥離するという問題は生じず、被覆層を設ける必要もない。

[0018] 回路基板において、グランドに接続されるグランド電極パッドは、図１及び図２の左側に示すような大きい電極パッドとなることが多い。また、グランド電極パッドには、図１及び図２の左側に示すように、複数の突起電極を形成することが多い。

すなわち、被覆層を設ける対象となる電極パッドは、グランド電極パッドであることが好ましい。

[0019] また、回路基板において、信号端子となる信号電極パッドは、図１及び図２の右側に示すような、突起電極と同じ面積の電極パッドとなることが多い。すなわち、信号電極パッドには被覆層を設ける必要がないことが多い。

[0020] 本発明の回路基板を構成する基板は、セラミック基板であることが好ましい。

セラミック基板としては、低温焼結セラミック基板（ＬＴＣＣ基板）を好ましく用いることができる。

低温焼結セラミック材料とは、１０００℃以下の温度で焼結可能であって、比抵抗の小さなＡｕ、Ａｇ、Ｃｕ等と同時焼成が可能なセラミック材料である。低温焼結セラミック材料としては、具体的には、アルミナ、ジルコニア、マグネシア、フォルステライト等のセラミック粉末にホウ珪酸系ガラスを混合してなるガラス複合系低温焼結セラミック材料、ＺｎＯ－ＭｇＯ－$Al_2O_3$－$SiO_2$系の結晶化ガラスを用いた結晶化ガラス系低温焼結セラミッ

ク材料、ＢａＯ－Ａｌ$_2$Ｏ$_3$－ＳｉＯ$_2$系セラミック粉末やＡｌ$_2$Ｏ$_3$－ＣａＯ－ＳｉＯ$_2$－ＭｇＯ－Ｂ$_2$Ｏ$_3$系セラミック粉末等を用いた非ガラス系低温焼結セラミック材料等が挙げられる。

[0021] また、本発明の回路基板を構成する基板として、セラミック基板の他には樹脂基板を使用することができる。樹脂基板としては、紙フェノール基板、ガラスエポキシ基板、ＢＴ（ビスマレイミド－トリアジン樹脂）基板、ポリイミド樹脂基板等が挙げられる。

[0022] 電極パッドとしては、導電性ペーストを用いたスクリーン印刷又はフォトリソグラフィ等の手法によりパターン形成されたものが使用できる。

導電性ペーストには、例えば、導電性金属粉末、バインダー及び可塑剤等が含まれる。導電性ペーストには、収縮率調整用の共素地（セラミック粉末）が添加されていてもよい。導電性ペーストに含まれる導電性金属材料としては、例えば、Ａｇ、Ａｇ－Ｐｔ合金、Ａｇ－Ｐｄ合金、Ｃｕ、Ｎｉ、Ｐｔ、Ｐｄ、Ｗ、Ｍｏ及びＡｕの少なくとも１種を主成分とする金属等を用いることができる。これらの導電性金属材料のうち、Ａｇ、Ａｇ－Ｐｔ合金、Ａｇ－Ｐｄ合金及びＣｕは、比抵抗が小さいため、特に高周波向けの導体パターンにおいてより好ましく用いることができる。

電極パッドの厚みは、例えば２０μｍ以上３０μｍ以下とすることが好ましい。

[0023] 本発明の回路基板を構成する被覆層としては、セラミック材料を含むセラミック被覆層、又はソルダーレジスト層を使用することができる。

基板がセラミック基板である場合は、セラミック被覆層に含まれるセラミック材料がセラミック基板を構成するセラミック材料と共焼結していることが好ましい。

[0024] 被覆層がセラミック被覆層である場合、基板もセラミック基板であることが好ましい。被覆層と基板が共にセラミック材料であると、基板と被覆層の接着性が良く、また、熱膨張係数も近くなるので基板と被覆層の間に剥離が生じにくい。

また、被覆層を構成するセラミック材料とセラミック基板を構成するセラミック材料が同じセラミック材料であることが好ましい。

[0025] セラミック被覆層としては、上記の低温焼結セラミック材料を含むセラミック被覆層を用いることができる。また、上記の低温焼結セラミック材料にアルミナ（$Al_2O_3$）粉末を適量添加、混合することにより得た混合原料粉末を、有機ビヒクル中に分散、混錬することにより得たセラミック被覆層形成用のセラミックペーストを塗布し、乾燥することで得られるセラミック被覆層を使用することができる。

セラミック被覆層が、低温焼結セラミック材料とさらにアルミナを含むことによって、低温焼結セラミック材料からなるセラミック基板の表面の熱膨張係数とセラミック被覆層の熱膨張係数を整合させることができる。とくに、セラミック基板の表面に、アルミナを用いた拘束層に由来するアルミナ成分が存在する場合、セラミック被覆層がアルミナを含むことによって、セラミック基板とセラミック被覆層の熱膨張係数をより整合させることができる。

[0026] また、セラミック被覆層が、低温焼結セラミック材料とさらにアルミナを含む場合、低温焼結セラミック材料に添加されるアルミナの含有量は、低温焼結セラミック材料とアルミナの合計量に対して２重量％以上、１５重量％以下であることが好ましい。

[0027] セラミック被覆層として、上記の低温焼結セラミック材料にガラス粉末を適量添加、混合することにより得た混合原料粉末を、有機ビヒクル中に分散、混錬することにより得たセラミック被覆層形成用のセラミックペーストを塗布し、乾燥することで得られるセラミック被覆層を使用することもできる。

セラミック被覆層が、低温焼結セラミック材料とさらにガラスを含むことによって、セラミック被覆層の割れを防止することができる。また、セラミック被覆層の耐めっき性を向上させることができる。

[0028] セラミック被覆層が、低温焼結セラミック材料とさらにガラスを含む場合

、セラミック基板を構成するセラミック材料と比較して、セラミック被覆層におけるセラミック材料中の$SiO_2$の含有率が５重量％以上、１５重量％以下高く、ＢａＯの含有率が５重量％以上、１５重量％以下低くなることが好ましい。

[0029] また、セラミック被覆層に含まれるセラミック材料は、低温焼結セラミック基板を構成する低温焼結セラミック材料と同一組成であってもよい。

また、セラミック被覆層に含まれるセラミック材料は、低温焼結セラミック基板を構成する低温焼結セラミック材料と、さらにアルミナ及びガラスを含んでいてもよい。

[0030] 本発明の回路基板を構成する被覆層としては、ソルダーレジストとして使用される材料からなるソルダーレジスト層を使用することもできる。

被覆層がソルダーレジスト層である場合、基板は樹脂基板であることが好ましい。また、基板がセラミック基板であって被覆層がソルダーレジスト層であってもよく、基板が低温焼結セラミック基板であって被覆層がソルダーレジスト層であってもよい。

[0031] 被覆層の厚みは、例えば２０μｍ以上３０μｍ以下とすることが好ましい。

また、電極パッドの外周における被覆層と電極パッドの重なり量は、３０μｍ以上２００μｍ以下であることが好ましい。

被覆層の熱膨張係数を基板の熱膨張係数に近づけることにより、被覆層を設けることによる電極パッドの剥離防止効果を高めることができる。

[0032] セラミック被覆層が、低温焼結セラミック基板を構成する低温焼結セラミック材料とさらにアルミナを含む場合に、セラミック被覆層形成用のセラミックペーストを作製する際、アルミナ粉末の添加量を調整することにより、セラミック被覆層の熱膨張係数を調整することができる。その結果、基板の熱膨張係数を$\alpha_1$、電極パッドの熱膨張係数を$\alpha_2$、セラミック被覆層の熱膨張係数を$\alpha_3$としたとき、$\alpha_3 < \alpha_1 < \alpha_2$の関係とすることが好ましい。例えば、基板の熱膨張係数$\alpha_1$：１０ｐｐｍ／℃、電極パッドの熱膨張係数$\alpha_2$：

１６ｐｐｍ／℃、セラミック被覆層の熱膨張係数$\alpha_3$：９ｐｐｍ／℃とすることが好ましい。

[0033] 本発明の回路基板を構成する突起電極は、特に限定されるものではなく、電極パッドと電気的に接続可能な導電材料からなる電極を使用することができる。

突起電極の形状としては、円柱状であり、その直径が７０μｍ以上、６００μｍ以下、その高さが２０μｍ以上、５００μｍ以下であるものが好ましい。

また、そのアスペクト比（高さ／直径）が７以上、２５以下であるものが好ましい。

グランド電極パッド上に形成される突起電極と、信号電極パッド上に形成される突起電極は、同じ形状であっても異なる形状であってもよい。

[0034] 続いて、本発明の回路基板の好ましい実施形態について説明する。

図３は、回路基板の実施形態の一例を模式的に示す上面図である。

図３に示す回路基板１には、基板１０の中央部に電子部品を実装するための領域（図３中、点線で囲む領域Ｂ）が存在し、当該領域の周囲に電極パッド及び突起電極が形成されている。電子部品を実装するための領域には、電子部品実装用のランド（図示しない）が設けられている。

[0035] 基板に実装する電子部品としては、ＩＣ、フィルタ、コンデンサ、インダクタ等が挙げられる。

実装する電子部品の高さが突起電極の高さよりも低くなることが好ましい。

[0036] 基板１０には、グランド電極パッドである電極パッド２０と、信号電極パッドである電極パッド３０が設けられている。

[0037] グランド電極パッドである電極パッド２０には突起電極２５が設けられていて、電極パッド２０はその上面視形状が突起電極２５よりも大きいので、電極パッド２０が突起電極２５に隠れることなく露出した部位が存在する。

グランド電極パッドを大きくすることで、グランド電極パッドの強度を向

上させ、外周部のシールド電極に接続させてグランドを強化することができる。

[0038] 被覆層４０は、回路基板を上面視した際の回路基板の外周と突起電極の間に設けられている。言い換えると、被覆層４０は突起電極２５の外側に設けられている。

衝撃によって電極パッドが剥離しやすいのは回路基板の外周側であるので、この部位に被覆層を設けることは、電極パッドの剥離防止により有効である。

被覆層は回路基板の外周を含んでいてもよい。

また、基板の中央部には電子部品が実装されるが、グランド電極パッドが基板中央部側に設けられると、部品実装用のランド電極との距離が小さくなり、干渉する可能性がある。そのため、基板の外周部で電極パッドを大きくして、そこに被覆層を設けるようにしている。

[0039] また、被覆層４０は、回路基板を上面視した際に隅に配置されている突起電極が設けられた電極パッドに対して設けられている。

図３において参照符号２５ａで示す４つの突起電極が回路基板を上面視した際に４隅に配置されている突起電極である。

衝撃によって電極パッドが特に剥離しやすいのは回路基板の隅である。そのため、この部位に被覆層を設けることは、電極パッドの剥離防止に特に有効である。

[0040] １つの電極パッド２０には複数の突起電極２５が形成されていることが好ましい。電極パッド２０がグランド電極パッドである場合、１つのグランド電極パッドに対して複数の突起電極が形成されていると、１つの突起電極の接続が外れたとしても残りの突起電極で接続を確保することができるので好ましいためである。

[0041] また、１つの電極パッド２０に対して１つの突起電極２５が形成されていてもよい。図３において参照符号２５ｂで示す、図３の上下に１つずつ設けられた突起電極が、１つの電極パッドに対して１つ形成された突起電極であ

る。

[0042] 信号電極パッドである電極パッド３０には突起電極３５が設けられている。電極パッド３０は、その上面視した形状が突起電極３５と同じ電極パッドであり、電極パッド３０の上には突起電極３５が１つ設けられている。

電極パッド３０には被覆層は設けられていない。

[0043] なお、図３には基板１０の中央部に電子部品を実装するための領域が存在し、当該領域の周囲に電極パッド及び突起電極が形成された態様を示している。しかしながら、本発明の回路基板の実施形態において電極パッド及び突起電極が設けられる位置は特に限定されるものではなく、電極パッド及び突起電極が設けられる位置が基板の中央部であってもよい。

[0044] 図４は、回路基板の実施形態の別の一例を模式的に示す上面図である。

図４に示す回路基板２にも、基板１０の中央部に電子部品を実装するための領域（図４中、点線で囲む領域Ｃ）が存在し、当該領域の周囲に電極パッド及び突起電極が形成されている。電子部品を実装するための領域には、電子部品実装用のランド（図示しない）が設けられている。

以下には、図３に示す実施形態の回路基板と異なる事項について説明する。

[0045] 図４に示す回路基板２では、回路基板２を上面視した際に、グランド電極パッドである電極パッド２０が突起電極２５よりも回路基板２の内側に設けられている。そして、被覆層４０が突起電極２５よりも回路基板２の内側に設けられている。

[0046] 回路基板において基板の表裏面に露出している電極パッドの総面積は、基板反りを防止する観点からは同程度であることが好ましい。しかし、突起電極の内側にまで電極パッドを設ける場合、電極パッドが大きくなると、回路基板に反りが生じることがある。そのため、突起電極の内側に設けた電極パッドの表面に対しても被覆層を設けて基板の表面に露出する電極パッドの総面積を小さくすることによって、基板に反りが生じることを防止することができる。

[0047] なお、図４で点線で囲む領域Ｄで示す部分では、回路基板の内側で電極パッドの外周が被覆層に覆われずに露出しているが、回路基板の外周側とは異なりこの領域では電極パッドの外周が剥離するという問題が生じにくいため、この領域において電極パッドの外周が露出していることは問題ない。

[0048] また、図４で示す回路基板２では、被覆層４０は、回路基板２を上面視した際の複数の突起電極２５の間に設けられている。

図４には、突起電極２５の間で被覆層４０が設けられている領域を点線で囲む領域Ｅとして示している。

突起電極の間で露出している電極パッドに対して被覆層を設けることにより、基板の表面に露出する電極パッドの総面積を小さくすることができる。そのため、基板に反りが生じることを防止することができる。

[0049] また、１つの電極パッド２０に対して１つの突起電極２５ｂが形成されている場合、突起電極２５ｂに対して電極パッド２０の形状が非対称であってもよい。

図４に示す突起電極２５ｂの上面視形状は円形であるのに対し、電極パッド２０は回路基板２の内側において切り欠かれた形状になっている。

突起電極２５ｂよりも回路基板２の外周側において、電極パッド２０の外周に被覆層４０が設けられている。

[0050] 本発明のモジュールは、本発明の回路基板と、上記回路基板に実装された電子部品と、上記回路基板及び上記電子部品の周囲を封止するモールド樹脂と、を備え、上記突起電極が上記モールド樹脂の上面から露出してなる。

[0051] 図５は、回路基板に電子部品を実装し、樹脂モールドしたモジュールを模式的に示す斜視図である。

図５に示すモジュール１００では、図３に示す回路基板１の中央部に電子部品５０が実装され、モールド樹脂６０で封止された状態を示している。モールド樹脂６０の上面には突起電極２５及び突起電極３５の上面が露出するようにして、モールド樹脂６０の上面において回路基板１の突起電極２５及び突起電極３５と外部との電気的接続が取れるようになっている。

また、突起電極２５及び突起電極３５の高さは電子部品５０の高さよりも高くなるように設計している。

電子部品５０としては、ＩＣ、フィルタ、コンデンサ及びインダクタからなる群から選択された少なくとも１種が挙げられる。

[0052] このようにモールド樹脂で封止されたモジュールにおいては、モジュールに熱衝撃が加わった際に、モールド樹脂の熱膨張係数と基板の熱膨張係数の差により、電極パッドの外周に力が加わることがあったが、電極パッドの外周に被覆層を設けることによって、熱衝撃による電極パッドの剥離を防止することができる。

## 符号の説明

[0053] １、２　回路基板

１０　基板

２０　電極パッド（グランド電極パッド）

２５　突起電極

２５ａ　上面視で４隅に配置されている突起電極

２５ｂ　１つの電極パッドに対して１つ形成された突起電極

３０　電極パッド（信号電極パッド）

３５　突起電極

４０　被覆層

５０　電子部品

６０　モールド樹脂

１００　モジュール

# 請求の範囲

[請求項1] 基板と、前記基板の表面に形成された電極パッドと、前記電極パッド上に形成された突起電極と、を備え、

前記突起電極が形成された電極パッドは、その上面視形状が前記突起電極よりも大きく、

前記突起電極が形成された電極パッドの外周の少なくとも一部に被覆層が設けられていることを特徴とする回路基板。

[請求項2] １つの前記電極パッド上に複数の前記突起電極が形成されている電極パッドを含む請求項１に記載の回路基板。

[請求項3] 前記被覆層が設けられた前記電極パッドは、グランド電極パッドである請求項１又は２に記載の回路基板。

[請求項4] 前記被覆層は、前記回路基板を上面視した際に隅に配置されている突起電極が設けられた電極パッドに対して設けられている請求項１～３のいずれかに記載の回路基板。

[請求項5] 前記被覆層は、前記回路基板を上面視した際の前記回路基板の外周と前記突起電極の間に設けられている請求項１～４のいずれかに記載の回路基板。

[請求項6] 前記被覆層は、前記回路基板を上面視した際の複数の前記突起電極の間に設けられている請求項１～５のいずれかに記載の回路基板。

[請求項7] 前記被覆層は、前記回路基板を上面視した際の前記突起電極よりも前記回路基板の内側に設けられている請求項１～６のいずれかに記載の回路基板。

[請求項8] 前記基板はセラミック基板である請求項１～７のいずれかに記載の回路基板。

[請求項9] 前記セラミック基板は低温焼結セラミック基板である請求項８に記載の回路基板。

[請求項10] 前記被覆層はセラミック被覆層である請求項１～９のいずれかに記載の回路基板。

[請求項11] 前記被覆層はセラミック被覆層であり、かつ、前記セラミック基板は低温焼結セラミック基板であり、前記セラミック被覆層は、前記低温焼結セラミック基板を構成する低温焼結セラミック材料と、さらにアルミナを含む請求項１～７のいずれかに記載の回路基板。

[請求項12] 前記被覆層はセラミック被覆層であり、かつ、前記セラミック基板は低温焼結セラミック基板であり、前記セラミック被覆層は、前記低温焼結セラミック基板を構成する低温焼結セラミック材料と、さらにガラスを含む請求項１～７のいずれかに記載の回路基板。

[請求項13] 請求項１～１２のいずれかに記載の回路基板と、

前記回路基板に実装された電子部品と、

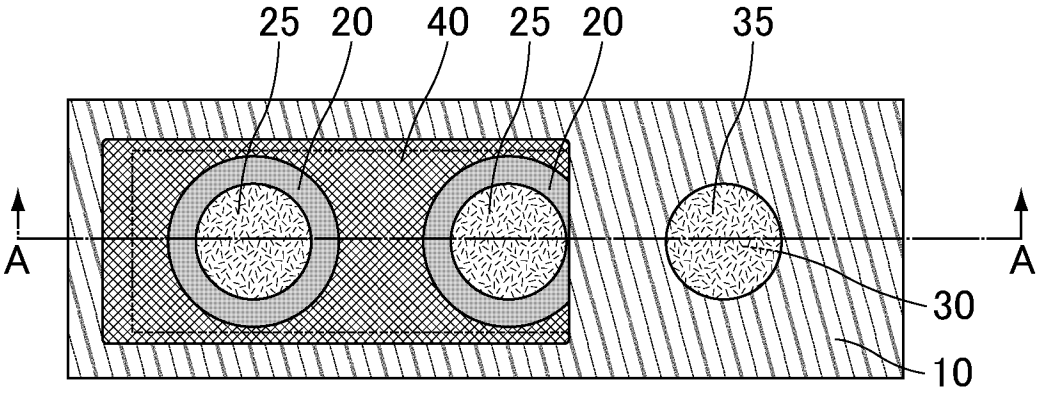
前記回路基板及び前記電子部品の周囲を封止するモールド樹脂と、を備え、

前記突起電極が前記モールド樹脂の上面から露出してなることを特徴とするモジュール。

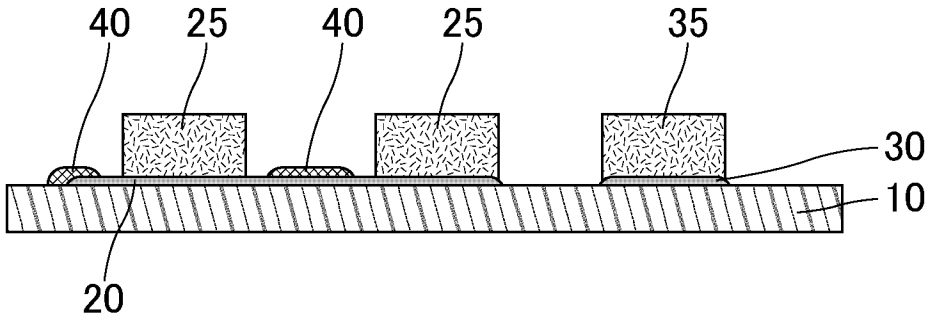
[請求項14] 前記電子部品が、ＩＣ、フィルタ、コンデンサ及びインダクタからなる群から選択された少なくとも１種である請求項１３に記載のモジュール。

[請求項15] 前記突起電極の高さが前記電子部品の高さより高い請求項１３又は１４に記載のモジュール。

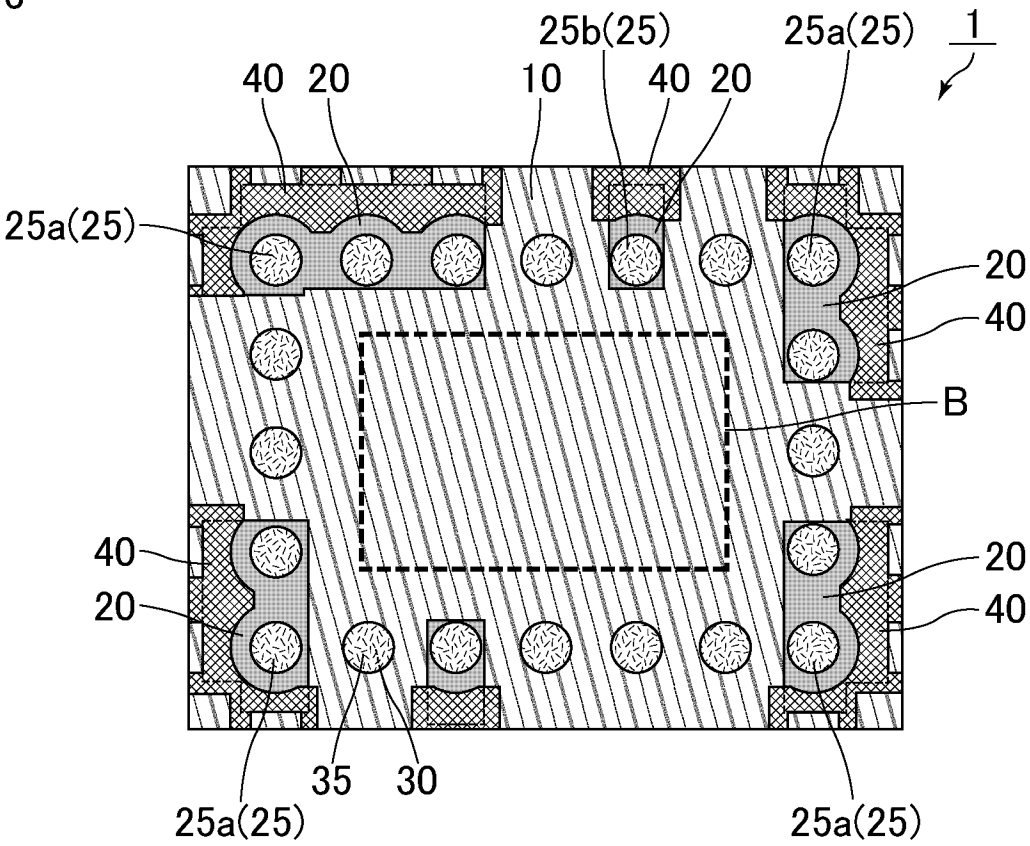
[図1]
図1




[図2]
図2

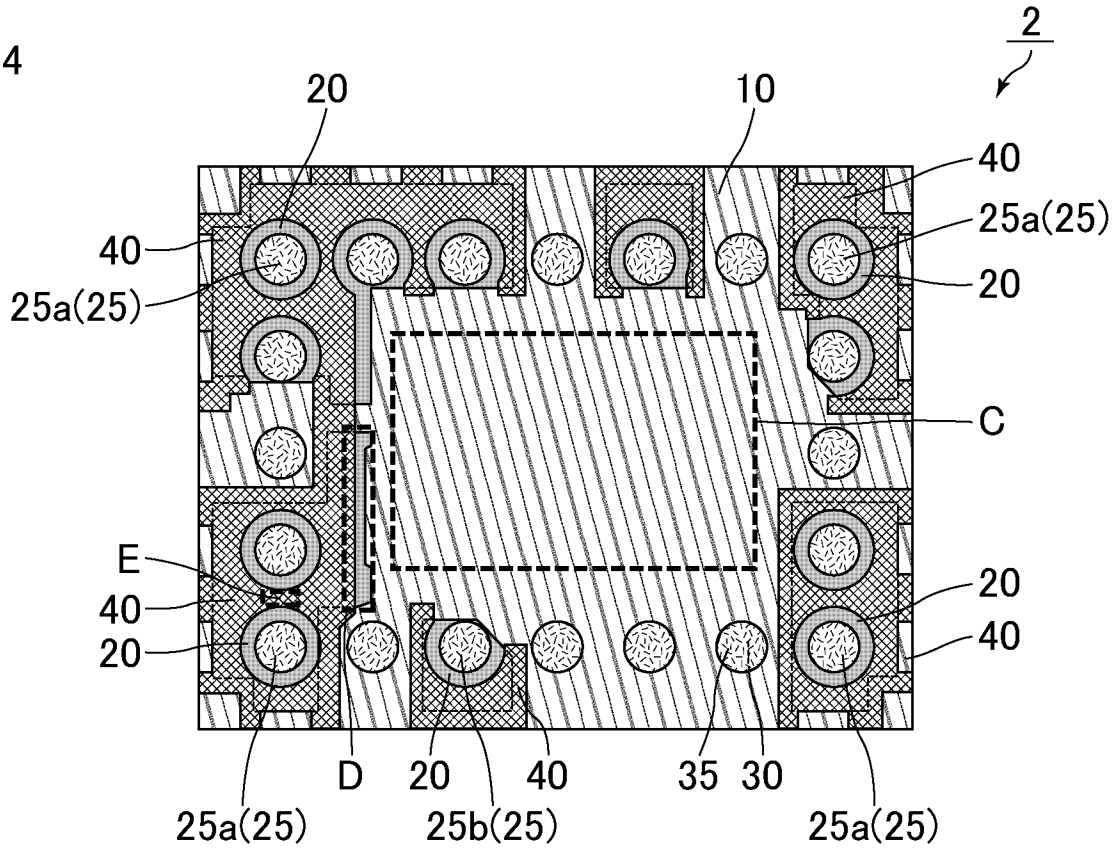



[図3]
図3



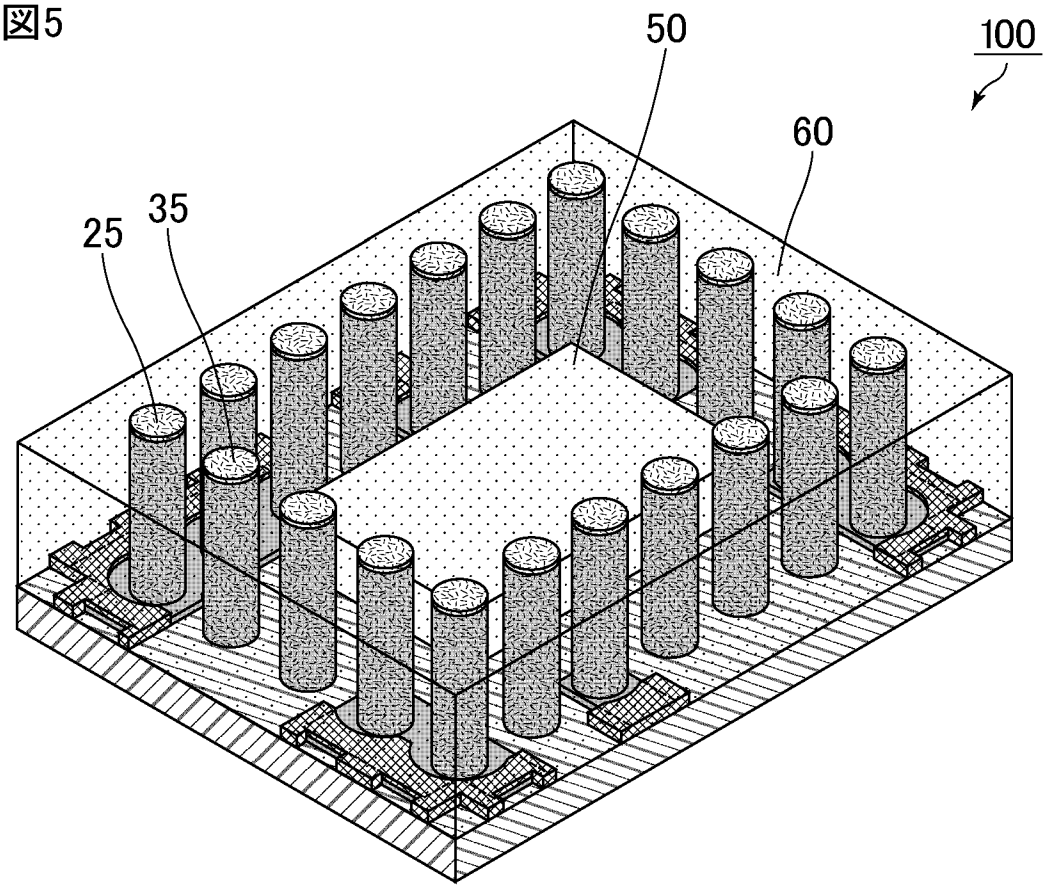
[図4]

図4


2
20
10
40
25a(25)
20
C
E
40
20
20
40
D
20
40
35
30
25a(25)
25b(25)
25a(25)

[図5]

図5


100
50
60
25
35

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/JP2021/034828**

## A. CLASSIFICATION OF SUBJECT MATTER

***H05K 3/28***(2006.01)i
FI: H05K3/28 G

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2021
Registered utility model specifications of Japan 1996-2021
Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| X | JP 2004-14616 A (SUMITOMO METAL ELECTRONICS DEVICES INC) 15 January 2004 (2004-01-15)<br>paragraphs [0013]-[0032], fig. 1-4 | 1, 5, 7-12 |
| Y | paragraphs [0013]-[0032], fig. 1-4 | 2-4, 6, 13-15 |
| Y | JP 2017-152678 A (KYOCERA CORP) 31 August 2017 (2017-08-31)<br>paragraph [0058], fig. 6 | 2-3 |
| Y | WO 2008/004423 A1 (MURATA MANUFACTURING CO., LTD) 10 January 2008 (2008-01-10)<br>paragraph [0048], fig. 9 | 4, 6 |
| Y | WO 2007/049458 A1 (MURATA MANUFACTURING CO., LTD) 03 May 2007 (2007-05-03)<br>paragraphs [0040], [0045], [0086], fig. 11 | 13-15 |

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| **11 November 2021** | **22 November 2021** |
| Name and mailing address of the ISA/JP<br>**Japan Patent Office (ISA/JP)**<br>**3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915**<br>**Japan** | Authorized officer<br><br>Telephone No. |

**INTERNATIONAL SEARCH REPORT**
**Information on patent family members**

International application No.
**PCT/JP2021/034828**

| Patent document cited in search report | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|---|---|---|---|
| JP 2004-14616 A | 15 January 2004 | (Family: none) | |
| JP 2017-152678 A | 31 August 2017 | (Family: none) | |
| WO 2008/004423 A1 | 10 January 2008 | US 2009/0071700 A1<br>paragraph [0073], fig. 9 | |
| WO 2007/049458 A1 | 03 May 2007 | US 2007/0278670 A1<br>paragraphs [0053], [0058], [0099], fig. 11 | |

国際調査報告

国際出願番号
PCT/JP2021/034828

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H05K 3/28(2006.01)i
FI: H05K3/28 G

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H05K3/28

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０２１年 |
| 日本国実用新案登録公報 | １９９６－２０２１年 |
| 日本国登録実用新案公報 | １９９４－２０２１年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献のカテゴリー* | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| X | JP 2004-14616 A (株式会社住友金属エレクトロデバイス) 15.01.2004 (2004-01-15)<br>段落0013-0032,図1-4 | 1,5,7-12 |
| Y | 段落0013-0032,図1-4 | 2-4,6,13-15 |
| Y | JP 2017-152678 A (京セラ株式会社) 31.08.2017 (2017-08-31)<br>段落0058,図6 | 2-3 |
| Y | WO 2008/004423 A1 (株式会社　村田製作所) 10.01.2008 (2008-01-10)<br>段落0048,図9 | 4,6 |
| Y | WO 2007/049458 A1 (株式会社村田製作所) 03.05.2007 (2007-05-03)<br>段落0040,段落0045,段落0086,図11 | 13-15 |

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

| 国際調査を完了した日 | 国際調査報告の発送日 |
|---|---|
| 11.11.2021 | 22.11.2021 |

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
柴垣　宙央 5D 7895
電話番号 03-3581-1101 内線 3551

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/034828

| 引用文献 | 公表日 | パテントファミリー文献 | 公表日 |
|---|---|---|---|
| JP 2004-14616 A | 15.01.2004 | （ファミリーなし） | |
| JP 2017-152678 A | 31.08.2017 | （ファミリーなし） | |
| WO 2008/004423 A1 | 10.01.2008 | US 2009/0071700 A1<br>段落0073,図9 | |
| WO 2007/049458 A1 | 03.05.2007 | US 2007/0278670 A1<br>段落0053,段落0058,段落0099,図11 | |