



(12)发明专利

(10)授权公告号 CN 102820337 B

(45)授权公告日 2017.07.14

(21)申请号 201210186903.4

(22)申请日 2012.06.07

(65)同一申请的已公布的文献号

申请公布号 CN 102820337 A

(43)申请公布日 2012.12.12

(30)优先权数据

2011-127598 2011.06.07 JP

2012-000956 2012.01.06 JP

(73)专利权人 索尼半导体解决方案公司

地址 日本神奈川县

(72)发明人 山田泰弘 伊藤良一 田中勉

高德真人 千田满

(74)专利代理机构 北京信慧永光知识产权代理

有限责任公司 11290

代理人 褚海英 武玉琴

(51)Int.Cl.

H01L 29/78(2006.01)

H01L 29/40(2006.01)

H01L 27/146(2006.01)

G01T 1/20(2006.01)

(56)对比文件

US 2004/0004430 A1, 2004.01.08,

US 2009/0084938 A1, 2009.04.02,

US 2002/0004262 A1, 2002.01.10,

CN 101726947 A, 2010.06.09,

审查员 陈燕坤

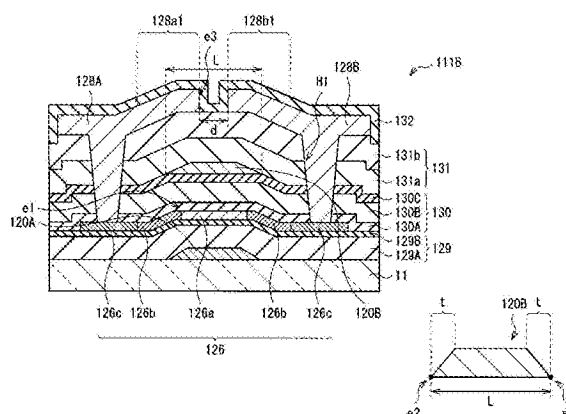
权利要求书2页 说明书23页 附图25页

(54)发明名称

放射线摄像装置、放射线摄像显示系统和晶体管

(57)摘要

本发明提供能够抑制因放射线造成的特性劣化从而提高可靠性的晶体管、采用所述晶体管的放射线摄像装置和包括所述装置的放射线摄像显示系统,该晶体管包括:半导体层;第一栅极绝缘膜和第一层间绝缘膜,它们设置于半导体层的一个指定表面侧;第一栅极,其设置于第一栅极绝缘膜和第一层间绝缘膜之间的位置;绝缘膜,其设置于半导体层的另一表面侧;源极和漏极,它们设置为与半导体层电连接;以及屏蔽电极层,其设置为使得屏蔽电极层的至少部分面对第一栅极的边缘,其中,第一栅极绝缘膜、第一层间绝缘膜以及绝缘膜中的至少一个包括氧化硅膜。



1. 一种晶体管,其包括:

半导体层,其包括沟道层;

第一栅极绝缘膜和第一层间绝缘膜,它们设置于所述半导体层的一个指定表面侧;

第一栅极,其设置于所述第一栅极绝缘膜和所述第一层间绝缘膜之间的位置;

绝缘膜,其设置于所述半导体层的另一表面侧;

源极和漏极,它们设置为与所述半导体层电连接;

屏蔽电极层,其设置在所述源极和所述漏极之间,且设置为使得所述屏蔽电极层的至少部分面对所述第一栅极的边缘,并且使得所述屏蔽电极层与所述第一栅极电隔离;以及

第二层间绝缘膜,设置于所述源极、所述漏极和所述屏蔽电极层上,所述第二层间绝缘膜包括位于所述源极和所述屏蔽电极层之间的第一凹部和位于所述漏极和所述屏蔽电极层之间的第二凹部,

其中,所述第一栅极绝缘膜、所述第一层间绝缘膜以及所述绝缘膜中的至少一个包括氧化硅膜,且所述第二层间绝缘膜包括氧化硅膜,

所述源极、所述漏极以及所述屏蔽电极层通过彼此电隔离而设置于所述第一层间绝缘膜上,并且

所述屏蔽电极层的屏蔽作用抑制了正电荷对所述沟道层的边缘的影响。

2. 如权利要求1所述的晶体管,还包括隔着所述半导体层而面对所述第一栅极的第二栅极,其中,

在基板上依次形成所述第二栅极、所述绝缘膜、所述半导体层、所述第一栅极绝缘膜、所述第一栅极以及所述第一层间绝缘膜。

3. 如权利要求1所述的晶体管,其中,所述屏蔽电极层保持在负电位。

4. 如权利要求2所述的晶体管,其中,

为一对所述源极和漏极设有分别由所述第一栅极和所述第二栅极构成的多个组。

5. 如权利要求1所述的晶体管,其中,

在基板上依次形成所述绝缘膜、所述半导体层、所述第一栅极绝缘膜、所述第一栅极以及所述第一层间绝缘膜。

6. 如权利要求1所述的晶体管,其中,所述半导体层由多晶硅制成。

7. 如权利要求1所述的晶体管,其中,

所述氧化硅膜由二氧化硅制成。

8. 一种晶体管,其包括:

第一栅极,其设置在基板上;

半导体层,其包括沟道层;

第一栅极绝缘膜和第一层间绝缘膜,它们设置于所述半导体层的一个指定表面侧;

绝缘膜,其设置于所述半导体层的另一表面侧;

源极和漏极,它们设置为与所述半导体层电连接;以及

屏蔽电极层,其设置在所述源极和所述漏极之间,且设置为使得所述屏蔽电极层的至少部分面对所述第一栅极的边缘,并且使得所述屏蔽电极层与所述第一栅极电隔离;

第二层间绝缘膜,设置于所述源极、所述漏极和所述屏蔽电极层上,所述第二层间绝缘膜包括位于所述源极和所述屏蔽电极层之间的第一凹部和位于所述漏极和所述屏蔽电极

层之间的第二凹部，

其中，所述第一栅极绝缘膜、所述第一层间绝缘膜以及所述绝缘膜中的至少一个包括氧化硅膜，且所述第二层间绝缘膜包括氧化硅膜，

所述源极、所述漏极以及所述屏蔽电极层通过彼此电隔离而设置于所述第一层间绝缘膜上，

在所述基板上依次形成所述第一栅极、所述第一栅极绝缘膜、所述半导体层、所述绝缘膜以及所述第一层间绝缘膜，并且

所述屏蔽电极层的屏蔽作用抑制了正电荷对所述沟道层的边缘的影响。

9. 一种放射线摄像装置，其包括具有晶体管和光电转换元件的像素部，所述晶体管如权利要求1~8之一所述。

10. 如权利要求9所述的放射线摄像装置，其中，

在所述像素部上设有波长变换层，以用作将入射的放射线的波长变换为处于所述光电转换元件的灵敏度区域中的波长的层。

11. 如权利要求9所述的放射线摄像装置，其中，

所述光电转换元件具有用于吸收放射线并将所述放射线变换为电信号的功能。

12. 一种放射线摄像显示系统，该系统采用基于放射线而获取图像的放射线摄像装置以及用于显示所述放射线摄像装置获得的所述图像的显示装置，其中，所述放射线摄像装置如权利要求9~11之一所述。

放射线摄像装置、放射线摄像显示系统和晶体管

[0001] 相关申请的交叉引用

[0002] 本申请包含与2011年6月7日向日本专利局提交的日本专利申请JP2011-127598、以及2012年1月6日向日本专利局提交的日本专利申请JP2012-000956中公开的相关主题并要求其优先权,将其全部内容通过引用并入此处。

技术领域

[0003] 本发明涉及适用于通常在医疗保健和无损检测中用到的X射线摄像操作的放射线摄像装置,并涉及采用所述装置的放射线摄像显示系统以及在所述装置和所述系统中所采用的晶体管。

背景技术

[0004] 近年来,使用CCD(电荷耦合器件)图像传感器和/或CMOS(互补金属氧化物半导体)图像传感器的技术是基于光电变换的摄像技术的主流。基于光电变换的摄像技术是用于将图像获取为电信号的技术。摄像传感器的摄像区受限于晶体基板或硅晶片的尺寸。然而,特别是在利用X射线进行的医疗保健领域,存在对具有大尺寸的摄像区的需求,且对好的动态图像性能的需求的量也在增加。

[0005] 由于需要摄像装置具有大尺寸的摄像区,人们一直在开发用来基于放射线而将图像获取为电信号、而不使用放射线摄影胶片的放射线摄像装置。需要具有大尺寸的摄像区的摄像装置的典型示例是用于拍摄人体胸部图像的X射线摄像装置。所述放射线摄像装置是在包括诸如光电二极管的光电转换元件和TFT(薄膜晶体管)的电路基板上具有波长变换层(用作荧光材料)的装置。在放射线摄像装置中,在将入射放射线变换为可见光线之后,由用于将可见光线变换为电信号的光电转换元件接收可见光线。随后由采用TFT的电路读取电信号,电信号的大小由可见光线的量决定。

[0006] 这种情况下,晶体管形成如下。在基板上形成多个层以形成具有所谓的顶栅构造或所谓的底栅构造的叠层。所述层包括用于晶体管的栅极、源极和漏极等的电极层、用于形成晶体管的沟道的半导体层、栅极绝缘膜和层间绝缘膜。然而,如果例如使用氧化硅膜作为具有所述构造的晶体管中的栅极绝缘膜,则X射线可传播到该膜的内部。众所周知,如果X射线传播到氧化硅膜的内部,则在该膜中产生空穴,从而使晶体管的阈值电压 V_{th} 偏移到负侧。(参照诸如日本专利公开公报2008-252074号等文献。)

[0007] 另一方面,有人提出了通过采用双栅构造而能够减少阈值电压 V_{th} 的偏移的长度的晶体管,所述双栅构造中,两个栅极设置为夹着半导体层。(参照日本专利公开公报2004-265935号。)

[0008] 然而,在晶体管采用双栅构造的情况下,由于因放射线的照射而在氧化硅膜中生成的空穴的影响,阈值电压 V_{th} 仍会在不小的程度上偏移。于是期望抑制因放射线造成的所述特性劣化,以便实现能够呈现更高可靠性的晶体管。

发明内容

[0009] 于是,本发明的一个目的在于解决上述问题,以提供能够抑制因放射线造成的特性劣化从而提高可靠性的晶体管、采用所述晶体管的放射线摄像装置和包括所述装置的放射线摄像显示系统。

[0010] 根据本发明的实施方式的晶体管包括:

[0011] 半导体层;

[0012] 第一栅极绝缘膜和第一层间绝缘膜,它们设置于半导体层的一个指定表面侧上;

[0013] 第一栅极,其设置于第一栅极绝缘膜和第一层间绝缘膜之间的位置;

[0014] 绝缘膜,其设置于半导体层的另一表面侧上;

[0015] 源极和漏极,它们设置为电连接于半导体层;以及

[0016] 屏蔽电极层,其设置为使得该屏蔽电极层的至少部分面向第一栅极的边缘。

[0017] 在所述晶体管中,第一栅极绝缘膜、第一层间绝缘膜和绝缘膜中的至少一个包括氧化硅膜。

[0018] 根据本发明的实施方式的放射线摄像装置具有包括根据本发明的实施方式的晶体管和光电转换元件的像素部。

[0019] 如上所述,在根据本发明的实施方式的晶体管和放射线摄像装置中,在第一栅极绝缘膜、第一层间绝缘膜和绝缘膜的至少一个中所包括的氧化硅膜由空穴的正电荷充电,所述空穴因放射线照射到所述氧化硅膜而生成,且所述正电荷使晶体管的阈值电压 V_{th} 偏移。然而,通过将屏蔽电极层设置为使得该屏蔽电极层的至少部分面向第一栅极的边缘,可以降低尤其是在半导体层的沟道边缘附近的正电荷的影响,并且从而可抑制阈值电压 V_{th} 的偏移。

[0020] 根据本发明的实施方式的放射线摄像显示系统包括用于基于放射线而获取图像的摄像装置(即根据本发明的实施方式的放射线摄像装置)和用于显示由摄像装置获取的图像的显示装置。

[0021] 在本发明的实施方式提供的晶体管和放射线摄像装置中,设置于半导体层的一个指定表面侧上的第一栅极绝缘膜和第一层间绝缘膜以及设置于半导体层的另一表面侧上的绝缘膜中的至少一个包括氧化硅膜。屏蔽电极层设置为使得该屏蔽电极层的至少部分面向第一栅极的边缘。于是,可以抑制由放射线的照射造成的阈值电压偏移。因此,可以抑制因放射线的照射而造成的特性劣化,并因此可提高可靠性。

附图说明

[0022] 图1是表示根据本发明的第一实施方式的放射线摄像装置的整体配置的功能框图;

[0023] 图2是表示图1中所示的像素部(作为具有间接变换型的部件)的横截面构造的模型图;

[0024] 图3是表示图2所示的像素部中所采用的典型像素电路(用作有源驱动电路)的图;

[0025] 图4是表示图3所示的晶体管的大致配置的横截面图;

[0026] 图5A~5C是在说明制造图4所示晶体管的方法的步骤顺序时所参照的示意性横截

面模型图；

[0027] 图5D~5F是表示参照图5C描述的步骤顺序的接续步骤顺序的示意性横截面模型图；

[0028] 图5G~5H是表示参照图5F描述的步骤顺序的接续步骤顺序的示意性横截面模型图；

[0029] 图5I是在描述参照图5H描述的步骤顺序的接续步骤时所参照的示意性横截面模型图；

[0030] 图6是表示图3所示的光电二极管的横截面构造的模型图；

[0031] 图7是在描述典型对照晶体管中的正电荷的影响时所参照的示意性模型图；

[0032] 图8是在描述图4所示的晶体管中的正电荷的影响时所参照的示意性模型图；

[0033] 图9是表示X射线照射量对图4所示的晶体管的电流-电压特性的影响的图；

[0034] 图10是表示X射线照射量和图4所示的晶体管的阈值电压偏移之间的关系的特性图；

[0035] 图11是表示X射线照射量和图4所示的晶体管的电流-电压特性中的S值之间的关系的特性图；

[0036] 图12A和12B是表示根据第一典型变型例的晶体管的大致配置的横截面图；

[0037] 图13是表示根据本发明的第二实施方式的晶体管的大致配置的横截面图；

[0038] 图14是在描述图13所示的晶体管中的正电荷的影响时所参照的示意性模型图；

[0039] 图15是表示X射线照射量对图13所示的晶体管的电流-电压特性的影响的图；

[0040] 图16是表示X射线照射量和图13所示的每个晶体管的阈值电压偏移之间的关系的特性图；

[0041] 图17是表示X射线照射量和图13所示的每个晶体管的电流-电压特性中的S值之间的关系的特性图；

[0042] 图18是描述根据第二变型例的晶体管的大致配置和晶体管中的正电荷的影响时所参照的示意性横截面图；

[0043] 图19是表示根据第三典型变型例的晶体管的大致配置的横截面图；

[0044] 图20是表示图19所示的晶体管的另一示例的横截面图；

[0045] 图21是表示根据第四典型变型例的晶体管的大致配置的横截面图；

[0046] 图22是表示根据第五典型变型例的晶体管的大致配置的横截面图；

[0047] 图23是表示根据第六典型变型例的晶体管的大致配置的横截面图；

[0048] 图24A和24B是表示图23所示的晶体管的另一大致配置的横截面图；

[0049] 图25是表示图23所示的晶体管的另一大致配置的横截面图；

[0050] 图26是表示根据第七典型变型例的晶体管的大致配置的横截面图；

[0051] 图27A和27B是表示图26所示的晶体管的另一大致配置的横截面图；

[0052] 图28是表示图26所示的晶体管的另一大致配置的横截面图；

[0053] 图29是表示根据第八典型变型例的像素驱动电路(也称为无源驱动电路)的典型示例的图；

[0054] 图30是在描述根据第九变型例并用作直接变换型的装置的放射线摄像装置时所参照的示意性模型图；

- [0055] 图31是表示用作典型应用例的放射线摄像显示系统的整体配置的模型图;以及
- [0056] 图32是表示栅极的另一典型形状的横截面模型图。

具体实施方式

[0057] 下面参照附图说明本发明的实施方式。需要注意,所述说明划分成依照下面顺序的话题。

[0058] 1:第一实施方式(设计为间接变换型的放射线摄像装置,该放射线摄像装置采用这样的晶体管,即其中形成为一对的源极和漏极的部分均各自用作屏蔽电极层)

[0059] 2:第一变型例(将漏极的部分用作屏蔽电极层的典型配置)

[0060] 3:第二实施方式(将屏蔽电极层与一对源极和漏极分离地设置的典型配置)

[0061] 4:第二变型例(使屏蔽电极层保持于负电位的典型配置)

[0062] 5:第三变型例(具有双栅构造的典型晶体管)

[0063] 6:第四变型例(具有双栅构造的另一典型晶体管)

[0064] 7:第五变型例(具有双栅构造的又一典型晶体管)

[0065] 8:第六变型例(具有顶栅构造的典型晶体管)

[0066] 9:第七变型例(具有底栅构造的典型晶体管)

[0067] 10:第八变型例(采用无源驱动方法的典型像素电路)

[0068] 11:第九变型例(直接变换型的典型放射线摄像装置)

[0069] 12:典型应用例(典型放射线摄像显示系统)

[0070] 1:第一实施方式

[0071] 放射线摄像装置的整体配置

[0072] 图1是表示根据本发明的第一实施方式的放射线摄像装置1的整体配置的功能性框图。放射线摄像装置1是所谓的间接变换型FPD(平板检测器),其在射线被进行波长变换处理之后接收放射线并获得作为电信号的基于放射线的图像信息。这种情况下,典型的放射线为 α 射线、 β 射线、 γ 射线和X射线。例如,放射线摄像装置1为主要用于医疗保健和诸如行李检测等其他无损检测的X射线摄像装置。

[0073] 如图所示,放射线摄像装置1使用了设于基板11上的像素部12和设于围绕像素部12的区域中的周边电路(也称为驱动电路)。周边电路通常包括行扫描部13、水平选择部14、列扫描部15和系统控制部16。

[0074] 像素部12是放射线摄像装置1的摄像区。像素部12包括二维地布置以形成通常像素矩阵的单位像素P(以下也将每个单位像素P简称为像素P)。以下一些场合中,也可将单位像素P简称为像素P。单位像素P连接于像素驱动线17。通常,两条像素驱动线17连接于像素矩阵中的各像素行上的单位像素P。具体地,连接于各像素行上的单位像素P的两条像素驱动线17为行选择线和复位控制线。每一像素P包括用于产生与入射到像素P的光量一致的量的电荷并将电荷存储在像素P内部的光电转换元件。在下面的描述中,入射到像素P的光量也称为所接收的光量,而电荷也称为光电荷。顺便提及,后述的光电二极管111A用作上述的光电转换元件。

[0075] 在像素部12中,为每一像素行设置的两个像素驱动线17以行方向延伸。此外,对于每一像素列,像素部12中的单位像素P也连接于在列方向上延伸的垂直信号线18。像素驱动

线17传输用于从连接于像素驱动线17的像素P读取信号的驱动信号。虽然像素驱动线17不限于一条线,然而在图1中将像素驱动线17图示为线。像素驱动线17的一端连接于行扫描部13的输出端。连接于像素驱动线17的该输出端是针对像素驱动线17所延伸的行而特别设置的端子。后面将描述像素部12的配置。

[0076] 如图2所示,在像素部12上设有闪烁器层114(用作波长变换层),并以保护层115覆盖该闪烁器层114。

[0077] 闪烁器层114进行波长变换处理,以将入射放射线的波长改变到后述的光电二极管111A的敏感区中的值。闪烁器层114使用通常用于将X射线变换为可见光线的荧光材料。荧光材料的典型示例为掺杂有铯(Tl)的碘化铯(CsI)、掺杂有铽(Tb)的硫镧氧化物(Gd_2O_3S)和BaFX(其中X可为Cl、Br、I等)。闪烁器层114的期望厚度在100微米至600微米的范围内。例如,闪烁器层114的厚度可设置为600微米。通常可通过采用真空蒸镀方法而将所述闪烁器层114设于平坦化膜113上。

[0078] 保护层115通常为由聚对二甲苯C等制成的有机膜。用于制造闪烁器层114的荧光材料(具体地诸如CsI)易于因湿气而恶化。于是期望在闪烁器层114上设置用作湿气阻障层的保护层115。

[0079] 行扫描部13配置为包括移位寄存器和地址解码器。行扫描部13用作通常用来以行为单位驱动像素部12中的单位像素P的像素驱动部。由行扫描部13在扫描操作中所选择的像素行上的像素P输出的信号通过连接于像素P的垂直信号线18而提供到水平选择部14。水平选择部14配置为包括分别为一条垂直信号线18而设置的放大器和同样分别为一条垂直信号线18而设置的水平选择开关。

[0080] 列扫描部15配置为包括移位寄存器和地址解码器。列扫描部15扫描水平选择部14的水平选择开关以便逐个开关地依次选择开关。列扫描部15扫描并选择水平选择开关,以便将像素P在垂直信号线18上所维持的信号逐个信号地提供至水平选择线19上,水平选择线19连接于基板11外部的部件。

[0081] 用作行扫描部13、水平选择部14、列扫描部15和水平选择线19的电路部件可直接设于基板11上或设置于外部控制IC中。作为替代,这些电路部件也可设于通过电缆等连接于基板11的另一基板上。

[0082] 除了别的信号外,系统控制部16还接收来自基板11外部的源的时钟信号和用于指定操作模式的数据。此外,系统控制部16输出诸如放射线摄像装置1的内部信息等数据。除此之外,系统控制部16还具有用于产生各种时序信号的时序发生器,并基于由时序发生器生成的时序信号进行控制,以驱动诸如行扫描部13、水平选择部14和列扫描部15等周边电路。像素部12的详细配置

[0083] 像素部12包括设于基板11上的像素电路12a。像素电路12a如图3中所示。每个像素电路12a使用了光电二极管111A和晶体管111B。光电二极管111A和晶体管111B将在后面描述。需要注意,在像素电路12a上通常设置有用作未图示的平坦化膜的有机绝缘膜。此外,在平坦化膜上还可设有同样未图示的保护膜。对构成像素部12的部件的详细配置说明如下。

[0084] 像素电路

[0085] 图3是表示光电变换层112中的典型像素电路12a的图。如图所示,像素电路12a使用了用作前述光电转换元件的光电二极管111A以及作为上述的晶体管111B的晶体管Tr1、

Tr2和Tr3。像素电路12a连接于前述的垂直信号线18、用作像素驱动线17的行选择线171和复位控制线172。

[0086] 光电二极管111A通常为PIN (Positive Intrinsic Negative, 正-本征-负) 二极管。通常, 光电二极管111A的敏感区为可见光区。即, 光电二极管111A的接收光波长区为可见光区。当将基准电位 V_{xref} 施加于连接于光电二极管111A的一个指定端的端子133时, 光电二极管111A生成具有对应于入射到光电二极管111A的光量的量的信号电荷。光电二极管111A的另一端连接于累积节点N。累积节点N具有用于累积由光电二极管111A生成的信号电荷的电容器136。注意, 也可以提供使光电二极管111A连接于累积节点N与地之间的配置。光电二极管111A的横截面构造将在后面描述。

[0087] 每个晶体管Tr1、Tr2和Tr3通常为N型或P型的FET (场效应晶体管), 其中用于形成沟道的半导体层通常由LTPS (低温多晶硅) 制成。该半导体层为后述的半导体层126。然而, 用于制成半导体层的材料不是必须为LTPS。例如, 半导体层也可由诸如微晶硅或多晶硅等硅系半导体制成。作为替代, 半导体层也可由诸如铟镓锌氧化物 (InGaZnO) 或氧化锌 (ZnO) 等半导体氧化物制成。

[0088] 晶体管Tr1为连接于用于接收基准电位 V_{ref} 的端子137和累积节点N之间的复位晶体管。当复位晶体管Tr1响应于复位信号 V_{rst} 而导通时, 复位晶体管Tr1将在累积节点N处呈现的电位复位到基准电位 V_{ref} 。

[0089] 晶体管Tr2为读晶体管。读晶体管Tr2的栅极连接于累积节点N而读晶体管Tr2的漏极连接于端子134, 端子134连接于电源VDD。读晶体管Tr2的栅极接收代表光电二极管111A中所累积的信号电荷的信号, 而读晶体管Tr2的源极输出与信号电荷相应的信号电压。

[0090] 晶体管Tr3为连接于读晶体管Tr2的源极和垂直信号线18之间的行选择晶体管。当行选择晶体管Tr3响应于行扫描信号 V_{read} 而导通时, 行选择晶体管Tr3将读晶体管Tr2的源极处出现的信号传递到垂直信号线18。关于行选择晶体管Tr3, 也可以提供将行选择晶体管Tr3连接于读晶体管Tr2的漏极和电源VDD之间、而将读晶体管Tr2的源极直接连接于垂直信号线18的配置。

[0091] 下面描述说明各自又称为晶体管111B的晶体管Tr1、Tr2和Tr3各自的横截面构造, 晶体管111B是晶体管Tr1、Tr2和Tr3的上位技术术语。

[0092] 晶体管111B的详细配置

[0093] 图4是表示晶体管111B的典型配置的横截面图。晶体管111B具有所谓的双栅构造, 其中晶体管111B的两个栅极夹着半导体层126。具体地, 晶体管111B在基板11上的选定区域具有栅极120A, 而第二栅极绝缘膜129设置为覆盖栅极120A。在第二栅极绝缘膜129上, 设置有半导体层126。半导体层126包括沟道层126a。半导体层126还包括位于沟道层126a的两个边缘中的每个边缘处的LDD (轻掺杂漏极) 层126b和 N^+ 层126c。第一栅极绝缘膜130设置为覆盖半导体层126。在第一栅极绝缘膜130上的选定区域中, 设有栅极120B。第一栅极绝缘膜130上的所述选定区域是面向栅极120A的区域。

[0094] 在栅极120B上, 设有第一层间绝缘膜131。在第一层间绝缘膜131和第一栅极绝缘膜130的部分中设置有孔H1。在第一层间绝缘膜131上, 将一对源极/漏极128A和源极/漏极128B设于第一层间绝缘膜131上以填充所述孔H1, 从而使源极/漏极128A和源极/漏极128B电连接于半导体层126。在源极/漏极128A和源极/漏极128B上设置有第二层间绝缘膜132。

[0095] 需要注意,根据该实施方式的栅极120B是根据本发明的实施方式的第一栅极的具体示例,而根据该实施方式的栅极120A是根据本发明的实施方式的第二栅极的具体示例。此外,根据该实施方式的栅极绝缘膜130是根据本发明的实施方式的栅极绝缘膜的具体示例,而根据该实施方式的第二栅极绝缘膜129是根据本发明的实施方式的绝缘膜的具体示例。除此之外,根据该实施方式的栅极绝缘膜131是根据本发明的实施方式的栅极绝缘膜的具体示例,而根据该实施方式的第二栅极绝缘膜132是根据本发明的实施方式的第二栅极绝缘膜的具体示例。

[0096] 栅极120A和栅极120B各为单层膜或多层膜,且所述膜由诸如钛(Ti)、铝(Al)、钼(Mo)、钨(W)或铬(Cr)等材料制成。如上所述,第二栅极绝缘膜129夹于栅极120A和半导体层126之间,而第一栅极绝缘膜130夹于半导体层126和面向栅极120A的栅极120B之间。换言之,栅极120A和栅极120B在大致相同的区域中夹着沟道层126a而相互面对。通常,通过使用与栅极120A相同的光掩模而对所述栅极120B进行图形化处理。然而,期望提供的理想配置是将栅极120B设置于栅极120A的正上方。

[0097] 栅极120A和栅极120B各自的厚度在30nm~150nm的范围内。例如,栅极120A的厚度的典型值设置为65nm,而栅极120B的厚度的典型值设置为90nm。

[0098] 第二栅极绝缘膜129和第一栅极绝缘膜130各自配置为通常包括氧化硅膜。作为氧化硅膜,可以使用含氧的硅化合物膜。硅化合物膜的典型示例为由二氧化硅(SiO_2)或氮氧化硅(SiON)制成的膜。具体地,第二栅极绝缘膜129和第一栅极绝缘膜130分别为通过堆叠由二氧化硅(SiO_2)制成的膜和由氮化硅(SiN_x)制成的膜而形成的层叠膜。更具体地,第二栅极绝缘膜129为通过在基板11上按照此处所列的顺序依次叠置氮化硅膜129A和氧化硅膜129B而形成的叠层。同样地,第一栅极绝缘膜130为通过在半导体层126上按照此处所列的顺序依次叠置氧化硅膜130A、氮化硅膜130B和氧化硅膜130C而形成的叠层。即,期望提供的配置是将氧化硅膜129B和氧化硅膜130A设置于半导体层126的附近并夹着半导体层126的位置处。设置这样的配置是为了消除由半导体层126上的界面级别(boundary-surface level)的作用造成的阈值电压偏移。

[0099] 半导体层126通常可由多晶硅、低温多晶硅、微晶硅或非晶硅制成。然而,期望以低温多晶硅制成半导体层126。作为替代,半导体层126也可由诸如铟镓锌氧化物(IGZO)的半导体氧化物制成。在半导体层126中的沟道层126a的每个边缘侧,设有 N^+ 层126c以用作与源极或漏极128A或128B连接的区。沟道层126a的边缘侧是在源极和漏极侧的边缘。此外,在沟道层126a和 N^+ 层126c之间设有LDD层126b以降低漏电流的大小。源极/漏极和屏蔽电极层

[0100] 源极/漏极128A和源极/漏极128B分别能够用作源极或漏极,从而可以在源极/漏极128A和源极/漏极128B之间将源极和漏极的功能互换。此外,在源极/漏极128A和源极/漏极128B中的任何一个用作源极时,源极/漏极128A和源极/漏极128B中的另一个用作漏极。源极/漏极128A和源极/漏极128B各自为单层膜或多层膜,且所述膜由诸如钛(Ti)、铝(Al)、钼(Mo)、钨(W)或铬(Cr)等材料制成。源极/漏极128A和源极/漏极128B连接于用于读取信号的布线。为了如上所述地使源极/漏极128A和源极/漏极128B各自能够用作源极或漏极,且在该实施方式的源极/漏极128A和源极/漏极128B之间可以对源极和漏极的功能进行互换,晶体管111B设计为在沟道层126a的两侧中的每侧设有LDD层126b的配置。

[0101] 在该实施方式中,源极/漏极128A和源极/漏极128B各设置为延伸到面向栅极120B

的边缘e2的区域。换言之,源极/漏极128A和源极/漏极128B每个设置为与面向栅极120B的边缘e2的区域重叠(或严格地讲,是部分重叠)。面向边缘e2的部分分别对应于屏蔽电极层128a1和128b1。即,面向边缘e2的部分分别兼用作屏蔽电极层128a1和128b1。如上所述,栅极120B设置为面向栅极120A。然而,由于沟道层126a在半导体层126中设于对应于栅极120A的区域中,源极/漏极128A和源极/漏极128B设置为面向沟道边缘e1。需要注意,如上所述,LDD层126b设置于沟道层126a两侧的每侧,且在这种情况下,屏蔽电极层128a1和128b1也重叠在LDD层126b上。

[0102] 需要注意,在该实施方式中,栅极120B在其每个侧表面具有锥形部分。在蚀刻处理中不可避免地产生这些锥形部分。如果栅极120B具有所述锥形部分,则如设置于图4右下角的放大图中所示,栅极120B的边缘e2为锥形部分的底边缘。

[0103] 屏蔽电极层128a1和128b1用作降低累积于氧化硅膜中的正电荷对半导体层126(或者,具体地为沟道层126a)的影响的电屏蔽体。至少,屏蔽电极层128a1和128b1的部分设置为面向栅极120B的边缘e2。期望将屏蔽电极层128a1和128b1设置为使得屏蔽电极层128a1和128b1之间的距离d小于栅极120B的栅极长度L。更期望的是,将屏蔽电极层128a1和128b1设置为使得屏蔽电极层128a1和128b1覆盖栅极120B的全部锥形部分。这种情况下,如前所述,理想地是将栅极120B设置在与栅极120A相同的位置。然而,实际上在一些情况下,栅极120B的位置会从栅极120A的位置偏移。栅极120B的位置从栅极120A的位置的偏移称为调节偏移。如果屏蔽电极层128a1和128b1覆盖栅极120B的锥形部分,即使在所述调节偏移的情况下,仍可降低用作正电荷的空穴对沟道层126a的影响。需要注意,屏蔽电极层128a1和128b1之间的距离d的下限不具体限于任何值。然而,如果屏蔽电极层128a1和128b1彼此过于靠近,会产生诸如短路等问题。于是在设置边缘e3的位置时最好考虑这些问题。在该实施方式中,如上所述,屏蔽电极层128a1和128b1作为源极/漏极128A和源极/漏极128B的部分而设置于第一层间绝缘膜131上。

[0104] 以与第二栅极绝缘膜129和第一栅极绝缘膜130相同的方式,第一层间绝缘膜131和第二层间绝缘膜132各配置为单层膜或多层膜,且所述膜通常为氧化硅膜、氮氧化硅膜或氮化硅膜。这种情况下,第一层间绝缘膜131为包括按照此处所列的顺序依次设于基板11上方的氧化硅膜131a和氮化硅膜131b的叠层。另一方面,第二层间绝缘膜132为氧化硅膜。需要注意,晶体管111B的部分的层与后面描述的光电二极管111A是同一层。即,晶体管111B的部分的层在与光电二极管111A相同的薄膜处理中形成。于是,从制造时采用的蚀刻选择比的观点看,只要涉及光电二极管111A中的第二层间绝缘膜132,便期望使用氧化硅膜而不是氮化硅膜来作为第二层间绝缘膜132。

[0105] 晶体管111B的制造方法

[0106] 上述晶体管111B通常可制造如下。图5A~5I是下面对根据晶体管111B的制造方法的步骤顺序的描述中所参照的示意性横截面模型图。

[0107] 首先,如图5A中所示,栅极120A设于基板11上。具体地,在通常采用溅射方法而在基板11上设置由诸如Mo的高熔点金属制成的膜之后,通常采用光刻方法对该膜进行图形化处理以形成岛形状。

[0108] 随后如图5B中所示,形成第二栅极绝缘膜129。具体地,通常通过采用CVD方法,在基板11上以此处所列的顺序依次并连续地形成氮化硅膜129A和氧化硅膜129B以覆盖栅极

120A,以形成具有预定厚度的第二栅极绝缘膜129。

[0109] 随后,在形成的第二栅极绝缘膜129上,通过通常采用的CVD方法而形成用作半导体层126的非晶硅层(即 α -Si层)1260。

[0110] 随后如图5C中所示,对形成的 α -Si层1260进行多晶化处理以便形成半导体层126。具体地,首先,在400摄氏度至450摄氏度的范围内的典型温度中,对 α -Si层1260进行去氢处理(或退火处理),以便将含氢量减少到不超过1%的值。随后,通过通常采用的ELA(准分子激光器)方法,以具有308nm的典型波长的激光束照射 α -Si层1260,以便将 α -Si层1260转变为多晶层。之后,通常对多晶层掺杂硼以便调节阈值电压 V_{th} ,从而形成半导体层126。

[0111] 随后,如图5D所示,将离子注入到由多晶化处理而获得的半导体层126的预定区中,从而在各预定区中形成LDD层126b和 N^+ 层126c。

[0112] 随后如图5E所示,形成第一栅极绝缘膜130。具体地,通常通过采用CVD方法,使氧化硅膜130A、氮化硅膜130B和氧化硅膜130C以此处所列的顺序连续地形成为各具有预定厚度的膜,以形成覆盖半导体层126的第一栅极绝缘膜130。需要注意,上述的氧化硅膜130A、氧化硅膜130C和第二栅极绝缘膜129的氧化硅膜129B的厚度设置为使得氧化硅膜130A、氧化硅膜130C和第二栅极绝缘膜129的氧化硅膜129B的厚度之和不大于65nm。还需要注意,在形成第一栅极绝缘膜130之后,预先形成用于将栅极120A电连接于栅极120B的接触孔,栅极120B在下述的步骤中形成。然而,未在图中表示形成接触孔的步骤。

[0113] 随后如图5F所示,将栅极120B形成于第一栅极绝缘膜130上。具体地,在通过通常采用的溅射方法而在基板11上形成由诸如 Mo 的高熔点金属制成的膜之后,通常采用光刻方法对所述膜进行图形化处理以形成岛形状。此时,通常使用与栅极120A相同的光掩模对栅极120B进行图形化处理。然而,期望的是调节栅极120B的位置以便使栅极120B理想地形成于栅极120A正上方。

[0114] 随后如图5G所示,通过通常采用的溅射方法,以此处所列的顺序连续地形成氧化硅膜131a和氮化硅膜131b,以便形成第一层间绝缘膜131。

[0115] 随后,如图5H所示,通过进行通常的蚀刻处理,形成接触孔H1以贯穿所形成的第一层间绝缘膜131和形成的第一栅极绝缘膜130,直到半导体层126的表面为止。

[0116] 之后,如图5I所示,通过采用通常的溅射方法而形成源极/漏极128A和源极/漏极128B以填充孔H1,并随后进行图形化处理以形成源极/漏极128A和源极/漏极128B的预定形状。在该步骤中,在源极/漏极128A和源极/漏极128B之间形成了间隙(或分离槽),使得源极/漏极128A和源极/漏极128B各自的部分与栅极120B重叠。于是,源极/漏极128A和源极/漏极128B形成兼用作屏蔽电极层128a1和128b1。最终,通过采用通常CVD方法而形成氧化硅层等,以用作源极/漏极128A和源极/漏极128B以及第一层间绝缘膜131上的第二层间绝缘膜132。形成第二层间绝缘膜132就完成了图4中所示晶体管111B。

[0117] 光电二极管111A的配置

[0118] 图6是表示光电二极管111A的典型横截面配置的模型图。光电二极管111A与晶体管111B一起设置于基板11上。堆叠构造的部分与晶体管111B相同,并通过进行与晶体管111B相同的薄膜处理而形成。对光电二极管111A的详细配置说明如下。

[0119] 光电二极管111A在基板11上的选定区域中具有p型半导体层122。p型半导体层122和选定区域夹着栅极绝缘层121a。具有接触孔H2的第一层间绝缘膜121b在基板11上(或者

严格地讲,在栅极绝缘层121a上)设置为面向p型半导体层122。在p型半导体层122上和第一层间绝缘膜121b的接触孔H2内部设有i型半导体层123。在i型半导体层123上,形成有n型半导体层124。在n型半导体层124中,设有具有接触孔H3的第二层间绝缘膜121c。n型半导体层124通过接触孔H3电连接于上电极125。

[0120] 在上述典型构造中,在靠近基板11的侧或下侧设有p型半导体层122,并且在上侧设有n型半导体层124。然而,需要注意,也可将所述构造颠倒。即,在下侧设有n型层,并且在上侧设有p型层。此外,栅极绝缘层121a、第一层间绝缘膜121b和第二层间绝缘膜121c中的部分或全部或每个分别与晶体管111B中采用的第二栅极绝缘膜129、第一栅极绝缘膜130和第一层间绝缘膜131的各层具有相同的层构造。该光电二极管111A可通过进行与晶体管111B相同的薄膜处理而制造。

[0121] p型半导体层122通常为由掺杂有硼(B)的通常的多晶体硅(或多晶硅)制成的p⁺区。p型半导体层122的厚度通常处于40nm~50nm的范围中。p型半导体层122兼用作通常用于读出信号电荷的下电极。p型半导体层122连接于先前参照图3描述的累积节点N。作为替代,p型半导体层122可兼用作其中累积电荷的累积节点N。

[0122] i型半导体层123为呈现出介于p型和n型之间的中间导电性的半导体层。i型半导体层123通常为由非晶体硅或非晶硅制成的未掺杂的纯半导体层。i型半导体层123的厚度通常在400nm~1000nm的范围内。厚度越大,光电二极管111A的感光度越大。

[0123] n型半导体层124通常由非晶体硅或非晶硅制成,其形成n⁺区。n⁺区的厚度通常在10nm~50nm的范围内。

[0124] 上电极125为用于提供光电变换的基准电平的电极。n型半导体层124通常为由ITO(铟锡氧化物)等制成的透明导电膜。上电极125连接于用于对上电极125施加电压的电源布线127。电源布线127通常由电阻低于上电极125的电阻的材料制成。所述材料的典型示例为Ti、Al、Mo、W和Cr。

[0125] 实施方式的效果

[0126] 参照图1~4和图7~11,对该实施方式的效果说明如下。未图示的照射源使诸如X射线的放射线照射到放射线摄像装置1。当放射线在穿过用作摄像对象的检测体之后进入放射线摄像装置1时,在对入射的放射线进行波长变换处理之后进行光电变换处理,以便生成代表摄像对象的图像的电信号。具体地,首先,由设置于像素部12上的闪烁器层114对入射到放射线摄像装置1的放射线进行波长变换处理,以便将放射线的波长改变到光电二极管111A的敏感区(或者,这种情况下为可见光区)中的波长。于是,闪烁器层114发出可见光。将由闪烁器层114以此方式发出的可见光施加到像素部12。

[0127] 当将预定的电位从未图示的电源线通过上电极125而施加于光电二极管111A时,将入射光从靠近上电极125的侧提供到像素部12,且像素部12进行光电变换处理以将入射光变换为具有与入射光量对应的量的信号电荷。将作为光电变换处理的结果而生成的信号电荷从靠近p型半导体层122的一侧读出为光电流。

[0128] 具体地,在用作累积层的p型半导体层122(或累积节点N)中收集由光电二极管111A进行光电变换处理而生成的电荷,并从累积层读出所述电荷,以作为提供到用作读晶体管的晶体管Tr2的栅极的电流。接收了从累积层读出的电流后,读晶体管Tr2根据电流表示的信号电荷而输出信号电压。当行选择晶体管Tr3响应于行扫描信号V_{read}而导通时,由

读晶体管Tr2输出的信号电压保持在垂直信号线18上,即将由读晶体管Tr2输出的信号电压读出到垂直信号线18上。在垂直信号线18上保持的信号电压经由用于各像素列的垂直信号线18而输出到水平选择部14。

[0129] 如上所述,在该实施方式中,对诸如X射线的入射放射线进行波形变换处理和光电变换处理,以便获得代表图像信息的电信号。然而,一些放射线穿过闪烁器层114而未经历由闪烁器层114进行的波形变换处理。如果所述放射线入射至像素部12,则具体地会在晶体管111B中出现如下所述的问题。晶体管111B在第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131和第二层间绝缘膜132中具有分别含有氧的氧化硅膜。如果放射线入射至含有氧的氧化硅膜,在该膜中的电子由于所谓的光电效应、康普顿(Compton)散射现象或电子对产生现象等等而受到激励。因此,残余的空穴在界面和缺陷上被捕获。即,界面和缺陷由残余的空穴充电。

[0130] 典型的对照晶体管

[0131] 图7是下面描述典型对照晶体管100中的正电荷的影响时所参照的示意性横截面图,所述典型对照晶体管100是为了与本发明提供的晶体管111B进行对照而提供的典型晶体管。对照晶体管100也是具有双栅构造的晶体管。如图所示,对照晶体管100包括在基板101上以此处所列的顺序依次形成的栅极102A、第一栅极绝缘膜103、半导体层104、第二栅极绝缘膜105、栅极102B和第一层间绝缘膜107。半导体层104包括沟道层104a、LDD层104b和N⁺层104c。在第一层间绝缘膜107和第二栅极绝缘膜105中设有接触孔。源极和漏极106通过这些接触孔而连接于半导体层104。在源极和漏极106以及第一层间绝缘膜107上形成有第二层间绝缘膜108。在所述配置中,第一栅极绝缘膜103是设置于基板101上方的叠层,该叠层包括以此处所列的顺序依次形成于基板101上方的氮化硅膜103A和氧化硅膜103B。同样地,第二栅极绝缘膜105是设置于基板101上方的叠层,该叠层包括以此处所列的顺序依次形成于基板101上方的氧化硅膜105A、氮化硅膜105B和氧化硅膜105C。同样地,第一层间绝缘膜107是设置于基板101上方的叠层,该叠层包括以此处所列的顺序依次形成于基板101上方的氧化硅膜107A和氮化硅膜107B。

[0132] 在用作典型对照晶体管的晶体管100中,由于前述的原因,同样是氧化硅膜的氧化硅膜103B、氧化硅膜105A、氧化硅膜105C、氧化硅膜107A和第二层间绝缘膜108由正电荷充电。如图7中的模型所示,在氧化硅膜103B、氧化硅膜105A、氧化硅膜105C、氧化硅膜107A和第二层间绝缘膜108中,例如,在第二层间绝缘膜108中的正电荷对半导体层104具有最坏的影响。更具体地,如相同图中的模型中的虚线箭头所示,累积于第二层间绝缘膜108中的正电荷对沟道边缘e1具有非常坏的影响。由于这种情况下对照晶体管100具有双栅构造,在栅极102B正上方的部分中累积的正电荷由栅极102B屏蔽,从而降低了该正电荷对半导体层104的影响。然而,在栅极102B的外边缘e2的外侧的区域中,无法充分地获得所述屏蔽效果。例如,在栅极102B以及漏极和源极106之间的间隙中,无法充分地获得所述屏蔽效果。此外,尽管理想地希望将栅极102B设置于栅极102A的正上方的位置,然而,实际中难以以高的精度将栅极102B的位置调节到栅极102A的位置。于是,栅极102B的位置易于产生变化。栅极102B的位置的变化各称为位置偏移。如果存在所述位置偏移,则尤其难以充分地获得对沟道边缘e1的屏蔽效果。

[0133] 鉴于上述原因,沟道层126a(或具体地为沟道边缘e1)易于受到正电荷影响。于是,

阈值电压 V_{th} 不期望地偏移到负侧。此外,如果半导体层104具体地由低温多晶硅制成,则期望将半导体层104夹在氧化硅膜之间。于是,与例如使用非晶硅的配置相比,上述的阈值电压 V_{th} 易于偏移。此外,如果阈值电压 V_{th} 发生偏移,通常截止电流和导通电流会发生改变,从而产生问题。具体地,截止电流增加,导致电流泄漏而使导通电流减少,从而无法读取信号电荷。即,难以维持晶体管100的可靠性。

[0134] 另一方面,在该实施方式的情况下,屏蔽电极层128a1和128b1设置于第一层间绝缘膜131上。屏蔽电极层128a1和128b1在第一层间绝缘膜131上设置为使得屏蔽电极层128a1和128b1的部分面向栅极120B的边缘e2。即,屏蔽电极层128a1和128b1在第一层间绝缘膜131上设置为使得屏蔽电极层128a1和128b1的部分与栅极120B重叠。于是,如图8的模型所示,首先,栅极120B的屏蔽作用通常降低了累积于由氧化硅制成的第二层间绝缘膜132中的正电荷对沟道层126a的影响。其次,在该实施方式中,屏蔽电极层128a1和128b1的屏蔽作用抑制了正电荷对沟道边缘e1的影响。

[0135] 图9是表示在X射线照射至晶体管111B的情况下,X射线照射量对包括由低温多晶硅制成的半导体层126的晶体管111B的电流-电压特性的影响的图。晶体管111B的电流-电压特性是栅极电压 V_g 和漏极电流 I_{ds} 之间的关系。该电流-电压特性是在源极-漏极电压为6.1V、宽度W为20.5微米且长度L为6微米的情况下获得的。此外,图10是表示以漏极电流 I_{ds} 为 $1.0e-11A$ 时为基准时的X射线照射量和基准电压(电压 V_g)的偏移量(ΔV_{shift})之间的关系图。另一方面,图11是也表示X射线照射量和S值(或阈值)之间的关系图。

[0136] 需要注意,图9、图10和图11所示的曲线是X射线管电压为90kV且X射线照射量为0Gy、70Gy、110Gy和200Gy时获得的曲线。此外,作为在以漏极电流 I_{ds} 为 $5.0e-7A$ 为基准时测量电压 V_g (即,阈值电压 V_{th})的偏移量的替代,测量了以漏极电流 I_{ds} 为 $1.0e-11A$ 为基准时的电压 V_g 的偏移量(ΔV_{shift}),以便以更易于理解的方式表示该偏移量。

[0137] 从曲线中明显可见,如果X射线照射到晶体管111B,则随着X射线的照射量从0Gy经由70Gy和110Gy而增加到200Gy,晶体管111B的阈值电压 V_{th} 的偏移 ΔV_{th} 表现出逐渐上升的趋势。然而,曲线呈现好的特性。

[0138] 在上述实施方式中,在晶体管111B所采用的第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132中包含的任何氧化硅膜中,通过放射线的照射产生空穴,以便在第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132中累积正电荷。然而,屏蔽电极层128a1和屏蔽电极层128b1在第一层间绝缘膜131上如此设置,以使得屏蔽电极层128a1的部分和屏蔽电极层128b1的部分面对栅极120B的边缘e2。于是,例如,具体来说,在半导体层的沟道边缘e1附近,削弱了在第二层间绝缘膜132中累积的正电荷的影响,从而可抑制阈值电压 V_{th} 的偏移 ΔV_{th} 。因此,可抑制由放射线的照射引起的特性劣化,从而提高晶体管111B的可靠性。

[0139] 此外,在本实施方式中,源极/漏极128A和源极/漏极128B还用作屏蔽电极层128a1和屏蔽电极层128b1,从而在将源极/漏极128A和源极/漏极128B图形化的处理中,可易于形成屏蔽电极层128a1和屏蔽电极层128b1。

[0140] 变型例1

[0141] 上述第一实施方式具有这样的构造,其中,通过利用源极/漏极128A的部分以及源极/漏极128B的部分而在沟道的两侧设有屏蔽电极层128a1和屏蔽电极层128b1。然而,如

图12A和图12B所示,屏蔽电极层还可仅设置于沟道的一侧。图12A和图12B为表示根据作为上述第一实施方式的变型例的变型例1的晶体管111C的大致配置的横截面图。与上述第一实施方式的晶体管111B非常类似地,以下还称作变型版1的晶体管111C为在栅极120A和栅极120B之间具有半导体层126的双栅极构造的晶体管。此外,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。注意,在下述晶体管111C中,与上述第一实施方式所采用的对应元件相同的各构成元件由与对应元件相同的附图标记表示,并且适当地省略了对相同构成元件的说明。

[0142] 然而,在本变型版1中,仅用作漏极的漏极128C和仅用作源极的源极128D在第一层间绝缘膜131上与半导体层126电连接。而且,在半导体层126所包含的沟道层126a、LDD层126b和 N^+ 层126c中,LDD层126b仅设置在靠近漏极128C的一侧。这是因为在晶体管111C中,例如,由于漏极128C和源极128D之间的源极功能与漏极功能不能彼此替换,故优选地将LDD层126b仅设置在靠近被施加有相对高电压的漏极128C的一侧。因为某些情况下将源极128D保持在地电位,故不必须将LDD层126b设置在靠近源极128D的一侧。

[0143] 在这种配置中,漏极128C的一部分还用作屏蔽电极层128c1,并且屏蔽电极层128c1的一部分设置为面对栅极120B的边缘e2。即使由于上述原因而例如在第二层间绝缘膜132中累积有正电荷,但屏蔽电极层128c1的屏蔽作用仍削弱了正电荷对设置于半导体层126的漏极侧的沟道层126a的影响。具体来说,屏蔽电极层128c1的屏蔽作用削弱了正电荷对沟道边缘e2的影响。另一方面,在半导体层126的源极侧,电流不如半导体层126的漏极侧的电流大。于是,在半导体层126的源极侧不必需LDD层。而且,即使不存在屏蔽电极层,对阈值电压 V_{th} 也几乎无影响,这与对半导体层126的漏极侧的影响一样大。于是,可设有这样的配置,其中,屏蔽电极层128c1仅设置在沟道的一侧、即具体地仅设置在漏极侧。在这种配置中,屏蔽电极层128c1可有效地设置在易于对特性产生影响的部分。

[0144] 上述变型版1具有仅在漏极侧设有屏蔽电极层128c1的配置。然而,注意,屏蔽电极层128c1还可仅设置在源极侧。在此情况下,相比于在漏极侧设有屏蔽电极层128c1的配置,屏蔽电极层128c1的屏蔽作用小。然而,相比于对照例中的其中根本未设置屏蔽电极层的晶体管的构造,可削弱正电荷对沟道边缘e1的影响,因此,抑制阈值电压 V_{th} 的偏移。

[0145] 此外,在变型版1中,LDD层126b仅设置在沟道层126a的漏极侧。然而,LDD层126b还可设置在源极侧。在采用这种构造的情况下,屏蔽电极层128c1可仅设置在漏极侧或者仅设置在源极侧。

[0146] 此外,如图12B所示,将漏极128C形成为延伸至用于覆盖栅极120B的两个边缘的位置,从而漏极128C的一部分还用作屏蔽电极层128c2。

[0147] 第二实施方式

[0148] 配置

[0149] 图13为表示本发明的第二实施方式的晶体管111D的大致配置的横截面图。注意,在下述晶体管111D中,与上述第一实施方式所采用的对应元件相同的各构成元件由与对应元件相同的附图标记表示,并且适当地省略了对相同构成元件的说明。而且,与第一实施方式的晶体管111B同样地,在第一实施方式所述的放射线摄像装置所采用的像素部12的像素电路12a中,包括第二实施方式的晶体管111D以及光电二极管111A。

[0150] 与上述第一实施方式的晶体管111B非常类似地,晶体管111D为在栅极120A和栅极

120B之间包括半导体层126的双栅极构造的晶体管。而且,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。此外,在第一层间绝缘膜131上,设有与半导体层126电连接的一对源极/漏极128E。

[0151] 然而,在本实施方式中,屏蔽电极层128F与源极/漏极128E电隔离,并且还设置在第一层间绝缘膜131上。与第一实施方式所采用的源极/漏极128A和源极/漏极128B同样地,各个源极/漏极128E能够相互替换源极功能与漏极功能。而且,源极/漏极128E由与源极/漏极128A和源极/漏极128B同样的材料制成。

[0152] 与第一实施方式所采用的屏蔽电极层128a1和屏蔽电极层128b1同样地,屏蔽电极层128F用作电屏蔽以抑制氧化硅膜中累积的正电荷对半导体层126的影响。而且,将屏蔽电极层128F设置为使得屏蔽电极层128F的至少一部分面对栅极120B的边缘e2。具体来说,屏蔽电极层128F如此设置,即使得屏蔽电极层128F面对栅极120B并且屏蔽电极层128F的一部分与栅极120B的边缘e2重叠。注意,屏蔽电极层128F的边缘e4的位置不限于以上具体说明的具体位置。然而,优选地提供如下一种期望的构造,即其中以与上述第一实施方式同样的方式设置屏蔽电极层128F以覆盖栅极120B的整个锥形部。

[0153] 屏蔽电极层128F通常可由与第一实施方式所采用的源极/漏极128A和源极/漏极128B同样的材料制成。而且,屏蔽电极层128F的构成材料可与源极/漏极128E的材料相同或与源极/漏极128E的材料不同。如果屏蔽电极层128F的构成材料与源极/漏极128E的材料相同,则可在同一步骤中同时制造屏蔽电极层128F和源极/漏极128E。

[0154] 一般来说,这种屏蔽电极层128F通常可利用未图示的布线层而电连接于栅极120A和/或栅极120B,于是屏蔽电极层128F的电位可与栅极120A和/或栅极120B的电位保持同电位。或者,屏蔽电极层128F可与栅极120A和栅极120B电隔离,以便屏蔽电极层128F的电位可保持在与栅极120A和栅极120B的电位设定为不同的任意电位。又或者,屏蔽电极层128F可保持在地电位,或者可设为悬空状态。

[0155] 第二实施方式的效果

[0156] 在采用本实施方式的晶体管111D的上述放射线摄像装置中,基于通常为X射线的放射线而获得了传送信息的电信号。然而,存在直接入射至晶体管111D的放射线。在每个晶体管111D中,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各具有氧化硅膜。如果放射线入射至这种包含氧的氧化硅膜,则由于前述原因而在氧化硅膜中累积正电荷,并且电荷不期望地将阈值电压 V_{th} 偏置至负侧。

[0157] 为解决上述问题,在本实施方式中,在第一层间绝缘膜131上如此设置屏蔽电极层128F,以便屏蔽电极层128F的一部分与栅极120B的边缘e2面对或重叠。因此,如图14中的模型所示,首先,栅极120B的屏蔽作用抑制了通常在包括氧化硅膜的第二层间绝缘膜132中累积的正电荷对沟道层126a的影响。其次,在本实施方式的情况下,和图7所示的对照例的构造相比,屏蔽电极层128F的屏蔽作用抑制了正电荷对沟道层126a或者具体地对沟道边缘e1的影响。

[0158] 图15为表示在将X射线照射于晶体管111D的情况下的X射线照射量对晶体管111D的电流-电压特性的影响的图,该晶体管111D包括由低温多晶硅制成的半导体层126。晶体管111D的电流-电压特性为栅极电压 V_g 和漏极电流 I_{ds} 之间的关系。

[0159] 图16为表示X射线照射量和基准电压的偏移量(ΔV_{shift})之间的关系的特性图,

该基准电压为以 $1.0e-11A$ 的漏极电流 I_{ds} 为基准的电压 V_g 。另一方面,图17为表示X射线照射量与第一实施方式的晶体管111B及第二实施方式的晶体管111D的电流-电压特性中的S值(或阈值)之间的关系的特性图。

[0160] 注意,图15、图16和图17中的各曲线为当X射线管电压为90kV且X射线照射量为0Gy、70Gy、110Gy、200Gy时获得的曲线。此外,在图16和图17中,每根实线代表对第一实施方式的晶体管111B的测定结果,而每根虚线代表对第二实施方式的晶体管111D的测定结果。从第一实施方式的晶体管111B的曲线和第二实施方式的晶体管111D的曲线明显看出,如果将X射线照射于晶体管111D,则随着X射线照射量从0Gy经由70Gy、110Gy而增加至200Gy,则晶体管111D的阈值电压 V_{th} 的偏移 ΔV_{th} 呈现逐渐上升的趋势。但所述曲线表示良好的特性。

[0161] 在上述第二实施方式中,在晶体管111D所采用的第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132中包括的任何氧化硅膜中,通过放射线的照射而产生空穴,从而在第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132中累积正电荷。然而,在第一层间绝缘膜131上,屏蔽电极层128F设置为使得屏蔽电极层128F的部分面对栅极120B的边缘e2。于是,例如,具体地在半导体层的沟道边缘e1附近,削弱了第二层间绝缘膜132中累积的正电荷的影响,从而可抑制阈值电压 V_{th} 的偏移 ΔV_{th} 。因此,可获得与第一实施方式同样的效果。

[0162] 变型例2

[0163] 在上述第二实施方式所采用的配置的情况下,通过将屏蔽电极层128F与源极/漏极128E电隔离而设置屏蔽电极层128F,从而屏蔽电极层128F可保持在栅极电位或地电位。然而,根据变型例2,屏蔽电极层128F还可保持在负电位。在此情况下,如图18中的模型所示,由于分别对第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132照射放射线,故在第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132的各氧化硅膜中累积了正电荷。然而,因为在根据变型例2的变型版2中将屏蔽电极层128F保持在负电位,故在第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132的各氧化硅膜中所累积的正电荷被吸引至屏蔽电极层128F侧,从而削弱了正电荷对沟道层126a的影响。因此,可获得与第二实施方式同样的效果。

[0164] 如上所述,在第二实施方式的变型版2中,在第一层间绝缘膜131以及第二层间绝缘膜132之间设有屏蔽电极层128F。但注意,屏蔽电极层128F的位置决不限于第一层间绝缘膜131以及第二层间绝缘膜132之间的位置。例如,屏蔽电极层128F还可插入第一层间绝缘膜131所包括的氧化硅膜131a和氮化硅膜131b之间的位置中。

[0165] 以下,说明作为第一实施方式和第二实施方式的变型例的变型例3~变型例5。注意,在对下述变型例3~变型例5的说明中,与上述第一实施方式和/或第二实施方式所采用的对应元件相同的各构成元件由与对应元件相同的附图标记表示,并且适当地省略了对相同构成元件的说明。

[0166] 变型例3

[0167] 图19为表示作为变型例3中的晶体管111E的变型版3的大致配置的横截面图。与第一实施方式的晶体管111B同样地,在放射线摄像装置所采用的像素部12的像素电路12a中,

包括晶体管111E以及光电二极管111A。而且,晶体管111E还具有在两个栅极间设有半导体层126的双栅极构造。此外,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。而且,在第一层间绝缘膜131上设有与半导体层126电连接的一对源极/漏极128A和源极/漏极128B。

[0168] 然而,在本变型版3中,在一个晶体管111E中,彼此并行地设有具备上述双栅极构造的两组层叠构造。具体来说,晶体管111E在基板11上的选定区域中具有两个栅极。这两个电极为栅极120A1和栅极120A2。设有第二栅极绝缘膜129以覆盖栅极120A1和栅极120A2。在第二栅极绝缘膜129上设有半导体层126。对于每对栅极120A1和栅极120A2,半导体层126包括沟道层126a、LDD层126b以及 N^+ 层126c。形成第一栅极绝缘膜130以覆盖半导体层126。在第一栅极绝缘膜130上的各选定区域中设有栅极120B1和栅极120B2。第一栅极绝缘膜130上的各选定区域为分别面对栅极120A1和栅极120A2的区域。形成第一层间绝缘膜131以覆盖栅极120B1和栅极120B2。在第一层间绝缘膜131和第一栅极绝缘膜130的各部分中各设有接触孔H1。与第一实施方式的晶体管111B同样地,一对源极/漏极128A和源极/漏极128B设置在第一层间绝缘膜131上,以便在与半导体层126电连接的状态下填充各接触孔H1。在源极/漏极128A和源极/漏极128B上设有第二层间绝缘膜132。注意,在本变型版中,通过在一个晶体管彼此并行地设置栅极120A1、栅极120A2以及栅极120B1、栅极120B2,从而可减小在 $V_g=0V$ 时作为漏电流的截断漏电流的大小。

[0169] 注意,在本实施方式中,栅极120B1和栅极120B2为本发明的实施方式的第一栅极的具体例,而栅极120A1和栅极120A2为本发明的实施方式的第二栅极的具体例。

[0170] 与晶体管111B同样地,在本变型例中的具有两个这种双栅极构造的晶体管111E中,源极/漏极128A和源极/漏极128B的各部分还用作屏蔽电极层128a1和屏蔽电极层128b1。在这种配置中,一般来说,屏蔽电极层128a1设置为使得屏蔽电极层128a1的至少一部分面对栅极120B1的边缘e2,而屏蔽电极层128b1设置为使得屏蔽电极层128b1的至少一部分面对栅极120B2的边缘e2。即便屏蔽电极层128a1和屏蔽电极层128b1的各边缘e3的位置不限于以上具体说明的具体位置,仍优选地提供如下期望的构造,即其中屏蔽电极层128a1和屏蔽电极层128b1设置为覆盖栅极120B1和栅极120B2的各锥形部。

[0171] 如上所述,在具有被彼此并行地设置的两个这种双栅极构造的晶体管111E中,屏蔽电极层128a1和屏蔽电极层128b1的屏蔽作用也可实现与第一实施方式所获得的同样的作用。

[0172] 在上述变型版3中,在源极/漏极128A和源极/漏极128B的两侧设有屏蔽电极层128a1和屏蔽电极层128b1。然而,注意,如先前对变型版1的说明中所述,屏蔽电极层也可仅设置于源极上或仅设置于漏极上。此外,图19表示这样的情况,其中,屏蔽电极层128a1和屏蔽电极层128b1可设置为仅面对栅极120B1和栅极120B2的一侧的边缘e2。然而,还可设有以下配置。例如,如图20所示,屏蔽电极层128a1和屏蔽电极层128b1还可如此设置,即通过延伸屏蔽电极层128a1和屏蔽电极层128b1而使屏蔽电极层128a1和屏蔽电极层128b1各自面对栅极120B1和栅极120B2的两侧的边缘e2。

[0173] 变型例4

[0174] 图21为表示根据作为变型版4的变型例4而设置的晶体管111F的大致配置的横截面图。与第一实施方式的晶体管111B同样地,在放射线摄像装置所采用的像素部12的像素

电路12a中,包括晶体管111F以及光电二极管111A。而且,晶体管111F还具有在两个栅极之间设有半导体层126的双栅极构造。此外,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。而且,在第一层间绝缘膜131上设有与半导体层126电连接的一对源极/漏极128A和源极/漏极128B。

[0175] 与变型版3同样地,还在变型例4中的具有两个双栅极构造的晶体管111F中,源极/漏极128A的部分以及源极/漏极128B的部分还用作屏蔽电极层128a1和屏蔽电极层128b1。

[0176] 然而,在本变型版4中,在第一层间绝缘膜131上还设有屏蔽电极层128G。例如,在第一层间绝缘膜131上的源极/漏极128A和源极/漏极128B之间的区域中,设有与源极/漏极128A和源极/漏极128B电隔离的屏蔽电极层128G。

[0177] 与第一实施方式所采用的屏蔽电极层128a1和屏蔽电极层128b1同样地,屏蔽电极层128G用作电屏蔽以抑制氧化硅膜中累积的正电荷对半导体层126的影响。而且,屏蔽电极层128G设置为使得屏蔽电极层128G的至少一部分面对栅极120B1和栅极120B2的各边缘e2。注意,屏蔽电极层128G的边缘e5的位置不限于以上具体说明的具体位置。然而,优选地提供如下期望的构造,即其中屏蔽电极层128G设置为覆盖栅极120B1和栅极120B2的整个锥形部。

[0178] 屏蔽电极层128G通常可由与第一实施方式所采用的源极/漏极128A和源极/漏极128B同样的材料制成。而且,屏蔽电极层128G的构成材料可与源极/漏极128A和源极/漏极128B的材料相同,或者与源极/漏极128A和源极/漏极128B的材料不同。

[0179] 注意,例如,一般来说,屏蔽电极层128G通常可利用未图示的布线层而电连接至栅极120A1、栅极120A2以及栅极120B1、栅极120B2中的至少一个,以便使屏蔽电极层128G保持在与栅极120A1、栅极120A2以及栅极120B1、栅极120B2相同的电位。或者,屏蔽电极层128G可与栅极120A1和栅极120A2电隔离并与栅极120B1和栅极120B2电隔离,从而屏蔽电极层128G的电位可保持在与栅极120A1、栅极120A2以及栅极120B1、栅极120B2的电位设定为不同的任意电位。又或者,屏蔽电极层128G可保持在地电位,或者可设为悬空状态。

[0180] 如上所述,在具有被彼此并行地设置的两个这种双栅极构造的晶体管111F中,屏蔽电极层128a1和屏蔽电极层128b1的屏蔽作用也可实现与第一实施方式所获得的同样的作用。此外,在该晶体管111F中,在源极/漏极128A和源极/漏极128B之间还设有屏蔽电极层128G,从而可将屏蔽作用提高至比变型版3高的水平,于是,还削弱了空穴对半导体层126的影响。

[0181] 变型例5

[0182] 图22为表示根据作为变型版5的变型例5的晶体管111G的大致配置的横截面图。与第一实施方式的晶体管111B同样地,在放射线摄像装置所采用的像素部12的像素电路12a中,包括晶体管111G以及光电二极管111A。而且,晶体管111G还具有在两个栅极之间设有半导体层126的双栅极构造。此外,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。而且,在第一层间绝缘膜131上设有与半导体层126电连接的一对源极/漏极128E。

[0183] 与变型版3和变型版4非常类似地,变型版5也具有两个双栅极构造。

[0184] 在本变型例的构造中,与第二实施方式非常类似地,在第一层间绝缘膜131上设有与源极/漏极128E电隔离的屏蔽电极层128F。然而,在这种构造中,各屏蔽电极层128F设置

为面对各自的栅极120B1和栅极120B2。注意,两个屏蔽电极层128F的边缘e4的位置不限于上述具体所述的具体位置。然而,优选地提供如下期望的构造,即其中,屏蔽电极层128F设置为覆盖栅极120B1和栅极120B2的整个锥形部。

[0185] 注意,例如,一般来说,两个屏蔽电极层128F通常可利用未图示的布线层而电连接至栅极120A1、栅极120A2以及栅极120B1、栅极120B2中的至少一个,以便将屏蔽电极层128F保持在与栅极120A1、栅极120A2以及栅极120B1、栅极120B2相同的电位。或者,两个屏蔽电极层128F还可与栅极120A1、栅极120A2以及栅极120B1、栅极120B2电隔离,以便两个屏蔽电极层128F的电位可保持在与栅极120A1、栅极120A2以及栅极120B1、栅极120B2的电位设定为不同的任意电位。还或者,两个屏蔽电极层128F还可保持在地电位,或者可设为悬空状态。

[0186] 如上所述,在具有被彼此并行地设置的两个这种双栅极构造的晶体管111G中,两个屏蔽电极层128F的屏蔽作用也可实现与第二实施方式所获得的同样的作用。

[0187] 上述变型版3~变型版5各具有这样的配置,即其中,在关于彼此并行布置的栅极120B1和栅极120B2水平对称的位置处设有屏蔽电极层。但注意,屏蔽电极层的位置不是必须水平对称。例如,在晶体管的指定的某一半中,或者对于栅极120B1和栅极120B2中的指定的某一个,通过利用源极/漏极的一部分以形成屏蔽电极层。另一方面,在晶体管的另一半中,或者对于栅极120B1和栅极120B2中的另一个,单独形成与源极/漏极电隔离的屏蔽电极层。而且,左侧和右侧的各屏蔽电极层的宽度(或形成面积)可彼此不同。此外,在基板上彼此并行地布置的栅极的数量或在第二栅极绝缘膜上彼此并行地布置的第二栅极的数量决不限于上述1个或2个,而可以为3个或大于3的整数个。

[0188] 变型例6

[0189] 图23为表示用作变型版6中的晶体管111J的根据变型例6设置的晶体管的横截面构造的图。与第一实施方式的晶体管111B同样地,在放射线摄像装置所包括的像素部12的像素电路12a中,采用了晶体管111J以及光电二极管111A。而且,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。此外,在第一层间绝缘膜131上设有与半导体层126电连接的一对源极/漏极128A和源极/漏极128B。

[0190] 然而,变型版6的晶体管111J具有所谓的顶栅型构造。本实施方式的晶体管111B具有这样的构造,即,仅包括作为所述栅极之一的栅极120B。与晶体管111B同样地,在具有这种栅极120B的晶体管111J中,源极/漏极128A的部分以及源极/漏极128B的部分还用作屏蔽电极层128a1和屏蔽电极层128b1。而且,在具有这种顶栅型构造的晶体管111J中,可获得屏蔽电极层128a1和屏蔽电极层128b1的屏蔽作用。

[0191] 注意,本变型版的栅极120B为根据本发明的实施方式设置的第一栅极的具体例。

[0192] 此外,与变型版1同样地,如图24A所示,具有顶栅型构造的晶体管还可构成这样的构造,其中,仅漏极128c的一部分设置为面对栅极120B的一个边缘e2,以便该部分还用作屏蔽电极层128c1。此外,如图24B所示,具有顶栅型构造的晶体管还可构成这样的构造,其中,还使漏极128c延伸至覆盖栅极120B的两个边缘的位置以形成漏极128c,从而漏极128c的一部分还用作屏蔽电极层128c2。作为一种未图示的替代方式,还可设有这样的构造,即其中,为替代漏极128c的一部分,还使源极128D的一部分用作屏蔽电极层。

[0193] 此外,与第二实施方式同样地,如图25所示,还可设有这样的构造,即其中,在第一

层间绝缘膜131上设有与源极/漏极128E电隔离的屏蔽电极层128F。

[0194] 变型例7

[0195] 图26为表示用作变型版7中的晶体管111K的根据变型例7设置的晶体管的横截面构造的图。与第一实施方式的晶体管111B同样地,在放射线摄像装置所包括的像素部12的像素电路12a中,采用了晶体管111K以及光电二极管111A。而且,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132各包括氧化硅膜。此外,在第一层间绝缘膜131上设有与半导体层126电连接的一对源极/漏极128A和源极/漏极128B。

[0196] 然而,变型版7的晶体管111K具有所谓的底栅型构造。本实施方式的晶体管111B具有这样的构造,即,仅包括所述栅极之一的栅极120A。与晶体管111B同样地,在具有这种栅极120A的晶体管111K中,源极/漏极128A的部分以及源极/漏极128B的部分还用作屏蔽电极层128a1和屏蔽电极层128b1。而且,在具有这种底栅型构造的晶体管111K中,可获得屏蔽电极层128a1和屏蔽电极层128b1的屏蔽作用。

[0197] 注意,本变型版的栅极120A为根据本发明的实施方式设有的第一栅极的具体例。

[0198] 此外,与变型版1同样地,如图27A所示,具有底栅型构造的晶体管还可构成这样的构造,其中,仅漏极128c的一部分设置为面对栅极120A的一个边缘e1,以便该部分还用作屏蔽电极层128c1。此外,如图27B所示,具有底栅型构造的晶体管还可构成这样的构造,其中,还使漏极128c延伸至覆盖栅极120A的两个边缘的位置以形成漏极128c,以便漏极128c的一部分还用作屏蔽电极层128c2。

[0199] 此外,与第二实施方式同样地,如图28所示,还可设有这样的构造,其中,在第一层间绝缘膜131上设有与源极/漏极128E电隔离的屏蔽电极层128F。

[0200] 以下,说明本发明的实施方式的变型例8和变型例9,变型例8和变型例9各为实现放射线摄像装置的变型版的变型例。注意,在对下述变型例8和变型例9的说明中,与上述第一实施方式和/或第二实施方式所采用的对应元件相同的各构成元件由与对应元件相同的附图标记表示,并且适当地省略了对相同构成元件的说明。

[0201] 变型例8

[0202] 在第一实施方式中,每个像素P中设有的像素电路为采用有源驱动方法的像素电路12a。然而,每个像素P中设有的像素电路还可以为像素电路12b,该像素电路12b类似于图29所示的作为采用无源驱动方法的像素电路。在变型例8的变型版6中,单位像素P配置为包括光电二极管111A、电容器138以及对应于读晶体管Tr3的晶体管Tr。晶体管Tr连接于累积节点N和垂直信号线18之间。当晶体管Tr响应于行扫描信号Vread而导通时,根据入射于光电二极管111A的光量而在累积节点N中累积的信号电荷被输出给垂直信号线18。注意,晶体管Tr(或晶体管Tr3)为根据上述实施方式以及前述变型版所设置的晶体管111A~晶体管111D中的任一个。如上所述,像素P的驱动方法不限于上述实施方式所采用的有源驱动方法。即,像素P的驱动方法还可以为如同本变型版6的无源驱动方法。

[0203] 变型例9

[0204] 在上述实施方式中,在像素部12上设有闪烁体层114的间接变换型FPD用作通常的放射线摄像装置。然而,本发明的实施方式的放射线摄像装置还可适用于直接变换型FPD。直接变换型FPD不采用闪烁体层114以及保护层115,该闪烁体层114进行用于将放射线变换为可见光的波长变换处理。反而,像素部12设有用于将放射线直接变换为电信号的功能。

[0205] 图30为在对放射线摄像装置的下述说明中所参照的示意性模型图,该放射线摄像装置为根据用作变型版7的变型例7而设置的直接变换型放射线摄像装置。变型版7包括根据采用无源驱动方法的变型版6的利用像素电路12b的通常的像素部12。在该变型版7中,像素部12配置为包括光电转换元件111H、电容器141以及对应于读晶体管Tr3的晶体管Tr。光电转换元件111H为用于将放射线变换为电信号的部分。光电转换元件111H具有通常设置于上部电极139A和像素电极139B之间的直接变换层140。直接变换层140通常由非晶硒半导体(a-Se半导体)或碲镉半导体(CdTe半导体)制成。注意,晶体管Tr(或晶体管Tr3)为根据上述实施方式以及前述变型版而设置的晶体管111B~晶体管111D中的任一个。

[0206] 如上所述,本发明提供的晶体管不仅可适用于间接变换型FPD,还可适用于直接变换型FPD。具体来说,在直接变换型的情况下,入射的放射线直接入射至像素部12。于是,所述晶体管比根据上述实施方式以及前述变型版的晶体管更易于暴露。因此,用于抑制阈值电压 V_{th} 的偏移的效果对用作直接变换型放射线摄像装置的变型版7同样有效。

[0207] 应用例

[0208] 根据第一实施方式和第二实施方式以及变型例1~变型版4而设置的晶体管和放射线摄像装置可应用于与图31所示的系统类似的放射线摄像显示系统2。如图所示,放射线摄像显示系统2包括放射线摄像装置1、图像处理部25以及显示装置28。在如此配置的放射线摄像显示系统2中,基于由放射线源26向摄像对象27照射的放射线,放射线摄像装置1获得摄像对象27的图像数据Dout,并且将图像数据Dout提供给图像处理部25。图像处理部25对从放射线摄像装置1接收的图像数据Dout进行预定的图像处理,并且将由图像处理而获得的图像数据(或显示数据)D1输出给显示装置28。显示装置28具有监视屏28a,该监视屏28a基于从图像处理部25接收的显示数据D1而显示图像。

[0209] 如上所述,放射线摄像显示系统2所采用的放射线摄像装置1能够将摄像对象27的图像获取为电信号。于是,通过将所获取的电信号提供给显示装置28,可显示摄像对象27的图像。即,可在不用放射线摄影胶片的情况下而观察到摄像对象27的图像。此外,还可处理动态图像摄像操作和动态图像显示操作。

[0210] 以上,说明了各实施方式和变型版。然而,本发明的范围决不限于上述实施方式和变型版。即,还可对上述实施方式和变型版作出各种变型。例如,用于构成上述实施方式和变型版所采用的闪烁体层114的波长变换材料决不限于以上说明中所述的材料。换言之,各种其它荧光材料也可用于形成闪烁体层114。

[0211] 此外,上述实施方式和变型版具有这样的配置,其中,屏蔽电极层以及源极和漏极设置于同一层上。然而,屏蔽电极层以及源极/漏极可不必设置于同一层上。即,屏蔽电极层以及源极/漏极还可设置于不同层上。

[0212] 此外,在上述实施方式和变型版中,第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132分别包括氧化硅膜。然而,如果第二栅极绝缘膜129、第一栅极绝缘膜130、第一层间绝缘膜131以及第二层间绝缘膜132中的至少一个包括氧化硅膜,则可获得与本发明同样的效果。

[0213] 此外,上述实施方式和变型版具有这样的配置,即其中,由氧化硅制成的第二层间绝缘膜132设置于源极/漏极上。然而,第二层间绝缘膜132不是必需的。或者,第二层间绝缘膜132还可由不包含氧的材料制成。不包含氧的材料典型例为氮化硅。然而,如前述第一

实施方式所述,从光电二极管111A的可制造性的观点看,期望提供一种氧化硅膜以用作第二层间绝缘膜132。而且,所设置的屏蔽电极层的效果对在屏蔽电极层上方设置的氧化硅膜特别有效。设置于屏蔽电极层上方的氧化硅膜的典型例为第二层间绝缘膜132。

[0214] 此外,在上述实施方式和变型版中,将在各个侧面具有锥形部的栅极作为本发明的实施方式的第二栅极的典型例。然而,第二栅极不是必须在各个侧面上都具有锥形部。例如,如图32所示,第二栅极120B3的各个侧面还可形成与基板表面垂直的形状。在此情况中,第二栅极120B3的整个侧面各为第二栅极120B3的边缘。

[0215] 此外,在上述实施方式和变型版中,将由二氧化硅(SiO_2)制成的膜作为本发明的实施方式的氧化硅膜的典型例。然而,氧化硅膜可以为任何其它膜,只要该其它膜是包含氧的硅化合物膜。例如,氧化硅膜还可以为由氮氧化硅(SiON)制成的膜。

[0216] 此外,在上述实施方式和变型版中,将N-MOS制成的N型晶体管作为本发明的实施方式的晶体管的典型例。然而,本发明的实施方式的晶体管决不限于N型晶体管。例如,本发明的实施方式的晶体管还可以为P-MOS制成的P型晶体管。

[0217] 此外,在上述实施方式和变型版中,光电二极管111A具有通过在基板上方依次形成p型半导体层、i型半导体层和n型半导体层而建立的层叠构造。然而,光电二极管111A还可具有通过在基板上方依次形成n型半导体层、i型半导体层和p型半导体层而建立的层叠构造。

[0218] 此外,不必采用本发明所提供的各实施方式和各变型版中所述的所有构成元件。反而,可对上述实施方式和变型版增加另一层。例如,在上部电极125上还可形成由SiN等制成的保护膜。

[0219] 注意,本发明可应用于具有以下实施例1~11所述的配置的晶体管、采用任何所述晶体管的放射线摄像装置以及采用所述放射线摄像装置的放射线摄像显示系统。

[0220] 1:一种晶体管,其包括:

[0221] 半导体层;

[0222] 第一栅极绝缘膜和第一层间绝缘膜,它们设置于所述半导体层的一个指定表面侧;

[0223] 第一栅极,其设置于所述第一栅极绝缘膜和所述第一层间绝缘膜之间的位置;

[0224] 绝缘膜,其设置于所述半导体层的另一表面侧;

[0225] 源极和漏极,它们设置为与所述半导体层电连接;以及

[0226] 屏蔽电极层,其设置为使得所述屏蔽电极层的至少部分面对所述第一栅极的边缘,

[0227] 其中,所述第一栅极绝缘膜、所述第一层间绝缘膜以及所述绝缘膜中的至少一个包括氧化硅膜。

[0228] 2:根据实施例1所述的晶体管,还包括隔着所述半导体层而面对所述第一栅极的第二栅极,其中,

[0229] 在基板上依次形成所述第二栅极、所述绝缘膜、所述半导体层、所述第一栅极绝缘膜、所述第一栅极以及所述第一层间绝缘膜。

[0230] 3:根据实施例1或实施例2所述的晶体管,其中,

[0231] 所述屏蔽电极层设置于所述第一层间绝缘膜上。

- [0232] 4:根据实施例3所述的晶体管,其中,
- [0233] 所述源极和/或所述漏极通过延伸至面对所述第一栅极的所述边缘的区域而设置于所述第一层间绝缘膜上,并且
- [0234] 所述源极和所述漏极中包含的用于面对所述第一栅极的所述边缘的部分还用作所述屏蔽电极层。
- [0235] 5:根据实施例3所述的晶体管,其中,
- [0236] 从所述源极和所述漏极中仅选择所述漏极以便延伸至面对所述第一栅极的所述边缘的区域,从而将所述漏极用作设置于所述第一层间绝缘膜上的电极,并且
- [0237] 所述漏极中包含的用于面对所述第一栅极的所述边缘的部分还用作所述屏蔽电极层。
- [0238] 6:根据实施例3~实施例5之任一所述的晶体管,所述晶体管还具有设置于所述源极和所述漏极上的第二层间绝缘膜,
- [0239] 其中,所述第二层间绝缘膜包括氧化硅膜。
- [0240] 7:根据实施例3~实施例5之任一所述的晶体管,其中,
- [0241] 所述源极、所述漏极以及所述屏蔽电极层通过彼此电隔离而设置于所述第一层间绝缘膜上。
- [0242] 8:根据实施例7所述的晶体管,所述晶体管还包括设置于所述源极、所述漏极以及所述屏蔽电极层上的第二层间绝缘膜,
- [0243] 其中,所述第二层间绝缘膜包括氧化硅膜。
- [0244] 9:根据实施例7或实施例8所述的晶体管,其中,
- [0245] 使所述屏蔽电极层保持在负电位。
- [0246] 10:根据实施例2~实施例9之任一所述的晶体管,其中,
- [0247] 为一对所述源极和漏极设有分别由所述第一栅极和所述第二栅极构成的多个组。
- [0248] 11:根据实施例1~实施例10之任一所述的晶体管,其中,
- [0249] 在基板上依次形成所述第一栅极、所述第一栅极绝缘膜、所述半导体层、所述绝缘膜以及所述第一层间绝缘膜。
- [0250] 12:根据实施例1~实施例11之任一所述的晶体管,其中,
- [0251] 在基板上依次形成所述绝缘膜、所述半导体层、所述第一栅极绝缘膜、所述第一栅极以及所述第一层间绝缘膜。
- [0252] 13:根据实施例1~实施例12之任一所述的晶体管,其中,
- [0253] 所述半导体层由多晶硅制成。
- [0254] 14:根据实施例1~实施例13之任一所述的晶体管,其中,
- [0255] 所述氧化硅膜由二氧化硅(SiO₂)制成。
- [0256] 15:一种放射线摄像装置,其包括具有晶体管和光电转换元件的像素部,所述晶体管包括:
- [0257] 半导体层;
- [0258] 第一栅极绝缘膜和第一层间绝缘膜,它们设置于所述半导体层的一个指定表面侧;
- [0259] 第一栅极,其设置于所述第一栅极绝缘膜和所述第一层间绝缘膜之间的位置;

- [0260] 绝缘膜,其设置于所述半导体层的另一表面侧;
- [0261] 源极和漏极,它们设置为与所述半导体层电连接;以及
- [0262] 屏蔽电极层,其设置为使得所述屏蔽电极层的至少部分面对所述第一栅极的边缘,其中,
- [0263] 所述第一栅极绝缘膜、所述第一层间绝缘膜以及所述绝缘膜中的至少一个包括氧化硅膜。
- [0264] 16:根据实施例15所述的放射线摄像装置,其中,
- [0265] 在所述像素部上设有波长变换层,以用作将入射的放射线的波长变换为所述光电转换元件的灵敏度区域中的波长的层。
- [0266] 17:根据实施例15所述的放射线摄像装置,其中,
- [0267] 所述光电转换元件具有用于吸收放射线并将所述放射线变换为电信号的功能。
- [0268] 18:一种放射线摄像显示系统,该系统采用基于放射线而获取图像的放射线摄像装置以及用于显示所述放射线摄像装置获得的所述图像的显示装置,其中,
- [0269] 所述放射线摄像装置包括具有晶体管和光电转换元件的像素部,所述晶体管包括:
- [0270] 半导体层;
- [0271] 第一栅极绝缘膜和第一层间绝缘膜,它们设置于所述半导体层的一个指定表面侧;
- [0272] 第一栅极,其设置于所述第一栅极绝缘膜和所述第一层间绝缘膜之间的位置;
- [0273] 绝缘膜,其设置于所述半导体层的另一表面侧;
- [0274] 源极和漏极,它们设置为与所述半导体层电连接;以及
- [0275] 屏蔽电极层,其设置为使得所述屏蔽电极层的至少部分面对所述第一栅极的边缘;并且
- [0276] 所述第一栅极绝缘膜、所述第一层间绝缘膜以及所述绝缘膜中的至少一个包括氧化硅膜。
- [0277] 本领域的技术人员应当明白,在不脱离所附权利要求及其等同物的范围内,取决于设计需要和其它因素可出现各种变化、组合、子组合和替代。

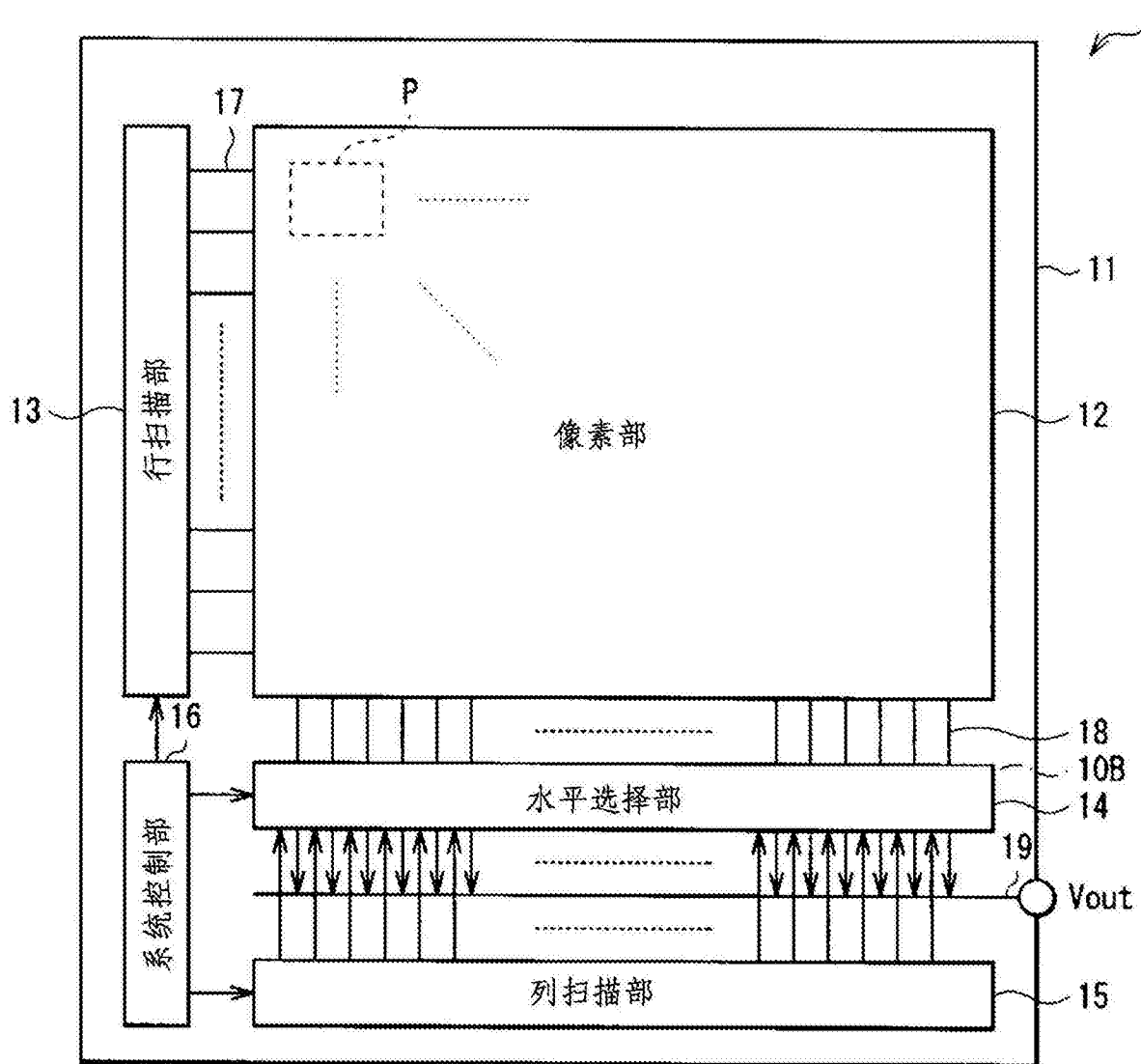


图1

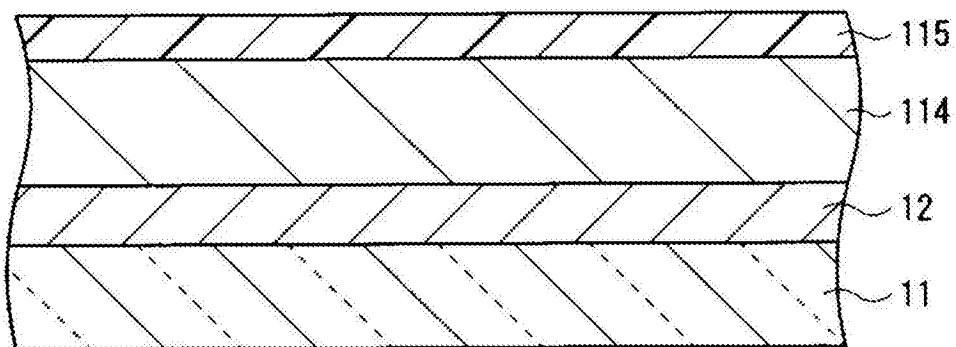


图2

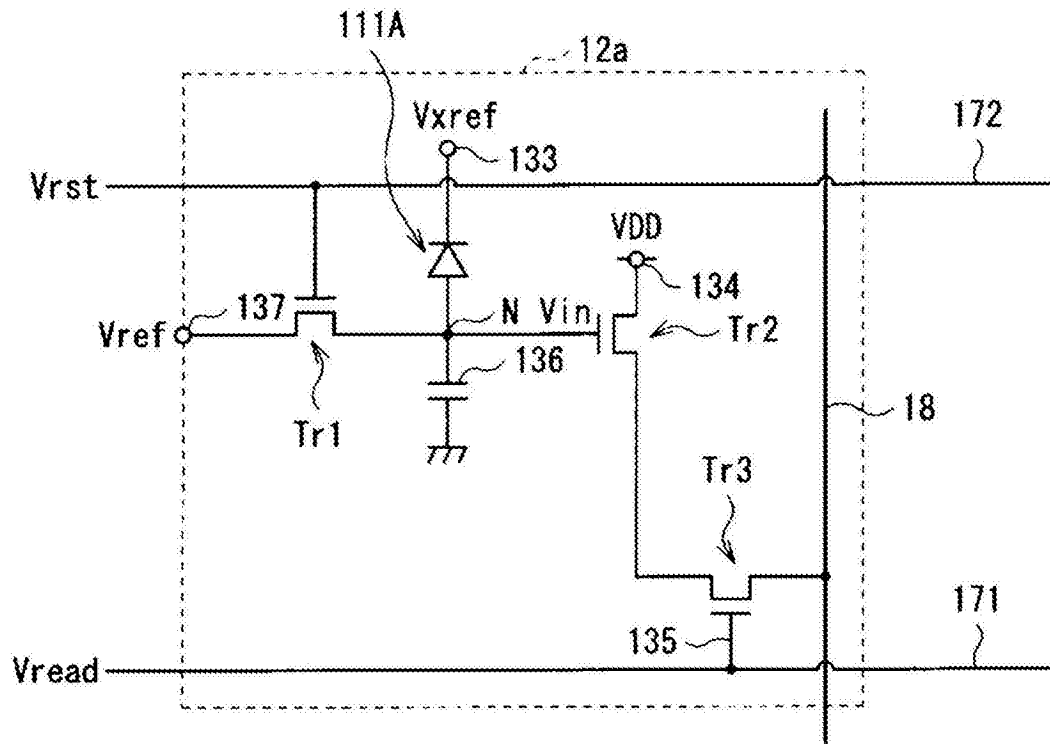


图3

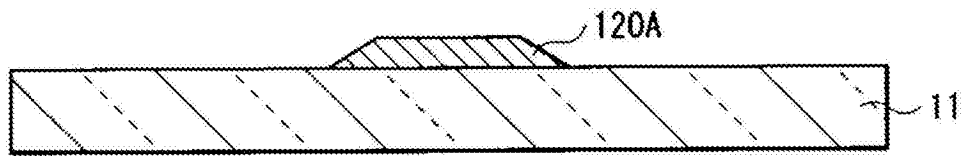


图5A

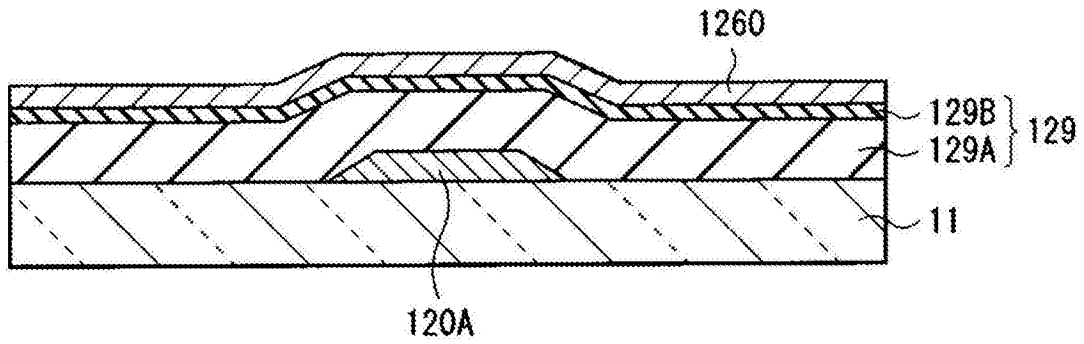


图5B

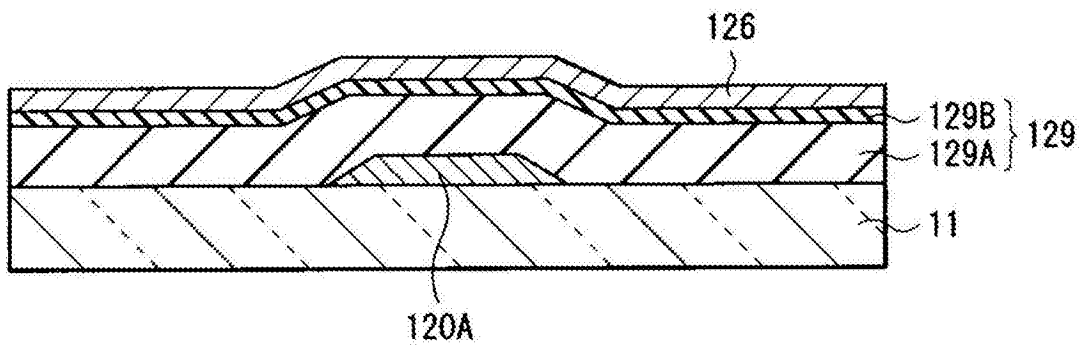


图5C

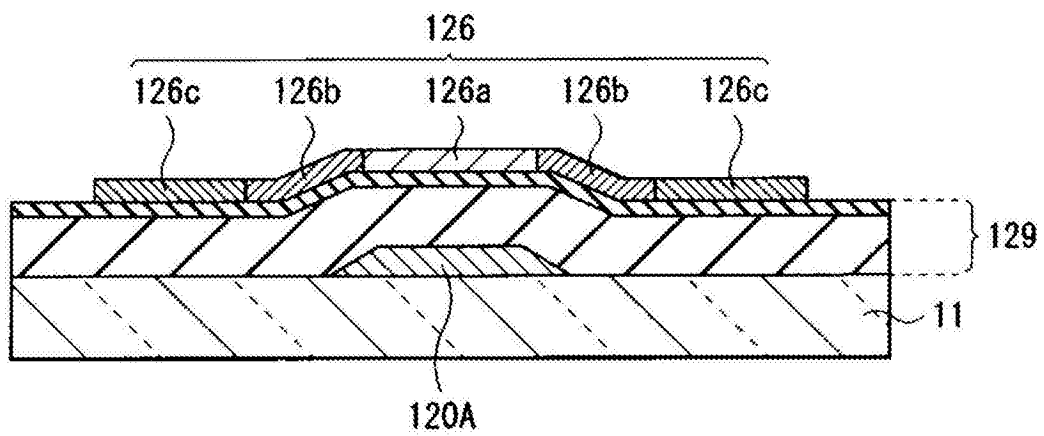


图5D

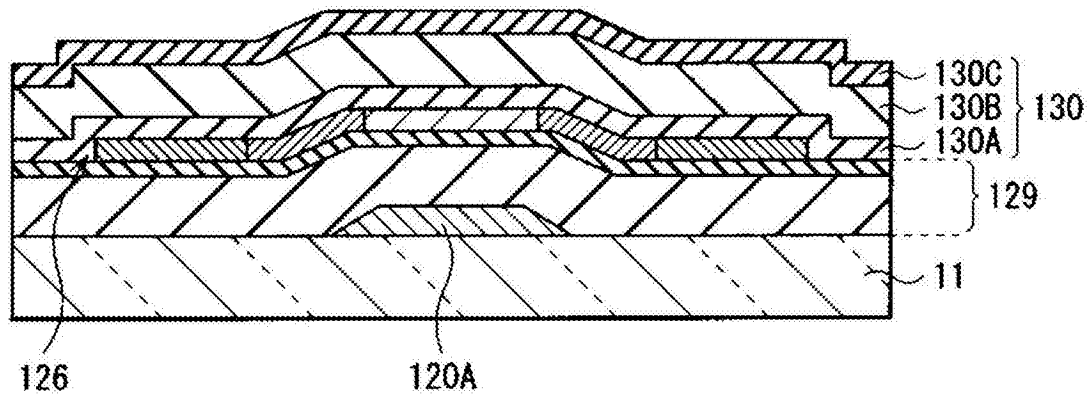


图5E

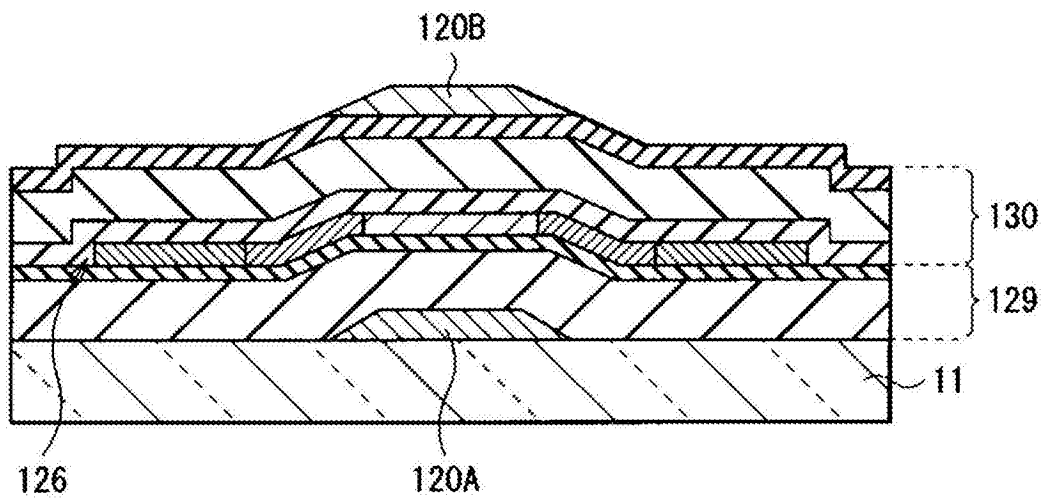


图5F

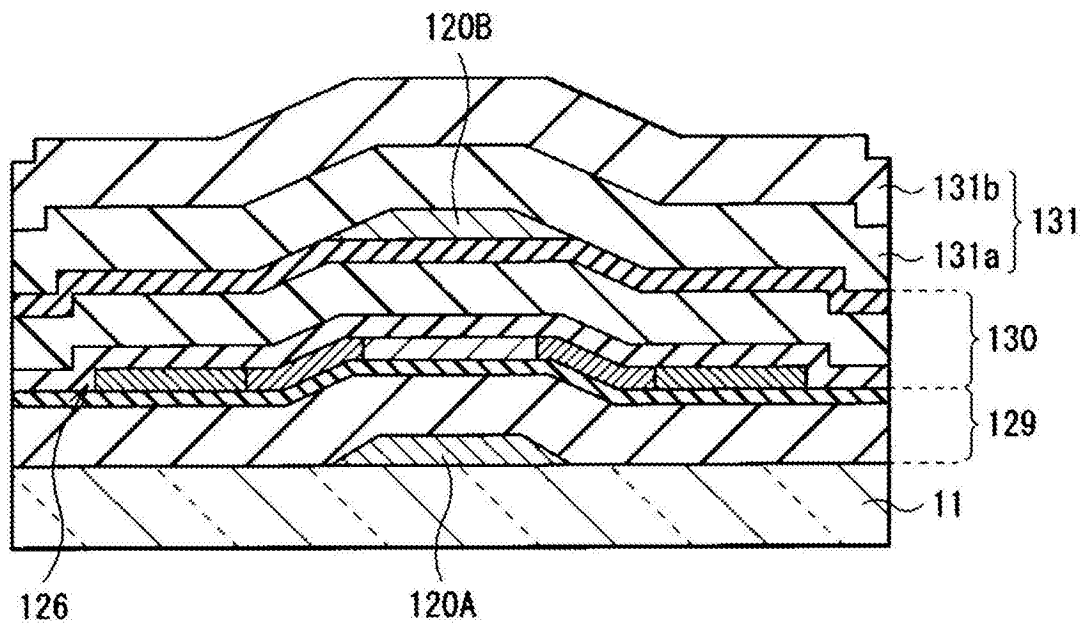


图5G

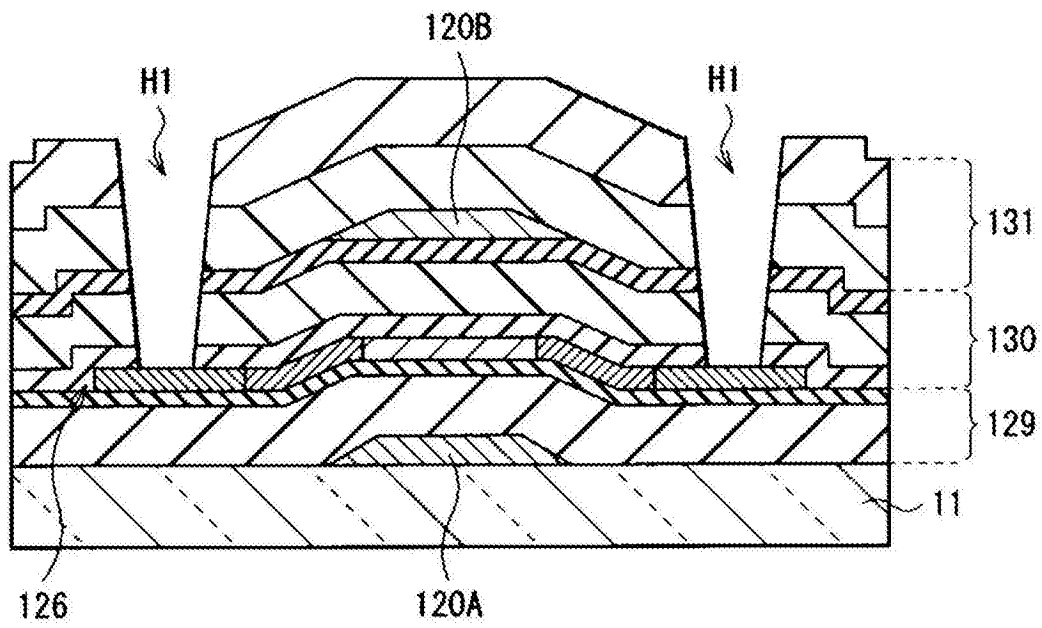


图5H

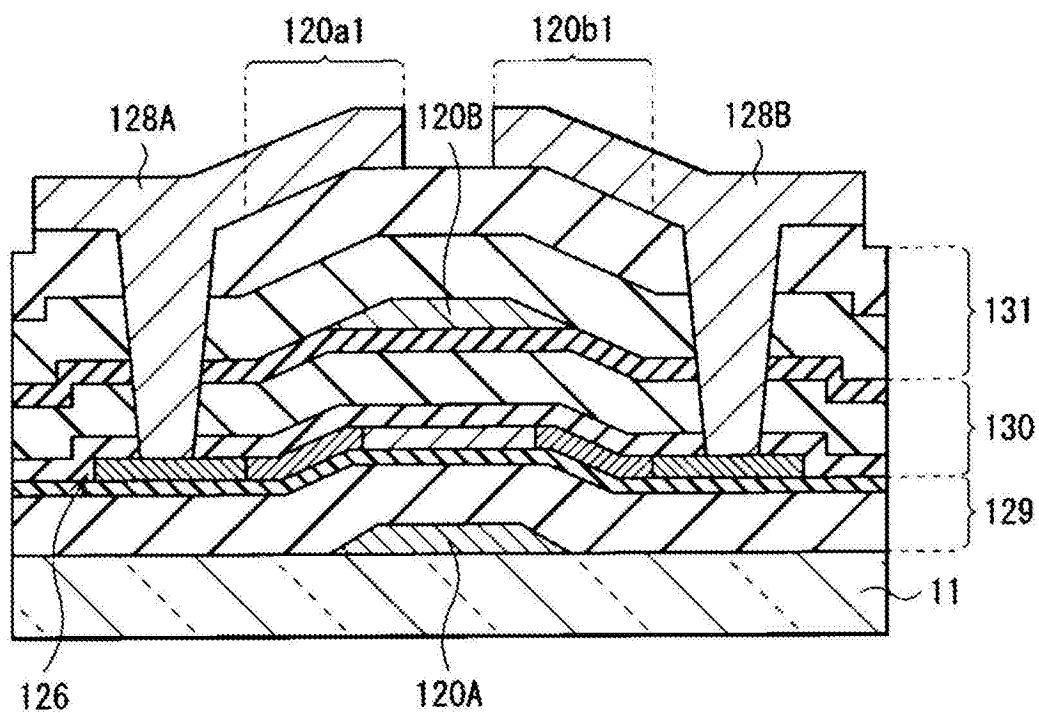


图5I

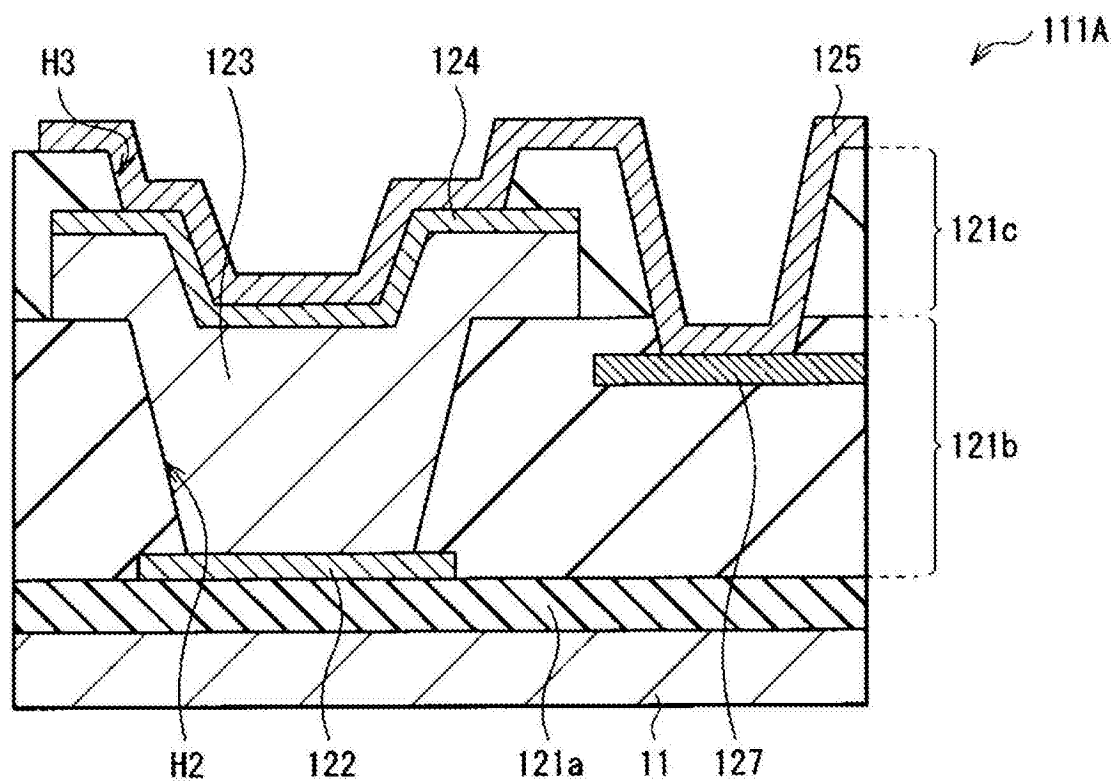


图6

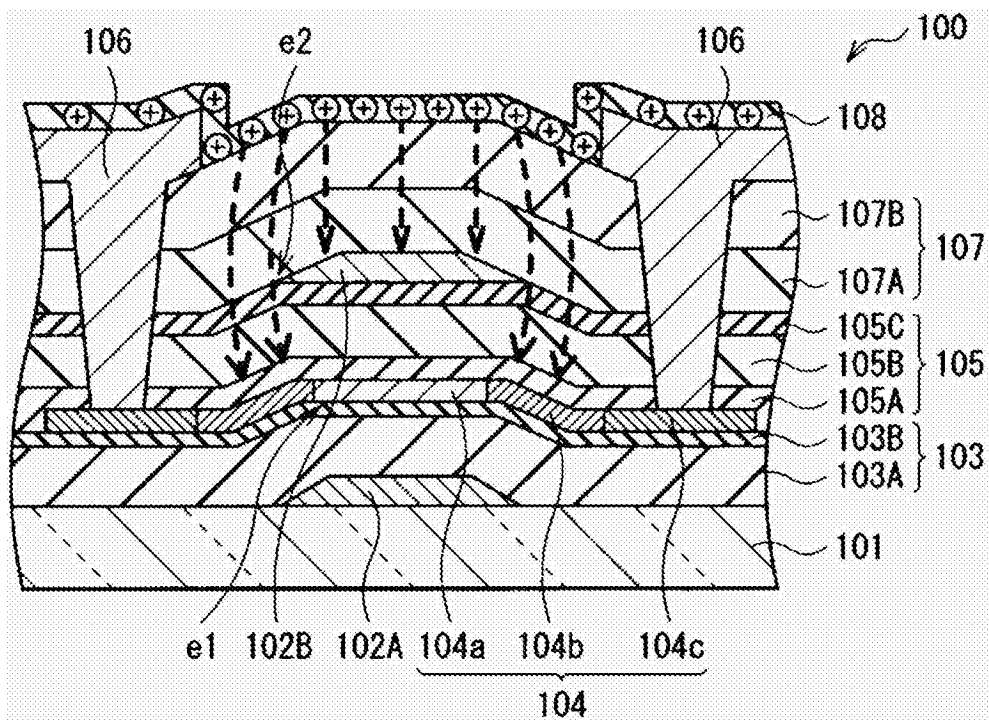


图7

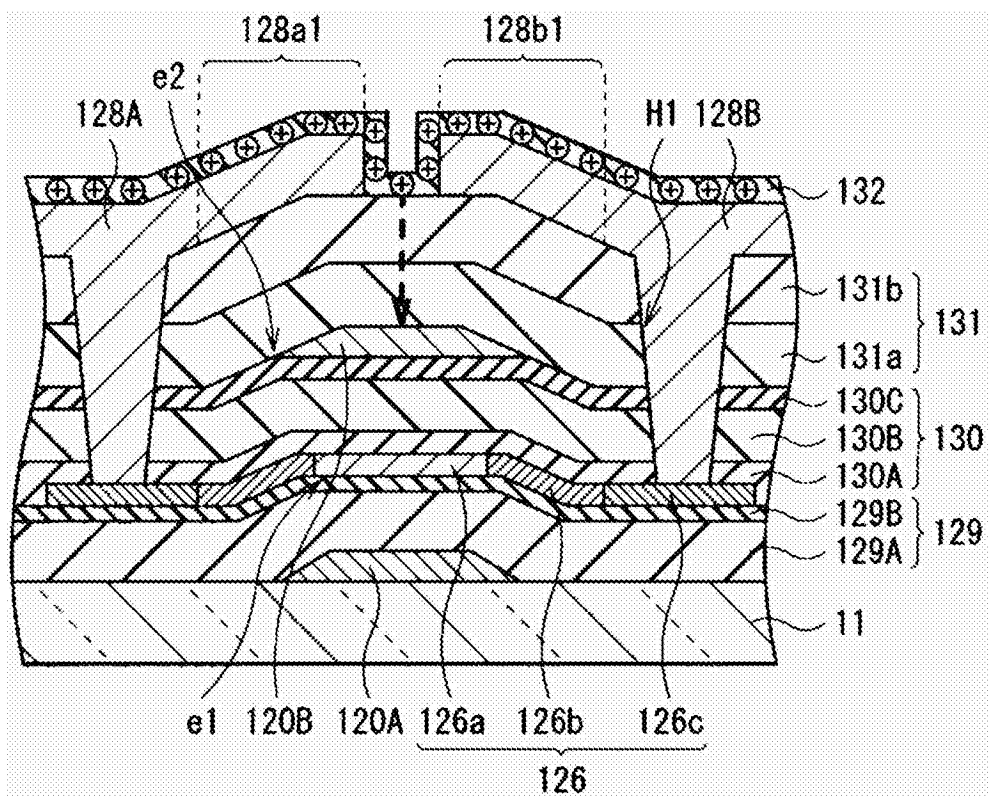


图8

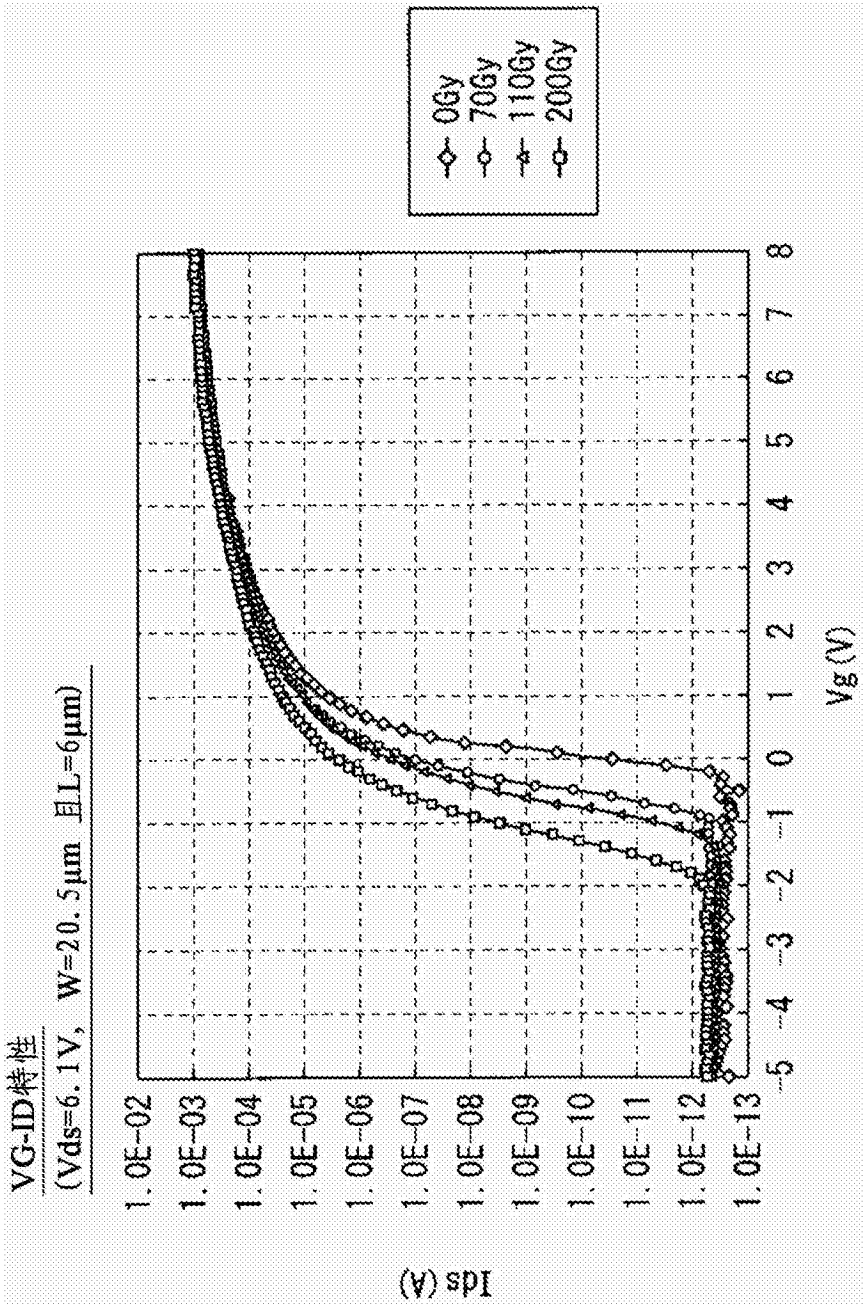


图9

光量和 V_{th} 偏移

(以 $I_{ds}=1e-11(A)$ 为基准)

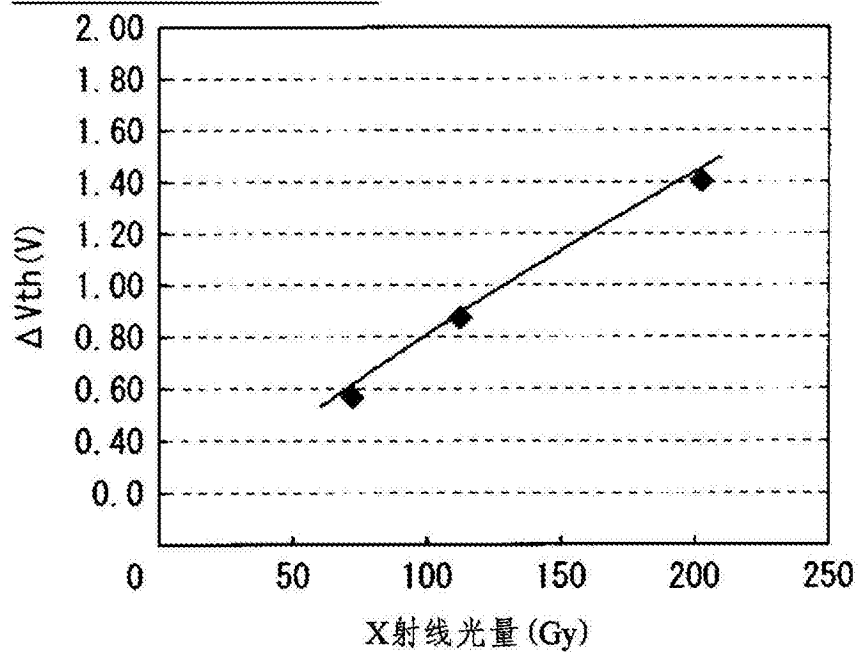


图10

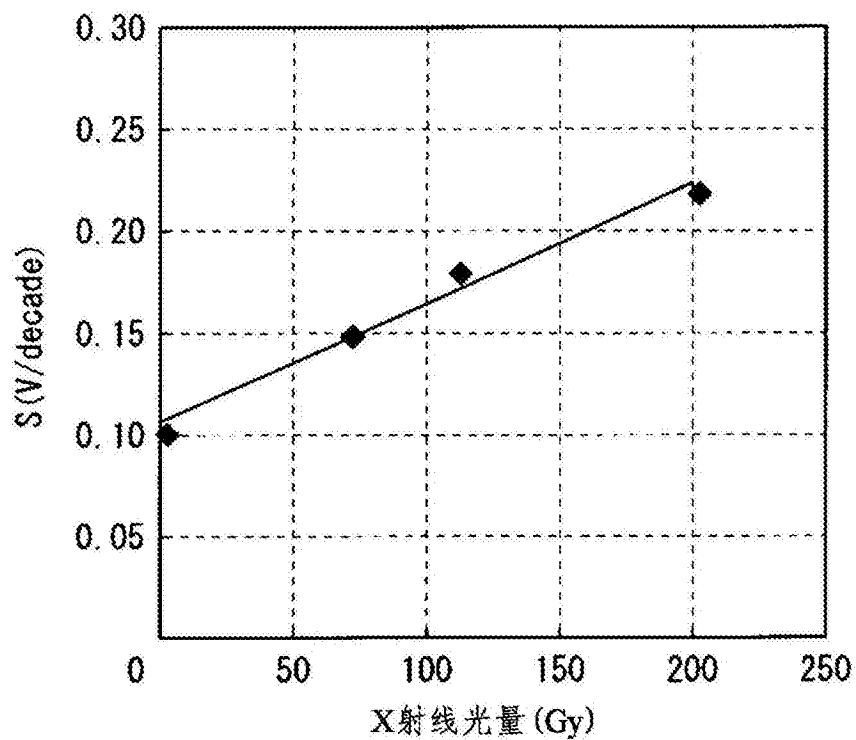


图11

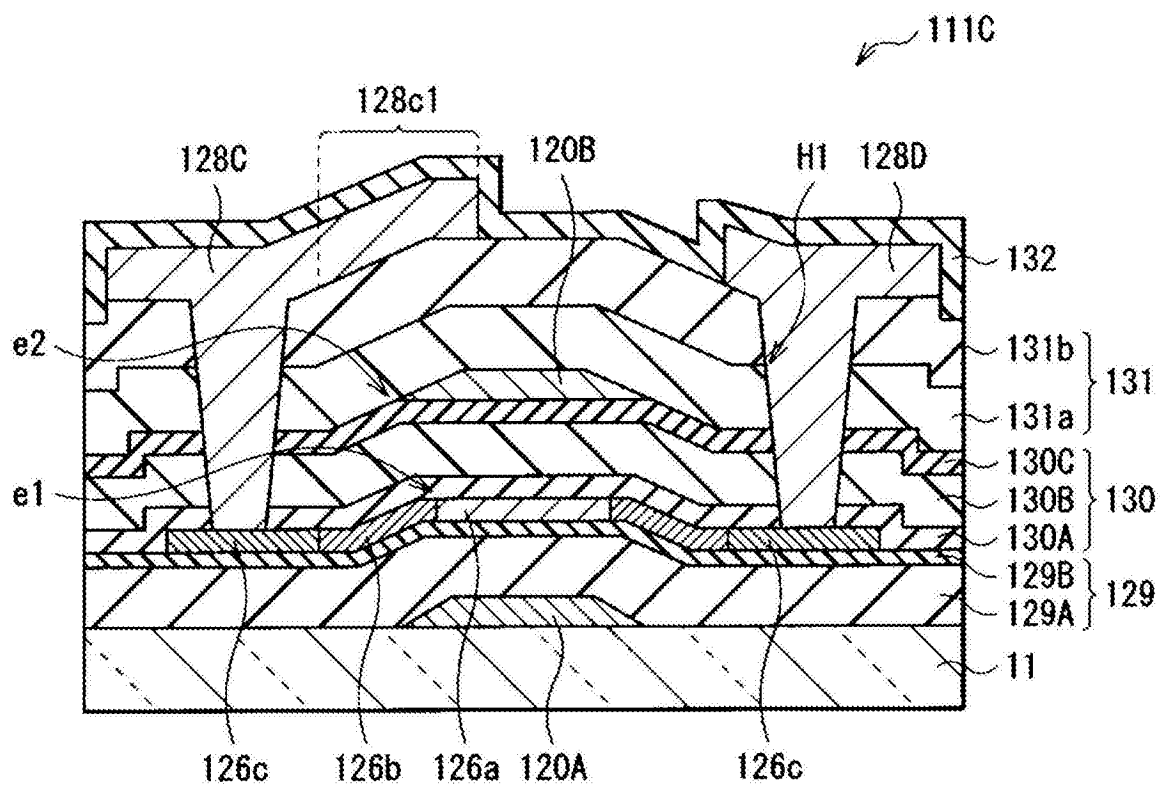


图12A

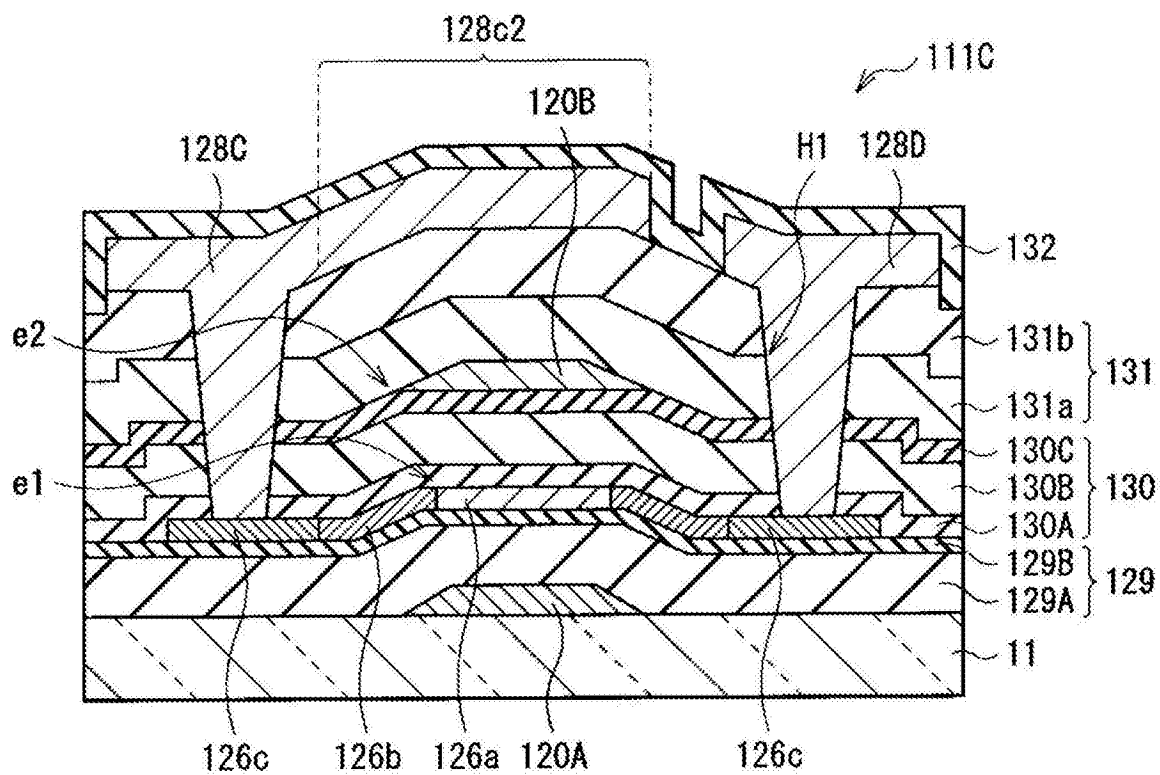


图12B

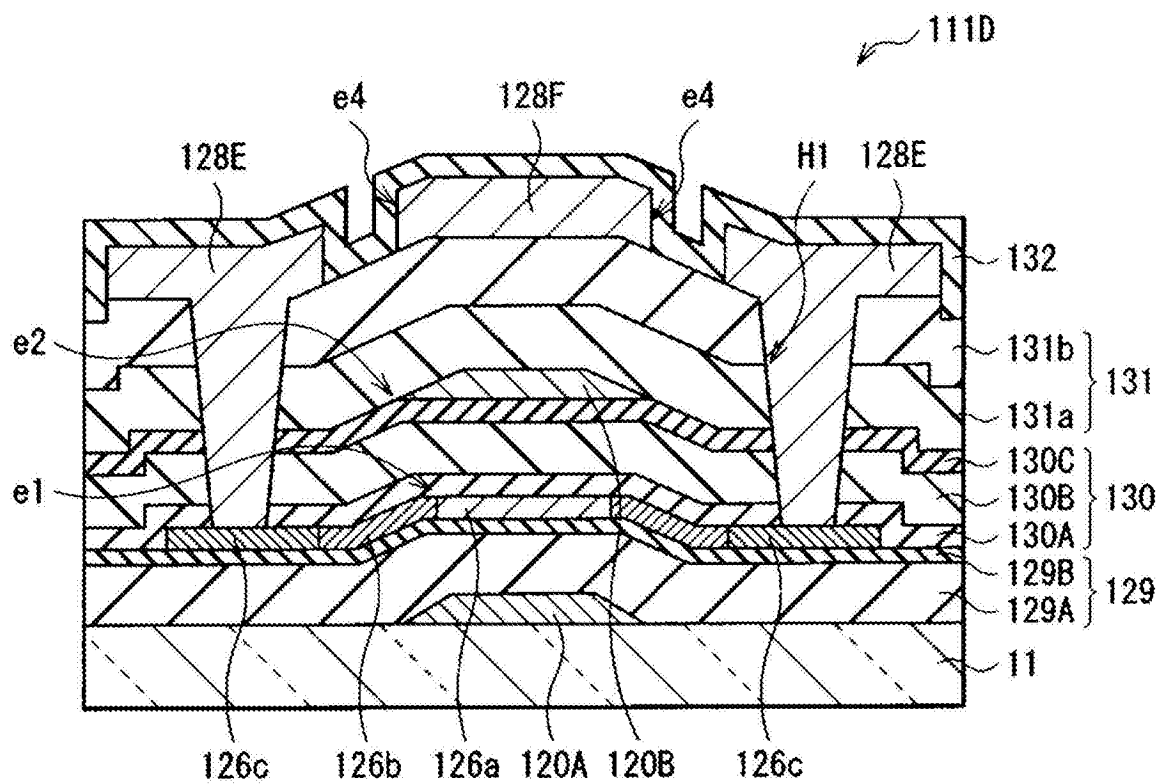


图13

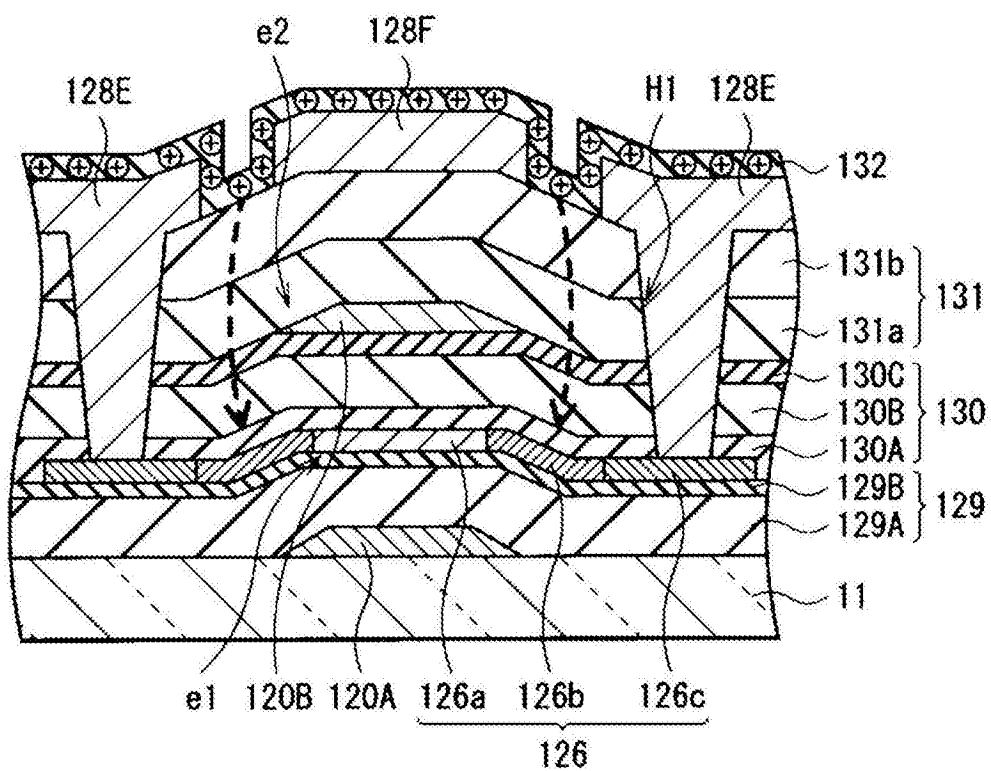


图14

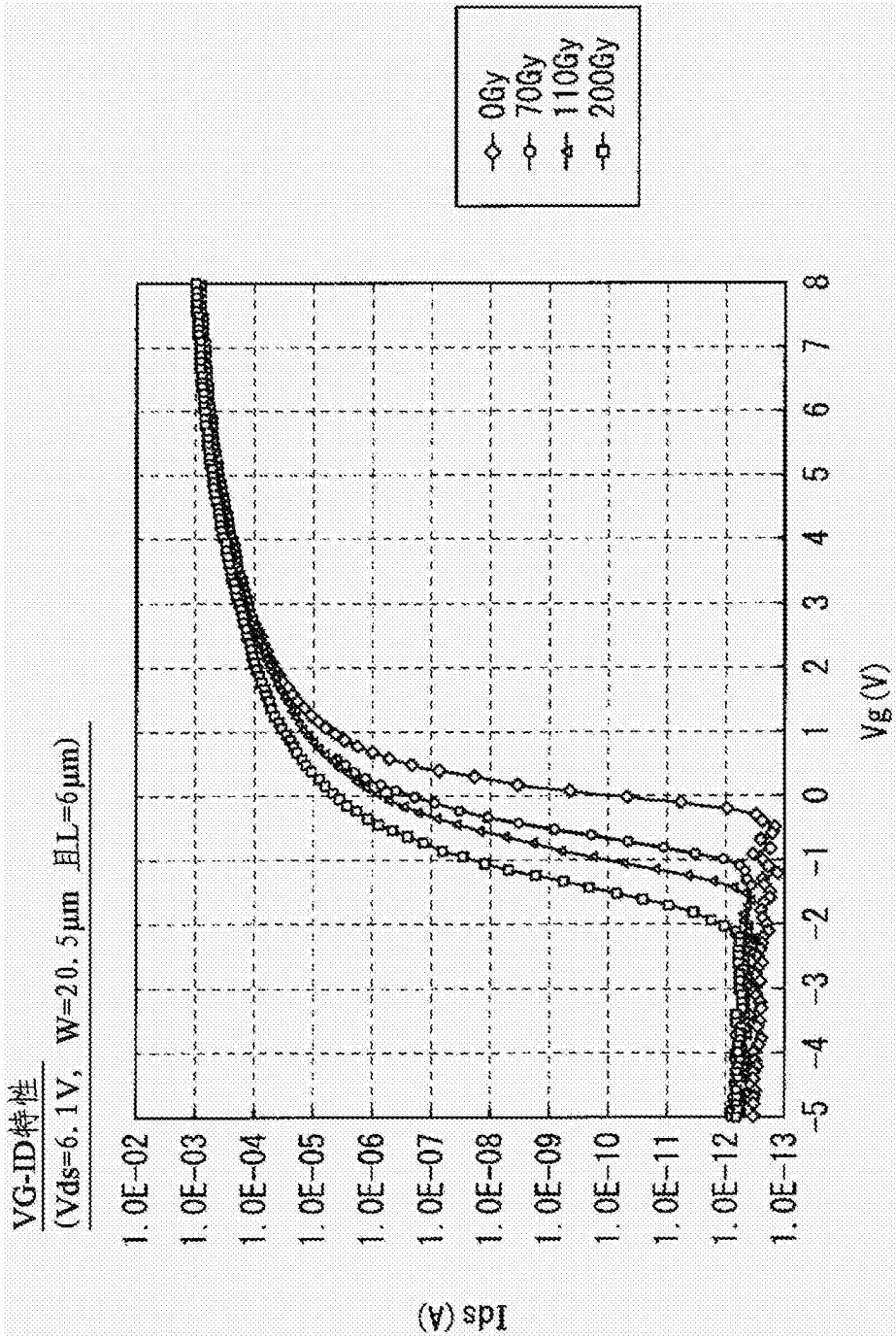


图15

光量和 V_{th} 偏移

(以 $I_{ds}=1e-11(A)$ 为基准)

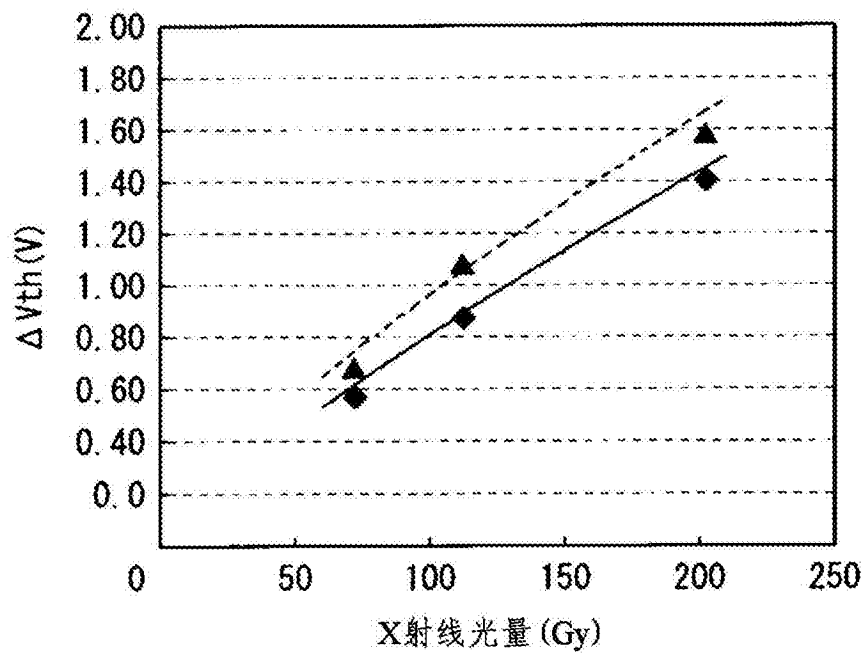


图16

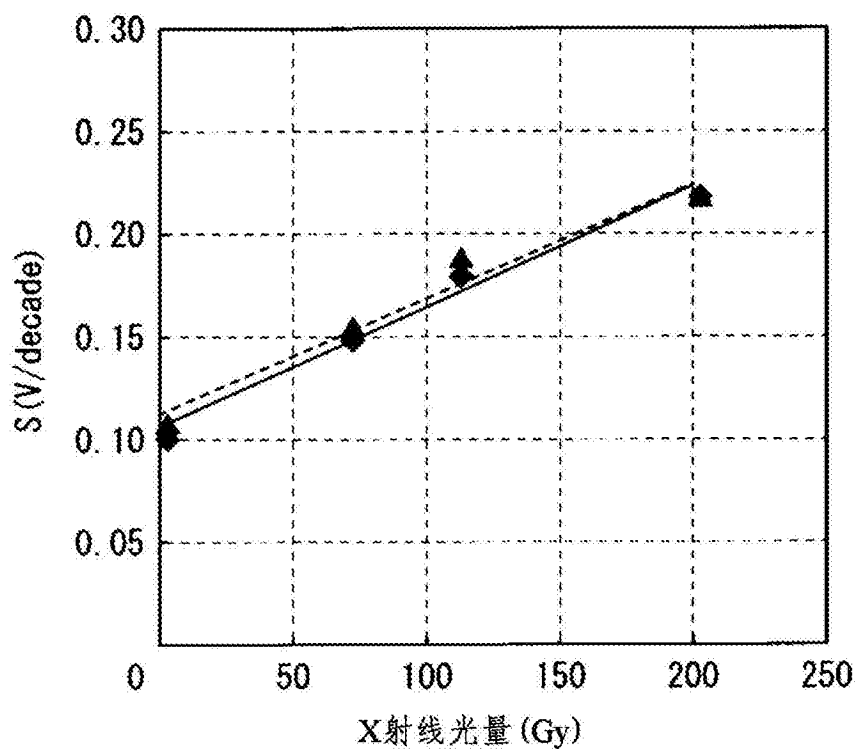


图17

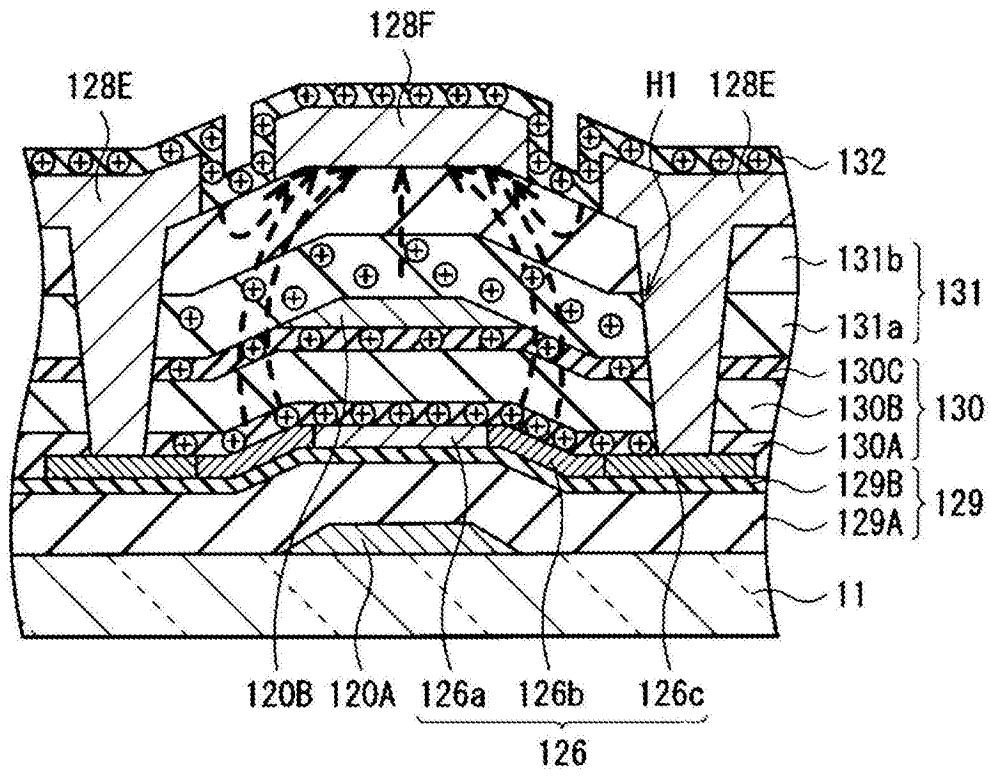


图18

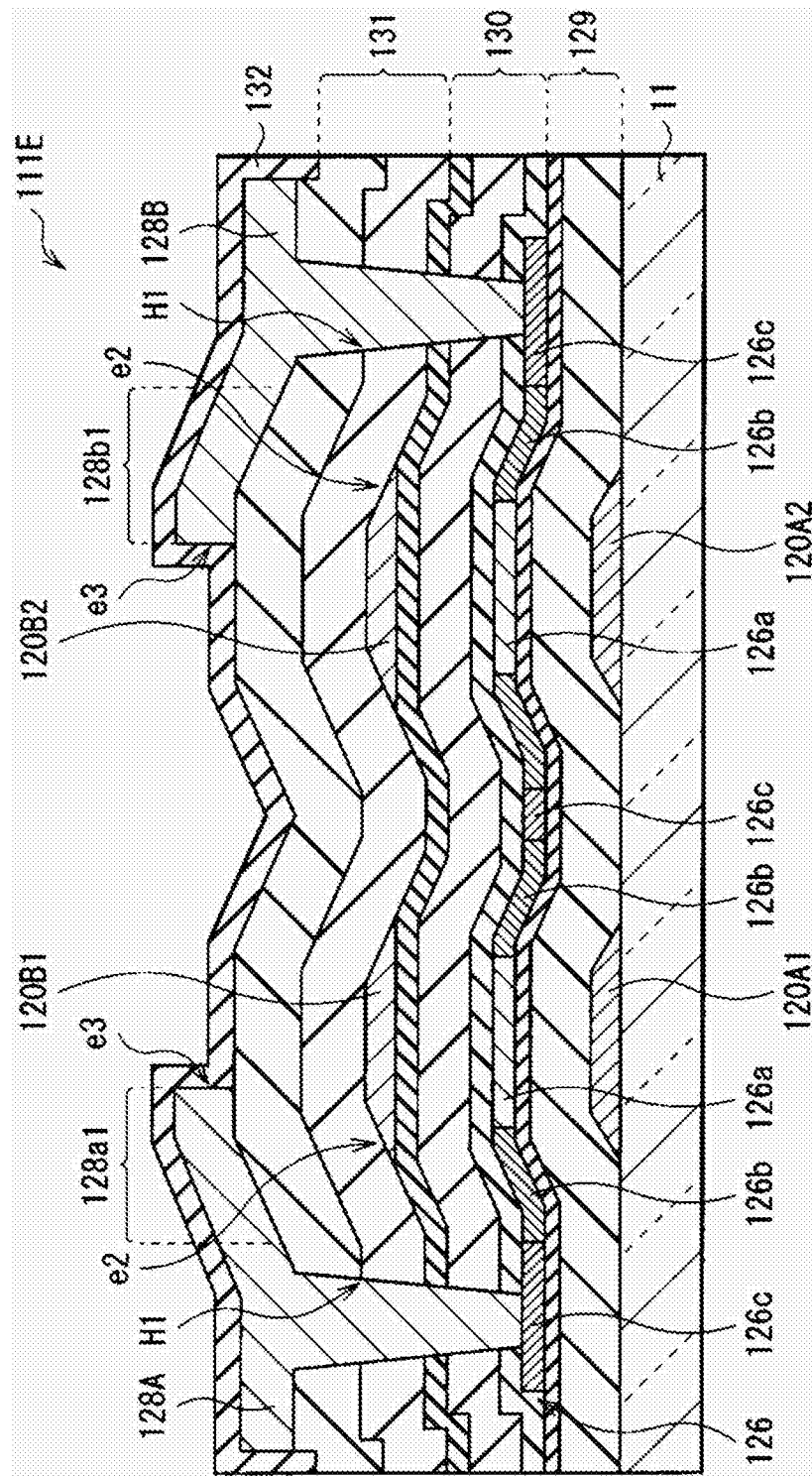


图19

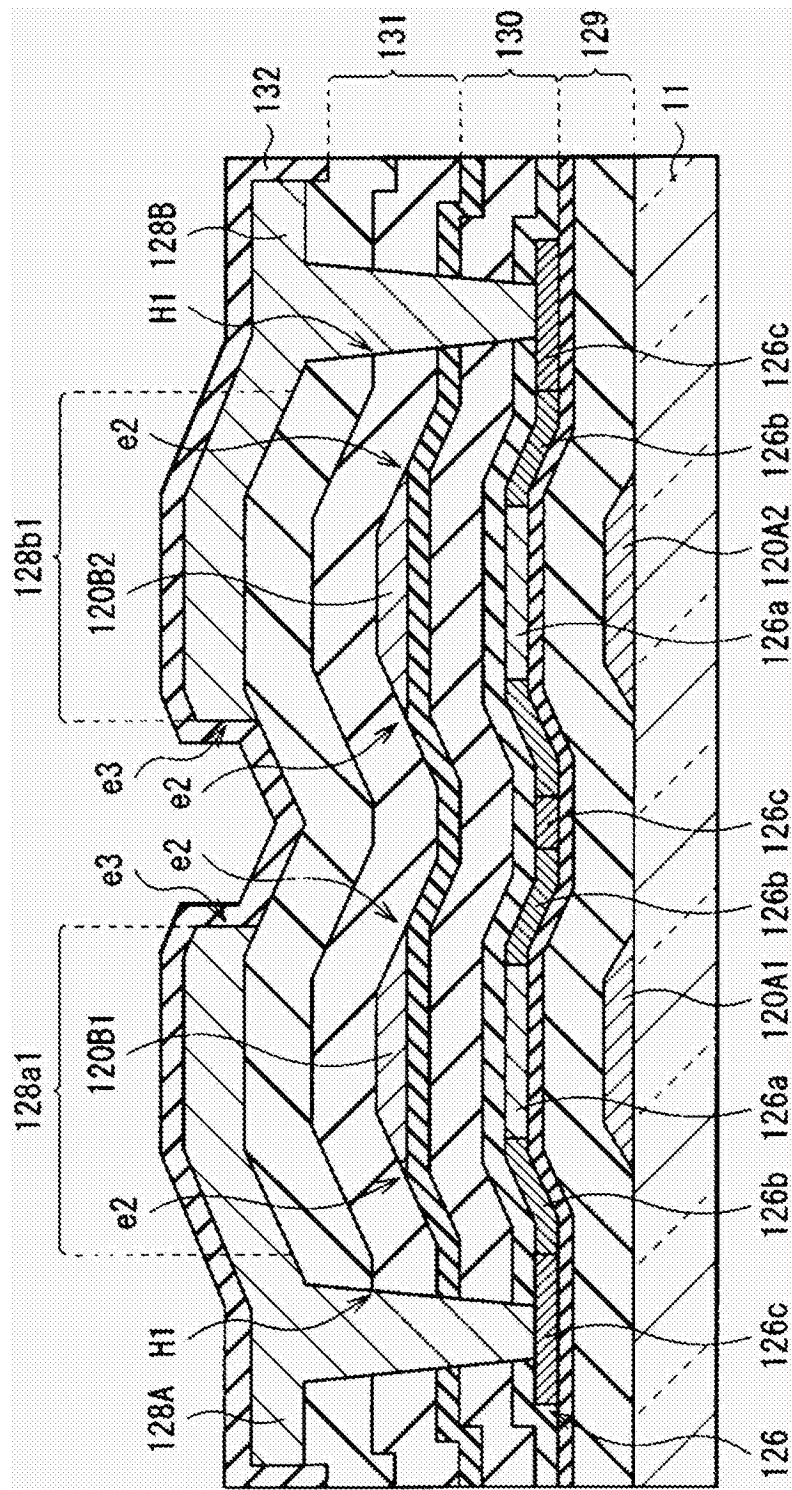


图20

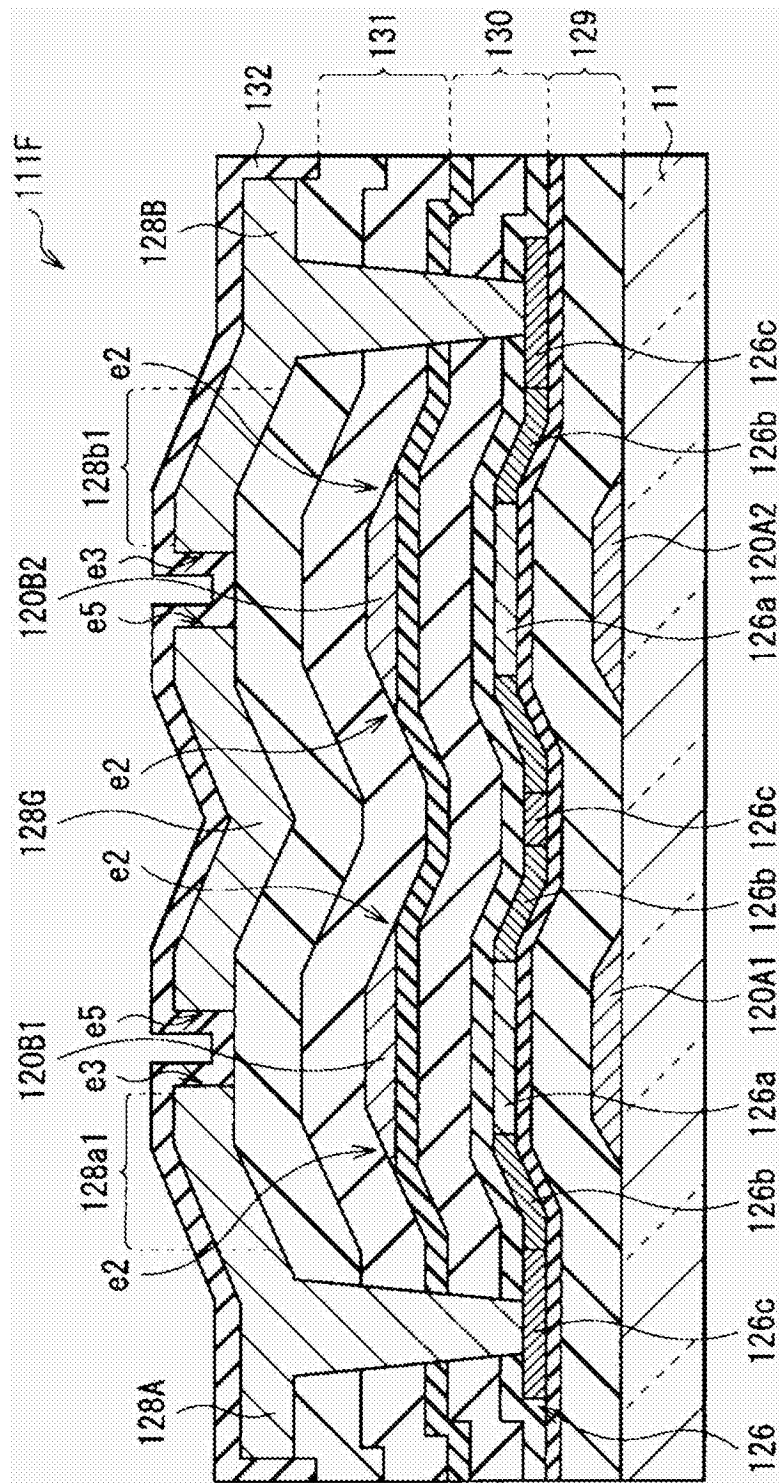


图21

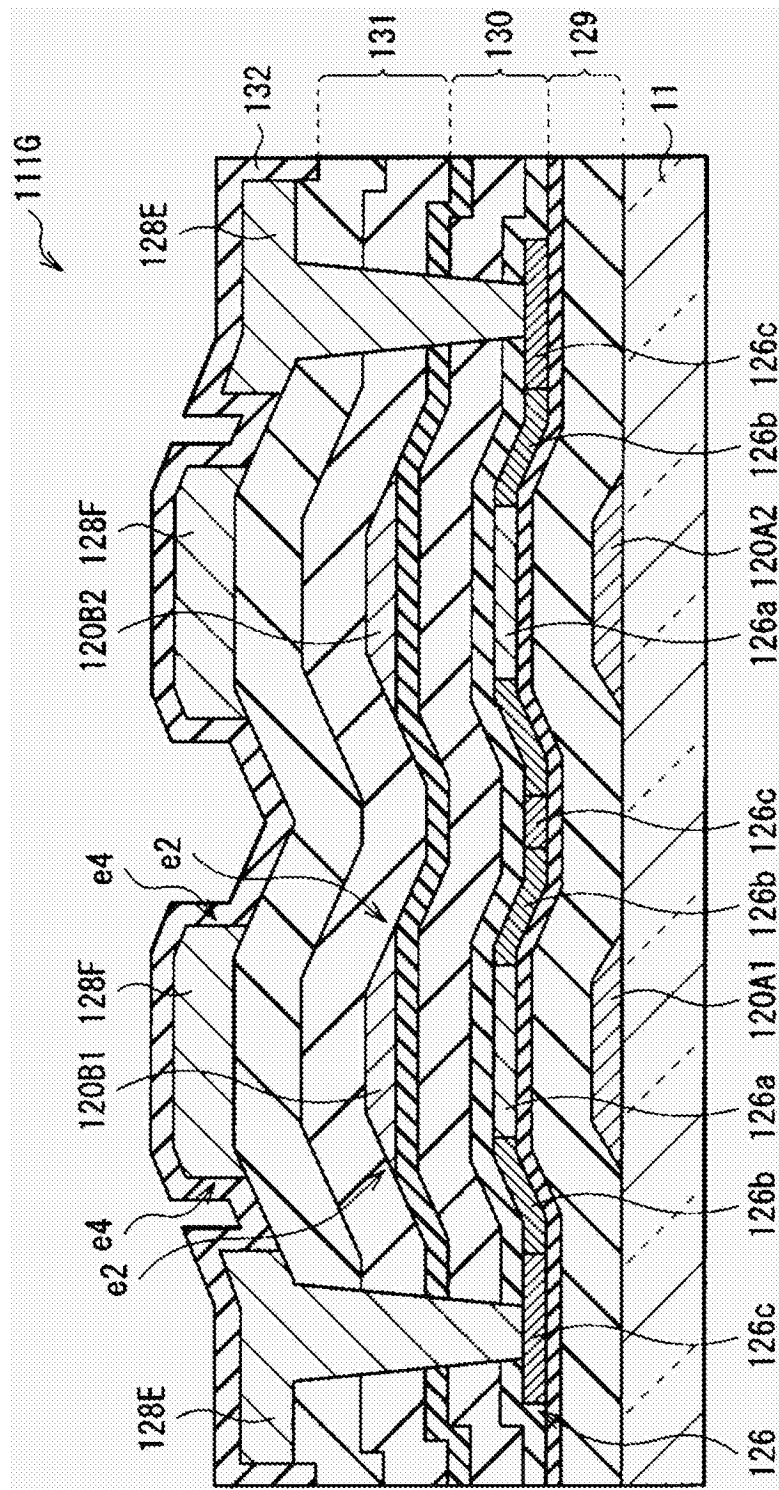


图22

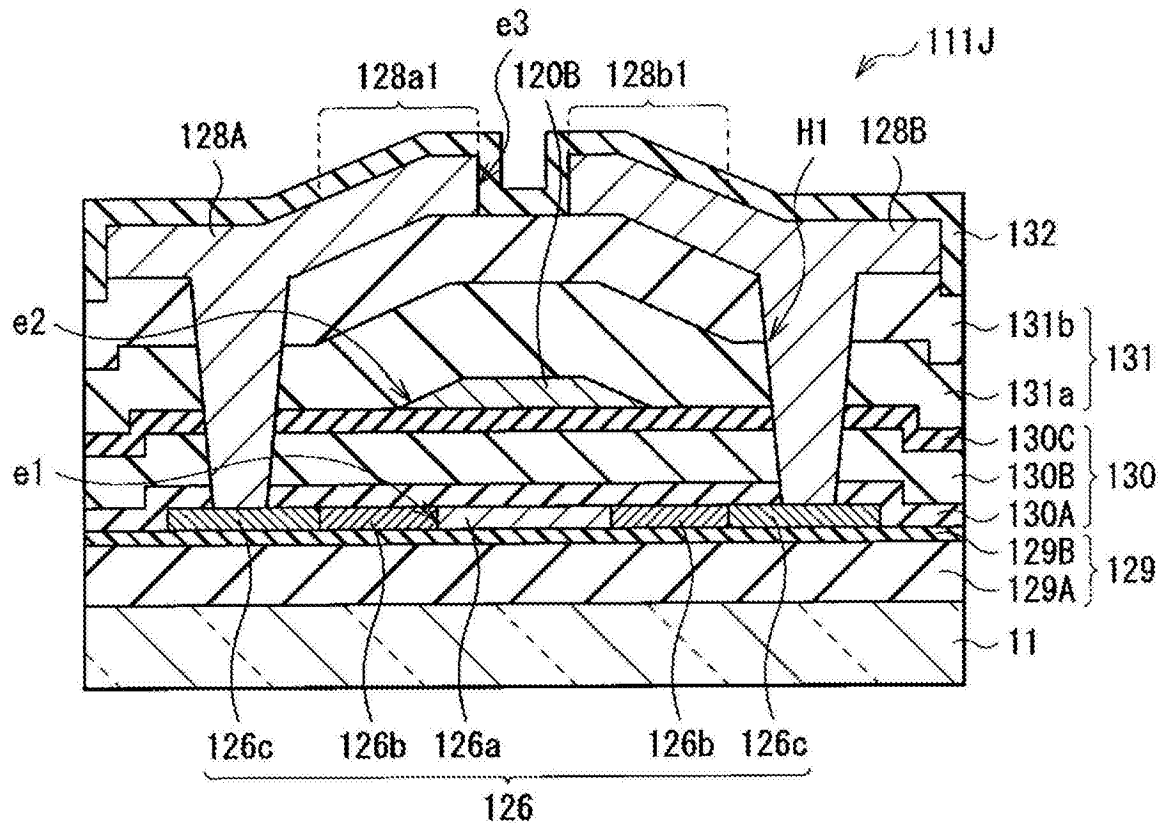


图23

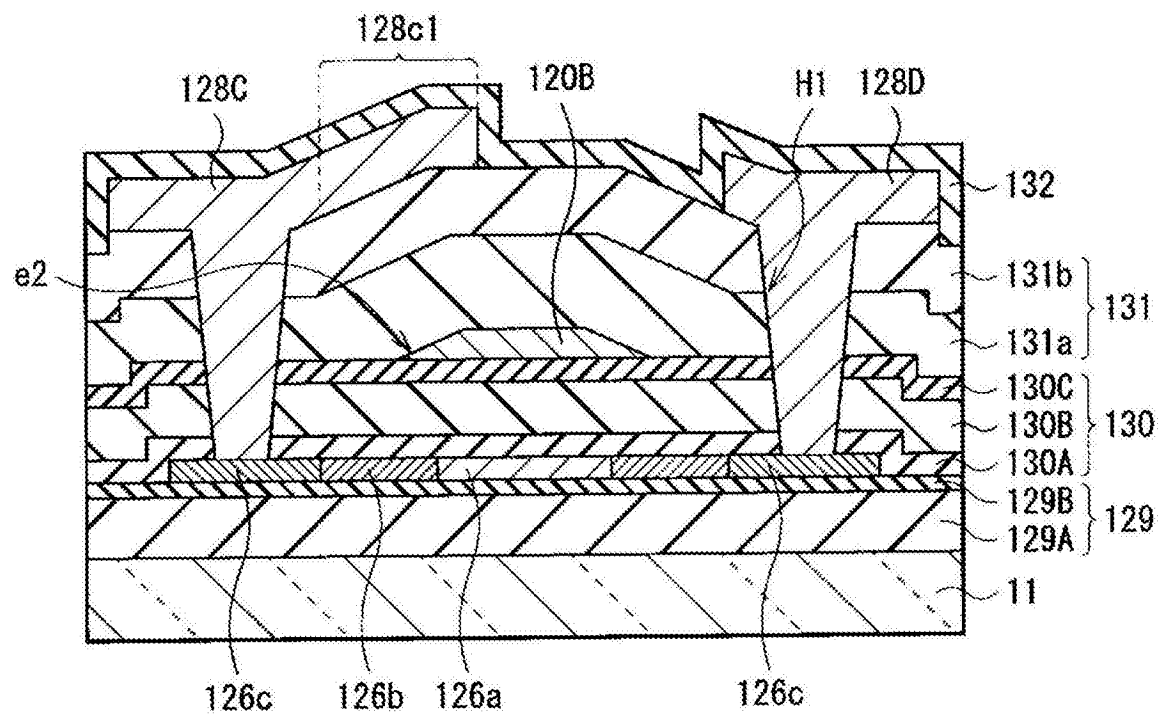


图24A

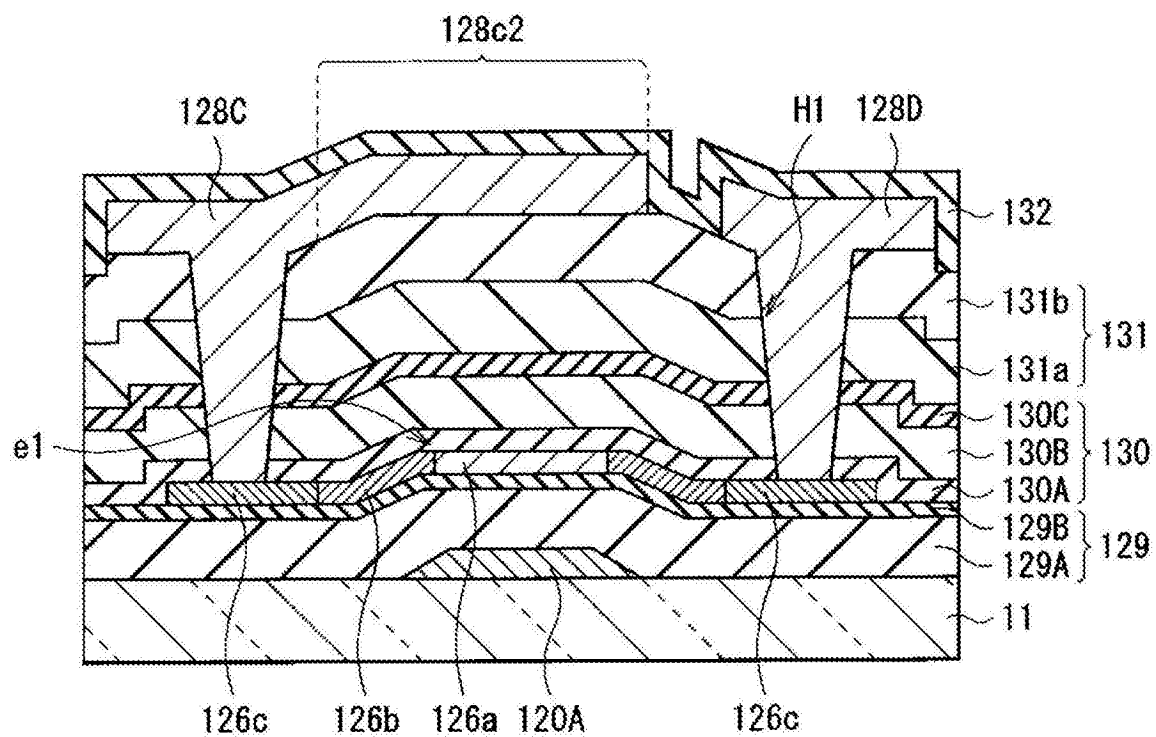


图27B

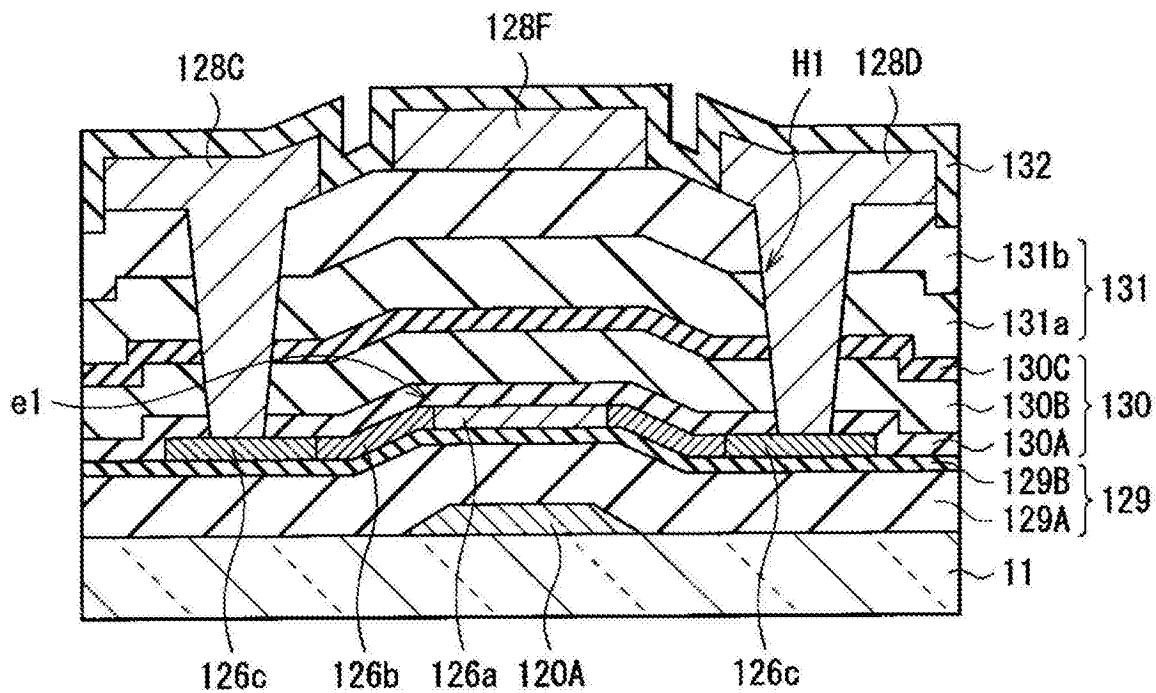


图28

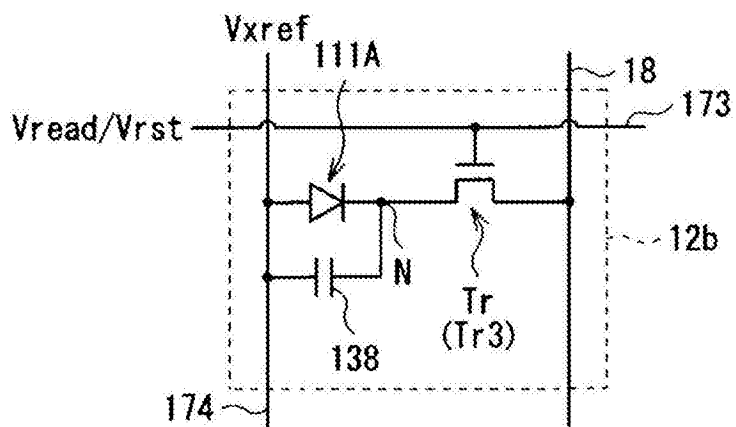


图29

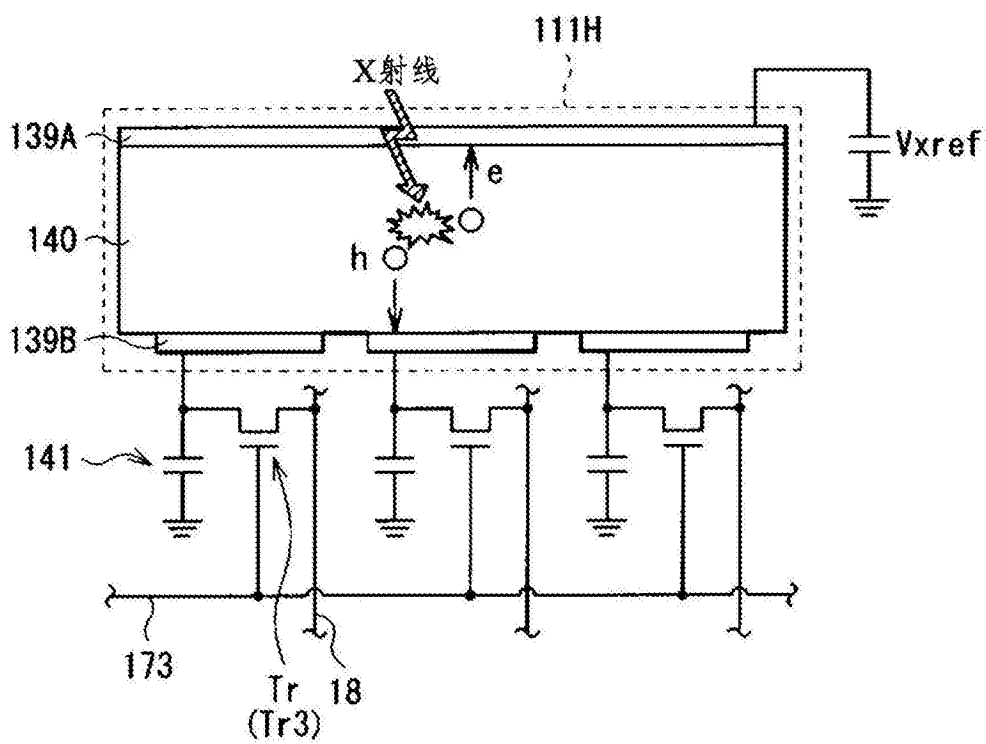


图30

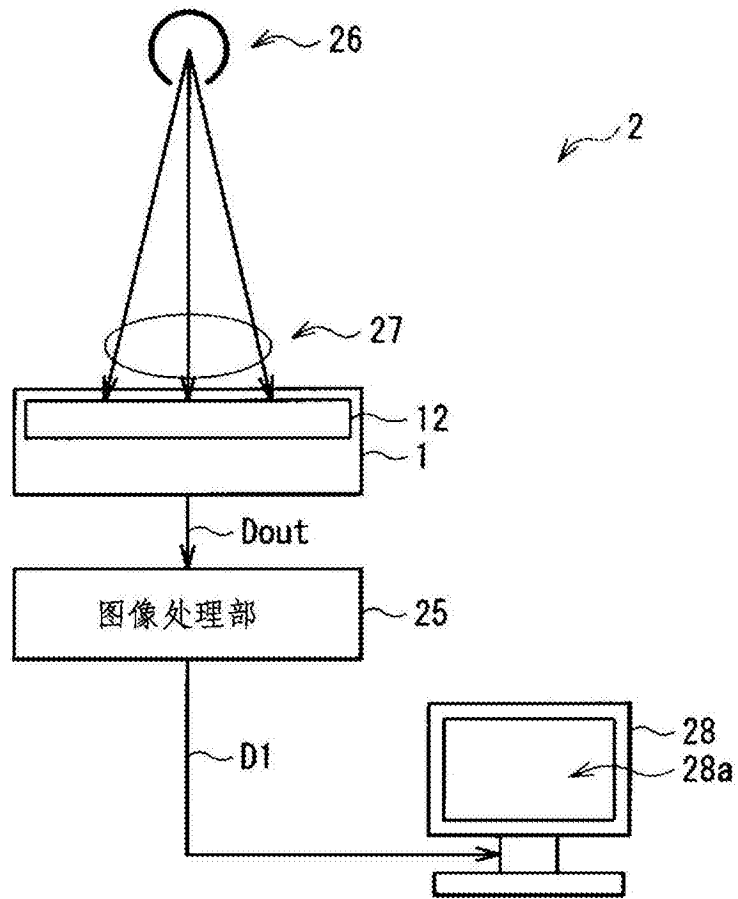


图31

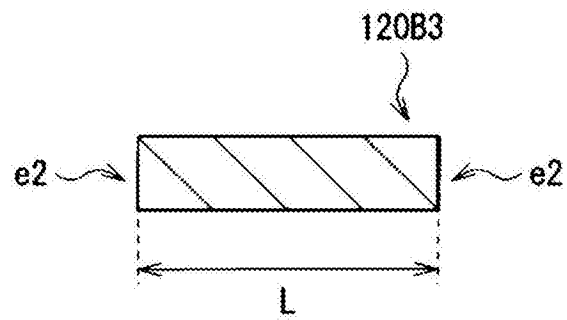


图32