



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 805246

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 08.01.79 (21) 2710947/18-24

с присоединением заявки № —

(23) Приоритет —

Опубликовано 15.02.81. Бюллетень № 6

Дата опубликования описания 25.02.81

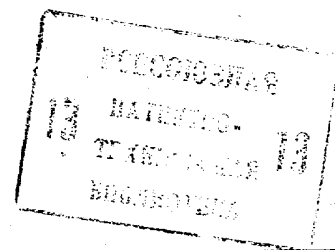
(51) М. Кл.³
G 05 B 11/00
B 25 J 13/00

(53) УДК 62-50
(088.8)

(72) Автор
изобретения

А. Н. Козлов

(71) Заявитель



(54) СИСТЕМА УПРАВЛЕНИЯ МНОГОКАНАЛЬНЫМ ЭЛЕКТРОПРИВОДОМ РОБОТА

1

Изобретение относится к автоматизированному электроприводу и может быть использовано при создании систем управления многоканальным электроприводом.

Известна система управления многоканальными электроприводами, содержащая блок синхронизации, блок ручного управления, блок управления режимами, блок контроля состояния и по каждому каналу управления импульсно-фазовый преобразователь, формирователь сигнала ошибки, блок корреляции, усилитель мощности, управляемый преобразователь, двигатель и датчики обратных связей [1].

Однако эта система громоздка, обладает низкой помехозащищенностью и надежностью.

Наиболее близким техническим решением к изобретению является система, содержащая последовательно соединенные коммутатор датчиков положения и аналого-цифровой преобразователь, выходы которого подключены к первым входам сумматора, вторые входы которого соединены с выходами блока задания управляющих сигналов, а выходы — со входами блока цифровой

2

коррекции, выходы которого подключены ко входам буферного регистра управления, и по каждому каналу управления последовательно соединенные мостовой усилитель мощности и электродвигатель, связанный через исполнительный механизм с датчиком положения, выход каждого из которых соединен с соответствующим входом коммутатора датчиков положения [2].

Недостатком этой системы является ее громоздкость, а также низкое быстродействие, обусловленное наличием большого числа преобразователей.

Цель изобретения — упрощение и повышение быстродействия системы.

Поставленная цель достигается тем, что система содержит последовательно соединенные дешифратор-мультиплексор и тактовый генератор, первый делитель частоты, второй делитель частоты и счетчик каналов, последовательно соединенные первый дешифратор нулей, элемент И—НЕ и формирователь импульса записи, второй дешифратор нулей, формирователь стобирующего импульса, первый блок ключей, а также по каждому каналу управления второй блок

ключей, первый элемент И, последовательно соединенные третий делитель частоты, второй элемент И, элемент ИЛИ, первый согласующий блок и первый импульсный усилитель, последовательно соединенные дешифратор единиц, элемент ИЛИ—НЕ, третий элемент И, второй согласующий блок и второй импульсный усилитель, последовательно соединенные четвертый элемент И, первый триггер, третий согласующий блок и третий импульсный усилитель, последовательно соединенные пятый элемент И, второй триггер, четвертый согласующий блок и четвертый импульсный усилитель, вторые выходы первого делителя частоты подключены ко входам первого дешифратора нулей, второй выход — к первому входу первых элементов И, а первый выход — ко второму входу вторых элементов И и первому входу второго дешифратора нулей, вторые входы которого соединены со вторыми выходами второго делителя частоты, а выход — со вторым входом элементов И—НЕ, третий выход второго делителя частоты через формирователь стробирующего импульса подключен к первому входу первого блока ключей, выходы которого соединены с первым входом вторых блоков ключей и вторым входом первых и вторых триггеров, а вторые входы — с первым входом четвертых и пятых элементов И и выходами дешифратора-мультиплексора, входы которого подключены к выходам счетчика каналов, выход формирователя импульса записи соединен со вторым входом четвертых и пятых элементов И, третий вход которых подключен к первым выходам буферного регистра управления, вторые выходы которого соединены со вторыми входами вторых блоков ключей, выходы каждого из которых соединены с первыми входами соответствующего третьего делителя частоты, второй вход которого подключен к выходу тактового генератора, вторые выходы — ко входу дешифратора единиц, а третий выход — ко второму входу первого элемента И, выход которого соединен со вторым входом элемента ИЛИ, выход которого подключен ко второму входу третьего элемента И, а выходы первого, второго, третьего и четвертого импульсных усилителей соединены с соответствующими входами мостового усилителя мощности.

На чертеже представлена функциональная схема системы.

Устройство содержит сумматор 1, блок 2 цифровой коррекции, буферный регистр 3, управления, тактовый генератор 4, первый делитель 5 частоты, второй делитель 6 частоты, счетчик 7 каналов, дешифратор-мультиплексор 8, первый блок 9 ключей, формирователь 10 стробирующего импульса, первый дешифратор 11 нулей, второй дешифратор 12 нулей, элемент И—НЕ 13, формирователь 14 импульса записи, блок 15 задания управляющих сигналов, исполнитель-

ные механизмы 16, датчики 17 положения, коммутатор 18 датчиков положения, аналого-цифровой преобразователь 19, вторые блоки 20 ключей, третий делитель 21 частоты, первые элементы И 22, вторые элементы И 23, элемент ИЛИ 24, дешифратор 25 единиц, элементы ИЛИ—НЕ 26, третий элемент И 27, четвертые элементы И 28, пятые элементы И 29, первые триггеры 30, вторые триггеры 31, первые согласующие блоки 32, вторые согласующие блоки 33, третий согласующие блоки 34, четвертые согласующие блоки 35, первые, вторые, третьи и четвертые импульсные усилители 36—39, мостовые усилители 40 мощности, электродвигатели 41.

Устройство работает следующим образом.

На сумматор 1 в мультиплексном режиме поступает информация задания в параллельном цифровом прямом двоичном коде из блока 15 задания управляющих сигналов, а также синхронно с ней в обратном цифровом параллельном двоичном коде поступает информация обратной связи с аналого-цифрового преобразователя 19. Сумматор 1 в режиме мультиплексирования вычисляет в цифровом коде значения разности двух входных двоичных чисел, являющейся сигналом рассогласования для следящих систем, и формирует сигнал знака. Далее они подаются в блок 2 цифровой коррекции, где вырабатываются сигналы управления электроприводов всех движений, представляющие собой алгебраическую сумму цифровых сигналов рассогласования и цифровых сигналов прямой коррекции, взятых в необходимой пропорции, причем коэффициенты пропорциональности выбираются индивидуально для каждого привода. Кроме того, для исключения схемы коммутации в целях управления силовыми транзисторами широтно-импульсных преобразователей блок 2 цифровой коррекции выдает положительный сигнал управления в прямом коде, а отрицательный — в обратном, что дополнительно упрощает и само устройство. На период мультиплексирования сигналы знака и управления запоминаются в буферном регистре 3 управления.

Работа всей системы управления синхронизируется цепочкой, состоящей из последовательно соединенных тактового генератора 4, первого делителя 5 частоты, второго делителя 6 частоты и счетчика 7 каналов. Эти же элементы используются для формирования всех необходимых сигналов определенной частоты и длительности.

Двоичный код, снимаемый со счетчика 7 каналов, преобразуется дешифратором-мультиплексором 8 в импульсы принадлежности номеру канала, распределенные последовательно во времени по соответствующим линиям. Далее эти импульсы стробируются

в первом блоке 9 ключей коротким сигналом, полученным формирователем 10 стробирующего импульса из меандра, снятого с основного прямого выхода второго делителя 6 частоты. В результате этого на соответствующих выходах блока 9 ключей в начале второй половины периода подключения своего канала (все первые половины используются для работы аналого-цифрового преобразователя 19, сумматора 1, цифровой коррекции 2 и буферного регистра 3 управления) формируются импульсы обновления информации. Каждый из них в своем канале осуществляет, во-первых, перезапись параллельного кода из буферного регистра 3 управления в третий делитель 21 частоты, открывая все двухходовые элементы И второго блока 20 ключей, причем это происходит в период нулевого состояния первого делителя частоты 5; во-вторых, сброс первого триггера 30 и второго триггера 31, запись в которые новой знаковой информации из буферного регистра 3 управления реализуется через соответствующие четвертый элемент И 28 и пятый элемент И 29 в момент прихода сигнала с формирователя 14 импульса записи, причем задержка последнего относительно сигнала сброса определяется отсутствием сквозного тока через знаковые транзисторы мостового усилителя 40 мощности, величина ее формируется первым дешифратором 11 нулей и может принимать различные дискретные значения в зависимости от числа входных связей последнего с младшими разрядами первого делителя 5 частоты, а необходимая частота следования импульса записи обеспечивается вторым дешифратором 12 нулей и элементом И—НЕ 13.

После записи нового абсолютного значения сигнала управления, выраженного двоичным кодом, в соответствующий третий делитель 21 частоты меандры с его прямого и инверсного основных входов опережают меандры с соответствующих выходов первого делителя 5 частоты на число временных дискрет, задаваемых тактовым генератором 4, равное числу, записанному ранее в двоичном коде, причем этот временной сдвиг сохраняется на все время мультиплексирования до следующего обновления информации. Далее временной интервал с помощью первого элемента И 22, второго элемента И 23 и элемента ИЛИ 24 преобразуется в первую широтно-импульсную последовательность. Вторая широтно-импульсная последовательность формируется из первой с помощью элемента ИЛИ—НЕ 26, третьего элемента И 27, первого дешифратора 11 нулей и дешифратора 25 единиц. Последний, аналогично описанному выше дешифратору 11 нулей, вырабатывает прямоугольный импульс, ширина которого может регулироваться. Вторая последовательность с выхода третьего элемента И 27 в любой промежуток вре-

мени отличается от первой (с выхода элемента ИЛИ 24) тем, что передний фронт ее импульса отстает, а задний опережает соответствующие фронты импульса первой последовательности на время, определяемое дешифраторами и выбираемое из условия отсутствия сквозного тока через информационные транзисторы мостового усилителя 40 мощности, т. е. фактически импульс второй последовательности находится всегда внутри импульса первой последовательности и одинаковым образом модулируется по ширине сигналом управления.

Далее оба широтно-импульсных сигнала совместно со знаковыми поступают на согласующие блоки 32—35, в качестве которых могут быть использованы трансформаторы или оптроны. Последние более предпочтительны, так как обеспечивают полную электромагнитную развязку слаботочных сигнальных цепей и выполняются в интегральном исполнении. Сигналы с согласующих блоков 32—35 подаются на импульсные усилители 36—39, являющиеся предварительными усилителями мощности, обеспечивающими «раскачку» соответствующих силовых транзисторов мостового усилителя 40 мощности.

При коммутации силовых транзисторов каждого канала по широтно-импульсному закону в соответствии со своим сигналом управления каждый электродвигатель 21 постоянного тока приводится во вращение с необходимой скоростью в сторону уменьшения сигнала рассогласования, обеспечивая требуемые перемещения отдельных исполнительных механизмов. Датчики 17 положения изменяют эти перемещения (или другие параметры движения). Коммутатор датчиков 18 положения осуществляет их поочередное подключение с частотой мультиплексирования к аналого-цифровому преобразователю 19, тем самым замыкает соответствующие каналы управления системы робота. Применение изобретения позволит за счет исключения значительного числа преобразователей повысить быстродействие и упростить систему.

Формула изобретения

Система управления многоканальным электроприводом робота, содержащая последовательно соединенные коммутатор датчиков положения и аналого-цифровой преобразователь, выходы которого подключены к первым входам сумматора, вторые входы которого соединены с выходами блока задания управляющих сигналов, а выходы со входами блока цифровой коррекции, выходы которого подключены ко входам буферного регистра управления, и по каждому каналу управления последовательно соединенные мостовой усилитель мощности и электродвигатель, связанный через испол-

нительный механизм с датчиком положения, выход каждого из которых соединен с соответствующим входом коммутатора датчиков положения, отличающаяся тем, что, с целью упрощения и повышения быстродействия системы, она содержит дешифратор-мультиплексор и последовательно соединенные тактовый генератор, первый делитель частоты, второй делитель частоты и счетчик каналов, последовательно соединенные первый дешифратор нулей, элемент И—НЕ и формирователь импульса записи, второй дешифратор нулей, формирователь стробирующего импульса, первый блок ключей, а также по каждому каналу управления второй блок ключей, первый элемент И, последовательно соединенные третий делитель частоты, второй элемент И, элемент ИЛИ, первый согласующий блок и первый импульсный усилитель, последовательно соединенные дешифратор единиц, элемент ИЛИ—НЕ, третий элемент И, второй согласующий блок и второй импульсный усилитель, последовательно соединенные четвертый элемент И, первый триггер, третий согласующий блок и третий импульсный усилитель, последовательно соединенные пятый элемент И, второй триггер, четвертый согласующий блок и четвертый импульсный усилитель, вторые выходы первого делителя частоты подключены ко входам первого дешифратора нулей, второй выход — к первому входу первых элементов И, а первый выход — ко второму входу вторых элементов И и первому входу второго дешифратора нулей, вторые входы которого соединены со вторыми выходами второго делителя частоты, а выход — со вторым входом элементов И—НЕ, третий выход второго делителя частоты через фор-

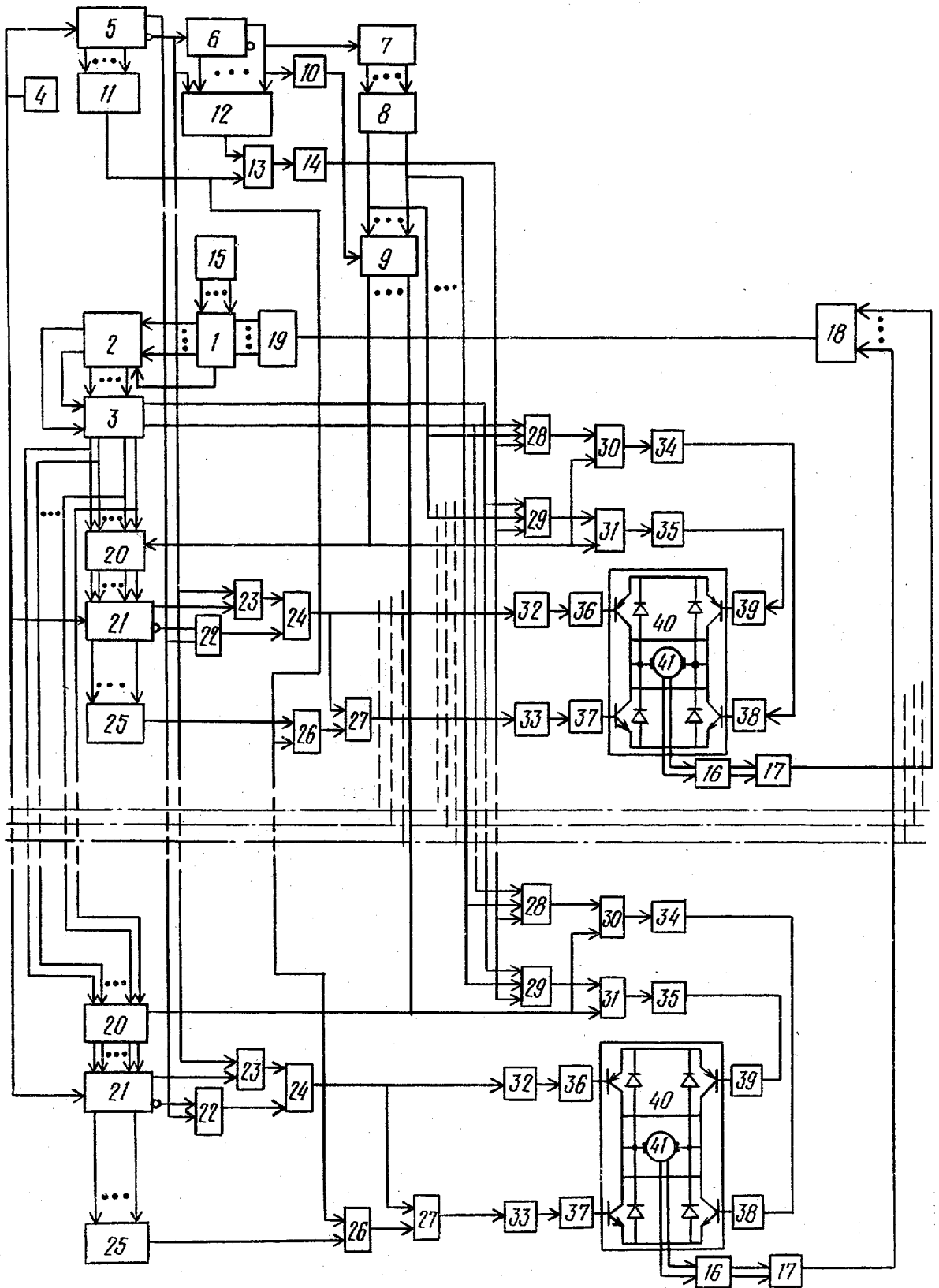
мирователь стробирующего импульса подключен к первому входу первого блока ключей, выходы которого соединены с первым входом вторых блоков ключей и вторым входом первых и вторых триггеров, а вторые входы — с первым входом четвертых и пятых элементов И и выходами дешифратора-мультиплексора, входы которого подключены к выходам счетчика каналов, выход формирователя импульса записи соединен со вторым входом четвертых и пятых элементов И, третий вход которых подключен к первым выходам буферного регистра управления, вторые выходы которого соединены со вторыми входами вторых блоков ключей, выходы каждого из которых соединены с первыми входами соответствующего третьего делителя частоты, второй вход которого подключен к выходу тактового генератора, вторые выходы — ко входу дешифратора единиц, а третий выход — ко второму входу первого элемента И, выход которого соединен со вторым входом элемента ИЛИ, выход которого подключен ко второму входу третьего элемента И, а выходы первого, второго, третьего и четвертого импульсных усилителей соединены с соответствующими входами мостового усилителя мощности.

Источники информации,

принятые во внимание при экспертизе

1. Труды 5-го Всесоюзного симпозиума «Теория, принципы устройства и применение роботов и манипуляторов», ЛПИ, 1974, с. 20—21.

2. Труды МВТУ им. Э. Баумана, № 221 «Вопросы теории и проектирования автоматических систем». Вып. 2, МВТУ, 1976, с. 47—52 (прототип).



Редактор М. Циткина
 Заказ 10642/69

Составитель Е. Политов
 Техред А. Бойкас
 Тираж 951

Корректор М. Демчик
 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4