

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成26年10月30日 (2014.10.30)

【公開番号】特開2013-90219(P2013-90219A)

【公開日】平成25年5月13日 (2013.5.13)

【年通号数】公開・登録公報2013-023

【出願番号】特願2011-230128(P2011-230128)

【国際特許分類】

H 0 4 N 5/374 (2011.01)

H 0 4 N 5/357 (2011.01)

H 0 1 L 27/146 (2006.01)

H 0 1 L 27/144 (2006.01)

【F I】

H 0 4 N 5/335 7 4 0

H 0 4 N 5/335 5 7 0

H 0 1 L 27/14 C

H 0 1 L 27/14 A

H 0 1 L 27/14 K

【手続補正書】

【提出日】平成26年9月16日 (2014.9.16)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 0

【補正方法】変更

【補正の内容】

【0 0 1 0】

【図 1】本開示の第 1 の実施の形態に係る撮像装置の全体構成例を表すブロック図である。

【図 2】図 1 に示した撮像部の概略構成例を表す模式図である。

【図 3】図 1 に示した画素回路およびチャージアンプ回路の詳細構成例を表す回路図である。

【図 4】図 1 に示した行走査部の詳細構成例を表すブロック図である。

【図 5】図 4 に示したバッファ回路の構成例を表す回路図である。

【図 6】図 1 に示した列選択部の詳細構成例を表すブロック図である。

【図 7】(A) は露光期間の動作状態の一例を表す回路図、(B) は読み出し / 第 1 リセット期間における動作状態の一例を表す回路図である。

【図 8】ラテラル型構造の P I N 型のフォトダイオードにおいて、(A) は蓄積状態を、(B) は空乏状態をそれぞれ説明するための模式図である。

【図 9】パーティカル型構造の P I N 型のフォトダイオードの一例を表す断面模式図である。

【図 10】信号電荷残留のメカニズムを説明するための特性図である。

【図 11】読み出し / 第 1 リセット期間後の経過時間と Decay 電流との関係の一例を表す特性図である。

【図 12】残留電荷量と Decay 電流との関係について説明するための特性図である。

【図 13】電荷分配現象 (チャージインジェクション) について説明するための回路図である。

【図 14】実施の形態に係る線順次撮像動作の概要を説明するためのタイミング図である。

- 【図 1 5】線順次撮像動作の詳細を説明するためのタイミング波形図である。
- 【図 1 6】図 1 5 に示したタイミング波形の一部を拡大した図である。
- 【図 1 7】実施の形態に係る他の線順次撮像動作例を表すタイミング波形図である。
- 【図 1 8】実施の形態に係る他の線順次撮像動作例を表すタイミング波形図である。
- 【図 1 9】1 ライン分の撮像動作を説明するためのタイミング波形図である。
- 【図 2 0】(A) , (B) は、第 2 リセット期間における動作状態の一例を表す回路図である。
- 【図 2 1】2 回目のリセット動作により低減される残留電荷量について説明するための特性図である。
- 【図 2 2】本開示の第 2 の実施の形態に係る画素回路およびチャージアンプ回路の構成を表す回路図である。
- 【図 2 3】第 2 の実施の形態の露光期間における動作状態の一例を表す回路図である。
- 【図 2 4】第 2 の実施の形態の読み出し / 第 1 リセット期間における動作状態の一例を表す回路図である。
- 【図 2 5】第 2 の実施の形態の第 2 リセット期間における動作状態の一例 (帰還) を表す回路図である。
- 【図 2 6】第 2 の実施の形態の第 2 リセット期間における動作状態の一例 (仮想短絡現象) を表す回路図である。
- 【図 2 7】変形例 1 に係る画素回路およびチャージアンプ回路の構成を表す回路図である。
- 。【図 2 8】変形例 1 の露光期間における動作状態の一例を表す回路図である。
- 【図 2 9】変形例 1 の読み出し / 第 1 リセット期間における動作状態の一例を表す回路図である。
- 【図 3 0】変形例 1 の第 2 リセット期間における動作状態の一例を表す回路図である。
- 【図 3 1】変形例 2 に係る画素回路およびチャージアンプ回路の構成を表す回路図である。
- 。【図 3 2】変形例 3 に係る画素回路およびチャージアンプ回路の構成を表す回路図である。
- 。【図 3 3】(A) は変形例 4 に係る撮像部の概略構成、(B) は変形例 5 に係る撮像部の概略構成をそれぞれ表す模式図である。
- 【図 3 4】適用例に係る撮像表示システムの概略構成を表す模式図である。
- 【手続補正 2】
- 【補正対象書類名】明細書
- 【補正対象項目名】0 0 1 2
- 【補正方法】変更
- 【補正の内容】
- 【0 0 1 2】
- < 実施の形態 >
- [撮像装置 1 の全体構成]
- 図 1 は、本開示の一実施の形態に係る撮像装置 (撮像装置 1) の全体のブロック構成を表すものである。撮像装置 1 は、入射光 (撮像光) に基づいて被写体の情報を読み取る (被写体を撮像する) ものである。この撮像装置 1 は、撮像部 1 1、行走査部 1 3、A / D 変換部 1 4、列走査部 1 5 およびシステム制御部 1 6 を備えている。これらのうち、行走査部 1 3、A / D 変換部 1 4、列走査部 1 5 およびシステム制御部 1 6 が、本開示における「駆動部」の一具体例に対応する。また、本実施の形態では、これらの「駆動部」のうち、A / D 変換部 1 4 (詳細には、後述する列選択部 1 7) が本開示の「チャージアンプ回路」 (後述のチャージアンプ回路 1 7 A) を有している。
- 【手続補正 3】
- 【補正対象書類名】明細書
- 【補正対象項目名】0 0 2 1

【補正方法】変更

【補正の内容】

【0021】

シフトレジスタ回路131は、システム制御部16から供給されるスタートパルスVST1およびクロック信号CLK1に基づいて、複数の単位回路130全体として、V方向に順次シフトするパルス信号を生成する回路である。同様に、シフトレジスタ回路132は、システム制御部16から供給されるスタートパルスVST2およびクロック信号CLK2に基づいて、複数の単位回路130全体として、V方向に順次シフトするパルス信号を生成する回路である。これらのシフトレジスタ回路131, 132は、後述するリセット駆動の実行回数（例えば2回）に対応して設けられたものである（実行回数に対応して2列設けられている）。即ち、例えば、シフトレジスタ回路131は、1回目のリセット駆動用のパルス信号を生成する役割を担う一方、シフトレジスタ回路132は、2回目のリセット駆動用のパルス信号を生成する役割を担っている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

〔撮像装置1の作用・効果〕

本実施の形態の撮像装置1では、撮像光Linが撮像部11へ入射すると、各画素20内の光電変換素子21では、この撮像光Linが信号電荷に変換（光電変換）される。このとき、蓄積ノードNでは、光電変換により発生した信号電荷の蓄積によって、ノード容量に応じた電圧変化が生じる。具体的には、蓄積ノード容量をCs、発生した信号電荷をqとすると、蓄積ノードNでは (q/Cs) の分だけ電圧が変化（ここでは低下）する。このような電圧変化に応じて、トランジスタ22のドレインには入力電圧Vin（信号電荷に対応した電圧）が印加される。このトランジスタ22へ供給される入力電圧Vin（蓄積ノードNに蓄積された信号電荷）は、読み出し制御線Lreadから供給される行走査信号に応じてトランジスタ22がオン状態になると、画素20から信号線Lsigへ読み出される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

以上のような理由（強外光照射による画素飽和，Decay電流の発生）により、リセット動作を伴う読み出し／第1リセット期間Tr1後においても、画素20内に残留電荷q1が発生してしまうのである。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正の内容】

【0051】

尚、いわゆるチャージインジェクションの発生に起因して残像が生じることもある。即ち、画素20内の蓄積ノードNでは、上述のように読み出し／第1リセット期間Tr1後に所定のリセット電圧Vrstとなるが、この後、トランジスタ22がオン状態からオフ状態に遷移する。この際、例えば図13に示したように、画素20内の寄生容量（トランジスタ22のゲート・ドレイン間に形成された寄生容量Cgd等）に蓄積された電荷に起因して、蓄積ノードNの電位がリセット電圧Vrstから微小に変動する（図中のP2参照）

。ここでは、蓄積ノードNが光電変換素子21のカソード側に接続されていることから、電位 V_n がリセット電圧 V_{rst} から所定の電位分、降下してしまう（後述の図19(D)中の矢印P33）。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0057

【補正方法】変更

【補正の内容】

【0057】

このような線順次撮像駆動の際の各動作のタイミング等は、例えば図4に示した単位回路130を有する行走査部13によって実現される。具体的には、線順次リセット駆動の実行回数に対応して設けられた複数列のシフトレジスタ回路131、132と、各列のシフトレジスタ回路131、132からの出力信号同士の論理和信号を、各出力信号の有効期間を制御しつつ生成する論理回路（AND回路133A～133DおよびOR回路134A、134B）と、によって実現される。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0059

【補正方法】変更

【補正の内容】

【0059】

尚、このような動作タイミング等を実現している本実施の形態の行走査部13に対して、従来の標準的な行走査回路（ゲートドライバ回路）では、異なる走査線に接続される画素における動作同士の、少なくとも一部がオーバーラップしないタイミング等で行うことはできない。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0075

【補正方法】変更

【補正の内容】

【0075】

〔構成〕

本実施の形態のチャージアンプ回路17Bは、例えば上記第1の実施の形態のチャージアンプ回路17Aと同様、A/D変換部14（列選択部17）内に、S/H回路173およびマルチプレクサ回路174等と共に設けられるものである。また、撮像部11の各画素20の読み出し動作時には上述のようなQ-V変換を行うと共に、リセット動作において蓄積ノードNにリセット電圧 V_{rst} を与えるものである。詳細は後述するが、本実施の形態においても、このようなチャージアンプ回路17Bを用いて、パッシブ型の画素20に対して、読み出し動作と共にリセット動作（1回目のリセット動作）がなされると共に、1フレーム期間内において複数回のリセット動作が行われる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0077

【補正方法】変更

【補正の内容】

【0077】

但し、本実施の形態では、更に別の容量素子C2（コンデンサ、フィードバック容量素子）が、チャージアンプ172の出力端子と負側の入力端子との間に並列接続されている。また、この容量素子C2には、スイッチSW4が直列接続されている。即ち、例えば、容量素子C2の一方の端子が、チャージアンプ172の出力端子に接続され、他方の端子

がスイッチSW4に接続されている。スイッチSW4の一方の端子は、容量素子C2に接続され、他方の端子はチャージアンプ172の負側の入力端子に接続されている。尚、スイッチSW1のオン・オフ状態は、システム制御部16からアンプリセット制御線Lcars tを介して供給される制御信号によって制御される。また、スイッチSW4のオン・オフ状態についても同様で、システム制御部16から、アンプリセット制御線Lcarst2を介して供給される制御信号によって制御されるようになっている。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0085

【補正方法】変更

【補正の内容】

【0085】

但し、本実施の形態においても、1回目のリセット動作がなされた後の残留電荷を排出するため、複数回（ここでは、読み出し/第1リセット期間Tr1におけるリセット動作を含む計2回）のリセット動作が行われる。また、これらの読み出し駆動およびリセット駆動は線順次でなされる。以下、本実施の形態における2回目のリセット動作について説明する。図25および図26に、第2リセット期間Tr2における画素20およびチャージアンプ回路17Bの動作例を示す。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正の内容】

【0089】

即ち、本実施の形態のチャージアンプ回路17Bでは、上記のような回路構成により、容量を切り替えることができる。ここでは、容量素子C1のもつ容量cf1と、容量cf1および容量素子C2の容量cf2の合成容量との2値を切り替えることができる。これにより、読み出し/第1リセット期間Tr1で使用する容量と、第2リセット期間Tr2で使用する容量とを使い分けることができる。上述のように、1回目のリセット動作時（読み出し動作時）においては、撮像光Linに基づく信号電荷を容量素子C1（容量cf1）のみを使用して読み出す一方で、2回目のリセット動作時には、より大きな容量（容量cf2）を使用することができる。これにより、2回目のリセット時におけるチャージアンプ172のゲインを下げることができ、この結果、出力信号におけるノイズを低減することが可能となる。また、本実施の形態においても、仮想短絡現象を利用した場合には、チャージアンプ回路17Bが読み出し動作状態にあるため、2回目のリセット動作時に蓄積ノードNに溜まっている電荷を読み出すことが可能である。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0093

【補正方法】変更

【補正の内容】

【0093】

但し、本変形例のチャージアンプ回路17Cでは、チャージアンプ172の正側の入力端子と信号線Lsigの一端との間にスイッチSW5が設けられており、信号線Lsigの一端に、スイッチSW5を介してリセット電圧Vrstを入力可能となっている。尚、スイッチSW1のオン・オフ状態は、システム制御部16からアンプリセット制御線Lcarstを介して供給される制御信号によって制御される。また、スイッチSW5のオン・オフ状態についても同様で、システム制御部16から、アンプリセット制御線Lcarst3を介して供給される制御信号によって制御されるようになっている。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0097

【補正方法】変更

【補正の内容】

【0097】

また、図30に示したように、第2リセット期間 T_{r2} では、画素20内のトランジスタ22がオン状態になる一方、チャージアンプ回路17C内のスイッチSW1がオフ状態とされ、かつスイッチSW5がオン状態とされることにより、蓄積ノードNの電位 V_n がリセット電圧 V_{rst} に変位する(2回目のリセット動作がなされる)。このように、複数回のリセット駆動が、スイッチSW5を有するチャージアンプ回路17Cを用いて行われるようにしてもよい。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0104

【補正方法】変更

【補正の内容】

【0104】

図33(A)に示した変形例4に係る撮像部11Aは、上記実施の形態で説明した光電変換層111上(受光面側)に、更に波長変換層112を有している。波長変換層112は、放射線Rrad(線, 線, 線, X線等)を、光電変換層111の感度域に波長変換するものであり、これにより光電変換層111では、この放射線Rradに基づく情報を読み取ることが可能となっている。この波長変換層112は、例えばX線などの放射線を可視光に変換する蛍光体(例えば、シンチレータ)からなる。このような波長変換層112は、例えば光電変換層1113の上部に、有機材料、スピンオンガラス材料等からなる平坦化膜を形成し、その上部に蛍光体膜をCsI、NaI、CaF₂等によって形成することにより得られる。この撮像部11Aは、例えばいわゆる間接型の放射線撮像装置に適用されるものである。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0113

【補正方法】変更

【補正の内容】

【0113】

以上、実施の形態、変形例および適用例を挙げたが、本開示内容はこれらの実施の形態等に限定されず、種々の変形が可能である。例えば、撮像部における画素の回路構成は、上記実施の形態等で説明したもの(画素20, 20A, 20Dの回路構成)には限られず、他の回路構成であってもよい。同様に、行走査部や列選択部等の回路構成についても、上記実施の形態等で説明したものには限られず、他の回路構成であってもよい。

【手続補正17】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

各々が光電変換素子を含む複数の画素を有する撮像部と、

前記画素内に蓄積された信号電荷の読み出し駆動およびリセット駆動を行う駆動部とを備え、

前記駆動部は、

読み出された信号電荷を電圧に変換するチャージアンプ回路を有し、

前記リセット駆動を 1 フレーム期間内で間欠的に複数回行い、かつ

前記 1 フレーム期間内の各リセット駆動を、前記チャージアンプ回路におけるチャージアンプの帰還または仮想短絡現象を利用して行う

撮像装置。

【請求項 2】

前記チャージアンプ回路は、

入力側の一方の端子が画素の信号線に接続され、他方の端子がリセット電位に保持されたチャージアンプと、

前記チャージアンプの入力側の一方の端子と出力側の端子との間に並列接続された第 1 の容量素子と、

前記チャージアンプおよび前記第 1 の容量素子に並列接続された第 1 のスイッチとを有する

請求項 1 に記載の撮像装置。

【請求項 3】

前記駆動部は、前記第 1 のスイッチをオン状態に保持し、前記帰還を利用したリセット駆動を行う

請求項 2 に記載の撮像装置。

【請求項 4】

前記駆動部は、前記第 1 のスイッチをオフ状態に保持し、前記仮想短絡現象を利用したリセット駆動を行う

請求項 2 に記載の撮像装置。

【請求項 5】

前記チャージアンプ回路は、

前記チャージアンプの入力側の一方の端子と出力側の端子との間に並列接続された第 2 の容量素子と、

前記第 2 の容量素子に直列接続された第 2 のスイッチとを更に有する

請求項 2 ないし請求項 4 のいずれか 1 つ に記載の撮像装置。

【請求項 6】

前記駆動部は、前記第 1 のスイッチをオン状態、前記第 2 のスイッチをオフ状態にそれぞれ保持して、前記帰還を利用したリセット駆動を行う

請求項 5 に記載の撮像装置。

【請求項 7】

前記駆動部は、前記第 1 のスイッチをオフ状態、前記第 2 のスイッチをオン状態にそれぞれ保持して、前記仮想短絡現象を利用したリセット駆動を行う

請求項 5 に記載の撮像装置。

【請求項 8】

前記駆動部は、

前記画素の露光動作の際には、前記第 1 のスイッチをオン状態、前記第 2 のスイッチをオフ状態にそれぞれ保持し、

前記読み出し駆動の際には、前記第 1 および第 2 のスイッチの両方をオフ状態に保持する

請求項 5 ないし請求項 7 のいずれか 1 つ に記載の撮像装置。

【請求項 9】

前記駆動部は、1 回目のリセット駆動を、前記読み出し駆動に伴って、前記第 1 および第 2 のスイッチの両方をオフ状態に保持して行う

請求項 8 に記載の撮像装置。

【請求項 10】

前記第 2 の容量素子の容量は前記第 1 の容量素子よりも大きい

請求項 5 ないし請求項 9 のいずれか 1 つ に記載の撮像装置。

【請求項 11】

前記仮想短絡現象を利用したリセット駆動は、前記チャージアンプ回路が信号電荷を読み出し可能な状態において行う

請求項 1 ないし請求項 10 のいずれか 1 つに記載の撮像装置。

【請求項 12】

前記光電変換素子が、PIN型のフォトダイオードまたはMIS型センサからなる

請求項 1 ないし請求項 11 のいずれか 1 つに記載の撮像装置。

【請求項 13】

前記撮像部が、入射した放射線に基づいて電気信号を発生させるものである

請求項 1 ないし請求項 11 のいずれか 1 つに記載の撮像装置。

【請求項 14】

前記撮像部は、前記光電変換素子上に、放射線を前記光電変換素子の感度域に変換する波長変換層を有する

請求項 12に記載の撮像装置。

【請求項 15】

前記放射線がX線である

請求項 13または請求項 14に記載の撮像装置。

【請求項 16】

前記画素は、トランジスタを更に含み、

前記トランジスタの半導体層は、アモルファスシリコン、多結晶シリコン、微結晶シリコンまたは酸化物半導体よりなる

請求項 1 ないし請求項 15 のいずれか 1 つに記載の撮像装置。

【請求項 17】

撮像装置と、この撮像装置により得られた撮像信号に基づく画像表示を行う表示装置とを備え、

前記撮像装置は、

各々が光電変換素子を含む複数の画素を有する撮像部と、

前記画素内に蓄積された信号電荷の読み出し駆動およびリセット駆動を行う駆動部とを備え、

前記駆動部は、

読み出された信号電荷を電圧に変換するチャージアンプ回路を有し、

前記リセット駆動を1フレーム期間内で間欠的に複数回行い、かつ

前記1フレーム期間内の各リセット駆動を、前記チャージアンプ回路におけるチャージアンプの帰還または仮想短絡現象を利用して行う

撮像表示システム。