

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5089036号
(P5089036)

(45) 発行日 平成24年12月5日(2012.12.5)

(24) 登録日 平成24年9月21日(2012.9.21)

(51) Int.Cl.

F 1

HO1L 21/336	(2006.01)	HO1L 29/78	616K
HO1L 29/786	(2006.01)	HO1L 29/78	616U
HO1L 21/288	(2006.01)	HO1L 29/78	616V
HO1L 29/417	(2006.01)	HO1L 29/78	612A
GO2F 1/1368	(2006.01)	HO1L 21/288	Z

請求項の数 12 (全 53 頁) 最終頁に続く

(21) 出願番号

特願2005-338507 (P2005-338507)

(22) 出願日

平成17年11月24日 (2005.11.24)

(65) 公開番号

特開2006-179880 (P2006-179880A)

(43) 公開日

平成18年7月6日 (2006.7.6)

審査請求日 平成20年11月21日 (2008.11.21)

(31) 優先権主張番号

特願2004-341400 (P2004-341400)

(32) 優先日

平成16年11月26日 (2004.11.26)

(33) 優先権主張国

日本国 (JP)

(73) 特許権者 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地(72) 発明者 藤井 廣
神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内
(72) 発明者 森末 将文
神奈川県厚木市長谷398番地 株式会社
半導体エネルギー研究所内

審査官 鈴木 聰一郎

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法及び発光装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

ソース領域及びドレイン領域を有する半導体層を液滴吐出法を用いて形成する工程と、
前記ソース領域及び前記ドレイン領域上に、導電性の有孔バッファ層を液滴吐出法を用
いて形成する工程と、

前記有孔バッファ層の孔内に導電性材料を含む組成物をそれぞれ充填するとともに、前
記有孔バッファ層上に前記組成物を滴下し、前記組成物を固化してソース電極層及びド
レイン電極層を形成する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項2】

ソース領域及びドレイン領域を有する半導体層を液滴吐出法を用いて形成する工程と、
前記ソース領域及び前記ドレイン領域上に、導電性の有孔バッファ層を液滴吐出法を用
いて形成する工程と、

前記有孔バッファ層の孔内に導電性材料を含む組成物をそれぞれ充填するとともに、前
記有孔バッファ層上に前記組成物を滴下し、前記組成物を固化してソース電極層及びド
レイン電極層を形成する工程と、

前記ソース電極層又は前記ドレイン電極層と電気的に接続されている第1の電極層を液
滴吐出法を用いて形成する工程と、

前記第1の電極層上には発光層を液滴吐出法を用いて形成する工程と、

前記発光層上に第2の電極を液滴吐出法を用いて形成する工程と、を有することを特徴
とするは発光装置の作製方法。

10

20

【請求項 3】請求項 1 において、酸化珪素の粒子を含む導電性酸化物を用いて導電膜を形成し、フッ酸を用いて前記導電膜から酸化珪素を除去して前記有孔バッファ層を形成することを特徴とする半導体装置の作製方法。**【請求項 4】**請求項 1 又は 3 において、前記有孔バッファ層の孔は孔内部に向かって少なくとも一箇所以上で前記孔の開口部より大きいことを特徴とする半導体装置の作製方法。**【請求項 5】**請求項 1、3、又は 4 のいずれか 1 項において、前記有孔バッファ層の孔はくびれ又は多角形の形状であることを特徴とする半導体装置の作製方法。**【請求項 6】**請求項 2 において、前記ソース電極層又は前記ドレイン電極層上に、絶縁層を液滴吐出法を用いて形成する工程を有することを特徴とする発光装置の作製方法。**【請求項 7】**請求項 6 において、前記ソース電極層又は前記ドレイン電極層上に、前記絶縁層に対してぬれ性が低い物質を形成した後に、絶縁層を液滴吐出法を用いて形成する工程を有することを特徴とする発光装置の作製方法。**【請求項 8】**請求項 6 又は 7 において、前記絶縁層を形成した後に、前記絶縁層の表面に対して圧力を加える工程、前記絶縁層の表面の凹凸部をエアナイフで除去する工程、又は前記絶縁層の表面を C M P 法を用いて研磨する工程のいずれかを有することを特徴とする発光装置。**【請求項 9】**請求項 2、6 乃至 8 のいずれか 1 項において、酸化珪素の粒子を含む導電性酸化物を用いて導電膜を形成し、フッ酸を用いて前記導電膜から酸化珪素を除去して前記有孔バッファ層を形成することを特徴とする発光装置の作製方法。**【請求項 10】**請求項 2、6 乃至 9 のいずれか 1 項において、前記第 2 の電極を覆うようにして絶縁膜を形成する工程を有することを特徴とする発光装置の作製方法。**【請求項 11】**請求項 2、6 乃至 10 のいずれか 1 項において、前記有孔バッファ層の孔は孔内部に向かって少なくとも一箇所以上で前記孔の開口部より大きいことを特徴とする発光装置の作製方法。**【請求項 12】**請求項 2、6 乃至 11 のいずれか 1 項において、前記有孔バッファ層の孔はくびれ又は多角形の形状であることを特徴とする発光装置の作製方法。**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、半導体装置、表示装置、及びそれらの作製方法、並びにテレビジョン装置に関する。

【背景技術】

10

20

30

40

50

【0002】

薄膜トランジスタ（以下、「TFT」とも記す。）及びそれを用いた電子回路は、半導体、絶縁体及び導電体などの各種薄膜を基板上に積層し、適宜フォトリソグラフィ技術により所定のパターンを形成して製造されている。フォトリソグラフィ技術とは、フォトマスクと呼ばれる透明な平板面上に光を通さない材料で形成した回路等のパターンを、光を利用して目的とする基板上に転写する技術であり、半導体集積回路等の製造工程において広く用いられている。

【0003】

従来のフォトリソグラフィ技術を用いた製造工程では、フォトレジストと呼ばれる感光性の有機樹脂材料を用いて形成されるマスクパターンの取り扱いだけでも、露光、現像、焼成、剥離といった多段階の工程が必要になる。従って、フォトリソグラフィ工程の回数が増える程、製造コストは必然的に上がってしまうことになる。このような問題点を改善するために、フォトリソグラフィ工程を削減してTFTを製造することが試みられている（例えば、特許文献1参照。）。

【特許文献1】特開平11-251259号公報

【発明の開示】**【発明が解決しようとする課題】****【0004】**

本発明は、TFT及びそれを用いる電子回路並びにTFTによって形成される表示装置の製造工程においてフォトリソグラフィ工程の回数を削減し、製造工程を簡略化し、一辺が1メートルを越えるような大面積の基板にも、低いコストで歩留まり良く製造することができる技術を提供することを目的とする。

【0005】

また、本発明は、それらの半導体装置、表示装置を構成する配線等の構成物を、所望の形状で密着性よく形成できる技術を提供することも目的とする。

【課題を解決するための手段】**【0006】**

本発明は、第1の導電層と第2の導電層の間に、有孔バッファ層を形成することによって、第1の導電層と第2の導電層との密着性を高める。有孔バッファ層が有する孔に、粒子状の導電性材料を充填させ、焼成によって固化し、第2の導電層を形成する。孔内で固化した導電層が針やくさびのような働きをする投錐効果（アンカー効果とも言われる）によって、第2の導電層は、第1の導電層と密着性よく安定して形成される。

【0007】

なお、本明細書中において半導体装置とは、半導体特性を利用して機能しうる装置を指す。本発明を用いて多層配線層や、プロセッサ回路を有するチップ（以下プロセッサチップともいう）などの半導体装置を作製することができる。

【0008】

本発明は表示機能を有する装置である表示装置にも用いることができ、本発明を用いる表示装置には、エレクトロルミネンス（以下「EL」ともいう。）と呼ばれる発光を発現する有機物、若しくは有機物と無機物の混合物を含む層を、電極間に介在させた発光素子とTFTとが接続された発光表示装置や、液晶材料を有する液晶素子を表示素子として用いる液晶表示装置などがある。

【0009】

本発明の半導体装置の一は、第1の導電層と、第2の導電層と、第1の導電層と第2の導電層との間に設けられた導電性の有孔バッファ層とを有し、第2の導電層の一部は、有孔バッファ層の孔内を充填する。

【0010】

本発明の半導体装置の一は、ソース領域及びドレイン領域を有する半導体層と、ソース電極層及びドレイン電極層と、半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層とを有し、ソース電極層及びドレイン電極層の一部は、

10

20

30

40

50

有孔バッファ層の孔内を充填する。

【0011】

本発明の半導体装置の一は、ゲート電極層と、ゲート絶縁層と、半導体層と、一導電型を有する半導体層と、ソース電極層及びドレイン電極層と、一導電型を有する半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層とを有し、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

【0012】

本発明の表示装置の一は、ソース領域及びドレイン領域を有する半導体層と、ソース電極層及びドレイン電極層と、半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する画素電極層とを有し、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

10

【0013】

本発明の表示装置の一は、ゲート電極層と、ゲート絶縁層と、半導体層と、一導電型を有する半導体層と、ソース電極層及びドレイン電極層と、一導電型を有する半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する画素電極層とを有し、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

【0014】

本発明の表示装置の一は、ソース領域及びドレイン領域を有する半導体層と、ソース電極層及びドレイン電極層と、半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層と、電界発光層と、第2の電極層とを有し、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

20

【0015】

本発明の表示装置の一は、ゲート電極層と、ゲート絶縁層と、半導体層と、一導電型を有する半導体層と、ソース電極層及びドレイン電極層と、一導電型を有する半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層と、電界発光層と、第2の電極層とを有し、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

30

【0016】

本発明のテレビジョン装置の一は、ソース領域及びドレイン領域を有する半導体層と、ソース電極層及びドレイン電極層と、半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する画素電極層とを有する表示装置により表示画面を構成され、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

【0017】

本発明のテレビジョン装置の一は、ゲート電極層と、ゲート絶縁層と、半導体層と、一導電型を有する半導体層と、ソース電極層及びドレイン電極層と、一導電型を有する半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する画素電極層とを有する表示装置により表示画面を構成され、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

40

【0018】

本発明のテレビジョン装置の一は、ソース領域及びドレイン領域を有する半導体層と、ソース電極層及びドレイン電極層と、半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層と、電界発光層と、第2の電極層とを有する表示装置により表示画面を構成され、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填

50

する。

【0019】

本発明のテレビジョン装置の一は、ゲート電極層と、ゲート絶縁層と、半導体層と、一導電型を有する半導体層と、ソース電極層及びドレイン電極層と、一導電型を有する半導体層とソース電極層及びドレイン電極層との間に設けられた導電性の有孔バッファ層と、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層と、電界発光層と、第2の電極層とを有する表示装置により表示画面を構成され、ソース電極層及びドレイン電極層の一部は、有孔バッファ層の孔内を充填する。

【0020】

本発明の半導体装置の作製方法の一は第1の導電層を形成し、第1の導電層上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、第2の導電層を形成する。 10

【0021】

本発明の半導体装置の作製方法の一は、第1の導電層を形成し、第1の導電層上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、組成物を固化し、第2の導電層を形成する。

【0022】

本発明の半導体装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、ソース電極層及びドレイン電極層を形成する。 20

【0023】

本発明の半導体装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、組成物を固化し、ソース電極層及びドレイン電極層を形成する。

【0024】

本発明の表示装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、ソース電極層及びドレイン電極層を形成し、ソース電極層又はドレイン電極層と電気的に接続する画素電極層を形成する。 30

【0025】

本発明の表示装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、組成物を固化し、ソース電極層及びドレイン電極層を形成し、ソース電極層又はドレイン電極層と電気的に接続する画素電極層を形成する。

【0026】

本発明の表示装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、ソース電極層及びドレイン電極層を形成し、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層を形成し、第1の電極層上に電界発光層を形成し、電界発光層上に第2の電極層を形成する。 40

【0027】

本発明の表示装置の作製方法の一は、ソース領域及びドレイン領域を有する半導体層を形成し、ソース領域及びドレイン領域上に、導電性の有孔バッファ層を形成し、有孔バッファ層の孔内に、導電性材料を含む組成物を充填し、組成物を固化し、ソース電極層及びドレイン電極層を形成し、ソース電極層又はドレイン電極層と電気的に接続する第1の電極層を形成し、第1の電極層上に電界発光層を形成し、電界発光層上に第2の電極層を形成する。 50

【発明の効果】**【0028】**

本発明により、導電層同士を密着性よく形成できる。また、材料のロスが少なく、コストダウンも達成できる。よって高性能、高信頼性の半導体装置及び表示装置を歩留まりよく作製することができる。

【発明を実施するための最良の形態】**【0029】**

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0030】**(実施の形態1)**

本発明の実施の形態について、図1及び図2を用いて説明する。

【0031】

本発明は、配線層若しくは電極を形成する導電層や、所定のパターンに形成するためのマスク層など半導体装置、表示装置などを作製するために必要な構成物のうち、少なくとも一つ若しくはそれ以上を、選択的に所望な形状に形成可能な方法により形成して、半導体装置、表示装置を作製することを特徴とするものである。本発明において、構成物(パターンともいう)とは、薄膜トランジスタや表示装置を構成する、配線層、ゲート電極層、ソース電極層、ドレイン電極層などの導電層、半導体層、マスク層、絶縁層などをいい、所定の形状を有して形成される全ての構成要素を含む。選択的に所望なパターンで構成物を形成可能な方法として、特定の目的に調合された組成物の液滴を選択的に吐出(噴出)して所定のパターンに導電層や絶縁層などを形成することが可能な、液滴吐出(噴出)法(その方式によっては、インクジェット法とも呼ばれる。)を用いる。また、構成物が所望のパターンに転写、または描写できる方法、例えば各種印刷法(スクリーン(孔版)印刷、オフセット(平版)印刷、凸版印刷やグラビア(凹版)印刷など所望なパターンで形成される方法)、ディスペンサ法、選択的な塗布法なども用いることができる。

【0032】

本実施の形態は、流動体である構成物形成材料を含む組成物を、液滴として吐出(噴出)し、所望なパターンに形成する方法を用いている。構成物の被形成領域に、構成物形成材料を含む液滴を吐出し、焼成、乾燥等を行って固定化し所望なパターンの構成物を形成する。

【0033】

液滴吐出法に用いる液滴吐出装置の一態様を図3に示す。液滴吐出手段1403の個々のヘッド1405、ヘッド1412は制御手段1407に接続され、それがコンピュータ1410で制御することにより予めプログラミングされたパターンに描画することができる。描画するタイミングは、例えば、基板1400上に形成されたマーカー1411を基準に行えば良い。或いは、基板1400の縁を基準にして基準点を確定させても良い。これを撮像手段1404で検出し、画像処理手段1409にてデジタル信号に変換したものをコンピュータ1410で認識して制御信号を発生させて制御手段1407に送る。撮像手段1404としては、電荷結合素子(CCD)や相補型金属酸化物半導体を利用したイメージセンサなどを用いることができる。勿論、基板1400上に形成されるべきパターンの情報は記憶媒体1408に格納されたものであり、この情報を基にして制御手段1407に制御信号を送り、液滴吐出手段1403の個々のヘッド1405、ヘッド1412を個別に制御することができる。吐出する材料は、材料供給源1413、材料供給源1414より配管を通してヘッド1405、ヘッド1412にそれぞれ供給される。

【0034】

10

20

30

40

50

ヘッド1405内部は、点線1406が示すように液状の材料を充填する空間と、吐出口であるノズルを有する構造となっている。図示しないが、ヘッド1412もヘッド1405と同様な内部構造を有する。ヘッド1405とヘッド1412のノズルを異なるサイズで設けると、異なる材料を異なる幅で同時に描画することができる。一つのヘッドで、導電性材料や有機、無機材料などをそれぞれ吐出し、描画することができ、層間膜のような広領域に描画する場合は、スループットを向上させるため複数のノズルより同材料を同時に吐出し、描画することができる。大型基板を用いる場合、ヘッド1405、ヘッド1412は基板上を、矢印の方向に自在に走査し、描画する領域を自由に設定することができ、同じパターンを一枚の基板に複数描画することができる。

【0035】

10

本発明の実施の形態の概念を配線層の形成方法を用いて、図1及び図2により説明する。

【0036】

液滴吐出法を用いて導電層を形成する場合、粒子状に加工された導電性材料を含む組成物を吐出し、焼成によって融合や融着接合させ固化することで導電層を形成する。吐出によって被形成領域に付着されるので、導電性材料を含む組成物は、流動体を有するよう溶媒と導電性粒子を含んで形成される。このように導電性材料を含む組成物を吐出し、焼成することによって形成された導電層においては、導電層が緻密に形成されず、欠陥を有しており、被形成物(被形成物質)である絶縁表面に対する密着性が低い場合がある。また、半導体層と導電層との接続や、電極層と電極層との接続、導電層間をコンタクトホールを介し、電気的に接続する配線層など、導電層は被形成物との十分な導電性を保ち、電気的接続をする必要がある。

20

【0037】

このような密着性の不良は、電気的不良も引き起こし、作製される薄膜トランジスタ、表示装置等の信頼性を低下させる原因となる。信頼性を向上させる方法として、本発明では密着性を向上させる効果を有するバッファ層を形成する。

【0038】

30

本発明で用いるバッファ層とは、電気的接続をする第1の導電層と第2の導電層との間に形成され、第1の導電層と第2の導電層との密着性を向上させるものである。よって、バッファ層は導電性を有しており、かつその層内、又はその表面に孔(空洞、穴)を有している。バッファ層表面及び層内部に存在する孔は、表面に付着した粒子状の導電性材料が侵入、充填し、焼成後固化した導電体を固定できる。本明細書では、このようなバッファ層が有する、層表面又はその層内部に導電性材料を取り入れ、固化した導電層を留め、固定できる空間を、総して孔とよぶ。バッファ層の孔の大きさは、そのバッファ層に吐出される導電性材料の粒子が侵入できる大きさであればよく、孔の存在によって導電性材料がバッファ層表面に固着される効果(密着力、固着力ともいう)が生じればよい。よって、孔の大きさは、その孔の開口部と、吐出される導電性材料の粒子との相対的な関係であって、孔の開口部の大きさが、導電性材料に含まれる粒子の大きさよりも大きければよい。また、孔の形状は、特に限定されず、不秩序なものでよく、導電性材料が通過する開口部を1個所以上有する形状であれば、曲率を有する形状でも、針状のように角を有する形状でもよい。バッファ層が有する孔は、複数でも単数でも良く、孔が一部、または全てつながっていてもよい。孔内に充填した導電性材料の粒子が固化する形状は、孔の形状を反映する。よって、その固化した導電層が、バッファ層に対してくさびや錨のような力を発揮し、密着性向上の効果を得られるためには、孔の形状が孔の開口部より内部(孔の奥部)に向かって、少なくとも一個所以上大きくなっている方が好ましい。また、孔は、くびれや、多くの面を有する多角形など複雑な形状の方が、導電層をより強固に固定でき、導電層が剥離、除去されるのを防ぐことができる。

40

【0039】

バッファ層が有する孔の数が多数であると、より導電性材料を固着する能力が高まり、密着力も高まるので好ましい。このような多数の細孔(空孔)を有する性質を多孔質と

50

いい、多数の細孔を有する物質を多孔質物質という。多孔質物質は、物質中の細孔の占める割合（多孔度）、細孔の大きさ分布、及び細孔形状によって特徴づけられる。細孔の大きさは、物質によって異なり、2 nm以下のものをミクロ孔（micro pore）、2~50 nmのものをメソ孔（mesopore）、50 nm以上のものをマクロ孔（macropore）と分類される。孔の大きさは、導電性材料の粒子が孔に侵入できるように、付着する導電性材料の粒子より、大きくなるように選択すればよい。また、多孔質物質には、その多孔度によって、微孔質物質と呼ばれるものから多孔質物質まであるが、本発明では、バッファ層として、孔を有して固化した導電層をとどめる機能を有する層（膜）ならば、その多孔度に関わらず用いることができる。

【0040】

10

バッファ層の有する孔中に導電性材料が侵入する方法は、毛細管現象によりバッファ層中の孔に侵入する場合、また、層表面の電気状態などにより、吐出物を吸着する場合などがあり、本発明はその方法に限定されない。

【0041】

図1に示すように、基板50上に、第1の導電層51と、バッファ層52を形成する。バッファ層52は図1（A）に示すように、多くの多種多様の孔を有しており、かつ導電性である。液滴吐出装置57に充填されている導電性材料は、粒子状に細かく加工されており、溶媒中に混合され液状になっている。このような液状の導電性材料を含む組成物53を液滴吐出装置57より、吐出（噴出）し、バッファ層52に付着させる。その後乾燥、焼成を行い、第2の導電層54を形成する（図1（B）参照。）。

20

【0042】

基板50上に形成された第1の導電層51、バッファ層52、及び第2の導電層54の積層55の拡大図を図1（C）に示す。液状の導電性材料を含む組成物53中に導電性材料の粒子は、バッファ層52の複数の孔内部に充填している。充填した導電性材料は、その後の乾燥、焼成工程で、孔の内部で溶融、凝集し、孔の形状で固化する。固化して形成された導電層は、矢印56のような第2の導電層を孔内部に留める力が働き、まるで孔内の導電層が、第2の導電層全体に対して、くさびや錨のような役目を果たす。よって、第2の導電層54は、バッファ層52に強く密着する。バッファ層52は、導電性材料であれば自由に材料を選択することができるので、第1の導電層51と密着性がよいものを選択すればよい。本発明により、第1の導電層51と第2の導電層54が、密着性が悪くても、バッファ層52を介在させることで、第1の導電層51と第2の導電層54を、密着性良く安定して形成することができる。また、バッファ層52は導電性を有しているので、第1の導電層51と第2の導電層54との間にも導電性を持たすことができ、電気的な接続をすることができる。

30

【0043】

本実施の形態では、第2の導電層54の形成を液滴吐出手段を用いて行う。また、本実施の形態では、第1の導電層51及びバッファ層52も選択的に形成することができる液滴吐出法を用いて行う。勿論、第1の導電層51及びバッファ層52は、エッティングによって所望の形状に形成することもできる。液滴吐出手段とは、組成物の吐出口を有するノズルや、1つ又は複数のノズルを具備したヘッド等の液滴を吐出する手段を有するものの総称とする。液滴吐出手段が具備するノズルの径は、0.02~100 μm（好適には30 μm以下）に設定し、該ノズルから吐出される組成物の吐出量は0.001 p1~100 p1（好適には0.1 p1以上40 p1以下、より好ましくは10 p1以下）に設定する。吐出量は、ノズルの径の大きさに比例して増加する。また、被処理物とノズルの吐出口との距離は、所望の箇所に滴下するために、出来る限り近づけておくことが好ましく、好適には0.1~3 mm（より好適には1 mm以下）程度に設定する。

40

【0044】

吐出口から吐出する組成物は、導電性材料を溶媒に溶解又は分散させたものを用いる。導電性材料とは、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al等の一種又は複数種の金属の微粒子又は分散性ナノ粒子に相当する。また前記導電性材料には、

50

Cd、Znの金属硫化物、Fe、Ti、Ge、Si、Zr、Baなどの酸化物、ハロゲン化銀の一種又は複数種の微粒子又は分散性ナノ粒子を混合してもよい。また、導電性材料として、透明導電膜として用いられるインジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛、窒化チタン等を用いてもよい。導電性材料は、単一元素、又は複数種の元素の粒子を混合して用いることができる。但し、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好適であり、より好適には、低抵抗な銀、銅を用いるとよい。但し、銀、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。バリア膜としては、窒化珪素膜やニッケルボロン(NiB)を用いるとことができる。

10

【0045】

また、導電性材料の周りに他の導電性材料がコーティングされ、複数の層になっている粒子でも良い。例えば、銅の周りにニッケルボロン(NiB)がコーティングされ、その周囲に銀がコーティングされている3層構造の粒子などを用いても良い。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等、又は水を用いる。組成物の粘度は20mPa·s以下が好適であり、これは、吐出時に乾燥が起こることを防止したり、吐出口から組成物を円滑に吐出できるようにしたりするためである。また、組成物の表面張力は、40mN/m以下が好適である。但し、用いる溶媒や、用途に合わせて、組成物の粘度等は適宜調整するとよい。一例として、ITOや、有機インジウム、有機スズを溶媒に溶解又は分散させた組成物の粘度は5~20mPa·s、銀を溶媒に溶解又は分散させた組成物の粘度は5~20mPa·s、金を溶媒に溶解又は分散させた組成物の粘度は5~20mPa·sに設定するとよい。

20

【0046】

また、導電層は、複数の導電性材料を積層しても良い。また、始めに導電性材料として銀を用いて、液滴吐出法で導電層を形成した後、銅などでめっきを行ってもよい。めっきは電気めっきや化学(無電界)めっき法で行えばよい。めっきは、めっきの材料を有する溶液を満たした容器に基板表面を浸してもよいが、基板を斜め(または垂直)に立てて設置し、めっきする材料を有する溶液を、基板表面に流すように塗布してもよい。基板を立てて溶液を塗布するようにめっきを行うと、大面積の基板であっても工程に用いる装置が小型化できる利点がある。

30

【0047】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1μm以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約0.01~10μmである。但し、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約7nmと微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。従って、被覆剤を用いることが好ましい。

40

【0048】

流動体の組成物と被形成領域近傍とのぬれ性の違いを利用して、所望のパターン形状に加工する場合、組成物は、被処理物に着弾しても流動性を有していることが必要であるが、その流動性が失われない程度であれば、組成物を吐出する工程は、減圧下で行ってもよい。また、減圧下で行うと、導電体の表面に酸化膜などが形成されないため好ましい。組成物を吐出後、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は100度()で3分間、焼成は200~550度()で15分間~60分間で行うもので、その目的、温度と時間が異なるものである。乾燥の工程、焼成の工程は、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉などにより行う。なお、この加熱処理を行うタイミング、加熱処理の回数は

50

特に限定されない。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、一般的には 100 ~ 800 度（ ）（好ましくは 200 ~ 550 度（ ））とする。本工程により、組成物中の溶媒の揮発、又は化学的に分散剤を除去するとともに、周囲の樹脂が硬化収縮することで、ナノ粒子間を接触させ、融合と融着を加速する。

【 0049 】

レーザ光の照射は、連続発振またはパルス発振の気体レーザ又は固体レーザを用いれば良い。前者の気体レーザとしては、エキシマレーザ、YAG レーザ等が挙げられ、後者の固体レーザとしては、Cr、Nd 等がドーピングされた YAG、YVO₄、GdVO₄ 等の結晶を使ったレーザ等が挙げられる。なお、レーザ光の吸収率の関係から、連続発振のレーザを用いることが好ましい。また、パルス発振と連続発振を組み合わせたレーザ照射方法を用いてもよい。但し、基板の耐熱性に依っては、レーザ光の照射による加熱処理は、該基板を破壊しないように、数マイクロ秒から数十秒の間で瞬間的に行うとよい。瞬間熱アーナー（RTA）は、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数マイクロ秒～数分の間で瞬間的に熱を加えて行う。この処理は瞬間的に行うために、実質的に最表面の薄膜のみを加熱することができ、下層の膜には影響を与えない。つまり、プラスチック基板等の耐熱性が弱い基板にも影響を与えない。

【 0050 】

また、液滴吐出法により、ゲート電極層などを組成物を吐出し形成した後、その平坦性を高めるために表面を圧力によってプレスして平坦化してもよい。プレスの方法としては、ローラー状のものを表面に走査することによって、凹凸をならすように軽減したり、平坦な板状な物で表面を垂直にプレスしてもよい。プレスする時に、加熱工程を行っても良い。また溶剤等によって表面を軟化、または溶解させエアナイフで表面の凹凸部を除去しても良い。また、CMP 法を用いて研磨しても良い。この工程は、液滴吐出法によって凹凸が生じる場合に、その表面の平坦化する場合適用することができる。

【 0051 】

また図 1 では、第 1 の導電層 51 及びバッファ層 52 も選択的に形成することができる液滴吐出法を用いて行うが、図 2 のように、第 1 の導電層及びバッファ層を、エッティングによって所望の形状に形成することもできる。図 2 にバッファ層の作製方法、及びバッファ層上に形成される導電層の他の例を示す。

【 0052 】

図 2 (A) で示すように、基板 60 上に、導電膜 61 を形成する。導電膜 61 と密着性がよい導電膜 62 を形成する。導電膜 62 は、必要な導電性を有していれば良く、金属などの導電性材料、半導体材料などを用いればよい。無機材料、有機材料、この混合材料など、材料の抵抗値なども考慮して、選択することができる。また、材料は合金、化合物、混合物など複数種の材料が含まれているものも用いることができる。例えば、Ag、Au、Ni、Pt、Pd、Ir、Rh、Ta、W、Ti、Mo、Al、Cu から選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、半導体材料としては、リン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

【 0053 】

本実施の形態では、粒子を含む導電膜を形成し、粒子をエッティングによって除去することによって孔を有する導電膜を形成するが、本発明はこの方法に限定されない。前述したような導電性材料からなる導電膜を形成し、孔をその導電膜に形成すればよい。導電膜に物理的な力や、衝撃を与えて孔を形成してもよいし、化学的な処理（腐蝕効果のある溶液による表面の腐蝕など）、加熱により部分的に変形（部分的に溶解させるなど）させて導電膜に孔を形成してもよい。また、導電膜表面に粒子状の物質を付着させ、導電膜表面に孔を有する形状としてもよい。

【 0054 】

10

20

30

40

50

本実施の形態では導電膜 6 2 としてインジウム錫酸化物 (ITOとも記す) を用いる。この導電膜 6 2 は、酸化珪素の粒子 6 3 が含まれている。酸化珪素の粒子 6 3 は、後の工程で除去され、導電膜 6 2 中に孔(空間、穴)を形成する。本実施の形態では、酸化珪素粒子(粒径~50nm)が添加されたITO溶液を塗布法によって導電膜 6 1 上に塗布し、乾燥、焼成によって酸化珪素の粒子 6 3 を含む導電膜 6 2 を形成する。導電膜中に混入させる物質は、粒状、柱状、針状、板状などどのような形状でも良く、またその物質同士が、凝集し、単体として集合体を形成してもよい。粒子の形状に反映して孔が形成されるため、粒子の大きさは、孔に侵入、充填する導電性材料の粒子より大きい方がよく、形成する第2の導電層の線幅よりも小さな方がよい。よって、有孔バッファ層上に形成する第2の導電層の材料や、形状を考慮して適宜選択すればよい。

10

【0055】

次に、導電膜 6 2 中の酸化珪素の粒子 6 3 を除去する。本実施の形態では、フッ酸処理を行い、酸化珪素の粒子 6 3 を溶解させて除去する。膜中に含まれる粒子のみが除去されるように、導電膜 6 2 とのエッチングの選択比が高い条件で除去する必要がある。酸化珪素の粒子 6 3 が除去されると、除去された部分は空間(空洞)が生じ、孔 6 5 が形成され、有孔バッファ層 6 4 が形成される(図2(B)参照。)。本実施の形態では、エッチャントとしてフッ酸溶液を用いたウェットエッチングによって、酸化珪素の粒子 6 3 を除去している。よって酸化珪素の粒子 6 3 の導電膜 6 2 中における分散状態によって、エッチャントに触れずに、粒子 6 6 によって溶解せずに有孔バッファ層 6 4 中に残存する場合もある。このような場合でも、有孔バッファ層 6 4 には孔 6 5 が形成されており、有孔バッファ層としての機能は有している。

20

【0056】

有孔バッファ層 6 4 に、液状の導電性材料を含む組成物 6 7 を吐出する。有孔バッファ層 6 4 中の孔に粒子状の導電性材料は侵入、充填し、乾燥、焼成工程により、孔内で固化し、第2の導電層 6 9 を形成する。孔内で固化した導電層のアンカー効果によって、第2の導電層の密着性は向上し、安定性よく形成することができる。また図2(C)のように、有孔バッファ層 6 4 に複数の孔が表面及び内部に存在するため、有孔バッファ層 6 4 表面に付着した面積より、有孔バッファ層 6 4 内で広く(又は狭く)第2の導電層が存在する場合がある。

30

【0057】

導電性材料を含む組成物を吐出する際、前処理として、液状の組成物の被形成領域と、その周囲の非形成領域との、組成物に対するぬれ性が異なるように処理をしておいてよい。例えば、非形成領域のみに組成物に対してぬれ性の低い物質を形成しよりぬれ性が低い領域(以下、低ぬれ性領域ともいう)とすると、被形成領域は相対的にぬれ性の高い領域(以下、高ぬれ性領域ともいう)となる。吐出された液状の導電性材料を含む組成物は、低ぬれ性領域ではよくぬれないためにはじかれ、自己整合的に被形成領域のみに制御性よく形成される。

【0058】

ぬれ性の異なる領域とは、導電性材料を含む組成物の接触角が異なることであり、導電性材料を含む組成物の接触角が大きい領域は低ぬれ性領域となり、接触角が小さい領域は高ぬれ性領域となる。接触角が大きいと、流動性を有する液状の組成物は、領域表面上で広がらず、組成物をはじくので、表面をぬらさないが、接触角が小さいと、表面上で流動性を有する組成物は広がり、よく表面をぬらすからである。よって、ぬれ性が異なる領域は、表面エネルギーも異なる。ぬれ性が低い領域における表面の、表面エネルギーは小さく、ぬれ性の高い領域表面における表面エネルギーは大きい。

40

【0059】

このように、液状物質を付着させて導電層や、絶縁層などを形成する際、被形成領域近傍の、液状物質に対するぬれ性の制御を行うと、より正確なパターンで導電層や、絶縁層などを形成することができる。その後、導電膜 6 1 と有孔バッファ層 6 4 を所望の形状に加工し、第1の導電層 7 1 と有孔バッファ層 7 0 を形成する。以上の工程で、第1の導

50

電層 7 1 と第 2 の導電層 6 9 とは、有孔バッファ層 6 4 を介して、密着性よく安定して電気的に接続する。

【 0 0 6 0 】

また、ぬれ性を高めるという処理は、その領域上に吐出される液滴を留めておく力（密着力、固着力ともいう）を周囲の領域より高い状態にすることであり、光の照射処理により、領域を改質し、液滴との密着性を高めることも同意味である。また、そのぬれ性は液滴に接し、留めておく表面だけでもよく、必ずしも膜厚方向全体にわたって同様の性質を有する必要はない。

【 0 0 6 1 】

液滴吐出法を組み合わせることで、スピンコート法などによる全面塗布形成に比べ、
10 材料のロスが防げ、コストダウンが可能になる。本発明により、配線等が、小型化、薄膜化により密集、複雑に配置される設計であっても、密着性、被覆性がよい良好な形状で形成することができ、信頼性を向上させることができる。

【 0 0 6 2 】

本発明により、構成物を、所望なパターンで密着性よく形成できる。また、材料のロスも少なく、コストダウンも達成できる。よって高性能、高信頼性の薄膜トランジスタ、表示装置を歩留まりよく作製することができる。

【 0 0 6 3 】

（実施の形態 2 ）

図 25 (A) は本発明に係る表示パネルの構成を示す上面図であり、絶縁表面を有する基板 2700 上に画素 2702 をマトリクス状に配列させた画素部 2701 、走査線側入力端子 2703 、信号線側入力端子 2704 が形成されている。画素数は種々の規格に従つて設ければ良く、XGA であって RGB を用いたフルカラー表示であれば $1024 \times 768 \times 3$ (RGB) 、UXGA であって RGB を用いたフルカラー表示であれば $1600 \times 1200 \times 3$ (RGB) 、フルスペックハイビジョンに対応させ、RGB を用いたフルカラー表示であれば $1920 \times 1080 \times 3$ (RGB) とすれば良い。
20

【 0 0 6 4 】

画素 2702 は、走査線側入力端子 2703 から延在する走査線と、信号線側入力端子 2704 から延在する信号線とが交差することで、マトリクス状に配設される。画素 2702 のそれぞれには、スイッチング素子とそれに接続する画素電極が備えられている。スイッチング素子の代表的な一例は TFT であり、TFT のゲート電極側が走査線と、ソース若しくはドレイン側が信号線と接続されることにより、個々の画素を外部から入力する信号によって独立して制御可能としている。
30

【 0 0 6 5 】

図 25 (A) は、走査線及び信号線へ入力する信号を、外付けの駆動回路により制御する表示パネルの構成を示しているが、図 22 (A) に示すように、COG (Chip on Glass) 方式によりドライバIC 2751 を基板 2700 上に実装しても良い。また他の実装形態として、図 22 (B) に示すような TAB (Tape Automated Bonding) 方式を用いてもよい。ドライバIC は単結晶半導体基板に形成されたものでも良いし、ガラス基板上に TFT で回路を形成したものであっても良い。図 22 において、ドライバIC 2751 は、FPC 2750 と接続している。
40

【 0 0 6 6 】

また、画素に設ける TFT を、結晶性が高い多結晶（微結晶）半導体で形成する場合には、図 25 (B) に示すように走査線側駆動回路 3702 を基板 3700 上に形成することもできる。図 25 (B) において、3701 は画素部、3704 は信号線側入力端子であり、信号線側駆動回路は、図 25 (A) と同様に外付けの駆動回路により制御する。本発明で形成する TFT のように、画素に設ける TFT を移動度の高い、多結晶（微結晶）半導体、単結晶半導体などで形成する場合は、図 25 (C) は、走査線駆動回路 4702 と、信号線駆動回路 4704 を画素 4701 とガラス基板 4700 上に一体形成することもできる。
50

【0067】

本発明の実施の形態について、図4乃至図9を用いて説明する。より詳しくは、本発明を適用した、逆スタガ型の薄膜トランジスタを有する表示装置の作製方法について説明する。図4乃至図7の(A)は表示装置画素部の上面図であり、図4乃至図7の(B)は、図4乃至図7の(A)における線A-Cによる断面図、(C)は線B-Dによる断面図である。図8は表示装置の断面図であり、図9(A)は上面図である。図9(B)は、図9(A)における線L-K(I-Jを含む)による断面図である。

【0068】

基板100は、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス等からなるガラス基板、石英基板、金属基板、又は本作製工程の処理温度に耐えうる耐熱性を有するプラスチック基板を用いる。また、基板100の表面が平坦化されるようにCMP法などによって、研磨しても良い。なお、基板100上に、絶縁層を形成してもよい。絶縁層は、CVD法、プラズマCVD法、スパッタリング法、スピンドル法等の公知の方法により、珪素を含む酸化物材料、窒化物材料を用いて、単層又は積層して形成される。この絶縁層は、形成しなくても良いが、基板100からの汚染物質などを遮断する効果がある。

10

【0069】

基板100上に、ゲート電極層103及びゲート電極層104を形成する。ゲート電極層103及びゲート電極層104は、CVD法やスパッタ法、液滴吐出法などを用いて形成することができる。ゲート電極層103及びゲート電極層104は、Ag、Au、Ni、Pt、Pd、Ir、Rh、Ta、W、Ti、Mo、Al、Cuから選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、単層構造でも複数層の構造でもよく、例えば、窒化タンゲステン(WN)膜とモリブデン(Mo)膜との2層構造としてもよいし、膜厚50nmのタンゲステン膜、膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、膜厚30nmの窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタンゲステンに代えて窒化タンゲステンを用いてもよいし、第2の導電膜のアルミニウムとシリコンの合金(Al-Si)膜に代えてアルミニウムとチタンの合金膜(Al-Ti)を用いてもよいし、第3の導電膜の窒化チタン膜に代えてチタン膜を用いてもよい。

20

【0070】

ゲート電極層103及びゲート電極層104の形状に加工が必要な場合、マスクを形成し、ドライエッチングまたはドライエッチングにより所望の形状に加工すればよい。ICP(Inductively Coupled Plasma: 誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することにより、電極層をテーパー形状にエッチングすることができる。なお、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆もしくはNF₃などを代表とするフッ素系ガス又はO₂を適宜用いることができる。

30

【0071】

所望の形状に加工するためのマスクは組成物を選択的に吐出して形成することができる。このように選択的にマスクを形成すると所望の形状に加工する工程が簡略化する効果がある。マスクは、エポキシ樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、透過性を有するポリイミドなどの有機材料、シロキサン系ポリマー等の重合によってできた化合物材料、水溶性ホモポリマーと水溶性共重合体を含む組成物材料等を用いて液滴吐出法で形成する。或いは、感光剤を含む市販のレジスト材料を用いてもよく、例えば、代表的なポジ型レジストである、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物、ネガ型レジストであるベース樹脂、ジフェニルシランジオール及び酸発生剤などを用いてもよい。いずれの材料を用いるとしても、その表面張力と粘度は、溶媒の濃度

40

50

を調整したり、界面活性剤等を加えたりして適宜調整する。

【0072】

また、本実施の形態で、所望の形状への加工工程を行うためのマスクを液滴吐出法によって形成する際、前処理として、被形成領域近傍をぬれ性が異なる領域を形成する処理を行つてもよい。本発明において、液滴吐出法により液滴を吐出して導電層、絶縁層、有孔バッファ層などの構成物を形成する際、構成物の被形成領域に、その形成材料に対する低ぬれ性領域、高ぬれ性領域を形成し、形成物の形状を制御することができる。この処理を被形成領域に行うことによって、被形成領域では、ぬれ性に差が生じ、ぬれ性が高い被形成領域のみ液滴が留まり、制御性よく所望のパターンに形成物を形成することができる。この工程は、液状材料を用いる場合、あらゆる形成物（絶縁層、導電層、マスク層、配線層など）の前処理として適用することができる。10

【0073】

本実施の形態では、ゲート電極層103、ゲート電極層104の形成は、液滴吐出手段を用い、液滴吐出装置105a、液滴吐出装置105bで行う（図4参照。）。

【0074】

次に、ゲート電極層103、ゲート電極層104の上にゲート絶縁層106を形成する。ゲート絶縁層106としては、珪素の酸化物材料又は窒化物材料等の公知の材料で形成すればよく、積層でも単層でもよい。本実施の形態では、窒化珪素膜、酸化珪素膜2層の積層を用いる。またそれらや、酸化窒化珪素膜の単層、3層からなる積層でも良い。好適には、緻密な膜質を有する窒化珪素膜を用いるとよい。また、液滴吐出法で形成される導電層に銀や銅などを用いる場合、その上にバリア膜として窒化珪素膜やNiB膜を形成すると、不純物の拡散を防ぎ、表面を平坦化する効果がある。なお、低い成膜温度でゲートリーケ電流が少ない緻密な絶縁膜を形成するには、アルゴンなどの希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。20

【0075】

次に半導体層を形成する。一導電性型を有する半導体層は必要に応じて形成すればよい。またn型を有する半導体層を形成し、Nチャネル型TFTのNMOS構造、p型を有する半導体層を形成したPチャネル型TFTのPMOS構造、Nチャネル型TFTとPチャネル型TFTとのCMOS構造を作製することができる。また、導電性を付与するために、導電性を付与する元素をドーピングによって添加し、不純物領域を半導体層に形成することで、Nチャネル型TFT、Pチャネル型TFTを形成することもできる。N型を有する半導体層を形成するかわりに、PH₃ガスによるプラズマ処理を行うことによって、半導体層に導電性を付与してもよい。30

【0076】

半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製されるアモルファス半導体（以下「AS」ともいう。）、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いはセミアモルファス（微結晶若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。）半導体などを用いることができる。半導体層は公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により成膜することができる。40

【0077】

SASは、非晶質と結晶構造（単結晶、多結晶を含む）の中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。少なくとも膜中の一部の領域には、0.5~20nmの結晶領域を観測することができる。珪素を主成分とする場合にはラマンスペクトルが520cm⁻¹よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる（111）、（220）の回折ピークが観測される。未結合手（ダンギングボンド）を終端化するため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。SASは、珪素を含む気体をグロー放電分解（プラズマCVD）して形成する。珪素を含む気体としては、SiH₄、その他にもSi₂H₆、SiH₂Cl₂、SiHCl₃50

、 SiCl_4 、 SiF_4 などを用いることが可能である。また F_2 、 GeF_4 を混合させても良い。この珪素を含む気体を H_2 、又は、 H_2 と He 、 Ar 、 Kr 、 Ne から選ばれた一種または複数種の希ガス元素で希釈しても良い。希釈率は2～1000倍の範囲、圧力は概略0.1Pa～133Paの範囲、電源周波数は1MHz～120MHz、好ましくは13MHz～60MHzである。基板加熱温度は300以下が好ましく、100～200の基板加熱温度でも形成可能である。ここで、主に成膜時に取り込まれる不純物元素として、酸素、窒素、炭素などの大気成分に由来する不純物は $1 \times 10^{20} \text{ cm}^{-3}$ 以下とすることが望ましく、特に、酸素濃度は $5 \times 10^{19} \text{ cm}^{-3}$ 以下、好ましくは $1 \times 10^{19} \text{ cm}^{-3}$ 以下となるようにすることが好ましい。また、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで安定性が増し良好なSASが得られる。また半導体層としてフッ素系ガスより形成されるSAS層に水素系ガスより形成されるSAS層を積層してもよい。

【0078】

アモルファス半導体としては、代表的には水素化アモルファシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン（多結晶シリコン）には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを添加し結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、セミアモルファス半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

【0079】

半導体層に、結晶性半導体層を用いる場合、その結晶性半導体層の作製方法は、公知の方法（レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等）を用いれば良い。また、SASである微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザ光を照射すると非晶質珪素膜が破壊されてしまうからである。

【0080】

非晶質半導体層への金属元素の導入の仕方としては、当該金属元素を非晶質半導体層の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体層の表面の濡れ性を改善し、非晶質半導体層の表面全体に水溶液を行き渡らせるため、酸素雰囲気中のUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

【0081】

非晶質半導体層の結晶化は、熱処理とレーザ光照射による結晶化を組み合わせてもよく、熱処理やレーザ光照射を単独で、複数回行っても良い。

【0082】

また、結晶性半導体層を、直接基板にプラズマ法により形成しても良い。また、線状プラズマ法を用いて、結晶性半導体層を選択的に基板に形成してもよい。

【0083】

半導体として、有機半導体材料を用い、印刷法、ディスペンサ法、スプレー法、スピニ塗布法、液滴吐出法などで形成することができる。この場合、上記エッチング工程が必要なため、工程数を削減することができる。有機半導体としては、低分子材料、高分子材料などが用いられ、有機色素、導電性高分子材料などの材料も用いることができる。本発明に用いる有機半導体材料としては、その骨格が共役二重結合から構成される電子共

10

20

30

40

50

役系の高分子材料が望ましい。代表的には、ポリチオフェン、ポリフルオレン、ポリ(3-アルキルチオフェン)、ポリチオフェン誘導体、ペンタセン等の可溶性の高分子材料を用いることができる。

【0084】

その他にも本発明に用いることができる有機半導体材料としては、可溶性の前駆体を成膜した後で処理することにより半導体層を形成することができる材料がある。なお、このような有機半導体材料としては、ポリチエニレンビニレン、ポリ(2,5-チエニレンビニレン)、ポリアセチレン、ポリアセチレン誘導体、ポリアリレンビニレンなどがある。

【0085】

前駆体を有機半導体に変換する際には、加熱処理だけではなく塩化水素ガスなどの反応触媒を添加することがなされる。また、これらの可溶性有機半導体材料を溶解させる代表的な溶媒としては、トルエン、キシレン、クロロベンゼン、ジクロロベンゼン、アニソール、クロロフォルム、ジクロロメタン、ブチルラクトン、ブチルセルソルブ、シクロヘキサン、NMP(N-メチル-2-ピロリドン)、シクロヘキサン、2-ブタノン、ジオキサン、ジメチルホルムアミド(DMF)または、THF(テトラヒドロフラン)などを適用することができる。

【0086】

ゲート絶縁層106上に、半導体層107及び半導体層108を形成する。本実施の形態では、半導体層107及び半導体層108として非晶質半導体層を結晶化し、結晶性半導体層を形成する。結晶化工程で、非晶質半導体層に結晶化を促進する元素(触媒元素、金属元素とも示す)を添加し、熱処理(550～750で3分～24時間)により結晶化を行う。結晶化を助長する元素としては、鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)及び金(Au)から選ばれた一種又は複数種類を用いることができ、本実施の形態ではニッケルを用いる。

【0087】

結晶化を促進する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン(P)、窒素(N)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)、ボロン(B)、ヘリウム(He)、ネオン(Ne)、アルゴン(Argon)、Kr(クリプトン)、Xe(キセノン)から選ばれた一種または複数種を用いることができる。本実施の形態では、ゲッタリングシンクとして機能する不純物元素を含む半導体層として、アルゴンを含む半導体層を形成する。結晶化を促進する元素を含む結晶性半導体層に、アルゴンを含む半導体層を形成し、熱処理(550～750で3分～24時間)を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、アルゴンを含む半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなったアルゴンを含む半導体層を除去する。半導体層上に、n型を付与する不純物元素であるリン(P)を含むn型を有する半導体層を形成する。n型を有する半導体層は、ソース領域及びドレイン領域として機能する。本実施の形態では、n型を有する半導体層をセミアモルファス半導体を用いて形成する。

【0088】

n型を有する半導体層上に、有孔バッファ層を形成する。有孔バッファ層は実施の形態1と同様に形成すればよい。有孔バッファ層は、n型を有する半導体層と密着性がよく、導電性を有する。有孔バッファ層は、必要な導電性を有していれば良く、金属などの導電性材料、半導体材料などを用いればよい。無機材料、有機材料、この混合材料など、材料の抵抗値なども考慮して、選択することができる。また、材料は合金、導電性酸化物などの化合物、混合物など複数種の材料が含まれているものも用いることができる。例えば、Ag、Au、Ni、Pt、Pd、Ir、Rh、Ta、W、Ti、Mo、Al、Cuから選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよ

10

20

30

40

50

い。また、半導体材料としては、リン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

【0089】

本実施の形態では、粒子を含む導電膜を形成し、粒子をエッティングによって除去することによって孔を有する導電膜を形成するが、本発明はこの方法に限定されない。前述したような導電性材料からなる導電膜を形成し、孔をその導電膜に形成すればよい。導電膜に物理的な力や、衝撃を与えて孔を形成してもよいし、化学的な処理（腐蝕効果のある溶液による表面の腐蝕など）、加熱により部分的に変形（部分的に溶解させるなど）させて導電膜に孔を形成してもよい。また、導電膜表面に粒子状の物質を付着させ、導電膜表面に孔を有する形状としてもよい。

10

【0090】

本実施の形態では有孔バッファ層としてITOを用いる。有孔バッファ層として、他のZnO、SnOなどの導電性酸化物を用いてもよい。本実施の形態では、酸化珪素粒子（粒径～50nm）が添加されたITO溶液を塗布法によって塗布し、乾燥、焼成（本実施の形態では500℃）によって酸化珪素の粒子を含む導電膜を形成する。本実施の形態では、フッ酸処理を行い、酸化珪素の粒子を溶解させて除去する。酸化珪素の粒子が除去されると、除去された部分は空間（空洞）が生じ、孔が形成され、有孔バッファ層が形成される。本実施の形態では、エッチャントとしてフッ酸溶液を用いたウェットエッティングによって、酸化珪素の粒子を除去している。以上の工程で形成する半導体層、n型を有する半導体層、有孔バッファ層を所望の形状に加工し、半導体層107、半導体層108、n型を有する半導体層109、n型を有する半導体層110、有孔バッファ層111、有孔バッファ層112を形成する（図5参照。）。

20

【0091】

レジストやポリイミド等の絶縁体からなるマスクを液滴吐出法を用いて形成し、そのマスクを用いて、エッティング加工によりゲート絶縁層106の一部を開口125を形成して、その下層側に配置されているゲート電極層104の一部を露出させる（図5参照。）。エッティング加工はプラズマエッティング（ドライエッティング）又はウェットエッティングのどちらを採用しても良いが、大面積基板を処理するにはプラズマエッティングが適している。エッティングガスとしては、CF₄、NF₃、Cl₂、BCl₃、などのフッ素系又は塩素系のガスを用い、HeやArなどの不活性ガスを適宜加えても良い。また、大気圧放電のエッティング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスク層を形成する必要はない。

30

【0092】

有孔バッファ層111、有孔バッファ層112上に、液滴吐出装置118a、液滴吐出装置118b、液滴吐出装置118c、液滴吐出装置118dより、液状の導電性材料を含む組成物を吐出する。有孔バッファ層111、有孔バッファ層112中の孔に粒子状の導電性材料は充填し、乾燥、焼成工程により、孔内で固化し、ソース電極層又はドレイン電極層113、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116を形成する（図6参照。）。孔内で固化した導電層のアンカー効果によって、ソース電極層又はドレイン電極層113、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116の密着性は向上し、安定性よく形成することができる。以上の工程で、n型を有する半導体層109、n型を有する半導体層110とソース電極層又はドレイン電極層113、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116とは、有孔バッファ層111、有孔バッファ層112を介して、密着性よく安定して形成し、かつ電気的に接続する。

40

【0093】

ソース電極層又はドレイン電極層113はソース配線層としても機能し、ソース電極層又はドレイン電極層115は電源線としても機能する。ソース電極層又はドレイン電極層11

50

13、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116を形成した後、半導体層107、半導体層108、n型を有する半導体層109、n型を有する半導体層110、有孔バッファ層111、有孔バッファ層112を所望の形状に加工する。本実施の形態では、液滴吐出法によりマスクを形成し、加工を行うが、ソース電極層及びドレイン電極層をマスクとして、半導体層、n型を有する半導体層、有孔バッファ層をエッチングにより加工してもよい。

【0094】

ソース電極層又はドレイン電極層113、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116とを形成する工程も、前述したゲート電極層103、ゲート電極層104を形成したときと同様に形成することができる。

10

【0095】

ソース電極層又はドレイン電極層113、ソース電極層又はドレイン電極層114、ソース電極層又はドレイン電極層115、ソース電極層又はドレイン電極層116を形成する導電性材料としては、Ag(銀)、Au(金)、Cu(銅)、W(タンゲステン)、Al(アルミニウム)等の金属の粒子を主成分とした組成物を用いることができる。また、透光性を有するインジウム錫酸化物(ITO)、インジウム錫酸化物と酸化珪素からなるITO、有機インジウム、有機スズ、酸化亜鉛、窒化チタンなどを組み合わせても良い。

【0096】

ゲート絶縁層106に形成した開口125において、ソース電極層又はドレイン電極層114とゲート電極層104とを電気的に接続させる。ソース電極層又はドレイン電極層の一部は容量素子を形成する。ゲート電極層104とソース電極層又はドレイン電極層114とを有孔バッファ層を介して接続してもよい。本実施の形態では形成する有孔バッファ層は、導電性を有しているので電気的な不良を生じることなく、密着性を向上させることができる。

20

【0097】

また、液滴吐出法を組み合わせることで、スピンドルコート法などによる全面塗布形成に比べ、材料のロスが防げ、コストダウンが可能になる。本発明により、配線等が、小型化、薄膜化により密集、複雑に配置される設計であっても、密着性よく安定して形成することができる。

30

【0098】

また、前処理として液滴吐出法による導電層や絶縁層に対する密着性を上げるために、接着材として機能するような有機材料系の物質を形成してもよい。この場合、この物質上に、ぬれ性の異なる領域を形成する処理を行えばよい。有機材料(有機樹脂材料)(ポリイミド、アクリル)や、シロキサン材料を用いてもよい。なお、シロキサン材料とは、Si-O-Si結合を含む樹脂に相当する。シロキサンは、シリコン(Si)と酸素(O)との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

【0099】

40

続いて、ゲート絶縁層106上に選択的に、導電性材料を含む組成物を吐出して、第1の電極層117を形成する(図7参照。)。勿論この第1の電極層117とソース電極層又はドレイン電極層116との間に有孔バッファ層を形成してもよい。第1の電極層117は、基板100側から光を放射する場合には、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錡酸化物(ITSO)、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドープしたものの、酸化スズ(SnO₂)などを含む組成物により所定のパターンを形成し、焼成によって形成してもよい。

【0100】

また、好ましくは、スパッタリング法によりインジウム錡酸化物(ITO)、酸化珪素を

50

含むインジウム錫酸化物 (ITO)、酸化亜鉛 (ZnO) などで形成する。より好ましくは、ITOに酸化珪素が2~10重量%含まれたターゲットを用いてスパッタリング法で酸化珪素を含む酸化インジウムスズを用いる。この他、ZnOにガリウム (Ga) をドープした導電性材料、酸化珪素を含んだ酸化インジウムに2~20wt%の酸化亜鉛 (ZnO) を混合したターゲットを用いて形成された酸化物導電性材料であるインジウム亜鉛酸化物 (IZO (indium zinc oxide)) を用いても良い。スパッタリング法で第1の電極層117を形成した後は、液滴吐出法を用いてマスク層を形成しエッチングにより、所望のパターンに形成すれば良い。本実施の形態では、第1の電極層117は、透光性を有する導電性材料により液滴吐出法を用いて形成し、具体的には、インジウム錫酸化物、ITOと酸化珪素から構成されるITOを用いて形成する。

10

【0101】

第1の電極層117は、ソース電極層又はドレイン電極層116の形成前に、ゲート絶縁層106上に選択的に形成することもできる。この場合、本実施の形態とはソース電極層又はドレイン電極層116と、第1の電極層117の接続構造が、第1の電極層の上にソース電極層又はドレイン電極層116が積層する構造となる。第1の電極層117をソース電極層又はドレイン電極層116より先に形成すると、平坦な形成領域に形成できるので、被覆性がよく、CMPなどの研磨処理も十分に行えるので平坦性よく形成できる。

【0102】

また、ソース電極層又はドレイン電極層116上に層間絶縁層となる絶縁層を形成し、配線層によって、第1の電極層117と電気的に接続する構造を用いてもよい。この場合、開口部（コンタクトホール）を絶縁層を除去して形成するのではなく、絶縁層に対してぬれ性が低い物質をソース電極層又はドレイン電極層116上に形成することもできる。その後、絶縁層を含む組成物を塗布法などで塗布すると、ぬれ性が低い物質の形成されている領域を除いた領域に絶縁層は形成される。

20

【0103】

加熱、乾燥等によって絶縁層を固化して形成した後、ぬれ性が低い物質を除去し、開口部を形成する。この開口部を埋めるように配線層を形成し、この配線層に接するように第1の電極層117を形成する。この方法を用いると、エッチングによる開口部の形成が必要ないので工程が簡略化する効果がある。

【0104】

30

また、発光した光を基板100側とは反対側に放射させる構造とする場合、上面放射型のEL表示パネルを作製する場合には、Ag（銀）、Au（金）、Cu（銅）、W（タンゲステン）、Al（アルミニウム）等の金属の粒子を主成分とした組成物を用いることができる。他の方法としては、スパッタリング法により透明導電膜若しくは光反射性の導電膜を形成して、液滴吐出法によりマスクパターンを形成し、エッチング加工を組み合わせて第1の電極層117を形成しても良い。

【0105】

第1の電極層117は、その表面が平坦化されるように、CMP法、ポリビニルアルコール系の多孔質体で拭净し、研磨しても良い。またCMP法を用いた研磨後に、第1の電極層117の表面に紫外線照射、酸素プラズマ処理などを行ってもよい。

40

【0106】

以上の工程により、基板100上にボトムゲート型のTFTと第1の電極層が接続された表示パネル用のTFT基板が完成する。また本実施の形態のTFTは逆スタガ型である。

【0107】

次に、絶縁層121（隔壁、土手とも呼ばれる）を選択的に形成する。絶縁層121は、第1の電極層117上に開口部を有するように形成する。本実施の形態では、絶縁層121を全面に形成し、レジスト等のマスクによって、エッチングし加工する。絶縁層121を、直接選択的に形成できる液滴吐出法、印刷法、ディスペンサ法などを用いて形成する場合は、エッチングによる加工工程は必ずしも必要はない。また絶縁層121も本発明の

50

前処理によって、所望の形状に形成できる。

【0108】

絶縁層121は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド（polyimide）、芳香族ポリアミド、ポリベンゾイミダゾール（polybenzimidazole）などの耐熱性高分子材料、又はシロキサン絶縁材料で形成することができる。アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成してもよい。絶縁層121は曲率半径が連続的に変化する形状が好ましく、上に形成される電界発光層122、第2の電極層123の被覆性が向上する。

【0109】

また、液滴吐出法により、絶縁層121を組成物を吐出し形成した後、その平坦性を高めるために表面を圧力によってプレスして平坦化してもよい。プレスの方法としては、ローラー状のものを表面に走査することによって、凹凸をならすように軽減したり、平坦な板状な物で表面を垂直にプレスしてもよい。また溶剤等によって表面を軟化、または溶解させエアナイフで表面の凹凸部を除去しても良い。また、CMP法を用いて研磨しても良い。この工程は、液滴吐出法によって凹凸が生じる場合に、その表面の平坦化する場合適用することができる。この工程により平坦性が向上すると、表示パネルの表示ムラなどを防止することができ、高繊細な画像を表示することができる。

【0110】

表示パネル用のTFT基板である基板100の上に、発光素子を形成する（図8参照。）。

【0111】

電界発光層122を形成する前に、大気圧中で200の熱処理を行い第1の電極層117、絶縁層121中若しくはその表面に吸着している水分を除去する。また、減圧下で200～400、好ましくは250～350に熱処理を行い、そのまま大気に晒さずに電界発光層122を真空蒸着法や、減圧下の液滴吐出法で形成することが好ましい。

【0112】

電界発光層122として、赤色（R）、緑色（G）、青色（B）の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する。赤色（R）、緑色（G）、青色（B）の発光を示す材料はカラーフィルタ同様、液滴吐出法により形成することができ（低分子または高分子材料など）、この場合マスクを用いずとも、RGBの塗り分けを行うことができるため好ましい。電界発光層122上に第2の電極層123を積層形成して、発光素子を用いた表示機能を有する表示装置が完成する。

【0113】

図示しないが、第2の電極層123を覆うようにしてパッシベーション膜を設けることは有効である。表示装置を構成する際に設ける保護膜は、単層構造でも多層構造でもよい。パッシベーション膜としては、窒化珪素（SiN）、酸化珪素（SiO₂）、酸化窒化珪素（SiON）、窒化酸化珪素（SiNO）、窒化アルミニウム（AlN）、酸化窒化アルミニウム（AlON）、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム（AlNO）または酸化アルミニウム、ダイアモンドライカーボン（DLC）、窒素含有炭素膜（CN_x）を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層を用いることができる。例えば窒素含有炭素膜（CN_x）、窒化珪素（SiN）のような積層、また有機材料を用いることも出来、スチレンポリマーなど高分子の積層でもよい。また、シロキサン材料を用いてもよい。

【0114】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC膜を用いることは有効である。DLC膜は室温から100以下の温度範囲で成膜可能であるため、耐熱性の低い電界発光層の上方にも容易に成膜することができる。DLC膜は、プラズマCVD法（代表的には、RFプラズマCVD法、マイクロ波CVD法、電子サイクロトロン共鳴（ECR）CVD法、熱フィラメントCVD法など）、燃

10

20

30

40

50

焼炎法、スパッタ法、イオンビーム蒸着法、レーザ蒸着法などで形成することができる。成膜に用いる反応ガスは、水素ガスと、炭化水素系のガス（例えばCH₄、C₂H₂、C₆H₆など）とを用い、グロー放電によりイオン化し、負の自己バイアスがかかったカソードにイオンを加速衝突させて成膜する。また、CN膜は反応ガスとしてC₂H₄ガスとN₂ガスとを用いて形成すればよい。DLC膜は酸素に対するプロッキング効果が高く、電界発光層の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に電界発光層が酸化するといった問題を防止できる。

【0115】

図9(B)に示すように、シール材136を形成し、封止基板140を用いて封止する。その後、ゲート電極層103と電気的に接続して形成されるゲート配線層に、フレキシブル配線基板を接続し、外部との電気的な接続をしても良い。これは、ソース配線層でもあるソース電極層又はドレイン電極層113と電気的に接続して形成されるソース配線層も同様である。

10

【0116】

素子を有する基板100と封止基板140の間には充填剤135を封入して封止する。充填剤の封入には、液晶材料と同様に滴下法を用いることもできる。充填剤135の代わりに、窒素などの不活性ガスを充填してもよい。また、乾燥剤を表示装置内に設置することによって、発光素子の水分による劣化を防止することができる。乾燥剤の設置場所は、封止基板140側でも、素子を有する基板100側でもよく、シール材136が形成される領域に基板に凹部を形成して設置してもよい。また、封止基板140の駆動回路領域や配線領域など表示に寄与しない領域に対応する場所に設置すると、乾燥剤が不透明な物質であっても開口率を低下させることがない。充填剤135に吸湿性の材料を含むように形成し、乾燥剤の機能を持たせても良い。以上により、発光素子を用いた表示機能を有する表示装置が完成する（図9参照。）。

20

【0117】

また、表示装置内部と外部を電気的に接続するための端子電極層137に、異方性導電膜138によってFPC139が接着され、端子電極層137と電気的に接続する。

【0118】

図9(A)に、表示装置の上面図を示す。図9(A)で示すように、画素領域150、走査線駆動領域151a、走査線駆動領域151b、接続領域153が、シール材136によって、基板100と封止基板140との間に封止され、基板100上にICドライバによって形成された信号線駆動回路152が設けられている。駆動回路領域には、薄膜トランジスタ133、薄膜トランジスタ134、画素領域には、薄膜トランジスタ131、薄膜トランジスタ130がそれぞれ設けられている。

30

【0119】

なお、本実施の形態では、ガラス基板で発光素子を封止した場合を示すが、封止の処理とは、発光素子を水分から保護するための処理であり、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法のいずれかを用いる。カバー材としては、ガラス、セラミックス、プラスチックもしくは金属を用いることができるが、カバー材側に光を放射させる場合は透光性でなければならない。また、カバー材と上記発光素子が形成された基板とは熱硬化性樹脂又は紫外光硬化性樹脂等のシール材を用いて貼り合わせられ、熱処理又は紫外光照射処理によって樹脂を硬化させて密閉空間を形成する。この密閉空間の中に酸化バリウムに代表される吸湿材を設けることも有効である。この吸湿材は、シール材の上に接して設けても良いし、発光素子よりの光を妨げないような、隔壁の上や周辺部に設けても良い。さらに、カバー材と発光素子の形成された基板との空間を熱硬化性樹脂若しくは紫外光硬化性樹脂で充填することも可能である。この場合、熱硬化性樹脂若しくは紫外光硬化性樹脂の中に酸化バリウムに代表される吸湿材を添加しておくことは有効である。

40

【0120】

本実施の形態では、スイッチングTFTはシングルゲート構造を示したが、ダブルゲート

50

構造などのマルチゲート構造でもよい。また半導体をS A Sや結晶性半導体を用いて作製した場合、一導電型を付与する不純物の添加によって不純物領域を形成することもできる。この場合、半導体層は濃度の異なる不純物領域を有していてもよい。例えば、半導体層のチャネル領域近傍、ゲート電極層と積層する領域は、低濃度不純物領域とし、その外側の領域を高濃度不純物領域としてもよい。

【0121】

以上示したように、本実施の形態では、フォトマスクを利用した光露光工程を用いないことにより、工程を省略することができる。また、液滴吐出法を用いて基板上に直接的に各種のパターンを形成することにより、1辺が1000mmを超える第5世代以降のガラス基板を用いても、容易に表示パネルを製造することができる。

10

【0122】

本発明により、所望なパターンを密着性よく形成できる。また、材料のロスも少なく、コストダウンも達成できる。よって高性能、高信頼性の表示装置を歩留まりよく作製することができる。

【0123】

(実施の形態3)

本発明の実施の形態について、図11乃至図13を用いて説明する。より詳しくは、本発明を適用した、トップゲート型プラナー構造の薄膜トランジスタを有する表示装置の作製方法について説明する。図12(A)は表示装置画素部の上面図であり、図11、及び図12(B)は、各工程における線E-Fによる断面図である。図13(A)も表示装置の上面図であり、図13(B)は、図13(A)における線O-P(U-Wを含む)による断面図である。なお表示素子として液晶材料を用いた液晶表示装置の例を示す。よって、同一部分又は同様な機能を有する部分の繰り返しの説明は省略する。

20

【0124】

絶縁表面を有する基板200の上に下地膜として、スパッタリング法、PVD法(Physical Vapor Deposition)、減圧CVD法(LPCVD法)、またはプラズマCVD法等のCVD法(Chemical Vapor Deposition)などにより窒化酸化珪素膜(SiNO)を用いて下地膜201aを10~200nm(好ましくは50~100nm)形成し、酸化窒化珪素膜(SiON)を用いて下地膜201bを50~200nm(好ましくは100~150nm)積層する。本実施の形態では、プラズマCVD法を用いて下地膜201a、下地膜201bを形成する。

30

【0125】

下地膜としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素などを用いることができ、単層でも2層、3層といった積層構造でもよい。なお本明細書中において酸化窒化珪素とは酸素の組成比が窒素の組成比より大きい物質であり、窒素を含む酸化珪素とも言える。同様に、窒化酸化珪素とは、窒素の組成比が酸素の組成比より大きい物質であり、酸素を含む窒化珪素とも言える。本実施の形態では、基板上にSiH₄、NH₃、N₂O、N₂及びH₂を反応ガスとして窒化酸化珪素膜を膜厚50nm形成し、SiH₄及びN₂Oを反応ガスとして酸化窒化珪素膜を膜厚100nmで形成する。また窒化酸化珪素膜の膜厚を140nm、積層する酸化窒化珪素膜の膜厚を100nmとしてもよい。

40

【0126】

下地膜201b上に半導体層を形成する。本実施の形態では、半導体層として結晶性半導体層を用いる。まず、非晶質半導体膜を形成し、積層して結晶化を促進する金属元素を含む(本実施の形態ではニッケル(Ni))金属膜を形成する。その後加熱処理により非晶質半導体膜を結晶化し、結晶性半導体膜を形成する。

【0127】

結晶性半導体膜に接して、結晶性半導体膜中に含まれる結晶化を助長するための金属元素をゲッタリングするゲッタリング層として、希ガス元素を不純物元素として含む半導体膜を形成する。希ガス元素は、ヘリウム、アルゴン、キセノン、クリプトンなどを用いることができ、本実施の形態ではアルゴンを不純物元素として含んだ半導体膜を形成する

50

。その後加熱処理によって結晶性半導体膜中に含まれる金属元素は移動し、半導体膜中に捕獲される。よって膜中に含まれる金属元素が軽減された結晶性半導体膜が形成される。そして、ゲッタリングシンクとなつた結晶化を促進する金属元素を含む半導体膜、及び結晶性半導体膜上に形成された酸化膜をフッ酸等により除去し、金属元素が低減、又は除去された結晶性半導体膜を得ることができる。本実施の形態では、ゲッタリングシンクとなつた半導体膜の除去をTMAH (Tetramethyl ammonium hydroxide) を用いて行う。

【0128】

結晶性半導体膜を所望の形状に加工し、半導体層のチャネル形成領域202a、及びチャネル形成領域202b上にマスクを形成する。マスクを用いて、半導体層に、n型を付与する不純物元素（本実施の形態ではリン（P）を用いる）を添加し、n型の不純物領域204a、n型の不純物領域204b、n型の不純物領域204cを半導体層中に、ソース領域又はドレイン領域として形成する（図11（A）参照。）。

【0129】

n型の不純物領域204a、n型の不純物領域204b、n型の不純物領域204c上に有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205cを選択的に形成する（図11（B）参照。）。本実施の形態では、ITOを用いて実施の形態1で形成したように孔を有する有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205cを液滴吐出法を用いて選択的に形成する。有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205cは、n型の不純物領域204a、n型の不純物領域204b、n型の不純物領域204cを有する半導体層と密着性がよく、導電性を有する。有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205cは、必要な導電性を有していれば良く、金属などの導電性材料、半導体材料などを用いればよい。無機材料、有機材料、この混合材料など、材料の抵抗値なども考慮して、選択することができる。また、材料は合金、化合物、混合物など複数種の材料が含まれているものも用いることができる。

【0130】

有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205c上に、液滴吐出装置206より、液状の導電性材料を含む組成物を吐出する。有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205c中の孔に粒子状の導電性材料は充填し、乾燥、焼成工程により、孔内で固化して、ソース電極層又はドレイン電極層207a、ソース電極層又はドレイン電極層207b、ソース電極層又はドレイン電極層207cを形成する（図11（C）参照。）。孔内で固化した導電層208a、導電層208b、導電層208cのアンカー効果によって、ソース電極層又はドレイン電極層207a、ソース電極層又はドレイン電極層207b、ソース電極層又はドレイン電極層207cの密着性は向上し、安定性よく形成することができる。以上の工程で、n型の不純物領域204a、n型の不純物領域204b、n型の不純物領域204cを有する半導体層とソース電極層又はドレイン電極層207a、ソース電極層又はドレイン電極層207b、ソース電極層又はドレイン電極層207cとは、有孔バッファ層205a、有孔バッファ層205b、有孔バッファ層205cを介して、それぞれ密着性よく安定して形成し、かつ電気的に接続する。

【0131】

次に、ソース電極層、ドレイン電極層及び半導体層上にゲート絶縁層212を形成する。ゲート絶縁層212としては、珪素の酸化物材料又は窒化物材料等の公知の材料で形成すればよく、積層でも单層でもよい。本実施の形態では、酸化珪素膜、窒化珪素膜、2層の積層を用いる。

【0132】

ゲート絶縁層212上に液滴吐出装置215を用いて、ゲート電極層214a、ゲート電極層214bを選択的に形成する（図11（D））。ゲート電極層は、実施の形態1と同様の材料、工程で形成すれば良く、本実施の形態では、Agを用いてゲート電極層を

10

20

30

40

50

形成する。以上の工程で、トップゲート型のプラナー構造を有する薄膜トランジスタ 250を形成する。

【0133】

薄膜トランジスタ 250を覆うように層間絶縁層として絶縁膜 259、絶縁層 260を形成する。ゲート絶縁層 212、絶縁膜 259 及び絶縁層 260 にはソース電極層又はドレイン電極層 207c に達する開口部が設けられており、開口部には配線層 254 が形成される。

【0134】

ソース電極層又はドレイン電極層 207c と電気的に接続するように、配線層 254 に接して、選択的に導電性材料を含む組成物を吐出して、画素電極層 255 を形成する(図 1 10 2 (B) 参照。)。画素電極層 255 は、前述した第 1 の電極層 117 と同様な材料を用いることができ、透過型の液晶表示パネルを作製する場合には、インジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、酸化亜鉛 (ZnO)、酸化スズ (SnO₂) などを含む組成物により所定のパターンに形成し、焼成によって形成してもよい。勿論前記材料を蒸着法 (PVD 法、CVD 法)、スパッタ法などで形成してもよい。本実施の形態では、画素電極層 255 としてインジウム錫酸化物 (ITO) を用いる。

【0135】

図 12 (A) は表示装置の画素領域の上面図であり、図 12 (B) は、図 12 (A) の線 E - F における断面図である。画素領域は、本発明のトップゲート型プラナー構造の薄膜トランジスタ 250、ソース配線層も兼ねるソース電極層又はドレイン電極層 207、容量配線層 252、ゲート配線層も兼ねるゲート電極層 214、配線層 254、画素電極層 255、絶縁膜 259、絶縁層 260 が設けられている。薄膜トランジスタ 250 はマルチゲート構造であり、配線層 254 によって薄膜トランジスタ 250 のソース電極層又はドレイン電極層と画素電極層 255 とは電気的に接続されている。

【0136】

次に、画素電極層 255 及び薄膜トランジスタ 250 を覆うように、印刷法やスピンドル法により、配向膜と呼ばれる絶縁層 261 を形成する。なお、絶縁層 261 は、スクリーン印刷法やオフセット印刷法を用いれば、選択的に形成することができる。その後、ラビングを行う。続いて、シール材 282 を液滴吐出法により画素を形成した周辺の領域に形成する。

【0137】

その後、配向膜として機能する絶縁層 263、カラーフィルタとして機能する着色層 264、対向電極として機能する導電体層 265、偏光板 267 が設けられた対向基板 266 と TFT を有する基板 200 とをスペーサ 281 を介して貼り合わせ、その空隙に液晶層 262 を設けることにより液晶表示装置を作製することができる(図 13 参照。)。また基板 200 の TFT を有していない側にも偏光板 268 を形成する。シール材にはフィラーが混入されていても良く、さらに対向基板 266 には、遮蔽膜(ブラックマトリクス)などが形成されていても良い。なお、液晶層を形成する方法として、ディスペンサ式(滴下式)や、対向基板 266 を貼り合わせてから毛細管現象を用いて液晶を注入するディップ式(汲み上げ式)を用いることができる。

【0138】

ディスペンサ方式を採用した液晶滴下注入法を図 23 を用いて説明する。図 23 において、40 は制御装置、42 は撮像手段、43 はヘッド、33 は液晶、35、45 はマーカー、34 はバリア層、32 はシール材、30 は TFT 基板、20 は対向基板である。シール材 32 で閉ループを形成し、その中にヘッド 43 より液晶 33 を 1 回若しくは複数回滴下する。ヘッド 43 は複数のノズルを備えており、一度に多量の液晶材料を滴下することができるためスループットが向上する。液晶材料の粘性が高い場合は、連続的に吐出され、繋がったまま被形成領域に付着する。一方、液晶材料の粘性が低い場合には、間欠的に吐出され液滴が滴下される。そのとき、シール材 32 と液晶 33 とが反応することを防

10

20

30

40

50

ぐため、バリア層 3 4 を設ける。続いて、真空中で基板を貼り合わせ、その後紫外線硬化を行って、液晶が充填された状態とする。また TFT 基板側にシール材を形成し、液晶を滴下してもよい。

【 0 1 3 9 】

スペーサは、スペーサは数 μm の粒子を散布して設ける方法でも良いが、本実施の形態では基板全面に樹脂膜を形成した後これを所望の形状に加工して形成する方法を採用した。このようなスペーサの材料を、スピナーで塗布した後、露光と現像処理によって所定のパターンに形成する。さらにクリーンオープンなどで 150 ~ 200 で加熱して硬化させる。このようにして作製されるスペーサは露光と現像処理の条件によって形状を異ならせることができるが、好ましくは、スペーサの形状は柱状で頂部が平坦な形状となるようになると、対向側の基板を合わせたときに液晶表示装置としての機械的な強度を確保することができる。形状は円錐状、角錐状などを用いることができ、特別な限定はない。

【 0 1 4 0 】

以上の工程で形成された表示装置内部と外部の配線基板を接続するために接続部を形成する。大気圧又は大気圧近傍下で、酸素ガスを用いたアッシング処理により、接続部の絶縁体層を除去する。この処理は、酸素ガスと、水素、 CF_4 、 NF_3 、 H_2O 、 CHF_3 から選択された一つ又は複数とを用いて行う。本工程では、静電気による損傷や破壊を防止するために、対向基板を用いて封止した後に、アッシング処理を行っているが、静電気による影響が少ない場合には、どのタイミングで行っても構わない。

【 0 1 4 1 】

続いて、画素部と電気的に接続されている端子電極層 287 を、異方性導電体層 285 を介して、接続用の配線基板である FPC 286 を設ける(図 13 (B) 参照。)。FPC 286 は、外部からの信号や電位を伝達する役目を担う。上記工程を経て、表示機能を有する液晶表示装置を作製することができる。

【 0 1 4 2 】

図 13 (A) に、液晶表示装置の上面図を示す。図 13 (A) で示すように、画素領域 290、走査線駆動領域 291a、走査線駆動領域 291b が、シール材 282 によって、基板 200 と対向基板 280 との間に封止され、基板 200 上に I C ドライバによって形成された信号線駆動回路 292 が設けられている。駆動領域には薄膜トランジスタ 283 及び薄膜トランジスタ 284 を有する駆動回路が設けられている。

【 0 1 4 3 】

本実施の形態における周辺駆動回路においては薄膜トランジスタ 283 及び薄膜トランジスタ 284 が、n チャネル型薄膜トランジスタであるので、薄膜トランジスタ 283 及び薄膜トランジスタ 284 で構成される N M O S の回路が設けられている。

【 0 1 4 4 】

本実施の形態では、駆動回路領域において、N M O S 構成を用いてインバーターとして機能させている。このように P M O S のみ、N M O S の構成の場合においては、一部の TFT のゲート電極層とソース電極層又はドレイン電極層とを接続させる。

【 0 1 4 5 】

本実施の形態では、スイッチング TFT はダブルゲート構造としたが、シングルゲート構造でもよく、より複数のマルチゲート構造でもよい。また半導体を S A S や結晶性半導体を用いて作製した場合、一導電型を付与する不純物の添加によって不純物領域を形成することもできる。この場合、半導体層は濃度の異なる不純物領域を有していてもよい。例えば、半導体層のチャネル領域近傍、ゲート電極層と積層する領域は、低濃度不純物領域とし、その外側の領域を高濃度不純物領域としてもよい。

【 0 1 4 6 】

以上示したように、本実施の形態では、工程を簡略化することができる。また、液滴吐出法を用いて基板上に直接的に各種の構成物(パーツ)を形成することにより、1辺が 100 000 mm を超える第 5 世代以降のガラス基板を用いても、容易に表示パネルを製造することができる。

10

20

30

40

50

【0147】

本発明により、表示装置を構成する構成物を、所望なパターンで密着性よく形成できる。また、材料のロスも少なく、コストダウンも達成できる。よって高性能、高信頼性の液晶表示装置を歩留まりよく作製することができる。

【0148】

(実施の形態4)

本発明を適用して薄膜トランジスタを形成し、該薄膜トランジスタを用いて表示装置を形成することができるが、発光素子を用いて、なおかつ、該発光素子を駆動するトランジスタとしてnチャネル型トランジスタを用いた場合、該発光素子から発せられる光は、下面放射、上面放射、両面放射のいずれかを行う。ここでは、それぞれの場合に応じた発光素子の積層構造について、図16を用いて説明する。

10

【0149】

また、本実施の形態では、本発明を適用したチャネル保護型の薄膜トランジスタ461、471、481を用いる。薄膜トランジスタ481は、透光性を有する基板480上設けられ、ゲート電極層493、ゲート絶縁膜497、半導体層494、n型を有する半導体層492a、n型を有する半導体層492b、ソース電極層又はドレイン電極層487a、ソース電極層又はドレイン電極層487b、チャネル保護層496、有孔バッファ層490a、有孔バッファ層490bにより形成される。有孔バッファ層490a、有孔バッファ層490bにより、n型を有する半導体層492aとソース電極層又はドレイン電極層487a、n型を有する半導体層492bとソース電極層又はドレイン電極層487bとは密着性良く形成されている。本実施の形態では、半導体層として結晶性半導体層を用い、一導電型の半導体層としてn型を有する半導体層を用いる。n型を有する半導体層を形成するかわりに、PH₃ガスによるプラズマ処理を行うことによって、半導体層に導電性を付与してもよい。半導体層は本実施の形態に限定されず、実施の形態1示したように、非晶質半導体層を用いることもできる。本実施の形態のようにポリシリコンのような結晶性半導体層を用いる場合、一導電型の半導体層を形成せず、結晶性半導体層に不純物を導入（添加）して一導電型を有する不純物領域を形成してもよい。また、ペンタセンなどの有機半導体を用いることもでき、有機半導体を液滴吐出法などによって選択的に形成すると、所望の形状に加工する工程を簡略化することができる。

20

【0150】

30

本実施の形態では、半導体層494として非晶質半導体層を結晶化し、結晶性半導体層を形成する。結晶化工程で、非晶質半導体層に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750で3分～24時間）により結晶化を行う。結晶化を助長する元素としては、鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）、銅（Cu）及び金（Au）から選ばれた一種又は複数種類を用いることができ、本実施の形態ではニッケルを用いる。

【0151】

40

結晶化を促進する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン（P）、窒素（N）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、ボロン（B）、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、Kr（クリプトン）、Xe（キセノン）から選ばれた一種または複数種を用いることができる。本実施の形態では、ゲッタリングシンクとして機能する不純物元素を含む半導体層として、n型を付与する不純物元素であるリン（P）を含んだn型を有する半導体層を形成する。結晶化を促進する元素を含む結晶性半導体層に、n型を有する半導体層を形成し、熱処理（550～750で3分～24時間）を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、n型を有する半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減され、半導体層494が形成される。一方

50

n型を有する半導体層は、結晶性を促進する元素である金属元素を含む、n型を有する半導体層492a、n型を有する半導体層492bとなる。このようにn型を有する半導体層492a、n型を有する半導体層492bは、半導体層494のゲッタリングシンクとしても機能し、そのままソース領域及びドレイン領域としても機能する。

【0152】

本実施の形態では、半導体層の結晶化工程とゲッタリング工程を複数の加熱処理により行うが、結晶化工程とゲッタリング工程を一度の加熱処理により行うこともできる。この場合は、非晶質半導体層を形成し、結晶化を促進する元素を添加し、ゲッタリングシンクとなる半導体層を形成した後、加熱処理を行えばよい。

【0153】

本実施の形態では、ゲート絶縁層を複数層の積層で形成し、ゲート絶縁膜497としてゲート電極層493側から窒化酸化珪素膜、酸化窒化珪素膜を形成し、2層の積層構造とする。積層される絶縁層は、同チャンバー内で真空を破らずに同一温度下で、反応ガスを切り替えながら連続的に形成するとよい。真空を破らずに連続的に形成すると、積層する膜同士の界面が汚染されるのを防ぐことができる。

10

【0154】

チャネル保護層496は、液滴吐出法を用いてポリイミド又はポリビニルアルコール等を滴下してもよい。その結果、露光工程を省略することができる。チャネル保護層としては、無機材料（酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素など）、感光性または非感光性の有機材料（有機樹脂材料）（ポリイミド、アクリル、ポリアミド、ポリイミドアミド、レジスト、ベンゾシクロブテンなど）、低誘電率材料などの一種、もしくは複数種からなる膜、またはこれらの膜の積層などを用いることができる。シロキサン材料を用いてもよい。作製法としては、プラズマCVD法や熱CVD法などの気相成長法やスパッタリング法を用いることができる。また、液滴吐出法や、印刷法（スクリーン印刷やオフセット印刷などパターンが形成される方法）、ディスペンサ法を用いることもできる。塗布法で得られる塗布膜なども用いることができる。

20

【0155】

まず、基板480側に放射する場合、つまり下面放射を行う場合について、図16(A)を用いて説明する。この場合、薄膜トランジスタ481に電気的に接続するように、ソース電極層又はドレイン電極層487bに接して、第1の電極層484、電界発光層485、第2の電極層486が順に積層される。電界発光層485及び第2の電極層486は隔壁として機能する絶縁層498上にも形成される。光が透過する基板480は少なくとも可視領域の光に対して透光性を有する必要がある。次に、基板460と反対側に放射する場合、つまり上面放射を行う場合について、図16(B)を用いて説明する。薄膜トランジスタ461は、前述した薄膜トランジスタの同様に形成することができる。

30

【0156】

薄膜トランジスタ461に電気的に接続するソース電極層又はドレイン電極層462が第1の電極層463と接し、電気的に接続する。第1の電極層463、電界発光層464、第2の電極層465が順に積層される。ソース電極層又はドレイン電極層462は反射性を有する金属層であり、発光素子から放射される光を矢印の方向である上面に反射する。ソース電極層又はドレイン電極層462は第1の電極層463と積層する構造となっているので、第1の電極層463に透光性の材料を用いて、光が透過しても、該光はソース電極層又はドレイン電極層462において反射され、基板460と反対側に放射する。もちろん第1の電極層463を反射性を有する金属膜を用いて形成してもよい。発光素子から放出する光は第2の電極層465を透過して放出されるので、第2の電極層465は、少なくとも可視領域の光において透光性を有する材料で形成する。最後に、光が基板470側とその反対側の両側に放射する場合、つまり両面放射を行う場合について、図16(C)を用いて説明する。薄膜トランジスタ471もチャネル保護型の薄膜トランジスタである。薄膜トランジスタ471の半導体層に電気的に接続するソース電極層又はドレイン電極層477に第1の電極層472が電気的に接続している。第1の電極層472、電界発

40

50

光層 473、第2の電極層 474 が順に積層される。このとき、第1の電極層 472 と第2の電極層 474 のどちらも少なくとも可視領域の光において透光性を有する材料、又は光を透過できる厚さで形成すると、両面放射が実現する。この場合、光が透過する絶縁層や基板 470 も少なくとも可視領域の光に対して透光性を有する必要がある。

【0157】

本実施の形態において適用できる発光素子の形態を図18に示す。発光素子は、電界発光層 860 を第1の電極層 870 と第2の電極層 850 で挟んだ構成になっている。第1の電極層及び第2の電極層は仕事関数を考慮して材料を選択する必要があり、そして第1の電極層及び第2の電極層は、画素構成によりいずれも陽極、又は陰極となりうる。本実施の形態では、駆動用 TFT の極性が N チャネル型であるため、第1の電極層を陰極、第2の電極層を陽極とすると好ましい。また駆動用 TFT の極性が p チャネル型である場合、第1の電極層を陽極、第2の電極層を陰極とするとよい。

10

【0158】

図18 (A) 及び (B) は、第1の電極層 870 が陽極であり、第2の電極層 850 が陰極である場合であり、電界発光層 860 は、第1の電極層 870 側から、HIL (ホール注入層) とHTL (ホール輸送層) との積層からなるバッファ層 804、EML (発光層) 803、ETL (電子輸送層) とEIL (電子注入層) との積層からなるバッファ層 802、第2の電極層 850 の順に積層するのが好ましい。図18 (A) は第1の電極層 870 から光を放射する構成であり、第1の電極層 870 は透光性を有する酸化物導電性材料からなる電極層 805 で構成し、第2の電極層は電界発光層 860 側から、LiF や MgAg などアルカリ金属又はアルカリ土類金属を含む電極層 801 とアルミニウムなどの金属材料で形成する電極層 800 より構成されている。図18 (B) は第2の電極層 850 から光を放射する構成であり、第1の電極層は、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する電極層 807 と、酸化珪素を 1~15 原子% の濃度で含む酸化物導電性材料で形成する第2の電極層 806 より構成されている。第2の電極層は、第2の電極層は電界発光層 860 側から、LiF や MgAg などアルカリ金属又はアルカリ土類金属を含む電極層 801 とアルミニウムなどの金属材料で形成する電極層 800 より構成されているがいずれの層も 100 nm 以下の厚さとして光を透過可能な状態としておくことで、第2の電極層 850 から光を放射することが可能となる。

20

【0159】

図18 (C) 及び (D) は、第1の電極層 870 が陰極であり、第2の電極層 850 が陽極である場合であり、電界発光層 860 は、陰極側からEIL (電子注入層) とETL (電子輸送層) との積層からなるバッファ層 802、EML (発光層) 803、HTL (ホール輸送層) とHIL (ホール注入層) との積層からなるバッファ層 804、陽極である第2の電極層 850 の順に積層するのが好ましい。図18 (C) は第1の電極層 870 から光を放射する構成であり、第1の電極層 870 は電界発光層 860 側から、LiF や MgAg などアルカリ金属又はアルカリ土類金属を含む電極層 801 とアルミニウムなどの金属材料で形成する電極層 800 より構成されているがいずれの層も 100 nm 以下の厚さとして光を透過可能な状態としておくことで、第1の電極層 870 から光を放射することが可能となる。第2の電極層は、電界発光層 860 側から、酸化珪素を 1~15 原子% の濃度で含む酸化物導電性材料で形成する第2の電極層 806、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する電極層 807 より構成されている。図18 (D) は第2の電極層 850 から光を放射する構成であり、第1の電極層 870 は電界発光層 860 側から、LiF や MgAg などアルカリ金属又はアルカリ土類金属を含む電極層 801 とアルミニウムなどの金属材料で形成する電極層 800 より構成されており、膜厚は電界発光層 860 で発光した光を反射可能な程度に厚く形成している。第2の電極層 850 は、少なくとも可視領域の光に対して透光性を有する酸化物導電性材料からなる電極層 805 で構成されている。なお電界発光層は、積層構造以外に単層構造、又は混合構造をとることがある。

30

40

50

【0160】

また、電界発光層として、赤色（R）、緑色（G）、青色（B）の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成する。赤色（R）、緑色（G）、青色（B）の発光を示す材料はカラーフィルタ同様、液滴吐出法により形成することもでき（低分子または高分子材料など）、この場合マスクを用いずとも、RGBの塗り分けを行うことができるため好ましい。

【0161】

また上面放射型の場合で、第2の電極層に透光性を有するITOやITSOを用いる場合、ベンゾオキサゾール誘導体（BzOs）にLiを添加したBzOs-Liなどを用いることができる。また例えばEMLは、R、G、Bのそれぞれの発光色に対応したドーパント（Rの場合DCM等、Gの場合DMQD等）をドープしたAlq₃を用いればよい。10

【0162】

なお、電界発光層は上記材料に限定されない。例えば、CuPcやPEDOTの代わりに酸化モリブデン（MoO_x：x=2～3）等の酸化物と-NPDやルブレンを共蒸着して形成し、ホール注入性を向上させることもできる。また電界発光層の材料は、有機材料（低分子又は高分子を含む）、又は有機材料と無機材料の複合材料として用いることができる。以下発光素子を形成する材料について詳細に述べる。

【0163】

電荷注入輸送物質のうち、特に電子輸送性の高い物質としては、例えばトリス（8-キノリノラト）アルミニウム（略称：Alq₃）、トリス（5-メチル-8-キノリノラト）アルミニウム（略称：Almq₃）、ビス（10-ヒドロキシベンゾ[h]-キノリナト）ベリリウム（略称：BeBq₂）、ビス（2-メチル-8-キノリノラト）-4-フェニルフェノラト-アルミニウム（略称：BALq）など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等が挙げられる。また正孔輸送性の高い物質としては、例えば4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル（略称：-NPD）や4,4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル（略称：TPD）や4,4',4'''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン（略称：TDATA）、4,4',4'''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン（略称：MTDATA）などの芳香族アミン系（即ち、ベンゼン環-窒素の結合を有する）の化合物が挙げられる。20

【0164】

また、電荷注入輸送物質のうち、特に電子注入性の高い物質としては、フッ化リチウム（LiF）、フッ化セシウム（CsF）、フッ化カルシウム（CaF₂）等のようなアルカリ金属又はアルカリ土類金属の化合物が挙げられる。また、この他、Alq₃のような電子輸送性の高い物質とマグネシウム（Mg）のようなアルカリ土類金属との混合物であってもよい。30

【0165】

電荷注入輸送物質のうち、正孔注入性の高い物質としては、例えば、モリブデン酸化物（MoO_x）やバナジウム酸化物（VO_x）、ルテニウム酸化物（RuO_x）、タンゲステン酸化物（WO_x）、マンガン酸化物（MnO_x）等の金属酸化物が挙げられる。また、この他、フタロシアニン（略称：H₂Pc）や銅フタロシアニン（CuPc）等のフタロシアニン系の化合物が挙げられる。40

【0166】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R（赤）、G（緑）、B（青）の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルターを設けた構成とすることで、色純度の向上や、画素部の鏡面化（映り込み）の防止を図ることができる。フィルターを設けることで、従来必要であるとされていた円偏光版などを省略することが可能となり、発光層から放射される光の損失を無くすことができる。さらに、斜方か50

ら画素部(表示画面)を見た場合に起こる色調の変化を低減することができる。

【0167】

発光材料には様々な材料がある。低分子系有機発光材料では、4-ジシアノメチレン-2-メチル-6-[2-(1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン(略称:DCJT)、2-tert-ブチル-4-ジシアノメチレン-6-[2-(1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン(略称:DCJTB)、ペリフランテン、2,5-ジシアノ-1,4-ビス[2-(10-メトキシ-1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]ベンゼン、N,N'-ジメチルキナクリドン(略称:DMQd)、クマリン6、クマリン545T、トリス(8-キノリノラト)アルミニウム(略称:Alq₃)、9,9'-ビアントリル、9,10-ジフェニルアントラセン(略称:DPA)や9,10-ビス(2-ナフチル)アントラセン(略称:DNA)等を用いることができる。また、この他の物質でもよい。

【0168】

一方、高分子系有機発光材料は低分子系に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することが可能であるので、素子の作製が比較的容易である。高分子系有機発光材料を用いた発光素子の構造は、低分子系有機発光材料を用いたときと基本的には同じであり、陰極側から、陰極、有機発光層、陽極の順の積層となる。しかし、高分子系有機発光材料を用いた発光層を形成する際には、低分子系有機発光材料を用いたときのような積層構造を形成させることは難しく、多くの場合2層構造となる。具体的には、陰極側から、陰極、発光層、正孔輸送層、陽極の順の積層構造である。

【0169】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の電界発光材料は、ポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチオフェン系、ポリフルオレン系が挙げられる。

【0170】

ポリパラフェニレンビニレン系には、ポリ(パラフェニレンビニレン) [PPV] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレンビニレン) [RO-PPV]、ポリ(2-(2'-エチル-ヘキソキシ)-5-メトキシ-1,4-フェニレンビニレン) [MEH-PPV]、ポリ(2-(ジアルコキシフェニル)-1,4-フェニレンビニレン) [ROPh-PPV] 等が挙げられる。ポリパラフェニレン系には、ポリパラフェニレン [PPP] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレン) [RO-PPP]、ポリ(2,5-ジヘキソキシ-1,4-フェニレン) 等が挙げられる。ポリチオフェン系には、ポリチオフェン [PT] の誘導体、ポリ(3-アルキルチオフェン) [PAT]、ポリ(3-ヘキシルチオフェン) [PHT]、ポリ(3-シクロヘキシルチオフェン) [PCHT]、ポリ(3-シクロヘキシル-4-メチルチオフェン) [PCHMT]、ポリ(3,4-ジシクロヘキシルチオフェン) [PDCHT]、ポリ[3-(4-オクチルフェニル)-チオフェン] [POPT]、ポリ[3-(4-オクチルフェニル)-2,2ビチオフェン] [PTOPT] 等が挙げられる。ポリフルオレン系には、ポリフルオレン [PF] の誘導体、ポリ(9,9-ジアルキルフルオレン) [PDAF]、ポリ(9,9-ジオクチルフルオレン) [PDOLF] 等が挙げられる。

【0171】

なお、正孔輸送性の高分子系有機発光材料を、陽極と発光性の高分子系有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させたものをスピノコート法などで塗布する。また、有機溶媒には不溶であるため、上述した発光性の有機発光材料との積層が可能である。正孔輸送性の高分子系有機発光材料としては、PEDOTとアクセプター材料としてのショウノウスルホン酸(CSA)の混合物、ポリアニリン[PANI]とアクセプター材料としてのポリスチレンスルホン酸[PSS]の混合物等が挙げられる。

10

20

30

40

50

【0172】

また、発光層は単色又は白色の発光を呈する構成とすることができます。白色発光材料を用いる場合には、画素の光放射側に特定の波長の光を透過するフィルター（着色層）を設けた構成としてカラー表示を可能にすることができます。

【0173】

白色に発光する発光層を形成するには、例えば、Alq₃、部分的に赤色発光色素であるナイルレッドをドープしたAlq₃、Alq₃、p-EtTAZ、TPD（芳香族ジアミン）を蒸着法により順次積層することで白色を得ることができる。また、スピンドルコートを用いた塗布法によりELを形成する場合には、塗布した後、真空加熱で焼成することが好み。例えば、正孔注入層として作用するポリ（エチレンジオキシチオフェン）/ポリ（スチレンスルホン酸）水溶液（PEDOT/PSS）を全面に塗布、焼成し、その後、発光層として作用する発光中心色素（1,1,4,4-テトラフェニル-1,3-ブタジエン（TPB）、4-ジシアノメチレン-2-メチル-6-（p-ジメチルアミノ-スチリル）-4H-ピラン（DCM1）、ナイルレッド、クマリン6など）ドープしたポリビニルカルバゾール（PVK）溶液を全面に塗布、焼成すればよい。10

【0174】

発光層は単層で形成することもでき、ホール輸送性のポリビニルカルバゾール（PVK）に電子輸送性の1,3,4-オキサジアゾール誘導体（PBD）を分散させてもよい。また、30wt%のPBDを電子輸送剤として分散し、4種類の色素（TPB、クマリン6、DCM1、ナイルレッド）を適量分散することで白色発光が得られる。ここで示した白色発光が得られる発光素子の他にも、発光層の材料を適宜選択することによって、赤色発光、緑色発光、または青色発光が得られる発光素子を作製することができる。20

【0175】

なお、正孔輸送性の高分子系有機発光材料を、陽極と発光性の高分子系有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させたものをスピンドルコート法などで塗布する。また、有機溶媒には不溶であるため、上述した発光性の有機発光材料との積層が可能である。正孔輸送性の高分子系有機発光材料としては、PEDOTとアクセプター材料としてのショウノウスルホン酸（CSA）の混合物、ポリアニリン[PANI]とアクセプター材料としてのポリスチレンスルホン酸[PSS]の混合物等が挙げられる。30

【0176】

さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。40

【0177】

三重項励起発光材料の一例としては、金属錯体をドーパントとして用いたものがあり、第三遷移系列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8~10属に属する元素を有する化合物を用いることも可能である。

【0178】

以上に掲げる発光層を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層などの機能性の各層を50

適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極層を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

【0179】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光装置の信頼性を向上させることができる。また、デジタル駆動、アナログ駆動どちらでも適用可能である。

【0180】

よって、図16には図示していないが、素子を有する基板と対向する封止基板にカラーフィルタ(着色層)を形成してもよい。カラーフィルタ(着色層)は液滴吐出法によって選択的に形成することができる。カラーフィルタ(着色層)を用いると、高精細な表示を行うこともできる。カラーフィルタ(着色層)により、各RGBの発光スペクトルにおいてプロードなピークを鋭くなるように補正できるからである。

【0181】

以上、各RGBの発光を示す材料を形成する場合を説明したが、単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。カラーフィルタ(着色層)や色変換層は、例えば封止基板に形成し、基板へ張り合わせればよい。また上述したように、単色の発光を示す材料、カラーフィルタ(着色層)、及び色変換層のいずれも液滴吐出法により形成することができる。

【0182】

もちろん単色発光の表示を行ってもよい。例えば、単色発光を用いてエリアカラータイプの表示装置を形成してもよい。エリアカラータイプは、パッシブマトリクス型の表示部が適しており、主に文字や記号を表示することができる。

【0183】

上記構成において、陰極としては、仕事関数が小さい材料を用いることが可能で、例えば、Ca、Al、CaF₂、MgAg、AlLi等が望ましい。電界発光層は、単層型、積層型、また層の界面がない混合型のいずれでもよい。またシングレット材料、トリプレット材料、又はそれらを組み合わせた材料や、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、その分子数により分けられた低分子系有機化合物、中分子系有機化合物(昇華性を有さず、且つ分子数が20以下、又は連鎖する分子の長さが10μm以下の有機化合物を指している)、高分子系有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせてもよい。第1の電極層484、第2の電極層465、第1の電極層472、第2の電極層474は光を透過する透明導電膜を用いて形成し、例えばITO、ITSOの他、酸化珪素を含んだ酸化インジウムに2~20wt%の酸化亜鉛(ZnO)を混合したターゲットを用いて形成された透明導電膜を用いる。なお、第1の電極層484、第1の電極層463、第1の電極層472形成前に、酸素雰囲気中のプラズマ処理や真空雰囲気下での加熱処理を行うとよい。隔壁(土手とも記す)は、珪素を含む材料、有機材料及び化合物材料を用いて形成する。また、多孔質膜を用いても良い。但し、アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、上層の薄膜が段切れせずに形成されるため好ましい。本実施の形態は、実施の形態1

10

20

30

40

50

、実施の形態 2 と自由に組み合わせることが可能である。

【0184】

(実施の形態 5)

次に、実施の形態 2 乃至 4 によって作製される表示パネルに駆動用のドライバ回路を実装する態様について説明する。

【0185】

まず、COG 方式を採用した表示装置について、図 22 (A) を用いて説明する。基板 2700 上には、文字や画像などの情報を表示する画素部 2701 が設けられる。複数の駆動回路が設けられた基板を、矩形状に分断し、分断後の駆動回路 (ドライバ IC とも表記) 2751 は、基板 2700 上に実装される。図 22 (A) は複数のドライバ IC 2751、該ドライバ IC 2751 の前に FPC 2750 を実装する形態を示す。また、分割する大きさを画素部の信号線側の辺の長さとほぼ同じにし、単数のドライバ IC とし、該ドライバ IC の前にテープを実装してもよい。

10

【0186】

また、TAB 方式を採用してもよく、その場合は、図 22 (B) で示すように複数のテープを貼り付けて、該テープにドライバ IC を実装すればよい。COG 方式の場合と同様に、単数のテープに単数のドライバ IC を実装してもよく、この場合には、強度の問題から、ドライバ IC を固定する金属片等を一緒に貼り付けるとよい。

20

【0187】

これらの表示パネルに実装されるドライバ IC は、生産性を向上させる観点から、矩形状の基板上に複数個作り込むとよい。

20

【0188】

つまり、基板上に駆動回路部と入出力端子を一つのユニットとする回路パターンを複数個形成し、最後に分割して取り出せばよい。ドライバ IC の長辺の長さは、画素部の一辺の長さや画素ピッチを考慮して、長辺が 15 ~ 80 mm、短辺が 1 ~ 6 mm の矩形状に形成してもよいし、画素領域の一辺、又は画素部の一辺と各駆動回路の一辺とを足した長さに形成してもよい。

【0189】

ドライバ IC の IC チップに対する外形寸法の優位性は長辺の長さにあり、長辺が 15 ~ 80 mm で形成されたドライバ IC を用いると、画素部に対応して実装するのに必要な数が IC チップを用いる場合よりも少なくて済み、製造上の歩留まりを向上させることができる。また、ガラス基板上にドライバ IC を形成すると、母体として用いる基板の形状に限定されないので生産性を損なうことがない。これは、円形のシリコンウェハから IC チップを取り出す場合と比較すると、大きな優位点である。

30

【0190】

また、図 25 (B) のように走査線側駆動回路 3702 は基板上に一体形成される場合、画素部 3701 の外側の領域には、信号線側の駆動回路駆動回路が形成されたドライバ IC が実装される。これらのドライバ IC は、信号線側の駆動回路である。RGB フルカラーに対応した画素領域を形成するためには、XGA クラスで信号線の本数が 3072 本必要であり、UXGA クラスでは 4800 本が必要となる。このような本数で形成された信号線は、画素部 3701 の端部で数ブロック毎に区分して引出線を形成し、ドライバ IC の出力端子のピッチに合わせて集められる。

40

【0191】

ドライバ IC は、基板上に形成された結晶質半導体により形成されることが好適であり、該結晶質半導体は連続発光のレーザ光を照射することで形成されることが好適である。従って、当該レーザ光を発生させる発振器としては、連続発光の固体レーザ又は気体レーザを用いる。連続発光のレーザを用いると、結晶欠陥が少なく、大粒径の多結晶半導体層を用いて、トランジスタを作成することが可能となる。また移動度や応答速度が良好なために高速駆動が可能で、従来よりも素子の動作周波数を向上させることができ、特性バラツキが少ないために高い信頼性を得ることができる。なお、さらなる動作周波数の向上を

50

目的として、トランジスタのチャネル長方向とレーザ光の走査方向と一致させるとよい。これは、連続発光レーザによるレーザ結晶化工程では、トランジスタのチャネル長方向とレーザ光の基板に対する走査方向とが概ね並行（好ましくは-30度以上30度以下）であるときに、最も高い移動度が得られるためである。なおチャネル長方向とは、チャネル形成領域において、電流が流れる方向、換言すると電荷が移動する方向と一致する。このように作製したトランジスタは、結晶粒がチャネル方向に延在する多結晶半導体層によって構成される活性層を有し、このことは結晶粒界が概ねチャネル方向に沿って形成されていることを意味する。

【0192】

レーザ結晶化を行うには、レーザ光の大幅な絞り込みを行うことが好ましく、そのレーザ光の形状（ビームスポット）の幅は、ドライバICの短辺の同じ幅の1mm以上3mm以下程度とすることがよい。また、被照射体に対して、十分に且つ効率的なエネルギー密度を確保するために、レーザ光の照射領域は、線状であることが好ましい。但し、ここでいう線状とは、厳密な意味で線を意味しているのではなく、アスペクト比の大きい長方形もしくは長橢円形を意味する。例えば、アスペクト比が2以上（好ましくは10以上100以下）のものを指す。このように、レーザ光のレーザ光の形状（ビームスポット）の幅をドライバICの短辺と同じ長さとすることで、生産性を向上させた表示装置の作製方法を提供することができる。

【0193】

図22（A）、（B）のように走査線駆動回路及び信号線駆動回路の両方として、ドライバICを実装してもよい。その場合には、走査線側と信号線側で用いるドライバICの仕様を異なるものにするとよい。

【0194】

画素領域は、信号線と走査線が交差してマトリクスを形成し、各交差部に対応してトランジスタが配置される。本発明は、画素領域に配置されるトランジスタとして、非晶質半導体又はセミアモルファス半導体をチャネル部としたTFTを用いることを特徴とする。非晶質半導体は、プラズマCVD法やスパッタリング法等の方法により形成する。セミアモルファス半導体は、プラズマCVD法で300以下の温度で形成することが可能であり、例えば、外寸 550×650 mmの無アルカリガラス基板であっても、トランジスタを形成するのに必要な膜厚を短時間で形成するという特徴を有する。このような製造技術の特徴は、大画面の表示装置を作製する上で有効である。また、セミアモルファスTFTは、SASでチャネル形成領域を構成することにより $2 \sim 10 \text{ cm}^2 / \text{V} \cdot \text{sec}$ の電界効果移動度を得ることができる。また本発明を用いると、このようなチャネル幅が短い微細な配線も密着性よく形成することができるので、ショート等の不良が生じることなく安定的に形成することができる。画素を十分機能させるのに必要な電気特性を有するTFTを形成できる。従って、このTFTを画素のスイッチング用素子や、走査線側の駆動回路を構成する素子として用いることができる。従って、システムオンパネル化を実現した表示パネルを作製することができる。

【0195】

半導体層をSASで形成したTFTを用いることにより、走査線側駆動回路も基板上に一体形成することができ、半導体層をASで形成したTFTを用いる場合には、走査線側駆動回路及び信号線側駆動回路の両方をドライバICとして実装するとよい。

【0196】

その場合には、走査線側と信号線側で用いるドライバICの仕様を異なるものにすることが好適である。例えば、走査線側のドライバICを構成するトランジスタには30V程度の耐圧が要求されるものの、駆動周波数は100kHz以下であり、比較的高速動作は要求されない。従って、走査線側のドライバを構成するトランジスタのチャネル長（L）は十分大きく設定することが好適である。一方、信号線側のドライバICのトランジスタには、12V程度の耐圧があれば十分であるが、駆動周波数は3Vにて65MHz程度であり、高速動作が要求される。そのため、ドライバを構成するトランジスタのチャネル長な

10

20

30

40

50

どはミクロンルールで設定することが好適である。本発明を用いると、微細なパターン形成が制御性よくできるので、このようなミクロンルールにも十分に対応することが可能である。

【0197】

ドライバICの実装方法は、特に限定されるものではなく、公知のCOG方法やワイヤボンディング方法、或いはTAB方法を用いることができる。

【0198】

ドライバICの厚さは、対向基板と同じ厚さとすることで、両者の間の高さはほぼ同じものとなり、表示装置全体としての薄型化に寄与する。また、それぞれの基板を同じ材質のもので作製することにより、この表示装置に温度変化が生じても熱応力が発生することなく、TFTで作製された回路の特性を損なうことはない。その他にも、本実施形態で示すようにICチップよりも長尺のドライバICで駆動回路を実装することにより、1つの画素領域に対して、実装されるドライバICの個数を減らすことができる。10

【0199】

以上のようにして、表示パネルに駆動回路を組み入れることができる。

【0200】

(実施の形態6)

本発明の表示装置に具備される保護回路の一例について説明する。

【0201】

図22で示すように、外部回路と内部回路の間に保護回路2713を形成することができる。保護回路は、TFT、ダイオード、抵抗素子及び容量素子等から選択された1つ又は複数の素子によって構成されるものであり、以下にはいくつかの保護回路の構成とその動作について説明する。まず、外部回路と内部回路の間に配置される保護回路であって、1つの入力端子に対応した保護回路の等価回路図の構成について、図24を用いて説明する。図24(A)に示す保護回路は、pチャネル型薄膜トランジスタ7220、7230、容量素子7210、7240、抵抗素子7250を有する。抵抗素子7250は2端子の抵抗であり、一端には入力電圧Vin(以下、Vinと表記)が、他端には低電位電圧VSS(以下、VSSと表記)が与えられる。20

【0202】

図24(B)に示す保護回路は、pチャネル型薄膜トランジスタ7220、7230を、整流性を有するダイオード7260、7270で代用した等価回路図である。図24(C)に示す保護回路は、pチャネル型薄膜トランジスタ7220、7230を、TFT7350、7360、7370、7380で代用した等価回路図である。また、上記とは別の構成の保護回路として、図24(D)に示す保護回路は、抵抗7280、7290と、nチャネル型薄膜トランジスタ7300を有する。図24(E)に示す保護回路は、抵抗7280、7290、pチャネル型薄膜トランジスタ7310及びnチャネル型薄膜トランジスタ7320を有する。保護回路を設けることで電位の急激な変動を防いで、素子の破壊又は損傷を防ぐことができ、信頼性が向上する。なお、上記保護回路を構成する素子は、耐圧に優れた非晶質半導体により構成することが好ましい。本実施の形態は、上記の実施の形態と自由に組み合わせることが可能である。30

【0203】

本実施の形態は、実施の形態1乃至5とそれぞれ組み合わせて用いることが可能である。

【0204】

(実施の形態7)

本実施の形態で示す表示パネルの画素の構成について、図17に示す等価回路図を参照して説明する。本実施の形態では、画素の表示素子として発光素子(EL素子)を用いる例を示す。

【0205】

図17(A)に示す画素は、列方向に信号線710及び電源線711、電源線712、

10

20

30

40

50

電源線 713、行方向に走査線 714 が配置される。また、TFT701 は、スイッチング用 TFT、TFT703 は駆動用 TFT、TFT704 は電流制御用 TFT であり、他に容量素子 702 及び発光素子 705 を有する。

【0206】

図 17 (C) に示す画素は、TFT703 のゲート電極が、行方向に配置された電源線 715 に接続される点が異なっており、それ以外は図 17 (A) に示す画素と同じ構成である。つまり、図 17 (A) (C) に示す両画素は、同じ等価回路図を示す。しかしながら、列方向に電源線 712 が配置される場合 (図 17 (A)) と、行方向に電源線 715 が配置される場合 (図 17 (C)) では、各電源線は異なるレイヤーの導電体層で形成される。ここでは、TFT703 のゲート電極が接続される配線に注目し、これらを作製するレイヤーが異なることを表すために、図 17 (A) (C) として分けて記載する。

10

【0207】

図 17 (A) (C) に示す画素の特徴として、画素内に TFT703、TFT704 が直列に接続されており、TFT703 のチャネル長 L_3 、チャネル幅 W_3 、TFT704 のチャネル長 L_4 、チャネル幅 W_4 は、 $L_3 / W_3 : L_4 / W_4 = 5 \sim 6000 : 1$ を満たすように設定される点が挙げられる。6000 : 1 を満たす場合の一例としては、 L_3 が $500 \mu\text{m}$ 、 W_3 が $3 \mu\text{m}$ 、 L_4 が $3 \mu\text{m}$ 、 W_4 が $100 \mu\text{m}$ の場合がある。また本発明を用いると、微細な加工ができるので、このようなチャネル幅が短い微細な配線も、ショート等の不良が生じることなく安定的に形成することができる。よって、図 17 (A) (C) のような画素を十分機能させるのに必要な電気特性を有する TFT を形成でき、表示能力の優れた信頼性の高い表示パネルを作製することが可能となる。

20

【0208】

なお、TFT703 は、飽和領域で動作し発光素子 705 に流れる電流値を制御する役目を有し、TFT704 は線形領域で動作し発光素子 705 に対する電流の供給を制御する役目を有する。両 TFT は同じ導電型を有していると作製工程上好ましい。また TFT703 には、エンハンスマント型だけでなく、ディブリーション型の TFT を用いてよい。上記構成を有する本発明は、TFT704 が線形領域で動作するために、TFT704 の V_{GS} の僅かな変動は発光素子 705 の電流値に影響を及ぼさない。つまり、発光素子 705 の電流値は、飽和領域で動作する TFT703 により決定される。上記構成を有する本発明は、TFT の特性バラツキに起因した発光素子の輝度ムラを改善して画質を向上させた表示装置を提供することができる。

30

【0209】

図 17 (A) ~ (D) に示す画素において、TFT701 は、画素に対するビデオ信号の入力を制御するものであり、TFT701 がオンして、画素内にビデオ信号が入力されると、容量素子 702 にそのビデオ信号が保持される。なお図 17 (A) (C) には、容量素子 702 を設けた構成を示したが、本発明はこれに限定されず、ビデオ信号を保持する容量がゲート容量などでもかなうことが可能な場合には、明示的に容量素子 702 を設けなくてもよい。

【0210】

発光素子 705 は、2 つの電極間に電界発光層が挟まれた構造を有し、順バイアス方向の電圧が印加されるように、画素電極と対向電極の間 (陽極と陰極の間) に電位差が設けられる。電界発光層は有機材料や無機材料等の広汎に渡る材料により構成され、この電界発光層におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光 (蛍光) と、三重項励起状態から基底状態に戻る際の発光 (リン光) とが含まれる。

40

【0211】

図 17 (B) に示す画素は、TFT706 と走査線 716 を追加している以外は、図 17 (A) に示す画素構成と同じである。同様に、図 17 (D) に示す画素は、TFT706 と走査線 716 を追加している以外は、図 17 (C) に示す画素構成と同じである。

【0212】

TFT706 は、新たに配置された走査線 716 によりオン又はオフが制御される。T

50

F T 7 0 6 がオンになると、容量素子 7 0 2 に保持された電荷は放電し、T F T 7 0 6 がオフする。つまり、T F T 7 0 6 の配置により、強制的に発光素子 7 0 5 に電流が流れない状態を作ることができる。従って、図 17 (B) (D) の構成は、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時に点灯期間を開始することができるため、デューティ比を向上することが可能となる。

【0213】

図 17 (E) に示す画素は、列方向に信号線 7 5 0 、電源線 7 5 1 、電源線 7 5 2 、行方向に走査線 7 5 3 が配置される。また、T F T 7 4 1 はスイッチング用 T F T 、T F T 7 4 3 は駆動用 T F T であり、他に容量素子 7 4 2 及び発光素子 7 4 4 を有する。図 17 (F) に示す画素は、T F T 7 4 5 と走査線 7 5 4 を追加している以外は、図 17 (E) に示す画素構成と同じである。なお、図 17 (F) の構成も、T F T 7 4 5 の配置により、デューティ比を向上することが可能となる。

【0214】

以上のように、本発明を用いると、配線等のパターンを形成不良を生じることなく精密に安定して形成することができる、T F T に高い電気的特性や信頼性をも付与することができ、使用目的に合わせて画素の表示能力を向上するための応用技術にも十分対応できる。

【0215】

本実施の形態は、実施の形態 1 、実施の形態 2 、実施の形態 4 乃至 6 とそれ組み合わせて用いることが可能である。

【0216】

(実施の形態 8)

本実施の形態を図 10 を用いて説明する。図 10 は、本発明を適用して作製される T F T 基板 2 8 0 0 を用いて E L 表示モジュールを構成する一例を示している。図 10 において、T F T 基板 2 8 0 0 上には、画素により構成された画素部が形成されている。

【0217】

図 10 では、画素部の外側であって、駆動回路と画素との間に、画素に形成されたものと同様な T F T 又はその T F T のゲートとソース若しくはドレインの一方とを接続してダイオードと同様に動作させた保護回路部 2 8 0 1 が備えられている。駆動回路 2 8 0 9 は、単結晶半導体で形成されたドライバ I C 、ガラス基板上に多結晶半導体膜で形成されたスティックドライバ I C 、若しくは S A S で形成された駆動回路などが適用されている。

【0218】

T F T 基板 2 8 0 0 は、液滴吐出法で形成されたスペーサ 2 8 0 6 a 、スペーサ 2 8 0 6 b を介して封止基板 2 8 2 0 と固着されている。スペーサは、基板の厚さが薄く、また画素部の面積が大型化した場合にも、2枚の基板の間隔を一定に保つために設けておくことが好ましい。T F T 2 8 0 2 、T F T 2 8 0 3 とそれ接続する発光素子 2 8 0 4 、発光素子 2 8 0 5 上であって、T F T 基板 2 8 0 0 と封止基板 2 8 2 0 との間に空隙には少なくとも可視領域の光に対して透光性を有する樹脂材料を充填して固体化しても良いし、無水化した窒素若しくは不活性気体を充填させても良い。

【0219】

図 10 では発光素子 2 8 0 4 、発光素子 2 8 0 5 を上面放射型（トップエミッション型）の構成とした場合を示し、図中に示す矢印の方向に光を放射する構成としている。各画素は、画素を赤色、緑色、青色として発光色を異なれておくことで、多色表示を行うことができる。また、このとき封止基板 2 8 2 0 側に各色に対応した着色層 2 8 0 7 a 、着色層 2 8 0 7 b 、着色層 2 8 0 7 c を形成しておくことで、外部に放射される発光の色純度を高めることができる。また、画素を白色発光素子として着色層 2 8 0 7 a 、着色層 2 8 0 7 b 、着色層 2 8 0 7 c と組み合わせても良い。

【0220】

外部回路である駆動回路 2 8 0 9 は、外部回路基板 2 8 1 1 の一端に設けられた走査線若しくは信号線接続端子と、配線基板 2 8 1 0 で接続される。また、T F T 基板 2 8 0 0

10

20

30

40

50

に接して若しくは近接させて、ヒートパイプ 2813 と放熱板 2812 を設け、放熱効果を高める構成としても良い。

【0221】

なお、図10では、トップエミッションのELモジュールとしたが、発光素子の構成や外部回路基板の配置を変えてボトムエミッション構造、もちろん上面、下面両方から光が放射する両面放射構造としても良い。トップエミッション型の構成の場合、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法により形成することができ、ポリイミドなどの樹脂材料に、顔料系の黒色樹脂やカーボンブラック等を混合させて形成すればよく、その積層でもよい。

【0222】

また、EL表示モジュールは、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するようにしてもよい。また上面放射型の表示装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させててもよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板、位相差板としては $1/4$ 板と $1/2$ 板とを用い、光を制御できるように設計すればよい。構成としては、TFT素子基板側から純に、発光素子、封止基板（封止材）、位相差板、位相差板（ $1/4$ 板、 $1/2$ 板）、偏光板という構成になり、発光素子から放射された光は、これらを通過し偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の表示装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高繊細で精密な画像を表示することができる。

【0223】

TFT基板 2800において、画素部が形成された側にシール材や接着性の樹脂を用いて樹脂フィルムを貼り付けて封止構造を形成してもよい。本実施の形態では、ガラス基板を用いるガラス封止を示したが、樹脂による樹脂封止、プラスチックによるプラスチック封止、フィルムによるフィルム封止、など様々な封止方法を用いることができる。樹脂フィルムの表面には水蒸気の透過を防止するガスバリア膜を設けておくと良い。フィルム封止構造とすることで、さらなる薄型化及び軽量化を図ることができる。

【0224】

本実施の形態は、実施の形態1、実施の形態2、実施の形態4乃至7とそれぞれ組み合わせて用いることが可能である。

【0225】

（実施の形態9）

本実施の形態を図14及び図15を用いて説明する。図14、図15は、本発明を適用して作製されるTFT基板 2600を用いて液晶表示モジュールを構成する一例を示している。

【0226】

図14は液晶表示モジュールの一例であり、TFT基板 2600と対向基板 2601がシール材 2602により固着され、その間に画素部 2603と液晶層 2604が設けられ表示領域を形成している。着色層 2605はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。TFT基板 2600と対向基板 2601の外側には偏光板 2606、2607、レンズフィルム 2613が配設されている。光源は冷陰極管 2610と反射板 2611により構成され、回路基板 2612は、フレキシブル配線基板 2609によりTFT基板 2600、駆動回路 2608と接続され、コントロール回路や電源回路などの外部回路が組み込まれている。液晶表示モジュールには、TN（Twisted Nematic）モード、IPS（In-Plane-Switching）モード、MVA（Multi-domain Vertical Alignment）モード、ASM（Axialy S

10

20

30

40

50

symmetric aligned Micro-cell) モード、OCB モードなどを用いることができる。

【0227】

なかでも、本発明で作製する表示装置は高速応答が可能なOCBモードを用いることでより高性能化することができる。図15は図14の液晶表示モジュールにOCBモードを適用した一例であり、FS-LCD(Field sequential-LCD)となっている。FS-LCDは、1フレーム期間に赤色発光と緑色発光と青色発光をそれぞれ行うものであり、時間分割を用いて画像を合成しカラー表示を行うことが可能である。また、各発光を発光ダイオードまたは冷陰極管等で行うので、カラーフィルタが不要である。よって、3原色のカラーフィルタを並べる必要がないため同じ面積で9倍の画素を表示できる。一方、1フレーム期間に3色の発光を行うため、液晶の高速な応答が求められる。本発明の表示装置に、FS方式、及びOCBモードを適用すると、一層高性能で高画質な表示装置、また液晶テレビジョン装置を完成させることができる。

【0228】

OCBモードの液晶層は、いわゆるセル構造を有している。セル構造とは、液晶分子のプレチルト角がアクティブマトリクス基板と対向基板との基板間の中心面に対して対称の関係で配向された構造である。セル構造の配向状態は、基板間に電圧が印加されていない時はスプレイ配向となり、電圧を印加するとペンド配向に移行する。さらに電圧を印加するとペンド配向の液晶分子が両基板と垂直に配向し、光が透過する状態となる。なお、OCBモードにすると、従来のTNモードより約10倍速い高速応答性を実現できる。

【0229】

また、FS方式に対応するモードとして、高速動作が可能な強誘電性液晶(FLC: Ferroelectric Liquid Crystal)を用いたHV-FLC、SS-FLCなども用いることができる。OCBモードは粘度の比較的低いネマチック液晶が用いられ、HV-FLC、SS-FLCには、スマートチック液晶が用いられるが、液晶材料としては、FLC、ネマチック液晶、スマートチック液晶などの材料を用いることができる。

【0230】

また、液晶表示モジュールの高速光学応答速度は、液晶表示モジュールのセルギャップを狭くすることで高速化する。また液晶材料の粘度を下げることでも高速化できる。上記高速化は、TNモードの液晶表示モジュールの画素領域の画素、またはドットピッチが30μm以下の場合に、より効果的である。

【0231】

図15の液晶表示モジュールは透過型の液晶表示モジュールを示しており、光源として赤色光源2910a、緑色光源2910b、青色光源2910cが設けられている。光源は赤色光源2910a、緑色光源2910b、青色光源2910cをそれぞれオンオフを制御するために、制御部2912が設置されている。制御部2912によって、各色の発光は制御され、液晶に光は入射し、時間分割を用いて画像を合成し、カラー表示が行われる。

【0232】

以上のように本発明を用いると、高繊細、高信頼性の液晶表示モジュールを作製することができる。

【0233】

本実施の形態は、実施の形態1、実施の形態3、実施の形態5、実施の形態6とそれ組み合わせて用いることが可能である。

【0234】

(実施の形態10)

本発明によって形成される表示装置によって、テレビジョン装置を完成させることができる。図21はテレビジョン装置の主要な構成を示すブロック図を示している。表示パ

10

20

30

40

50

ネルには、図25(A)で示すような構成として画素部761のみが形成されて走査線側駆動回路763と信号線側駆動回路762とが、図22(B)のようなTAB方式により実装される場合と、図22(A)のようなCOG方式により実装される場合と、図25(B)に示すようにTFTを形成し、画素部761と走査線側駆動回路763を基板上に一体形成し信号線側駆動回路762を別途ドライバICとして実装する場合、また図25(C)のように画素部761と信号線側駆動回路762と走査線側駆動回路763を基板上に一体形成する場合などがあるが、どのような形態としても良い。

【0235】

その他の外部回路の構成として、映像信号の入力側では、チューナ764で受信した信号のうち、映像信号を増幅する映像信号増幅回路765と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路766と、その映像信号をドライバICの入力仕様に変換するためのコントロール回路767などからなっている。コントロール回路767は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路768を設け、入力デジタル信号をm個に分割して供給する構成としても良い。

【0236】

チューナ764で受信した信号のうち、音声信号は、音声信号増幅回路769に送られ、その出力は音声信号処理回路770を経てスピーカ773に供給される。制御回路771は受信局(受信周波数)や音量の制御情報を入力部772から受け、チューナ764や音声信号処理回路770に信号を送出する。

【0237】

これらの液晶表示モジュール、EL表示モジュールを、図20(A)、(B)に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。図10のようなEL表示モジュールを用いると、ELテレビジョン装置を、図14、図15のような液晶表示モジュールを用いると、液晶テレビジョン装置を完成することができる。表示モジュールにより主画面2003が形成され、その他付属設備としてスピーカ部2009、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

【0238】

筐体2001に表示用パネル2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モ뎀2004を介して有線又は無線による通信ネットワークに接続することにより一方向(送信者から受信者)又は双方向(送信者と受信者間、又は受信者間同士)の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン装置2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

【0239】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面をEL表示用パネルで形成し、サブ画面は点滅可能とする構成としても良い。本発明を用いると、このような大型基板を用いて、多くのTFTや電子部品を用いても、信頼性の高い表示装置とすることができます。

【0240】

図20(B)は例えば20~80インチの大型の表示部を有するテレビジョン装置であり、筐体2010、表示部2011、操作部であるリモコン装置2012、スピーカー部2013等を含む。本発明は、表示部2011の作製に適用される。図20(B)のテレビジョン装置は、壁かけ型となっており、設置するスペースを広く必要としない。

【0241】

10

20

30

40

50

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。

【0242】

(実施の形態11)

本発明を適用して、様々な表示装置を作製することができる。即ち、それら表示装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。

【0243】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、カーナビゲーション、カーステレオ、パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDigital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。それらの例を図19に示す。

【0244】

図19(A)は、パーソナルコンピュータであり、本体2101、筐体2102、表示部2103、キーボード2104、外部接続ポート2105、ポインティングマウス2106等を含む。本発明は、表示部2103の作製に適用される。本発明を用いると、小型化し、配線等が精密化しても、信頼性の高い高画質な画像を表示することができる。

【0245】

図19(B)は記録媒体を備えた画像再生装置（具体的にはDVD再生装置）であり、本体2201、筐体2202、表示部A2203、表示部B2204、記録媒体（DVD等）読み込み部2205、操作キー2206、スピーカー部2207等を含む。表示部A2203は主として画像情報を表示し、表示部B2204は主として文字情報を表示するが、本発明は、これら表示部A2203、表示部B2204の作製に適用される。本発明を用いると、小型化し、配線等が精密化しても、信頼性の高い高画質な画像を表示することができる。

【0246】

図19(C)は携帯電話であり、本体2301、音声出力部2302、音声入力部2303、表示部2304、操作スイッチ2305、アンテナ2306等を含む。本発明により作製される表示装置を表示部2304に適用することで、小型化し、配線等が精密化する携帯電話であっても、信頼性の高い高画質な画像を表示できる。

【0247】

図19(D)はビデオカメラであり、本体2401、表示部2402、筐体2403、外部接続ポート2404、リモコン受信部2405、受像部2406、バッテリー2407、音声入力部2408、操作キー2409等を含む。本発明は、表示部2402に適用することができる。本発明により作製される表示装置を表示部2402に適用することで、小型化し、配線等が精密化するビデオカメラであっても、信頼性の高い高画質な画像を表示できる。本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

(実施の形態12)

【0248】

本発明によりプロセッサ回路を有するチップ（無線チップ、無線プロセッサ、無線メモリ、無線タグともよぶ）として機能する半導体装置を形成することができる。本発明の半導体装置の用途は広範にわたるが、例えば、紙幣、硬貨、有価証券類、証書類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。

【0249】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するものの（金券）、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指し、プロセッサ回路を有するチップ90を設けることができる（図28(A)参照）。証書類

10

20

30

40

50

とは、運転免許証、住民票等を指し、プロセッサ回路を有するチップ91を設けることができる(図28(B)参照)。身の回り品とは、鞄、眼鏡等を指し、プロセッサ回路を有するチップ97を設けることができる(図28(C)参照)。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指し、プロセッサ回路を有するチップ93を設けることができる(図28(D)参照)。書籍類とは、書物、本等を指し、プロセッサ回路を有するチップ94を設けることができる(図28(E)参照)。記録媒体とは、DVDソフト、ビデオテープ等を指し、プロセッサ回路を有するチップ95を設けることができる(図28(F)参照)。乗物類とは、自転車等の車両、船舶等を指し、プロセッサ回路を有するチップ96を設けることができる(図28(G)参照)。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置(テレビ受像機、薄型テレビ受像機)、携帯電話等を指す。

【0250】

紙幣、硬貨、有価証券類、証書類、無記名債券類等にプロセッサ回路を有するチップを設けることにより、偽造を防止することができる。また、包装用容器類、書籍類、記録媒体等、身の回り品、食品類、生活用品類、電子機器等にプロセッサ回路を有するチップを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。乗物類、保健用品類、薬品類等にプロセッサ回路を有するチップを設けることにより、偽造や盗難の防止、薬品類ならば、薬の服用の間違いを防止することができる。プロセッサ回路を有するチップの設け方としては、物品の表面に貼ったり、物品に埋め込んだりして設ける。例えば、本ならば紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりするとよい。

【0251】

また、本発明より形成することが可能なプロセッサ回路を有するチップを、物の管理や流通のシステムに応用することで、システムの高機能化を図ることができる。例えば、荷札に設けられるプロセッサ回路を有するチップに記録された情報を、ベルトコンベアの脇に設けられたリーダライタで読み取ることで、流通過程及び配達先等の情報が読み出され、商品の検品や荷物の分配を簡単に行うことができる。

【0252】

本発明より形成することが可能なプロセッサ回路を有するチップの構造について図29を用いて説明する。プロセッサ回路を有するチップは、薄膜集積回路9303及びそれに接続されるアンテナ9304とで形成される。また、薄膜集積回路及びアンテナは、カバー材9301、9302により挟持される。薄膜集積回路9303は、接着剤を用いてカバー材に接着してもよい。図29においては、薄膜集積回路9303の一方の面が、接着剤9320を介してカバー材9301に接着されている。

【0253】

薄膜集積回路9303は、上記実施の形態のいずれかで示すTFTと同様に形成され、公知の剥離工程により剥離してカバー材に設ける。薄膜集積回路9303のTFTはアンテナ9304と接続しており、本実施の形態では、薄膜集積回路9303内のTFTのソース電極層又はドレイン電極層9322とアンテナ9304内の配線層9323が本発明の有孔バッファ層9321を介在して形成されている。有孔バッファ層9321は導電性であるのでソース電極層又はドレイン電極層9322と配線層9323とを電気的に接続することができる。かつ有孔バッファ層9321の有する孔に、配線層9323の一部が充填されるように形成されるため、ソース電極層又はドレイン電極層9322と配線層9323とは密着性よく形成される。また、薄膜集積回路9303に用いられる半導体素子はこれに限定されない。例えば、TFTの他に、記憶素子、ダイオード、光電変換素子、抵抗素子、コイル、容量素子、インダクタなどを用いることができる。

【0254】

図29で示すように、薄膜集積回路9303のTFT上には層間絶縁膜9311が形成さ

10

20

30

40

50

れ、層間絶縁膜 9311 を介して TFT に接続するアンテナ 9304 が形成される。また、層間絶縁膜 9311 及びアンテナ 9304 上には、窒化珪素膜等からなるバリア膜 9312 が形成されている。

【0255】

アンテナ 9304 は、金、銀、銅等の導電体を有する液滴を液滴吐出法により吐出し、乾燥焼成して形成する。液滴吐出法によりアンテナを形成することで、工程数の削減が可能であり、それに伴うコスト削減が可能である。また、アンテナ 9304 はディスペンサ法や印刷法（スクリーン印刷など）によって形成することもできる。

【0256】

カバー材 9301、9302 は、フィルム（ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなる）、纖維質な材料からなる紙、基材フィルム（ポリエステル、ポリアミド、無機蒸着フィルム、紙類等）と、接着性合成樹脂フィルム（アクリル系合成樹脂、エポキシ系合成樹脂等）との積層フィルムなどを用いることが好ましい。フィルムは、熱圧着により、被処理体と処理が行われるものであり、処理を行う際には、フィルムの最表面に設けられた接着層か、又は最外層に設けられた層（接着層ではない）を加熱処理によって溶かし、加圧により接着する。

【0257】

また、カバー材に紙、纖維、カーボングラファイト等の焼却無公害素材を用いることにより、使用済みプロセッサ回路を有するチップの焼却、又は裁断することが可能である。また、これらの材料を用いたプロセッサ回路を有するチップは、焼却しても有毒ガスを発生しないため、無公害である。

【0258】

なお、図 29 では、接着剤 9320 を介してカバー材 9301 にプロセッサ回路を有するチップを設けているが、該カバー材 9301 の代わりに、物品にプロセッサ回路を有するチップを貼付けて、使用しても良い。

【実施例 1】

【0259】

本実施例では、有孔バッファ層上に導電層を形成した試料を観察、評価した結果を示す。

【0260】

有孔バッファ層として、導電性のある孔を有する層を用いた。基板上に、酸化珪素ナノ粒子を含む ITO ゾルゲル溶液（溶媒として酢酸ブチルを含む）を塗布し、550 度（）で 1 時間焼成した。焼成後、酸化珪素ナノ粒子を含む ITO 層をフッ酸処理し、酸化珪素ナノ粒子を溶解させ、孔を有する ITO 層を形成した。孔を有する ITO 層に Ag を導電性材料として含む組成物を吐出し、導電層を形成した。以上の工程により、基板上に、有孔バッファ層とて孔を有する ITO 層、有孔バッファ層上に導電層を積層した試料（試料 1）を作製した。

【0261】

前記試料 1 の断面を走査透過型電子顕微鏡法（STEM：Scanning Transmission Electron Microscopy）によって観察した。STEM 写真を図 26 に示す。下層に凹凸を有して、白く見えるのが有孔バッファ層 83（ITO 層）であり、上層の黒い層が導電層 82（Ag 層）である。有孔バッファ層 83 である ITO 層は、孔を有しており、導電層 82 との界面も激しい凹凸形状となっている。その凹凸形状や孔を埋めるように、導電層 82 である Ag が入りこんでいる。これは、ITO 層中に孔（空洞）を形成するための材料である酸化珪素ナノ粒子の粒径が、Ag のナノ粒子の粒径よりも大きいため、酸化珪素ナノ粒子が形成する孔に Ag のナノ粒子が入り込むためである。本実施例では、酸化珪素ナノ粒子の粒径は 50 nm 以下であるのに対し、Ag のナノ粒子の粒径は 5 nm 以下であった。よって、図 26 の有孔バッファ層と導電層の界面の状態より、導電層が密着性よく形成されていることが確認できた。

【0262】

10

20

30

40

50

次に、上記のような有孔バッファ層と導電層の積層の試料に対し、テープによる剥離試験を行った。試料はガラス基板上に、スパッタ法により窒化珪素膜を形成した。窒化珪素膜上に試料1と同様に孔を有するITO層を有孔バッファ層として形成し、Agを導電性材料として含む組成物を吐出することで、導電層を形成した。導電層をレジストによりライン状に加工した後、その上に窒化珪素膜を形成し、試料2を作製した。有孔バッファ層及び導電層を挟むように形成した窒化珪素膜は、テープによる剥離力を高め、本発明による密着性向上の効果をより顕著に確認できるために形成した。

【0263】

試料2に対して、カプトンテープによる剥離試験を行った。剥離試験後の試料の光学顕微鏡写真を図27に示す。赤色のラインは導電層がなく有孔バッファ層80(ITO層)の領域であり、白色のラインが導電層81(Ag層)である。ライン幅ほぼ30μmに加工された導電層81はテープによっても剥離されず、有孔バッファ層によって密着性が向上されたことが確認できた。

【0264】

以上の結果から、本実施例で作製した孔を有する導電層である有孔バッファ層上に導電層を形成すると、導電層の密着性は向上し、安定性よく形成することができる。また、有孔バッファ層が導電性を有しているため、有孔バッファ層下の他の電極層、配線層、半導体層などと電気的に導通することができる。よって、ショート等の電気的不良も生じず、信頼性の高い表示装置を作製することができる。

【図面の簡単な説明】

【0265】

【図1】本発明を説明する概念図。

【図2】本発明を説明する概念図。

【図3】本発明に適用することのできる液滴吐出装置の構成を説明する図。

【図4】本発明の表示装置の作製方法を説明する図。

【図5】本発明の表示装置の作製方法を説明する図。

【図6】本発明の表示装置の作製方法を説明する図。

【図7】本発明の表示装置の作製方法を説明する図。

【図8】本発明の表示装置の作製方法を説明する図。

【図9】本発明の表示装置を説明する図。

【図10】本発明のEL表示モジュールの構成例を説明する断面図。

【図11】本発明の表示装置の作製方法を説明する図。

【図12】本発明の表示装置の作製方法を説明する図。

【図13】本発明の表示装置を説明する図。

【図14】本発明の液晶表示モジュールの構成例を説明する断面図。

【図15】本発明の液晶表示モジュールの構成例を説明する断面図。

【図16】本発明の表示装置の作製方法を説明する図。

【図17】本発明のEL表示パネルに適用できる画素の構成を説明する回路図。

【図18】本発明に適用できる発光素子の構成を説明する図。

【図19】本発明が適用される電子機器を示す図。

【図20】本発明が適用される電子機器を示す図。

【図21】本発明が適用される電子機器の主要な構成を示すブロック図。

【図22】本発明の表示装置の上面図。

【図23】本発明に適用することのできる液滴滴下装置の構成を説明する図。

【図24】本発明が適用される保護回路を示す図。

【図25】本発明の表示装置の上面図。

【図26】実施例1で作製した試料1のSEM写真。

【図27】実施例1で作製した試料2の光学顕微鏡写真。

【図28】本発明が適用される半導体装置を示す図。

【図29】本発明が適用される半導体装置を示す図。

10

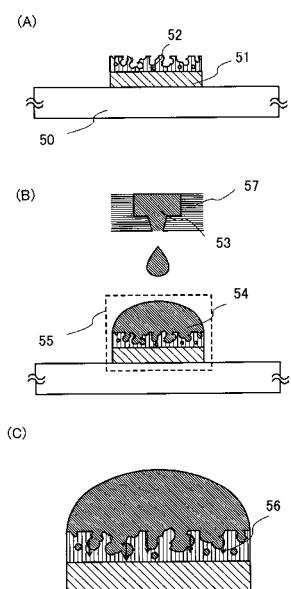
20

30

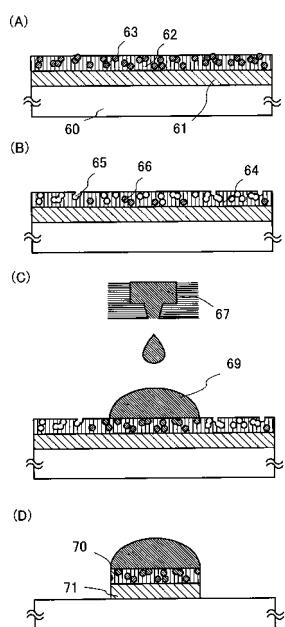
40

50

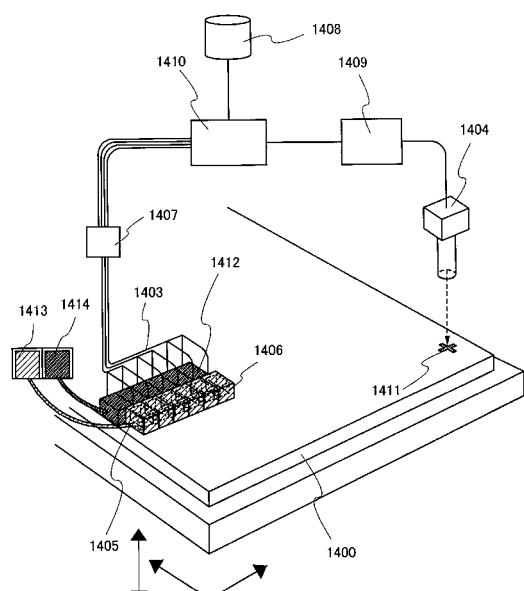
【図1】



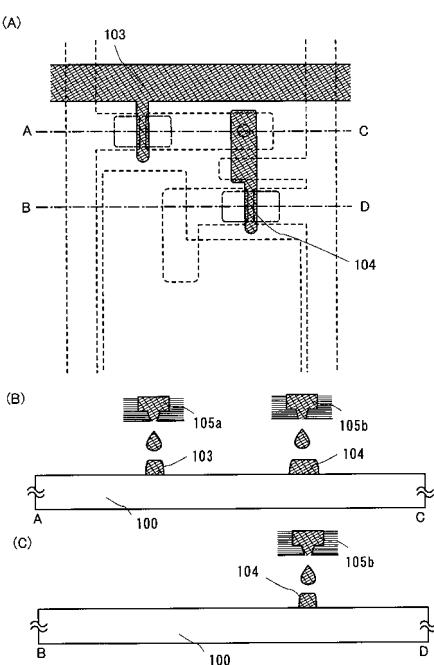
【図2】



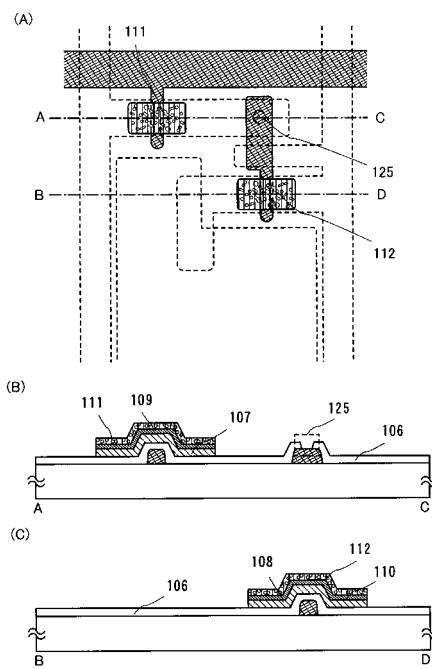
【図3】



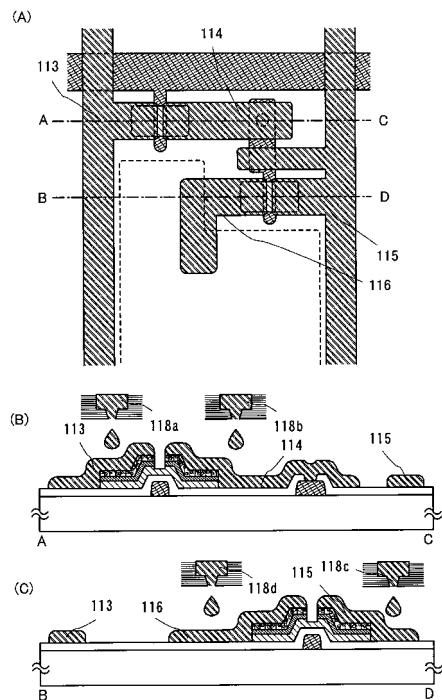
【図4】



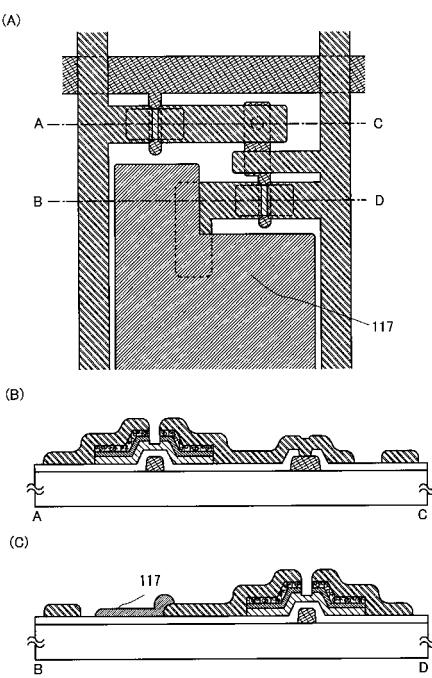
【図5】



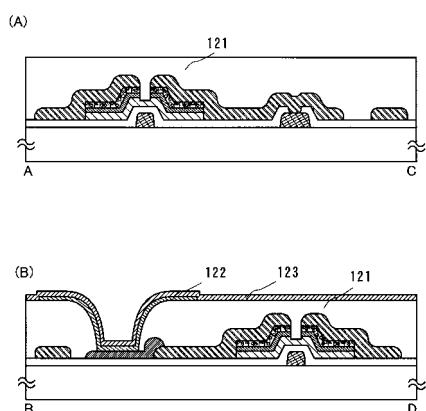
【図6】



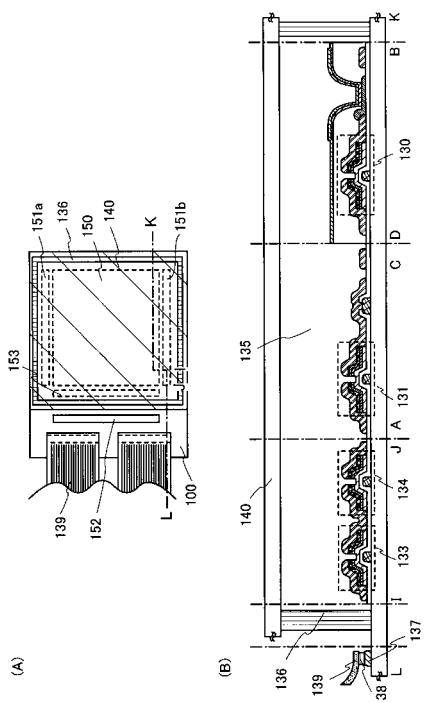
【図7】



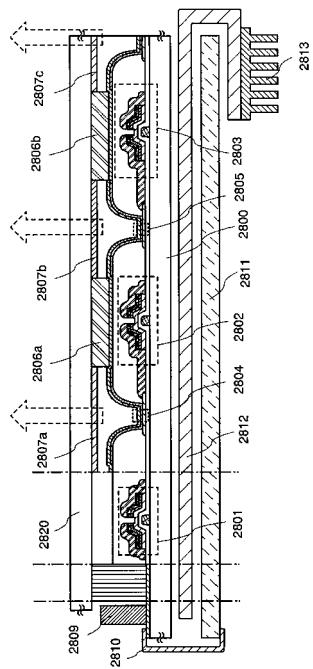
【図8】



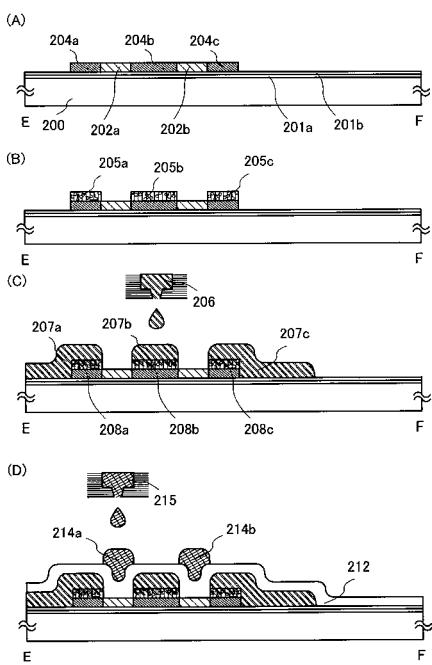
【 囮 9 】



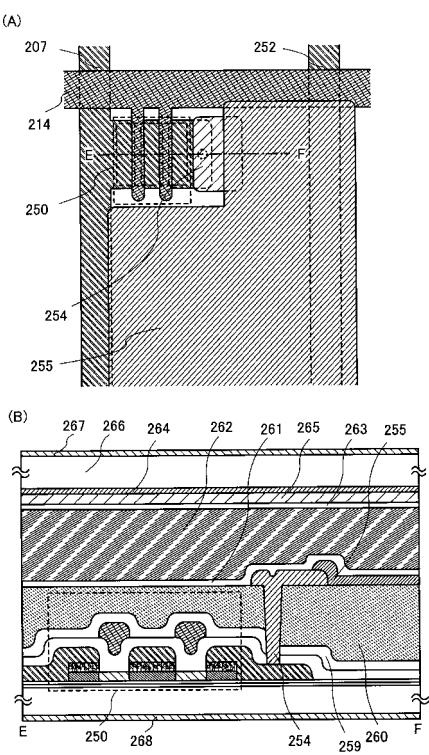
【図10】



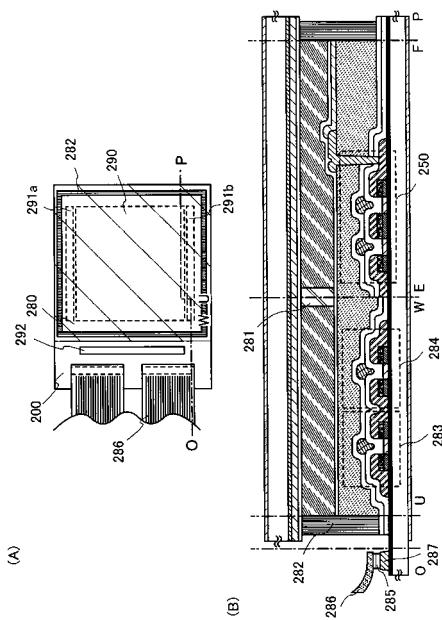
【図 1 1】



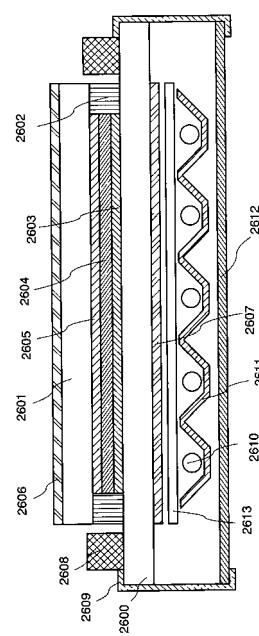
【図12】



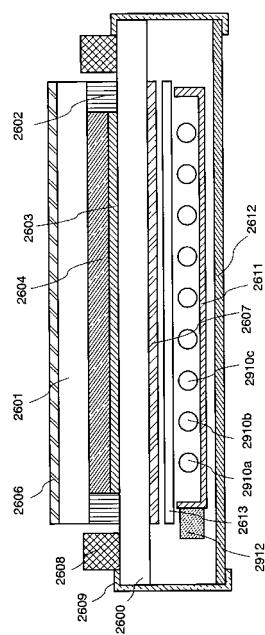
【図13】



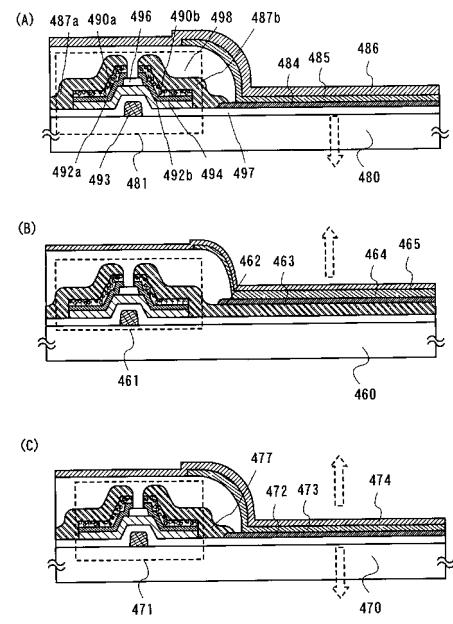
【図14】



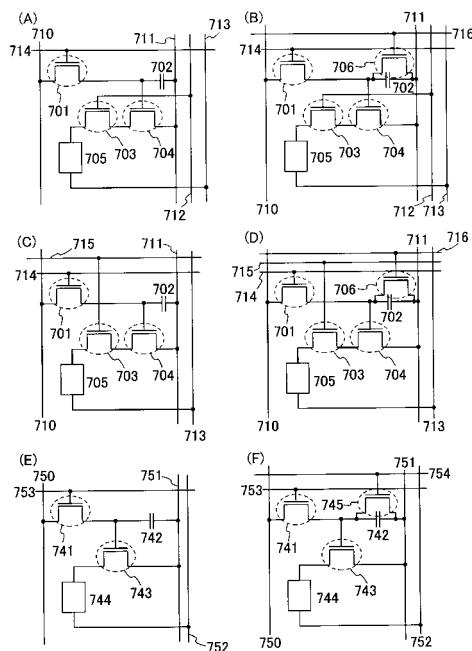
【図15】



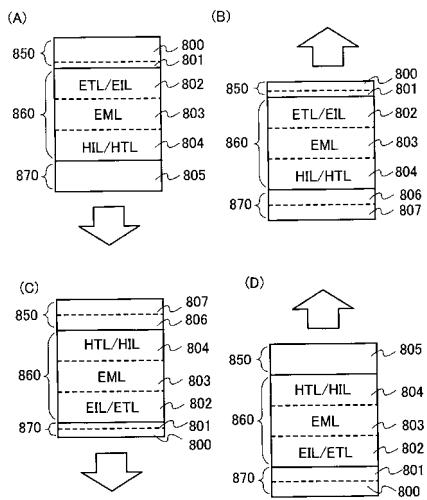
【図16】



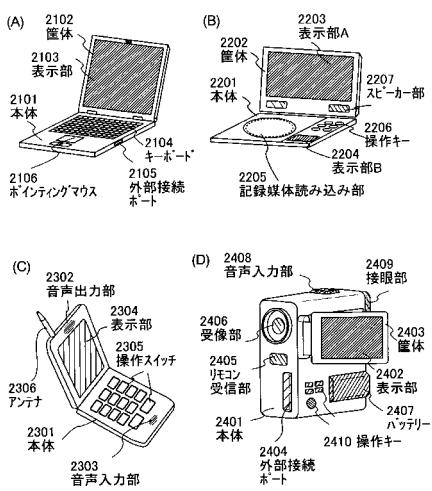
【図17】



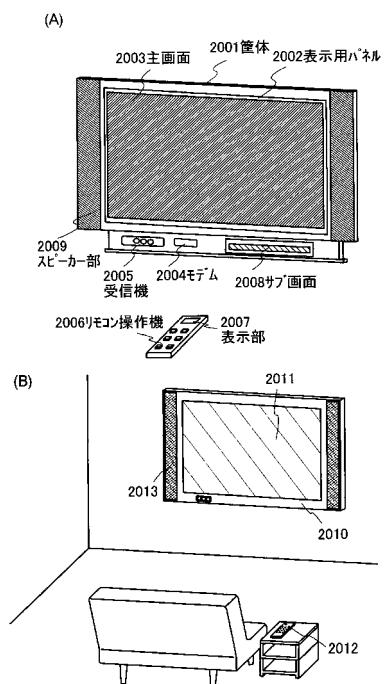
【図18】



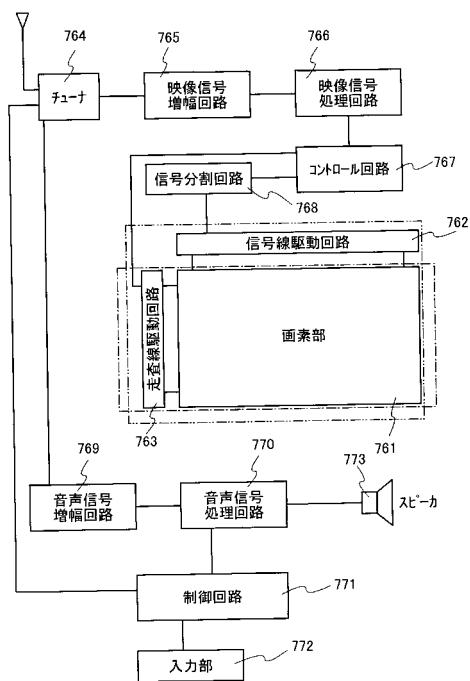
【図19】



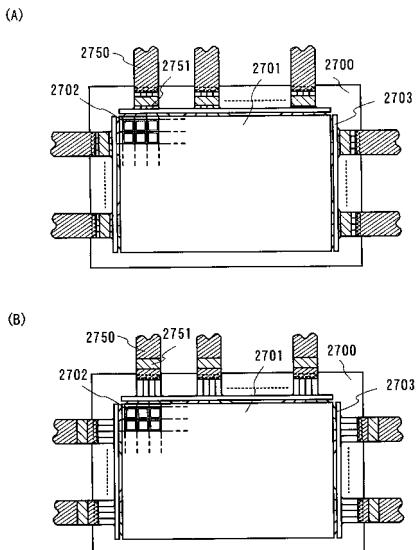
【図20】



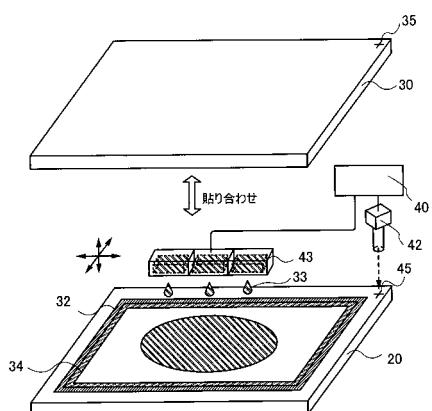
【図21】



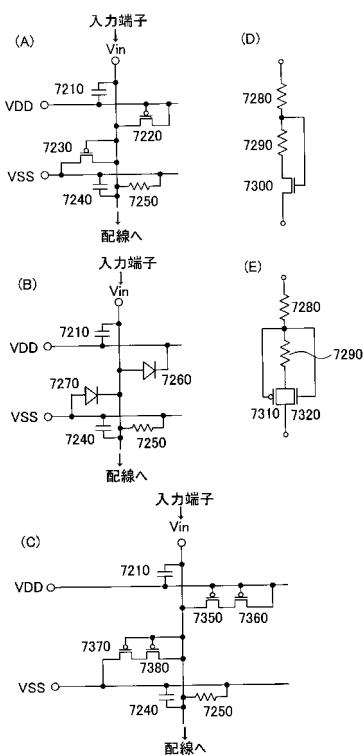
【図22】



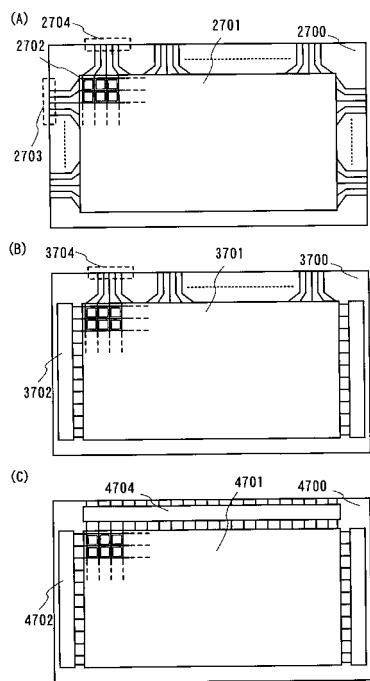
【図23】



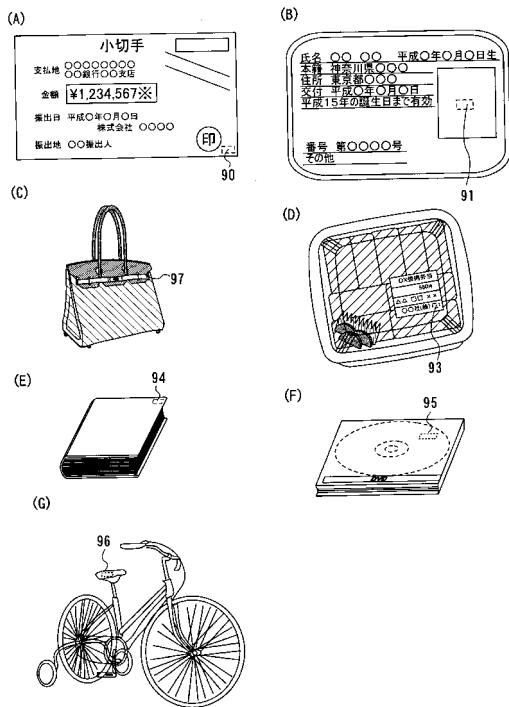
【図24】



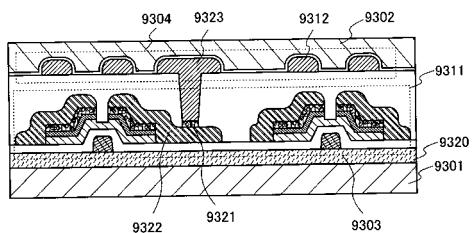
【図25】



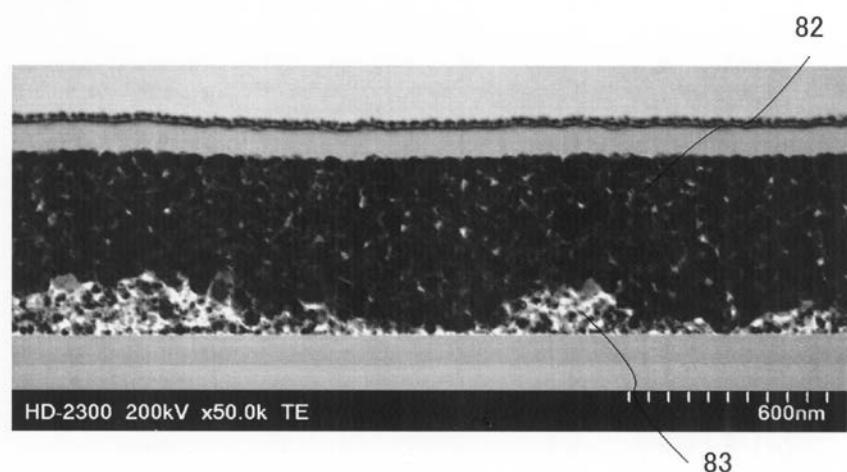
【図28】



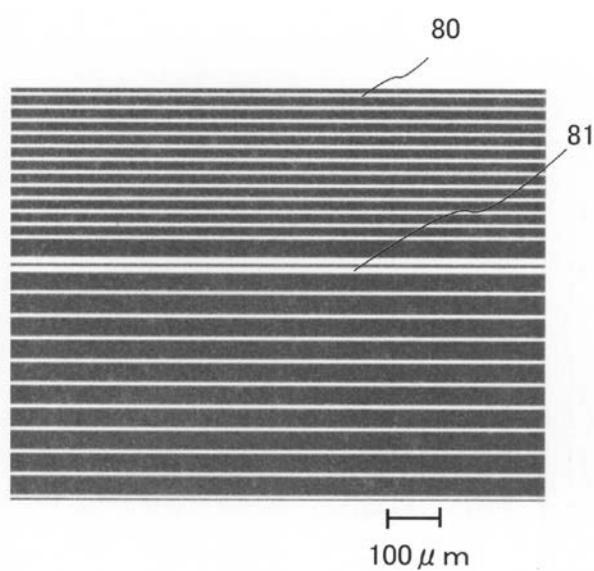
【図29】



【図26】



【図27】



フロントページの続き

(51)Int.Cl.

F I

H 0 1 L 29/50

M

G 0 2 F 1/1368

(56)参考文献 特開2005-019955(JP,A)

特開平08-262492(JP,A)

特開2004-241767(JP,A)

特開2004-023071(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 2 8 - 2 1 / 2 8 8

H 0 1 L 2 1 / 3 2 0 5

H 0 1 L 2 1 / 3 2 1 3

H 0 1 L 2 1 / 3 3 6

H 0 1 L 2 1 / 4 4 - 2 1 / 4 4 5

H 0 1 L 2 1 / 7 6 8

H 0 1 L 2 3 / 5 2 - 2 3 / 5 2 2

H 0 1 L 2 9 / 4 0 - 2 9 / 4 9

H 0 1 L 2 9 / 7 8 6

H 0 1 L 2 9 / 8 7 2

G 0 2 F 1 / 1 3 4 3 - 1 / 1 3 4 5

G 0 2 F 1 / 1 3 5 - 1 / 1 3 6 8