(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[6]
H04B 1/02

(45) 공고일자 2003년09월19일
(11) 등록번호 10-0389074
(24) 등록일자 2003년06월13일

(21) 출원번호 10-1996-0016408
(22) 출원일자 1996년05월16일

(65) 공개번호 특1996-0043557
(43) 공개일자 1996년12월23일

(30) 우선권주장 95-134526 1995년05월31일 일본(JP)

(73) 특허권자 소니 가부시끼 가이샤
일본국 도쿄도 시나가와쿠 키타시나가와 6쵸메 7반 35고

(72) 발명자 이이다 사찌오
일본국 도꾜도 시나가와구 기다시나가와 6쵸메 7방 35고 소니 가부시끼가이샤내

(74) 대리인 신관호

심사관 : 김봉섭

(54) 온도보상검파기를갖춘송신기및검파기

요약

본 발명에 의한 검파기는 제 1저항기와, 제 1다이오드와, 상기 제 1다이오드의 특성과 동일한 특성을 갖는 제 2다이오드와, 제 2저항기를 순차로 접속하여 형성된 직렬회로와, 제 3저항기와 제 4저항기를 포함하여 구성된다. 소정의 바이어스전압이 공급된 단자는 상기 직렬회로를 거쳐서 접지된다. 검파될 고주파신호는 제 1 저항기와 제 1다이오드 사이의 접속점이나 또는 제 2다이오드와 제 2저항기 사이의 접속점에 공급된다. 검파신호는 분압하기 위해 제 2다이오드나 또는 제 1다이오드의 양쪽 단부에 각각 접속되는 제 3저항기와 제 4저항기 사이의 접속점으로부터 유출된다.

대표도

도 1

명세서

도면의 간단한 설명

제 1도는 일반검파기의 회로구성의 일례를 나타내는 도면이다.
제 2도는 본 발명의 제 1실시예에 따른 검파기의 회로구성을 나타내는 도면이다.
제 3도는 제 1실시예에 따른 검파특성을 나타내는 그래프이다.
제 4도는 제 1실시예에 따른 온도보상이 실행되지 않을 경우의 검파특성을 나타내는 그래프이다.
제 5도는 제 1실시예에 따른 검파기가 응용되는 송신회로의 구성을 나타내는 도면이다.
제 6도는 본 발명의 제 2실시예에 따른 검파기의 회로구성을 나타내는 도면이다.
제 7도는 본 발명의 제 3실시예에 따른 검파기의 회로구성을 나타내는 도면이다.
제 8도는 본 발명의 제 4실시예에 따른 검파기의 회로구성을 나타내는 도면이다.
* 도면의 주요부분에 대한 부호설명
1. 입력단자 2,7,17,18,32. 바이패스 커패시터

3,13,14. 다이오드 4. 쵸크코일(choke coil)
5,11. 바이어스신호 입력단자 6,8,12,15,19,20,23,33,34. 저항기
9,21,35. 출력단자 10,22. 평활 커패시터
16,31. 고주파신호 입력단자 24. 인덕턴스 코일
36. 적분용 커패시터 51. 마이크(MIC)
52. 베이스밴드 신호처리부 53. 직교변조기
54. 발진기 55. 전력증폭기
56. 방향성 결합기 57. 송신안테나
58. 엔벨로프 검파기 59. 출력제어회로
56c. 저항기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 무선전화기의 송신회로에 적용하기에 적절한 검파기와, 그 검파기를 사용하는 송신기에 관한 것이다.
안테나로부터 무선으로 송신된 송신신호(고주파신호)의 레벨을 검파하고, 그 검파된 레벨이 일정하도록 송신신호의 증폭율을 제어함으로써, 송신신호의 레벨을 일정하게 되도록 설정하는 무선송신기가 일반적으로 이용되고 있다. 송신신호의 레벨을 검파하기 위해서 그러한 송신기에 이용되는 일반적인 검파기는 예를들어 제 1도에 도시된 구성으로 된다. 비교적 저레벨을 갖는 고주파신호를 검파하기 위해서, 검파기는 바이어스전류가 검파용 다이오드 내로 흐르도록 구성된다. 검파될 신호인 송신신호는 입력단자(1)와 커패시터(2)를 거쳐서 검파용 다이오드(3)의 애노드에 공급된다. 커패시터(2)는 DC신호는 통과하지 못하도록 하면서, 단지 고주파 성분만을 통과하도록 하는 바이패스 커패시터로써 기능한다. 쵸크코일(4)의 일단부는 커패시터(2)와 다이오드(3) 사이의 접속점에 접속된다. 쵸크코일(4)의 타단부는 소정전압을 갖는 바이어스신호가 얻어지는 바이어스신호 입력단자(5)에 접속된다.
검파용 다이오드(3)의 캐소드는 저항기(6)의 일단부에 접속된다. 다이오드(3)와 저항기(6) 사이의 접속점은 바이패스 커패시터(7)와 저항기(8)에 의해 형성되는 병렬회로를 통해서 접지된다. 이 경우에, 저항기(8)는 다이오드(3)의 순방향 바이어스전류를 결정하는데 이용된다.
저항기(6)의 타단부는 검파신호 출력단자(9)에 접속된다. 저항기(6)와 출력단자(9) 사이의 접속점은 커패시터(10)를 통해서 접지된다. 커패시터(10)는 평활 커패시터이다. 저항기(6)와 커패시터(10)는 적분기를 형성한다.
이렇게 구성된 검파기의 작동이 이하에 설명될 것이다. 고주파신호가 입력단자(1)에 공급되지 않을 때, 바이어스신호 입력단자(5)로부터 공급된 바이어스신호는 쵸크코일(4)과 다이오드(3)와 저항기(8)로 이루어지는 경로를 통해서 흐른다. 그것의 바이어스전류는 바이어스전압(Vb)으로부터 다이오드(3)의 순방향전압(VF)을 뺌으로써 얻어진 전압과 저항기(8)의 저항치와의 나눈 값(몫)으로써 결정된다.
저레벨을 갖는 고주파신호가 입력단자(1)에 공급될때, 고주파신호는 바이패스 커패시터(2)를 통과한다. 다이오드(3)에는 순방향전압(VF)과 고주파신호전압(Vin)을 더하여 얻어진 전압이 인가된다. 다이오드(3)의 콘덕턴스가 전압에 대해 지수비율로 변화되므로, 다이오드(3)를 통해 흐르는 순시(瞬時)전류는 입력 고주파신호의 양의 반(半)사이클동안의 순시전류가 그 음의 반 사이클동안의 순시전류와 다르기 때문에 비대칭이 된다. 그 결과, 평균전류는 양의 방향으로 증가하며, 따라서 DC 성분이 생성된다.
순시전류의 고주파성분은 바이패스 커패시터(7)를 거쳐서 접지측으로 흐른다. 바이어스신호 입력단자(5)로부터 공급된 DC성분은 쵸크코일(4), 다이오드(3), 저항기(8)를 거쳐서 접지측으로 흐른다. DC성분은 다이오드(3)의 캐소드의 측에 위치하는 접속점인 (I)점에서의 전압을 증가시킨다. 저항기(6)와 커패시터(10)에 의해 적분된 엔벨로프 신호가 출력단자(9)에서 얻어진다.
그러한 구성을 갖는 검파기의 검파특성은 온도변화에 의해 불리하게 영향받는다. 특히, 제 1도에 나타난 회로에서 다이오드(3)의 콘덕턴스는 순방향전류(If)와 열전압(Vt)과의 나눈 값이며, 이들 양자모두는 온도변화에 의존하여 변동하며 그 결과 음의 온도계수를 갖는다. 출력단자(9)의 전압은 양의 온도계수를 갖는 DC오프셋 전압과 음의 온도계수를 갖는 검파신호 전압과의 합이다. 그러나, 저레벨을 갖는 고주파신호의 검파출력신호는 DC오프셋전압의 온도 드리프트 보다 작거나 또는 동일하다. 따라서, 검파된 고주파신호의 출력신호는 온도변화에 의존해서 변동된다.
만일 엔벨로프의 검파레벨이 상기 설명된 바와같이 온도변화에 의존해서 변동된다면, 검파기가 송신신호의 레벨을 검파하여 송신출력을 제어할때, 송신출력의 제어 상태는 온도에 의존해서 변동되며, 바람직하지 않은 제어상태를 가져오게 된다.
그러한 점을 고려하여, 본 발명의 목적은 상기 설명된 검파기를 이용함으로써 온도변화의 영향을 받지 않는 정밀한 검파를 실행하는 것이며, 또한 온도변화의 영향을 받지 않는 정밀한 검파를 수행할 수 있는 검파기를 갖는 송신기를 제공하는 것이다.
본 발명의 제 1양태에 따르면, 본 발명에 따른 검파기는 제 1저항기와, 제 1다이오드와, 제 1다이오드의 특성과 통일한 특성을 갖는 제 2다이오드와, 제 2저항기를 순차적으로 접속하여서 형성되는 직렬회로와, 제 3저항기와, 제 4저항

기를 포함한다.
소정의 바이어스전압이 공급된 단자는 직렬회로를 거쳐서 접지된다. 검파될 고주파신호는 제 1저항기와 제 1다이오드 사이의 접속점이나 제 2다이오드와 제 2저항기 사이의 접속점에 공급된다. 검파신호는 분압하기 위해 제 2다이오드나 또는 제 1다이오드의 양 단부에 각각 접속되는 제 3저항기와 제 4저항기 사이의 접속점으로부터 유출(誘出)된다.
본 발명의 제 2양태에 따르면, 본 발명에 따른 송신기는 송신신호를 증폭하기 위한 증폭회로와, 증폭회로에 의해 증폭된 송신신호의 레벨을 모니터하기 위해 증폭회로에 접속된 검파기와, 검파기로부터의 검파신호에 기초해서 증폭회로를 제어하기 위해서 증폭회로 및 검파기에 접속된 제어회로를 포함한다. 송신신호를 검파하기 위한 검파기는 다음과 같이 구성된다. 소정의 바이어스전압이 공급된 단자 는 제 1저항기와, 제 1다이오드와, 제 1다이오드와 동일한 특성을 갖는 제 2다이오드와, 제 2저항기를 순차적으로 접속하여 형성된 직렬회로를 거쳐서 접지된다. 증폭회로에 의해 증폭된 송신신호는 제 1저항기와 제 1다이오드 사이와 접속점이나 제 2다이오드와 제 2저항기 사이의 접속점에 공급된다. 송신신호의 검파신호는 분압하기 위해 제 2다이오드나 또는 제 1다이오드의 양 단부에 각각 접속되는 제 3저항기와 제 4저항기 사이의 접속점으로부터 유출된다.
본 발명의 검파기에 의하면, 제 3 및 제 4저항기에서의 분압비를, 온도변화에 의해 야기되는 검파전압의 변동이 온도변화의 결과 신호를 검파하지 않는 다이오드의 순방향전압의 변동에 의해 상쇄되어지도록 설정함으로써 검파기의 검파특성을 온도 보상하는 것이 가능하다.
본 발명의 송신기에 따르면, 검파기를 구성하는 제 3 및 제 4저항기의 분압비를, 온도변화에 의해 야기되는 검파전압의 변동이 온도변화의 결과 신호를 검파하지 않는 다이오드의 순방향전압의 변동에 의해 상쇄되도록 설정함으로써 검파특성을 온도보상할 수 있다. 송신출력을 온도변화에 의해 야기되는 변동으로부터 자유롭고 일정하게 유지되도록 제어하는 것이 가능하다.
본 발명의 제 1실시예에 따른 검파기는 이하에 제 2도 내지 제 5도를 참고하여 설명될 것이다.
제 1양태에 있어서, 본 발명에 따른 검파기는 무선으로 고주파신호를 송신하기 위한 송신회로에 적용된다(예를들어 검파기는 무선전화로써 형성된 송수신기의 송신 시스템에 적용된다). 우선 송신기의 구성이 제 5도를 참고하여 설명될 것이 다. 마이크(51)에 의해 얻어지는 음성신호 등이 베이스밴드 신호처리부(52)에 공급된다.
베이스밴드 신호처리부(52)는 공급된 음성신호 등을 디지털 데이터로 변환시킴으로써, 슬롯구성을 갖는 송신데이터를 얻는다. 베이스밴드 신호처리부(52)는 송신 데이터를 직교변조기(53)에 공급한다. 직교변조기(53)는 발진기(54)로부터 출력된 반송파를 이용하여서 송신데이터를 직교변조한다. 직교변조기(53)는 예를들어 π/4 쉬프트 DQPSK (differential quadrature phase shift keying ;미분 직각위상 쉬프트 키)변조신호를 제공하는 변조를 실행한다.
직교변조기(53)는 송신신호로써의 변조신호를 전력증폭기(55)에 출력한다. 전력증폭기(55)는 출력제어회로(59)에 의해 제어된 증폭율로 전력증폭을 행한다. 전력증폭기(55)는 증폭된 송신신호를 방향성 결합기(56)를 거쳐서 송신안테나(57)에 공급한다.
방향성 결합기(56)는 전력증폭기(55)로부터 공급된 송신신호의 대부분이 안테나(57)와 접속된 시스템(56a)을 통과하고, 그 일부는 다른 브랜치시스템(56b)으로 분기 되어 엔벨로프 검파기(58)에 공급되도록 구성된다. 방향성 결합기(56)는 안테나(57)측으로부터의 반사파가 분기시스템(56b)에 접속된 저항기(56c)를 향해 흘러서, 그 결과 반사파가 엔벨로프 검파기(58)에 공급되는 것을 방지한다.
엔벨로프 검파기(58)는 공급된 고주파신호의 엔벨로프를 검파하고, 그 검파신호를 출력제어회로(59)에 공급한다. 출력제어회로(59)는 공급된 검파신호의 레벨에 대응해서 전력증폭기(55)에 이용되는 증폭율을 제어한다. 따라서, 송신출력신호 는 일정한 송신레벨을 갖도록 제어된다.
본 실시예에서, 송신회로의 엔벨로프 검파기(58)는 제 2도와 같이 구성된다. 엔벨로프 검파기(58)의 회로구성은 이하에 설명될 것이다. 소정전압을 가지며 바이어스신호 입력단자(11)에서 얻어지는 바이어스신호가 저항기(12)의 일단부에 공급된다. 저항기(12)의 타단부가 다이오드(13)의 애노드와 접속된다. 다이오드(13)의 캐소드가 다이오드(14)의 애노드에 접속된다. 다이오드(14)의 캐소드가 저항기(15)의 일단부와 접속된다. 저항기(15)의 타단부는 접지된다. 이 경우에, 저항기(12)와 저항기(15)는 다이오드(13, 14)의 순방향 바이어스전류를 결정하는데 이용되며, 동일한 저항치를 갖는다. 다이오드(13, 14)는 동일한 특성을 갖는다. 예를들어서, 두 다이오드가 동일한 패키지 내에 봉합되는 쇼트키(Schottky) 배리어 다이오드가 두 다이오드(13, 14)로써 이용된다.
검파될 고주파신호는 고주파신호 입력단자(16)로부터 바이패스 커패시터(17)를 거쳐서 저항기(12)와 다이오드(13) 사이의 접속점에 공급된다. 이 경우에, 바이패스 커패시터(17)는 DC성분이 통과하는 것을 방지하며 단지 고주파성분만이 통과하도록 한다.
다이오드(13)와 다이오드(14) 사이의 접속점(b)은 바이패스 커패시터(18)를 거쳐서 접지된다. 커패시터(18)는 다이오드(13)에 공급될 고주파 전압이 다이오드(14)에 공급되는 것을 억제하는 바이패스 커패시터로서 기능한다.
다이오드(13)와 다이오드(14) 사이의 접속점(b)은 저항기(19)의 일단부와 접속된다. 다이오드(14)와 저항기(15) 사이의 접속점(c)은 저항기(20)의 일단부에 접 속된다. 저항기(19)의 타단부는 저항기(20)의 타단부에 접속된다. 저항기(19, 20) 사이의 접속점은 검파신호 출력단자(21)와 접속된다. 저항기(19, 20)는 이후에 설명되는 바와같이 더 작은 온도계수를 제공할 수 있는 분압비를 설정하는 분압용 저항기로써 기능한다. 예를들어서, 만일 바이어스전압이 1V이면, 저항기(19)의 저항치는 1kΩ으로 되고, 저항기(20)의 저항치는 27kΩ으로 설정된다. 저항기(19, 20) 사이의 접속점은 평활 커패시터(22)를 거쳐서 접지된다.
이렇게 구성된 검파기의 작동이 설명될 것이다. 우선, 바이어스신호가 공급된 회로가 설명된 것이다. 만일 저항기(19, 20)의 저항치의 합이 다이오드(14)의 동작점에서의 저항치보다 상당히 클 경우에, 그때 고주파신호가 입력단자(16)에 공급 될때, 저항기(12)에서 다이오드(13)와 다이오드(14)를 거쳐서 저항기(15)로의 경로를 통하여 흐르는 바이어

스전류는 바이어스전압(Vb)에서 다이오드(13, 14)의 순방향 전압(VF)을 뺌으로써 얻어지는 전압과 저항기(12, 15)의 저항치의 합과의 나눈 값으로써 결정된다.
다이오드(13, 14)의 순방향전압(VF)이 음의 온도계수를 가지므로, 바이어스전류는 양의 온도계수를 갖는다. 따라서, 다이오드(14)와 저항기(15) 사이의 접속점(c)에서의 전압치는 유사하게 양의 온도계수를 갖는다. 다이오드(13)와 다이오드(14) 사이의 접속점(b)이 저항기(12, 15)와 다이오드(13, 14)로 구성된 직렬회로의 중심점이므로, 접속점(b)의 전압은 바이어스전압의 반값이며, 따라서 변화되지 않는다. 출력단자(21)의 DC오프셋전압은 접속점(b, c)의 전압을 저항기(19, 20)에 의해 각각 분압함으로써 얻어진 전압치를 가지므로, DC오프셋전압은 양의 온 도계수를 갖는다.
저항기(19, 20)에 의해 제공되는 분압비를 이용하여 DC오프셋전압을 설정함으로써 작은 온도계수를 갖게 되는 것이 가능하게 된다.
이하에는 검파기의 검파작동이 설명될 것이다. 저레벨을 갖는 고주파신호가 입력단자(16)에 입력될때, 고주파신호가 바이패스 커패시터(17)를 통과하며, 그 결과 다이오드(13)에는 순방향전압(VF)과 고주파전압(Vin)과의 합과 같은 전압이 인가된다. 다이오드(13)의 콘덕턴스는 그 전압에 대해서 지수비율로 변화된다. 입력 고주파신호의 양의 반 사이클 동안의 순시전류는 그 음의 반 사이클 동안의 순시전류와 다르므로, 다이오드(13)를 거쳐서 흐르는 순시전류는 비대칭이 된다. 그 결과, 평균전류가 증가하게 되며, 따라서 DC성분이 생성된다.
순시전류의 고주파성분은 바이패스 커패시터(18)를 거쳐서 접지측으로 흐른다. 바이어스신호 입력단자(11)로부터 공급된 DC성분은 저항기(12)와 다이오드(13)와 다이오드(14)와 저항기(15)를 거쳐서 접지측으로 흐른다. DC성분은 다이오드(13)와 다이오드(14) 사이의 접속점(b)의 전압을 증가시킨다. 저항기(19)와 커패시터(22)에 의해 적분된 엔벨로프신호가 출력단자(21)에서 얻어진다.
다이오드(13, 14)의 콘덕턴스는 순방향전류(If)와 열전압(Vt)과의 나눈 값이다. 이들 두 콘덕턴스는 온도에 의존하여 변화되며 음의 온도계수를 갖는다. 검파효율이 콘덕턴스에 비례하므로, 검파효율은 유사하게 음의 온도계수를 갖는다.
출력단자(21)에서 얻어진 전압이 양의 온도계수를 갖는 DC오프셋전압과 음의 온도계수를 갖는 검파전압과의 합이므로, 온도변화는 저항기(19)와 저항기(20)에 의해 분압비를 만족스럽게 설정함으로써 상쇄될 수 있다.
그러므로, 제 1실시예의 검파기에 의해서 온도변화의 영향을 받지 않는 만족스러운 검파신호를 얻는 것이 가능하다.
제 3도 및 제 4도에 도시된 검파특성을 비교할 것이다. 제 3도에는 본 실시예에 의거한 회로(제 2도에 도시된 회로)로 구성되는 검파기의 검파특성이 도시되며, 제 4도에는 저항기(20)를 갖지 않는 제 2도에 도시된 검파기의 검파특성이 도시된다. 각각 75℃, 25℃, -25℃에서 얻어진 검파 특성(T1, T2, T3)이 제 1실시예에 따른 회로로 구성되는 검파기를 이용함으로써 측정될때, 검파특성(T1, T2, T3)은 입력신호의 대부분 레벨에서 실제적으로 동일하며, 단지 -10dBm이하의 고주파신호레벨에서만 서로 약간의 차이가 있다. 반면, 각각 75℃, 25℃, -25℃에서 얻어진 검파특성(T1, T2, T3)이 저항기(20)를 포함하지 않는 상기 검파기를 이용함으로써 측정될 경우, 검파특성(T1, T2, T3)은 제 4도에 도시된 바와같이 고주파신호의 대부분의 레벨에서 서로 다르며, 이는 저항기(20)를 갖지 않는 검파기의 검파특성이 온도특성을 갖는다는 것을 나타내는 것이다.
상기 설명된 바와같이, 제 1실시예의 검파기에 의하면, 검파특성은 넓은 신호레벨 범위에서 온도특성을 갖지 않으므로, 고주파신호를 일정하고 정밀하게 검파하는 것이 가능하다. 더우기, 이 검파기가 제 5도에 도시된 송신시스템의 엔벨로프 검파기(58)에 적용될 경우, 온도가 변동되더라도 송신레벨을 항상 일정하도록 제어하는 것이 가능하며, 또한 온도변화의 영향을 받지 않는 송신레벨을 만족스럽게 제어하는 것이 가능하다. 특히, 엔벨로프 검파기(58)에 상기 검파기를 적용하는 것은 송신 신호레벨이 온도에 의존하여 크게 변동되는 경우에 더욱 바람직하다.
본 발명의 제 2실시예에 의한 검파기가 제 6도를 참고하여 설명될 것이다. 제 6도에 있어서, 제 2도에 도시된 제 1실시예의 부품과 소자에 대응하는 것들은 동일한 도면부호로 표시되며, 그에 대한 상세한 설명은 생략할 것이다.
제 2실시예에 있어서, 저항기(23)의 일단부는 고주파신호 입력단자(16)와 바이패스 커패시터(17) 사이의 접속점에 접속되며, 저항기(23)의 타단부는 접지된다. 제 2실시예에 의한 검파기의 다른 부분은 제 2도에 도시된 것과 유사하게 구성된다.
이렇게 배열된 검파기에 의해서, 제 1실시예에 의한 검파기와 유사한 효과를 달성할 수 있으며, 더우기 입력단자(16)의 임피던스를 감소시킬 수 있다. 특히, 저항기(23)가 장치되지 않을 때 얻어진 입력임피던스는 다이오드(13)의 콘덕턴스의 역 수이므로, 입력임피던스는 양의 온도계수를 가지며 따라서 큰 입력임피던스(예로 50 Ω을 초과하는 값)가 된다. 고주파신호원의 임피던스와 입력임피던스와의 임피던스-정합(整合)상태가 온도변화에 의해 변화될때, 그 결과 검파출력이 변화된다. 그러므로, 검파출력의 변화량을 감소시키기 위해 저항기(23)가 접속되며, 따라서 입력 임피던스가 저하된다. 이렇게 저항기(23)를 접속하면 입력임피던스에 대한 다이오드(13)의 임피던스변화의 영향을 감소시킬 수 있다. 그 결과, 온도변화에 의해 야기된 다이오드(13)의 임피던스의 변화에 의해 발생되는 검파전압의 변화를 감소시킬 수 있다.
본 발명의 제 3실시예에 의한 검파기가 제 7도를 참고하여 설명될 것이다. 제 7도에 있어서, 제 2도 및 제 6도에 도시된 제 1및 제 2실시예의 부품과 소자와 일치하는 것은 동일한 도면부호로 표시되며, 그에 대한 상세한 설명은 생략한다.
제 3실시예에 있어서, 저항기(23)의 일단부는 고주파신호 입력단자(16)와 바이패스 커패시터(17) 사이의 접속점에 접속되며, 저항기(23)의 타단부는 접지된다. 더우기, 인덕턴스 코일(24)의 일단부는 입력단자(16)와 파이패스 커패시터(17) 사이의 접속점에 접속되며, 인덕턴스 코일(24)의 타단부는 접지된다. 제 3실시예에 따른 검파기의 다른 부분은 제 2도에 도시된 검파기의 그것과 유사하게 구성된다.
이렇게 구성된 검파기에 의하여, 제 1 및 제 2실시예에 의한 검파기의 효과와 유사한 효과를 달성할 수 있다. 더우기, 검파기출력의 주파수특성을 평탄하게 하는 것이 가능하다. 특히, 인덕턴스 코일(24)이 장치되지 않는다면, 회로는 다

이오드의 접합용량과 다이오드(13) 콘덕턴스의 역수가 병렬로 접속되도록 구성되므로, 입력임피던스는 음의 허수성분과 양의 실수성분으로 이루어진 용량성 복소임피던스가 된다. 고주파신호원의 임피던스가 실수값을 가지므로 입력임피던스와 정합되지 못하여서, 검파출력이 주파수특성을 갖도록 한다.
인덕턴스 코일(24)이 제 3실시예에서 설명된 바와같이 접속될때, 인덕턴스 코일(24)은 용량성 복소임피던스의 공액임피던스인 유도성 임피던스를 갖는다. 유도성 임피던스는 어떤 주파수 주위에서 고주파신호원의 임피던스와 입력임피던스 사이에서 임피던스정합이 이루어지도록 한다. 주파수 선택특성이 그 주파수 주위에서 얻어진다. 검파용 다이오드(13)의 접합용량이 작은 값을 가지므로, 용량성 임피던스는 고주파신호원의 임피던스에 비해서 높으며, 넓은 주파수 선택도를 제공할 수 있다. 따라서, 검파출력의 주파수특성을 평탄하게 하는 것이 가능하다.
본 발명의 제 4실시예에 따른 검파기는 제 8도를 참고해서 설명될 것이다. 제 8도에 있어서, 제 2도에 도시된 제 1실시예에 대응하는 부분은 동일한 도면부호로 표시되며, 이에 대한 설명은 생략한다.
제 4실시예에 있어서, 고주파신호 입력단자(31)는 바이패스 커패시터(32)를 거쳐서 다이오드(14)와 저항기(15) 사이의 접속점에 접속되며, 다이오드(14)는 검파작동을 실행한다. 저항기(33)의 일단부는 저항기(12)와 다이오드(13) 사이의 접속점에 접속되며, 저항기(34)의 일단부는 다이오드(13)와 다이오드(14) 사이의 접속점에 접속된다. 특별히, 전압은 저항기(33, 34)의 저항치에 대응해서 분합되며, 분압신호는 검파신호 출력단자(35)로부터 유출된다. 적분용 커패시터(36)의 일단부는 저항기(33, 34) 사이의 접속점에 접속되며, 커패시터(36)의 타단부는 접지된다. 저항기(34)와 커패시터(36)로 이루어진 적분기에 의해 적분된 신호는 출력단자(35)로부터 엔벨로프 검출신호로써 유출된다. 제 4실시예에 의한 검파기의 타단부는 제 2도에 도시된 검파기의 그것과 유사하다.
제 8도에 도시된 제 4실시예에서 다이오드(14)는 제 1내지 제 3실시예에서 검파 작동을 실행하는 다이오드(13) 대신에 검파작동을 실행하지만, 제 1 내지 제 3실시예에서와 유사하게 온도특성을 갖지 않는 검파특성을 얻는 것이 가능하다. 제 4 실시예에 있어서, 제 6도 및 제 7도에 각각 도시된 저항기와 인덕턴스회로 중 하나 또는 모두를 고주파신호의 입력부에 접속시킴으로써 검파특성을 개선할 수 있다.
본 발명에 따른 검파기가 제 1 내지 제 4실시예의 각각에서의 검파신호에 기 초해서 송신출력을 제어하기 위해 송신기에 적용되었지만, 본 발명은 그에 한정되지 않는다. 본 발명이 다른 목적으로 이용되는 고주파신호검파기에 적용될 수 있음은 물론이다.
첨부된 도면을 참고해서 본 발명의 선택된 실시예를 설명하였지만, 본 발명은 상기 설명된 실시예에 한정되는 것이 아니며, 첨부된 청구범위에서 정의되는 바와같은 본 발명의 정신 또는 범위를 벗어나지 않는 한 그 기술분야의 기술자에 의해 다양한 변화와 변경이 이루어질 수 있음은 물론이다.

(57) 청구의 범위

청구항 1.
검파기에 있어서,
제 1저항기와, 제 1다이오드와, 상기 제 1다이오드의 특성과 동일한 특성을 갖는 제 2다이오드와, 제 2저항기가 직렬로 접속되어 접지되도록 구성되며, 소정의 바이어스전압이 공급되어지는 회로와;
고주파신호를 상기 제 1저항기와 상기 제 1다이오드 사이의 접속점에 입력하는 수단과;
상기 제 2다이오드의 양쪽 단부에 각각 접속되는 제 3 저항기 및 제 4저항기와;
출력신호를 상기 제 3저항기와 상기 제 4저항기 사이의 접속점으로부터 유출하는 수단을 포함하여 구성된 것을 특징으로 하는 검파기.

청구항 2.
제 1항에 있어서,
상기 고주파신호가 입력된 접속점이 임피던스 회로를 거쳐서 접지되는 것을 특징으로 하는 검파기.

청구항 3.
제 2항에 있어서,
상기 임피던스회로가 인덕턴스회로를 갖는 것을 특징으로 하는 검파기.

청구항 4.
제 1저항기와, 제 1다이오드와, 상기 제 1다이오드와 동일한 특성을 갖는 제 2다이오드와, 제 2저항기가 직렬로 접속되어 접지되도록 구성되며, 소정의 바이어스전압이 공급되어지는 회로와;
고주파신호를 상기 제 2다이오드와 상기 제 2저항기 사이의 접속점에 입력하는 수단과;
상기 제 1다이오드의 양쪽 단부에 각각 접속된 제 3저항기 및 제 4저항기와;
출력신호를 상기 제 3저항기와 상기 제 4저항기 사이의 접속점으로부터 유출하는 수단을 포함하여 구성된 것을 특징으로 하는 검파기.

청구항 5.
제 4항에 있어서,
상기 고주파신호가 입력된 접속점이 임피던스회로를 거쳐서 접지되는 것을 특징으로 하는 검파기.

청구항 6.
제 5항에 있어서,
상기 임피던스회로가 인덕턴스회로를 갖는 것을 특징으로 하는 검파기.

청구항 7.

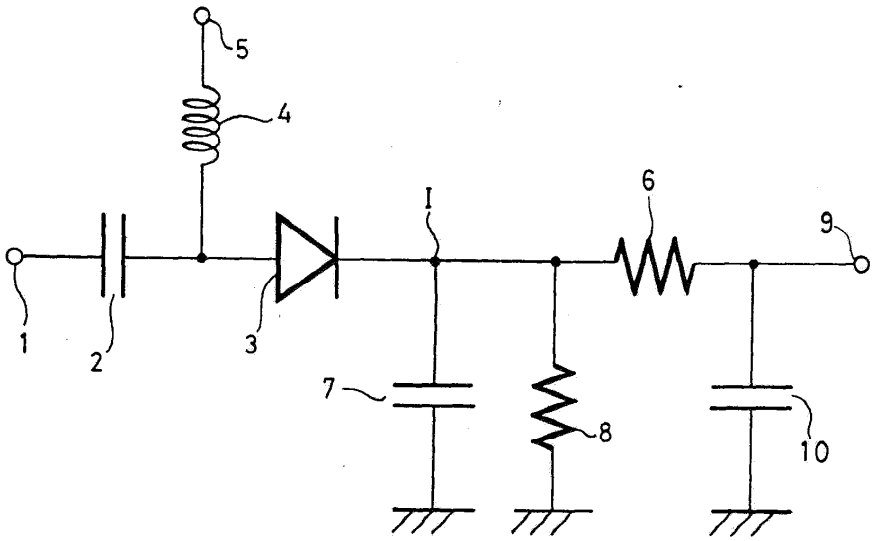
송신기에 있어서,
송신신호를 증폭하기 위한 증폭회로와;
상기 증폭회로에 의해 증폭된 상기 송신신호의 레벨을 모니터하기 위해서 상기 증폭회로에 접속된 검파기와;
상기 검파기로부터의 검파신호에 기초해서 상기 증폭기를 제어하기 위해서 상기 증폭회로 및 상기 검파기에 접속되는 제어회로와;를 포함하여 이루어지는 것이며,
여기서 상기 검파기는, 제 1저항기와, 제 1다이오드와 , 상기 제 1다이오드의 특성과 동일한 특성을 갖는 제 2다이오드와, 제 2저항기가 직렬로 접속되어서 접지되도록 구성되며 소정의 바이어스전압이 공급되어지는 회로와, 상기 송신신호를 상기 제 1저항기와 상기 제 1다이오드 사이의 접속점에 입력하는 수단과, 상기 제 2다이오드의 양쪽 단부에 각각 접속되는 제 3저항기 및 제 4저항기와, 상기 제 3저항기와 상기 제 4저항기 사이의 접속점에서 상기 검파신호를 유출하는 수단을 포함하는 검파기인 것을 특징으로 하는 송신기.

청구항 8.

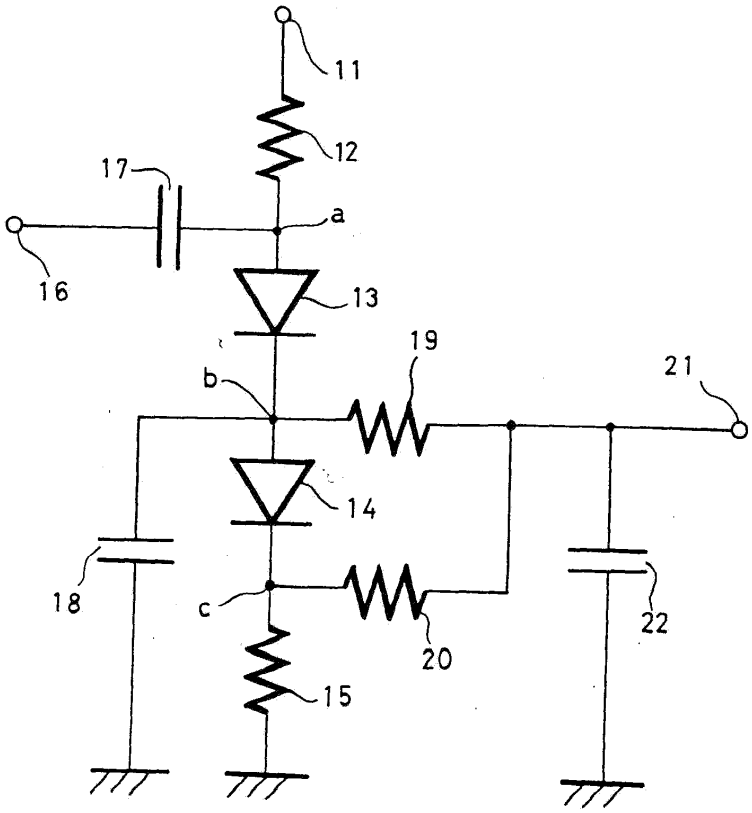
송신기에 있어서,
송신신호를 증폭하기 위한 증폭회로와;
상기 증폭회로에 의해 증폭된 상기 송신신호의 레벨을 조정하기 위해 상기 증폭 회로에 접속된 검파기와;
상기 검파기로부터의 검파신호에 기초해서 상기 증폭기를 제어하기 위해서 상기 증폭회로 및 상기 검파기에 접속된 제어회로를 포함하여 이루어지며,
여기서 상기 검파기는, 제 1저항기와, 제 1다이오드와, 상기 제 1다이오드의 특성과 동일한 특성을 갖는 제 2다이오드와, 제 2저항기가 직렬로 접속되어 접지되도록 구성되며 소정의 바이어스전압이 공급되어지는 회로와, 상기 송신신호를 상기 제 2 다이오드와 상기 제 2저항기 사이의 접속점에 입력하기 위한 수단과, 상기 제 1다이오드의 양쪽 단부에 각각 접속되는 제 3저항기 및 제 4저항기와, 상기 제 3저항기와 상기 제 4저항기 사이의 접속점에서 상기 검파신호를 유출하기 위한 수단을 포함하여 이루어지는 검파기인 것을 특징으로 하는 송신기.

도면

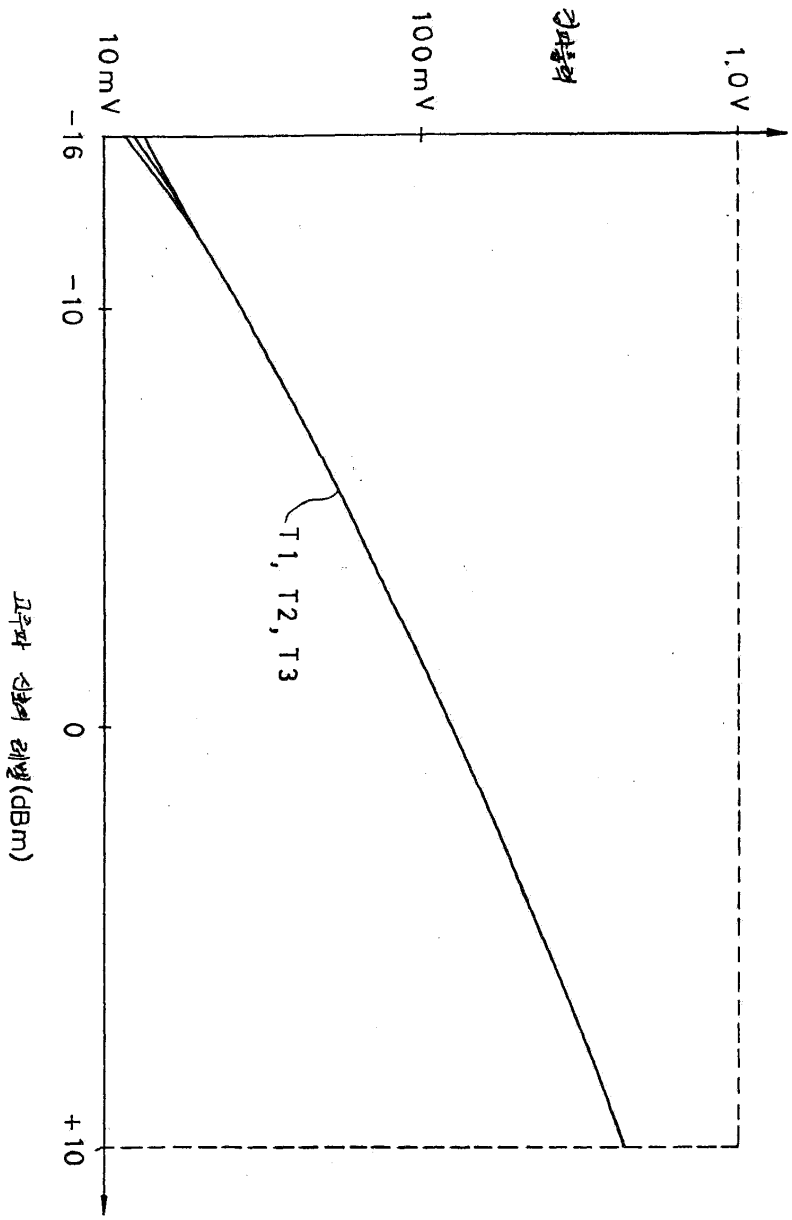
도면1



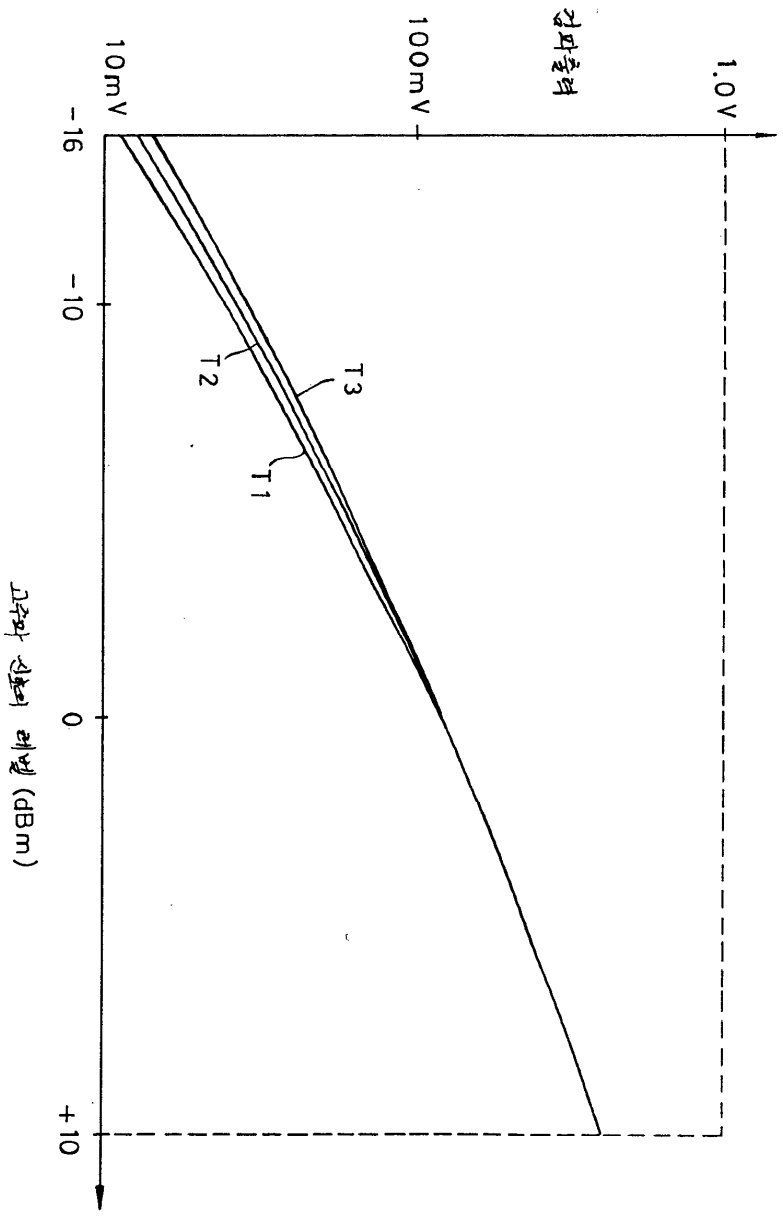
도면2



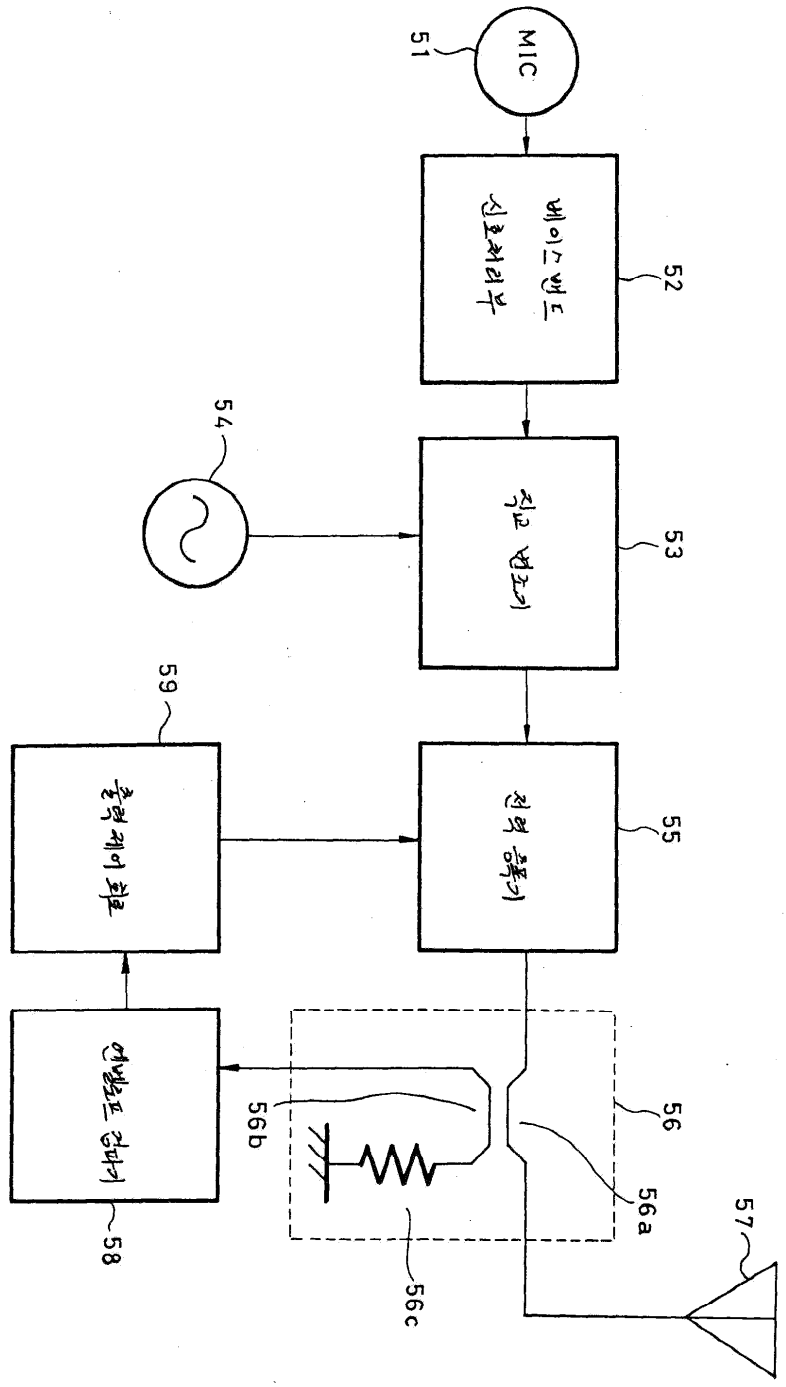
도면3



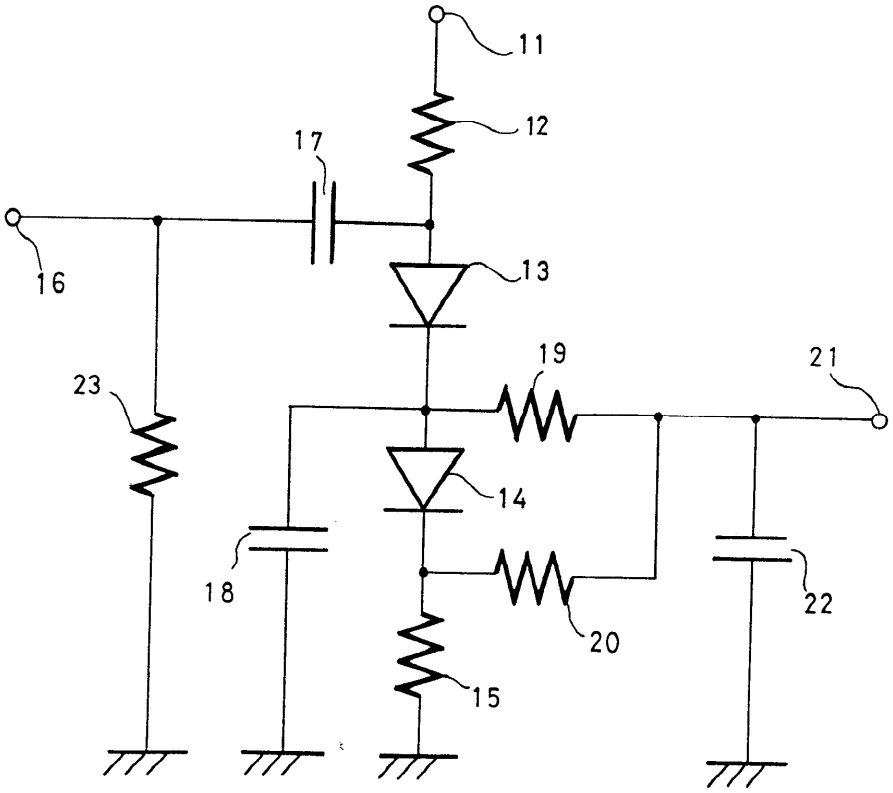
도면4



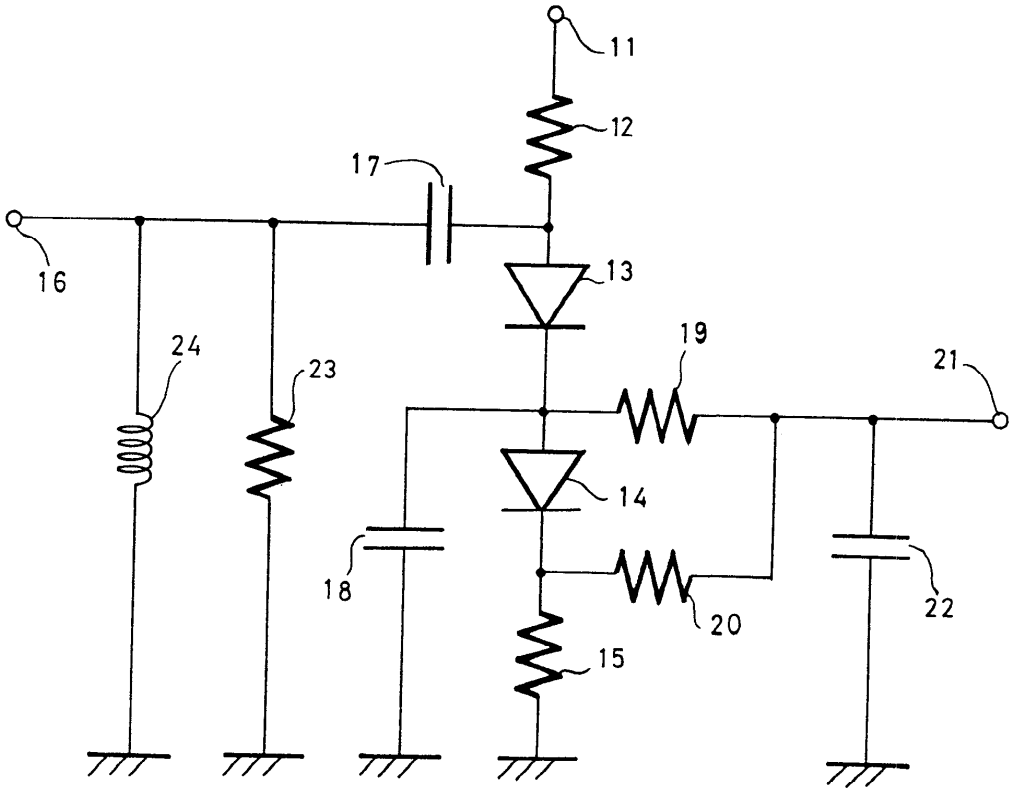
도면5


MIC
51
베이스밴드
신호처리부
52
54
진폭 변조기
53
59
출력제어 회로
전력 증폭기
55
안테나 커플러
58
56b
56
56a
56c
57

도면6


11
12
17
16
13
19
21
23
14
18
22
20
15

도면7


11
12
17
16
13
19
21
24
23
14
18
22
20
15

도면8

