

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成30年1月18日(2018.1.18)

【公開番号】特開2016-133702(P2016-133702A)

【公開日】平成28年7月25日(2016.7.25)

【年通号数】公開・登録公報2016-044

【出願番号】特願2015-9212(P2015-9212)

【国際特許分類】

G 0 9 F	9/30	(2006.01)
H 0 1 L	29/786	(2006.01)
H 0 1 L	29/423	(2006.01)
H 0 1 L	29/49	(2006.01)
G 0 2 F	1/1368	(2006.01)
H 0 1 L	51/50	(2006.01)

【F I】

G 0 9 F	9/30	3 3 8
H 0 1 L	29/78	6 1 7 N
H 0 1 L	29/78	6 1 8 C
H 0 1 L	29/78	6 1 7 K
H 0 1 L	29/58	G
G 0 2 F	1/1368	
H 0 5 B	33/14	A

【手続補正書】

【提出日】平成29年11月29日(2017.11.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

マトリクス状に配置された複数の画素の各々に設けられた薄膜トランジスタを有し、前記薄膜トランジスタは、半導体層と、前記半導体層の下層に設けられた第1絶縁層と、前記半導体層の上層に設けられた第2絶縁層と、前記半導体層に間隔をあけて対向するゲート電極と、を有し、

前記半導体層は、ソース領域と、ドレイン領域と、前記ソース領域と前記ドレイン領域の間にあるチャネル領域とを含み、且つ上面と、下面と、前記上面と前記下面とに交差すると共に前記チャネル領域に含まれる部分を有する側面とを備え、

前記ゲート電極は、前記第1絶縁層を介して前記半導体層の前記下面に対向する第1ゲート電極部と、前記第2絶縁層を介して前記半導体層の前記上面に対向する第2ゲート電極部と、前記半導体層の前記側面に対向すると共に、前記第1ゲート電極部及び前記第2ゲート電極部に接する第3ゲート電極部と、を含み、

前記半導体層の周囲に、前記第1絶縁層と前記第2絶縁層とが互いに積層する積層部を備え、

前記積層部の一部が、前記半導体層の前記側面と前記第3ゲート電極部との間に位置する、

ことを特徴とする表示装置。

【請求項2】

前記半導体層は、

平面的に見て、前記第1ゲート電極部と前記第2ゲート電極部の一方のみと重畳する第1の部分と、

平面的に見て、前記第1の部分から前記半導体層とは反対の側に突出し、前記第1ゲート電極と前記第2ゲート電極部のどちらとも重畳しない第2の部分、とを備えている、ことを特徴とする請求項1に記載の表示装置。

【請求項3】

前記半導体層の前記チャネル領域は、

平面的に見て、前記第1ゲート電極部と前記第2ゲート電極部の両方と重畳する一対の第1の重畳領域と、

平面的に見て、前記第1ゲート電極部と前記第2ゲート電極部の一方のみと重畳する一対の第2の重畳領域と、を含み、

前記一対の第1の重畳領域は、互いに前記ソース領域と前記ドレイン領域とを結ぶ方向に互いに対向して位置し、

前記一対の第2の重畳領域の各々は、前記一対の第1の重畳領域の各々に隣接して位置する、

ことを特徴とする請求項1に記載の表示装置。

【請求項4】

前記第1ゲート電極部と前記第2ゲート電極部との一方は、前記ソース領域と前記ドレイン領域とを結ぶ方向に交差する方向へ窪む切り欠きを有し、

前記切り欠きの内側に位置し、且つ平面的に見て前記一方と重畳していない非重畳領域には、前記半導体層の一部が位置している

ことを特徴とする請求項1に記載の表示装置。

【請求項5】

前記非重畳領域には、配線が位置し、

前記配線は、前記上面又は前記下面の前記一方と対向する面で、前記半導体層に電気的に接続する、

ことを特徴とする請求項4に記載の表示装置。

【請求項6】

前記配線は、前記ソース領域と前記ドレイン領域の一方に電気的に接続する、

ことを特徴とする請求項5に記載の表示装置。

【請求項7】

前記積層部は、前記半導体層の前記側面と対向する位置にコンタクトホールを有し、

前記第3ゲート電極部は、コンタクトホール内に設けられる、

ことを特徴とする請求項1に記載の表示装置。

【請求項8】

前記第1ゲート電極部は、前記半導体層と対向する第1領域を有し、

前記第2ゲート電極部は、前記半導体層と対向する第2領域を有し、

前記コンタクトホールは、前記ソース領域と前記ドレイン領域とを結ぶ方向に位置する一対の端部を有し、

前記コンタクトホールの前記一対の端部は、平面的に見て、前記第1領域と前記第2領域の一方と重畳し、他方とは重畳しない、

ことを特徴とする請求項7に記載の表示装置。

【請求項9】

前記第1ゲート電極部は、平面的に見て、前記第1絶縁層と前記第2絶縁層とから突出する突出領域を有し、

前記第3ゲート電極部は、前記突出領域で前記第1ゲート電極部に接続する、

ことを特徴とする請求項1に記載の表示装置。

【請求項10】

前記第1絶縁層及び前記第2絶縁層は、前記第3ゲート電極部の前記半導体層とは反対

側の面と接していない

ことを特徴とする請求項1に記載の表示装置。

【請求項11】

前記3ゲート電極部は、前記ソース領域と前記ドレイン領域とを結ぶ方向に位置する一対の端部を有し、

前記3ゲート電極部の前記一対の端部は、平面的に見て、前記第1ゲート電極部と前記第2ゲート電極部とに重畳する、

ことを特徴とする請求項1に記載の表示装置。

【請求項12】

前記第1ゲート電極部は、前記半導体層と対向する第1領域を有し、

前記第2ゲート電極部は、前記半導体層と対向する第2領域を有し、

前記第3ゲート電極部は、前記半導体層と対向する第3領域を有し、

前記第3領域は、前記ソース領域と前記ドレイン領域とを結ぶ方向の両側に位置する一対の端部を有し、

前記第3領域の前記一対の端部は、平面的に見て、前記第1領域と前記第2領域とに重畳する、

ことを特徴とする請求項1に記載の表示装置。

【請求項13】

前記半導体層の前記側面は、第1の側面と、前記第1の側面と前記チャネル領域を介して対向する第2の側面と、を含み、

前記3ゲート電極部は、前記第1の側面と前記第2の側面の両方と対向する、

ことを特徴とする請求項1に記載の表示装置。

【請求項14】

前記半導体層の前記側面は、第1の側面と、前記第1の側面と前記チャネル領域を介して対向する第2の側面と、を含み、

前記第3ゲート電極部は、前記第1の側面と前記第2の側面の一方のみに対向する、

ことを特徴とする請求項1に記載の表示装置。

【請求項15】

前記半導体層の前記側面は、第1の側面と、前記第1の側面と前記チャネル領域を介して対向する第2の側面と、を含み、

前記第3ゲート電極部は、前記第1の側面と対向する互いに離間した複数の第1離間部分を含む、

ことを特徴とする請求項1に記載の表示装置。

【請求項16】

前記第3ゲート電極部は、前記第2の側面と対向する互いに離間した複数の第2離間部分を含む、

ことを特徴とする請求項1に記載の表示装置。

【請求項17】

前記半導体層は、前記ソース領域と前記ドレイン領域とを結ぶ方向に交差する方向に分岐する分岐部を有し、

前記分岐部は、前記チャネル領域から分岐している、

ことを特徴とする請求項1に記載の表示装置。

【請求項18】

前記第1ゲート電極部及び前記第2ゲート電極部の少なくとも一方は、前記分岐部に対向する分岐ゲート電極部を有する、

ことを特徴とする請求項1に記載の表示装置。

【請求項19】

前記分岐部は、前記ソース領域と前記ドレイン領域の一方と電気的に接続する、

ことを特徴とする請求項1に記載の表示装置。