

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 6 月 27 日 (27.06.2013)



(10) 国際公開番号
WO 2013/094099 A 1

- (51) 国際特許分類 :
H01L 31/09 (2006.01) H01L 27/146 (2006.01)
GO1T 1/24 (2006.01) H04N 5/32 (2006.01)
H01L 27/144 (2006.01)
- (21) 国際出願番号 : PCT/JP20 12/00675 1
- (22) 国際出願日 : 2012 年 10 月 22 日 (22.10.2012)
- (25) 国際出願の言語 : 日本語
- (26) 国際公開の言語 : 日本語
- (30) 優先権データ :
特願 2011-277370 2011 年 12 月 19 日 (19.12.2011) JP
- (71) 出願人 : 株式会社島津製作所 (SHIMADZU CORPORATION) [JP/JP]; 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 Kyoto (JP).
- (72) 発明者 : 徳田 敏 (TOKUDA, Satoshi); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 岸原 弘之 (KISHIHARA, Hiroyuki); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 貝野 正知 (AINO, Masatomo); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 吉松 聖

菜 (YOSHIMATSU, Akina); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 土岐 貴弘 (TAKI, Takahiro); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 吉牟田 利典 (YOSHIMUTA, Toshinori); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 佐藤 敏幸 (SATO, Toshiyuki); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP). 桑原 章二 (KAWABARA, Shoji); 〒60485 11 京都府京都市中京区西ノ京桑原町 1 番地 株式会社島津製作所内 Kyoto (JP).

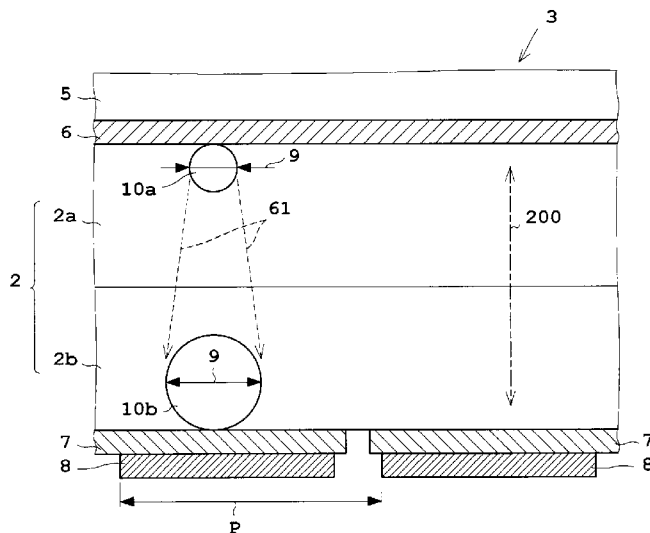
(74) 代理人 : 杉谷 勉 (SUGITANI, Tsutomu); 〒5300047 大阪府大阪市北区西天満 1 丁目 10 番 8 号 西天満第 1 1 松屋ビル Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可権): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,

[続葉有]

(54) Title: RADIATION DETECTOR AND METHOD FOR PRODUCING SAME

(54) 発明の名称 放射線検出器およびその製造方法



(SI) Abstract: This method for producing an FPD (1) is provided with a step for forming a polycrystalline semiconductor film (2) on a support substrate (5) in such a way that the crystal grain size (9) of the polycrystalline semiconductor film (2) is smaller on the support substrate (5) side than on the common electrode (8) side. Specifically, the crystal grain size (9) of the polycrystalline semiconductor film (2) is smaller on the support substrate (5) side than on the common electrode (8) side. Due to the smaller crystal grain size (9) of the crystal grains formed at an earlier point in time on the support substrate (5) side, formation of penetrating grains in which the crystal grain boundaries longitudinally traverse the polycrystalline semiconductor film (2) in the thickness direction (200) can be prevented, reducing the sensitivity and the leak current variability of the polycrystalline semiconductor film (2). As a result, the sensitivity and the leak current of pixels can be made uniform, and it is possible to obtain a radiation image of excellent readability for diagnostic purposes, in which pixel noise is low.

(57) 要約:

[続葉有]



PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロ
シア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
' < (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,

添付公開書類:

- 国際調査報告 (条約第 21 条(3))

F P D 1 の製造方法において、半導体多結晶膜 2 の結晶粒径 9 を対向電極 8 側よりも支持基板 5 側で小さくなるように、支持基板 5 上に半導体多結晶膜 2 を形成する工程を備えている。すなわち、半導体多結晶膜 2 の結晶粒径 9 は、対向電極 8 側よりも支持基板 5 側で小さい。支持基板 5 側の先に形成される結晶粒径 9 が小さいので、半導体多結晶膜 2 の厚み方向 200 に結晶粒界が縦断するような貫通粒が形成されることを防止でき、半導体多結晶膜 2 の感度およびリーク電流のばらつきを低減させることができる。その結果、各画素の感度およびリーク電流が均一に揃い、画素ノイズの低い、診断上視認性の優れた放射線画像を取得することができる。

明 細 書

発明の名称 : 放射線検出器およびその製造方法

技術分野

[0001] 本発明は、X線、 γ 線、光等を含む放射線を検出する機能を有し、医療用および異物検査等の産業用に使用される放射線検出器およびその製造方法に関する。

背景技術

[0002] 従来から高感度な放射線検出器の材料として各種の半導体材料、とりわけCdTe（テルル化カドミウム）またはCdZnTe（テルル化亜鉛カドミウム）の結晶体が研究・開発され、一部製品化されている。しかしながら、医用診断用の放射線検出器に応用するには、大面積（例えば20cm角以上）の放射線変換層を形成（成膜）する必要がある。このような大面積の結晶体を形成することは、技術的にもコスト的にも現実的に難しい。そこで、CdTeまたはCdZnTeの多結晶膜は、近接昇華法により形成されている（例えば特許文献1および2）。

[0003] 従来の放射線検出器101を図6に示す。図6中の符号rは放射線の入射方向を示す。対向基板（検出基板ともいう）103は、放射線の入射側から順番に、バイアス電圧V_bが印加される共通電極として機能する導電性のグラファイト支持基板105、電子注入阻止層106、放射線に感応して電荷を生成する半導体層（放射線変換層）102、正孔注入阻止層107、対向電極108の各層（膜）が積層して構成されている。対向基板103は、バンプ電極131を介してアクティブマトリクス基板104と貼り合わせて一体的に構成されている。アクティブマトリクス基板104は、コンデンサ111およびスイッチング素子112を画素ごとに有し、入射した放射線強度に応じて半導体層102で生成された電荷を蓄積し、蓄積された電荷の読み出しを行っている。

[0004] なお、特許文献1には、多結晶の半導体層102、すなわち半導体多結晶

膜 102 を形成する際、成膜温度を高くして粒径が大きい大粒径多結晶域を電子阻止用半導体膜（電子注入阻止層 106）に積層形成する高温成膜過程を先に行い、次に成膜温度を低くして粒径が小さい小粒径多結晶膜を積層形成する低温成膜過程を行うことが開示されている。また、特許文献 2 には、C1 が含まれたソースを用いて検出層（半導体多結晶膜）102 の形成時に C1 をドーピングして結晶粒を均一化させ、検出層 102 が形成された後にさらに C1 をドーピングして C1 を均一にドーピングさせることが開示されている。

先行技術文献

特許文献

[0005] 特許文献 1 :特許 4 0 9 2 8 2 5 号公報

特許文献 2 :特許 4 2 6 9 6 5 3 号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、このような従来例の場合には、次のような問題がある。放射線検出器 101 の半導体多結晶膜 102 では、膜質とりわけ膜の結晶構造（結晶粒の厚み方向 200 の分布）によつて検出特性が大きく変化することがわかっている。具体的には、結晶粒径が大きいと、感度は向上するものの画素間のばらつきが大きくなり、リーク電流も半導体多結晶膜の厚み方向 200 に縦断する結晶粒界（結晶粒）の存否によつて画素間のばらつきが非常に大きくなる。

[0007] 図 7 に示すように、例えば、半導体多結晶膜 102 には、半導体多結晶膜 102 の厚み方向 200 を縦断するような結晶粒（以下適宜、「貫通粒」）がある場合（符号 201）と、半導体多結晶膜 102 の厚み方向 200 に複数の結晶粒がある場合（符号 202）とが混在しているものとする。結晶粒界は、半導体多結晶膜 102 の中でリーク電流の走行経路となるので、貫通粒 201 は、複数の結晶粒 202 に比べ、生成された電荷やリーク電流が流れ易くなる。そのため、対向電極 108 間、すなわち画素間でばらつきが生

じ、また、流れ易さにより短い間隔で複数の画像（動画像）を取得する場合は、ゆらぎとなって現れる。その結果、放射線検出器 101 として画素ノイズが著しく増加し画質の劣化を招いてしまう。

[0008] 本発明は、このような事情に鑑みてなされたものであって、リーク電流による画素間のばらつきを低減させることができる放射線検出器およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0009] 発明者は、上記の問題を解決するために鋭意研究した結果、次のような知見を得た。結晶粒径は初めに大きく成長すると、その結晶粒が同等の径かそれよりも大きく成長するので、半導体多結晶膜の厚み方向 200 に縦断する貫通粒 201 が生じやすい。そのため、半導体多結晶膜を初めに小さく結晶粒を形成する必要がある。

[0010] このような知見に基づく本発明は、次のような構成をとる。すなわち、本発明に係る放射線検出器の製造方法は、放射線に感応して電荷を生成する半導体多結晶膜と、前記半導体多結晶膜の一方の面に設けられた支持基板と、前記半導体多結晶膜を挟んで前記支持基板の反対側に画素ごとにマトリクス状に設けられた個別電極と、を備えた放射線検出器の製造方法において、前記半導体多結晶膜の結晶粒径を前記個別電極側よりも前記支持基板側で小さくなるように、前記支持基板上に前記半導体多結晶膜を形成する工程を備えていることを特徴とするものである。

[0011] 本発明に係る放射線検出器の製造方法によれば、半導体多結晶膜の結晶粒径を個別電極側よりも支持基板側で小さくなるように、支持基板上に半導体多結晶膜を形成する工程を備えている。すなわち、半導体多結晶膜の結晶粒径は、個別電極側よりも支持基板側で小さい。先に形成される支持基板側の結晶粒径が小さいので、半導体多結晶膜の厚み方向に結晶粒界が縦断する貫通粒が形成されることを防止でき、半導体多結晶膜の感度およびリーク電流のばらつきを低減させることができる。その結果、各画素の感度およびリーク電流が均一に揃い、画素ノイズの低い、診断上視認性の優れた放射線画像

を取得することができる。

[001 2] また、本発明に係る放射線検出器の製造方法において、前記半導体多結晶膜の結晶粒径を前記個別電極側で画素ピッチよりも小さくなるように形成することが好ましい。これにより、複数の画素を結晶粒がまたぐことによる画素間のばらつきを低減することができる。

[001 3] また、本発明に係る放射線検出器の製造方法において、前記半導体多結晶膜の一例は、CdTeまたはCdZnTeで構成されることである。これにより、CdTeまたはCdZnTeの多結晶膜の厚み方向に結晶粒界が縦断する貫通粒が形成されることを防止でき、CdTeまたはCdZnTeの多結晶膜の感度およびリーク電流のばらつきを低減させることができる。

[0014] また、本発明に係る放射線検出器の製造方法の一例は、前記半導体多結晶膜を形成する工程は、前記支持基板上に第1多結晶膜域を形成する工程と、第1多結晶膜域上に第2多結晶膜域を形成する工程とを有し、前記第1多結晶膜域は、予め設定されたC1量をドーピングしながら形成し、前記第2多結晶膜域は、前記第1多結晶膜域よりもドーピングさせるC1量を少なくして、またはC1をドーピングせずに形成することである。これにより、支持基板側の第1多結晶膜域の結晶粒を、個別電極側の第2多結晶膜域よりも小さくすることができる。

[001 5] また、本発明に係る放射線検出器の製造方法の一例は、前記半導体多結晶膜を形成する工程は、前記支持基板上に第1多結晶膜域を形成する工程と、第1多結晶膜域上に第2多結晶膜域を形成する工程とを有し、前記第1多結晶膜域は、前記第2多結晶膜域よりも低い温度で形成することである。これにより、支持基板側の第1多結晶膜域の結晶粒を、個別電極側の第2多結晶膜域よりも小さくすることができる。

[001 6] また、本発明に係る放射線検出器の製造方法の一例は、前記半導体多結晶膜を形成する工程は、前記支持基板上に第1多結晶膜域を形成する工程と、第1多結晶膜域上に第2多結晶膜域を形成する工程とを有し、前記第1多結晶膜域は、前記第2多結晶膜域よりも高い圧力で形成することである。これ

により、支持基板側の第1多結晶膜域の結晶粒を、個別電極側の第2多結晶膜域よりも小さくすることができる。

[001 7] また、本発明に係る放射線検出器の製造方法において、前記半導体多結晶膜の結晶粒径を厚み方向に連続的に変化するように形成することが好ましい。これにより、半導体多結晶膜の結晶粒径を厚み方向、すなわち、支持基板側から個別電極側へ連続的に大きく変化するように形成することができる。この場合、半導体多結晶膜の厚み方向、すなわち生成された電荷の進行方向に粒径の段差がなく、電荷をスムーズに移動させることができるので、応答性または感度等がより良好となる。また、半導体多結晶膜中の応力を緩和できるので、支持基板の反りや半導体多結晶膜のクラック等を抑えることができる。

[001 8] また、本発明に係る放射線検出器は、放射線に感応して電荷を生成する半導体多結晶膜と、前記半導体多結晶膜の一方の面に設けられた支持基板と、前記半導体多結晶膜を挟んで前記支持基板の反対側に画素ごとにマトリクス状に設けられた個別電極と、を備え、前記半導体多結晶膜の結晶粒径は、前記個別電極側よりも前記支持基板側で小さいことを特徴とするものである。

[001 9] 本発明に係る放射線検出器によれば、半導体多結晶膜の結晶粒径は、個別電極側よりも支持基板側で小さい。先に形成される支持基板側の結晶粒径が小さいので、半導体多結晶膜の厚み方向に結晶粒界が縦断する貫通粒が形成されることを防止でき、半導体多結晶膜の感度およびリーク電流のばらつきを低減させることができる。その結果、各画素の感度およびリーク電流が均一に揃い、画素ノイズの低い、診断上視認性の優れた放射線画像を取得することができる。

[0020] また、本発明に係る放射線検出器において、前記半導体多結晶膜の結晶粒径は、前記個別電極側で画素ピッチよりも小さいことが好ましい。これにより、複数の画素を結晶粒がまたぐことによる画素間のばらつきを低減することができる。

発明の効果

[0021] 本発明に係る放射線検出器およびその製造方法によれば、半導体多結晶膜の結晶粒径は、個別電極側よりも支持基板側で小さい。先に形成される支持基板側の結晶粒径が小さいので、半導体多結晶膜の厚み方向に結晶粒界が縦断する貫通粒が形成されることを防止でき、半導体多結晶膜の感度およびリーク電流のばらつきを低減させることができる。その結果、各画素の感度およびリーク電流が均一に揃い、画素ノイズの低い、診断上視認性の優れた放射線画像を取得することができる。

図面の簡単な説明

[0022] [図1]実施例に係るフラットパネル型X線検出器（FPD）の構成を示す縦断面図である。

[図2]実施例に係る対向基板を部分拡大した縦断面図である。

[図3]実施例に係るフラットパネル型X線検出器（FPD）の構成を示すブロック図である。

[図4]実施例に係るフラットパネル型X線検出器（FPD）の製造方法を示すフローチャートである。

[図5]近接昇華法の説明に供する図である。

[図6]従来のフラットパネル型X線検出器（FPD）の構成を示す縦断面図である。

[図7]多結晶の半導体層の厚み方向における貫通粒と複数の結晶粒との説明に供する図である。

実施例 1

[0023] 以下、図面を参照して本発明の実施例 1 を説明する。また、本実施例では、放射線検出器の一例として、フラットパネル型X線検出器（FPD）について説明する。図 1 は、フラットパネル型X線検出器（FPD）の構成を示す縦断面図であり、図 2 は、対向基板を部分拡大した縦断面図である。図 3 は、フラットパネル型X線検出器（FPD）の構成を示すブロック図である。

[0024] 図 1 を参照する。FPD 1 は、入射したX線に感応して電荷（電子—正孔

対キャリア)を生成する多結晶の半導体層(以下、「半導体多結晶膜」とする)2を有する対向基板3と、生成された電荷を蓄積するとともに蓄積された電荷を読み出すアクティブマトリクス基板4とを備えている。

[0025] 対向基板3は、X線入射方向(図1中の符号x)から順番に、半導体多結晶膜2を支持するとともに負のバイアス電圧 V_h を印加する共通電極として機能する支持基板5と、支持基板5の下面に形成され、半導体多結晶膜2への電荷(電子)の注入を阻止する電子注入阻止層6と、半導体多結晶膜2と、半導体多結晶膜2への電荷(正孔)の注入を阻止する正孔注入阻止層7と、電荷収集用の対向電極8と、が積層形成された構成となっている。なお、対向電極8は本発明の個別電極に相当する。

[0026] すなわち、半導体多結晶膜2の一方の面には、電子注入阻止層6を介して支持基板5が設けられ、半導体多結晶膜2を挟んで支持基板5の反対側には、画素ごとにマトリクス状に分離して個別に対向電極8が設けられている。また、半導体多結晶膜2の結晶粒径9は、対向電極8側よりも支持基板5側で小さく(細かく)なるように構成されている。

[0027] 具体的には、図2に示すように、半導体多結晶膜2は、支持基板5側の小粒径多結晶域2aと、この小粒径多結晶域2a以外である対向電極8側の大粒径多結晶域2bとで構成されている。小粒径多結晶域2aは、電子注入阻止層6を介して支持基板5上に初め(先)に形成される多結晶域である。上述のように、半導体多結晶膜2の結晶粒径9は、対向電極8側よりも支持基板5側で小さくなるように構成されている。すなわち、支持基板5側と対向電極8側の半導体多結晶膜2のほぼ両端の結晶粒径9が、対向電極8側よりも支持基板5側で小さくなるように構成されている。なお、小粒径多結晶域2aの結晶粒を符号10aで示し、大粒径多結晶域2bの結晶粒を符号10bで示す。また、小粒径多結晶域2aは本発明の第1多結晶膜域に相当し、大粒径多結晶域2bは本発明の第2多結晶膜域に相当する。

[0028] 半導体多結晶膜2の多結晶粒の(平均)結晶粒径9は、例えば、画素ピッチ(図2中の符号P)が $150\mu\text{m}$ の場合、支持基板5側で 50nm 未満で

あり、対向電極 8 側、すなわち膜表面側で $150\ \mu\text{m}$ 未満（より望ましくは $75\ \mu\text{m}$ 未満）である。ここで、対向電極 8 側を $150\ \mu\text{m}$ 未満の結晶粒径 9 にするのは、画素ピッチ P が $150\ \mu\text{m}$ であるためである。例えば、複数（例えば 2 つ）の対向電極 8（分離した正孔注入阻止層 7）に結晶粒がまたがって形成された場合、生成された電荷が、ある時は一方の対向電極 8 で収集され、またある時は他方の対向電極 8 で収集されることにより、画素間ではばらつきが生じる。そのため、例えば、半導体多結晶膜 2 の結晶粒径 9 は、対向電極 8 側で画素ピッチ P よりも小さいことが好ましい。これにより、複数の画素を結晶粒がまたぐことによる画素間のばらつきを低減することができる。

[0029] 図 1 に戻る。一方、アクティブマトリクス基板 4 は、生成された電荷を蓄積するコンデンサ 11 と、コンデンサ 11 に蓄積された電荷を読み出すスイッチング素子として機能する薄膜トランジスタ (TFT) 12 と等を備えている。コンデンサ 11 と TFT 12 等は、絶縁基板 13 上に形成されている。また、アクティブマトリクス基板 4 は、画素電極 14 およびスルーホール 15 を備えている。コンデンサ 11 は、容量電極 16、絶縁膜 17 およびグラント線 18 とで構成されている。グラント線 18 は、アースされ、または、予め設定された所定電圧が印加されている。TFT 12 は、容量電極 16 および絶縁膜 17、データ線 19、ゲートチャネル 20、ゲート線 21 で構成されている。また、絶縁膜 22 は、画素電極 14 と容量電極 16 との間に形成されている。絶縁膜 23 は保護膜として形成されている。

[0030] 対向基板 3 とアクティブマトリクス基板 4 は、対向基板 3 の対向電極 8 とアクティブマトリクス基板 4 の画素電極 14 とがバンプ電極 31 で接合されることにより、貼り合わされて構成されている。

[0031] 図 1 中の符号 DU は、X 線検出素子を示しており、X 線検出素子 DU での検出が 1 画素に相当する。X 線検出素子 DU は、2 次元マトリクス状に配置され、例えば 1500×1500 個程度（ $230 \times 230\ \text{mm}$ 程度）で構成される。X 線検出素子 DU は、図 3 に示すように、図示の便宜上 3×3 個で

構成されている。コンデンサ 11 および T F T 12 は、2次元マトリクス状に構成された 3 X 3 個の X 線検出素子 D U に個別に設けられている。

[0032] 図 3 において、ゲート線 21 は、行 (X) 方向の X 線検出素子 D U で共通に接続するように構成されており、データ線 19 は、列 (Y) 方向の X 線検出素子 D U で共通に接続するように構成されている。また、ゲート線 21 は、ゲート駆動部 33 と接続しており、データ線 19 は、順番に電荷電圧変換アンプ 35、マルチプレクサ 37 に接続している。ゲート駆動部 33、電荷電圧変換アンプ 35 およびマルチプレクサ 37 は、駆動制御部 39 で制御されるようになっており、例えば図示しない外部装置からの信号で駆動される。

[0033] 次に、F P D 1 の製造方法について、図 4 のフローチャートに沿って説明する。対向基板 3 とアクティブマトリクス基板 4 は、個別に作成される。ステップ 301 ~ 304 は、対向基板 3 を作成する工程を示す。ステップ S 11、S 12 は、アクティブマトリクス基板 4 を作成する工程とバンプ電極 31 を形成する工程を示す。そして、ステップ S 21 の工程において、対向基板 3 とアクティブマトリクス基板 4 とが貼り合わせて一体となる。

[0034] (ステップ S 01) 電子注入阻止層の形成

支持基板 5 上 (図 1 では下側) に電子注入阻止層 6 を形成する。電子注入阻止層 6 は、Z n T e (テルル化亜鉛)、S b₂S₃ (硫化アンチモン)、または S b₂T e₃ (アンチモンテルル) 等の p 型半導体で構成され、支持基板 5 上に昇華法、蒸着もしくはスパッタリング、化学析出法、または電析法等によって形成される。

[0035] なお、支持基板 5 は、X 線の吸収係数が小さなものが好ましく、例えば、グラフアイトや、A l (アルミニウム)、S U S (ステンレス) 等の導電性材料で構成される。また、支持基板 5 がセラミック (A l₂O₃、A l N) や、シリコン等の絶縁材料で構成される場合は、電子注入阻止層 6 を形成する前に、バイアス電圧 V_h を印加する共通電極 (図示しない) を支持基板 5 上に形成し、形成された共通電極上に電子注入阻止層 6 を形成する。共通電極

は、ITO（酸化インジウムスズ）や、Au（金）、Pt（白金）、グラファイトなどの導電性材料から構成され、支持基板5上に蒸着法やスパッタリング等で形成される。

[0036] ステップS02）半導体多結晶膜の形成

電子注入阻止層6上に半導体多結晶膜2を近接昇華法により形成する。半導体多結晶膜2は、例えばCdTeまたはCdZnTeの多結晶膜で構成される。図5は、近接昇華法の説明に供する図である。

[0037] 蒸着チャンバ41内には、ソースSを置くための下部サセプタ43が設けられている。ソースSは、例えばCdTeの粉末材料の焼結体が用いられ、予め常圧かつ不活性雰囲気（例えばArガス）中で加熱（例えば690℃）して焼結させておく。支持基板5は、半導体多結晶膜2を形成する蒸着面を下部サセプタ43に向けた状態でスペーサ45を介在させて蒸着チャンバ41内の下部サセプタ43上に載置される。蒸着チャンバ41の上下部には、独立して温度を制御することが可能なヒータ47、49が設けられている。支持基板5とソースSとを対向配置させた状態で、真空ポンプ51を動作させて蒸着チャンバ41内を減圧雰囲気（例えば260Pa）にした後、上下部のヒータ47、49によりソースSを加熱する（例えば基板温度550℃、ソース温度650℃）。これにより、ソースSは昇華するとともに、電子注入阻止層6の蒸着面に付着して半導体多結晶膜2を形成する。

[0038] また、半導体多結晶膜2の検出特性を向上させるため、半導体多結晶膜2には、任意の不純物をドーピングしてもよく、例えば、Znをドーピングすると、ワイドギャップ化することによりリーク電流を低減させることができる。また、適量のClをドーピングすると、結晶粒径9を細かくする効果、または半導体多結晶膜2の結晶粒界等での電荷の流れ易さを示すキャリア走行性を改善し、感度および応答性を改善させる効果を有する。

[0039] 本工程では、半導体多結晶膜2の結晶粒径9を対向電極8側よりも支持基板5側で小さくなるように、支持基板5上に半導体多結晶膜2を形成する。具体的には、半導体多結晶膜2を形成する工程は、電子注入阻止層6を介し

て支持基板 5 上に小粒径多結晶域 2 a を形成する工程と、小粒径多結晶域 2 a 上に小粒径多結晶域 2 a 以外の大粒径多結晶域 2 b を形成する工程とを有している。

[0040] まず、電子注入阻止層 6 上に小粒径多結晶域 2 a を形成する。小粒径多結晶域 2 a は、予め設定された C l 量（濃度）をドーピングしながら形成する。次に、小粒径多結晶域 2 a 上に大粒径多結晶域 2 b を形成する。大粒径多結晶域 2 b は、C l をドーピングせずに、または小粒径多結晶域 2 a よりもドーピングさせる C l 量を少なくして形成する。なお、半導体多結晶膜 2 の結晶粒径 9 を対向電極 8 側で画素ピッチ P（図 2）よりも小さくなるように形成することが好ましい。

[0041] C l ドーピングは、粉末材料を焼結させたソース S に C l を混入したり、蒸着チャンバ 4 1 の外部から供給口 5 3 を通して内部に C l を供給したりする。例えば、ソース S としては、CdTe、ZnTe、および CdZnTe の少なくとも 1 つを含む第 1 の材料と、CdCl₂（塩化カドミウム）、および ZnCl₂（塩化亜鉛）の少なくとも 1 つを含む第 2 の材料との混合体を用いてもよい。また、例えば、蒸着チャンバ 4 1 の外部から内部に、HCl（塩化水素）、CHCl₃（クロロホルム）などをアルゴン（Ar）、窒素（N₂）などの不活性ガスで希釈した C l 含有ガスを、供給口 5 3 から流量を制御しながら供給してもよい。また、これら C l を混入したソース S と、蒸着チャンバ 4 1 の外部から内部に供給する C l 含有ガスとを組み合わせてもよい。

[0042] また、半導体多結晶膜 2 は、図 2 中の符号 6 1 に示すように、（平均）結晶粒径 9 が厚み方向 2 0 0 に連続的（段階的）に変化するように形成されてもよい。具体的には、半導体多結晶膜 2（小粒径多結晶域 2 a および大粒径多結晶域 2 b）の形成時にドーピングさせる C l 量（濃度）を、予め設定された量から直線的または曲線的に減少させることで実現させることができる。例えば、C l 含有ガスを供給する場合は、供給する C l 量（濃度）を予め設定された量から段階的に減少させたり、C l を混入させたソース S の場合は、C l が成膜初期で無くなってしまいう性質を利用して C l 量を減少させたり、

また、これらを組み合わせてC 1量を段階的に減少させたりするようにしてもよい。

[0043] このようにして半導体多結晶膜2は、近接昇華法により600～700 μ m程度の厚みに形成する。半導体多結晶膜2がアズデポ（そのまま）の状態では、表面の凹凸が数百 μ mと激しく、また、膜厚にばらつきを有する。そのため、半導体多結晶膜2の表面をアクティブマトリクス基板4との一体化接合のため、600～700 μ mの半導体多結晶膜2を形成し、その表面を平面研磨して平坦化しするとともに400 μ m程度の厚みにする。なお、平面研磨後の400 μ m程度の厚みにおいて、結晶粒径9を対向電極8側で画素ピッチPよりも小さくする。

[0044] （ステップS 03）正孔注入阻止層の形成

半導体多結晶膜2上（図1では下側）に正孔注入阻止層7を形成する。正孔注入阻止層7は、CdS（硫化カドミウム）、ZnS（硫化亜鉛）、ZnO（酸化亜鉛）、またはSb₂S₃（硫化アンチモン）等のn型半導体で構成され、昇華法、蒸着法、スパッタリング、化学析出法、または電析法等で形成される。正孔注入阻止層7は、必要に応じてパターニングして画素ごとに分離して形成する。但し、正孔注入阻止層7が高抵抗で隣接画素リークによる空間解像度低下などの弊害が無ければ、分離して形成しなくてもよい。

[0045] なお、必要に応じて、電子注入阻止層6と正孔注入阻止層7との配置を交換した構成としてもよいし、また、電子注入阻止層6および正孔注入阻止層7のいずれか一方あるいは両方を形成しない構成としてもよい。

[0046] （ステップS 04）対向電極の形成

正孔注入阻止層7上（図1では下側）に対向電極8を形成する。対向電極8は、ITOや、Au、Pt、グラファイトなどの導電材料から構成され、正孔注入阻止層7上に蒸着法やスパッタリング等で形成される。なお、必要に応じて、対向電極8を形成しない構成としてもよい。なお、この場合、バンク電極31が対向電極8として機能する。

[0047] （ステップS 11）アクティブマトリクス基板の作成

ガラス等で構成される絶縁基板 13 上にグラント線 18 とゲート線 21 とを形成し、それらを覆うように絶縁膜 17 を形成する。グラント線 18 およびゲート線 21 は、Ta (タンタル)、Al (アルミニウム)、Mo (モリブデン) 等の金属膜で構成され、蒸着法またはスパッタリング等で形成される。絶縁膜 17 は、SiNx や SiOx で構成され、蒸着法等で形成される。また、絶縁膜 17 は、無機膜の他にアクリルやポリイミド等で構成してもよい。

[0048] TFT 12 を形成するために、ゲートチャネル 20 を絶縁膜 17 上に形成する。ゲートチャネル 20 は、a-Si (アモルファスシリコン) や p-Si (ポリシリコン) を蒸着法で形成し、不純物を拡散させて例えば n+ 層としたもので構成される。

[0049] コンデンサ 11 および TFT 12 を作成するために、容量電極 16 とデータ線 19 とを絶縁膜 17 等上に形成し、それらを覆うように絶縁膜 22 を形成する。また、絶縁膜 22 にスルーホール 15 を形成する。そして、絶縁膜 22 およびスルーホール 15 上に画素電極 14 を形成し、画素電極 14 で開口するように絶縁膜 23 を形成する。画素電極 14、スルーホール 15、容量電極 16 およびデータ線 19 は、Ta、Al、Ti (チタン) 等の金属膜で構成される。これらの金属膜は、蒸着法またはスパッタリング等で形成される。絶縁膜 22、23 は、絶縁膜 17 と同様に、SiNx や SiOx で構成され、蒸着法等で形成される。

[0050] (ステップ S 12) バンプ電極の形成

ステップ S 11 で形成されたアクティブマトリクス基板 4 上にバンプ電極 31 を形成する。バンプ電極 31 は、導電性ペーストをスクリーン印刷することにより形成される。

[0051] バンプ電極 31 は、導電性ペーストで構成され、例えば、ゴムを主成分とした母材に、カーボンの主成分とした導電性材料と、常温で放置することにより有機物質が徐々に揮発して硬化する、あるいは空気中の水分と縮合反応して硬化するバインダー樹脂とを配合したもので構成される。この導電性ベ

ーストに含まれる導電性材料については、導電性を有していれば、適宜材料を選択しても良い。また、例えば、母材の主成分をゴムと例示したが、その他の高分子材料でもよい。バインダー樹脂についても、必ずしも樹脂に限定されず、接着性および硬化性を有する素材の混合物であつてもよい。

[0052] また、導電性ペーストには、例えば、バインダー樹脂のように常温で放置することにより有機物質が徐々に揮発して硬化する、あるいは空気中の水分と縮合反応して硬化する素材が含まれていることが望ましいが、温度変化（ 100°C 程度まで）を与えることにより硬化する物質が含まれていてもよい。

[0053] ステップS21）対向基板とアクティブマトリクス基板の貼り合わせ
対向基板3の対向電極8とアクティブマトリクス基板4の画素電極14上に形成されたバンプ電極31とを接合する。これにより、対向基板3とアクティブマトリクス基板4とが貼り合わされる。接合は、予め設定された所定の圧力を加えながら、常温放置、あるいは必要に応じて加熱することにより行われる。また、バンプ電極31以外にも、異方導電性フィルム（ACF）を用いて接合（接続）してもよい。

[0054] 以上の工程によりFPD1を製造する。なお、この他に、ゲート駆動部33、電荷電圧変換アンプ35、マルチプレクサ37、および駆動制御部39等が設けられる。

[0055] 次に、図1および図3を参照してFPD1の動作を説明する。X線管から照射されたX線は被検体を透過し、被検体を透過したX線がFPD1に入射する（X線管と被検体は共に図示しない）。FPD1の半導体多結晶膜2にX線が入射されると、光導電効果により電荷が生成される。このとき、例えばグラフアイト支持基板5には、負のバイアス電圧 V_h が印加されているので、半導体多結晶膜2で生成された電荷は、バンプ電極31等を通じて画素ごとにコンデンサ11に蓄積される。

[0056] コンデンサ11に蓄積された電荷は、TFT12の動作によりコンデンサ11から読み出される。ゲート駆動部33は、例えば図3の上側のゲート線

21から1行ずつ順番に信号を送信することで、TFT12を接続（ON）の状態にさせる。これにより、コンデンサ11に蓄積された電荷がTFT12を通じてデータ線19に移動され、データ線19を通じて電荷電圧変換アンプ35に転送される。電荷電圧変換アンプ35は、電荷を電圧に変換して電圧信号として出力し、マルチプレクサ37に転送する。マルチプレクサ37は、複数の電圧信号から1つの電圧信号を選択して出力する。出力された電圧信号に基づいて2次元のX線画像が取得される。

[0057] 本実施例に係るFPD1およびその製造方法によれば、半導体多結晶膜2の結晶粒径9を対向電極8側よりも支持基板5側で小さくなるように、支持基板5上に半導体多結晶膜2を形成する工程を備えている。すなわち、半導体多結晶膜2の結晶粒径9は、対向電極8側よりも支持基板5側で小さい。先に形成される支持基板5側の結晶粒径9が小さいので、半導体多結晶膜2の厚み方向200に結晶粒界が縦断する貫通粒201（図7）が形成されることを防止でき、半導体多結晶膜2の感度およびリーク電流のばらつきを低減させることができる。その結果、各画素の感度およびリーク電流が均一に揃い、画素ノイズの低い、診断上視認性の優れた放射線画像を取得することができる。

[0058] 半導体多結晶膜2の形成において、電子注入阻止層6を介して支持基板5上に初め（先）に形成される支持基板5側の結晶粒径9を、対向電極8側に形成される結晶粒径9よりも小さく（細かく）形成することで、貫通粒が形成されることを防止することができる。また、結晶粒を一度大きく成長させると、同等の大きさかそれよりも大きく成長するので、結晶粒を小さくすることは比較的難しい。そこで、支持基板5上に初めに小さく結晶粒を形成することにより、貫通粒201の形成を防止するとともに結晶粒の大きさのコントロールを比較的容易に行える。

[0059] また、半導体多結晶膜2を形成する工程は、支持基板5上に小粒径多結晶域2aを形成する工程と、小粒径多結晶域2a上に大粒径多結晶域2bを形成する工程とを有し、小粒径多結晶域2aは、予め設定されたC1量（濃度

) をドーピングしながら形成し、大粒径多結晶域 2 b は、C 1 をドーピングさせずに、または小粒径多結晶域 2 a よりもドーピングさせる C 1 量を少なくして形成する。これにより、支持基板 5 側の小粒径多結晶域 2 a の結晶粒を、対向電極 8 側の大粒径多結晶域 2 b よりも小さくすることができる。

[0060] また、半導体多結晶膜 2 の結晶粒径 9 は、厚み方向 2 0 0 に連続的に変化するように形成される。これにより、半導体多結晶膜 2 の結晶粒径 9 を厚み方向 2 0 0、すなわち、支持基板 5 側から対向電極 8 側へ連続的に大きく変化するように形成することができる。この場合、半導体多結晶膜 2 の厚み方向 2 0 0、すなわち生成された電荷の進行方向に粒径の段差がなく、電荷をスムーズに移動させることができるので、応答性または感度等がより良好となる。また、半導体多結晶膜 2 中の応力を緩和できるので、支持基板 5 の反りや半導体多結晶膜 2 のクラック等を抑えることができる。

実施例 2

[0061] 次に、本発明の実施例 2 を説明する。実施例 1 において、半導体多結晶膜 2 の小粒径多結晶域 2 a は、予め設定された C 1 量（濃度）をドーピングしながら形成し、大粒径多結晶膜域 2 b は、C 1 をドーピングさせずに、または小粒径多結晶域 2 a よりもドーピングさせる C 1 量を少なくして形成している（図 1 および図 2）。しかしながら、実施例 2 では、小粒径多結晶域 2 a は、大粒径多結晶膜域 2 b よりも低い温度で形成する。なお、実施例 1 と重複する部分の説明は省略する。

[0062] 上述のように、半導体多結晶膜 2 を形成する工程は、電子注入阻止層 6 を介して支持基板 5 上に小粒径多結晶域 2 a を形成する工程と、小粒径多結晶域 2 a 上に小粒径多結晶域 2 a 以外の大粒径多結晶域 2 b を形成する工程とを有している。ここで、小粒径多結晶域 2 a は、大粒径多結晶膜域 2 b よりも低い温度で形成される。例えば、550～650℃の範囲で小粒径多結晶域 2 a を先に形成し、図 5 に示すヒータ 47、49 の温度を高くして 600～700℃の範囲で大粒径多結晶膜域 2 b を形成する。なお、この場合、例えば、小粒径多結晶域 2 a を基板温度 550℃、ソース温度 650℃で形成

し、大粒径多結晶膜域 2 b を基板温度 600℃、ソース温度 700℃で形成する。

[0063] また、半導体多結晶膜 2 は、結晶粒径 9 が厚み方向 200 に連続的に変化するよう形成されてもよい。すなわち、ヒータ 47, 49 により加熱する成膜温度を、予め設定された (低い) 温度から直線的または曲線的に連続的 (段階的) に高くするように変化させることで半導体多結晶膜 2 を形成する。

[0064] 本実施例に係る FPD 1 およびその製造方法によれば、半導体多結晶膜 2 を形成する工程は、支持基板 5 上に小粒径多結晶域 2 a を形成する工程と、小粒径多結晶域 2 a 上に大粒径多結晶域 2 b を形成する工程とを有し、小粒径多結晶域 2 a は、大粒径多結晶域 2 b よりも低い温度で形成する。これにより、支持基板 5 側の小粒径多結晶域 2 a の結晶粒を、対向電極 8 側の大粒径多結晶域 2 b よりも小さくすることができる。

[0065] また、半導体多結晶膜 2 の結晶粒径 9 は、厚み方向 200 に連続的に変化するよう形成される。これにより、半導体多結晶膜 2 の結晶粒径 9 を厚み方向 200、すなわち、支持基板 5 側から対向電極 8 側へ連続的に大きく変化するよう形成することができる。

実施例 3

[0066] 次に、本発明の実施例 3 を説明する。実施例 1 または 2 において、半導体多結晶膜 2 の形成の際に、C1 ドープ量や温度を変化させて小粒径多結晶域 2 a および大粒径多結晶膜域 2 b を形成している (図 1 および図 2)。しかしながら、実施例 3 では、小粒径多結晶域 2 a は、大粒径多結晶膜域 2 b よりも高い圧力 (真空度の低い) で形成する。なお、実施例 1 および 2 と重複する部分の説明は省略する。

[0067] 上述のように、半導体多結晶膜 2 を形成する工程は、電子注入阻止層 6 を介して支持基板 5 上に小粒径多結晶域 2 a を形成する工程と、小粒径多結晶域 2 a 上に小粒径多結晶域 2 a 以外の大粒径多結晶域 2 b を形成する工程とを有している。ここで、小粒径多結晶域 2 a は、大粒径多結晶膜域 2 b より

も高い圧力で形成する。例えば、2 tor rを基準として、5 tor rまたは10 tor rで小粒径多結晶域2 aを先に形成し、図5に示す真空ポンプ5 1を動作させて圧力を低くして0.5 tor rまたは1 tor rで大粒径多結晶膜域2 bを形成する。なお、1 tor r = 130 Paである。

[0068] また、半導体多結晶膜2は、結晶粒径9が厚み方向200に連続的に変化するよう形成されてもよい。すなわち、真空ポンプ5 1により減圧雰囲気成膜圧力を、予め設定された(高い)圧力から直線的または曲線的に連続的(段階的)に低くする(真空度を高くする)ように変化させることで半導体多結晶膜2を形成する。

[0069] 本実施例に係るFPD1およびその製造方法によれば、半導体多結晶膜2を形成する工程は、支持基板5上に小粒径多結晶域2 aを形成する工程と、小粒径多結晶域2 a上に大粒径多結晶域2 bを形成する工程とを有し、小粒径多結晶域2 aは、大粒径多結晶域2 bよりも高い圧力で形成する。これにより、支持基板5側の小粒径多結晶域2 aの結晶粒を、対向電極8側の大粒径多結晶域2 bよりも小さくすることができる。

[0070] また、半導体多結晶膜2の結晶粒径9は、厚み方向200に連続的に変化するよう形成される。これにより、半導体多結晶膜2の結晶粒径9を厚み方向200、すなわち、支持基板5側から対向電極8側へ連続的に大きく変化するよう形成することができる。

[0071] 本発明は、上記実施形態に限られることはなく、下記のように変形実施することができる。

[0072] (1) 上述した実施例では、半導体多結晶膜2は、CdTeまたはCdZnTe、すなわち、CdTe系半導体またはCdZnTe系半導体の多結晶膜で構成されていた。しかしながら、半導体多結晶膜2は、CdTe系半導体またはCdZnTe系半導体の多結晶膜以外でも応用可能である。

[0073] (2) 上述した実施例および変形例(1)では、半導体多結晶膜2は、検出対象の放射線として、X線に感応して電荷を生成していた。しかしながら、X線に限らず、例えばア線または光(可視光や紫外線、赤外線等)であつ

てもよい。この場合、F P D 1 は、X 線、 γ 線および光の全てを検出することが可能であるが、X 線、 γ 線および光の少なくともいずれか 1 つを検出する構成であってもよい。

[0074] (3) 上述した実施例および各変形例では、図 3 に示すように、2 次元状の X 線像を検出するものであつたが、X 線検出素子 D U が 1 列に並ぶだけの 1 次元の X 線像を検出するものであつてもよい。

[0075] (4) 上述した実施例および各変形例では、半導体多結晶膜 2 の形成の際に、C I ドープ量や温度、圧力を個別に変化させていた。しかしながら、それらを組み合わせて半導体多結晶膜 2 を形成してもよい。すなわち、C I ドープ量、温度および圧力の少なくとも 1 つの条件を変化させて半導体多結晶膜 2 を形成してもよい。

符号の説明

- [0076]
- | | | |
|----------|---|-------------------------|
| 1 | … | フラットパネル型 X 線検出器 (F P D) |
| 2 | … | 多結晶の半導体層 (半導体多結晶膜) |
| 3 | … | 対向基板 |
| 4 | … | アクティブマトリクス基板 |
| 5 | … | 支持基板 |
| 8 | … | 対向電極 |
| 9 | … | 結晶粒径 |
| 4 1 | … | 蒸着チャンバ |
| 4 7, 4 9 | … | ヒータ |
| 5 1 | … | 真空ポンプ |
| 5 3 | … | 供給口 |
| 2 0 0 | … | 厚み方向 |
| 2 0 1 | … | 貫通粒 |
| 2 0 2 | … | 複数の結晶粒 |
| P | … | 画素ピッチ |

請求の範囲

- [請求項 1] 放射線に感応して電荷を生成する半導体多結晶膜と、
前記半導体多結晶膜の一方の面に設けられた支持基板と、
前記半導体多結晶膜を挟んで前記支持基板の反対側に画素ごとにマトリクス状に設けられた個別電極と、
を備えた放射線検出器の製造方法において、
前記半導体多結晶膜の結晶粒径を前記個別電極側よりも前記支持基板側で小さくなるように、前記支持基板上に前記半導体多結晶膜を形成する工程を備えていることを特徴とする放射線検出器の製造方法。
- [請求項 2] 請求項 1 に記載の放射線検出器の製造方法において、
前記半導体多結晶膜の結晶粒径を前記個別電極側で画素ピッチよりも小さくなるように形成することを特徴とする放射線検出器の製造方法。
- [請求項 3] 請求項 1 または 2 に記載の放射線検出器の製造方法において、
前記半導体多結晶膜は、CdTe または CdZnTe で構成されることを特徴とする放射線検出器の製造方法。
- [請求項 4] 請求項 1 から 3 のいずれかに記載の放射線検出器の製造方法において、
前記半導体多結晶膜を形成する工程は、前記支持基板上に第 1 多結晶膜域を形成する工程と、第 1 多結晶膜域上に第 2 多結晶膜域を形成する工程とを有し、
前記第 1 多結晶膜域は、予め設定された C I 量をドープしながら形成し、
前記第 2 多結晶膜域は、前記第 1 多結晶膜域よりもドープさせる C I 量を少なくして、または C I をドープさせずに形成することを特徴とする放射線検出器の製造方法。
- [請求項 5] 請求項 1 から 4 のいずれかに記載の放射線検出器の製造方法において、

前記半導体多結晶膜を形成する工程は、前記支持基板上に第 1 多結晶膜域を形成する工程と、第 1 多結晶膜域上に第 2 多結晶膜域を形成する工程とを有し、

前記第 1 多結晶膜域は、前記第 2 多結晶膜域よりも低い温度で形成することを特徴とする放射線検出器の製造方法。

[請求項 6] 請求項 1 から 5 のいずれかに記載の放射線検出器の製造方法において、

前記半導体多結晶膜を形成する工程は、前記支持基板上に第 1 多結晶膜域を形成する工程と、第 1 多結晶膜域上に第 2 多結晶膜域を形成する工程とを有し、

前記第 1 多結晶膜域は、前記第 2 多結晶膜域よりも高い圧力で形成することを特徴とする放射線検出器の製造方法。

[請求項 7] 請求項 1 から 6 のいずれかに記載の放射線検出器の製造方法において、

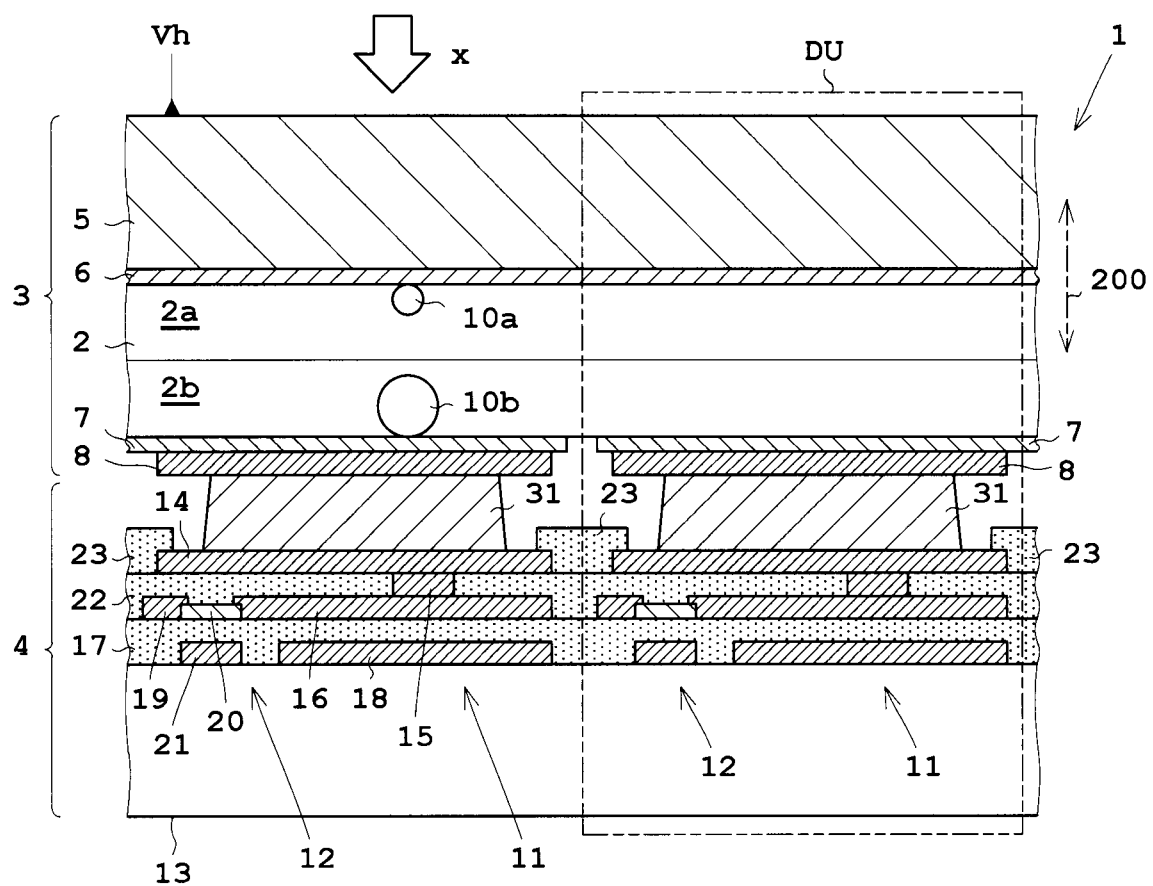
前記半導体多結晶膜の結晶粒径を厚み方向に連続的に変化するよう形成することを特徴とする放射線検出器の製造方法。

[請求項 8] 放射線に感応して電荷を生成する半導体多結晶膜と、
前記半導体多結晶膜の一方の面に設けられた支持基板と、
前記半導体多結晶膜を挟んで前記支持基板の反対側に画素ごとにマトリクス状に設けられた個別電極と、を備え、

前記半導体多結晶膜の結晶粒径は、前記個別電極側よりも前記支持基板側で小さいことを特徴とする放射線検出器。

[請求項 9] 請求項 8 に記載の放射線検出器において、
前記半導体多結晶膜の結晶粒径は、前記個別電極側で画素ピッチよりも小さいことを特徴とする放射線検出器。

[図1]



[図2]

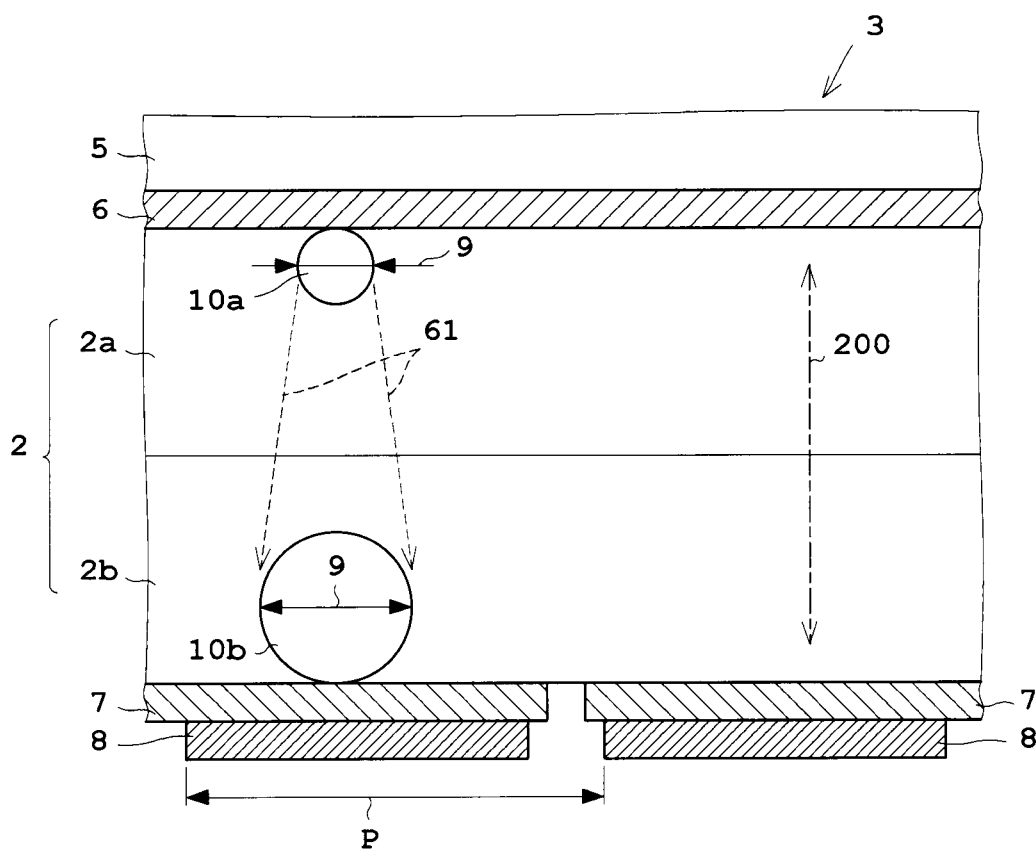
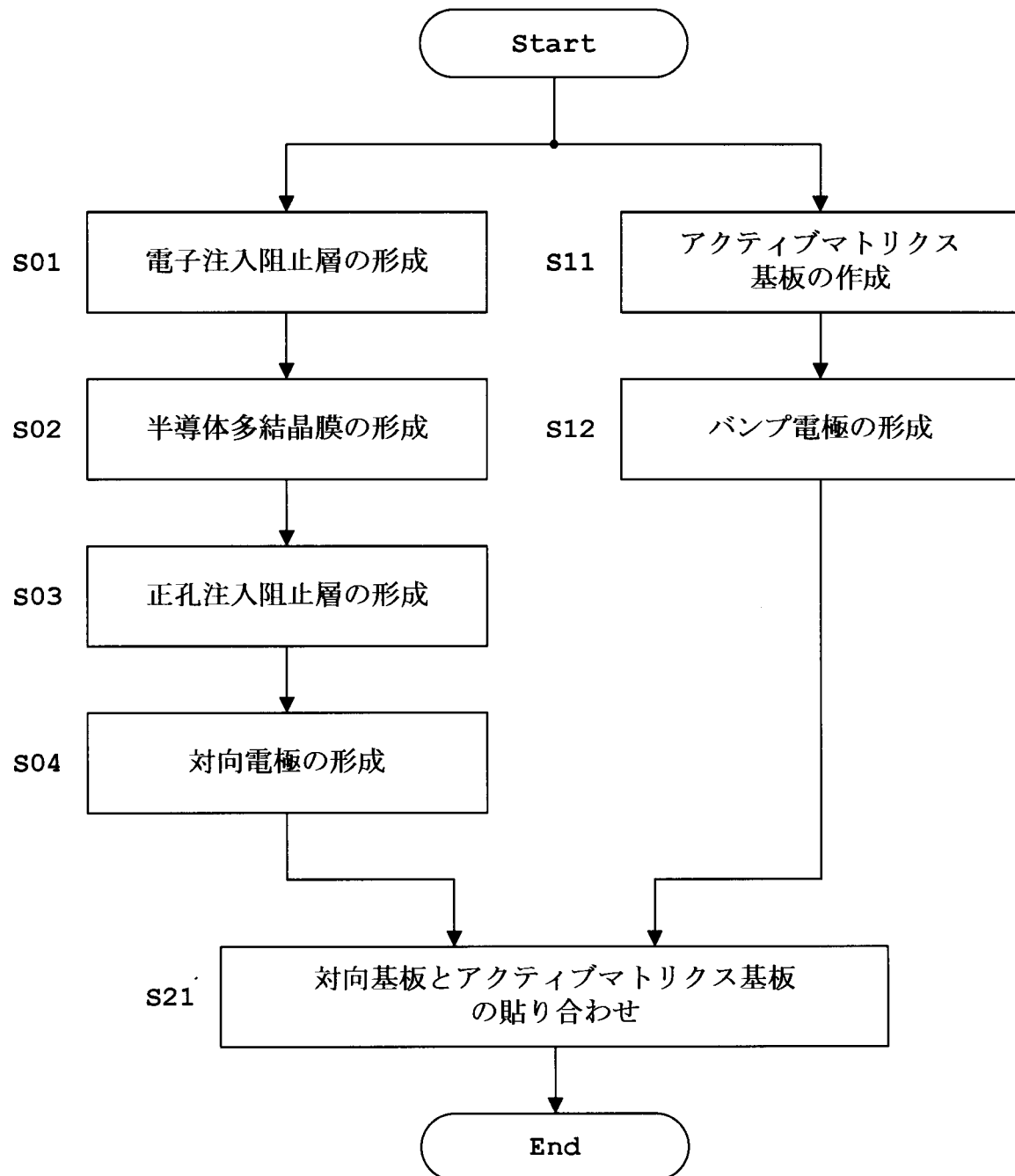
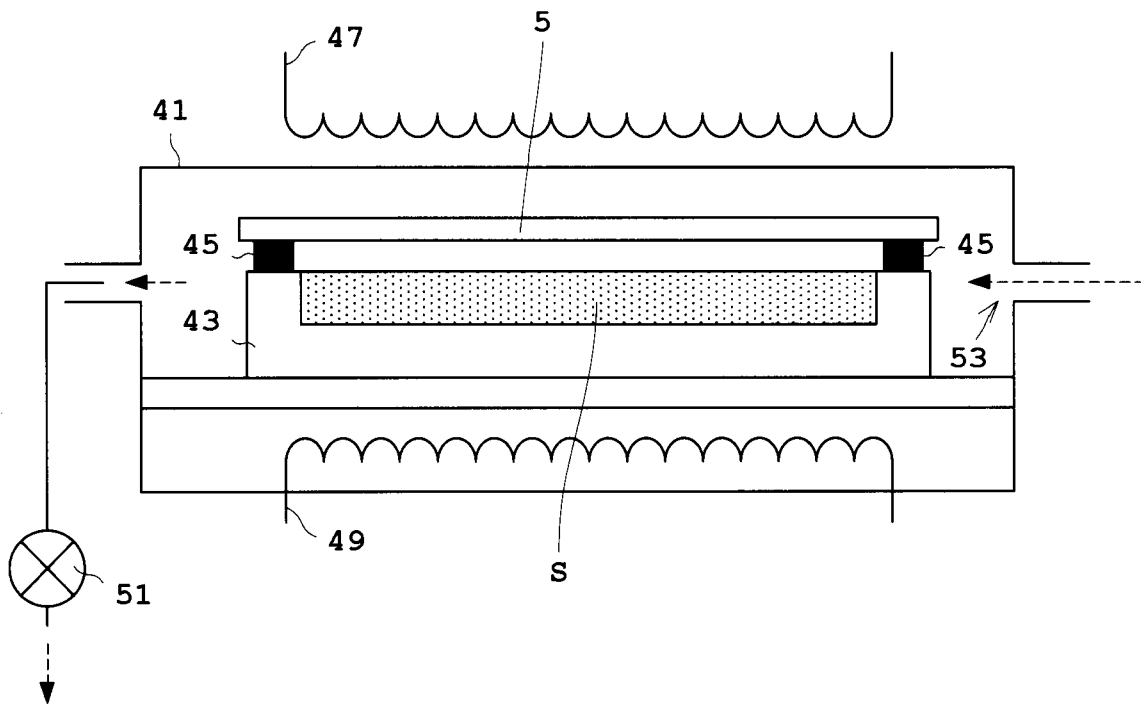


Figure 1 is a block diagram of a display device 1. The device includes a display panel 4 with a grid of pixels. Each pixel contains a transistor 12, a capacitor 11, and a variable capacitor 2. The panel is driven by a gate driver 33 and a data driver 35. The data driver 35 includes a charge voltage conversion amp and a multiplexer 37. A control unit 39 is connected to the gate driver 33 and the multiplexer 37. A coordinate system (X, Y) is shown at the bottom left.

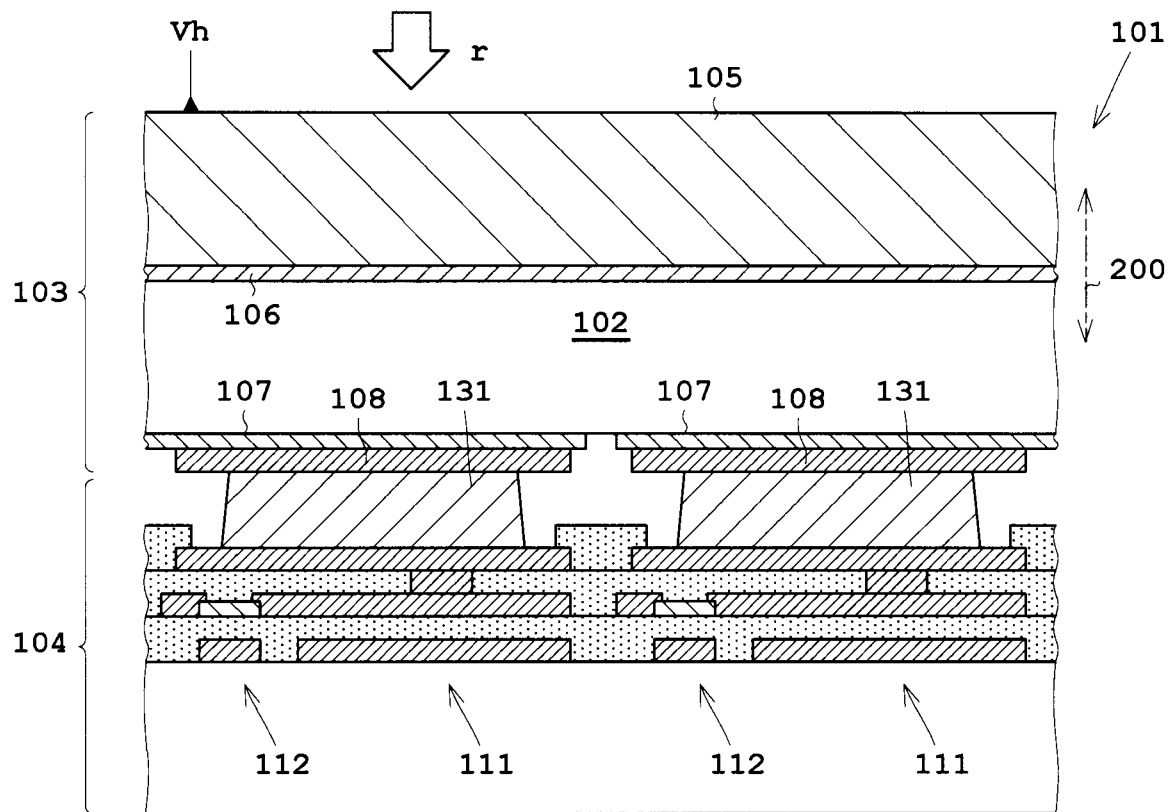
[図4]



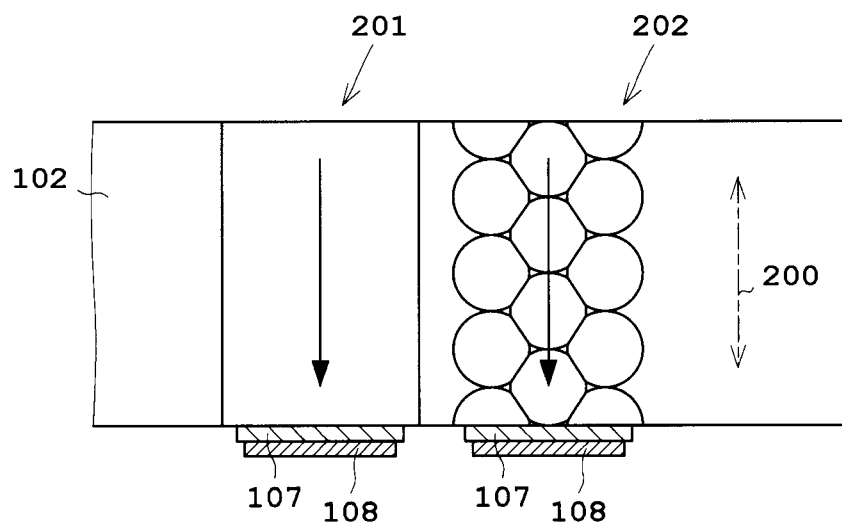
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/006751

A. CLASSIFICATION OF SUBJECT MATTER

H01 L31 /09 (2006.01)i , G01 T1/ 24 (2006.01)i , H01 L2 7/1 44 (2006.01)i , H01L2 7/1 46 (2006.01)i , H04N5/32 (2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/09, G01T1/24, H01L27/144, H01L27/146, H04N5/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo	Shinan	Koho	1922-1	996	Jitsuyo	Shinan	Toroku	Koho	1996-2012
Kokai	Jitsuyo	Shinan	Koho	1971-2012	Toroku	Jitsuyo	Shinan	Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	J P 2001-102602 A (Shimadzu Corp.), 13 April 2001 (13.04.2001), entire text; all drawings (Family: none)	1-9
A	J P 2002-83946 A (Nippon Hoso Kyokai), 22 March 2002 (22.03.2002), entire text; all drawings (Family: none)	1-9
A	J P 10-294484 A (Canon Inc.), 04 November 1998 (04.11.1998), entire text; all drawings & US 6043427 A & EP 860885 A2 & DE 69826161 D & DE 69826161 T & AU 745050 B & CN 1191395 A	1-9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
17 December, 2012 (17.12.12)

Date of mailing of the international search report
25 December, 2012 (25.12.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/006751

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-153460 A (Hamamatsu Photonics Kabu shi ki Kai sha), 03 Jul y 2008 (03.07.2008), enti re text ; all drawi ngs (Fami ly : none)	1- 9
A	JP 2008-153461 A (Hamamatsu Photonics Kabu shi ki Kai sha), 03 Jul y 2008 (03.07.2008), enti re text ; all drawi ngs (Fami ly : none)	1- 9

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L31/09 (2006. 01) i , G01T1/24 (2006. 01) i , H01L27/144 (2006. 01) i, H01L27/146 (2006. 01) i,
H04N5/32 (2006. 01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L31/09, G01T1/24, H01L27/144, H01L27/146, H04N5/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1 9 2 2 -
日本国公開実用新案公報 1 9 7 1 - 2
日本国実用新案登録公報 1 9 9 6 -
日本国登録実用新案公報 1 9 9 4 - 2

国際調査で使用する電子データベース (データベースの名称、調査に使用した用語)
年

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2001-102602 A (株式会社島津製作所) 2001. 04. 13, 全文, 全図 (ファミリーなし)	1-9
A	JP 2002-83946 A (日本放送協会) 2002. 03. 22, 全文, 全図 (ファミリーなし)	1-9
A	JP 10-294484 A (キャノン株式会社) 1998. 11. 04, 全文, 全図 & US 6043427 A & EP 860885 A2 & DE 69826161 D & DE 69826161 T & AU 745050 B & CN 1191395 A	1-9

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

IA 「特に関連のある文献ではなく、一般的技術水準を示すもの」
IE 「国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの」
I 「優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)」
IΘ 「口頭による開示、使用、展示等に言及する文献」
IP 「国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

T 「国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの」
IX 「特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの」
IY 「特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの」
I& 「同一パテントファミリー文献」

国際調査を完了した日

1 7 . 1 2 . 2 0 1 2

国際調査報告の発送日

2 5 . 1 2 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

柴山 将隆

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

5 F

3 0 3 5

C (続 き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-153460 A (浜松 ホ ト ニ タ ス 株 式 会 社) 2008. 07. 03, 全文, 全図 (フ ア ミ リー な し)	1-9
A	JP 2008-153461 A (浜松 ホ ト ニ タ ス 株 式 会 社) 2008. 07. 03, 全文, 全図 (フ ア ミ リー な し)	1-9