(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0068325
(43) 공개일자 2015년06월19일

(51) 국제특허분류(Int. Cl.)
C23C 16/448 (2006.01) *C23C 16/22* (2006.01)
(21) 출원번호 10-2014-0177354
(22) 출원일자 2014년12월10일
심사청구일자 2014년12월10일
(30) 우선권주장
1020130153307 2013년12월10일 대한민국(KR)

(71) 출원인
세종대학교산학협력단
서울특별시 광진구 능동로 209 (군자동, 세종대학교)
(72) 발명자
천승현
서울 송파구 양재대로 1089, 3동 905호 (방이동, 잠실3차한양아파트)
전재호
경기 고양시 덕양구 대덕로156번길 42-47
정상균
서울특별시 양천구 목3동 600-633
(74) 대리인
특허법인이상

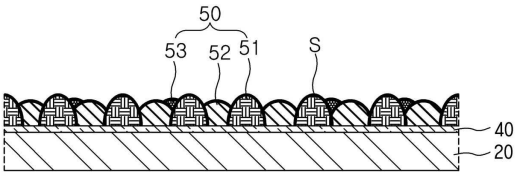
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **그래핀층 상의 유전막을 포함하는 전자소자 및 그래핀층 상의 유전막의 형성 방법**

(57) 요 약

그래핀층 상의 유전막을 포함하는 전자소자 및 그래핀층 상의 유전막의 형성 방법을 제공한다. 전자소자는 그래핀층을 포함한다. 상기 그래핀층 상에, 표면 상에 탄소를 함유하는 층을 구비하는 복수 개의 제1 반구형 구조체들, 그리고 상기 제1 반구형 구조체들 사이에 형성된 제2 반구형 구조체를 구비하는 유전막이 배치된다.

대 표 도 - 도3c



이 발명을 지원한 국가연구개발사업
과제고유번호 1345200808
부처명 교육과학기술부
연구관리전문기관 한국연구재단
연구사업명 기초연구기반구축(교육부)
연구과제명 그래핀 연구소
기 여 율 1/1
주관기관 세종대학교 산학협력단
연구기간 2013.05.01 ~ 2014.04.30

명 세 서

청구범위

청구항 1

그래핀층; 및

상기 그래핀층 상에 배치되고, 표면 상에 탄소를 함유하는 층을 구비하는 복수 개의 제1 반구형 구조체들, 그리고 상기 제1 반구형 구조체들 사이에 형성된 제2 반구형 구조체들을 구비하는 유전막을 포함하는 전자 소자.

청구항 2

제1항에 있어서,

상기 제1 반구형 구조체들과 상기 제2 반구형 구조체들은,

Al_2O_3, HfO_2, ZrO_2, TiO_2 및, SiO_2으로 이루어진 군으로부터 선택되는 적어도 하나를 함유하는 전자 소자.

청구항 3

제1항에 있어서,

상기 그래핀층과 상기 유전막 사이에 배치된 표면개질막을 더 포함하는 전자 소자.

청구항 4

제3항에 있어서,

상기 표면개질막은 헥사메틸다이실라잔(Hexamethyldisilazane, HMDS), 테트라메틸다이실라잔(Tetramethyldiilazane, TMDS), 페릴렌 테트라카복실산 (perylene tetracarboxylic acid, PTCA), 메틸트라이클로로실란(methyltrichlorosilane), 또는 이들의 복합층인 전자 소자.

청구항 5

그래핀층 상에 제1 단위 유전체를 ALD법을 사용하여 형성하는 단계;

상기 제1 단위 유전체가 형성된 기판을 탄소를 포함하는 분위기에서 냉각하는 단계; 및

냉각된 제1 단위 유전체 상에 제2 단위 유전체를 ALD법을 사용하여 형성하는 단계를 포함하는 유전막 형성방법.

청구항 6

제5항에 있어서,

상기 제1 단위 유전체는 제1 반구형 구조체들을 포함하는 유전막 형성방법.

청구항 7

제5항에 있어서,

상기 냉각 단계는 실온의 대기 분위기에서 수행되는 유전막 형성방법.

청구항 8

제5항에 있어서,

상기 냉각 단계에서, 상기 제1 반구형의 구조체들의 표면 상에 탄소를 포함하는 표면층이 형성되는 유전막 형성방법.

청구항 9

제5항에 있어서,

상기 제2 단위 유전체는 제2 반구형 구조체들을 포함하는 유전막 형성방법.

청구항 10

제5항에 있어서,

상기 제1 단위 유전체를 형성하기 전에,

상기 그래핀층 상에 표면개질막을 형성하는 단계를 더 포함하는 유전막 형성방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 유전막 형성방법으로, 더욱 상세하게는 그래핀층 상에 유전막을 형성하는 방법에 관한 것이다.

배 경 기 술

[0002] 그래핀(graphene)은 탄소원자가 허니콤 형태의 육방정 격자로 배열된 2차원적인 시트상 물질로, 흑연과 같은 탄소질 재료를 이루는 기본 블록이기도 하다. 이러한 그래핀은 높은 광학성, 열전도도, 강도, 축성, 캐리어 이동도(mobility) 및 우수한 전류 운반 능력(current carrying capability)과 같은 뛰어난 특성을 갖는다.

[0003] 때문에, 반도체 재료인 실리콘을 대체 혹은 보완할 수 있는 잠재력을 갖고 있고, 상호 연결 배선(interconnection)을 위한 대안물질로 각광받고 있다. 이에, 그래핀을 반도체 재료로 사용하여 전자 소자 등의 분야에 적용하는 연구가 활발히 진행되고 있다.

[0004] 한편, 그래핀을 반도체 재료로 이용한 소자를 만들기 위해서는 적절한 절연막이 필수적이다. 일반적으로 실리콘을 반도체 재료로 사용한 소자에는 절연막으로 Al_2O_3, HfO, 또는 SiO_2 등이 증착된다. 또한, 상기 절연막을 형성하기 위해 원자층증착법(atomic layer deposition, ALD)을 주로 사용한다. 하지만, 그래핀층 상에 ALD 공정을 사용하여 상기 절연막을 형성할 시, 절연막이 균일하게 성장하지 않는 단점이 있다.

[0005] 도 1은 SiO_2층 상에 성장된 Al_2O_3절연막(a) 및 그래핀층 상에 성장된 Al_2O_3절연막(b)의 AFM 이미지이다.

[0006] 도 1(a)를 참조하면, SiO_2층 상에 절연막이 형성될 경우 비교적 균일한 형태로 성장하지만, 도 1(b)를 참조하면, 그래핀층 상에는 절연막이 구형 클러스터 형태로 울퉁불퉁하게 형성됨을 알 수 있다.

발명의 내용

해결하려는 과제

[0007] 이에, 본 발명의 일 측면은 그래핀층 상에 균일하게 성장된 유전막, 그리고 그래핀층 상에 균일하게 유전제막을 성장시킬 수 있는 방법을 제공하는 데에 그 목적이 있다.

[0008] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0009] 상기 기술적 과제를 이루기 위하여 본 발명의 일 측면은 전자소자를 제공한다. 전자소자는 그래핀층을 포함한다. 상기 그래핀층 상에, 표면 상에 탄소를 함유하는 층을 구비하는 복수 개의 제1 반구형 구조체들, 그리고 상기 제1 반구형 구조체들 사이에 형성된 제2 반구형 구조체를 구비하는 유전막이 배치된다.

[0010] 상기 제1 반구형 구조체들과 상기 제2 반구형 구조체는, Al_2O_3, HfO_2, ZrO_2, TiO_2 및, SiO_2으로 이루어진 군으로부터 선택되는 적어도 하나를 함유할 수 있다.

[0011] 상기 그래핀층과 상기 유전막 사이에 표면개질막이 배치될 수 있다. 상기 표면개질막은 헥사메틸다이실라잔(Hexamethyldisilazane, HMDS), 테트라메틸다이실라잔(Tetramethyldiilazane, TMDS), 페릴렌 테트라카복실산(perylene tetracarboxylic acid, PTCA), 메틸트라이클로로실란(methyltrichlorosilane), 또는 이들의 복합층

일 수 있다.

[0012] 상기 기술적 과제를 이루기 위하여 본 발명의 일 측면은 유전막 형성방법을 제공한다. 먼저, 그래핀층 상에 제1 단위 유전체를 ALD법을 사용하여 형성한다. 상기 제1 단위 유전체가 형성된 기판을 탄소를 포함하는 분위기에서 냉각한다. 냉각된 제1 단위 유전체 상에 제2 단위 유전체를 ALD법을 사용하여 형성한다.

[0013] 상기 제1 단위 유전체는 제1 반구형 구조체들을 포함할 수 있다. 상기 제2 단위 유전체는 상기 제1 반구형 구조체들 사이에 형성된 제2 반구형 구조체를 포함할 수 있다.

[0014] 상기 냉각 단계는 실온의 대기 분위기에서 수행될 수 있다. 상기 냉각 단계에서, 상기 제1 반구형의 구조체들의 표면 상에 탄소를 포함하는 표면층이 형성될 수 있다.

[0015] 상기 제1 단위 유전체를 형성하기 전에, 상기 그래핀층 상에 표면개질막을 형성할 수 있다.

발명의 효과

[0016] 본 발명에 따른 그래핀층 상의 유전막 형성 방법은 그래핀층 상에 표면 거칠기가 개선된 유전막을 형성시킬 수 있는 효과가 있다. 이에 따라, 또한, 그래핀층 상에 위치하는 유전막의 절연효과를 향상시키고, 절연에 필요한 유전막의 두께를 감소시킬 수 있다.

도면의 간단한 설명

[0017] 도 1은 SiO_2층 상에 성장된 Al_2O_3절연막(a) 및 그래핀층 상에 성장된 Al_2O_3절연막(b)의 AFM 이미지이다.

도 2는 본 발명의 일 실시예에 따른 그래핀을 포함하는 전자소자의 단면도이다.

도 3a, 도 3b, 및 도 3c는 본 발명의 일 실시예에 따른 유전막을 형성하는 방법을 나타낸 단면도들이다.

도 4는 도 3a의 B 부분에 한정하여 나타낸 개략도이다.

도 5a, 도 5b, 도 5c, 및 도 5d는 비교예와 제조예들 1 내지 3에 따른 Al_2O_3 막의 표면을 원자간력 현미경(AFM)을 사용하여 관찰한 결과를 나타낸 이미지들과 그래프들이다.

도 6은 제조예 2의 진행과정에서 HDMS 표면개질막 형성 전과 형성 후의 그래핀층의 라만 스펙트럼를 나타낸 그래프이다.

도 7a는 제조예 3에 따른 Al_2O_3 막의 단면을 촬영한 고해상도 투과전자현미경(HR-TEM) 사진들이고, 도 7b 및 도 7c는 제조예 3에 따른 Al_2O_3 막의 단면의 성분분석(EDS, Energy Dispersive X-ray Spectrometry) 결과들을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 그러나, 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다. 도면들에 있어서, 층들 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0019] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함하여 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0020] 또한, 본 실시예에서는 편의상 소스 전극, 드레인 전극 등의 용어를 사용하여 표현하였으나, 이들이 반드시 트랜지스터용 전극인 것은 아니다. 즉, 소스 전극과 드레인 전극은 단순히 전극의 명칭을 구별하기 위해 사용되는 경우도 있으며, 이 경우 예컨대 소스 전극은 제1 전극을, 드레인 전극은 제2 전극을 의미하기도 한다. 따라서, 이하의 실시예에서 나타나는 전자소자는 발광소자, 수광소자, 검출소자, 메모리소자, 트랜지스터, 다이오드 등에 폭넓게 적용될 수 있는 것으로 이해되어야 한다.

[0021] 도 2는 본 발명의 일 실시예에 따른 그래핀을 포함하는 전자소자의 단면도이다.

[0022] 도 2를 참조하면, 본 발명의 일 실시예에 따른 그래핀계 전자소자는 기판(100), 기판(100) 상에 위치하는 절연막(10), 절연막 상에 형성된 그래핀층(20), 그래핀층(20)의 양단과 각각 접촉하는 소스 전극(31) 및 드레인 전극(32), 그래핀층(20) 상에 형성된 복수개의 유전체 단위막이 적층된 유전막(50), 유전막(50) 상에 형성된 게이트 전극(60)을 포함한다.

[0023] 기판(100)은 실리콘 기판, 유리 기판, 플라스틱 기판 등일 수 있으나, 이에 한정되는 것은 아니며, 일반적으로 통용되는 다양한 종류의 기판을 사용할 수 있다.

[0024] 절연막(10)은 무기절연막 또는 고유전율 산화막일 수 있다. 예컨대, 무기절연막은 실리콘질화막(SiN_x) 또는 실리콘산화막(SiO_2)일 수 있으며, 고유전율 산화막은 하프늄 옥사이드(HfO_2), 알루미늄 옥사이드(Al_2O_3), 지르코늄 옥사이드(ZrO_2) 또는 티타늄 옥사이드(TiO_2)일 수 있다. 절연막(10)은 스퍼터링법(sputtering), 화학기상증착법(CVD) 또는 플라즈마 화학기상증착법(PECVD)으로 형성할 수 있으나, 이에 한정되는 것은 아니며, 일반적으로 통용되는 다양한 방법으로 형성할 수 있다.

[0025] 그래핀층(20)은 복수층 그래핀(multilayer graphene) 또는 단일층 그래핀(single-layer graphene)일 수 있다. 복수층 그래핀은 그래핀 단위층을 2 내지 20, 일 예로서, 2 내지 10층 구비할 수 있다. 그래핀층(20)을 기판(100) 상에 형성하는 방법은 여러 가지가 있을 수 있는데, 그 예로는 전사 인쇄법(transfer printing)을 들 수 있다. 전사 인쇄법을 적용하는 경우, 별도의 희생 기판(도시하지 않음) 위에 희생층(도시하지 않음) 및 촉매층(도시하지 않음)을 적층한 다음, CVD 따위의 방법으로 촉매층 위에 그래핀층을 성장시킨 후, 성장된 그래핀층 위에 전사용 기판(도시하지 않음)을 접착한 다음, 희생층을 제거하여 희생 기판을 분리할 수 있다. 이어 촉매층을 제거하여 그래핀층을 노출시킨 후, 노출된 그래핀층의 표면을 기판(100)에 부착하고 전사용 기판을 제거할 수 있다. 그러나, 이에 한정되지 않고 박리법 등을 통해 얻은 그래핀을 기판(100) 상에 코팅할 수도 있다. 그래핀층(20)은 채널층으로서, 반도체 소자가 턴-온(turn-on)되는 경우, 그래핀층(20) 내에 소스 전극(31) 및 드레인 전극(32) 사이에서 전하가 이동하는 경로인 채널이 생성될 수 있다.

[0026] 소스 전극(31) 및 드레인 전극(32)은 상기 그래핀층(20) 상의 양단에 서로 이격되어 형성될 수 있다. 예컨대, 소스 전극(31) 및 드레인 전극(32)은 도전 물질일 수 있다. 상기 도전 물질은 저저항을 가지는 금속 또는 투명 금속 산화물일 수 있다. 예컨대, 저저항을 가지는 금속은 알루미늄(Al), 텅스텐(W), 구리(Cu), 니켈(Ni), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 백금(Pt) 및 탄탈륨(Ta) 중에서 선택될 수 있다. 또한, 투명 금속 산화물은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)일 수 있다. 일례로, 소스 전극(31) 및 드레인 전극(32)은 상기 도전물질을 그래핀층(20)의 전면에 형성하고, 리소그래피 공정을 통해 이를 선택적으로 패터닝하여 형성할 수 있다.

[0027] 게이트 전극(60)은 도전 물질일 수 있다. 상기 도전 물질은 저저항을 가지는 금속 또는 투명 금속 산화물일 수 있다. 예컨대, 저저항을 가지는 금속은 알루미늄(Al), 텅스텐(W), 구리(Cu), 니켈(Ni), 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 백금(Pt) 및 탄탈륨(Ta) 중에서 선택될 수 있다. 또한, 투명 금속 산화물은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)일 수 있다. 게이트 전극(60)은 일례로, 도전물질을 유전막(50)의 전면에 증착한 후, 리소그래피 공정을 통해 선택적으로 패터닝하여 형성할 수 있다. 상기 증착은 RF 또는 DC 스퍼터를 이용하여 달성될 수 있다. 이를 통해 유전막(50) 상의 일부에 게이트 전극이 형성될 수 있다.

[0028] 도 3a, 도 3b, 및 도 3c는 본 발명의 일 실시예에 따른 유전막을 형성하는 방법을 나타낸 단면도들이다. 본 단면도들은 도 2의 A부분에 대응한다.

[0029] 도 3a를 참조하면, 그래핀층(20) 상에 표면개질막(40)을 형성할 수 있다. 표면개질막(40)은 유기막일 수 있고, 소수성을 갖는 그래핀층(20)의 표면을 친수성으로 표면개질시킬 수 있는 막으로서, 헥사메틸다이실라잔(Hexamethyldisilazane, HMDS), 테트라메틸다이실라잔(Tetramethyldiilazane, TMDS), 페릴렌 테트라카복실산(perylene tetracarboxylic acid, PTCA), 메틸트라이클로로실란(methyltrichlorosilane), 또는 이들의 복합층일 수 있으나 이에 한정되는 것은 아니다. 표면개질막(40)은 진공 증착법, 스크린 인쇄법, 프린팅법, 스핀코팅법, 딥핑법 또는 잉크분사법을 사용하여 증착할 수 있다. 상기 표면개질막(40)은 상기 그래핀층(20)의 표면 상

에 자기조립된 자기조립 단분자막일 수 있다.

[0030] 상기 표면개질막(40) 상에 ALD법(Atomic Layer Deposition Technique)을 사용하여 제1 단위 유전체를 형성할 수 있다. 제1 단위 유전체는 상기 표면개질막(40) 상에 서로 이격하는 다수 개의 불연속적인 제1 구조체들(51)을 포함하는 클러스터 형태로 형성될 수 있다. 다시 말해서, 제1 구조체들(51) 사이에는 상기 표면개질막(40)이 노출될 수 있다. 제1 구조체들(51)은 제1 반구형 구조체일 수 있으나, 그 형태는 이에 한정되지 않고 다각체 등의 형태를 가질 수도 있다.

[0031] 이러한 제1 단위 유전체는 Al_2O_3, HfO_2, ZrO_2, TiO_2 및, SiO_2으로 이루어진 군으로부터 선택되는 적어도 하나를 포함할 수 있다. 상기 제1 단위 유전체는 유전 전구체 공급단계, 제1 반응부산물 퍼지단계, 산화제 공급단계, 및 제2 반응부산물 퍼지단계로 이루어진 단위 사이클을 10 내지 100번, 일 예로서 20 내지 60번 반복하여 형성할 수 있다. 또한, 제1 단위 유전체의 설정 두께는 약 10 내지 100nm, 일 예로서, 약 20 내지 60nm일 수 있다. 이 때, 증착 온도는 50℃ 내지 200℃, 구체적으로 100℃ 내지 150℃일 수 있다.

[0032] 이 후, 제1 단위 유전체가 증착된 즉, 제1 반구형의 구조체들(51)이 형성된 기판을 탄소를 포함하는 기체 분위기에서 냉각할 수 있다. 탄소를 포함하는 기체 분위기는 CO_2, CO 등의 분위기일 수 있다. 냉각 온도는 15℃ 내지 20℃일 수 있다. 또한 냉각은 분당 100℃의 속도로 급격히 수행할 수 있다. 이러한 냉각단계는 ALD 장비로부터 제1 반구형의 구조체들(51)이 형성된 기판을 언로딩하여, 실온의 대기 분위기에서 수행할 수 있다. 그러나, 이에 한정되지 않고, ALD 장비 내에 제1 반구형의 구조체들(51)이 형성된 기판을 둔 상태에서, 장비(또는 챔버) 내로 탄소를 포함하는 기체, 예를 들어 대기를 공급하면서 기판(또는 챔버)을 냉각시켜 수행할 수도 있다.

[0033] 상기 탄소를 포함하는 기체 분위기에서의 냉각과정에서 제1 반구형 구조체들(51)의 표면 상에 탄소를 포함하는 표면층(S)이 형성될 수 있다. 구체적으로, 제1 반구형 구조체(51)의 표면에서 탄소의 농도는 제1 반구형 구조체(51)의 내부에 비해 높을 수 있고, 내부로 갈수록 점차 감소할 수 있다.

[0034] 도 3b를 참조하면, ALD 장비 내에서 제1 반구형의 구조체들(51) 상에 ALD법을 사용하여 제2 단위 유전체를 형성할 수 있다. 제2 단위 유전체를 형성하는 것은 도 3a를 참조하여 설명한 제1 단위 유전체를 형성하는 조건과 실질적으로 동일한 조건에서 수행할 수 있다. 이 과정에서, 제1 반구형 구조체들(51)의 표면 상에 형성된 표면층(S)는 씨드 역할을 수행할 수 있다. 그 결과, 제2 단위 유전체층은 서로 이격하는 다수 개의 불연속적 제2 구조체들(52)을 포함하는 클러스터 형태로 형성되되, 상기 제1 반구형 구조체(51)의 표면에 인접하여 또는 상기 제1 반구형 구조체들(51) 사이에서 상기 표면개질막(40) 상에 형성될 수 있다. 제2 구조체들(52)은 제2 반구형 구조체일 수 있으나, 그 형태는 이에 한정되지 않고 다각체 등의 형태를 가질 수도 있다. 이와 같이, 제1 및 제2 반구형 구조체들(51, 52)은 상기 표면개질막(40) 상에서 횡방향으로 성장될 수 있다.

[0035] 이어서, 제2 단위 유전체가 증착된 즉, 제2 반구형의 구조체들(52)이 형성된 기판을 탄소를 포함하는 기체 분위기에서 냉각할 수 있다. 이러한 냉각 단계는 도 3a를 참조하여 설명한 냉각 단계의 조건과 실질적으로 동일한 조건에서 수행할 수 있다.

[0036] 도 3c를 참조하면, ALD 장비 내에서 제1 및 제2 반구형의 구조체들(51, 52) 상에 ALD법을 사용하여 제3 단위 유전체를 형성할 수 있다. 제3 단위 유전체를 형성하는 것은 도 3a를 참조하여 설명한 제1 단위 유전체를 형성하는 조건과 실질적으로 동일한 조건에서 수행할 수 있다. 이 과정에서, 제1 및 제2 반구형 구조체들(51, 52)의 표면 상에 형성된 표면층(S)는 씨드 역할을 수행할 수 있다. 그 결과, 제3 단위 유전체층은 서로 이격하는 다수 개의 불연속적인 제3 구조체들(53)을 포함하는 클러스터 형태로 형성되되, 상기 제1 및 제2 반구형 구조체(51, 52)의 표면에 인접하여 또는 상기 제1 및 제2 반구형 구조체들(51, 52) 사이에서 상기 표면개질막(40) 상에 형성될 수 있다. 제3 구조체들(53)은 제3 반구형 구조체일 수 있으나, 그 형태는 이에 한정되지 않고 다각체 등의 형태를 가질 수도 있다.

[0037] 이와 같이, 제1, 제2, 및 제3 반구형 구조체들(51, 52, 53)은 상기 표면개질막(40) 상에서 횡방향으로 각각 성장될 수 있다. 그 결과, 제1, 제2, 및 제3 반구형 구조체들(51, 52, 53)을 포함하는 유전막(50)의 표면은 거칠기가 개선될 수 있다.

[0038] 이어서, 제3 단위 유전체가 증착된 즉, 제3 반구형의 구조체들(53)이 형성된 기판을 탄소를 포함하는 기체 분위기에서 냉각할 수 있다. 이러한 냉각 단계는 도 3a를 참조하여 설명한 냉각 단계의 조건과 실질적으로 동일한 조건에서 수행할 수 있다.

[0039] 상기에서, 반구형 구조체들을 세 번에 걸쳐 형성하는 것을 기재하였으나, 이에 한정되지 한고 반구형 구조체들의 형성은 복수 회 수행한다면, 그 횟수에는 제한이 없을 수 있다. 그러나, 일 예로서는, 반구형 구조체들의 형성은 2 내지 5회 수행할 수 있다.

[0040] 도 4는 도 3a의 B 부분에 한정하여 나타낸 개략도이다.

[0041] 도 4를 참조하면, 그래핀층(20) 상에 표면개질막(40)을 형성할 수 있다. 여기서, 표면개질막(40)이 헥사메틸다이실라잔(Hexamethyldisilazane, HMDS)인 것으로 도시하였으나, 이에 한정되지 않는다. 이 때, HMDS의 메틸기는 소수성인 그래핀층(20)의 표면과 반데르발스힘에 의해 그래핀층(20) 상에 배치될 수 있다. 그러나, 이러한 이론에 구속되는 것은 아니다.

[0042] 상기 표면개질막(40) 상에 H_2O를 공급할 수 있다. 그 결과, CH_4 및/또는 NH_3가 부산물로서 생성됨과 동시에 표면개질막(40)의 표면에 -Si-OH가 형성될 수 있어, 막의 표면이 친수성으로 변환될 수 있다. 그러나, 이러한 이론에 구속되는 것은 아니다. 이 단계는 ALD법을 수행하기 위한 단위 사이클들 중 하나인 산화제 공급단계일 수 있다. 이 후, 반응 부산물을 퍼지할 수 있다. 이와 같이, 그래핀층(20) 상에 형성된 Si-OH는 그래핀층(20)의 표면을 소수성에서 친수성으로 변화시켜 추후 형성되는 유전체들의 표면 거칠기를 완화시키는 역할을 수행할 수 있다.

[0043] 이어서, ALD법을 수행하기 위한 단위 사이클인 유전 전구체 공급단계를 수행할 수 있다. 유전 전구체로서 $Al(CH_3)_3$(trimethyl aluminium, TMA)가 공급되는 것이 도시되었으나, 이에 한정되는 것은 아니다. 그 결과, CH_4가 부산물로서 생성됨과 동시에 -Si-(O-Al-CH_3)n가 형성될 수 있다. 이 후, 반응 부산물을 퍼지할 수 있다.

[0044] 이어서, ALD법을 수행하기 위한 단위 사이클인 산화제 공급단계로서, H_2O를 공급할 수 있다. 그 결과, CH_4가 부산물로서 생성됨과 동시에 표면개질막(40) 상에 유전체로서 알루미늄 산화물(51)이 형성될 수 있다. 이 후, 반응 부산물을 퍼지할 수 있다.

[0045] 위에서 설명한 유전 전구체 공급단계와 산화제 공급단계를 반복수행하는 경우, 도 3a에 도시된 바와 같은 반구형의 구조체(51)가 형성될 수 있다.

[0046] 이하, 본 발명의 이해를 돕기 위하여 바람직한 실험예(example)를 제시한다. 다만, 하기의 실험예는 본 발명의 이해를 돕기 위한 것일 뿐, 본 발명이 하기의 실험예에 의해 한정되는 것은 아니다.

[0047] <비교예>

[0048] SiO_2 기판 상에 그래핀층을 형성하였다. 그 후, ALD 시스템을 이용하여 125 ℃에서 1:2 몰비로 TMA(trimethylaluminium)와 H_2O를 번갈아 공급 및 퍼지하면서, 그래핀층 상에 10nm의 두께를 갖는 Al_2O_3 막을 형성하였다.

[0049] <제조예 1>

[0050] SiO_2 기판 상에 그래핀층을 형성하였다. 그 후, ALD 시스템을 이용하여 125 ℃에서 1:2 몰비로 TMA(trimethylaluminium)와 H_2O를 번갈아 공급 및 퍼지하면서, 그래핀층 상에 2.5 nm의 제1 Al_2O_3 단위막를 증착한 후, 제1 Al_2O_3 단위막이 증착된 기판을 공기 중에서 실온으로 분당 100℃의 속도로 냉각하였다. Al_2O_3 단위막을 증착할 때의 10 싸이클 당 1 nm의 Al_2O_3 단위막이 형성되도록 설정하였다.

[0051] 이 후, 같은 조건으로 2.5 nm의 제2 Al_2O_3 단위막를 증착한 후, 냉각하였다. 그 후, 역시 같은 조건으로 5 nm의 제3 Al_2O_3 단위막를 증착한 후, 냉각하였다. 그 결과, 차례로 적층된 2.5 nm/ 2.5 nm/ 5 nm의 Al_2O_3 단위막

들을 구비하는 Al_2O_3 막을 얻었다.

[0052] <제조예 2>

[0053] SiO_2 기판 상에 그래핀층을 형성한 뒤, ALD 시스템을 사용하여 Al_2O_3 막을 형성하기 전에, 그래핀층 상에 HDMS 표면개질막을 스핀코팅한 것을 제외하고는 비교예과 동일한 공정을 수행하여, 10nm의 두께를 갖는 Al_2O_3 막을 형성하였다.

[0054] <제조예 3>

[0055] SiO_2 기판 상에 그래핀층을 형성한 뒤, ALD 시스템을 사용하여 Al_2O_3 막을 형성하기 전에, 그래핀층 상에 HDMS 표면개질막을 스핀코팅한 것을 제외하고는 제조예 1과 동일한 공정을 수행하여, 차례로 적층된 2.5 nm/ 2.5 nm/ 5 nm의 Al_2O_3 단위막들을 구비하는 Al_2O_3 막을 얻었다.

[0056] 이 후, 원자간 힘 현미경(Atomic Force Microscope, AFM)을 사용하여 비교예 및 제조예들 1 내지 3에 따른 Al_2O_3 막의 표면 상태 및 균일도를 관찰했다.

[0057] 도 5a, 도 5b, 도 5c, 및 도 5d는 비교예와 제조예들 1 내지 3에 따른 Al_2O_3 막의 표면을 원자간력 현미경(AFM)을 사용하여 관찰한 결과를 나타낸 이미지들과 그래프들이다.

[0058] 도 5a를 참조하면, 비교예에 따른 Al_2O_3 막은 표면이 매우 울퉁불퉁하며 표면 평균 거칠기(R_a)가 약 4.45nm임을 알 수 있다.

[0059] 도 5b를 참조하면, 제조예 1에 따른 Al_2O_3 막의 표면 평균 거칠기(R_a)가 약 4.43nm으로, ALD 공정을 사용하여 Al_2O_3 단위막을 증착한 후 실온에서 냉각함에 따라 Al_2O_3 막의 표면 거칠기가 감소한 것을 알 수 있다.

[0060] 도 5c를 참조하면, 제조예 2에 따른 Al_2O_3 막의 표면 평균 거칠기(R_a)가 약 4.23nm으로, 그래핀층 상에 HDMS 표면개질막을 스핀코팅함에 따라 Al_2O_3 막의 표면 거칠기가 감소한 것을 알 수 있다.

[0061] 도 5d를 참조하면, 제조예 3에 따른 Al_2O_3 막의 표면 평균 거칠기(R_a)가 약 0.92nm으로, 그래핀층 상에 HDMS 표면개질막을 스핀코팅하고 이 후 ALD 공정을 사용하여 Al_2O_3 단위막을 증착한 후 실온에서 냉각함에 따라 Al_2O_3 막의 표면 거칠기가 크게 감소한 것을 알 수 있다.

[0062] 도 6은 제조예 2의 진행과정에서 HDMS 표면개질막 형성 전과 형성 후의 그래핀층의 라만 스펙트럼를 나타낸 그래프이다.

[0063] 도 6을 참조하면, HDMS 표면개질막 형성 전과 형성 후에 그래핀층은 동일한 라만 피크를 나타냄을 알 수 있다. 이로부터, HDMS 표면개질막은 그래핀층의 품질에 영향을 주지 않는 것을 알 수 있다.

[0064] 도 7a는 제조예 3에 따른 Al_2O_3 막의 단면을 촬영한 고해상도 투과전자현미경(HR-TEM) 사진들이고, 도 7b 및 도 7c는 제조예 3에 따른 Al_2O_3 막의 단면의 성분분석(EDS, Energy Dispersive X-ray Spectrometry)결과들을 나타낸다.

[0065] 도 7b, 및 도 7c를 참조하면, Al_2O_3 인 반구형 구조체의 표면을 따라 탄소가 검출되고, 탄소가 표면 상에 위치하는 반구형 구조체들 사이에 다시 Al_2O_3 인 반구형 구조체가 자란 것을 확인할 수 있다.

[0066] 또한 도 7a를 참조하면, 반구형 구조체들이 기판 상에서 횡방향으로 서로 인접하여 배치되면서, 빈 자리가 거의

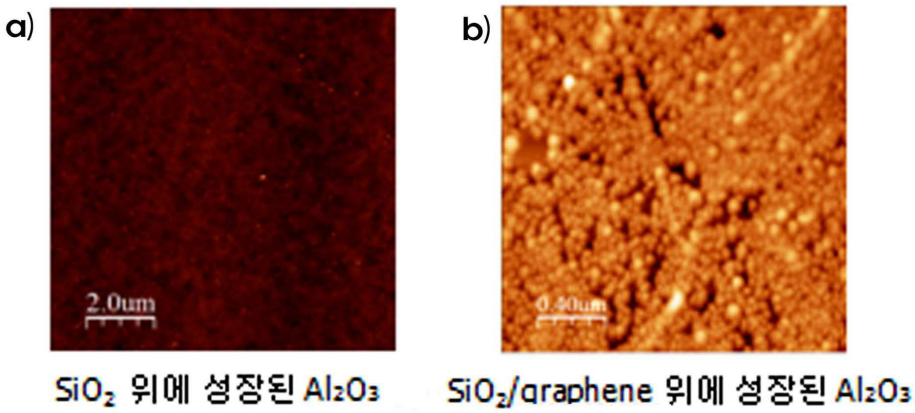
없이 고르게 자란 것을 알 수 있다.

[0067] 이러한 결과로부터, ALD법을 사용하여 제1 Al_2O_3 단위막을 증착하면 기판 상의 일부분에 듬성듬성 제1 반구형 구조체들이 생성되고, 이 후 실온에서 냉각함에 따라 제1 반구형 구조체들의 표면이 공기 중의 탄소함유 기체(CO2 등)과 반응하여 탄소를 함유하게 되고, 이러한 탄소 함유 표면은 그 다음 ALD 단계에서 제2 Al_2O_3 단위막을 증착할 때 씨드 역할을 수행할 수 있어, 이 때 생성되는 제2 반구형 구조체를 제1 반구형 클러스터들 사이에 생성하도록 유도하는 것으로 추정된다. 또한, 이와 같이 제1, 제2 및, 추가의 제3 반구형 구조체들이 기판의 횡방향으로 서로 인접하여 형성됨에 따라, 막의 표면 거칠기가 크게 감소한 것으로 추정할 수 있다.

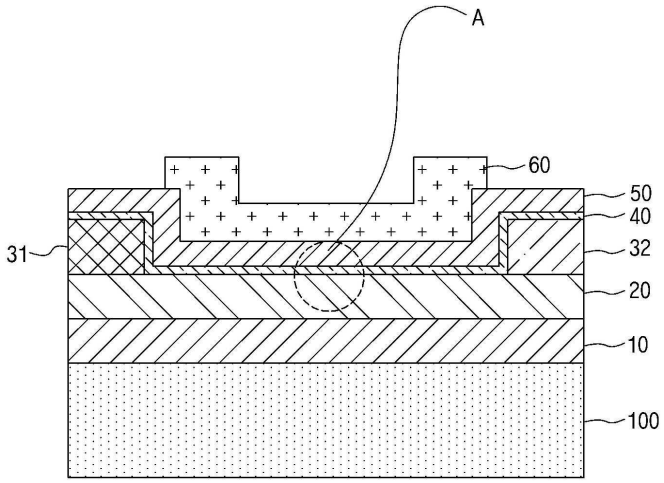
[0068] 이상, 본 발명을 바람직한 실시예 및 제조예를 들어 상세하게 설명하였으나, 본 발명은 상기 실시예 및 제조예에 한정되지 않고, 본 발명의 기술적 사상 및 범위 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 변형 및 변경이 가능하다.

도면

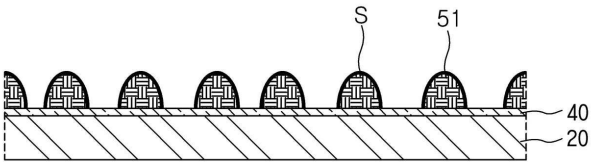
도면1



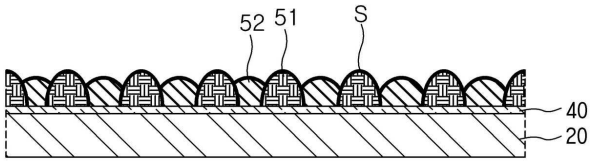
도면2



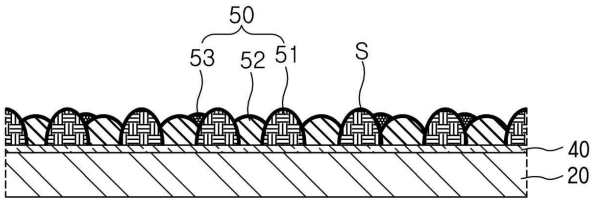
도면3a



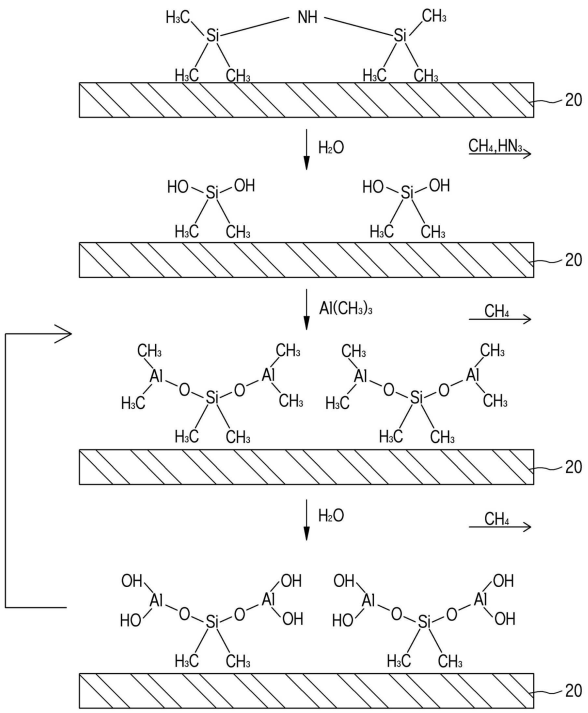
도면3b



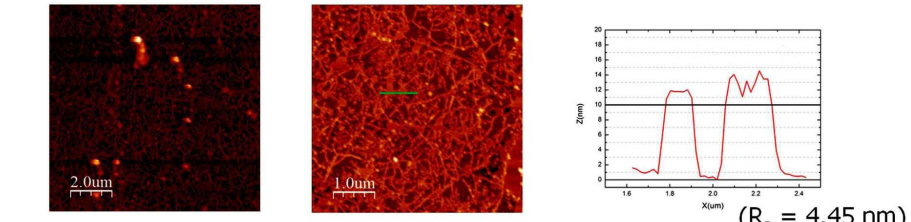
도면3c



도면4

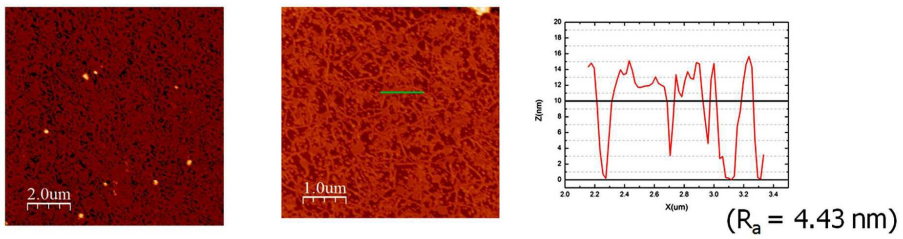


도면5a



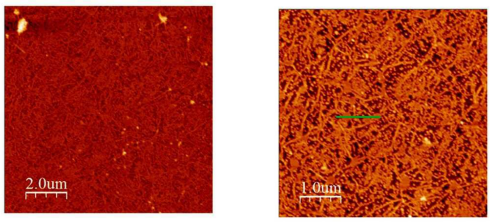
Graphene 위에 Al_2O_3를 2.5 nm, 2.5 nm, 5 nm 성장 (R_a = 4.45 nm)

도면5b



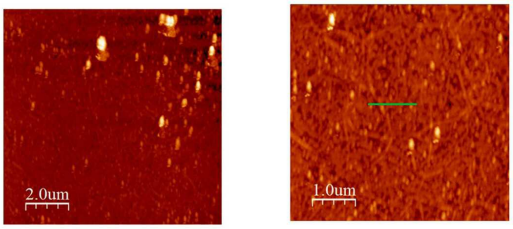
(R_a = 4.43 nm)

도면5c



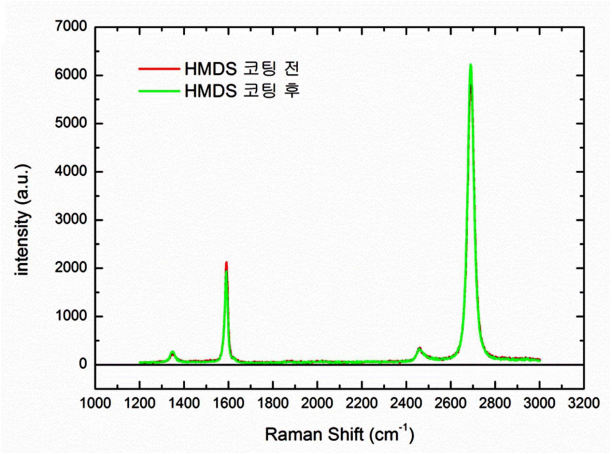
Graphene 표면에 사전처리 후 Al_2O_3 2.5 nm, 2.5 nm, 5 nm 성장 (R_a = 4.23 nm)

도면5d

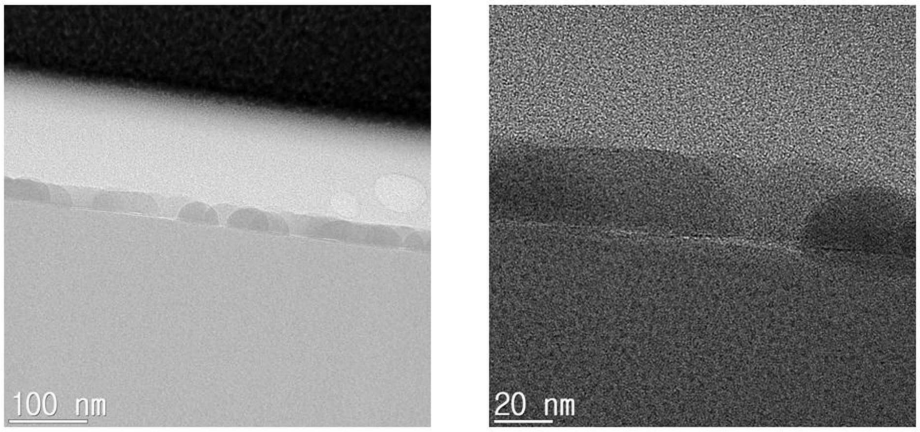


(R_a = 0.92 nm)

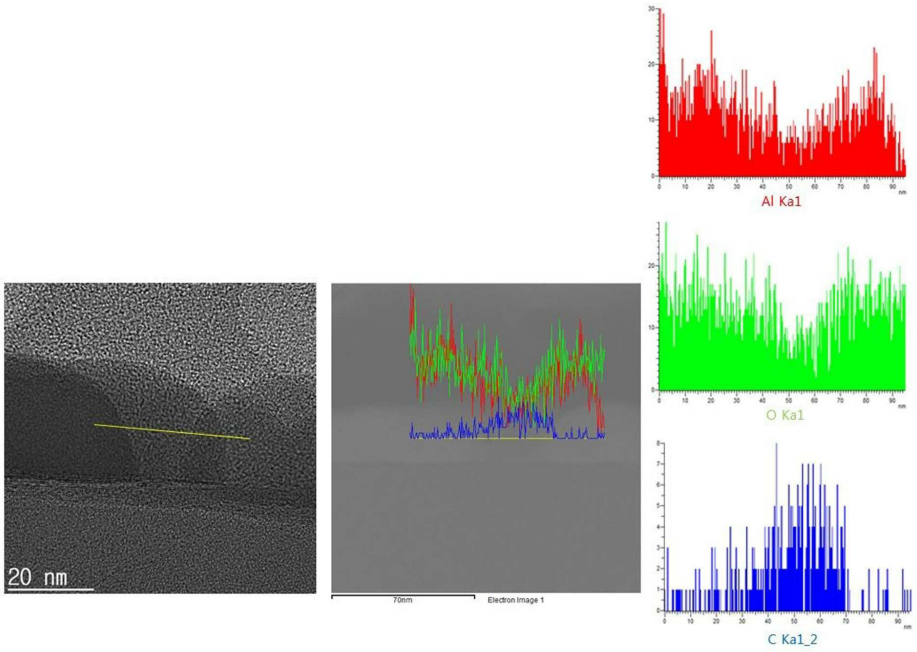
도면6



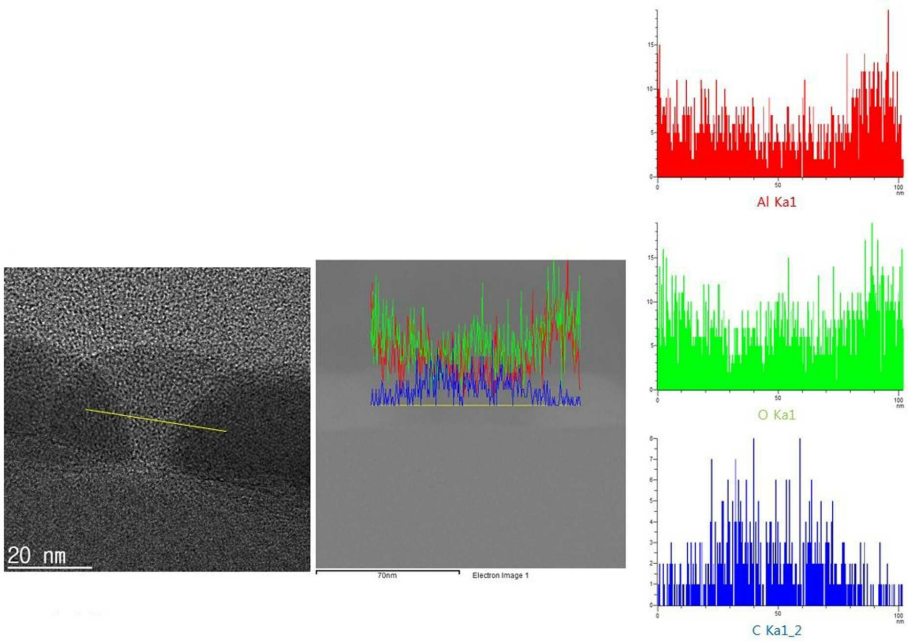
도면7a



도면7b


20 nm
70nm
Electron Image 1
Al Ka1
O Ka1
C Ka1_2

도면7c


20 nm
70nm
Electron Image 1
Al Ka1
O Ka1
C Ka1_2