

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6972575号
(P6972575)

(45) 発行日 令和3年11月24日 (2021. 11. 24)

(24) 登録日 令和3年11月8日 (2021. 11. 8)

(51) Int. Cl.	F I
H O 4 B 10/58 (2013. 01)	H O 4 B 10/58
G O 2 F 1/015 (2006. 01)	G O 2 F 1/015 5 O 2
G O 2 F 1/025 (2006. 01)	G O 2 F 1/025

請求項の数 12 (全 48 頁)

(21) 出願番号	特願2017-30312 (P2017-30312)	(73) 特許権者	000005223
(22) 出願日	平成29年2月21日 (2017. 2. 21)		富士通株式会社
(65) 公開番号	特開2018-85708 (P2018-85708A)		神奈川県川崎市中原区上小田中4丁目1番1号
(43) 公開日	平成30年5月31日 (2018. 5. 31)	(74) 代理人	100107766
審査請求日	令和1年11月12日 (2019. 11. 12)		弁理士 伊東 忠重
(31) 優先権主張番号	特願2016-161501 (P2016-161501)	(74) 代理人	100070150
(32) 優先日	平成28年8月19日 (2016. 8. 19)		弁理士 伊東 忠彦
(33) 優先権主張国・地域又は機関	日本国 (JP)	(74) 代理人	100192636
(31) 優先権主張番号	特願2016-223938 (P2016-223938)		弁理士 加藤 隆夫
(32) 優先日	平成28年11月17日 (2016. 11. 17)	(72) 発明者	森 俊彦
(33) 優先権主張国・地域又は機関	日本国 (JP)		神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

最終頁に続く

(54) 【発明の名称】 周波数特性調整回路、これを用いた光送信モジュール、及び光トランシーバ

(57) 【特許請求の範囲】

【請求項 1】

光回路素子と前記光回路素子を駆動する駆動回路の間に配置される回路であって、
前記駆動回路の出力に接続されるキャパシタと、
前記駆動回路で生成される電圧によって制御される電流供給回路と、
を有し、

前記電流供給回路は、前記駆動回路から受け取る電圧値に応じて異なる電流値の電流を
選択的に前記光回路素子に供給し、

前記電流供給回路は、第1の電流を生成する第1の電流源と、前記第1の電流と異なる
第2の電流を生成する第2の電流源と、を有し、

前記駆動回路から第1レベルの電圧が印加されたときに前記第1の電流を供給し、前記
駆動回路から第2レベルの電圧が印加されたときに前記第2の電流を供給することを特徴
とする周波数特性調整回路。

【請求項 2】

光回路素子と前記光回路素子を駆動する駆動回路の間に配置される回路であって、
前記駆動回路の出力に接続されるキャパシタと、
前記駆動回路で生成される電圧によって制御される電流供給回路と、
を有し、

前記電流供給回路は、前記駆動回路から受け取る電圧値に応じて異なる電流値の電流を
選択的に前記光回路素子に供給し、

10

20

前記電流供給回路は、第 1 の電流を生成する第 1 の電流源と、差電流を生成する第 2 の電流源と、を有し、

前記駆動回路から第 1 レベルの電圧を受け取ったときに前記第 1 の電流を供給し、前記駆動回路から第 2 レベルの電圧を受け取ったときに前記第 1 の電流と前記差電流を足し合わせた第 2 の電流を供給することを特徴とする周波数特性調整回路。

【請求項 3】

前記電流供給回路は、前記第 1 の電流源と前記キャパシタの間に接続される第 1 スイッチと、前記第 2 の電流源と前記キャパシタの間に接続される第 2 スイッチを有し、

前記第 1 スイッチと前記第 2 スイッチは、前記駆動回路の出力に接続されていることを特徴とする請求項 1 または 2 に記載の周波数特性調整回路。

10

【請求項 4】

光回路素子を駆動する n 個の駆動回路に対応して設けられる n 個の請求項 1 ~ 3 のいずれか 1 項に記載の周波数特性調整回路、

を有し、

i 番目の駆動回路の出力を V_i 、

前記 i 番目の駆動回路に対応する i 番目の周波数特性調整回路が供給する電流を I_i 、前記 i 番目の周波数特性調整回路が有するキャパシタのキャパシタンスを C_{Fi} としたときに、

前記光回路素子の電流-電圧特性を $I_M(V_M)$ 、前記光回路素子の電荷-電圧特性を $Q_M(V_M)$ 、 $I_M(V_M) = \sum I_i$ とするとき、すべての V_i 、 I_i の組み合わせに対して、

20

$$Q_M(V_M) - C_{Fi}(V_i - V_{Mi})$$

が等価となる、または近似するように設定されていることを特徴とする周波数特性調整回路。

【請求項 5】

電気信号に基づいて光信号を出力する光回路素子と、

前記光回路素子を駆動する駆動回路と、

前記光回路素子と前記駆動回路の間に配置される周波数特性調整回路であって、前記駆動回路の出力に接続されるキャパシタと、記駆動回路で生成される電圧によって制御される電流供給回路とを有し、前記電流供給回路は、前記駆動回路から受け取る電圧値に応じて異なる電流値の電流を選択的に前記光回路素子に供給する周波数特性調整回路と、を有し、

30

前記電流供給回路は、第 1 の電流を生成する第 1 の電流源と、前記第 1 の電流と異なる第 2 の電流を生成する第 2 の電流源と、を有し、前記駆動回路から第 1 レベルの電圧が印加されたときに前記第 1 の電流を供給し、前記駆動回路から第 2 レベルの電圧が印加されたときに前記第 2 の電流を供給する、

光送信モジュール。

【請求項 6】

電気信号に基づいて光信号を出力する光回路素子と、

前記光回路素子を駆動する駆動回路と、

40

前記光回路素子と前記駆動回路の間に配置される周波数特性調整回路であって、前記駆動回路の出力に接続されるキャパシタと、記駆動回路で生成される電圧によって制御される電流供給回路とを有し、前記電流供給回路は、前記駆動回路から受け取る電圧値に応じて異なる電流値の電流を選択的に前記光回路素子に供給する周波数特性調整回路と、を有し、

前記電流供給回路は、第 1 の電流を生成する第 1 の電流源と、差電流を生成する第 2 の電流源と、を有し、前記駆動回路から第 1 レベルの電圧を受け取ったときに前記第 1 の電流を供給し、前記駆動回路から第 2 レベルの電圧を受け取ったときに前記第 1 の電流と前記差電流を足し合わせた第 2 の電流を供給する、

光送信モジュール。

50

【請求項 7】

電気信号に基づいて光信号を出力する光回路素子と、

前記光回路素子を駆動する駆動回路と、

前記光回路素子と前記駆動回路の間に配置される周波数特性調整回路であって、前記駆動回路の出力に接続されるキャパシタと、記駆動回路で生成される電圧によって制御される電流供給回路とを有し、前記電流供給回路は、前記駆動回路から受け取る電圧値に応じて異なる電流値の電流を選択的に前記光回路素子に供給する周波数特性調整回路と、

前記周波数特性調整回路の電流条件をモニタするモニタ回路と、

前記モニタ回路の出力に基づいて、前記周波数特性調整回路から前記光回路素子に供給される前記電流値を調整する制御回路と、

を有することを特徴とする光送信モジュール。

10

【請求項 8】

前記モニタ回路は、

前記光回路素子と同等の性能を有する 1 組のダミー光回路素子と、

前記ダミー光回路素子への入力駆動波形を比較する比較器と、

前記ダミー光回路素子を駆動する 1 組の比較用駆動回路と、

前記比較器に供給されるタイミング信号と、前記比較用駆動回路の一方に供給される基準信号と、前記比較用駆動回路の他方に供給され前記基準信号から所定時間遅延されたシフト信号を生成する信号生成回路と、

を有することを特徴とする請求項 7 に記載の光送信モジュール。

20

【請求項 9】

前記制御回路は、前記比較器の出力が連続する 2 つの比較タイミングで異なる結果を示す場合に、前記周波数特性調整回路から前記光回路素子に供給される電流値を調整することを特徴とする請求項 8 に記載の光送信モジュール。

【請求項 10】

前記制御回路は、前記比較器の出力が連続する 2 つの比較タイミングで同じ結果を示す場合に、前記比較器の入力オフセット電圧を調整することを特徴とする請求項 8 に記載の光送信モジュール。

【請求項 11】

前記モニタ回路は、

前記光回路素子と同等の性能を有する第 1 ～ 第 4 のダミー光回路素子と、

前記第 1 ～ 第 4 のダミー光回路素子を駆動する第 1 ～ 第 4 の比較用駆動回路と、

第 1 のダミー光回路素子に入力される電圧波形と第 2 のダミー光回路素子に入力される電圧波形を差動増幅する第 1 の差動増幅器と、

第 3 のダミー光回路素子に入力される電圧波形と第 4 のダミー光回路素子に入力される電圧波形を差動増幅する第 2 の差動増幅器と

を有し、

前記信号生成回路は、前記基準信号を反転した反転基準信号と、前記シフト信号を反転した反転シフト信号をさらに生成し、

前記基準信号による駆動波形が前記第 1 のダミー光回路素子に入力され、前記シフト信号による駆動波形が前記第 2 のダミー光回路素子に入力され、前記反転基準信号による駆動波形が前記第 3 のダミー光回路素子に入力され、前記反転シフト信号による駆動波形が前記第 4 のダミー光回路素子に入力され、

前記比較器は、前記第 1 の差動増幅器の出力と、前記第 2 の差動増幅器の出力の比較結果を出力することを特徴とする請求項 8 に記載の光送信モジュール。

【請求項 12】

駆動回路と前記駆動回路の出力に接続されるキャパシタの組を複数有し、

複数の組の少なくとも一部において、前記駆動回路の出力がアクティブと高インピーダンスの間で選択可能であることを特徴とする請求項 5 ～ 11 のいずれか 1 項に記載の光送信モジュール。

30

40

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、周波数特性調整回路とこれを用いた光送信モジュール、及び光トランシーバに関する。

【背景技術】

【0002】

データトラフィックの増大に伴い、光通信ネットワークの大容量化のため1波長あたり40Gbps（ギガビット毎秒）、100Gbpsなどの高速通信が実用化されつつある。高速の光通信を実現する技術のひとつとして、シリコンフォトニクス技術で微細な光導波路構造を作製し、1チップに演算回路と電気/光変換回路を集積する技術が注目されている。シリコンフォトニクスの光変調器では、導波路の中央に形成されたPN接合に電圧を印加し、キャリア密度の変化すなわち屈折率の変化（キャリアプラズマ分散）を利用して光路長を変化させる。屈折率の変化はキャリア密度の変化に比例するため、できるだけ小さな電圧変化でキャリア密度を変化させることが望ましい。PN接合では順方向にバイアス電圧を印加したときのほうがキャリア密度の変化が大きく、変調効率がよい。しかし、それゆえに帯域が狭いという問題がある。ドライバ側から見ると、光変調器の接合容量は負荷容量に見え、高周波成分の信号が減衰して帯域が劣化するためである。pin型ダイオードを用いた場合は接合容量がより大きいいため、高周波帯域での特性が悪くなる。

【0003】

高速駆動される光変調器で帯域の劣化を防止する方法として、ドライバ回路と光変調器の間に、キャパシタ（C）と抵抗（R）で形成される整合回路（マッチング回路）を挿入する方法が提案されている（たとえば、非特許文献1参照）。光変調器のPN接合と電氣的に等価な整合回路を挿入することで、pin型ダイオードの接合容量を光変調器の設計容量に低減する。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献1】T. Usuki, "Robust Optical Data Transfer on Silicon Photonic Chip", Journal of Lightwave Technology, vol. 30, No. 18, pp.2933-2940, Sept. 15, 2012

【発明の概要】

【発明が解決しようとする課題】

【0005】

駆動回路と光変調器、面発光レーザ等の光回路素子の間にイコライズ回路を挿入して、高周波側に帯域拡張する構成を採用した場合、入力データパタン（「1」または「0」）に応じた光回路出力を得るために、大きな駆動電圧が必要になる。たとえば、シリコンフォトニクスで形成された光変調器を駆動する現実的な電圧値（ V_{DD} ）では、イコライズ回路が挿入された光変調器回路を高速駆動して入力データパタンに応じた変調器出力を得ることが難しい。

【0006】

そこで、低い電圧で光回路素子を高速駆動し、応答特性の良い光出力を得ることのできる構成を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明の一態様では、光回路素子と前記光回路素子を駆動する駆動回路の間に周波数特性調整回路が配置され、前記周波数特性調整回路は、

前記駆動回路の出力に接続されるキャパシタと、

前記駆動回路で生成される電圧によって制御される電流供給回路と、を有し、

前記電流供給回路は、前記駆動回路から受け取る電圧に応じて異なる電流値の電流を前

10

20

30

40

50

記光回路素子に供給する。

【発明の効果】

【0008】

上記の構成により、低い電圧で光回路素子を高速駆動して良好な応答特性を得ることができる。

【図面の簡単な説明】

【0009】

【図1】イコライズ回路の挿入による高周波帯域の拡張を説明する図である。

【図2】イコライズ回路の挿入による高周波帯域の拡張を説明する図である。

【図3】公知の構成を適用した場合の課題を説明する図である。

10

【図4】公知の構成を適用した場合の課題を説明する図である。

【図5】公知の構成を適用した場合の課題を説明する図である。

【図6】実施形態の基本構成を示す図である。

【図7】図6の等価回路図である。

【図8】図6及び図7の回路における電流値の設定を説明する図である。

【図9】図6及び図7の回路における電流値の設定を説明する図である。

【図10】実施例1の周波数特性調整回路の構成図である。

【図11】実施例2の周波数特性調整回路の構成図である。

【図12】図11の構成をトランジスタ回路で表現した図である。

【図13】実施例3の周波数特性調整回路の構成図である。

20

【図14】図13の構成をトランジスタ回路で表現した図である。

【図15】実施例4の周波数特性調整回路の構成図である。

【図16】実施例5の周波数特性調整回路の構成図である。

【図17】実施例6の周波数特性調整回路の構成図である。

【図18】周波数特性調整回路のさらなる改善を説明する図である。

【図19】実施例7の周波数特性調整回路の構成図である。

【図20】図19の回路で用いられる出力状態可変バッファの構成例を示す図である。

【図21】周波数特性調整回路の電流設定値がずれた場合の現象を説明する図である。

【図22】電流設定値のずれを検知する原理を説明する図である。

【図23】電流設定値のずれを検知する原理を説明する図である。

30

【図24A】比較器の入力オフセットがある場合の現象とその検知を説明する図である。

【図24B】比較器の入力オフセットがある場合の現象とその検知を説明する図である。

【図24C】比較器の入力オフセットがある場合の現象とその検知を説明する図である。

【図25】周波数特性調整回路の電流条件をモニタする回路の構成図である。

【図26】図25の回路で用いられる比較用信号生成回路の構成例である。

【図27】図25の回路で用いられる比較用信号生成回路の別の構成例である。

【図28】周波数特性調整回路と、電流条件モニタ回路を用いた光送信モジュールの構成例を示す図である。

【図29】制御回路による制御フローである。

【図30】周波数特性調整回路と電流条件モニタ回路を有する光送信モジュールを用いた光トランシーバの概略ブロック図である。

40

【図31】図30の光トランシーバにおけるばらつき抑制対策を示す図である。

【図32】実施形態の光送信モジュールを用いたPAM4光トランシーバの概略ブロック図である。

【図33】実施形態の光送信モジュールを用いたPAM光トランシーバの別の構成例を示す図である。

【図34】電流制御の変形例1の原理を説明する図である。

【図35】変形例1の電流条件モニタ回路の構成例である。

【図36】変形例1で用いられる比較用信号生成回路の構成例である。

【図37】変形例1で用いられる比較用信号生成回路の別の構成例である。

50

【図 3 8】電流制御の変形例 2 の原理を説明する図である。

【図 3 9】変形例 2 の電流条件モニタ回路の構成例である。

【図 4 0】変形例 2 の電流条件モニタ回路の別の構成例である。

【図 4 1】図 4 0 のスイッチ構成を比較器内部に作りこむ場合に用いるクロック信号の例を示す図である。

【図 4 2】スイッチ構成を内蔵する比較器の構成例である。

【図 4 3】周波数特性調整回路と変形例の電流条件モニタ回路を用いた光送信モジュールの構成例である。

【図 4 4】図 4 3 の光送信モジュールを用いた光トランシーバの概略ブロック図である。

【図 4 5】図 4 3 の光トランシーバにおけるばらつき抑制対策を示す図である。

10

【図 4 6】変形例の光送信モジュールを用いた P A M 4 光トランシーバの概略ブロック図である。

【図 4 7】変形例の光送信モジュールを用いた P A M 光トランシーバの別の構成例を示す図である。

【発明を実施するための形態】

【 0 0 1 0 】

実施形態では、ドライバ（駆動回路）と光変調器等の光回路素子の間に、キャパシタと電流源を含む周波数特性調整回路を挿入する。周波数特性調整回路の挿入により、帯域を拡張し、駆動電圧を増大させずに、あるいは高電圧源や負電圧源を追加せずに、高速駆動で入力データパタンに応じた光出力を得る。周波数特性調整回路は、ドライバからの出力電圧に応じて電流源から光回路素子へ供給される電流量を調整する。この構成により、低い電圧で光回路素子を高速駆動し、かつ、光回路素子の応答特性を安定させることができる。中周波数から高周波の領域で周波数特性が安定するため、副次的な効果として符号間干渉を抑制することができる。実施形態の構成の詳細を説明する前に、公知文献のマッティング回路の構成をそのまま適用したイコライズ回路を挿入することによる帯域の拡張とその問題点を説明する。

20

【 0 0 1 1 】

図 1 と図 2 は、イコライズ回路の挿入による帯域の拡張を説明する図である。図 1（A）はイコライズ回路なしの駆動回路と光変調器の等価回路図、図 1（B）はイコライズ回路を挿入したときの等価回路図である。

30

【 0 0 1 2 】

光変調器を駆動する C M O S ドライバの各 M O S トランジスタは、スイッチ（S W）と内部抵抗（ R_L ）で表され、 V_{DD} と V_{SS} の間に直列接続されている。イコライズ回路は、並列接続される抵抗 R_F とキャパシタンス C_F で表される。光変調器は、並列接続される接合容量 C_M 及び接合抵抗 R_M と、直列の寄生抵抗 R_S で表される。 V_{MOD} は光変調器の容量部分にかかる電圧である。

【 0 0 1 3 】

図 1（A）でイコライズ回路なしの場合、光変調器の容量部分に加わる電圧 V_{MOD} （正確には電圧 V_{MOD} での電荷量）は位相変化量に比例し、電圧 V_{MOD} の周波数依存性は光変調器の周波数依存性を表わす。図 1（A）の構成で、電圧 V_{MOD} の周波数依存性は、式（1）で表される。

40

【 0 0 1 4 】

【数 1】

$$V_{MOD} = \frac{R_M}{R_L + R_S + R_M} \cdot \frac{1}{1 + \frac{j\omega C_M R_M (R_L + R_S)}{R_L + R_S + R_M}} \cdot V_{DD} \quad \dots(1)$$

10

【0015】

図1(B)でイコライズ回路が挿入された場合、イコライズ回路の抵抗 R_F とキャパシタンス C_F が加わり、電圧条件は式(2)で表される。

【0016】

【数 2】

$$V_{MOD} = \frac{R_M}{(R_L + R_S + R_M) + j\omega C_M R_M (R_L + R_S) + \frac{1 + j\omega C_M R_M}{1 + j\omega C_F R_F} R_F} \cdot V_{DD} \quad \dots(2)$$

20

【0017】

$C_M R_M = C_F R_F$ が成り立つときは、式(2)は式(3)となり、式(1)と同じ形になる。

【0018】

【数 3】

30

$$V_{MOD} = \frac{R_M}{R_L + R_S + R_M + R_F} \cdot \frac{1}{1 + \frac{j\omega C_M R_M (R_L + R_S)}{R_L + R_S + R_M + R_F}} \cdot V_{DD} \quad \dots(3)$$

式(3)の意味は、 V_{out} のノードにおける電荷量、すなわち(C_M の電荷量 - C_F の電荷量)は、 V_{DD} の値に依らないことを意味する。

40

【0019】

図2は、周波数特性とイコライズ回路の抵抗 R_F の関係を示す。グラフの横軸は周波数 $[Hz]$ 、縦軸はゲインまたは光変調器にかかる電圧である。パラメータ η を、

$$\eta = (R_L + R_S + R_M) / (R_L + R_S + R_M + R_F)$$

として、イコライズ回路のないとき($R_F = 0$ すなわち $\eta = 1$)とイコライズ回路を挿入したとき($\eta < 1$)を比較する。式(3)の右辺で乗算される最初の項の $R_M / (R_L + R_S + R_M + R_F)$ が低周波領域の利得を決める項であり、 $C_M R_M (R_L + R_S) / (R_L + R_S + R_M + R_F)$ が帯域を決める項である。

【0020】

イコライズ回路を挿入することで、中周波数領域の利得はフラットな特性を維持したま

50

ま「 η 」の値に応じて下がるが、帯域は $1/\eta$ 倍に拡張されることがわかる。また、 $C_M R_M = C_F R_F$ のときには、 R_F の調整だけで低周波領域の利得と、帯域を制御できることがわかる。

【0021】

図1及び図2の説明は、駆動対象が光変調器である場合に限らず、たとえば直接駆動型のレーザダイオードを駆動する場合にも当てはまる。

【0022】

図3は、イコライズ回路を用いるときの課題を説明する図である。図3(A)は駆動回路をCMOSドライバで形成し、CMOSドライバとダイオードの間にイコライズ回路を挿入した図を示す。イコライズ回路の容量のコンダクタンスを ηC_{ON} 、抵抗のコンダクタンスを ηG_{ON} とする。ドライバ側からみると、総容量は $\eta C_{ON}/(1+\eta)$ となる。 η を1より十分に小さくすれば容量が小さくなり、高速動作でも周波数依存性が小さくなる。これは図2でも示されるとおりである。

【0023】

図3(B)は、図3(A)に対応する等化回路モデルである。CMOSドライバのトランジスタは、スイッチSWと内部抵抗 R_L で単純化されている。図3(C)のグラフの横軸は動作電圧 V_{OP} 、縦軸は光変調器に流れる電流 I_M である。実線Aは光変調器の電流-電圧特性、破線Bは負荷線を示す。たとえば、ドライバが高電位(H)側の電圧を出力するときに変調器が「1」の状態を出力するためには、適切な R_L または電源電圧 V_{DD} を与える必要がある。閾値電圧 V_{TH} が0.6V、電流-電圧特性と負荷線の交点を0.9V(オーバードライバ電圧は0.3V)、 $\eta = 0.1$ (10倍の帯域拡大)とする。この場合、 R_L を無限大、 R_S を0に近似したとしても V_{DD} は3.6Vとなる。このような電圧が可能なCMOSでドライバ回路を作製しても、10Gbps以上の高速で動作させることはできない。

【0024】

ひとつの解決策として、図4及び図5に示すように、光変調器へのバイアス印加用に追加の電源電圧 V_{DDP} 、 V_{DDN} を用いて、ドライバの電源電圧 V_{DD} を1.0V以下の低い電圧に抑えることが考えられる。

【0025】

図4は、光変調器に V_{DD} よりも高い正のDCバイアス(V_{DDP})を印加する構成例を示す。図5は、光変調器にCMOSドライバのグランド電位よりも低いバイアス(V_{DDN})を印加する構成例を示す。図4及び図5で $V_{DD} = 0.9V$ 、 $V_{SS} = 0V$ とすると、光変調器を動作させるためには、 $V_{DDP} = 3.6V$ という高電圧(図4)、または、 $V_{DDN} = -2.7V$ という負電圧(図5)が必要になる。光モジュールに供給される一般的な電圧は3.3Vであり、この供給電圧から高電圧または負電圧を生成するために回路が複雑化、大型化する。

【0026】

さらに別の問題として、イコライズ回路は $C_M R_M = C_F R_F$ が成り立つことを前提としているが、光変調器やレーザダイオードの接合容量 C_M と接合抵抗 R_M は電圧に対して非線形であり、入力データ「1」、「0」に応じて切り替えられるドライバ出力の変化により、必ずしも $C_M R_M = C_F R_F$ が成り立たなくなる。そのため、フィルタ(イコライズ回路)の特性を駆動対象である光回路素子(光変調器、レーザダイオード等を含む)の特性に合わせる構成が望まれる。

【0027】

上記の課題に鑑みて、実施形態では、駆動回路と光回路素子の間に、キャパシタと電流源を有する周波数特性調整回路を配置し、駆動回路の出力電圧に応じて電流源から光回路素子に供給される電流量を調整する。これにより、低い駆動電圧で光回路素子を高速駆動し、良好な応答特性の光出力を実現する。

【0028】

図6は、実施形態の周波数特性調整回路10の基本構成と、これを用いた光送信フロン

10

20

30

40

50

トエンドの構成を示す図である。図 3 に示された R_F と C_F からなるイコライズ回路の代わりに、周波数特性調整回路 10 が、駆動回路 11 と光変調器 13 の間に配置される。なお光変調器 13 は光回路素子の一例であり、VCSSEL (Vertical Cavity Surface Emitting Laser) 等の面発光レーザを用いてもよい。駆動回路 11 は、たとえば CMOS ドライバであり、入力データに応じて $V_{DD}(H)$ または $V_{SS}(L)$ を出力する。周波数特性調整回路 10 は容量 C_F のキャパシタ 12 と、電流供給回路 14 を含む。容量 C_F は図 3 のイコライズ回路と同じである。違いは R_F の代わりに、電流供給回路 14 の第 1 の電流源 141 と、第 2 の電流源 142 を用いて、駆動回路 11 の出力に応じて電流 I_1 または電流 I_2 を供給する。たとえば、PMOS 111 が ON しているときに電流 I_2 を出力し、NMOS 112 が ON しているときに電流 I_1 を出力する。

10

【0029】

図 4 (A) の構成で PMOS が ON しているときの電流を I_2 、NMOS が ON しているときの電流を I_1 とすると、図 6 の回路は図 4 (A) の回路と同じ動作が可能であり、かつ電圧 V_{DDH} は V_{DDP} よりも低い。また、図 5 のような負電源も不要である。図 4 の回路と同じ動作が、より低い電圧と簡単な回路構成で実現できる。

【0030】

図 7 は、図 6 の等価回路である。入力データに応じて駆動回路 11 のスイッチ SW1 と SW2 が切り替えられ、周波数特性調整回路 10 に電流 I_1 または電流 I_2 が流れる。ノード Vout から光変調器の等価回路 13eq に、電流 I_m が流れる。等価回路 13eq において、ノード Vout と光変調器の接地電位 V_{SS} の間の電位差 V_m が、光変調器 13 にかかる電圧である。電流源 141 及び 142 から供給される電流 I_1 と I_2 の値は、駆動回路 11 の出力が高速に切り替わっても光変調器 13 で安定した応答特性が得られるように、所定の条件を満たすように設定されている。

20

【0031】

図 8 と図 9 を参照して、電流供給回路 14 で用いられる電流値の設定を説明する。図 8 は、従来構成のイコライズ回路を用いたときの周波数特性を示す。横軸は周波数、縦軸はログスケールによるゲイン (光変調器にかかる電圧) である。イコライズ回路を挿入して $\eta = 0.1$ に設定することで、高周波側に帯域が拡張されている。

【0032】

図 8 の実線は、式 (2) で $C_F R_F = C_M R_M$ が成り立つことを条件、すなわち式 (3) で表される小信号特性をプロットしたものである。帯域が拡張されてもフラットな特性が維持されている。しかし、プロセスばらつきにより、 C_F 、 R_F 、 C_M 、 R_M が設計値からずれたり、接合容量や接合抵抗の電圧依存性に強い非線形な要素が含まれると、必ずしも $C_F R_F = C_M R_M$ は成り立たなくなる。

30

【0033】

そこで、 $C_F R_F > C_M R_M$ の条件での周波数特性 (細かい破線) と、 $C_F R_F < C_M R_M$ の条件での周波数特性 (粗い破線) を合わせて示す。 $C_F R_F = C_M R_M$ が満たされない場合、特に、容量 C_F または C_M を変えたときに、100 MHz ~ 数 GHz の中周波数領域 M で周波数特性がフラットでなくなる。

【0034】

したがって、光変調器の電流-電圧特性、または容量-電圧特性が非線形であるということは、電流または容量値の電圧依存性が変化することを意味する。この場合、図 8 のように中周波数帯域での特性変動が生じる。特に、順方向の PN 接合では電圧に対する接合容量の変化が非線形であり、周波数特性が変動しやすい。

40

【0035】

中周波数領域で周波数特性が変動する理由のひとつは、図 1 (B) で入力データに応じて CMOS ドライバの出力レベル (「H」または「L」) が変わると、ノード Vout に存在する電荷量が変わり、信号の変化が、その電荷量の変化の時定数 ($\sim C_M R_M$) より早いか遅いかでゲインが変化するためである。中周波数領域 M で特性が変動すると、データ依存性のジッタである符号間干渉 (ISI: Inter-Symbol Interference) が生じる。し

50

たがって、図 7 において、駆動回路 11 の出力レベルに応じて、周波数特性調整回路 10 から供給される電流量 I_1 、 I_2 を変調器の特性や C_F のプロセスばらつきに対して、適切な値に設定できることが望まれる。

【0036】

図 9 は、周波数特性調整回路 10 の電流設定条件を示す図である。図 9 の左図は、低電位電圧 V_{SS} が選択されて光変調器に電流 I_1 が流れる状態を示す。図 9 の右図は、高電位電圧 V_{DD} が選択されて光変調器 13 に電流 I_2 が流れる状態を示す。左図で V_{SS} が選択されると、ノード 16 に電圧 V_{M1} が現れる。このとき、スイッチ 151 がオンして光変調器 13 に電流 $I_M(V_{M1})$ が流れる。右図で V_{DD} が選択されると、ノード 16 に電圧 V_{M2} が現れる。このとき、スイッチ 152 がオンしてノード 17 から光変調器 13 に電流 $I_M(V_{M2})$ が流れる。

10

【0037】

周波数特性調整回路 10 のキャパシタ 12 の容量を C_F 、光変調器 13 の電流-電圧特性を $I_M(V_M)$ 、光変調器 13 の電荷-電圧特性を $Q_M(V_M)$ とする。周波数特性をフラットにするための電流条件は、

$$I_M(V_{M1}) = I_1 \quad (4)$$

$$I_M(V_{M2}) = I_2 \quad (5)$$

$$Q1 - C_F(V_{SS} - V_{M1}) = Q2 - C_F(V_{DD} - V_{M2}) \quad (6)$$

である。ここで、 $Q1$ は、光変調器 13 に電圧 V_{M1} が掛かるときの容量 C_M の電荷量である ($Q1 = Q_M(V_{M1})$)。 $Q2$ は、光変調器 13 に電圧 V_{M2} が掛かるときの容量 C_M の電荷量である ($Q2 = Q_M(V_{M2})$)。 $C_F(V_{SS} - V_{M1})$ は駆動回路 11 で電圧 V_{SS} が選択されたときのキャパシタ 12 の電荷量、 $C_F(V_{DD} - V_{M1})$ は駆動回路 11 で電圧 V_{DD} が選択されたときのキャパシタ 12 の電荷量である。

20

【0038】

この電流条件は、入力データ「0」、「1」の変化にかかわらずノード 16 での電荷量を一定に保つことを意味する。これにより、帯域拡張された光変調器 13 で周波数特性がフラットになり、データ依存性のジッタを生じさせずに高速動作が実現できる。

【0039】

電流源 141、142 を付加することにより消費電流の増加はあるが、駆動回路 11 の電源電圧自体を低く抑えることができるため、あるいは、バイアス印加用に追加の電源電圧を必要としないため、全体の消費電力やコストを抑えることができる。

30

【実施例 1】

【0040】

図 10 は、実施例 1 の周波数特性調整回路 10 A を用いたレーザダイオード 13 A の調整動作を示す。レーザダイオードは、たとえば VCSEL 等の面発光レーザである。駆動回路 11 A にデータ L が入力されると、ノード 18 が「L」となる。ノード 18 で駆動信号が分割され、一方の信号は遅延回路 27、28 により $\tau_1 + \tau_2$ の遅延を受け、ノード 19 で「L」になる。この場合、キャパシタ 12 に「L」が出力されるとともに、SW1 が OFF となり電流 I_1 は流れない。分割された他方の信号は、遅延回路 29 で遅延調整されて「H」が出力される。遅延回路 29 の遅延量 τ_3 は、 $\tau_3 = \tau_1 + \tau_2$ となるように調整されている。電流 I_1 の遮断と同じタイミングで、遅延回路 29 の出力「H」によりスイッチ SW2 が ON して、レーザダイオード 13 A に電流 I_2 が流れる。

40

【0041】

駆動回路 11 A にデータ H が入力されると、中間ノード 18 が「H」となる。中間ノード 18 で駆動信号が分割され、一方の信号は遅延回路 27、28 により $\tau_1 + \tau_2$ の遅延を受け、出力ノード 19 で「H」になる。この場合、キャパシタ 12 に「H」が出力されるとともに、周波数特性調整回路 10 A のスイッチ SW1 が ON になり、レーザダイオード 13 A に電流 I_1 が流れる。分割された他方の信号は、遅延回路 29 で τ_3 の遅延を受けて駆動回路 11 A から「L」が出力される。電流 I_1 が流れるのと同じタイミングで、遅延回路 29 の出力「L」により周波数特性調整回路 10 A のスイッチ SW2 が OFF と

50

なり、電流 I_2 が遮断される。

【 0 0 4 2 】

この構成により、ノード V_{out} での電荷量は常に一定となり、レーザダイオード 1 3 A が高速駆動信号で駆動される場合でも入力データに応じた応答特性を良好に保つことができる。

【実施例 2】

【 0 0 4 3 】

図 1 1 は、実施例 2 の周波数特性調整回路 1 0 B を用いた光変調器 1 3 B の調整動作を示す。実施例 2 では、マッハツェンダ型光変調器 1 3 B を駆動する。この例では、インバータ 3 1、3 2、3 3、3 4 を含む差動構成の駆動回路が用いられている。

10

【 0 0 4 4 】

光源であるレーザダイオード (LD) 4 0 から出力された光を 2 つに分岐して、分岐した光を光導波路 1 3 1 と 1 3 2 に入力する。電極 1 3 3、1 3 4 への電圧印加により、光導波路 1 3 1 と 1 3 2 の実効光路長に変化が与えられた後、合波器 1 3 6 で合波される。合波器 1 3 6 において光導波路 1 3 1 を伝搬した光と光導波路 1 3 2 を伝搬した光に位相差がないときは、最大の出力が得られる。2 つの光の間に波長の半分の光路長差が生じているときは、打ち消し合って出力が小さくなる。これにより強度変調が行われる。

【 0 0 4 5 】

インバータ 3 1 にデータ「H」が入力されるとインバータ 3 2 を経てキャパシタ 1 2 - 1 に「H」電圧が出力される。このとき、インバータ 3 1 から「L」電圧が出力されてスイッチ SW 3 と SW 6 を OFF にする。他方、インバータ 3 3 に反転データ「L」が入力されてインバータ 3 4 からキャパシタ 1 2 - 2 に「L」電圧が出力される。インバータ 3 3 から出力される「H」電圧は、スイッチ SW 4 と SW 5 を ON にする。

20

【 0 0 4 6 】

スイッチ SW 3 と SW 5 はノード 3 5 に接続され、スイッチ SW 4 と SW 6 はノード 3 6 に接続されている。入力データ「H」と反転データ「L」によりノード 3 5 にデータの変化に伴う AC 電流と電流 I_2 の合成電流が流れて、マッハツェンダ型光変調器 1 3 B の一方の光導波路 1 3 1 の電極 1 3 3 に、データの変化に伴う AC 電流と電流 I_2 の合成電流が流れる。同時に、ノード 3 6 にデータの変化に伴う AC 電流と電流 I_1 の合成電流が流れ、光導波路 1 3 2 の電極 1 3 4 にデータの変化に伴う AC 電流と電流 I_1 の合成電流が流れる。光導波路 1 3 2 を伝搬する光は屈折率変化に応じた位相調整を受けた後に、位相シフタ 1 3 5 で $\pi/2$ の位相シフトを受けて、光導波路 1 3 1 を伝搬する光と合波される。このとき、変調器出力は最大になる。

30

【 0 0 4 7 】

インバータ 3 1 にデータ「L」が入力され、インバータ 3 3 に反転データ「H」が入力されるときは、上記と逆の動作になり、電極 1 3 3 に電流 I_1 が流れ、電極 1 3 4 に電流 I_2 が流れる。光導波路 1 3 2 を伝搬する光は屈折率変化に応じた位相調整を受けた後に位相シフタ 1 3 5 で $\pi/2$ の位相シフトを受けて、光導波路 1 3 1 を伝搬する光と合波される。合波された光は打ち消し合って変調器出力は最小となる。

【 0 0 4 8 】

40

図 1 2 は、実施例 2 の周波数特性調整回路 1 0 B をトランジスタ回路で表記した図である。第 1 の電流源 1 4 1 は電流 I_1 を生成し、第 2 の電流源 1 4 2 は電流 I_2 を生成する。電流源 1 4 1 は、Tr 1 7 を介して Tr 1 8 のゲートに接続されており、電流源 1 4 2 は Tr 2 3 を介して Tr 2 4 のゲートに接続されている。

【 0 0 4 9 】

インバータ 3 1 にデータ「H」が入力されるとインバータ 3 2 を経てキャパシタ 1 2 - 1 に「H」電圧が出力される。インバータ 3 1 からの出力電圧「L」は PMOSTr 1 3 と PMOSTr 2 2 を ON にし、NMOSTr 1 6 と NMOSTr 1 9 を OFF にする。他方、インバータ 3 3 に反転データ「L」が入力されてインバータ 3 4 からキャパシタ 1 2 - 2 に「L」電圧が出力される。インバータ 3 3 からの出力電圧「H」は、NMOST

50

r 1 4とNMOST r 2 1をONにし、PMOST r 1 5とPMOST r 2 0をOFFにする。NNOST r 1 4、NMOST r 1 6、MOST r 1 9とMOST r 2 1は必須ではなく、用いなくてもよい。

【0050】

Tr 1 3とTr 1 4のONにより、ノード4 2は電流 I_1 が流れ、同時にTr 1 5とTr 1 6のOFFにより、ノード4 1への電流の供給は遮断される。また、Tr 2 1とTr 2 2のONによりノード4 1に電流 I_2 が流れ、同時に、Tr 1 9とTr 2 0のOFFによりノード4 2への電流の供給は遮断される。したがって、ノード3 5には C_F で低周波成分がカットされたデータの変化に伴う電流とノード4 1に現れる電流 I_2 だけが流れ、ノード3 6には、 C_F で低周波成分がカットされたデータの変化に伴う電流とノード4 2に現れる電流 I_1 だけが流れる。この結果、光導波路1 3 2の電極1 3 4に C_F で低周波成分がカットされた、データの変化に伴う電流と電流 I_1 が流れる。光導波路1 3 1の電極1 3 3には C_F で低周波成分がカットされたデータの変化に伴う電流と I_2 が流れる。合波器1 3 6で合波された光は強め合って変調器出力は最大となる。

10

【0051】

インバータ3 1にデータ「L」が入力され、インバータ3 3に反転データ「H」が入力されるときは、上記と逆の動作になり、電極1 3 3に電流 I_1 が流れ、電極1 3 4に電流 I_2 が流れる。合波器1 3 6で合波された光は打ち消し合って変調器出力は最小となる。

【0052】

図1 1と図1 2で、マッハツェンダ型光変調器1 3 Bの光導波路1 3 1と1 3 2はPN接合で形成されている。接合容量が大きくかつ容量-電圧特性が非線形なPN接合を有する光変調器1 3 Bを用いる場合でも、周波数特性調整回路1 0 Bを用いることで、低電圧の高速駆動の際に良好な応答特性が得られる。

20

【実施例3】

【0053】

図1 3は、実施例3の周波数特性調整回路1 0 Cを用いた光変調器1 3 Bの調整動作を示す。実施例3では、マッハツェンダ型光変調器1 3 Bを駆動する。この例では、電流源として、第1の電流 I_1 を供給する第1の電流源1 4 7、1 4 8と、差分電流($I_2 - I_1$)を供給する第2の電流源1 4 9を用いる。また、インバータ3 1、3 2、3 3、3 4を含む差動構成の駆動回路が用いられている。

30

【0054】

光源であるレーザダイオード(LD)4 0から出力された光を2つに分岐して、分岐した光を光導波路1 3 1と1 3 2に入力する。電極1 3 3、1 3 4への電圧印加により、光導波路1 3 1と1 3 2の実効光路長に変化が与えられた後、合波器1 3 6で合波される。合波器1 3 6において光導波路1 3 1を伝搬した光と光導波路1 3 2を伝搬した光に位相差がないときは、最大の出力が得られる。2つの光の間に波長の半分の光路長差が生じているときは、打ち消し合って出力が小さくなる。これにより強度変調が行われる。

【0055】

インバータ3 1にデータ「H」が入力されるとインバータ3 2を経てキャパシタ1 2 - 1に「H」電圧が出力される。このとき、インバータ3 1から「L」電圧が出力されてスイッチSW 7をOFFにする。他方、インバータ3 3に反転データ「L」が入力されてインバータ3 4からキャパシタ1 2 - 2に「L」電圧が出力される。インバータ3 3から出力される「H」電圧は、スイッチSW 9をONにする。SW 8とSW 1 0は常時ONである。周波数特性調整回路1 0 Cの特性に問題がない場合は、SW 8とSW 1 0を省略してもよい。

40

【0056】

スイッチSW 7とSW 8はノード4 6に接続され、スイッチSW 9とSW 1 0はノード4 5に接続されている。入力データ「H」と反転データ「L」によりノード4 5には C_F で低周波成分がカットされたデータの変化に伴う電流と電流 $I_2 - I_1$ と I_1 との合成電流 I_2 が流れて、マッハツェンダ型光変調器1 3 Bの一方の光導波路1 3 1の電極1 3 3に

50

電流 I_2 が流れる。同時に、ノード 46 には C_F で低周波成分がカットされたデータの変化に伴う電流と電流 I_1 が流れ、光導波路 132 の電極 134 に電流 I_1 が流れる。光導波路 132 を伝搬する光は屈折率変化に応じた位相調整を受けた後に、位相シフタ 135 で $\pi/2$ の位相シフトを受けて、光導波路 131 を伝搬する光と合波される。このとき、変調器出力は最大になる。

【0057】

インバータ 31 にデータ「L」が入力され、インバータ 33 に反転データ「H」が入力されるときは、上記と逆の動作になり、電極 133 に電流 I_1 が流れ、電極 134 に電流 I_2 が流れる。光導波路 132 を伝搬する光は屈折率変化に応じた位相調整を受けた後に位相シフタ 135 で $\pi/2$ の位相シフトを受けて、光導波路 131 を伝搬する光と合波される。合波された光は打ち消し合って変調器出力は最小となる。

10

【0058】

図 14 は、図 13（実施例 3）の周波数特性調整回路 10C を、トランジスタ回路で表記した図である。第 1 の電流源 241 は電流 I_1 を生成し、第 2 の電流源 149 は電流 ($I_2 - I_1$) を生成する。この差分電流を ΔI と称してもよい。電流源 241 は、Tr7 を介して Tr8 と Tr9 のゲートに接続されており、Tr が ON する条件ではノード 43 とノード 44 に電流 I_1 が現れる。電流源 149 は、Tr10 を介して Tr11 のゲートに接続されている。

【0059】

インバータ 31 にデータ「H」が入力されるとインバータ 32 を経てキャパシタ 12 - 1 に「H」電圧が出力される。インバータ 31 からの出力電圧「L」は PMOSTr6 を ON にし、NMOSTr3 を OFF にする。他方、インバータ 33 に反転データ「L」が入力されてインバータ 34 からキャパシタ 12 - 2 に「L」電圧が出力される。インバータ 33 からの出力電圧「H」は、NMOSTr5 を ON にし、PMOSTr4 を OFF にする。NMOSTr3 と NMOSTr5 は必須ではなく、用いなくてもよい。

20

【0060】

Tr6 の ON によりノード 49 に差分電流 ΔI が流れ、ノード 47 に現れる電流 I_1 と足し合わされ、ノード 43 には $\Delta I + I_1 = I_2$ が流れる。この結果、ノード 45 には C_F で低周波成分がカットされたデータの変化に伴う電流と電流 I_2 が流れ、光導波路 131 の電極 133 にデータの変化に伴う AC 電流と電流 I_2 が流れる。同時に、Tr4 の OFF によりノード 50 への電流の供給は遮断される。ノード 46 には、 C_F で低周波成分がカットされたデータの変化に伴う電流とノード 48 に現れる電流 I_1 だけが流れる。この結果、光導波路 132 の電極 134 に C_F で低周波成分がカットされたデータの変化に伴う電流と電流 I_1 が流れる。合波器 136 で合波された光は強め合って光変調器 13B の出力は最大となる。

30

【0061】

インバータ 31 にデータ「L」が入力され、インバータ 33 に反転データ「H」が入力されるときは、上記と逆の動作になり、電極 133 に C_F で低周波成分がカットされたデータの変化に伴う電流と電流 I_1 が流れ、電極 134 に C_F で低周波成分がカットされたデータの変化に伴う電流と電流 I_2 が流れる。合波器 136 で合波された光は打ち消し合って変調器出力は最小となる。

40

【0062】

図 13 と図 14 で、マッハツェンダ型光変調器 13B の光導波路 131 と 132 は PN 接合で形成されている。接合容量が大きくかつ容量-電圧特性が非線形な PN 接合を有する光変調器 13B を用いる場合でも、周波数特性調整回路 10C を用いることで、低電圧の高速駆動の際に良好な応答特性が得られる。

【実施例 4】

【0063】

図 15 は、実施例 4 の周波数特性調整回路 10D を用いた光変調器 13C の調整動作を示す。実施例 4 では、マッハツェンダ型光変調器 13C を用いて 2 ビットのパルス振幅変

50

調 (P A M - 4) を行う。マッハツェンダ型光変調器 1 3 C の光導波路 1 3 1 と 1 3 2 のそれぞれに、最下位ビット (L S B) 用の電極 1 3 7、1 3 9 と、最上位ビット (M S B) 用の電極 1 3 8、1 4 0 が配置されている。位相シフタ 1 3 5 で、2 つの光導波路 1 3 1、1 3 2 を伝搬する光の間に $\pi / 2$ の位相差が与えられるのは実施例 2 と同様である。
【 0 0 6 4 】

周波数特性調整回路 1 0 D は L S B 用の回路部分 1 0 D - 1 と、M S B 用の回路部分 1 0 D - 2 を含む。回路部分 1 0 D - 1 と 1 0 D - 2 の基本構成と動作は、図 1 1 の構成及び動作と同じであり、重複する説明を省略する。
【 0 0 6 5 】

L S B 用の回路部分 1 0 D - 1 は、電流源 1 4 3 と 1 4 4 を有する。M S B 用の回路部分 1 0 D - 2 は、電流源 1 4 5 と 1 4 6 を有する。電流源 1 4 3 は電流 I_{L2} を生成し、電流源 1 4 4 は電流 I_{L1} を生成する。電流源 1 4 5 は電流 I_{M2} を生成し、電流源 1 4 6 は電流 I_{M1} を生成する。電流 I_{L1} と電流 I_{M1} の比は通常は 1 : 2 であるが、違う値でもかまわない。電流源 1 4 3、1 4 4、1 4 5、1 4 6 は同じ電源電圧 V_{DDH} に接続されていてよい。2 ビットの入力データの値に対して、変調 1、変調 2 で生成された位相変化の和の位相変化として、変調器光変調器 1 3 C で 4 種類の位相変化が生成される。
【 0 0 6 6 】

たとえば、L S B 用の回路部分 1 0 D - 1 への入力データが「H」の場合、電極 1 3 7 に $C_{FL}(12L-1)$ で低周波成分がカットされたデータの変化に伴う電流と電流 I_{L2} が流れ、電極 1 3 9 に $C_{FL}(12L-2)$ で低周波成分がカットされたデータの変化に伴う電流と電流 I_{L1} が流れる。M S B 用の回路部分 1 0 C - 2 への入力データが「H」の場合、電極 1 3 8 に $C_{FM}(12M-1)$ で低周波成分がカットされたデータの変化に伴う電流と電流 I_{M2} が流れ、電極 1 4 0 に $C_{FM}(12M-2)$ で低周波成分がカットされたデータの変化に伴う電流と電流 I_{M1} が流れる。合波器 1 3 6 では、回路部分 1 0 C - 1 と 1 0 C - 2 に印加される電圧に応じて 4 つの振幅のいずれかを有するパルス波形が生成される。
【 実施例 5 】

【 0 0 6 7 】

図 1 6 は、実施例 5 の周波数特性調整回路 1 0 E を用いて、マッハツェンダ型光変調器 1 3 D の駆動動作を調整する。図 1 5 では、マッハツェンダ型光変調器 1 3 C で L S B と M S B に別々の電極を配置していたが、図 1 6 では、光導波路 1 3 1 に配置される電極 1 6 1 と、光導波路 1 3 2 に配置される電極 1 6 2 を用いる。
【 0 0 6 8 】

実施例 1 ~ 4 と同様に、L S B 用の回路部分では、入力される電圧信号レベル (H または L) に応じて、異なる電流値 I_{L2} または I_{L1} が流れる (図中では「 I_{L2} / I_{L1} 」、「 I_{L1} / I_{L2} 」と表記)。M S B 用の回路部分では、入力される電圧信号レベル (H または L) に応じて、異なる電流値 I_{M2} または I_{M1} が流れる (図中では「 I_{M2} / I_{M1} 」、「 I_{M1} / I_{M2} 」と表記)。
【 0 0 6 9 】

ここで、N R Z (Non-Return to Zero) 信号に対して図 9 を参照して述べた周波数特性をフラットにするための電流条件と同様に、図 1 6 の構成で P A M 4 信号に対する周波数特性をフラットにするための条件を考える。図 1 6 での条件は下記で表される。
【 0 0 7 0 】

$$I_M(V_{M00}) = I_{M1} + I_{L1} \quad (7)$$

$$I_M(V_{M01}) = I_{M1} + I_{L2} \quad (8)$$

$$I_M(V_{M10}) = I_{M2} + I_{L1} \quad (9)$$

$$I_M(V_{M11}) = I_{M2} + I_{L2} \quad (10)$$

$$Q_{00} - C_{FL}(V_{SS} - V_{M00}) - C_{FM}(V_{SS} - V_{M00})$$

$$Q_{00} - C_{FL}(V_{DD} - V_{M01}) - C_{FM}(V_{SS} - V_{M01})$$

10

20

30

40

50

$$Q_{00} - C_{FL}(V_{SS} - V_{M10}) - C_{FM}(V_{DD} - V_{M10})$$

$$Q_{00} - C_{FL}(V_{DD} - V_{M11}) - C_{FM}(V_{DD} - V_{M11}) \quad (11)$$

ここで変調器の電流-電圧特性を $I_M(V_M)$ は、マッハツェンダ型光変調器 13D の電流-電圧特性である。

【0071】

図16の構成を用いた場合も、低い駆動電圧で光変調器 13D が高速駆動されるときに良好な応答特性で歪の少ないパルス形状を得ることができる。変調器 13D の電気特性に非線形が強くなると等式は成り立たなく場合もあり得るが、その場合でも近似され得る。

【実施例6】

【0072】

10

図17は、実施例6として、周波数特性調整回路 10F を用いて、マッハツェンダ型光変調器 13F の駆動動作を調整する。図15では、マッハツェンダ型光変調器 13C で LSB と MSB に別々の電極を配置していたが、図17では、実施例5と同様に、光導波路 131 に配置される電極 161 と、光導波路 132 に配置される電極 162 を用いる。また、電流源 250、251、252、253、254 を用いる。

【0073】

電流源 250 と電流源 251 は、電流 I_{00} を供給する。電流源 250 に接続されるスイッチ SW19 と、電流源 251 に接続されるスイッチ SW20 は、常時オンである。周波数特性調整回路 10F の特性によっては、SW19 と SW20 を省略してもよい。

【0074】

20

データ信号 C1 とその反転信号が入力される駆動回路（インバータ 81～84 を含む）に対応する回路部分では、キャパシタンス C_{F1} のキャパシタ 114-1、114-2 が用いられる。入力される電圧信号の値（H または L）に応じて、ノード 67、68 を流れる電流値は、 $I_{01} - I_{00}$ か、またはゼロになる。

【0075】

データ信号 C2 とその反転信号が入力される駆動回路（インバータ 85～88 を含む）に対応する回路部分では、キャパシタンス C_{F2} のキャパシタ 115-1、115-2 が用いられる。入力される電圧信号の値に応じて、ノード 69、70 を流れる電流値は、 $I_{10} - I_{01}$ か、またはゼロになる。

【0076】

30

データ信号 C3 とその反転信号が入力される駆動回路（インバータ 89～92 を含む）に対応する回路部分では、キャパシタンス C_{F3} のキャパシタ 116-1、116-2 が用いられる。入力される電圧信号の値に応じて、ノード 71、72 を流れる電流値は、 $I_{11} - I_{10}$ か、またはゼロになる。

【0077】

図17の実施例6で4つの電圧レベル V_{M00} 、 V_{M01} 、 V_{M10} 、 V_{M11} を用いて変調するとき周波数特性をフラットにするための条件は、

$$I_M(V_{M00}) = I_{00} \quad (12)$$

$$I_M(V_{M01}) = I_{00} + (I_{01} - I_{00}) = I_{01} \quad (13)$$

$$I_M(V_{M10}) = I_{00} + (I_{01} - I_{00}) + (I_{10} - I_{01}) = I_{10} \quad (14)$$

$$I_M(V_{M11}) = I_{00} + (I_{01} - I_{00}) + (I_{10} - I_{01}) + (I_{11} - I_{10}) = I_{11}$$

11

(15)

$$Q_{00} - C_{F1}(V_{SS} - V_{M00}) - C_{F2}(V_{SS} - V_{M00}) - C_{F3}(V_{SS} - V_{M00})$$

$$= Q_{01} - C_{F1}(V_{DD} - V_{M01}) - C_{F2}(V_{SS} - V_{M01}) - C_{F3}(V_{SS} - V_{M01})$$

$$= Q_{10} - C_{F1}(V_{DD} - V_{M10}) - C_{F2}(V_{DD} - V_{M10}) - C_{F3}(V_{SS} - V_{M10})$$

$$= Q_{11} - C_{F1}(V_{DD} - V_{M11}) - C_{F12}(V_{DD} - V_{M11}) - C_{F3}(V_{DD} -$$

50

V_{M11})
(1 6)

である。

【 0 0 7 8 】

図 1 7 の構成を用いた場合も、低い駆動電圧で光変調器 1 3 F が高速駆動されるときに良好な応答特性で歪の少ないパルス形状を得ることができる。

【 実施例 7 】

【 0 0 7 9 】

実施例 1 ~ 6 の周波数特性調整回路は、駆動回路から受け取る電圧に応じて異なる電流値の電流を駆動対象である光回路素子に供給することで、低い電圧で光回路素子を高速駆動して良好な応答特性を実現した。実施例 1 ~ 6 の回路は、以下で述べる構成によりさらに改善することが可能である。

【 0 0 8 0 】

図 1 8 は、周波数特性調整回路のさらなる改善を説明する図である。イコライズ回路を用いない状態（一点鎖線 W で示される周波数特性）から、実線 Y のように設計されたイコライズ回路を挿入することで帯域を 1 0 倍伸ばす（D C ゲインは 1 0 分の 1 ）ことができる。ただし、プロセスばらつきなどにより容量が設計値からたとえば 2 0 % ダウンした場合、点線 Z で示すように、中周波数帯域で周波数特性がフラットでなくなり、信号にシンボル間干渉（ I S I ）が生じる。

【 0 0 8 1 】

これを解決するために、実施例 1 ~ 6 では光回路素子に供給される電流の設定を変更して、破線 X のようにフラットな周波数特性を実現した。周波数特性はフラットであるが、D C ゲインや帯域が設計した値からわずかにずれてしまうことがある。

【 0 0 8 2 】

設計値からのずれを解消するために、バラクタのような可変容量を用いるという方法も考えられるが、寄生抵抗分が大きく、また線形性（容量 - 電圧特性）も良くないので、周波数特性を悪化させるおそれがある。

【 0 0 8 3 】

そこで、実施例 7 では、駆動回路とキャパシタの組を複数配置し、一部またはすべての組で駆動回路の出力状態を「アクティブ」と「High-Z」（高インピーダンス）の間で選択可能にする。

【 0 0 8 4 】

図 1 9 は、実施例 7 の周波数特性調整回路 1 0 G を用いた光変調器 1 3 B の動作例を示す。この例では、図 1 3 （実施例 3 ）と同様に、第 1 の電流 I_1 を供給する第 1 の電流源 1 4 7 , 1 4 8 と、差分電流（ $I_2 - I_1$ ）を供給する第 2 の電流源 1 4 9 を用いて、マッハツェンダ型光変調器 1 3 B を駆動する。

【 0 0 8 5 】

データ信号の入力側で、図 1 3 のインバータ 3 1、3 2 及びキャパシタ（ C_F ）1 2 - 1 に替えて、駆動回路としての出力状態可変バッファ 2 0 1 とキャパシタ $C_F - 1$ の組を複数配置する。反転データ信号の入力側で、図 1 3 のインバータ 3 3、3 4 及びキャパシタ（ C_F ）1 2 - 2 に替えて、駆動回路としての出力状態可変バッファ 2 0 3 とキャパシタ $C_F - 2$ の組を複数配置する。

【 0 0 8 6 】

より具体的には、インバータ 3 1、3 2、及びその出力に接続されている C_F が、出力状態可変バッファ 2 0 1 - 1 と C_{F1} 、出力状態可変バッファ 2 0 1 - 2 と C_{F2} 、...、出力状態可変バッファ 2 0 1 - m と C_{Fm} に分割されている。同様に、インバータ 3 3、3 4、及びその出力に接続している C_F が、出力状態可変バッファ 2 0 3 - 1 と C_{F1} 、出力状態可変バッファ 2 0 3 - 2 と C_{F2} 、...、出力状態可変バッファ 2 0 3 - m と C_{Fm} に分割されている。

【 0 0 8 7 】

10

20

30

40

50

出力状態可変バッファ201-1~201-mには、データ信号とともに、制御信号S₁, S₁, ... S_mがそれぞれ入力され、出力状態可変バッファ203-1~203-mには、反転データ信号とともに、制御信号S₁, S₁, ... S_mがそれぞれ入力される。

【0088】

出力状態可変バッファ201及び203は、制御信号Sが「High」の場合には入力をバッファして出力するが、制御信号Sが「Low」の場合には出力状態を「High-Z」にする機能を持っている。したがって、キャパシタC_{F1}~C_{Fm}のうち、制御信号Sが「High」の状態の出力状態可変バッファ201または203に接続されているキャパシタだけが周波数特性調整に寄与する。制御信号Sが「Low」である出力状態可変バッファ201または203に接続されているキャパシタは、周波数特性に寄与しない。この構成では、制御信号により信号帯域の調整が可能となり、複数の通信規格に対して対応可能な光送信器が実現できる。

10

【0089】

電流値の切り替えによるマッハツェンダ型光変調器13Bの駆動動作は、実施例3と同じであり、重複する説明を割愛する。なお、電流源につながるスイッチSW7とSW9を制御する信号は、図13では、インバータ31、32の間、およびインバータ33と34の間から取り出しているのに対し、図19では独立してインバータ31、33を設けているが、機能は同じである。

【0090】

図19の構成は、図13の差分電流を用いるスイッチ構成（実施例3）を例にとっているが、図14のトランジスタ構成にも同様に適用される。また、実施例1、2、4~6のいずれの構成にも適用可能である。いずれの構成と組み合わせた場合にも、制御信号Sによって出力状態可変バッファとキャパシタの所望の組で、出力状態を「アクティブ」または「High-Z」とすることで、周波数特性をフラットにしつつ、設計通りの周波数帯域を実現することができる。

20

【0091】

図20は、出力状態可変バッファ201-mの回路構成例を示す。図20では図示の便宜上、一部の結線が省略されているが、出力状態可変バッファ201にはデータ信号(IN)と、制御信号S_mが入力され、インバータ220によって制御信号S_mの反転信号が生成される。制御信号S_mと反転制御信号S_m(バー)はそれぞれ対応するトランジスタのゲートに接続される。

30

【0092】

入力211は信号成分212と信号成分213の2系統に分岐され、それぞれインバータ221と224に入力される。インバータ221と224の各々は、電源側がPMOSトランジスタ223、226に接続され、グランド側がNMOSトランジスタ222、225に接続されている。

【0093】

制御信号S_mが「High」の時には、NMOSトランジスタ222及び225はONしている。PMOSトランジスタ223及び226も、その入力インバータ220によって反転され「Low」になっているので、同じくONしている。そのため、インバータ221と224の出力は、入力INと反転した信号となる。また、PMOSトランジスタ228とNMOSトランジスタ230もオフしているため、PMOSトランジスタ227とNMOSトランジスタ229からなる回路はインバータとして働き、結果として出力(OUT)は入力と同じ信号となり、全体としてバッファの役割を果たす。

40

【0094】

一方、制御信号S_mが「Low」の時には、PMOSトランジスタ223、226と、NMOSトランジスタ222、225はオフし、インバータ221、224は動かず、PMOSトランジスタ228とNMOSトランジスタ230がONとなる。その結果、PMOSトランジスタ227とNMOSトランジスタ229もオフとなり、出力(OUT)は「High-Z」の状態となる。

50

【 0 0 9 5 】

このように、２段のＣＭＯＳインバータを用いて駆動回路、すなわち出力状態可変バッファ２０１及び２０３を実現している。２分岐された経路のそれぞれで、初段のＣＭＯＳインバータが電源とグランドにスイッチ接続され、第１経路の初段スイッチＯＦＦでＣＭＯＳインバータの出力は電源側に固定され、第２経路の初段スイッチＯＦＦでＣＭＯＳインバータの出力はグランド側に固定される。このとき、第１経路の初段ＣＭＯＳインバータの出力が接続される２段目のＰＭＯＳと、第２経路の初段ＣＭＯＳインバータの出力が接続される２段目のＮＭＯＳの出力は「High-Z」の状態となる。分割された各駆動回路は図２０の出力状態バッファ構成に限定されず、入力値と「High-Z」状態を選択的に出力できる任意の構成をとることができる。

10

< 周波数特性調整回路から供給される電流の制御 >

次に、周波数特性調整回路１０から供給される電流 I_1 及び電流 I_2 の制御について説明する。電流 I_1 と電流 I_2 の制御は、上述した実施例１～７のいずれにも適用される。

図２１は、周波数特性調整回路１０から光回路素子に供給される電流がずれた場合の現象を説明する図である。上段は、中間周波数領域より低い周期で交互に「０」と「１」が切り替わる信号を駆動回路１１に入力したときの入力波形、下段は、上段の信号が駆動回路１１へ入力されたときに光変調器１３に加わる電圧の波形を示す。ここでは、光変調器１３は、周波数特性調整回路１０から光変調器１３に供給される電流が、上述した式（４）と式（５）の条件通り供給されれば設計通りの性能を示すが、

20

$$I_M(V_{M1}) = I_1 \quad (4)$$

$$I_M(V_{M2}) = I_2 \quad (5)$$

周波数特性調整回路１０から光変調器１３に供給される電流が I_1 ではなく I_1' になった場合、または I_2 ではなく I_2' になった場合を考える。図２１のパターン（Ａ）は、 $I_1' = I_1$ かつ $I_2' = I_2$ のときの駆動回路入力と光変調器の電圧波形を示す。

【 0 0 9 6 】

パターン（Ｂ）は、 $I_1' < I_1$ 、または $I_2' > I_2$ のときの波形、パターン（Ｃ）は、 $I_1' > I_1$ または、 $I_2' < I_2$ のときの波形である。パターン（Ａ）では、駆動回路への入力信号の変化時（立上りと立下り）に、スパイク状の波形が見られ、その後一定の電圧が維持される。パターン（Ｂ）では、入力値「１」の区間で、スパイクのあとに、あるべき電圧レベルから徐々に上昇している。入力値が「０」に切り替わったときは、逆方向のスパイクが発生し、その後にあるべき電圧レベルに向かって徐々に下降している。

30

【 0 0 9 7 】

パターン（Ｃ）では、「０」から「１」への変化によるスパイクの発生後に、電圧レベルが緩やかに下降しているが、所定期間内にあるべき電圧レベルに戻っていない。入力値が「０」になったときは、逆方向のスパイクの後に、あるべき電圧レベルに向かってゆっくりと上昇を続けている。

【 0 0 9 8 】

パターン（Ａ）では、スパイクの後に光変調器に加わる電圧が一定のレベルに維持されるのに対し、パターン（Ｂ）とパターン（Ｃ）では、スパイク（入力値の切り替わり）の後に光変調器に加わる電圧がずれていることがわかる。パターン（Ｂ）とパターン（Ｃ）で変化の方向は反対である。

40

【 0 0 9 9 】

図２２は、電流設定値のずれを検知する原理を説明する図であり、本来の波形を、時間をずらして重ね合わせものである。実線は図２１の波形、破線は時間をずらしたときの波形である。後から変化する破線の波形で、初期のスパイク状の電圧変化が収まったときの時刻 T_1 （入力がHigh）と、時刻 T_2 （入力がLow）で、２つの波形の電圧を比較する。図中のサークルで示すように、パターン（Ａ）では、時間をずらしても実線の波形と破線の波形は時刻 T_1 、 T_2 の双方で同電位となっている。パターン（Ｂ）では、時刻 T_1 で実線の電位の方が破線の電位よりも高く（実線＞破線）、時刻 T_2 で実線の電位の

50

方が破線の電位よりも低い（実線＜破線）。パターン（C）では、時刻T1で実線の電位の方が破線の電位よりも低く（実線＜破線）、時刻T2で実線の電位の方が破線の電位よりも高い（実線＞破線）。

【0100】

光変調器に加えられる電圧の元の波形と、時間をずらした波形を比較することで、電流条件がどちらにずれているかを把握することができる。入力信号の周波数を f とし、波形を時間軸上でシフトさせる時間を τ とすると、 τ はできるだけ大きな値が望ましいが、一定の条件が導かれる。

【0101】

図23に示すように、入力が変化したときに光変調器に加えられる電圧に現れるスパイク状の変化が収まるまでにかかる時間を τ_1 、波形を比較する比較器の反応時間を τ_2 とすると、

$$T_1 > T_0 + \tau + \tau_1, \text{ かつ}$$

$$T_1 + \tau_2 < T_0 + 1 / (2 * f)$$

という条件が導かれる。この2つの条件式から、

$$\tau < 1 / (2 * f) - \tau_1 - \tau_2$$

が導かれる。したがって、波形比較のために、電圧波形をシフトさせる遅延時間 τ は、 $\tau < 1 / (2 * f) - \tau_1 - \tau_2$ を満たすように設定される。

【0102】

図24A、図24B、及び図24Cは、電圧波形を比較する際に、比較器の入力オフセット電圧を考慮した図である。入力オフセット電圧とは、比較器の誤差を表す値で、出力が0となる時の入力間の電圧差のことである（誤差がないときには0）。図24Aはパターン（A）の条件での電圧波形、図24Bはパターン（B）の条件での電圧波形、図24Cはパターン（C）の条件での電圧波形である。図24A～図24Cの上から2段目に示すように、入力オフセットがないと仮定すると、スパイクが収束する時刻T1、T2で2つの波形（本来の波形と時間シフトさせた波形）を比較して大小関係を得ることで、電流条件のずれの方向がわかる。図24Aのように、2つの波形で比較した電圧値が同じ場合は、 $I_1' = I_1$ かつ $I_2' = I_2$ であり、周波数特性調整回路10から光回路素子（たとえば光変調器）13に、理論通りの電流が供給されている。図24Bのように、時刻T1で実線（本来の波形）のレベルが破線（シフト波形）のレベルより小さく、時刻T2で実線（本来の波形）のレベルが破線（シフト波形）のレベルよりも大きい場合は、光変調器13に供給される電流が $I_1' < I_1$ 、または $I_2' > I_2$ の方向にずれていることがわかる。図24Cのように、時刻T1で実線（本来の波形）のレベルが破線（シフト波形）のレベルより小さく、時刻T2で実線（本来の波形）のレベルが破線（シフト波形）のレベルよりも大きい場合は、光変調器13に供給される電流が $I_1' > I_1$ 、または $I_2' < I_2$ の方向にずれている。

【0103】

しかし、比較器には一般的に入力オフセットが存在する。図24A～図24Cの下から2段目は、比較器に実線（本来の波形）＞破線（シフト波形）と受け取られるオフセットが生じた場合を示す。比較器のオフセットが十分大きいと、電流条件に抛らず、またタイミングにかかわらず、比較器は常に実線（本来の波形）＞破線（シフト波形）という判断結果を出力する。逆に、図24A～図24Cの最下段に示すように、比較器に実線＜破線と受け取られるオフセットが生じた場合、そのオフセットが十分大きいと、電流条件に抛らず、またタイミングにかかわらず、比較器は実線＜破線という判断結果を出力する。したがって、連続する2回の比較結果が同じで、いずれも実線＞破線という判定であれば、2つ目の比較結果が実線＜破線となる方向に、比較器のオフセットを調整する。連続する2回の比較結果が同じで、いずれも実線＜破線という判定であれば、2つ目の比較結果が実線＞破線となる方向に、比較器のオフセットを調整する。これにより、電流条件のずれを正確に判断することができる。

【0104】

図25は、電流条件のずれをモニタする電流条件モニタ回路30の構成図である。電流条件モニタ回路30は、比較用信号生成回路121と、比較器122と、比較用駆動回路123及び124と、比較用の周波数特性調整回路125及び126と、ダミー光変調器127及び128を有する。比較用信号生成回路121は、光変調用の駆動回路11に入力されるデータ信号と同期する基準信号と、基準信号を時間 τ だけシフトさせたシフト信号と、比較タイミング信号を生成する。基準信号が立ち上がった後にシフト信号が立ち上がり、基準信号が立ち下がった後にシフト信号が立ち下がる。

【0105】

基準信号は比較用駆動回路123（駆動回路A）に入力され、駆動回路Aで生成された比較用の駆動信号が、比較用の周波数特性調整回路125（周波数特性調整回路A）に入力される。周波数特性調整回路Aは、比較用の駆動信号の電圧レベルに応じて、電流 I_1 または電流 I_2 をダミー光変調器127（ダミー光変調器A）に供給する。シフト信号は比較用駆動回路124（駆動回路B）に入力され、駆動回路Bで生成された駆動信号が、比較用の周波数特性調整回路126（周波数特性調整回路B）に入力される。周波数特性調整回路Bは、比較用の駆動信号の電圧レベルに応じて、電流 I_1 または電流 I_2 をダミー光変調器128（ダミー光変調器B）に供給する。比較用駆動回路123及び124は、実施例1～7で用いられる駆動回路11と同じ構成である。比較用の周波数特性調整回路125及び126は、実施例1～7で用いられる周波数特性調整回路10（または10A～10G）と同じ構成である。ダミー光変調器127及び128は、実施例1～7で用いられる光変調器13と同じ構成である。ただし、光は入力しなくても良い。

【0106】

比較タイミング信号と、ダミー光変調器Aに加わる電圧波形と、ダミー光変調器Bに加わる電圧波形は、比較器122に入力される。比較器122は、比較タイミング信号の立ち上がりエッジで、ダミー光変調器Aに加えられる電圧の波形と、ダミー光変調器Bに加えられる電圧の波形を比較する。比較タイミング信号の立ち上がりエッジは、プラス側のスパイクの後にシフト信号の電圧が一定レベルに収束する時刻 T_1 と、マイナス側のスパイク後にシフト信号の電圧が一定レベルに収束する時刻 T_2 を交互に示す。比較器122は、 $n-1$ 番目の入力信号について、時刻 $T_1(n-1)$ と時刻 $T_2(n-1)$ で入力された2つの電圧波形を比較し、 n 番目の入力信号について、時刻 $T_1(n)$ と時刻 $T_2(n)$ で比較する。比較結果は、周波数特性調整回路10（または10A～10G）の電流値を制御する制御回路に供給される。制御回路については後述する。

【0107】

図26は、比較用信号生成回路121の一例として、比較用信号生成回路121Aの構成を示す。比較用信号生成回路121Aは、比較用の駆動信号（基準信号とシフト信号）を先に作り、これらの駆動信号から比較タイミング信号を作る。クロック生成回路214の出力は、基準信号として比較用駆動回路Aに入力される。一方、クロック生成回路214の出力は、遅延回路 τ_1 及び τ_2 で遅延されてシフト信号が生成され、シフト信号が比較用駆動回路Bに入力される。基準信号を遅延回路 τ_1 で遅延させた信号と、シフト信号を遅延回路 τ_3 で遅延させた信号は、XNOR（否定排他的論理和）回路215に入力されて比較タイミング信号が生成される。比較タイミング信号は比較器122に供給される。この構成により、比較タイミング信号の立ち上がりのタイミングで、2つの電圧波形を比較することができる。

【0108】

図27は、比較用信号生成回路121の別の例として、比較用信号生成回路121Bの構成を示す。比較用信号生成回路121Bでは、比較器122に供給される比較タイミング信号を先に作り、比較タイミング信号に基づいて、比較用の駆動信号（基準信号とシフト信号）を生成する。クロック生成回路214の出力は、比較タイミング信号として比較器122に供給される。比較タイミング信号のタイミングを適切にするために、遅延 τ が加えられてよいが、遅延 τ は必須ではない。

【0109】

1 / 2 分周器 2 1 6 は、クロック生成回路 2 1 4 から出力されるクロック信号に基づいて、クロック信号の立ち上がりに同期した基準信号 ($\phi 2 = \phi 0$) と、クロック信号の立ち下りに同期したシフト信号 ($\phi 3 = \phi 0 + \pi / 2$) を生成する。基準信号は比較用駆動回路 A に供給され、シフト信号は比較用駆動回路 B に供給される。図 2 7 の構成でも、比較タイミング信号の立ち上がりのタイミングで、2 つの電圧波形を比較することができる。

【 0 1 1 0 】

図 2 8 は、周波数特性調整回路 1 0 と電流条件モニタ回路 3 0 を有する光送信モジュール 2 の構成例を示す図である。光送信モジュール 2 は、光源 4 0、光回路素子の一例である光変調器 1 3、駆動回路 1 1、周波数特性調整回路 1 0、制御回路 9、及び電流条件モニタ回路 3 0 を有する。送信データを表わす入力電気信号は、駆動回路 1 1 で高速の駆動信号に変換され、光変調器 1 3 に入力される。光源 4 0 から光変調器 1 3 に入射した光は駆動信号で変調され、変調された光信号が出力される。駆動回路 1 1 と光変調器 1 3 の間に挿入された周波数特性調整回路 1 0 により、駆動信号の電圧レベルに応じて電流 I 1 または電流 I 2 が光変調器 1 3 に供給され、光変調器 1 3 でデータ依存性のジッタが抑制されたフラットな周波数特性の変調が行われる。

【 0 1 1 1 】

周波数特性調整回路 1 0 から光変調器 1 3 に供給される電流値は、電流条件モニタ回路 3 0 の出力に基づいて、制御回路 9 によって制御される。電流条件モニタ回路 3 0 の構成と動作は、図 2 5 を参照して説明したとおりである。制御回路 9 はまた、電流条件モニタ回路 3 0 の比較結果に基づいて、電流条件モニタ回路 3 0 の比較用の周波数特性調整回路 1 2 5 と 1 2 6 の電流値を、周波数特性調整回路 1 0 と同様に制御する。比較器 1 2 2 として、オフセット調整機構付きの比較器を用いる場合は、制御回路 9 は、比較器 1 2 2 の出力に基づいてオフセット調整信号を生成して、比較器 1 2 2 に供給してもよい。オフセット調整機構付きの比較器として公知の回路構成を採用することができる。

【 0 1 1 2 】

図 2 9 は、制御回路 9 による制御フローである。この制御フローは、光送信モジュール 2 の運用中に繰り返し行われるので、ループとなっている。制御回路 9 は、光変調器 1 3 を駆動する駆動信号の変化の都度、比較器 1 2 2 から比較結果を取得する (S 1 1)。n 番目 (n は正の整数) の切り替わり信号 (「 0 」 と 「 1 」 の交番信号) において、連続する 2 つの比較タイミング T 1 (n) と T 2 (n) での比較結果が同じか否かを判断する (S 1 2)。比較結果が異なる場合は、入力オフセットの影響は許容範囲内であるとみなして、比較結果に合わせて周波数特性調整回路 1 0 の電流値を調整する (S 1 3)。ダミー光変調器 A に加えられる基準信号の電圧を V ref、ダミー光変調器 B に加えられるシフト信号の電圧を V shift とする。時刻 T 1 (n) で V ref > V shift、時刻 T 2 (n) で V ref < V shift ならば、周波数特性調整回路 1 0 の電流 I 1 を上げるか、または電流 I 2 を下げる制御を行う。時刻 T 1 (n) で V re < V shift、時刻 T 2 (n) で V ref > V shift ならば、周波数特性調整回路 1 0 の電流 I 1 を下げるか、または電流 I 2 を上げる制御を行う。

【 0 1 1 3 】

比較タイミング T 1 (n) と T 2 (n) で比較結果が同じ場合は (S 1 2 で Y E S)、入力オフセットが許容範囲を超えるとみなして、比較結果に合わせて比較器 1 2 2 のオフセットを調整する (S 1 4)。具体的には、時刻 T 1 (n)、T 2 (n) とともに V re > V shift ならば、時刻 T 2 (n) で V ref < V shift となる方向に比較器 1 2 2 のオフセット電圧を制御する。時刻 T 1 (n)、T 2 (n) とともに V re < V shift ならば、時刻 T 2 (n) で V ref > V shift となる方向に比較器 1 2 2 のオフセット電圧を制御する。

【 0 1 1 4 】

ステップ S 1 3 または S 1 4 の調整が終わると、n をインクリメントしてステップ S 1 1 に戻り、次の入力信号値の切り替わりのタイミング (n + 1) で比較器 1 2 2 の出力を取得する。この制御方法により、光源 4 0 から出力される連続光は、光変調器 1 3 で周波数特性がフラットな変調を受け、データ依存性のジッタを生じさせずに高速動作が実現できる。

10

20

30

40

50

< 光トランシーバへの適用 >

【 0 1 1 5 】

図 3 0 は、実施形態の周波数特性調整回路 1 0 を適用した光送信モジュール 2 A と、これを用いた光トランシーバ 1 A の概略図である。

【 0 1 1 6 】

光トランシーバ 1 A は、光送信モジュール 2 A と、光受信モジュール 3 と、クロックデータリカバリ (C D R : Clock Data Recovery) 4 を有する。光送信モジュール 2 A は、図 2 8 を参照して説明した構成を有する。制御回路 9 は、電流条件モニタ回路 3 0 の出力に基づいて、周波数特性調整回路 1 0 から光変調器 1 3 に供給される電流 I_1 と電流 I_2 を調整する。電流条件モニタ回路 3 0 は、図 2 5 を参照して説明した構成と動作を有する。

10

【 0 1 1 7 】

光受信モジュール 3 は、フォトダイオード (P D) 等の受光素子を有する光 / 電気 (O / E) 変換部 7 と、増幅器 8 を有する。増幅器 (A M P) 8 は、たとえば P D から出力される電流を電圧に変換するトランスインピーダンスアンプ (T I A) と、T I A の出力を C D R に適した電圧レベルに増幅するリニアアンプとを含む。

【 0 1 1 8 】

D S P (デジタル信号プロセッサ) 等の外部の信号処理回路から入力されるデータ信号は、C D R 4 で波形整形されて駆動回路 1 1 に入力される。駆動回路 1 1 は、入力データに基づいて高速の駆動信号を生成して、光変調器 1 3 に入力する。光変調器 1 3 は、L D 4 0 からの光を駆動信号で変調して光信号を出力する。

20

【 0 1 1 9 】

駆動回路 1 1 と光変調器 1 3 の間に配置される周波数特性調整回路 1 0 は、キャパシタ 1 2 と電流供給回路 1 4 を有し (図 6 参照) 、駆動信号レベルに応じて調整用の電流 I_1 または I_2 を光変調器 1 3 に供給する。周波数特性調整回路 1 0 を挿入することで動作帯域を拡張し、追加の電源電圧や負電圧の生成なしに、イコライズ回路の機能を実現できる。さらに、入力データに応じて光変調器 1 3 に供給する電流量を切り替えることで、光変調器 1 3 の電荷-電圧特性または容量-電圧特性の非線形性が補償され、低電圧で高速駆動する場合でも良好な応答特性を得ることができる。中周波数から高周波数にかけての特性変動が抑制される結果、符号間干渉を低減できるという効果も奏する。

【 0 1 2 0 】

30

周波数特性調整回路 1 0 から光変調器 1 3 に供給される電流の値は、電流条件モニタ回路 3 0 の出力に基づいて、制御回路 9 により図 2 9 の方式で制御される。図 2 9 の方式で電流制御を行うことで、周波数特性調整回路 1 0 から光変調器 1 3 に供給される電流 I_1 と I_2 の値を、式 (4) ~ (6) の条件が成り立つように調整することができる。あるいは、後述の構成を採用することで、周波数特性調整回路から光変調器等の光回路素子に供給される電流 I_{M1} 、 I_{L1} 、 I_{M2} 、 I_{L2} の値を式 (7) ~ (1 1) が成り立つように、あるいは、 I_{00} 、 I_{01} 、 I_{10} 、 I_{11} の値を式 (1 2) ~ (1 6) が成り立つように、制御することができる。実施例 7 の構成を用いる場合は、制御信号 $S_1 \sim S_m$ も制御回路 9 から周波数特性調整回路 1 0 に供給され、設計された帯域特性の実現に寄与する。

40

【 0 1 2 1 】

受信側では、受信された光信号は電気信号に変換され、適切なレベルに増幅された後に C D R 4 に入力される。C D R 4 は、受信信号からデータを識別し再生して、データ信号をデジタル信号プロセッサに出力する。

【 0 1 2 2 】

光源 4 0 と、光変調器 1 3 と、ダミー光変調器 1 2 7、1 2 8 は、シリコンフォトニクス技術でひとつのチップに形成されていてもよい。駆動回路 1 1、比較用駆動回路 1 2 3 及び 1 2 4、周波数特性調整回路 1 0、比較用の周波数特性調整回路 1 2 5、1 2 6 は、ひとつの集積 (I C) チップに形成されていてもよい。なお、光送信モジュール 2 の温度制御や L D 4 0 の駆動電流の制御は本発明と直接関係がないので、これらの制御部の図示

50

は省略されている。

【 0 1 2 3 】

図 3 1 は、図 3 0 の光トランシーバ 1 A でばらつきを抑制するための対策を示す図である。光送信モジュール 2 A のダミー光変調器 1 2 7 と 1 2 8 の間にばらつきがある場合は、比較用信号生成回路 1 2 1 から比較用駆動回路 1 2 3 と 1 2 4 に入力される信号（基準信号とシフト信号）を切り替えて、切り替え前と切り替え後の電流調整値の平均をとる手法を用いてもよい。これにより、ダミー光変調器 1 2 7 と 1 2 8 の間の製造ばらつき等に対処することができる。

【 0 1 2 4 】

図 3 2 は、光トランシーバの変形例として、光トランシーバ 1 B を示す。光トランシーバ 1 B は、一度の変調で 2 ビットを伝達する P A M 4（Power Amplitude Modulation-4：4 値パルス振幅変調）方式の光トランシーバである。光トランシーバ 1 B は、たとえば実施例 4（図 1 5）のように、M Z 型光変調器の各光導波路に分割された信号電極を配置して、下位ビット（L S B）と上位ビットを個別に変調する構成に適用される。

【 0 1 2 5 】

光トランシーバ 1 B の光送信モジュール 2 B は、L S B 用の駆動回路 1 1 L と、M S B 用の駆動回路 1 1 M を有し、下位ビットを表わす電気信号と、上位ビットを表わす電気信号が、それぞれ駆動回路 1 1 L と駆動回路 1 1 M に入力される。周波数特性調整回路 1 0 L は、駆動回路 1 1 L から供給される駆動電圧のレベルに応じて、L S B 変調用の光変調器 1 3 L に電流 I_1 または I_2 を供給する。周波数特性調整回路 1 0 M は、駆動回路 1 1 M から供給される駆動電圧のレベルに応じて、M S B 変調用の光変調器 1 3 M に電流 I_1 または I_2 を供給する。光源 4 0 から出力される光は、光変調器 1 3 L と光変調器 1 3 M で変調を受け、4 ビットの変調光信号が生成され、出力される。

【 0 1 2 6 】

制御回路 9 は、電流条件モニタ回路 3 0 の出力に基づいて、周波数特性調整回路 1 0 M から光変調器 1 3 M に供給される電流値 I_{M1} 及び I_{M2} と、周波数特性調整回路 1 0 L から光変調器 1 3 L に供給される電流 I_{L1} 及び I_{L2} を制御する。比較器 1 2 2 がオフセット調整機構付きの場合は、比較器 1 2 2 の入力オフセットをフィードバック調整してもよい。図 3 1 と同様に、制御回路 9 は比較用駆動回路 1 2 3 と 1 2 4 に供給される信号を切り替えてダミー光変調器 1 2 7、1 2 8 間のばらつきを低減してもよい。

【 0 1 2 7 】

図 3 3 は、P A M 4 光トランシーバの別の例である光トランシーバ 1 C を示す。光トランシーバ 1 C は、実施例 5（図 1 6）または実施例 6（図 1 7）のように、M Z 型の光変調器に一对の信号電極を配置して P A M 4 変調方式で 2 ビットの変調信号を生成する構成に適用される。下位ビット L S B と上位ビット M S B の夫々に対して駆動回路 1 1 L と 1 1 M が配置され、駆動回路 1 1 L と 1 1 M の各々に対応して周波数特性調整回路 1 0 L と 1 0 M が設けられる。周波数特性調整回路 1 0 L と 1 0 M は、対応するビットの光変調について、駆動電圧のレベルに応じた電流値を供給しフラットな周波数特性での光変調を実現する。

【 0 1 2 8 】

制御回路 9 は、電流条件モニタ回路 3 0 の出力に基づいて、周波数特性調整回路 1 0 M から光変調器 1 3 M に供給される電流値 I_{M1} 及び I_{M2} と、周波数特性調整回路 1 0 L から光変調器 1 3 L に供給される電流 I_{L1} 及び I_{L2} を制御する。比較器 1 2 2 がオフセット調整機構付きの場合は、比較器 1 2 2 の入力オフセットをフィードバック調整してもよい。図 3 1 と同様に、制御回路 9 は比較用駆動回路 1 2 3 と 1 2 4 に供給される信号を切り替えてダミー光変調器 1 2 7、1 2 8 間のばらつきを低減してもよい。

【 0 1 2 9 】

図 3 2 と図 3 3 の構成は、3 ビット以上のデータ変調にも適用される。n ビットのデータ変調の場合に、n 個の駆動回路 1 1 に対応して n 個の周波数特性調整回路 1 0 を設け、各ビットの入力値（「0」または「1」）に応じて光変調器 1 3 等の光回路素子に供給す

10

20

30

40

50

る電流値を制御して、周波数特性を調整する。

< 電流制御の変形例 1 >

【 0 1 3 0 】

上述した電流制御により、入力データ値に応じて周波数特性調整回路 1 0 から適切なレベルの電流 I_1 または I_2 が供給される。しかし比較器 1 2 2 で比較される信号の電位が小さく、1 mV 以下となる場合もあり、比較器 1 2 2 のオフセット調整にサブ mV の分解能が必要になる場合もある。比較器 1 2 2 の機能構成を改良してサブ mV の分解能を実現することは不可能ではないが、難しい。そこで、電流制御の変形例として、比較用の信号の差分を増幅してから比較する。

【 0 1 3 1 】

図 3 4 は、電流制御の変形例 1 の原理を説明する図である。図 3 4 (A) のように基準信号とシフト信号に応じて比較用の周波数特性調整回路から出力される波形を時間 T 1 と T 2 で直接比較すると、信号の電位差が小さく正しい比較結果が得られない場合もあり得る。そこで、図 3 4 (B) のように反転信号を生成し、図 3 4 (C) のように非反転信号の電圧波形の差動増幅値と、反転信号の電圧波形の差動増幅値を比較する。

【 0 1 3 2 】

図 3 4 (B) において、基準信号の反転信号とシフト信号の反転信号を生成し、非反転信号と反転信号のそれぞれについて比較用の周波数特性調整回路からの出力波形を得る。図 3 4 (C) の細い実線は、基準信号とシフト信号の入力に応じた比較用の周波数特性調整回路の出力を差動増幅した波形、一点鎖線は、反転基準信号と反転シフト信号の入力に応じた比較用の周波数特性調整回路の出力を差動増幅した波形である。

【 0 1 3 3 】

時間 T 1 と T 2 において、非反転の基準信号とシフト信号に基づく応答波形が一致していれば、差動増幅値はゼロになる、同様に、反転基準信号と反転シフト信号に基づく応答波形が一致していれば、差動増幅値はゼロになる。そこで、時刻 T 1、T 2 において、非反転信号の差動増幅値と、反転信号の差動増幅値の差がゼロに近づくように、周波数特性調整回路から供給される電流値を制御する。非反転信号の差動増幅値と、反転信号の差動増幅値の電位は増幅されているため、分解能を高めて精度良く比較することができる。

【 0 1 3 4 】

基準信号がシフト信号よりも大きい場合は差分はプラス側に増幅され、基準信号がシフト信号よりも小さい場合は差分はマイナス側に増幅される。反転基準信号が反転シフト信号よりも大きい場合は差分はプラス側に増幅され、反転基準信号が反転シフト信号よりも小さい場合は差分はマイナス側に増幅される。したがって、基準信号がシフト信号よりも大きい場合は、基準信号とシフト信号の差動増幅値と反転信号と反転シフト信号の差動増幅値との比較結果はプラスになる。基準信号がシフト信号よりも小さい場合は、基準信号とシフト信号の差動増幅値と反転信号と反転シフト信号の差動増幅値との比較結果はマイナスになる。比較結果の符号によって、電流制御の方向を知ることができる。

【 0 1 3 5 】

図 3 5 は、図 3 4 の原理を実現する電流条件モニタ回路 3 3 0 A の概略図である。電流条件モニタ回路 3 3 0 A は、比較用信号生成回路 3 2 1 A と、比較器 3 2 2 A と、比較用駆動回路 1 2 3、1 2 4、3 2 3、3 2 4 と、比較用の周波数特性調整回路 1 2 5、1 2 6、3 2 5、3 2 6 と、ダミー光変調器 1 2 7、1 2 8、3 2 7、3 2 8 と、差動増幅器 3 3 1 及び 3 3 2 を有する。比較用信号生成回路 3 2 1 A は、光変調用の駆動回路 1 1 に入力されるデータ信号と同期する基準信号と反転基準信号、基準信号と反転基準信号をそれぞれ時間 τ だけシフトさせたシフト信号と反転シフト信号、及び比較タイミング信号を生成する。基準信号が立ち上がった後にシフト信号が立ち上がり、基準信号が立ち下がった後にシフト信号が立ち下がる。反転基準信号が立ち下がった後に反転シフト信号が立ち下がり、反転基準信号が立ち上がった後に反転シフト信号が立ちあがる。

【 0 1 3 6 】

基準信号は比較用駆動回路 1 2 3 (駆動回路 A) に入力され、駆動回路 A で生成された

10

20

30

40

50

比較用の駆動信号が、比較用の周波数特性調整回路 1 2 5（周波数特性調整回路 A）に
入力される。周波数特性調整回路 A は、比較用の駆動信号の電圧レベルに応じて、電流 I_1
または電流 I_2 をダミー光変調器 1 2 7（ダミー光変調器 A）に供給する。シフト信号は
比較用駆動回路 1 2 4（駆動回路 B）にされ、駆動回路 B で生成された駆動信号が、
比較用の周波数特性調整回路 1 2 6（周波数特性調整回路 B）にされる。周波数特性
調整回路 B は、比較用の駆動信号の電圧レベルに応じて、電流 I_1 または電流 I_2 をダミー
光変調器 1 2 8（ダミー光変調器 B）に供給する。

【 0 1 3 7 】

反転基準信号は比較用駆動回路 3 2 3（駆動回路 C）にされ、駆動回路 C で生成さ
れた比較用の反転駆動信号が、比較用の周波数特性調整回路 3 2 5（周波数特性調整回路
C）にされる。周波数特性調整回路 C は、比較用の反転駆動信号の電圧レベルに応じ
て、電流 I_1 または電流 I_2 をダミー光変調器 3 2 7（ダミー光変調器 C）に供給する。反
転シフト信号は比較用駆動回路 3 2 4（駆動回路 D）にされ、駆動回路 D で生成され
た反転駆動信号が、比較用の周波数特性調整回路 3 2 6（周波数特性調整回路 D）にされる。周波数特性調整回路 D は、比較用の反転駆動信号の電圧レベルに応じて、電流 I_1
または電流 I_2 をダミー光変調器 3 2 8（ダミー光変調器 D）に供給する。

【 0 1 3 8 】

比較用駆動回路 1 2 3、1 2 4、3 2 3、及び 3 2 4 は、実施例 1 ~ 7 で用いられる駆
動回路 1 1 と同じ構成である。比較用の周波数特性調整回路 1 2 5、1 2 6、3 2 5、及
び 3 2 6 は、実施例 1 ~ 7 で用いられる周波数特性調整回路 1 0（または 1 0 A ~ 1 0 G
）と同じ構成である。ダミー光変調器 1 2 7、1 2 8、3 2 7、及び 3 2 8 は、実施例 1
~ 7 で用いられる光変調器 1 3 と同じ構成である。

【 0 1 3 9 】

ダミー光変調器 A に加わる電圧波形は、差動増幅器 3 3 1 の第 1 入力に接続され、ダミ
ー光変調器 B に加わる電圧波形は、差動増幅器 3 3 1 の第 2 入力に接続されて、差動増幅
器 3 3 1 から差動増幅結果が比較器 3 2 2 A にされる。ダミー光変調器 C に加わる電
圧波形は、差動増幅器 3 3 2 の第 1 入力に接続され、ダミー光変調器 D に加わる電圧波形
は、差動増幅器 3 3 2 の第 2 入力に接続されて、差動増幅器 3 3 2 から差動増幅結果が比
較器 3 2 2 A にされる

【 0 1 4 0 】

比較器 3 2 2 A は、比較タイミング信号の立ち上がりエッジで、差動増幅器 3 3 1 の出
力波形と、差動増幅器 3 3 2 の出力波形を比較する。比較タイミング信号の立ち上がりエ
ッジは、非反転の基準信号のプラス側のスパイクの後にシフト信号の電圧が一定レベルに
収束する時刻 T 1 と、マイナス側のスパイク後にシフト信号の電圧が一定レベルに収束す
る時刻 T 2 を交互に示す。比較器 3 2 2 A は、n - 1 番目の入力信号について、時刻 T 1
（n - 1）と時刻 T 2（n - 1）でされた 2 つの差動増幅波形を比較し、n 番目の入
力信号について、時刻 T 1（n）と時刻 T 2（n）で比較する。比較結果は、周波数特性
調整回路 1 0（または 1 0 A ~ 1 0 G）の電流値を制御する制御回路に供給される。制御
回路は、図 2 9 を参照して説明した制御動作を行う。

【 0 1 4 1 】

すなわち、時刻 T 1 と T 2 で連続する 2 つの差動増幅値の比較結果の符号が異なる場合
は、比較結果に応じて電流値 I_1 または I_2 を調整する。時刻 T 1 で非反転の差動増幅値が
反転の差動増幅値よりも大きく、時刻 T 2 で非反転の差動増幅値が反転の差動増幅値より
も小さい場合は、電流 I_1 を上げる、または電流 I_2 を下げる。時刻 T 1 で非反転の差動増
幅値が反転の差動増幅値よりも小さく、時刻 T 2 で非反転の差動増幅値が反転の差動増幅
値よりも大きい場合は、電流 I_1 を下げる、または電流 I_2 を上げる。

【 0 1 4 2 】

時刻 T 1 と T 2 で連続する 2 つの差動増幅値の比較結果の符号が同じ場合は、比較器 3
2 2 A のオフセット値を調整する。時刻 T 1、T 2 とともに非反転の差動増幅結果が反転の
差動増幅結果よりも大きい場合は、時刻 T 2 で非反転の差動増幅結果が反転の差動増幅結

10

20

30

40

50

果よりも小さくなる方向に比較器 3 2 2 A のオフセットを調整する。時刻 T 1、T 2 ともに非反転の差動増幅結果が反転の差動増幅結果よりも小さい場合は、時刻 T 2 で非反転の差動増幅結果が反転の差動増幅結果よりも大きくなる方向に比較器 3 2 2 A のオフセットを調整する。

【 0 1 4 3 】

図 3 6 は、比較用信号生成回路 3 2 1 A の一例として、比較用信号生成回路 3 2 1 A a の構成を示す。比較用信号生成回路 3 2 1 A a は、比較用の駆動信号（基準信号とシフト信号）を先に作り、これらの駆動信号から比較タイミング信号と反転駆動信号（反転基準信号と反転シフト信号）を作る。クロック生成回路 2 1 4 の出力は、基準信号として比較用駆動回路 A に入力され、その反転信号が比較用駆動回路 C に入力される。一方、クロック生成回路 2 1 4 の出力は、遅延回路 $\tau 1$ 及び $\tau 2$ で遅延されてシフト信号とその反転信号が生成される。シフト信号は比較用駆動回路 B に入力され、反転シフト信号は比較用駆動回路 D に入力される。基準信号を遅延回路 $\tau 1$ で遅延させた信号と、シフト信号を遅延回路 $\tau 3$ で遅延させた信号は、X N O R（否定排他的論理和）回路 2 1 5 に入力されて比較タイミング信号が生成される。比較タイミング信号は比較器 3 2 2 A に供給される。この構成により、比較タイミング信号の立ち上がりのタイミングで、2 つの差動増幅波形を比較することができる。

【 0 1 4 4 】

図 3 7 は、比較用信号生成回路 3 2 1 A の別の例として、比較用信号生成回路 3 2 1 A b の構成を示す。比較用信号生成回路 3 2 1 A b では、比較器 3 2 2 A に供給される比較タイミング信号を先に作り、比較タイミング信号に基づいて、比較用の駆動信号（基準信号、シフト信号、反転基準信号、及び反転シフト信号）を生成する。クロック生成回路 2 1 4 の出力は、比較タイミング信号として比較器 3 2 2 A に供給される。比較タイミング信号のタイミングを適切にするために、遅延 τ が加えられてよいが、遅延 τ は必須ではない。

【 0 1 4 5 】

1 / 2 分周器 2 1 6 は、クロック生成回路 2 1 4 から出力されるクロック信号に基づいて、クロック信号の立ち上がりに同期する基準信号（ $\phi 2 = \phi 0$ ）と、クロック信号の立下りに同期するシフト信号（ $\phi 3 = \phi 0 + \pi / 2$ ）と、クロック信号の立ち上がりに同期する反転基準信号（ $\phi 2 = \phi 0 + \pi$ ）と、クロック信号の立下りに同期する反転シフト信号（ $\phi 3 = \phi 0 + 3 \pi / 2$ ）を生成する。基準信号は比較用駆動回路 A に供給され、シフト信号は比較用駆動回路 B に供給される。反転基準信号は比較用駆動回路 C に供給され、反転シフト信号は比較用駆動回路 D に供給される。図 3 7 の構成でも、比較タイミング信号の立ち上がりのタイミングで、2 つの差動増幅波形を比較することができる。

< 電流制御の変形例 2 >

【 0 1 4 6 】

図 3 8 は、電流制御の変形例 2 の原理を説明する図である。差動増幅値を比較する構成では、基準信号とシフト信号の差分、及び反転基準信号と反転シフト信号の差分さえ取ればよいので、図 3 8 のように基準信号に替えて第 1 固定電位を用い、反転基準信号に替えて第 2 固定電位を用いても差動増幅比較が可能である。

【 0 1 4 7 】

図 3 8 の例では、時刻 T 1 での比較のために、比較用駆動回路 A の出力を H i g h に固定し、比較用駆動回路 B の出力はシフト波形を用いる。また、比較用駆動回路 C の出力を L o w に固定し、比較用駆動回路 D の出力は反転シフト波形を用いる。シフト波形によりダミー光変調器 B に加わる電圧波形と、H i g h 電位によりダミー光変調器 A に加わる電圧波形の差分を増幅し、この差動増幅値を時間 T 1 での比較器への一方の入力 I N 1 として用いる。反転シフト波形によりダミー光変調器 D に加わる電圧波形と、L o w 電位によりダミー光変調器 C に加わる電圧波形の差分を増幅し、この差動増幅値を時間 T 1 での比較器への他方の入力 I N 1 x として用いる。

【 0 1 4 8 】

時刻 T 2 での比較のために、比較用駆動回路 A の出力を H i g h に固定し、比較用駆動回路 D の出力は反転シフト波形を用いる。また、比較用駆動回路 C の出力を L o w に固定し、比較用駆動回路 B の出力は反転シフト波形を用いる。シフト波形によりダミー光変調器 B に加わる電圧波形と、L o w 電位によりダミー光変調器 C に加わる電圧波形の差分を増幅し、この差動増幅値を時間 T 2 での比較器への一方の入力 I N 2 として用いる。反転シフト波形によりダミー光変調器 D に加わる電圧波形と、H i g h 電位によりダミー光変調器 A に加わる電圧波形の差分を増幅し、この差動増幅値を時間 T 2 での比較器への他方の入力 I N 2 x として用いる。比較結果に基づく制御回路の電流制御は、変形例 1 で説明した制御と同様である。すなわち、T 1、T 2 における連続する 2 つの比較結果が異なる場合は比較結果に応じて電流値 I_1 または I_2 を調整し、2 つの比較結果が同じ場合は、差動増幅値の大小によって、比較器のオフセットを調整する。

10

【 0 1 4 9 】

この構成により、比較用駆動回路 A の電位を H i g h , 比較用駆動回路 C の電位を L o w に固定し、かつ比較用駆動回路 B の出力 (シフト信号) と比較用駆動回路 D の出力 (反転シフト信号) は比較例 1 と同じ波形を用いることができる。図 3 8 の構成では、回路の半分 (駆動回路 B と駆動回路 D) だけが A C 的に動作するので、消費電力を低減することができる。

【 0 1 5 0 】

図 3 9 は、図 3 8 の原理を実現する電流条件モニタ回路 3 3 0 B の概略図である。電流条件モニタ回路 3 3 0 B は、比較用信号生成回路 3 2 1 B と、第 1 の比較器 3 2 2 B - 1 と、第 2 の比較器 3 2 2 B - 2 を有する。電流条件モニタ回路 3 3 0 B は、さらに比較用駆動回路 1 2 3、1 2 4、3 2 3、3 2 4 (比較用駆動回路 A、B、C、D とともに標記される) と、比較用の周波数特性調整回路 1 2 5、1 2 6、3 2 5、3 2 6 (比較用の周波数特性調整回路 A、B、C、D とともに標記される) と、ダミー光変調器 1 2 7、1 2 8、3 2 7、3 2 8 (ダミー光変調器 A、B、C、D とともに標記される) と、差動増幅器 3 3 3、3 3 4、3 3 5、3 3 6 を有する。

20

【 0 1 5 1 】

比較用信号生成回路 3 2 1 B は、比較タイミング信号 1、比較タイミング信号 2、光変調用の駆動回路 1 1 に入力されるデータ信号をシフトさせたシフト信号、及びその反転信号 (反転シフト信号) を生成する。また、基準信号として H i g h 電位の信号を生成し、反転基準信号として L o w 電位の信号を生成する。H i g h 固定信号は比較用駆動回路 A に入力される。シフト信号は比較用駆動回路 B に入力される。L o w 固定信号は比較用駆動回路 C に入力される。反転シフト信号は比較用駆動回路 D に入力される。基準信号及び反転基準信号として電位が固定された信号が用いられるので、駆動回路 A と駆動回路 C を用いずに、H i g h 固定信号を電源電位に直結し、L o w 固定信号を接地 (G N D) 電位に直結してもよい。

30

【 0 1 5 2 】

比較タイミング信号 1 と比較タイミング信号 2 は、変形例 1 で使用された比較タイミング信号の立ち上がりを交互に取り出した信号である。比較タイミング信号 1 は、比較器 3 2 2 B - 1 に入力されて時刻 T 1 での比較に用いられる。比較タイミング信号 2 は、比較器 3 2 2 B - 2 に入力されて時刻 T 2 での比較に用いられる。

40

【 0 1 5 3 】

比較用駆動回路 A から比較用の周波数特性調整回路 A を介してダミー光変調器 A に印加される電圧波形、すなわち固定電位「H i g h」は、差動増幅器 3 3 3 の一方の入力に接続され、かつ差動増幅器 3 3 5 の一方の入力に接続される。

【 0 1 5 4 】

比較用駆動回路 B から比較用の周波数特性調整回路 B を介してダミー光変調器 B に印加される電圧波形、すなわちシフト信号による電圧波形は、差動増幅器 3 3 3 の他方の入力に接続され、かつ差動増幅器 3 3 4 の一方の入力に接続される。

【 0 1 5 5 】

50

比較用駆動回路 C から比較用の周波数特性調整回路 C を介してダミー光変調器 C に印加される電圧波形、すなわち固定電位「Low」は、差動増幅器 334 の他方の入力に接続され、かつ差動増幅器 336 の一方の入力に接続される。

【0156】

比較用駆動回路 D から比較用の周波数特性調整回路 D を介してダミー光変調器 D に印加される電圧波形、すなわち反転シフト信号による電圧波形は、差動増幅器 335 の他方の入力と、差動増幅器 336 の他方の入力に接続される。

【0157】

差動増幅器 333 と差動増幅器 336、比較タイミング信号 1 の立ち上がりでそれぞれ差動増幅値 I_{N1} と I_{N1x} を出力する。差動増幅値 I_{N1} 及び I_{N1x} は比較器 322 B - 1 に入力される。比較器 322 B - 1 の比較結果は時刻 T1 の比較結果 1 として制御回路に出力される。

10

【0158】

差動増幅器 334 と差動増幅器 335 は、比較タイミング信号 2 の立ち上がりでそれぞれ差動増幅値 I_{N2} と I_{N2x} を出力する。差動増幅値 I_{N2} 及び I_{N2x} は比較器 322 B - 2 に入力される。比較器 322 B - 2 の比較結果は時刻 T2 の比較結果 2 として制御回路に出力される。この回路構成により電流条件モニタ回路 330 B の消費電力を低減することができる。

【0159】

図 40 は、変形例 2 のさらに別の回路構成として電流条件モニタ回路 330 C を示す。電流条件モニタ回路 330 C は、単一の比較タイミング信号と単一の比較器 322 C を用い、時刻 T1 と時刻 T2 で、比較器 322 C への入力（すなわち差動増幅器 333 ~ 336 の出力）をスイッチ 341 により切り替える。比較用駆動回路 A ~ D に供給される信号の種類は図 39 と同じく、基準信号としての High 固定信号、シフト信号、反転基準信号としての Low 固定信号、及び反転シフト信号である。図 39 と同様に、High 固定信号と Low 固定信号をそれぞれ比較用駆動回路 A, C に供給する構成に替えて、電源電位と接地（GND）電位を比較用の周波数特性調整回路 A 及び C にそれぞれ供給してもよい。

20

【0160】

比較タイミング信号の立ち上がりを時刻 T1 の比較タイミングと時刻 T2 の比較タイミングとして交互に用いる。比較タイミング信号のある立ち上がりで、スイッチ 341 の SW1 は差動増幅器 333 の出力に接続され、SW2 は差動増幅器 336 の出力に接続される。この結果、時刻 T1 に、High 固定信号とシフト信号の差動増幅値と、Low 固定信号と反転シフト信号の差動増幅値が比較器 322 C に供給される。

30

【0161】

比較タイミング信号の次の立ち上がりで、スイッチ 341 の SW1 は差動増幅器 334 の出力に接続され、SW2 は差動増幅器 335 の出力に接続される。この結果、時刻 T2 に、Low 固定信号とシフト信号の差動増幅値と、High 固定信号と反転シフト信号の差動増幅値が比較器 322 C に供給される。

【0162】

この構成により、単一の比較タイミング信号と単一の比較器 322 C を用いて、図 39 と回路と同様の動作を実現することができる。

40

【0163】

図 41 は、図 40 の構成で、スイッチ構成を比較器の内部に持たせる構成を説明する図である。図 41 の下段に示すスイッチ動作を比較器の内部で行うために、図 41 の上段に示す 4 つのクロック信号を用いる。

【0164】

CLK 信号の立ち上がりで、シフト信号と High 固定信号との差動増幅（差動増幅器 333）と、シフト信号と Low 固定信号との差動増幅（差動増幅器 334）が交互に行われる。CLKX 信号の立下りで、反転シフト信号と Low 固定信号との差動増幅（差動

50

増幅器 336 の出力)、及び反転シフト信号と High 固定信号との差動増幅(差動増幅器 335 の出力)が交互に行われる。CLK 1 は時刻 T 1 での比較クロック、CLK 2 は時刻 T 2 での比較クロックである。

【0165】

図 4 2 は、図 4 1 に示す 4 つのクロック信号 CLK、CLKX、CLK 1、及び CLK 2 を用いたスイッチング機能を内蔵する比較器 322D の回路構成例を示す。CLK と CLK 1 が High、CLKX と CLK 2 が Low のとき、IN 1 と IN 1X に現れる電圧値に応じて電流が引き抜かれ、IN 1 が High、IN 1X が Low の時は、N が NX より早く電位が下がり、OUT に接続された NMOS より、OUTX に接続された NMOS の方が強く電流を引く抜くので、結果として OUT が High、OUTX が Low となる。IN 1 が Low、IN 1X が High の時はその逆で OUT が Low、OUTX が High となる。CLK と CLK 2 が High、CLKX と CLK 1 が Low のとき、IN 2 と IN 2X に現れる電圧値に応じて電流が引き抜かれ IN 2 が High、IN 2X が Low の時は、N が NX より早く電位が下がり、OUT に接続された NMOS より、OUTX に接続された NMOS の方が強く電流を引く抜くので、結果として OUT が High、OUTX が Low となる。IN 2 が Low、IN 2X が High の時はその逆で OUT が Low、OUTX が High となる。この構成により、基準信号として固定電位の信号を用いつつ、単一の比較器で時刻 T 1、T 2 における差動増幅値の比較を実現することができる。

10

【0166】

図 4 3 は、周波数特性調整回路 10 と電流条件モニタ回路 330 を有する光送信モジュール 302 の構成例を示す図である。図 4 3 の例では、電流制御の変形例 1 で説明した電流条件モニタ回路 330A を用いているが、電流制御の変形例 2 の電流条件モニタ回路 330B または 330C を用いてもよい。

20

【0167】

光送信モジュール 302 は、光源 40、光回路素子の一例である光変調器 13、駆動回路 11、周波数特性調整回路 10、制御回路 9、及び電流条件モニタ回路 330 を有する。送信データを表わす入力電気信号は、駆動回路 11 で高速の駆動信号に変換され、光変調器 13 に入力される。光源 40 から光変調器 13 に入射した光は駆動信号で変調されて、変調された光信号が出力される。駆動回路 11 と光変調器 13 の間に挿入された周波数特性調整回路 10 により、駆動信号の電圧レベルに応じて電流 I1 または電流 I2 が光変調器 13 に供給され、光変調器 13 でデータ依存性のジッタが抑制されたフラットな周波数特性の変調が行われる。

30

【0168】

周波数特性調整回路 10 から光変調器 13 に供給される電流値は、電流条件モニタ回路 330 の出力、すなわち差動増幅器 331 の出力と差動増幅器 332 の出力の比較結果に基づいて、制御回路 9 により制御される。電流条件モニタ回路 330 の構成と動作は、図 3 4 ~ 3 7 を参照して説明したとおりである。電流条件モニタ回路 330 として変形例 2 の回路を用いる場合の構成と動作は、図 3 8 ~ 図 4 2 を参照して説明したものとなる。

【0169】

電流条件モニタ回路 330 は、差動増幅出力に基づいて比較を行っているので高い分解能で正確に比較結果を出力することができる。図制御回路 9 は、電流条件モニタ回路 330 の比較結果に基づいて、電流条件モニタ回路 330 の比較用の周波数特性調整回路 125、126、325、326 から供給される電流の値を、周波数特性調整回路 10 に対する制御と同様に制御する。比較器 322 として、オフセット調整機構付きの比較器を用いる場合は、制御回路 9 は、比較器 122 の出力に基づいてオフセット調整信号を生成して比較器 322 に供給してもよい。オフセット調整機構付きの比較器として公知の回路構成を採用することができる。

40

【0170】

図 4 4 は、図 4 3 の光送信モジュール 302 を用いた光トランシーバ 301 の概略図で

50

ある。光トランシーバ 301 は、光送信モジュール 2A に替えて光送信モジュール 302 を用いることを除いて、図 30 の光トランシーバ 1A と同じである。光トランシーバ 301 は、光送信モジュール 302 と、光受信モジュール 3 と、クロックデータリカバリ (CDR : Clock Data Recovery) 4 を有し、光受信モジュール 3 と CDR 4 の構成と動作は、図 30 を参照して説明したとおりである。

【0171】

光送信モジュール 302 は、電流条件モニタ回路 330 として図 35 の電流条件モニタ回路 330A の構成を採用しているが、電流制御の変形例 2 の電流条件モニタ回路 330B または 330C も適用可能であることは上述した通りである。

【0172】

駆動回路 11 と光変調器 13 の間に配置される周波数特性調整回路 10 は、キャパシタ 12 と電流供給回路 14 を有し (図 6 参照)、駆動信号レベルに応じて調整用の電流 I_1 または I_2 を光変調器 13 に供給する。周波数特性調整回路 10 を挿入することで動作帯域を拡張し、追加の電源電圧や負電圧の生成なしに、イコライズ回路の機能を実現できる。さらに、入力データに応じて光変調器 13 に供給する電流量を切り替えることで、光変調器 13 の電荷-電圧特性または容量-電圧特性の非線形性が補償され、低電圧で高速駆動する場合でも良好な応答特性を得ることができる。中周波数から高周波数にかけての特性変動が抑制される結果、符号間干渉を低減できる。

【0173】

周波数特性調整回路 10 から光変調器 13 に供給される電流の値は、電流条件モニタ回路 330 の出力に基づいて、制御回路 9 により制御される。電流条件モニタ回路 330 の出力は、差動増幅器 331 の出力 (基準波形とシフト波形の差動増幅値) と、差動増幅器 332 の出力 (反転基準波形と反転シフト波形の差動増幅値) の比較結果である。差動増幅器 331 と差動増幅器 332 の出力を用いて比較を行うことで、小さな電圧差を分解能良く検知し、入力駆動信号の値に応じた電流値 I_1 と I_2 の調整を精度良く行うことができる。

【0174】

図 45 は、図 44 の光トランシーバの変形例として光トランシーバ 301A を示す。光トランシーバ 301A の構成は、図 31 の光トランシーバ 1A の構成に対応し、電流条件モニタ回路 330 のばらつきを抑制する構成を有する。光送信モジュール 302A のダミー光変調器 127 と 128 の間、及び/またはダミー光変調器 327 と 328 の間にばらつきがある場合、比較用信号生成回路 121 から比較用駆動回路 123 と 124 に入力される信号 (基準信号とシフト信号) を切り替える。また、比較用信号生成回路 121 から比較用駆動回路 323 と 324 に入力される信号 (反転基準信号と反転シフト信号) を切り替える。信号の入力経路の切り替えは、制御回路 9 によって行われる。切り替え前と切り替え後の電流調整値の平均をとることで、ダミー光変調器 127 と 128 の間、及び/またはダミー光変調器 327 と 328 の間の製造ばらつき等に起因する処理誤差を解消することができる。

【0175】

図 46 は、光トランシーバの変形例として光トランシーバ 301B を示す。光トランシーバ 301B の構成は、図 32 の光トランシーバ 1B の構成に対応し、一度の変調で 2 ビットを伝達する PAM4 (Power Amplitude Modulation-4: 4 値パルス振幅変調) 方式の光伝送を行う。光トランシーバ 301B は、たとえば実施例 4 (図 15) のように、MZ 型の光変調器の各光導波路に分割された信号電極を配置して、下位ビット (LSB) と上位ビットを個別に変調する構成に適用される。図 46 の PAM4 方式の光変調動作は、図 32 を参照して述べたとおりである。

【0176】

図 47 は、PAM4 光トランシーバの別の例として光トランシーバ 301C を示す。光トランシーバ 301C の構成は、図 33 の光トランシーバ 1C の構成に対応し、MZ 型の光変調器 13D に一对の信号電極を配置して PAM4 変調方式で 2 ビットの変調信号を生

10

20

30

40

50

成する。

【0177】

図46と図47の構成で、制御回路9は電流条件モニタ回路330の出力に基づいて、周波数特性調整回路10Mから光変調器13M（または光変調器13D）に供給される電流値 I_{M1} 及び I_{M2} を制御し、周波数特性調整回路10Lから光変調器13L（または光変調器13D）に供給される電流 I_{L1} 及び I_{L2} を制御する。図46と図47の構成は、3ビット以上のデータ変調にも適用される。nビットのデータ変調の場合に、n個の駆動回路11に対応してn個の周波数特性調整回路10を設け、各ビットの入力値（「0」または「1」）に応じて光変調器13等の光回路素子に供給する電流値を制御して、周波数特性を調整する。

10

【0178】

以上述べたように、実施形態の周波数特性調整回路を用いることで、低い電圧で従来構成のイコライズ回路と同等の機能を果たすことができる。すなわち、高電圧や負電圧を用いずに光変調器やレーザダイオード等の光回路素子の動作帯域を拡張して、高速駆動を可能にする。さらに、入力データに応じて光回路素子に供給する電流を変えることで、接合容量のように電圧依存性が非線形な要素を含む場合でも周波数特性の変動を抑制することができる。副次的な効果として、データ依存性のジッタである符号間干渉を低減できる。また、駆動回路とキャパシタ C_F の組を複数設けて全部または一部の組で出力状態をアクティブとHigh-Zの間で選択可能にすることで、設計された帯域特性を実現することができる。

20

【0179】

実施例では、駆動回路の出力ノードから供給される電圧と駆動回路の中間ノードから取り出される電圧を用いているが、駆動回路への入力ノードから取り出される電圧を用いてもよい。入力されるデータ信号の値を反映する電圧であれば、任意のノードからの電圧を用いることができる。

【0180】

入力駆動信号値に応じて周波数特性調整回路10から光回路素子（光変調器、面発光レーザ等）に供給される電流値を、電流制御の実施例、変形例1、または変形例2の構成と手法で制御することで、最適な電流条件が維持され周波数特性の変動が抑制される。

【0181】

電流制御の実施例、変形例1、及び変形例2は、実施例1～7の周波数特性調整回路10A～10Gのいずれにも適用可能である。

30

【0182】

以上、本発明の例示的な実施の形態の周波数特性調整回路、これを用いた光送信モジュール、及び光トランシーバについて説明したが、本発明は、具体的に開示された実施の形態に限定されるものではなく、特許請求の範囲から逸脱することなく、種々の変形や変更が可能である。

以上の実施の形態に関し、さらに以下の付記を開示する。

（付記1）

光回路素子と前記光回路素子を駆動する駆動回路の間に配置される回路であって、
前記駆動回路の出力に接続されるキャパシタと、
前記駆動回路で生成される電圧によって制御される電流供給回路と、
を有し、

40

前記電流供給回路は、前記駆動回路から受け取る電圧に応じて異なる電流値の電流を前記光回路素子に供給する、
ことを特徴とする周波数特性調整回路。

（付記2）

前記電流供給回路は、第1の電流を生成する第1の電流源と、前記第1の電流と異なる第2の電流を生成する第2の電流源と、を有し、

前記駆動回路から第1レベルの電圧が印加されたときに前記第1の電流を供給し、前記

50

駆動回路から第 2 レベルの電圧が印加されたときに前記第 2 の電流を供給することを特徴とする付記 1 に記載の周波数特性調整回路。

(付記 3)

前記電流供給回路は、第 1 の電流を生成する第 1 の電流源と、差電流を生成する第 2 の電流源と、を有し、

前記駆動回路から第 1 レベルの電圧を受け取ったときに前記第 1 の電流を供給し、前記駆動回路から第 2 レベルの電圧を受け取ったときに前記第 1 の電流と前記差電流を足し合わせた第 2 の電流を供給することを特徴とする付記 1 に記載の周波数特性調整回路。

(付記 4)

前記電流供給回路は、前記第 1 の電流源と前記キャパシタの間に接続される第 1 スイッチと、前記第 2 の電流源と前記キャパシタの間に接続される第 2 スイッチを有し、

前記第 1 スイッチと前記第 2 スイッチは、前記駆動回路の出力に接続されていることを特徴とする付記 2 または 3 に記載の周波数特性調整回路。

(付記 5)

光回路素子を駆動する n 個の駆動回路に対応して設けられる n 個の付記 1 ~ 4 のいずれか 1 項に記載の周波数特性調整回路、
を有し、

i 番目の駆動回路の出力を V_i 、

前記 i 番目の駆動回路に対応する i 番目の周波数特性調整回路が供給する電流を I_i 、
前記 i 番目の周波数特性調整回路が有するキャパシタのキャパシタンスを C_{Fi} としたときに、

前記光回路素子の電流-電圧特性を $I_M(V_M)$ 、前記光回路素子の電荷-電圧特性を $Q_M(V_M)$ 、 $I_M(V_M) = \sum I_i$ とするとき、すべての V_i 、 I_i の組み合わせに対して、

$$Q_M(V_M) - C_{Fi}(V_i - V_{Mi})$$

が等価となる、または近似するように設定されていることを特徴とする周波数特性調整回路。

(付記 6)

電気信号に基づいて光信号を出力する光回路素子と、

前記光回路素子を駆動する駆動回路と、

前記光回路素子と前記駆動回路の間に配置される周波数特性調整回路であって、前記駆動回路の出力に接続されるキャパシタと、前記駆動回路で生成される電圧によって制御される電流供給回路とを有し、前記駆動回路から受け取る電圧に応じて異なる電流値の電流を前記光回路素子に供給する周波数特性調整回路と、
を有する光送信モジュール。

(付記 7)

前記周波数特性調整回路の電流条件をモニタするモニタ回路と、

前記モニタ回路の出力に基づいて、前記周波数特性調整回路から前記光回路素子に供給される前記電流値を調整する制御回路と、

を有することを特徴とする付記 6 に記載の光送信モジュール。

(付記 8)

前記モニタ回路は、

前記光回路素子と同等の性能を有する 1 組のダミー光回路素子と、

前記ダミー光回路素子への入力駆動波形を比較する比較器と、

前記ダミー光回路素子を駆動する 1 組の比較用駆動回路と、

前記比較器に供給されるタイミング信号と、前記比較用駆動回路の一方に供給される基準信号と、前記比較用駆動回路の他方に供給され前記基準信号から所定時間遅延されたシフト信号を生成する信号生成回路と、

を有することを特徴とする付記 7 に記載の光送信モジュール。

(付記 9)

10

20

30

40

50

前記制御回路は、前記比較器の出力が連続する２つの比較タイミングで異なる結果を示す場合に、前記周波数特性調整回路から前記光回路素子に供給される電流値を調整することを特徴とする付記 ８ に記載の光送信モジュール。

(付記 １０)

前記制御回路は、前記比較器の出力が連続する２つの比較タイミングで同じ結果を示す場合に、前記比較器の入力オフセット電圧を調整することを特徴とする付記 ８ に記載の光送信モジュール。

(付記 １１)

前記モニタ回路は、

前記光回路素子と同等の性能を有する第 １ ～ 第 ４ のダミー光回路素子と、

前記第 １ ～ 第 ４ のダミー光回路素子を駆動する第 １ ～ 第 ４ の比較用駆動回路と、

第 １ のダミー光回路素子に入力される電圧波形と第 ２ のダミー光回路素子に入力される電圧波形を差動増幅する第 １ の差動増幅器と、

第 ３ のダミー光回路素子に入力される電圧波形と第 ４ のダミー光回路素子に入力される電圧波形を差動増幅する第 ２ の差動増幅器と

を有し、

前記信号生成回路は、前記基準信号を反転した反転基準信号と、前記シフト信号を反転した反転シフト信号をさらに生成し、

前記基準信号による駆動波形が前記第 １ のダミー光回路素子に入力され、前記シフト信号による駆動波形が前記第 ２ のダミー光回路素子に入力され、前記反転基準信号による駆動波形が前記第 ３ のダミー光回路素子に入力され、前記反転シフト信号による駆動波形が前記第 ４ のダミー光回路素子に入力され、

前記比較器は、前記第 １ の差動増幅器の出力と、前記第 ２ の差動増幅器の出力の比較結果を出力することを特徴とする付記 ８ に記載の光送信モジュール。

(付記 １２)

前記基準信号は第 １ の固定電位信号であり、前記反転基準信号は前記第 １ の固定電位信号と異なる第 ２ の固定電位信号であり、

前記モニタ回路は、第 ３ の差動増幅器と第 ４ の差動増幅器をさらに有し、

前記第 １ の差動増幅器は、前記第 １ の固定電位信号により駆動される第 １ のダミー光回路素子の入力波形と、前記シフト信号により駆動される第 ２ のダミー光回路素子の入力波形を差動増幅し、

前記第 ２ の差動増幅器は、前記第 ２ の固定電位信号により駆動される第 ３ のダミー光回路素子の入力波形と、前記反転シフト信号により駆動される第 ４ のダミー光回路素子の入力波形を差動増幅し、

前記第 ３ の差動増幅器は、前記第 ２ の固定電位信号により駆動される第 ３ のダミー光回路素子の入力波形と、前記シフト信号により駆動される第 ２ のダミー光回路素子の入力波形を差動増幅し、

前記第 ４ の差動増幅器は、前記第 １ の固定電位信号により駆動される第 ４ のダミー光回路素子の入力波形と、前記反転シフト信号により駆動される第 ４ のダミー光回路素子の入力波形を差動増幅し、

前記比較器は、前記第 １ の差動増幅器の出力と前記第 ２ の差動増幅器の出力の比較結果を第 １ の時間出力し、前記第 ３ の差動増幅器の出力と前記第 ４ の差動増幅器の出力の比較結果を第 ２ の時間出力することを特徴とする付記 １１ に記載の光送信モジュール。

(付記 １３)

前記比較器は、

前記第 １ の差動増幅器の出力と前記第 ２ の差動増幅器の出力を比較して前記第 １ の時間に第 １ 比較結果を出力する第 １ 比較器と、

前記第 ３ の差動増幅器の出力と前記第 ４ の差動増幅器の出力を比較して前記第 ２ の時間に第 ２ 比較結果を出力する第 ２ 比較器と、

を有することを特徴とする付記 １２ に記載の光送信モジュール。

10

20

30

40

50

(付記 14)

前記比較器は、前記第 1 の時間に前記第 1 の差動増幅器の出力と前記第 2 の差動増幅器の出力を選択し、前記第 2 の時間に前記第 3 の差動増幅器の出力と前記第 4 の差動増幅器の出力を選択するスイッチ部を有することを特徴とする付記 12 に記載の光送信モジュール。

(付記 15)

駆動回路と前記駆動回路の出力に接続されるキャパシタの組を複数有し、

複数の組の少なくとも一部において、前記駆動回路の出力がアクティブと高インピーダンスの間で選択可能であることを特徴とする付記 6 ~ 14 のいずれか 1 項に記載の光送信モジュール。

10

(付記 16)

前記駆動回路の入力にはデータ信号と制御信号が接続され、前記駆動回路は前記制御信号の値に応じて、入力された前記データ信号の値を出力するか、または出力状態が高インピーダンスとなることを特徴とする付記 15 に記載の光送信モジュール。

(付記 17)

付記 6 ~ 16 のいずれか 1 項に記載の光送信モジュールと、

光受信モジュールと、

を有する光トランシーバ。

【符号の説明】

【0183】

1A ~ 1C、301、301A ~ 301C 光トランシーバ

2、2A、2B、302、302A ~ 302C 光送信モジュール

3 光受信モジュール

9 制御回路

10、10A、10B、10C、10D、10E、10F、10G 周波数特性調整回路

11、11A 駆動回路

12-1、12-2 キャパシタ

13、13B、13C、13D、13F 光変調器(光回路素子)

13A レーザダイオード(光回路素子)

30、330A、330B、330C 電流条件モニタ回路(モニタ回路)

40 LD(光源)

121、321A、321B、321C、比較用信号生成回路

122、322A、322B-1、322B-2、322C 比較器

123、124、323、324 比較用駆動回路

125、126、325、326 比較用の周波数特性調整回路

127、128、327、328 ダミー光変調器

141、147、148、241 第 1 の電流源

142、149、242 第 2 の電流源

201-1 ~ 201-m、203-1 ~ 203-m 出力状態可変バッファ(駆動回路)

214 クロック生成回路

331、332、333、334、335、336 差動増幅器

C_{F1}-1 ~ C_{Fm}-1、C_{F1}-2 ~ C_{Fm}-2、キャパシタ

S1 ~ Sm 制御信号

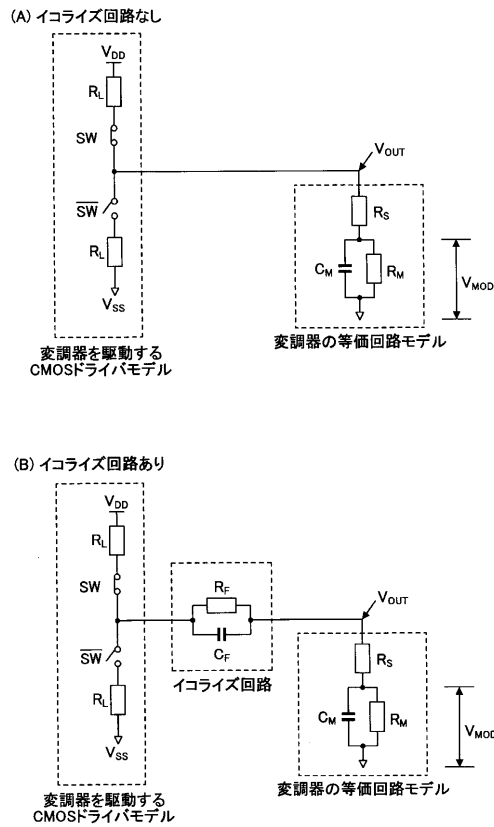
τ1、τ2、τ3 遅延回路

20

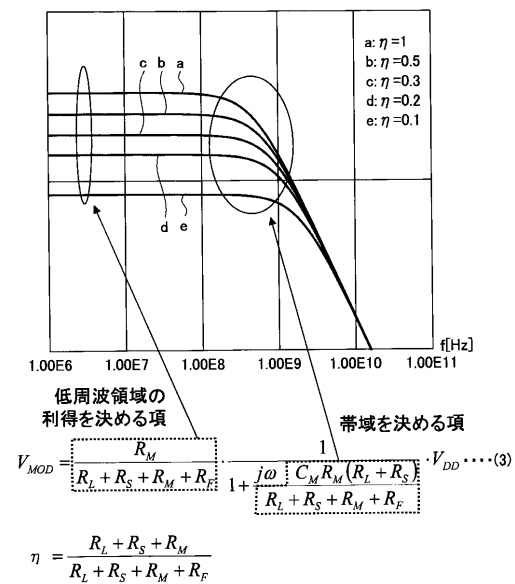
30

40

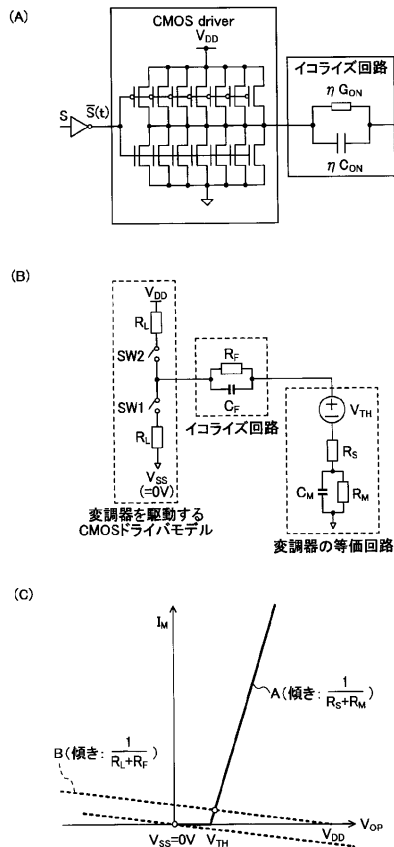
【図 1】



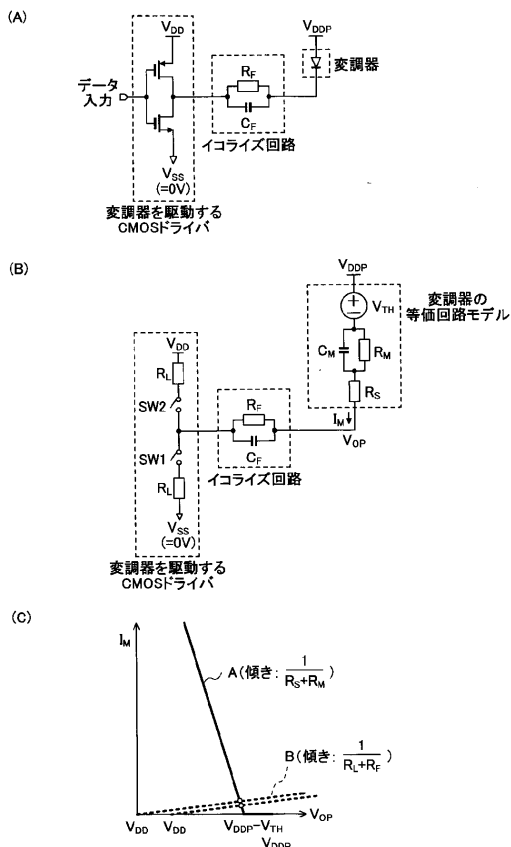
【図 2】



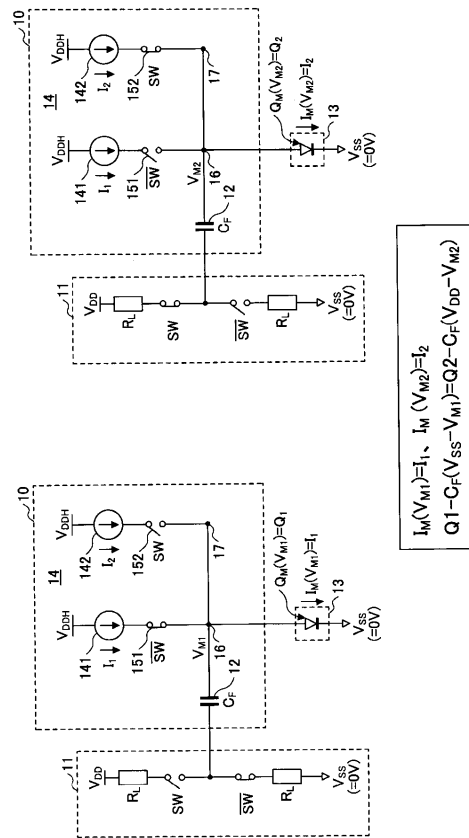
【図 3】



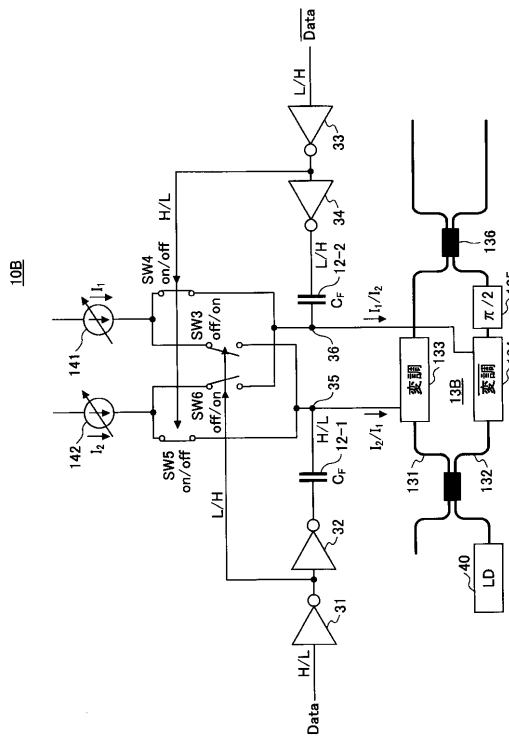
【図 4】



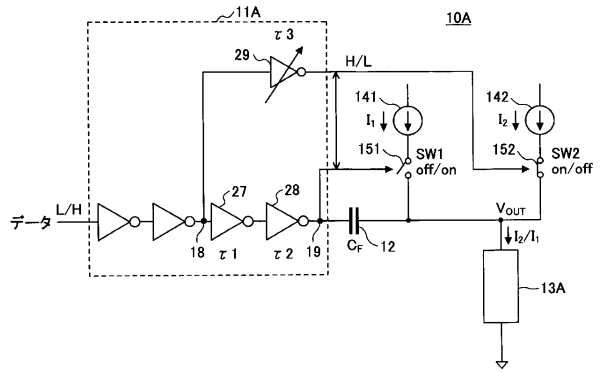
【図 9】



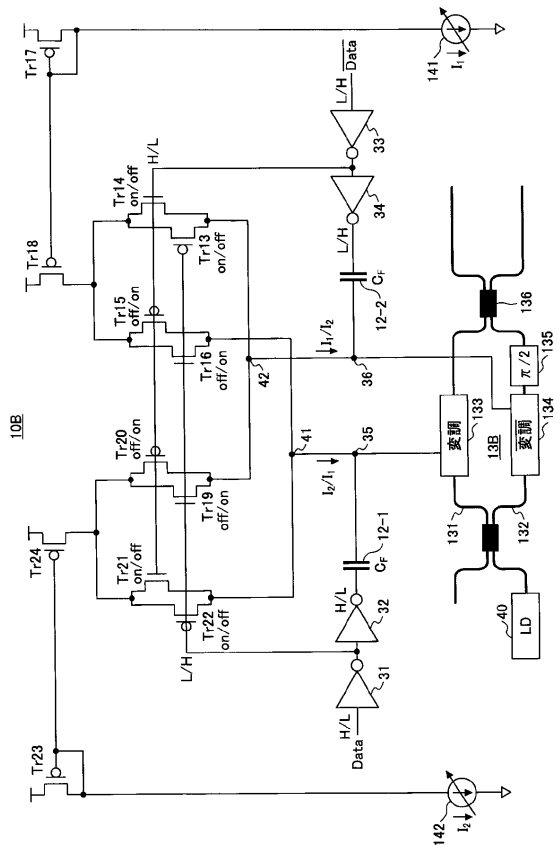
【図 11】



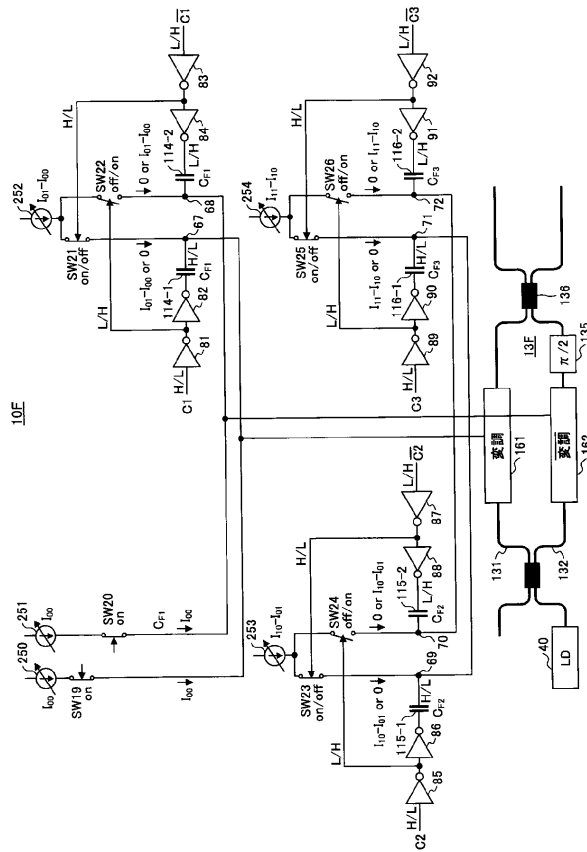
【図 10】



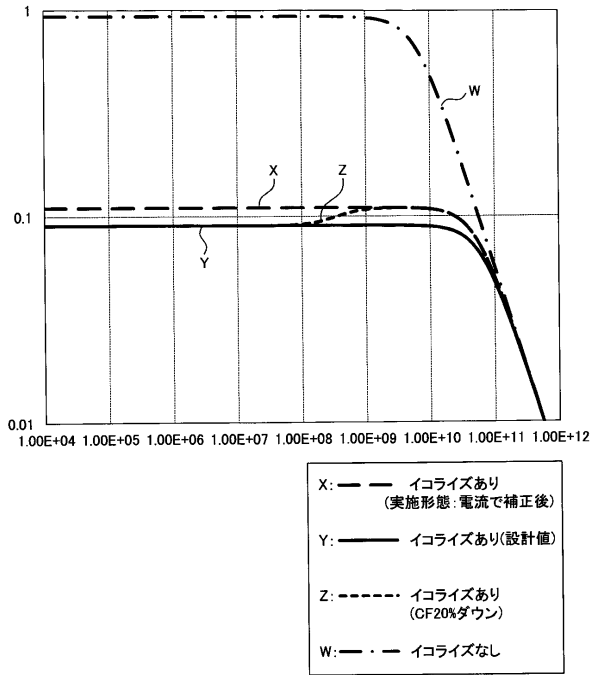
【図 12】



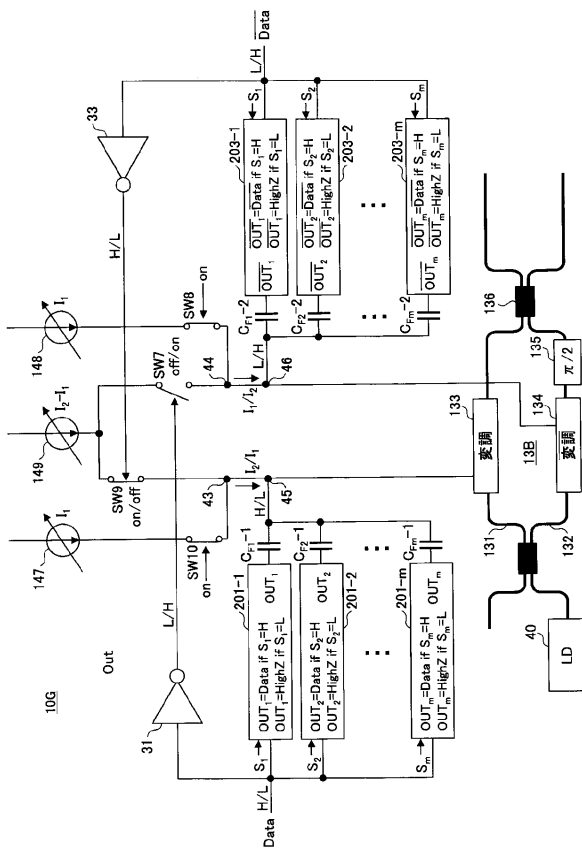
【図 17】



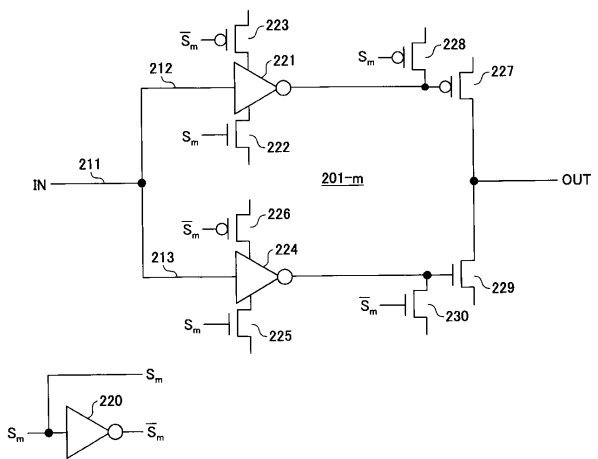
【図 18】



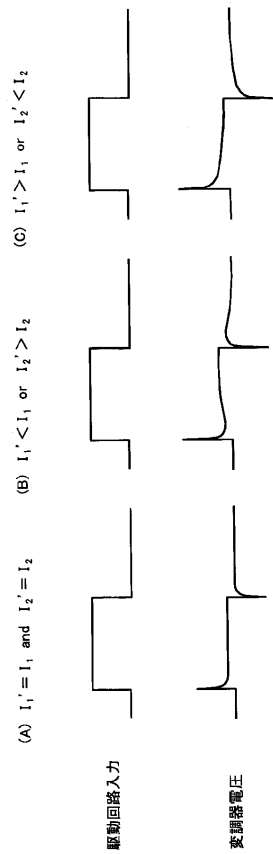
【図 19】



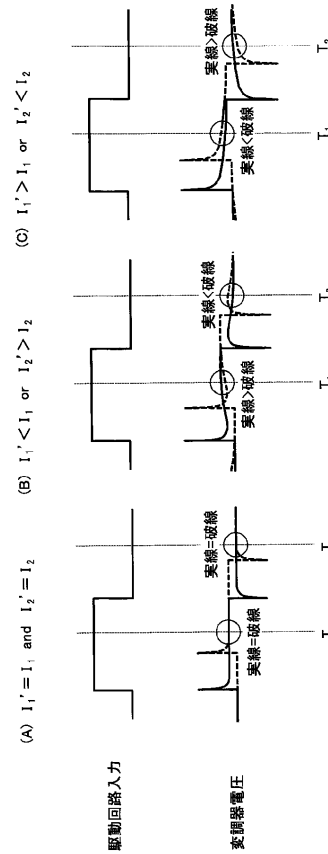
【図 20】



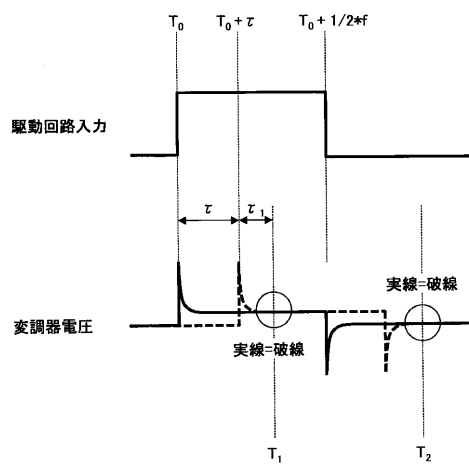
【図 2 1】



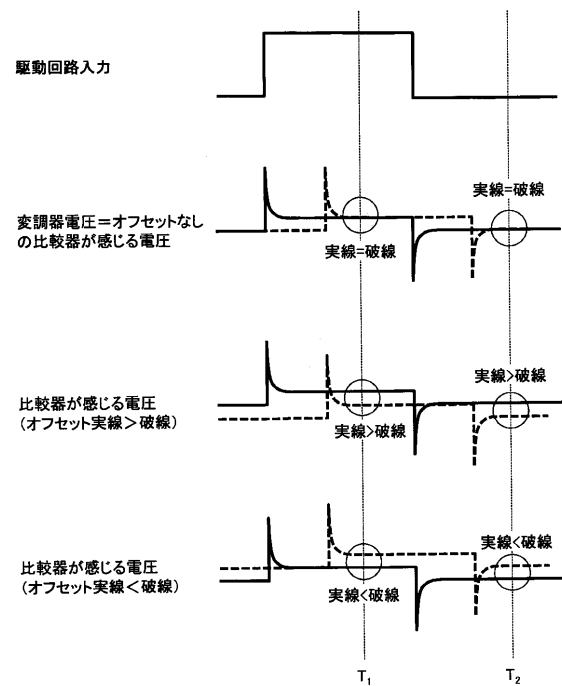
【図 2 2】



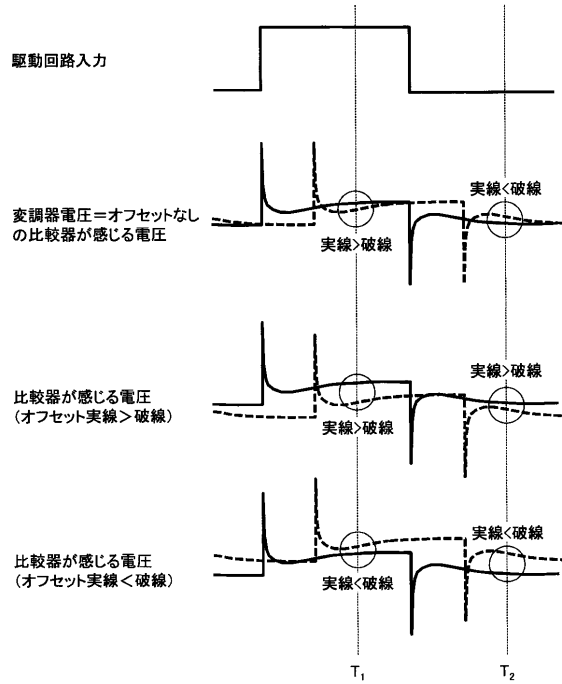
【図 2 3】



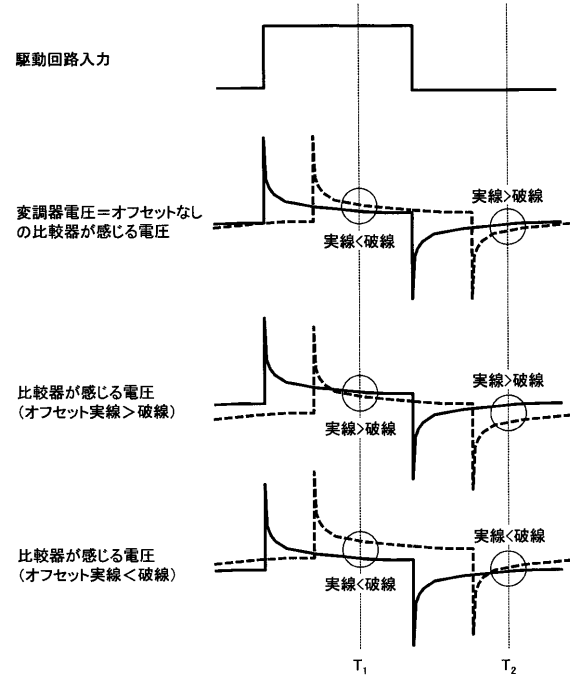
【図 2 4 A】

(A) $I_1' = I_1$ and $I_2' = I_2$ 

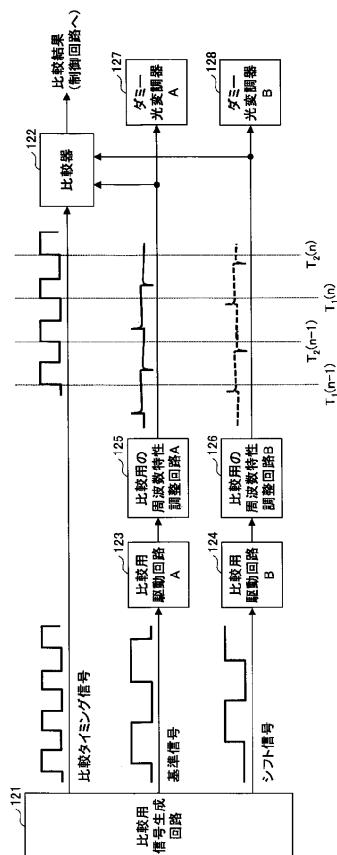
【図 24 B】

(B) $I_1' < I_1$ or $I_2' > I_2$ 

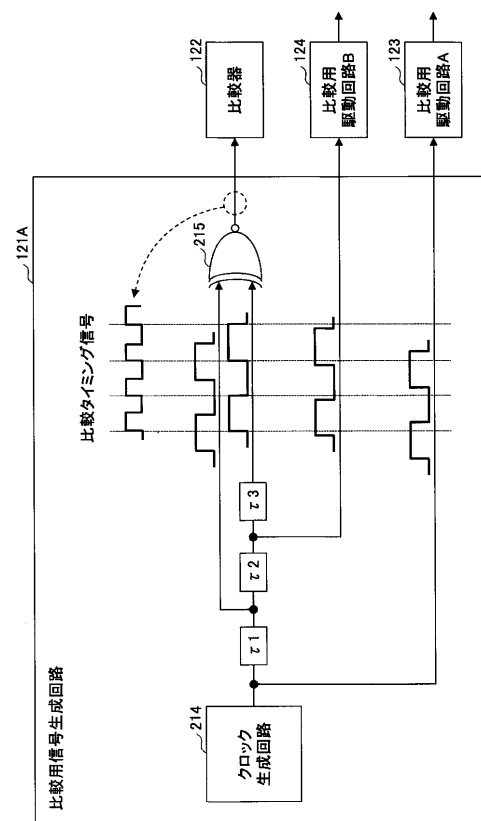
【図 24 C】

(C) $I_1' > I_1$ or $I_2' < I_2$ 

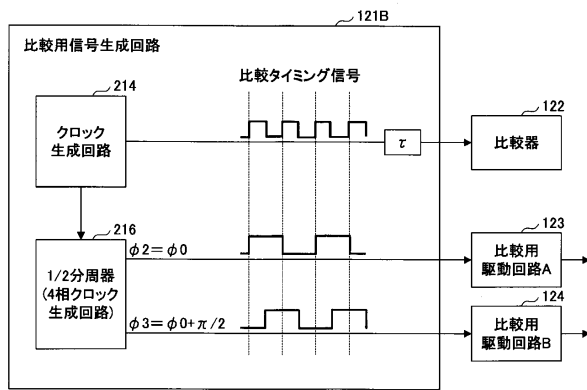
【図 25】



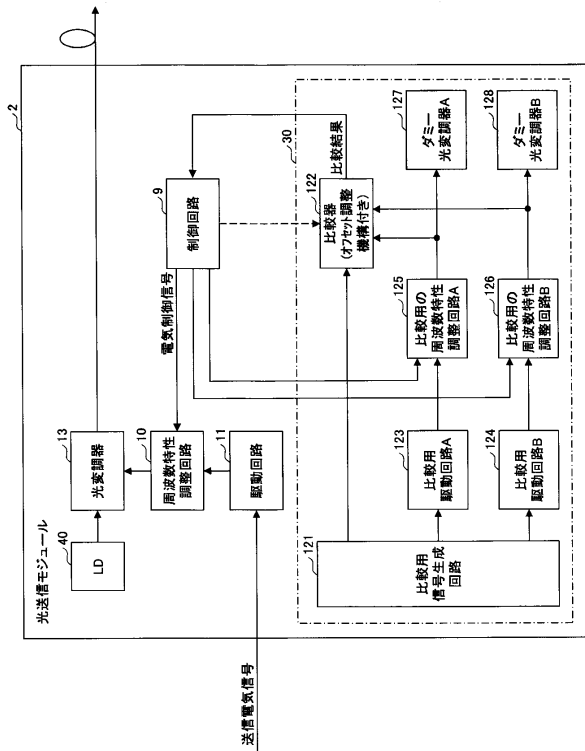
【図 26】



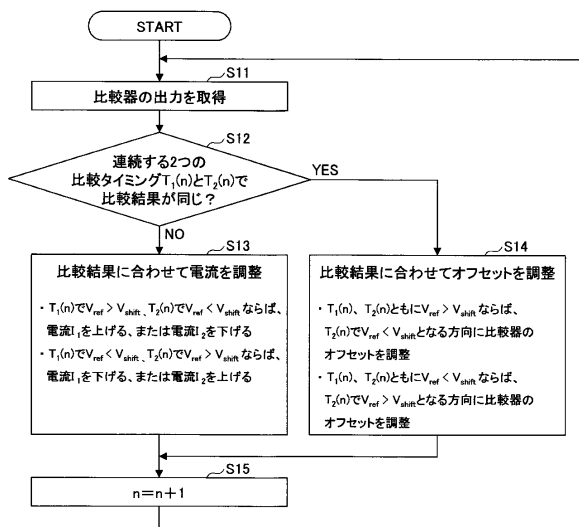
【図 27】



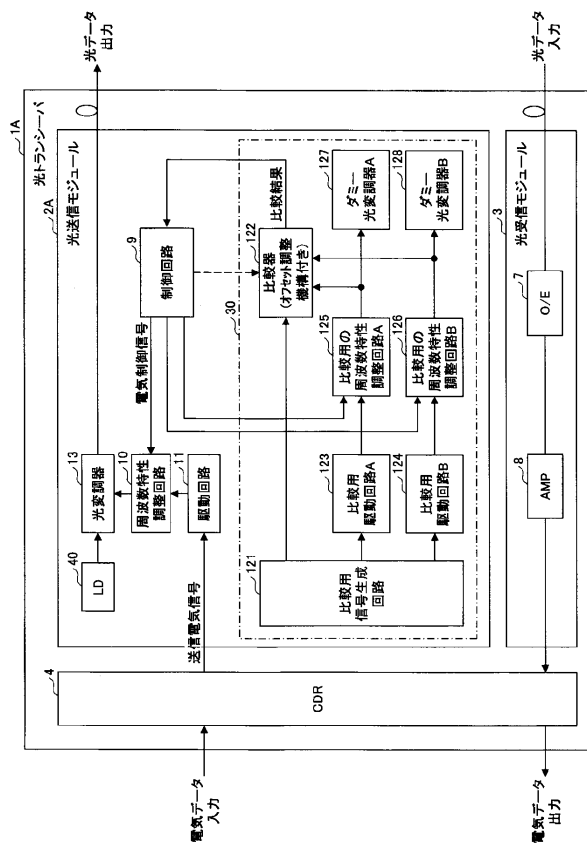
【図 28】



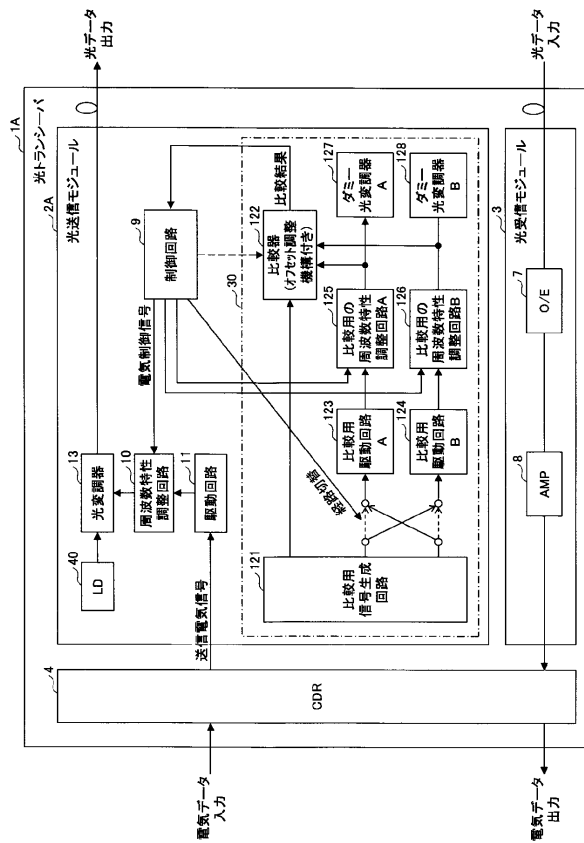
【図 29】



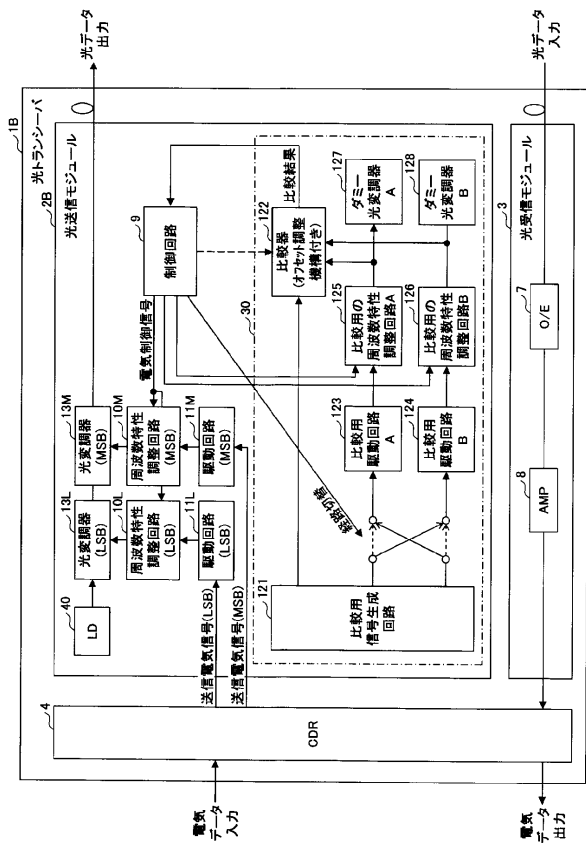
【図 30】



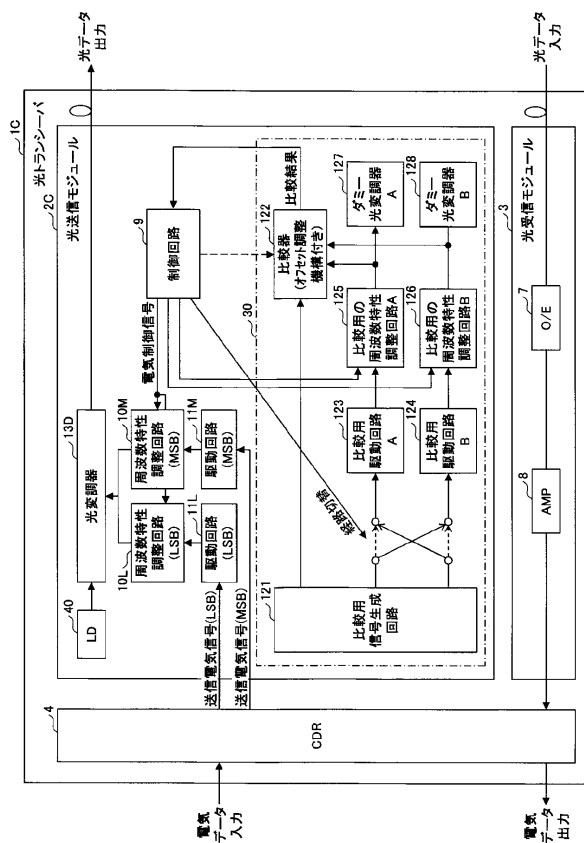
【図 3 1】



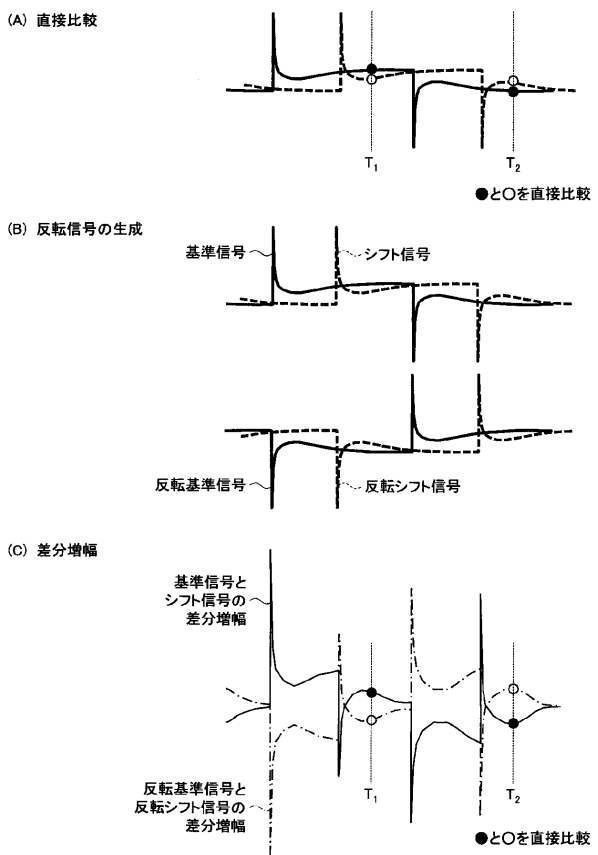
【図 3 2】



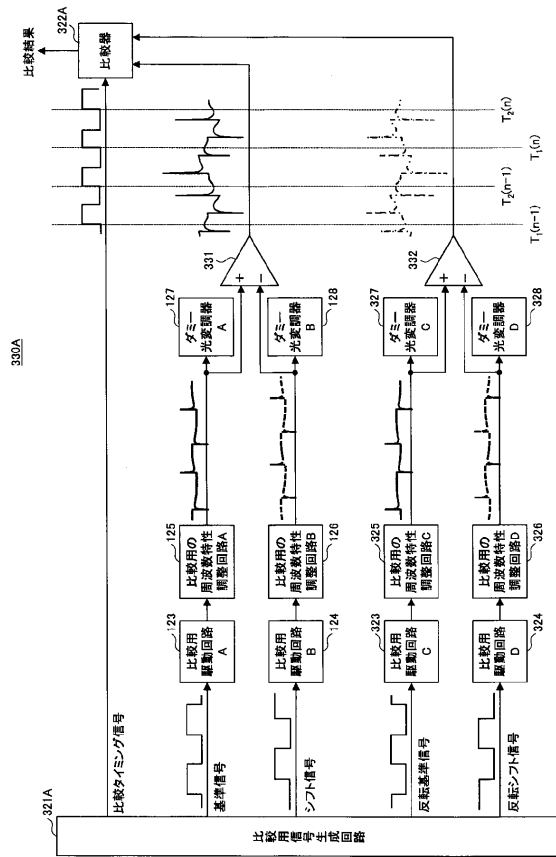
【図 3 3】



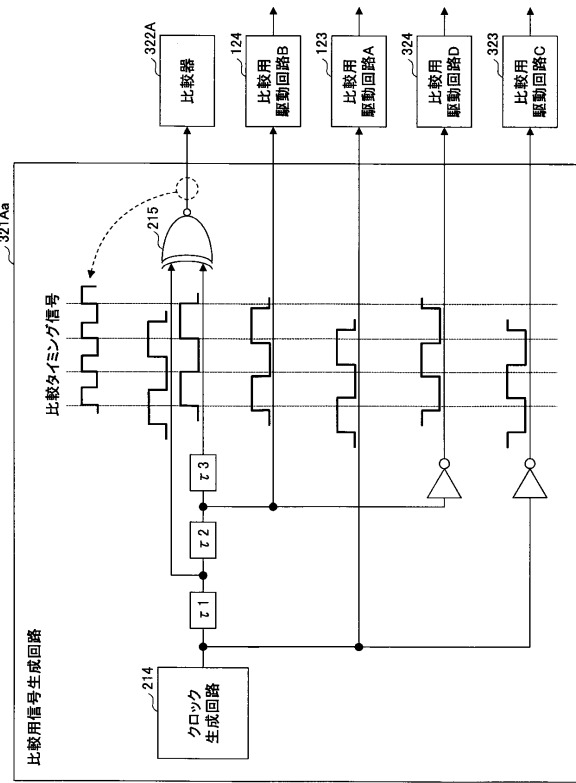
【図 3 4】



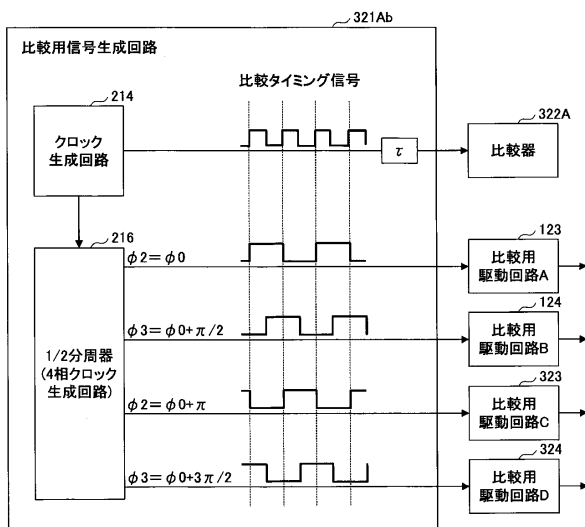
【図 35】



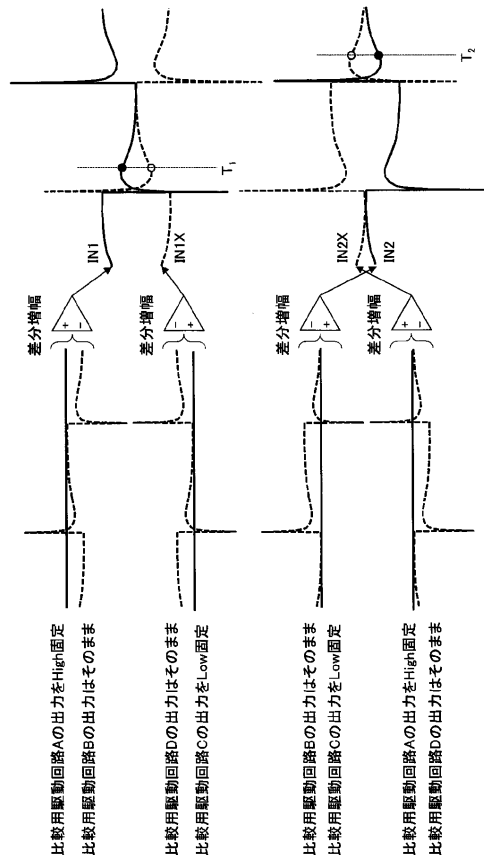
【図 36】



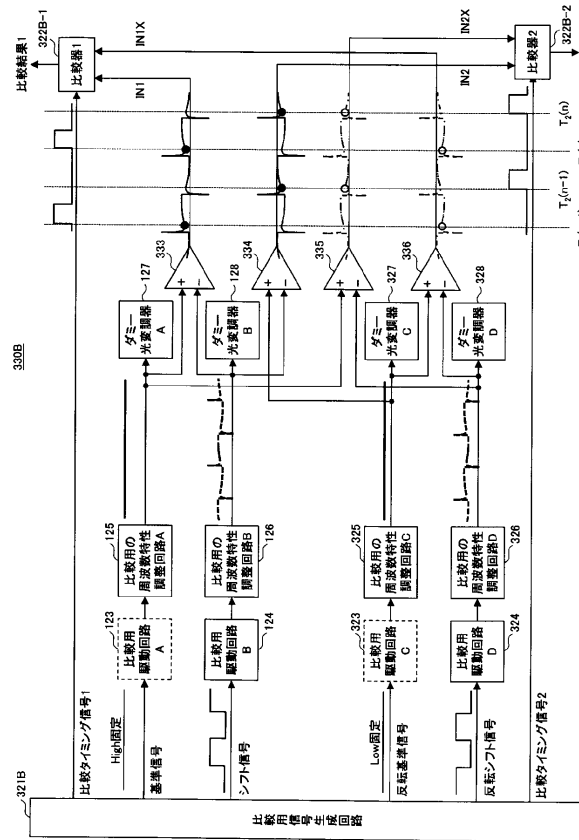
【図 37】



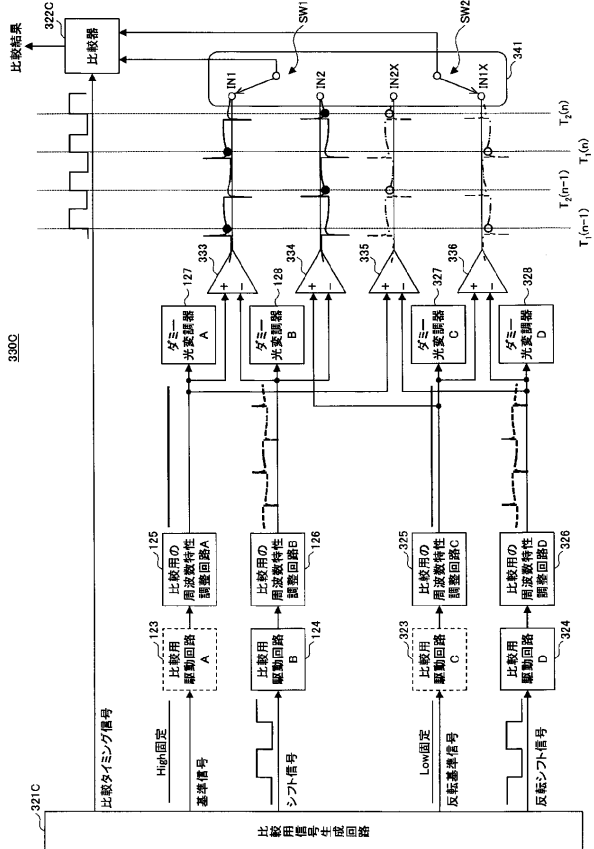
【図 38】



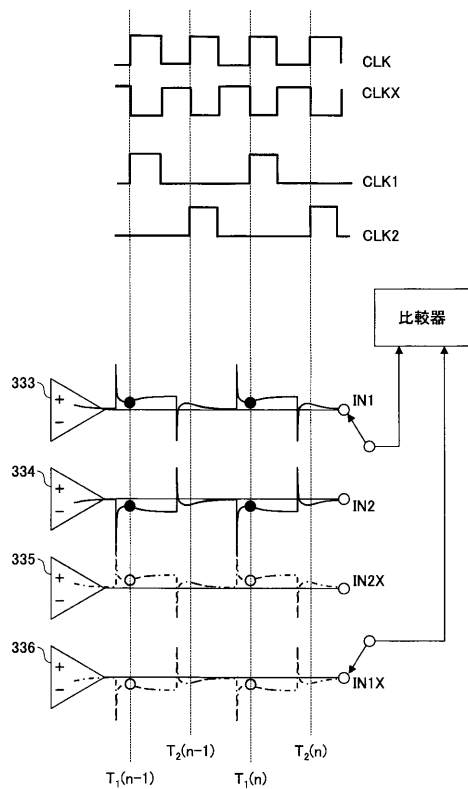
【図 39】



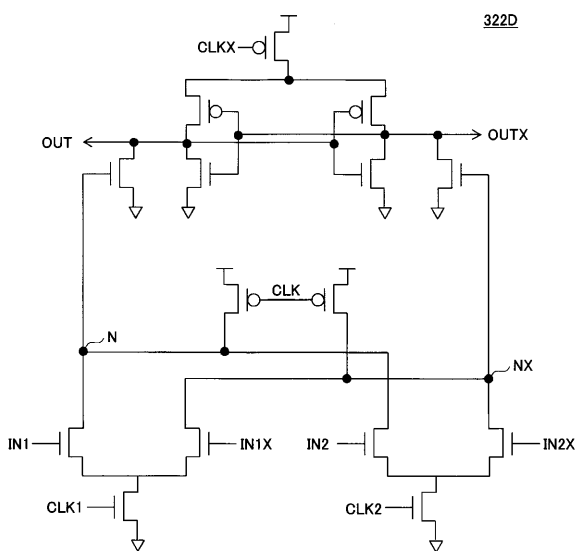
【図 40】



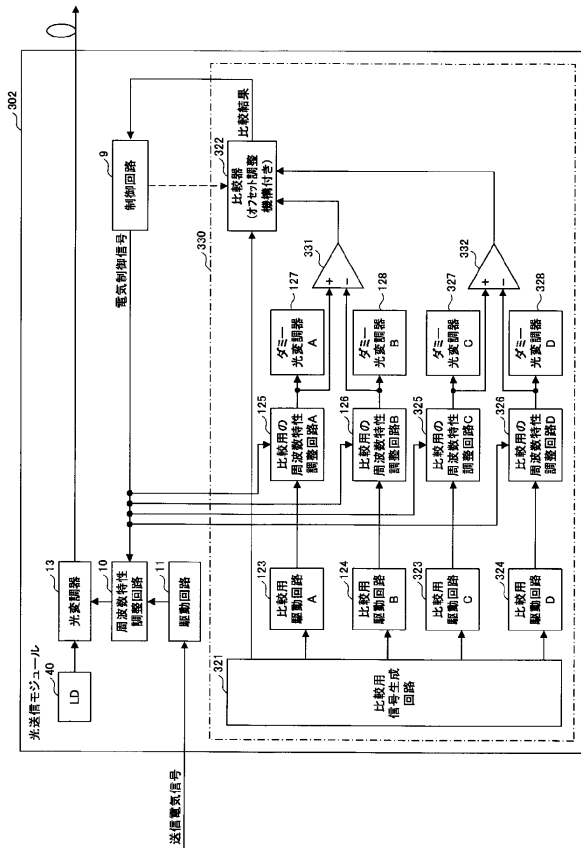
【図 41】



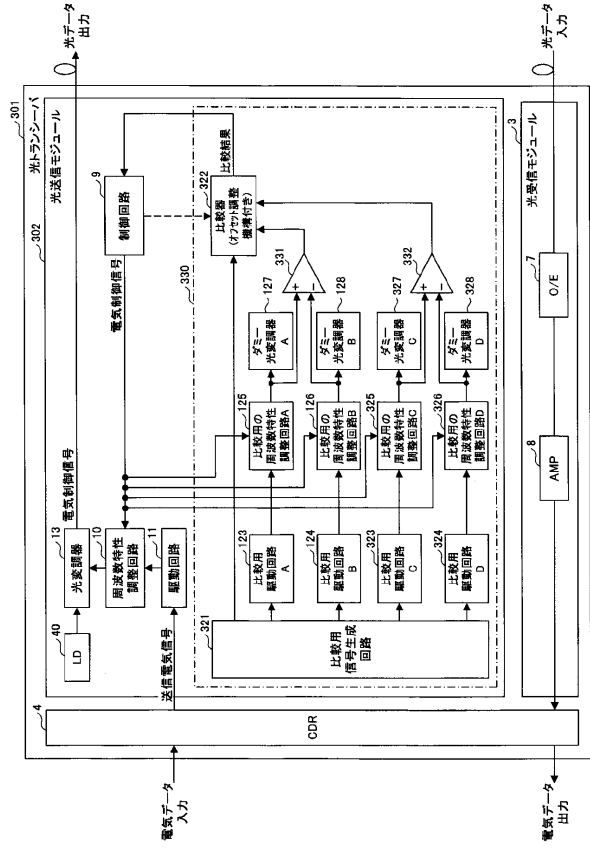
【図 42】



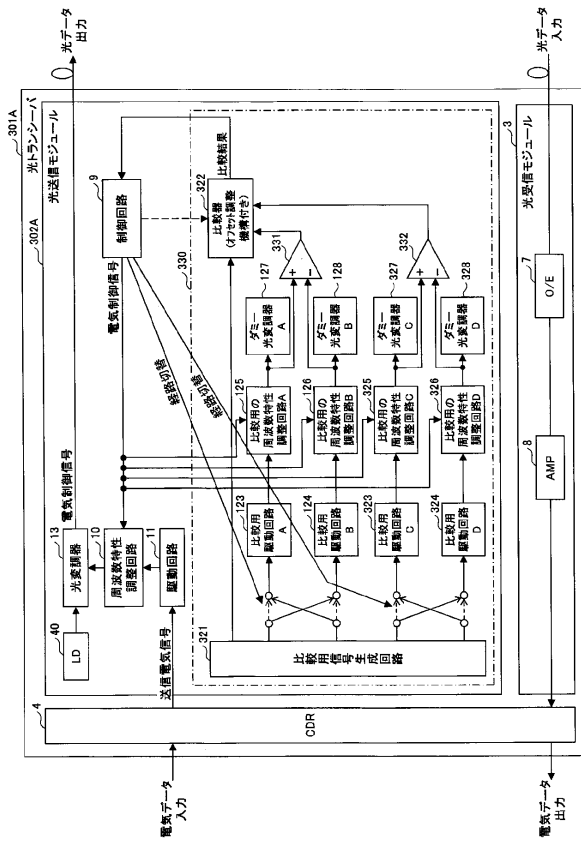
【 図 4 3 】



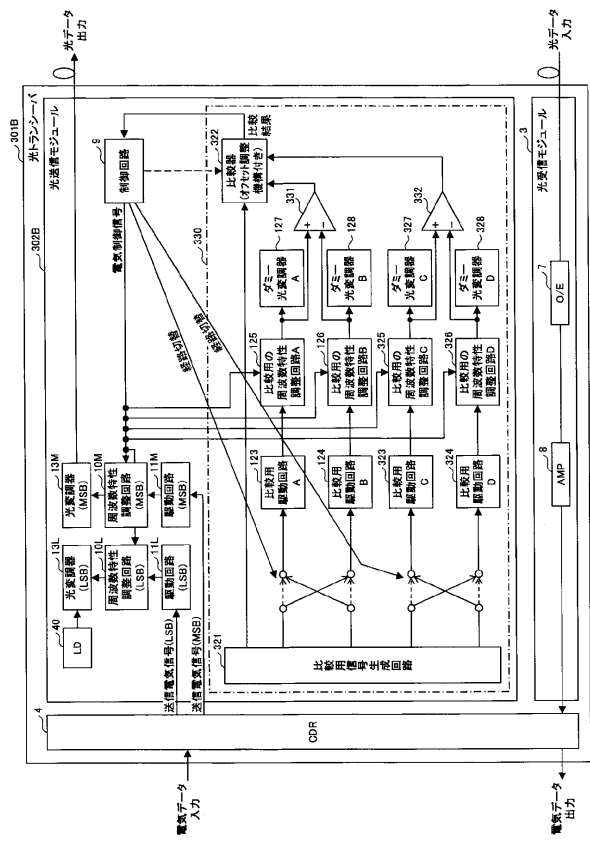
【 図 4 4 】



【 図 4 5 】



【 図 4 6 】



[illegible]

フロントページの続き

(72)発明者 尾形 祐紀

神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

審査官 鴨川 学

(56)参考文献 特開2015-192384(JP,A)
特開2013-084839(JP,A)
特開2015-005971(JP,A)
特開2007-115832(JP,A)
特開平03-201633(JP,A)
特開昭57-039593(JP,A)
特開2010-251429(JP,A)
米国特許出願公開第2016/0119062(US,A1)
中国特許出願公開第101752786(CN,A)

(58)調査した分野(Int.Cl., DB名)

H04B 10/58
G02F 1/015
G02F 1/025