



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년07월29일

(11) 등록번호 10-1538979

(24) 등록일자 2015년07월17일

(51) 국제특허분류(Int. Cl.)

HO4L 25/02 (2006.01) HO3K 19/0185 (2006.01)

(21) 출원번호 10-2014-7011075

(22) 출원일자(국제) 2012년09월30일

심사청구일자 2014년04월24일

(85) 번역문제출일자 2014년04월24일

(65) 공개번호 10-2014-0060372

(43) 공개일자 2014년05월19일

(86) 국제출원번호 PCT/US2012/058172

(87) 국제공개번호 WO 2013/049757

국제공개일자 2013년04월04일

(30) 우선권주장

13/248,485 2011년09월29일 미국(US)

(56) 선행기술조사문헌

KR1019960028200 A

(73) 특허권자

퀄컴 인코포레이티드

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

(72) 발명자

총, 청

미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

당, 반남

미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

(뒷면에 계속)

(74) 대리인

특허법인 남엔드남

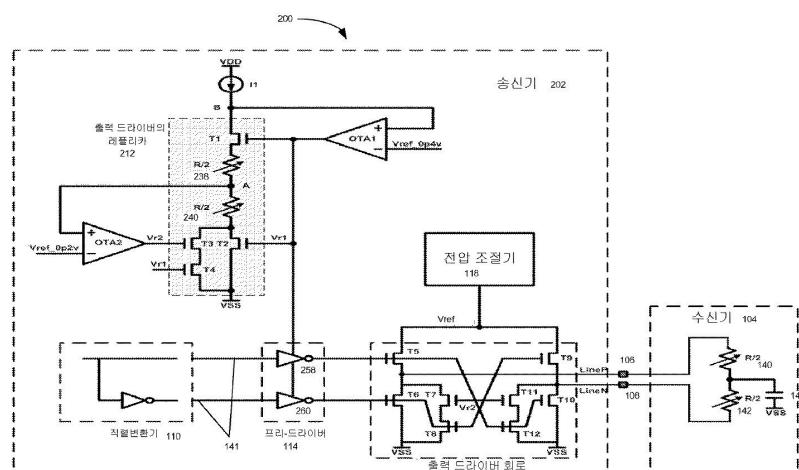
전체 청구항 수 : 총 17 항

심사관 : 황철규

(54) 발명의 명칭 차동 전압-모드 드라이버들에서 대칭적인 싱글-엔드형 종단을 구현하기 위한 장치

(57) 요약

대칭적인 싱글 엔드형 종단을 구현하기 위한 차동 전압 모드 드라이버는 미리 정의된 종단 임피던스를 갖는 출력 드라이버 회로를 포함한다. 차동 전압 모드 드라이버는 또한 독립적으로 제어된 제 1 및 제 2 부분들을 갖는 출력 드라이버 레플리카를 포함한다. 제 1 및 제 2 부분들은, 제 1 및 제 2 부분들의 온-저항을 실질적으로 동일하게 설정하도록, 독립적으로 제어된다. 출력 드라이버 레플리카는 출력 드라이버 회로의 미리 정의된 종단 임피던스를 제어한다.

대표도

(72) 발명자

리, 미아오

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

마로우프, 파레스 케이.

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

소우라티, 티르다드

미국 92121 캘리포니아주 샌 디에고 모어하우스 드
라이브 5775

명세서

청구범위

청구항 1

장치로서,

미리 정의된 종단(termination) 임피던스를 갖는 출력 드라이버 회로; 및

독립적으로 제어된 제 1 및 제 2 부분들을 갖는, 상기 출력 드라이버 회로의 출력 드라이버 레플리카(replica)를 포함하고,

상기 제 1 및 제 2 부분들은, 상기 제 1 및 제 2 부분들의 동일한 온-저항(on-resistance)을 설정하기 위해 제 1 피드백 루프 및 제 2 피드백 루프에 의해 각각 독립적으로 제어되고,

상기 제 1 부분의 출력은 상기 제 1 부분의 입력으로 직접 피드백되고, 상기 제 2 부분의 출력은 상기 제 2 부분의 입력에 직접 피드백되며,

상기 출력 드라이버 레플리카는 상기 출력 드라이버 회로의 상기 미리 정의된 종단 임피던스를 제어하는, 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 피드백 루프를 이용하여 상기 제 1 부분을 독립적으로 제어하도록 구성된 제 1 제어기, 및 상기 제 2 피드백 루프를 이용하여 상기 제 2 부분을 독립적으로 제어하도록 구성된 제 2 제어기를 더 포함하는, 장치.

청구항 3

제 2 항에 있어서,

상기 제 1 및 제 2 제어기들은, 상기 제 1 및 제 2 부분들 사이의 노드의 전압을 미리 정의된 기준 전압의 절반으로 셋팅함으로써, 상기 제 1 및 제 2 부분들에서 동일한 온-저항을 설정하도록 구성되는, 장치.

청구항 4

제 2 항에 있어서,

상기 제 1 및 제 2 제어기들은 연산 트랜스미터스 증폭기(operational transmittance amplifier)들을 포함하는, 장치.

청구항 5

제 1 항에 있어서,

상기 출력 드라이버 레플리카의 상기 제 1 및 제 2 부분들은 단일 회로 내에서 구현되는, 장치.

청구항 6

제 1 항에 있어서,

상기 출력 드라이버 레플리카의 상기 제 1 및 제 2 부분들은, 상기 제 1 및 제 2 부분들의 트랜지스터들이 상기 출력 드라이버 회로의 트랜지스터들의 위치들과 대응하기 위해 동일한 회로 내에 위치되도록 구현되는, 장치.

청구항 7

제 1 항에 있어서,

복수의 트랜지스터들은, 상기 출력 드라이버 레플리카의 적어도 하나의 트랜지스터의 대응하는 임피던스에 매칭하기 위해 상기 출력 드라이버 회로에 병렬로 구현되는, 장치.

청구항 8

제 1 항에 있어서,

상기 출력 드라이버 레플리카에 의해 제어된 프리-드라이버를 더 포함하며,

상기 프리-드라이버는 상기 출력 드라이버 회로의 출력 임피던스를 제어하도록 구성되는, 장치.

청구항 9

제 1 항에 있어서,

상기 장치는 모바일 전화기, 셋 톱 박스(set top box), 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템들(PCS) 유닛, 휴대용 데이터 유닛, 및/또는 고정 위치 데이터 유닛 내로 통합되는, 장치.

청구항 10

방법으로서,

제 1 피드백 루프에 의해 전압 모드 드라이버의 출력 드라이버 레플리카의 제 1 부분을 제어하는 단계; 및

상기 제 1 및 상기 제 2 부분들의 동일한 온-저항을 설정하도록 상기 출력 드라이버 레플리카의 제 2 부분을 독립적으로 제어하는 단계를 포함하고,

상기 제 2 부분을 독립적으로 제어하는 것에 의해, 상기 전압 모드 드라이버의 밸런싱된 싱글-엔드형(single-ended) 출력 저항을 생성하며, 상기 제 2 부분은 제 2 피드백 루프에 의해 제어되고,

상기 제 1 부분의 출력은 상기 제 1 부분의 입력으로 직접 피드백되고, 상기 제 2 부분의 출력은 상기 제 2 부분의 입력에 직접 피드백되는, 방법.

청구항 11

제 10 항에 있어서,

상기 제 2 부분을 독립적으로 제어하는 단계는, 상기 제 1 및 제 2 부분들 사이의 노드의 전압을 미리 정의된 기준 전압의 절반으로 설정하는 단계를 포함하는, 방법.

청구항 12

제 10 항에 있어서,

출력 드라이버 회로의 출력 임피던스를 제어하기 위해 상기 출력 드라이버 레플리카를 이용하여 프리-드라이버를 제어하는 단계를 더 포함하는, 방법.

청구항 13

제 10 항에 있어서,

모바일 전화기, 셋 톱 박스(set top box), 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템들(PCS) 유닛, 휴대용 데이터 유닛, 및/또는 고정 위치 데이터 유닛에 상기 전압 모드 드라이버의 출력을 적용하는 단계를 더 포함하는, 방법.

청구항 14

삭제

청구항 15

삭제

청구항 16

장치로서,

미리 정의된 종단 임피던스를 갖는 전압 모드 드라이버의 출력을 드라이빙(driving)하기 위한 수단; 및 레플리케이팅(replicating)하기 위한 수단 - 상기 레플리케이팅 수단은, 상기 레플리케이팅 수단의 제 1 및 제 2 부분들을, 상기 제 1 및 제 2 부분들의 동일한 온-저항을 설정하기 위해, 독립적으로 제어함으로써 상기 출력 드라이빙 수단을 레플리케이팅하기 위한 수단임 - 을 포함하고,

상기 레플리케이팅 수단은, 상기 출력 드라이빙 수단의 미리 정의된 종단 임피던스를 제어하며, 상기 제 1 및 제 2 부분들은 각각 제 1 피드백 루프 및 제 2 피드백 루프에 의해 제어되고,

상기 제 1 부분의 출력은 상기 제 1 부분의 입력으로 직접 피드백되고, 상기 제 2 부분의 출력은 상기 제 2 부분의 입력에 직접 피드백되는, 장치.

청구항 17

제 16 항에 있어서,

상기 제 1 및 제 2 부분들 사이의 노드의 전압을 미리 정의된 기준 전압의 절반으로 셋팅함으로써, 상기 제 1 및 제 2 부분들에서 동일한 온-저항을 설정하기 위한 수단을 더 포함하는, 장치.

청구항 18

제 16 항에 있어서,

상기 출력 드라이빙 수단의 출력 임피던스를 제어하기 위한 수단을 더 포함하고,

상기 출력 드라이빙 수단의 출력 임피던스를 제어하기 위한 수단은 상기 레플리케이팅 수단에 의해 제어되는, 장치.

청구항 19

제 16 항에 있어서,

상기 장치는 모바일 전화기, 셋 톱 박스(set top box), 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스, 컴퓨터, 핸드-헬드 개인용 통신 시스템들(PCS) 유닛, 휴대용 데이터 유닛, 및/또는 고정 위치 데이터 유닛 내로 통합되는, 장치.

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로 전압-모드 드라이버들에 관한 것이다. 더 상세하게는, 본 발명은 차동 전압-모드 드라이버에서 대칭적인 싱글 엔드형(single-ended) 종단을 구현하기 위한 장치에 관한 것이다.

배경 기술

[0002] 배터리의 수명을 증가시키기 위해 회로들의 전력 소비를 감소시키는 것은 특히 휴대용 어플리케이션들에서 주된 설계 관심사들 중 하나이다. M-PHY와 같은 백플레인(backplane) 표준들에 따르는 설계들과 같은 많은 직렬변환기/직병렬변환기(serializer/deserializer)(SerDes) 설계들에서, 낮은-스윙(low-swing) 차동 출력 드라이버 방식은 낮은 전력 소비 및 양호한 신호 무결성을 달성할 수 있다. 이러한 방식에는, 2개의 타입들의 출력 드라이버들, 즉, 전류-모드 드라이버 및 전압-모드 드라이버가 있다. 전류-모드 드라이버들과 비교하여, 전압-모드 드라이버들은 동일한 출력 전압 스윙을 획득하기 위해 더 적은 전류를 사용함으로써, 더 전력 효율적이다. 전압-모드 드라이버들은 차동 출력들 및/또는 싱글 엔드형 (single ended) 출력들을 가질 수도 있다.

[0003] 전압-모드 드라이버 설계에서, 설계 과정들 중 하나는, 설계 사양들을 충족시키기 위해 차동 및 싱글 엔드형 출력 양자에서 적절한 종단 임피던스와 매칭하도록 능동(active) 출력 저항 또는 임피던스를 어떻게 셋팅하는지이다. 예를 들어, 적절한 종단 임피던스는, 전압-모드 드라이버가 리턴 손실, 출력 공통 모드 전압, 및 싱글-엔드형/차동 출력 저항에 대한 사양들을 충족시킬 수 있게 할 수 있다. 이전의 솔루션들은 차동 출력 저항을 적절한 종단 임피던스로 셋팅했다. 그러나, 이전의 솔루션들은 싱글-엔드형 출력 저항을 벨런싱하는 것을 실패하

고, 적절한 종단 임피던스를 달성하도록 셋팅될 수 없다. 이러한 실패는 공통-모드 전압 시프트, 상이한 출력 라인들 상의 상이한 반사를 야기할 수 있으며, 심지어 싱글-엔드형 출력 저항이 사양을 벗어나게 할 수 있다. 따라서, 출력 임피던스를 제어하는 개선된 집적 회로 및 개선된 방법에 대한 필요성이 존재한다.

발명의 내용

[0004] 본 발명의 몇몇 양상들에 따르면, 장치는, 미리 정의된 종단 임피던스를 갖는 출력 드라이버 회로를 포함한다. 장치는 또한, 독립적으로 제어된 제 1 및 제 2 부분들을 갖는 출력 드라이버 레플리카(replica)를 포함한다. 제 1 및 제 2 부분들은 제 1 및 제 2 부분들의 실질적으로 동일한 온-저항(on-resistance)을 설정하기 위해 독립적으로 제어된다. 출력 드라이버 레플리카는 출력 드라이버 회로의 미리 정의된 종단 임피던스를 제어한다.

[0005] 본 발명의 몇몇 양상들에 따르면, 방법은, 전압 모드 드라이버의 출력 드라이버 레플리카의 제 1 부분을 제어하는 단계를 포함한다. 방법은 또한, 제 1 및 제 2 부분들의 실질적으로 동일한 온-저항을 설정하기 위해 출력 드라이버 레플리카의 제 2 부분을 독립적으로 제어하는 단계를 포함한다. 독립적인 제어는 전압 모드 드라이버의 밸런스된 싱글-엔드형 출력 저항을 생성한다.

[0006] 본 발명의 몇몇 양상들에 따르면, 장치는, 미리 정의된 종단 임피던스를 갖는 전압 모드 드라이버의 출력을 드라이빙(drive)하기 위한 수단을 포함한다. 장치는 또한, 제 1 및 제 2 부분들의 실질적으로 동일한 온-저항을 설정하기 위해 레플리카 수단의 제 1 및 제 2 부분을 독립적으로 제어함으로써, 출력 드라이버 수단을 레플리케이팅(replicating)하기 위한 수단을 포함한다. 레플리카 수단은 출력 드라이빙 수단의 미리 정의된 종단 임피던스를 제어한다.

[0007] 상기 설명은, 후속하는 상세한 설명이 더 양호하게 이해될 수 있도록, 본 발명의 특성들 및 기술적 이점들을 다소 광범위하게 약술하였다. 본 발명의 부가적인 특성들 및 이점들은 후술될 것이다. 본 발명의 동일한 목적들을 수행하기 위해 다른 구조들을 변형 또는 설계하기 위한 기반으로서 본 발명이 용이하게 이용될 수도 있다는 것이 당업자에 의해 인식되어야 한다. 또한, 그러한 등가 구성들이, 첨부된 청구항들에 기재된 바와 같은 본 발명의 교시들을 벗어나지 않는다는 것이 당업자에 의해 인지되어야 한다. 추가적인 목적들 및 이점들과 함께, 본 발명의 구성 및 동작 방법 양자에 대해 본 발명의 특징인 것으로 믿어지는 신규한 특성들은, 첨부한 도면들과 관련하여 고려될 경우 다음의 설명으로부터 더 양호하게 이해될 것이다. 그러나, 도면들의 각각이 단지 예시 및 설명의 목적을 위해 제공되며, 본 발명의 제한들의 의미로서 의도되지 않다는 것이 명백히 이해될 것이다.

[0008] 본 발명의 특성들, 속성 및 이점들은 도면들과 함께 읽혀질 때 아래에 기재된 상세한 설명으로부터 더 명백해질 것이다.

도면의 간단한 설명

[0009] 도 1은 출력 임피던스를 제어하기 위한 출력 드라이버 회로의 레플리카를 포함하는 종래 기술의 전압-모드 드라이버 및 회로를 도시한 개략도이다.

도 2는 본 발명의 몇몇 양상들에 따른 대칭적인 싱글-엔드형 출력 저항을 포함하는 예시적인 전압-모드 드라이버를 도시한 개략도이다.

도 3은 본 발명의 일 양상에 따른 차동 전압 모드 드라이버에서 대칭적인 싱글 엔드형 종단을 구현하기 위한 방법을 도시한다.

도 4는 본 발명의 일 실시예가 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템을 도시한다.

발명을 실시하기 위한 구체적인 내용

[0010] 첨부된 도면들과 관련하여 아래에 기재되는 상세한 설명은, 다양한 구성들의 설명으로서 의도되며, 여기에 설명된 개념들이 실시될 수도 있는 구성들만을 표현하도록 의도되지 않는다. 상세한 설명은 다양한 개념들의 철저한 이해를 제공하려는 목적을 위해 특정한 세부사항들을 포함한다. 그러나, 이를 개념들이 이를 특정한 세부사항들 없이도 실시될 수 있다는 것은 당업자에게 명백할 것이다. 몇몇 예시들에서, 그러한 개념들을 불명료하게 하는 것을 회피하기 위해, 잘-알려진 구조들 및 컴포넌트들은 블록도 형태로 도시되어 있다.

[0011] 본 발명의 몇몇 양상들은 적절한 종단 임피던스를 갖는 대칭적인 싱글-엔드형 출력 저항 또는 임피던스를 구현하고, 따라서 차동 및 싱글 엔드형 종단 양자에 이득이 된다.

[0012] 고속 데이터 통신들에서 신호 무결성을 개선하기 위해 온-칩(on-chip) 종단을 가진 많은 상이한 탑입들의 드라이버 회로들이 개발되어 왔다. 예를 들어, 온-칩 종단은, 송신 매체의 입력 임피던스와 트랜시버의 출력 임피던스를 매칭함으로써, 송신 매체를 통해 트래시버 사이에 개선된 신호 무결성을 제공한다.

[0013] 도 1은 출력 임피던스를 제어하기 위한 출력 드라이버 회로(116)의 레플리카(112)를 포함하는 예시적인 종래 기술의 차동 전압-모드 드라이버(100)를 도시한다. 차동 전압-모드 드라이버(100)는 송신기 섹션(102) 및 수신기 섹션(104)을 포함한다. 전압-모드 드라이버 및 회로(100)의 송신기 섹션(102)은 직렬변환기/직병렬변환기(110), 레플리카 회로(112), 프리-드라이버(pre-driver)(114), 출력 드라이버 회로(116), 전압 조절기(118), 연산 트랜스미터 증폭기(operational transmittance amplifier)(OTA)(120), 제 1 전압 소스(VDD), 제 2 전압 소스(VSS) 및 전류 미러(current mirror)(I1)를 포함한다. 수신기 섹션(104)은 가변 저항들(140 및 142), 커페시터(146) 및 제 2 전압 소스(VSS)를 포함한다. 송신기 섹션(102)은 송신 라인들(106 및 108)을 통해 수신기 섹션(104)에 커플링된다. 송신 라인들(106 및 108)은 데이터를 송신한다. 일 예시적인 구성에서, 송신 라인들은 50ohms의 특성 임피던스를 갖는다.

[0014] 직렬변환기/직병렬변환기(SerDes)(110)는, SerDes(110)에서 수신된 병렬 데이터가 직렬 출력으로 변환되도록 프리-드라이버에 커플링될 수도 있다. SerDes(110)의 출력은 차동 신호를 송신 매체들(141)(예를 들어, 50ohms 송신 매체)로 드라이빙한다. 차동 신호 드라이브는, 양자의 신호들에 의해 관측된 임의의 잡음이 차동 시그널링에 의해 소거되기 때문에 공통 모드 잡음 제거의 이점을 갖는다.

[0015] 레플리카 회로(112) 또는 반사기는 출력 또는 출력 드라이버 회로(116)의 레플리카이다. 레플리카 회로(112)는 드라이버 트랜지스터(T1), 드라이버 트랜지스터(T2), 가변 저항(128) 및 제 2 전압 소스(VSS)를 포함한다. 드라이버 트랜지스터(T1)의 소스는, 예를 들어, 전류 미러(I1)에 커플링될 수도 있고, 게이트는 OTA(120)에 커플링될 수도 있으며, 드레인은 가변 저항(128)에 커플링될 수도 있다. 드라이버 트랜지스터(T2)의 드레인은 가변 저항(R)에 커플링될 수도 있고, 게이트는 OTA(120)의 출력 노드(134)에 커플링될 수도 있으며, 소스는 제 2 전압 소스(VSS)에 커플링될 수도 있다.

[0016] 레플리카 회로(112)는 프리-드라이버(114)에 대한 전압(Vr)(예를 들어, 조절된 전압)의 공급을 생성한다. 도 1의 구현에서, 조절된 전압(Vr)은 트랜지스터들(T1 및 T2) 양자에 대한 바이어스 전압이다. 조절된 전압(Vr)은, 트랜지스터들(T1 및 T2) 사이에서의 임피던스 매칭에 기초하여, 단일 피드백 루프에서 생성될 수 있다. 특히, 연산 트랜스미터 증폭기(120)는 노드들(134 및 143)에서 조절된 공급 전압 또는 바이어스 전압(Vr)을 발생시키며, 그 전압들은 트랜지스터들(T1 및 T2)의 게이트 전압들에 각각 대응한다. 트랜지스터들(T1 및 T2) 및 연산 트랜스미터 증폭기(120)는, 단일 피드백 루프를 형성하며, 여기서, 출력 드라이버 회로(116)의 레플리카로부터의 출력은 연산 트랜스미터 증폭기(120)의 입력으로 피드백된다. 단일 피드백 루프는 트랜지스터(T1) 및 트랜지스터(T2)를 포함하는 2개의 파라미터들을 제어한다.

[0017] 연산 트랜스미터 증폭기(120)는 레플리카 회로(112)에 정전압(constant voltage)을 제공한다. 입력(Vref_0p4v)은 출력 전압 스윙에 의해 정의된다. 전류 미러(I1)는 정전압에 기초하여 레플리카 회로(112)의 원하는 저항을 달성하기 위해 레플리카 회로(112)에 정전류를 제공한다. 레플리카 회로(112)는 프리-드라이버(114)를 제어하며, 프리-드라이버(114)는 출력 드라이버 회로(116)의 출력 임피던스를 제어한다. 프리-드라이버(114)의 출력 스윙은 조절된 전압(Vr)에 의해 설정되며, 조절된 전압(Vr)은 또한, 전압-모드 드라이버의 출력 임피던스를 제어한다. 프리-드라이버(114)는, 예를 들어, 0volts와, 조절된 전압 또는 바이어스 전압(Vr)과 같은 실제 전압 사이에서 토클링한다(toggle). 출력 드라이버 회로의 출력 스윙은 전압 조절기(118)로부터의 기준 전압(Vref)에 의해 조절된다. 출력 드라이버 회로(116)는 송신 라인들(106 및 108)에 선택적으로 커플링한다.

[0018] 출력 드라이버 회로(116)는 트랜지스터들(T3, T4, T5 및 T6)을 포함한다. 출력 드라이버 회로(116)의 트랜지스터들(T3 및 T5)은 레플리카 회로(112)의 트랜지스터(T1)에 대응한다. 출력 드라이버 회로(116)의 트랜지스터들(T4 및 T6)은 레플리카 회로(112)의 트랜지스터(T2)에 대응한다. 출력 드라이버 회로(116)는, 정상 동작 동안 레플리카 회로(112)의 대응하는 트랜지스터들 및 출력 드라이버 회로(116)의 트랜지스터들의 임피던스가 등가이도록 레플리카 회로(112)에 의해 드라이빙된다. 레플리카 회로(112)의 트랜지스터들(T1 및 T2)은 출력 드라이버 회로(116)의 트랜지스터들(T3, T4, T5 및 T6)의 복제(duplicate)들이다.

[0019] 레플리카 회로(112)에서의 드라이버 트랜지스터들(T1 및 T2)의 온-저항의 합은 피드백 루프에 기초하여 OTA(120)에 의해 제어된다. 그러나, 드라이버 트랜지스터들(T1 및 T2) 각각의 온 저항들의 합이 일정한한, 드라이버 트랜지스터들(T1 및 T2) 각각의 온-저항들은 변할 수 있다. OTA(120)에 기초한 조절된 전압(Vr)은 드라

이버 트랜지스터들(T1 및 T2)에 대한 바이어스 전압일 수도 있다. 바이어스 전압은, 트랜지스터들(T1 및 T2)의 임피던스의 합이 미리 결정된 값, 예를 들어 100ohms까지 부가하도록 변경될 수도 있으며, 여기서 드라이버 트랜지스터들(T1 및 T2)의 임피던스는 동일하지 않다. 트랜지스터(T1) 및 트랜지스터(T2) 양자가, 레플리카 회로(112)의 출력이 OTA(120)의 입력으로 피드백되는 단일 루프에 의해 제어되기 때문에, 임피던스들은 동일하지 않다. 드라이버 트랜지스터들(T1 및 T2)이 독립적으로 제어되지 않기 때문에, 이들의 온-저항은 동일하지 않을 수도 있다.

[0020] 도 1의 구성이 차동 출력 저항을 적절한 종단 임피던스로 설정하고 양호한 차동 종단을 달성할 수 있지만, 이러한 구성의 싱글-엔드형 출력 저항은, T1의 온-저항이 T2의 온-저항과 동일하지 않다면 밸런싱되지 않을 수도 있다. 도 1 구성의 이러한 특성은 공통-모드 전압 시프트, 상이한 출력 라인들 상의 상이한 반사를 야기할 수도 있고, 심지어 싱글-엔드형 출력 저항이 사양을 벗어나게 할 수도 있다.

[0021] 따라서, 송신 라인들의 임피던스에 따른 출력 드라이버 회로(116)의 적절한 종단 임피던스가 바람직하다. 예를 들어, 출력 드라이버 회로(116)의 출력 임피던스를 송신 라인들(106 및 108)의 임피던스에 매칭하는 것은, 송신 라인들(106 및 108) 사이에서 반사를 피할 수 있다. 특히, 차동 및 싱글-엔드형 종단 양자로부터 이득이 되는 적절한 종단 임피던스를 갖는 대칭적인 싱글-엔드형 출력 저항을 제공할 수 있는 전압-모드 드라이버를 구현하는 것이 바람직하다.

[0022] 도 2는 출력 임피던스를 제어하기 위해 사용되는 출력 드라이버 회로(216)의 개선된 레플리카(212)를 포함하는 전압-모드 드라이버 및 회로(200)를 도시한다. 전압-모드 드라이버 및 회로(200)는 송신기 섹션(202) 및 수신기 섹션(104)을 포함한다. 송신기 섹션(202)은 송신 라인들(106 및 108)을 통해 수신기 섹션(104)에 커플링된다. 송신기 섹션(202)은 SerDes(110), 출력 드라이버 회로(216)의 레플리카(212), 프리-드라이버(114), 개선된 드라이버 회로(216), 전압 조절기(118), 제 1 연산 트랜스미터 증폭기(OTA1), 제 2 연산 트랜스미터 증폭기(OTA2), 제 1 전압 소스(VDD), 제 2 전압 소스(VSS) 및 전류 미러(I1)를 포함한다. 도 1의 도면과 유사하게, 수신기 섹션(104)은 가변 저항들(140 및 142), 커파시터(146) 및 제 2 전압 소스(VSS)를 포함한다. 전술된 바와 같이, 송신 라인들(106 및 108)은 50ohms의 특성 임피던스를 가질 수도 있다.

[0023] 출력 드라이버 회로(216)는 트랜지스터들(T5, T6, T7, T8, T9, T10, T11 및 T12)를 포함한다. 출력 드라이버 회로(216)의 트랜지스터들(T5 및 T9)은 레플리카 회로(212)의 트랜지스터(T1)에 대응한다. 출력 드라이버 회로(216)의 트랜지스터들(T10, T11 및 T12)은 레플리카 회로(212)의 트랜지스터(T2, T3 및 T4)에 대응한다. 출력 드라이버 회로(216)의 트랜지스터들(T6, T7 및 T8)은 또한, 레플리카 회로(212)의 트랜지스터(T2, T3 및 T4)에 대응한다. 제 2 기준 전압(Vr2)은, 노드 A상의 전압이 Vref_0p2v 및 노드 B의 전압의 절반과 실질적으로 동일한 것을 보장하도록 설정된다. Vr2 값을 적절하게 설정하는 것은 상부 및 하부 부분들 사이의 온-저항이 실질적으로 동일한 것을 보장한다. 정상 동작 동안 레플리카 회로(212)의 대응하는 트랜지스터들 및 출력 드라이버 회로(216)의 트랜지스터들의 임피던스가 등가이도록, 출력 드라이버 회로(216)는 레플리카 회로(212)에 의해 드라이빙된다. 출력 임피던스를 매칭하는 것이 바람직하기 때문에, 출력 드라이버 회로(216)는 송신 라인의 특성 임피던스와 동일한 출력 임피던스를 가져야 한다.

[0024] 레플리카 회로(212) 또는 반사기는 출력 드라이버 회로(216)의 레플리카이다. 본 발명의 몇몇 양상들에서, 제 2 레플리카 회로(212)는 2개의 독립적으로 제어된 부분들을 포함한다. 제 1 제어된 부분은 제 1 OTA(OTA1)와 연관되고, 제 2 제어된 부분은 제 2 OTA(OTA2)와 연관된다. 특히, 제 1 제어된 부분은 트랜지스터(T1) 및 저항(238)을 포함하고, 제 2 제어된 부분은 트랜지스터들(T2, T3 및 T4) 및 저항(240)을 포함한다.

[0025] 제 1 OTA(OTA1) 및 제 2 OTA(OTA2)는 레플리카 회로(212)에 정전압을 제공한다. 전류 미러(I1)는, 정전압에 기초하여 레플리카 회로(212)의 원하는 저항을 달성하기 위해 레플리카 회로(212)에 정전류를 제공한다. 본 발명의 몇몇 양상들에서, 제 1 OTA(OTA1)는 제 1 제어된 부분에 정전압을 제공하고, 제 2 OTA(OTA2)는 제 2 제어된 부분에 정전압을 제공한다.

[0026] 레플리카 회로(212)는 프리-드라이버(114)에 대한 전압(Vr1)(예를 들어, 조절된 또는 바이어스 전압)의 공급을 발생시킨다. 바이어스 전압(Vr1)은 프리-드라이버(114)를 제어하고, 프리-드라이버(114)는 출력 드라이버 회로(216)의 출력 임피던스를 제어한다. 바이어스 전압(Vr1)은 레플리카 회로(212)의 트랜지스터들 사이의 임피던스 매칭에 기초한다. 임피던스 매칭은 제 1 제어된 부분의 임피던스를 제 2 제어된 부분의 임피던스에 매칭함으로써 구현될 수 있다. 제 1 제어된 부분의 임피던스는 제 1 피드백 루프 구현에 기초한다. 제 2 제어된 부분의 임피던스는 제 2 피드백 루프 구현에 기초한다.

[0027]

트랜지스터들(T2, T3, T4), 가변 저항(238) 및 제 2 OTA(OTA2)는 제 2 피드백 루프를 형성하며, 여기서 제 2 제어된 부분으로부터의 출력은 제 2 연산 트랜스미터 증폭기(OTA2)의 입력으로 피드백된다. 트랜지스터(T1), 가변 저항(238) 및 제 1 OTA(OTA1)는 제 1 피드백 루프를 형성하며, 여기서 제 1 제어된 부분으로부터의 출력은 제 1 OTA(OTA1)의 입력으로 피드백된다. 제 1 루프는 트랜지스터(T1)의 임피던스를 제어하고, 제 2 루프는 트랜지스터들(T2, T3, T4)의 임피던스를 제어한다. OTA1의 입력에서 수신된 피드백 입력에 부가하여, OTA1은 출력 전압 스윙에 의해 정의되는 제 2 입력(Vref_op4v)을 수신한다. OTA2의 입력에서 수신된 피드백 입력에 부가하여, OTA2는 Vref_op4v 값의 일부, 예를 들어, 절반인 제 2 입력(Vref_op2v)을 수신한다. 예시적인 구성에서, 제 1 제어된 부분의 온-저항이 제 2 제어된 부분의 온-저항과 실질적으로 동일하도록, Vref_op2V는 0.2V이고, Vref_op4v는 대략 0.4V이다.

[0028]

상술된 바와 같이, 제 2 OTA(OTA2)의 출력의 제 2 기준 전압(Vr2)은, 노드 A의 전압이 노드 B의 전압과 접지 사이의 절반이 되게 한다. 제 2 OTA(OTA2)의 제 2 기준 전압(Vr2)을 변경시킴으로써, (제 1 제어된 부분의) T1의 온-저항은 (제 2 제어된 부분의) T2, T3, 및 T4의 결합의 온-저항과 동일하도록 구성될 수 있다. 이러한 구현은 차동 및 싱글-엔드형 종단 양자에 대한 적절한 종단 임피던스를 갖는 대칭적인 싱글-엔드형 출력 저항을 달성할 수 있다.

[0029]

특히, 레플리카 회로(212)는 조절된 전압(Vr)을 생성한다. 프리-드라이버(114)의 출력 스윙은 조절된 전압(Vr)에 의해 셋팅되며, 조절된 전압(Vr)은 또한 전압-모드 드라이버의 출력 임피던스를 제어한다. 프리-드라이버(114)는, 예를 들어, 0volt와, 조절된 전압 또는 바이어스 전압(Vr)과 같은 실제 전압 사이에서 토플링한다. 전압 모드 드라이버의 출력 스윙은 전압 조절기(118)로부터의 기준 전압(Vref)에 의해 조절된다. 출력 드라이버 회로(116)는 송신 라인들(106, 108)에 선택적으로 커플링한다. 프리-드라이버(114)의 인버터(258)가 온(on) 또는 하이(high)일 경우, 전압-모드 드라이버의 트랜지스터(T5)는 레플리카 회로(212)의 트랜지스터(T1)와 같은 방식으로 바이어싱된다. 정상 동작하에서, 트랜지스터(T5)의 임피던스는 트랜지스터(T1)의 임피던스와 동일하다. 예를 들어, 트랜지스터(T1)의 임피던스가 50ohms라면, 트랜지스터(T5)의 임피던스는 또한 50ohms이다. 트랜지스터(T5)의 이러한 특성은 또한, 프리-드라이버(114)에서의 스위칭 구현에 기초하여 트랜지스터(T9)에 적용된다.

[0030]

유사하게, 프리-드라이버(114)의 인버터(260)가 온 또는 하이일 경우, 출력 드라이버 회로(216)의 트랜지스터들(T10, T11 및 T12)은 레플리카 회로(212)의 트랜지스터들(T2, T3 및 T4)과 동일한 방식으로 바이어싱된다. 정상 동작하에서, 트랜지스터들(T10, T11 및 T12)에 걸친 임피던스는 트랜지스터들(T2, T3 및 T4)에 걸친 임피던스와 동일하다. 예를 들어, 트랜지스터들(T2, T3 및 T4)에 걸친 임피던스가 50ohms라면, 트랜지스터들(T10, T11 및 T12)에 걸친 임피던스는 또한 50ohms이다. 트랜지스터들(T10, T11 및 T12)의 이러한 특성은 또한, 프리-드라이버(114)에서의 스위칭 구현에 의존하여 트랜지스터들(T6, T7 및 T8)에 적용된다. 결과로서, 송신 라인(106)에 대해 수신기의 관점으로부터 관측되는 임피던스(예를 들어, 50ohm)는 송신 라인(108)에 대해 관측되는 임피던스(예를 들어, 50ohm)와 등가이다. 이러한 특성은, 송신 라인(106)에 대해 수신기의 관점으로부터 관측되는 임피던스가 송신 라인(108)에 대해 관측되는 임피던스와 등가가 아닐 수도 있는 도 1의 예시와는 대조적이다.

[0031]

제어된 부분들이 다른 것들 중에서도 제 1 및 제 2 OTA들(OTA1, OTA2)에 의해 독립적으로 제어되지만, 제어된 부분들은 동일한 레플리카 회로(212)의 일부이다. 몇몇 양상들에서, 제어된 부분들은 분리되고 독립적인 회로 들일 수도 있지만, 서로 커플링된다. 제 1 제어된 부분의 저항 또는 유효 온-저항이 제 2 제어된 부분의 저항 또는 유효 온-저항과 동일한 것을 보장하기 위해 2개의 분리된 부분들의 독립적인 제어가 바람직하다. (T1을 포함한) 제 1 제어된 부분 및 (T2, T3 및 T4를 포함한) 제 2 제어된 부분이 실질적으로 동일하거나 동일한 유효 온-저항을 갖는 것을 보장함으로써, 차동 출력 및 싱글 엔드형 출력 양자는 적절한 종단 임피던스를 가질 수 있다.

[0032]

2개의 독립적으로 제어된 부분들을 가짐으로써, 도 2의 구현은, 적절한 종단 임피던스를 갖는 대칭적인 싱글-엔드형 출력 저항을 달성하고, 차동 및 싱글-엔드형 종단 양자에 이득이 된다. 추가적으로, 전체 전압 드라이버 회로의 영역 또는 전력 소비에 대한 구현의 영향은 최소이거나 낫다.

[0033]

도 3은 본 발명의 일 양상에 따라, 차동 전압 모드 드라이버에서 대칭적인 싱글 엔드형 종단을 구현하기 위한 방법을 도시한다. 블록(300)에서, 방법은 전압 모드 드라이버의 출력 드라이버 레플리카의 제 1부분을 제어하는 단계로 시작한다. 블록(302)에서, 방법은 출력 드라이버 레플리카의 제 2 부분을 독립적으로 제어하는 단계를 포함한다. 독립적인 제어는 제 1 및 제 2 부분들의 실질적으로 동일한 온-저항을 설정한다. 따라서, 전압

모드 드라이버의 밸런싱된 성글-엔드형 출력 저항이 발생한다.

[0034] 일 구성에서, 장치는 미리 정의된 종단 임피던스를 갖는 전압 모드 드라이버의 출력을 드라이빙하기 위한 수단을 포함한다. 본 발명의 일 양상에서, 출력 드라이빙 수단은, 출력 드라이빙 수단에 의해 인용된 기능들을 수행하도록 구성된 출력 드라이버(216)일 수도 있다. 일 구성에서, 장치는, 레플리카 수단의 제 1 및 제 2 부분을 독립적으로 제어함으로써 출력 드라이버 수단을 레플리케이팅하기 위한 수단을 포함한다. 본 발명의 일 양상에서, 레플리카 수단은 출력 드라이버(212)의 레플리카, 레플리카 수단에 의해 인용된 기능들을 수행하도록 구성된 연산 트랜스미터스 증폭기들(OTA1 및/또는 OTA2)일 수도 있다.

[0035] 도 4는, 개선된 차동 전압 모드 드라이버의 일 실시예가 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템(400)을 도시한다. 예시의 목적들을 위해, 도 4는 3개의 원격 유닛들(420, 430, 및 450) 및 2개의 기지국들(440)을 도시한다. 무선 통신 시스템들이 더 많은 원격 유닛들 및 기지국들을 가질 수도 있음을 인식할 것이다. 원격 유닛들(420, 430, 및 450)은 개선된 차동 전압 모드 드라이버를 포함한다. 도 4는 기지국들(440)로부터 원격 유닛들(420, 430, 및 450)로의 순방향 링크 신호들(480) 및 원격 유닛들(420, 430, 및 450)로부터 기지국들(440)로의 역방향 링크 신호들(490)을 도시한다.

[0036] 도 4에서, 원격 유닛(420)은 모바일 전화로서 도시되고, 원격 유닛(430)은 휴대용 컴퓨터로서 도시되며, 원격 유닛(450)은 무선 로컬 루프 시스템에서 고정 위치 원격 유닛으로서 도시된다. 예를 들어, 원격 유닛들은 셀 전화기들, 핸드-헬드 개인용 통신 시스템들(PCS) 유닛들, 개인 휴대 정보 단말들, 셋톱 박스(set top box), 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 네비게이션 디바이스와 같은 휴대용 데이터 유닛들, 또는 검침 장비(meter reading equipment)와 같은 고정 위치 데이터 유닛들일 수도 있다. 도 4가 본 발명의 교시들에 따른 개선된 차동 전압-모드 드라이버를 이용할 수도 있는 원격 유닛들을 도시하지만, 본 발명은 이들 예시적인 도시된 유닛들로 제한되지 않는다. 예를 들어, 본 발명의 실시예들에 따른 개선된 차동 전압-모드 드라이버는 임의의 디바이스에서 적절히 이용될 수도 있다.

[0037] 특정한 회로가 기재되었지만, 기재된 회로 모두가 기재된 실시예들을 실시하도록 요구되지는 않다는 것이 당업자에 의해 인식될 것이다. 또한, 특정한 잘 알려진 회로들은 본 발명에 대한 포커스(focus)를 유지하기 위해 설명되지 않았다.

[0038] 여기에 설명된 방법들은, 애플리케이션에 의존하여 다양한 수단에 의해 구현될 수도 있다. 예를 들어, 이들 방법들은 하드웨어, 펌웨어, 소프트웨어, 또는 이들의 임의의 결합으로 구현될 수도 있다. 하드웨어 구현에 대해, 프로세싱 유닛들은, 하나 또는 그 초과의 주문형 집적 회로(ASIC)들, 디지털 신호 프로세서(DSP)들, 디지털 신호 프로세싱 디바이스(DSPD)들, 프로그래밍 가능 로직 디바이스(PLD)들, 필드 프로그래밍 가능 게이트 어레이(FPGA)들, 프로세서들, 제어기들, 마이크로-제어기들, 마이크로프로세서들, 전자 디바이스들, 여기에 설명된 기능들을 수행하도록 설계된 다른 전자 유닛들, 또는 이들의 결합 내에 구현될 수도 있다.

[0039] 펌웨어 및/또는 소프트웨어 구현에 대해, 방법들은 여기에 설명된 기능들을 수행하는 모듈들(예를 들어, 절차들, 함수들 등)을 이용하여 구현될 수도 있다. 명령들을 유형으로 구현하는 임의의 머신 또는 컴퓨터 관독 가능 매체는, 여기에 설명된 방법들을 구현할 시에 사용될 수도 있다. 예를 들어, 소프트웨어 코드는 메모리에 저장되고 프로세서에 의해 실행될 수도 있다. 프로세서에 의해 실행된 경우, 실행중인 소프트웨어 코드는, 여기에 제시된 교시들의 상이한 양상들의 다양한 방법들 및 기능들을 구현하는 동작 환경을 생성한다. 메모리는 프로세서 내부 또는 프로세서 외부에 구현될 수도 있다. 여기에 사용된 바와 같이, 용어 "메모리"는 임의의 타입의 장기, 단기, 휴발성, 비휘발성, 또는 다른 메모리를 지칭하며, 임의의 특정한 타입의 메모리 또는 메모리들의 수, 또는 메모리가 저장되는 매체들의 타입에 제한되지 않는다.

[0040] 여기에 설명된 방법들 및 기능들을 정의하는 소프트웨어 코드를 저장하는 머신 또는 컴퓨터 관독 가능 매체는 물리적 컴퓨터 저장 매체들을 포함한다. 저장 매체는 컴퓨터에 의해 액세스될 수 있는 임의의 이용가능한 매체일 수도 있다. 제한이 아닌 예로서, 그러한 컴퓨터-관독가능 매체들은 RAM, ROM, EEPROM, CD-ROM 또는 다른 광학 디스크 저장부, 자기 디스크 저장 또는 다른 자기 저장 디바이스들, 또는 명령들 또는 데이터 구조들의 형태로 원하는 프로그램 코드를 저장하는데 사용될 수 있고 컴퓨터에 의해 액세스될 수 있는 임의의 다른 매체를 포함할 수 있다. 여기에 사용된 바와 같이, 디스크(disk) 및/또는 디스크(disc)는 컴팩트 디스크(disc)(CD), 레이저 디스크(disc), 광학 디스크(disc), DVD(digital versatile disc), 플로피 디스크(disk) 및 블루-레이 디스크(disc)를 포함하며, 여기서, 디스크(disk)들은 일반적으로 데이터를 자기적으로 재생하지만, 디스크(disc)들은 레이저들을 이용하여 광학적으로 데이터를 재생한다. 상기의 결합들이 또한 컴퓨터 관독가능 매체들의 범위 내에 포함되어야 한다.

[0041]

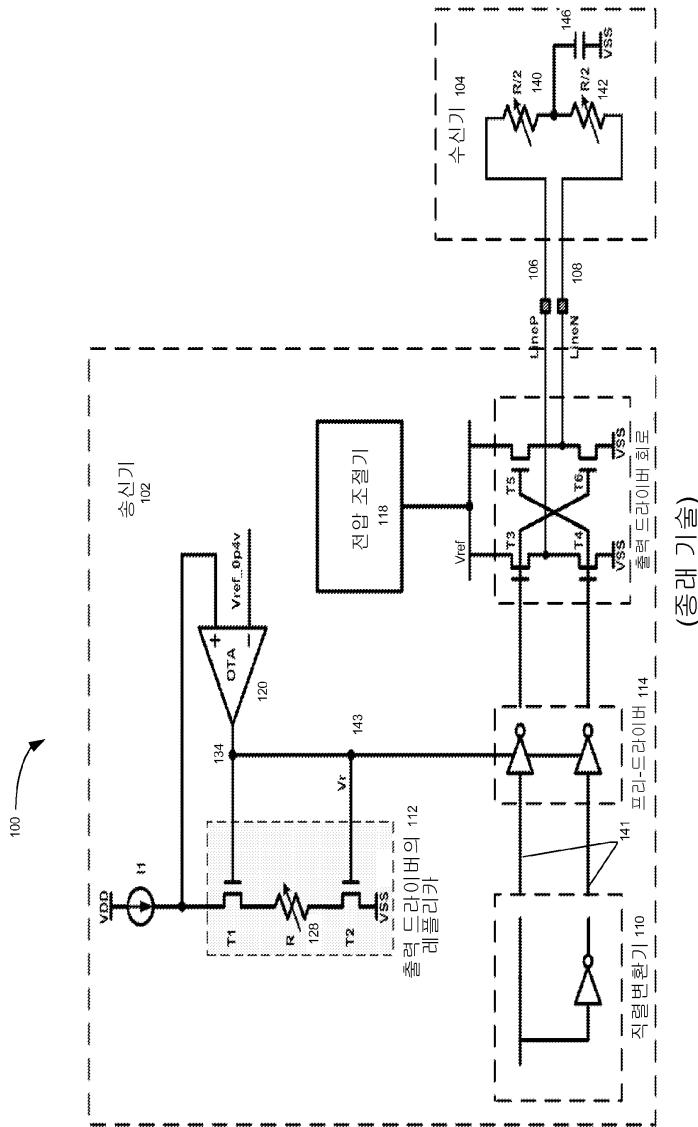
컴퓨터 관독가능 매체 상의 저장에 부가하여, 명령들 및/또는 데이터는 통신 장치에 포함된 송신 매체들 상의 신호들로서 제공될 수도 있다. 예를 들어, 통신 장치는 명령들 및 데이터를 표시하는 신호들을 갖는 트랜시버를 포함할 수도 있다. 명령들 및 데이터는, 하나 또는 그 초과의 프로세서들로 하여금 청구항들에서 약술된 기능들을 구현하게 하도록 구성된다.

[0042]

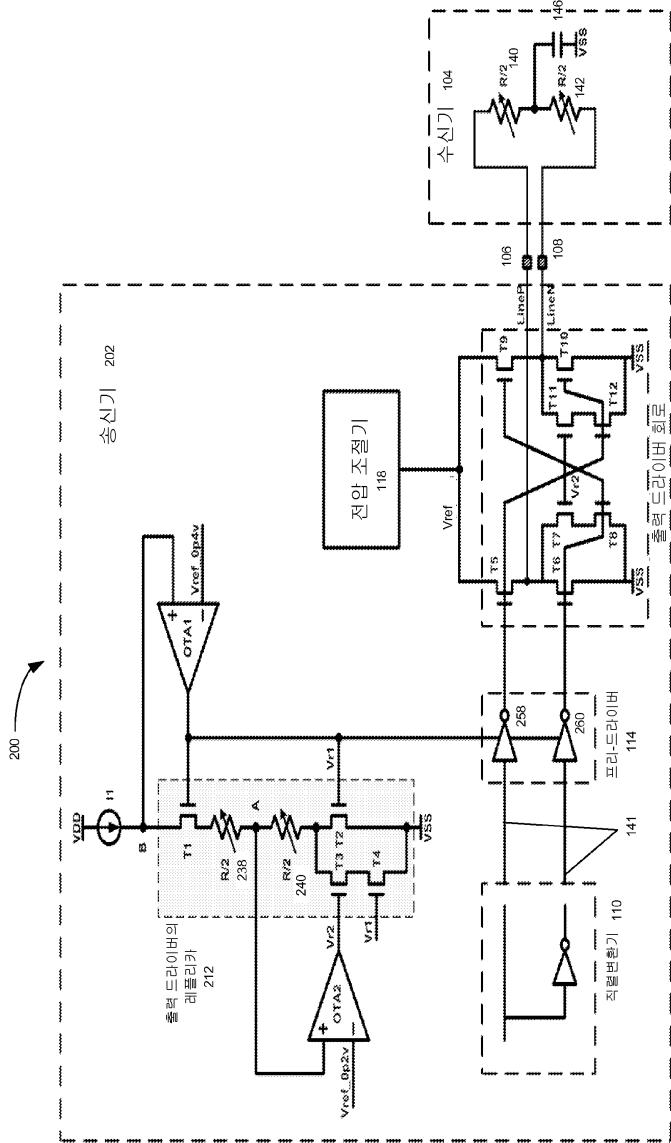
본 발명의 교시들 및 그들의 이점들이 상세히 설명되었지만, 첨부된 청구항들에 의해 정의된 바와 같은 교시들의 기술을 벗어나지 않으면서 다양한 변화들, 치환들 및 수정들이 여기서 행해질 수 있음을 이해해야 한다. 또한, 본 발명의 명세서의 범위는, 그 명세서에 설명된 프로세스, 머신, 제조법, 재료의 합성, 수단, 방법들 및 단계들의 특정한 양상들로 제한되도록 의도되지 않는다. 당업자가 본 발명으로부터 용이하게 인식할 바와 같이, 여기에 설명된 대응하는 양상들과 실질적으로 동일한 기능을 수행하거나 실질적으로 동일한 결과를 달성하는, 현재 존재하거나 추후에 개발될 프로세스들, 머신들, 제조법, 재료의 합성, 수단, 방법들, 또는 단계들이 본 발명의 교시들에 따라 이용될 수도 있다. 따라서, 첨부된 청구항들은 그들의 범위 내에, 그러한 프로세스들, 머신들, 제조법, 재료의 합성, 수단, 방법들, 또는 단계들을 포함하도록 의도된다.

도면

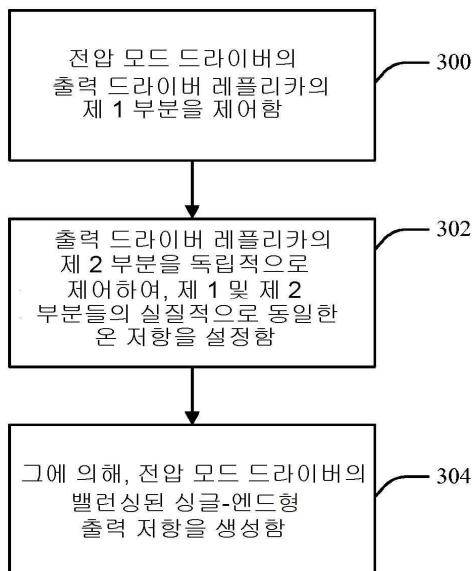
도면1



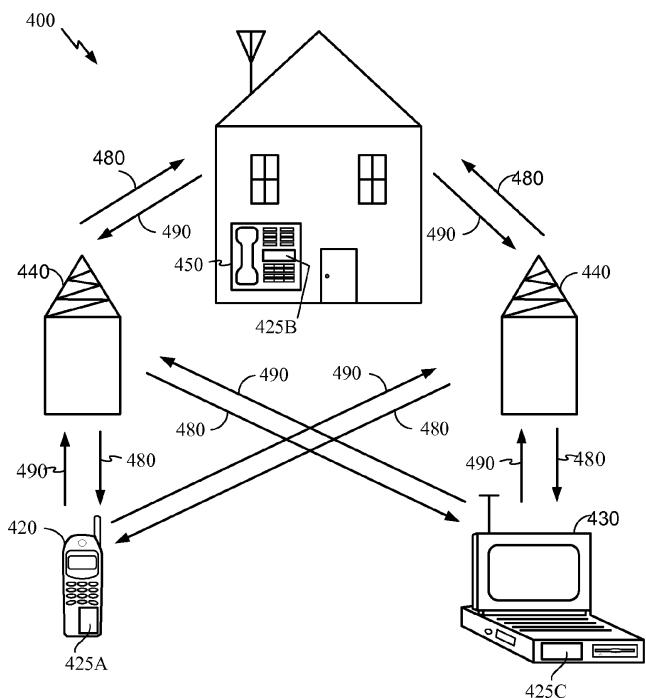
도면2



도면3



도면4



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제10항 4째줄

【변경전】

상기 제 2 부분들

【변경후】

제 2 부분들