



(12) 发明专利申请

(10) 申请公布号 CN 102089983 A

(43) 申请公布日 2011.06.08

(21) 申请号 200980107361.3

(22) 申请日 2009.03.03

(30) 优先权数据

12/041,403 2008.03.03 US

(85) PCT申请进入国家阶段日

2010.09.02

(86) PCT申请的申请数据

PCT/US2009/035908 2009.03.03

(87) PCT申请的公布数据

W02009/111491 EN 2009.09.11

(71) 申请人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 孙博 杨兹翔

(74) 专利代理机构 北京律盟知识产权代理有限公司

责任公司 11287

代理人 宋献涛

(51) Int. Cl.

H03M 1/50 (2006.01)

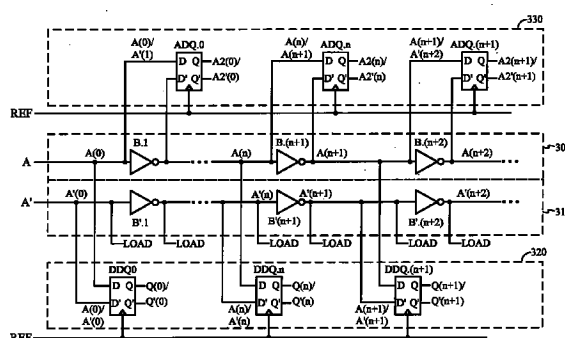
权利要求书 2 页 说明书 4 页 附图 5 页

(54) 发明名称

高速时间-数字转换器

(57) 摘要

本发明揭示用于使得时间-数字转换器(TDC)能够以子反相器延迟分辨率进行取样的技术。在一实施例中,到所述TDC中的差分D-Q触发器的输入被耦合到单端信号和所述信号的经延迟和经反相版本,以允许所述信号的时间内插。本发明进一步揭示的是用以平衡所述TDC内的第一延迟线与互补延迟线的负载的技术。



1. 一种时间 - 数字转换器 (TDC), 其包含:

延迟线, 其用于产生信号 A 的至少一个经延迟版本 A(m), 其中 A(m) 相对于 A 延迟了 m 个延迟单位; 以及

取样机构, 其用于在一时刻对 A(m) 与信号 B[A(m)] 之间的差异进行取样, 其中 B[A(m)] 相对于 A 延迟了至少一个延迟单位。

2. 根据权利要求 1 所述的 TDC, 所述信号 B[A(m)] 为信号 A(m+1), 其中 A(m+1) 相对于 A 延迟了 m+1 个延迟单位。

3. 根据权利要求 2 所述的 TDC, 每一延迟单位对应于一单位缓冲器的延迟。

4. 根据权利要求 3 所述的 TDC, 所述单位缓冲器为单一反相器。

5. 根据权利要求 1 所述的 TDC, 所述取样机构为差分 D-Q 触发器, 信号 A(n) 耦合到所述 D-Q 触发器的 D 输入, 信号 B 耦合到所述 D-Q 触发器的 D' 输入。

6. 根据权利要求 5 所述的 TDC, 所述触发器对差分输入 D/D' 的电压极性进行取样。

7. 根据权利要求 5 所述的 TDC, 所述延迟线进一步产生信号 A 的多个经延迟版本 A(n), 所述取样机构进一步对所述信号 A(n) 中的每一者与对应信号 B[A(n)] 之间的差异进行取样, 其中每一 B[A(n)] 相对于对应 A(n) 延迟了所述至少一个延迟单位。

8. 根据权利要求 7 所述的 TDC, 其进一步包含用于产生与 A 互补的信号 A' 的多个经延迟版本 A' (n) 的互补延迟线, 所述 TDC 进一步包含用于对每一信号 A(n) 与对应信号 A' (n) 之间的差异进行取样的多个差分 D-Q 触发器。

9. 根据权利要求 8 所述的 TDC, 所述互补延迟线耦合到至少一个负载以用于平衡所述延迟线的负载与所述互补延迟线的负载。

10. 一种用于将时间间隔转换成数字表示的方法, 所述方法包含:

产生信号 A 的至少一个经延迟版本 A(m), 其中 A(m) 相对于 A 延迟了 m 个延迟单位; 以及

在一时刻对 A(m) 与信号 B[A(m)] 之间的差异进行取样, 其中 B[A(m)] 相对于 A 延迟了至少一个延迟单位。

11. 根据权利要求 10 所述的方法, 所述信号 B[A(m)] 为信号 A(m+1), 其中 A(m+1) 相对于 A 延迟了 m+1 个延迟单位。

12. 根据权利要求 11 所述的方法, 每一延迟单位对应于一单位缓冲器的延迟。

13. 根据权利要求 12 所述的方法, 所述单位缓冲器为单一反相器。

14. 根据权利要求 10 所述的方法, 由差分 D-Q 触发器执行所述取样, 信号 A(n) 耦合到所述 D-Q 触发器的 D 输入, 信号 B 耦合到所述 D-Q 触发器的 D' 输入。

15. 根据权利要求 14 所述的方法, 所述触发器对差分输入 D/D' 的电压极性进行取样。

16. 根据权利要求 14 所述的方法, 其进一步包含产生信号 A 的多个经延迟版本 A(n), 取样机构进一步对所述信号 A(n) 中的每一者与对应信号 B[A(n)] 之间的差异进行取样, 其中每一 B[A(n)] 相对于对应 A(n) 延迟了所述至少一个延迟单位。

17. 根据权利要求 16 所述的方法, 其进一步包含产生与 A 互补的信号 A' 的多个经延迟版本 A' (n), 所述方法进一步包含对每一信号 A(n) 与对应信号 A' (n) 之间的差异进行取样。

18. 根据权利要求 17 所述的方法, 其进一步包含将至少一个负载耦合到用于产生所述

信号 $A'(n)$ 的延迟线,以平衡所述延迟线与用于产生信号 $A(n)$ 的延迟线。

19. 一种时间-数字转换器 (TDC),其包含:

用于产生信号 A 的至少一个经延迟版本 $A(m)$ 的装置,其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位;以及

用于在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样的装置,其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

20. 根据权利要求 19 所述的 TDC,所述信号 $B[A(m)]$ 为信号 $A(m+1)$,其中 $A(m+1)$ 相对于 A 延迟了 $m+1$ 个延迟单位。

21. 根据权利要求 20 所述的 TDC,每一延迟单位对应于一单位缓冲器的延迟。

22. 根据权利要求 21 所述的 TDC,所述单位缓冲器为单一反相器。

23. 根据权利要求 19 所述的 TDC,所述用于对差异进行取样的装置包含 D-Q 触发器,信号 $A(n)$ 耦合到所述 D-Q 触发器的 D 输入,信号 B 耦合到所述 D-Q 触发器的 D' 输入。

24. 一种用于将时间间隔转换成数字表示的计算机程序产品,所述产品包含:

计算机可读媒体,其包含:

用于致使计算机产生信号 A 的至少一个经延迟版本 $A(m)$ 的代码,其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位;以及

用于致使计算机在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样的代码,其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

25. 根据权利要求 24 所述的计算机程序产品,所述信号 $B[A(m)]$ 为信号 $A(m+1)$,所述计算机可读媒体进一步包含用于致使 $A(m+1)$ 相对于 A 延迟 $m+1$ 个延迟单位的代码。

26. 根据权利要求 25 所述的计算机程序产品,每一延迟单位对应于一单位缓冲器的延迟。

27. 根据权利要求 24 所述的计算机程序产品,所述用于致使计算机对差异进行取样的代码包含用于进行以下操作的代码:

致使所述取样由差分 D-Q 触发器执行;

使信号 $A(n)$ 耦合到所述触发器的 D 输入;以及

使信号 B 耦合到所述 D-Q 触发器的 D' 输入。

28. 根据权利要求 27 所述的计算机程序产品,所述计算机可读媒体进一步包含:

用于致使计算机产生信号 A 的多个经延迟版本 $A(n)$ 的代码,其中每一 $B[A(n)]$ 相对于对应 $A(n)$ 延迟了所述至少一个延迟单位。

高速时间 - 数字转换器

技术领域

[0001] 本发明涉及时间 - 数字转换器 (TDC) 的设计, 且更具体来说, 涉及具有子单位延迟分辨率的 TDC 的设计。

背景技术

[0002] 时间 - 数字转换器经设计以产生在两个事件之间逝去的时间间隔的数字表示。正如模 / 数转换器 (ADC) 离散化模拟信号振幅一样, TDC 离散化时间间隔。实际时间间隔与所述时间间隔的离散化版本之间的差异被称为量化误差, 且由 TDC 分辨率确定。

[0003] TDC 分辨率通常受 TDC 的延迟线中的单位单元的延迟限制。举例来说, 所述延迟可为反相器的门延迟, 其为所使用的特定半导体处理技术的特性。对于某些高速 TDC 应用, 将需要具有改进 TDC 分辨率以超过单位单元的延迟的设计技术。

发明内容

[0004] 本发明的一方面提供一种时间 - 数字转换器, 其包含: 延迟线, 其用于产生信号 A 的经延迟版本 $A(m)$, 其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位; 以及取样机构, 其用于在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样, 其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

[0005] 本发明的另一方面提供一种用于将时间间隔转换成数字表示的方法, 所述方法包含: 产生信号 A 的至少一个经延迟版本 $A(m)$, 其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位; 以及在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样, 其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

[0006] 本发明的又一方面提供一种时间 - 数字转换器 (TDC), 其包含: 用于产生信号 A 的至少一个经延迟版本 $A(m)$ 的装置, 其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位; 以及用于在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样的装置, 其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

[0007] 本发明的又一方面提供一种用于将时间间隔转换成数字表示的计算机程序产品, 所述产品包含计算机可读媒体, 所述计算机可读媒体包含: 用于致使计算机产生信号 A 的至少一个经延迟版本 $A(m)$ 的代码, 其中 $A(m)$ 相对于 A 延迟了 m 个延迟单位; 以及用于致使计算机在一时刻对 $A(m)$ 与信号 $B[A(m)]$ 之间的差异进行取样的代码, 其中 $B[A(m)]$ 相对于 A 延迟了至少一个延迟单位。

附图说明

[0008] 图 1 描绘现有技术 TDC 的一部分的实施。

[0009] 图 2 说明图 1 中所描绘的信号的时序的实例。

[0010] 图 3 描绘用于实现子反相器延迟分辨率的根据本发明的一实施例。

[0011] 图 4 说明与耦合到触发器 DQ_m 和 $DQ_{(m+1)}$ 的差分输入信号的时序进行比较的耦

合到内插触发器 ADQ. m 的差分输入信号的时序的实例。

[0012] 图 5 描绘根据本发明的方法的步骤。

具体实施方式

[0013] 图 1 描绘现有技术 TDC 的一部分的实施。在图 1 中,各具有延迟 T_D 的反相缓冲器 B. n 形成延迟线 100。延迟线 100 产生原始单端信号 A 的经渐进延迟版本 A(n),其中 n 为在从零(无延迟)直到延迟线 100 的最大延迟的范围内的索引。

[0014] 在图 1 中还展示与 A 互补的信号 A'。信号 A 和 A' 为彼此的逻辑反相,且允许 TDC 数据路径中的差分信号处理。差分处理优于单端处理的优点是此项技术中众所周知的,且包括(例如)对触发器的输入和输出处的共模噪声的较佳抑制。A' 具备其自身的延迟线 110,延迟线 110 使用反相缓冲器 B'. n 产生 A' 的经渐进延迟版本 A'(n)。

[0015] 图 1 进一步描绘多个差分 D-Q 触发器 120。每一 D-Q 触发器经设计以在信号 REF 的上升沿上对其差分输入 D/D' 处的电压(或电流)差进行取样。应注意,在本说明书中和在权利要求书中,术语 X/Y 表示由单端信号 X 和 Y 构成的差分信号。每一触发器在后续时间将其差分输入处的经取样电压差的逻辑值提供到差分触发器输出 Q/Q'。举例来说,在一实施例中,如果单端输入 D 具有高于单端输入 D' 的电压电平的电压电平,则差分输出 Q/Q' 可在后续时间产生“高”(HIGH)电平,且反之亦然。在本说明书中,为便于描述起见,逻辑电平“高”将与正差分输入信号 D/D' 相关联。所属领域的技术人员将认识到,所述论述还可应用于相反惯例。

[0016] 所属领域的技术人员还将认识到,替代 TDC 实施方案可使用除了 D-Q 触发器之外的差分取样机构。本发明的技术可容易地应用于所述替代实施方案。

[0017] 在图 1 中,到每一触发器 DQ. n 的输入 D/D' 耦合到从延迟线 100 和 110 分接的对应的差分输入 A(n)/A'(n)。可看到,总地来说,所述触发器 DQ. n 同时在 REF 的上升沿上对差分信号 A/A' 的经渐进延迟版本 A(n)/A'(n) 进行取样。通过将所述多个触发器输出 Q/Q' 耦合到解码器(未图示),可确定 REF 的上升沿与信号 A/A' 中的逻辑转变之间的相对时序。TDC 可输出如此测量的相对时序的离散化表示(未图示)。

[0018] 图 2 说明图 1 中所描绘的信号的时序的实例。在图 2 中,曲线 200 展示时间 t_s 处信号 REF 的上升沿。曲线 210 展示耦合到触发器 DQ. m 的输入 D/D' 的差分信号 A(m)/A'(m),其中 m 为所描绘的信号的具体例子的索引。曲线 220 展示耦合到触发器 DQ. (m+1) 的输入 D/D' 的差分信号 A(m+1)/A'(m+1)。DQ. (m+1) 为紧接在图 1 的触发器 120 中的触发器 DQ. m 后面的触发器。归因于由缓冲器 B. m 和 B'. m 引入的反相, A(m)/A'(m) 与 A(m+1)/A'(m+1) 之间的比较应考虑到两个差分信号之间极性上的差异。应注意,在替代实施例中,如果(例如)来自延迟线 100 和 110 的信号 A(n)/A'(n) 在到图 1 的连续触发器的输入 D/D' 之间交替,则可不存在所述信号反相。预期所述实施例在本发明的范围内。

[0019] 在图 2 中,看到,触发器 DQ. m 在时间 t_s 在 REF 的上升沿上对逻辑“低”(LOW)进行取样,而触发器 DQ. (m+1) 也在时间 t_s 对逻辑“低”进行取样。归因于先前描述的信号反相,由触发器 DQ. m 和 DQ. (m+1) 取样的两个连续的“低”指示在 REF 的上升沿之前在从 m T_D 到 (m+1) T_D 的时间间隔期间在信号 A 中发生逻辑转变。应注意,因为图 1 中的现有技术 TDC 的分辨率限于单一反相器延迟 T_D ,所以 TDC 不能够以好于 $\pm T_D/2$ 的准确性来确定逻辑转变的

时序。

[0020] 可替代地参考原始信号 A/A' 的经连续延迟版本的过零时间之间的差异来理解图 1 中的 TDC 的分辨率。过零时间表示差分信号从逻辑“高”转变到逻辑“低”或从逻辑“低”转变到逻辑“高”时的时间。在图 2 中,时刻 $t(m)$ 和 $t(m+1)$ 分别反映差分信号 $A(m)/A'(m)$ 和 $A(m+1)/A'(m+1)$ 的过零时间。可将 TDC 的时序分辨率计算为 $t(m+1)-t(m)$,其对应于单一延迟缓冲器的延迟 T_D 。为改进 TDC 的分辨率,将需要减少 TDC 中可用的连续过零时间之间的差异。

[0021] 根据本发明,可通过利用例如图 3 中所描绘的替代 TDC 架构来实现子反相器延迟分辨率。

[0022] 在图 3 中,除了 D-Q 触发器 $DQ.n$ 组 320 之外还提供“内插”触发器 $ADQ.n$ 组 330。每一内插触发器 $ADQ.n$ 对差分输入 D/D' 进行取样以产生差分输出 Q/Q' 。到每一 $ADQ.n$ 的 D 输入耦合到由延迟线 300 产生的信号 $A(n)$,而 D' 输入耦合到由延迟线 300 产生的信号 $A(n+1)$ 。看到 $ADQ.n$ 的 D 和 D' 输入为间隔开一个单位延迟(例如,一个反相器延迟)的彼此的反相版本。在图 3 中展示的实施例中,将虚设负载“LOAD”的例子提供到延迟线 310 以平衡延迟线 310 上的负载与延迟线 300 上的负载。

[0023] 图 4 说明与耦合到 $DQ.m$ 和 $DQ.(m+1)$ 的差分输入信号的时序进行比较的耦合到单一触发器 $ADQ.m$ 的差分输入信号的时序的实例。在图 4 中,曲线 400 展示与图 2 中所展示的参考信号 REF 相同的参考信号 REF。曲线 410 和 420 分别展示耦合到 $DQ.m$ 和 $DQ.(m+1)$ 的输入的差分信号 $A(m)/A'(m)$ 和 $A(m+1)/A'(m+1)$ 。曲线 415 展示耦合到 $ADQ.m$ 的输入的差分输入信号 $A(m)/A(m+1)$ 。

[0024] 在曲线 410 和 420 中,类似于图 2 中的曲线 210 和 220,分别将过零时间展示为 $t(m)$ 和 $t(m+1)$ 。然而,在曲线 415 中,将 $A(m)/A(m+1)$ 的过零时间展示为 $t'(m)$,其位于 $t(m)$ 与 $t(m+1)$ 之间。所描绘的方案有效地向 $ADQ.m$ 呈现具有大于 $m T_D$ 但小于 $(m+1)T_D$ 的延迟的信号 A/A' 的“经内插”版本。假设所有信号具有相等的上升和下降时间,则所述延迟将大致为 $m T_D$ 与 $(m+1)T_D$ 之间的一半处。通过如图 3 中所展示提供多个触发器 $ADQ.n$ 330,可因此以小于单位延迟(例如,单一反相器的延迟 T_D)的时序分辨率对信号 A 进行取样。

[0025] 应注意,视实施例而定,经内插的信号相对于原始信号的实际延迟可大于或小于 $m T_D$ 与 $(m+1)T_D$ 之间的一半处。所属领域的技术人员将认识到,影响经内插的信号的实际延迟的因素可包括归因于(例如)装置失配和/或工艺变化而引起的缓冲器的上升和下降时间上的不平衡。在一实施例中,可通过(例如)监视上升和下降时间并从最终测量消除所预期的不准确性而将归因于上升和下降时间上的不平衡而引起的 TDC 取样的电平上的变化考虑在 TDC 测量内。

[0026] 所属领域的技术人员将认识到,在仍使用本发明的技术的同时,可对图 3 中展示的实施例进行各种修改。在一实施例中,为补偿缓冲器 $B.n$ 的反相特征,到触发器 $DQ.n$ 的差分输入可在极性上连续地翻转。

[0027] 所属领域的技术人员还将认识到,在替代实施例中,可使用非反相缓冲器来取代图 1 和图 3 中所展示的反相缓冲器 $B.n$ 。在此情况下,到内插 D-Q 触发器 $ADQ.n$ 的输入 D/D' 可耦合到信号 $A(n)/A'(n+1)$,其中从对应于原始信号 A 的第一延迟线分接 $A(n)$,且从对应于互补信号 A' 的第二延迟线分接 $A'(n+1)$ 。预期这些和其它实施例将在本发明的范

围内。

[0028] 注意,选择所描述的过零时间仅为了说明取样机构在 TDC 量化边界附近处的行为。所属领域的技术人员将认识到,仅为了说明的目的而提及过零时间,且典型差分输入信号 A 在任意时间周期上可通常保持恒定,而不会转变到另一电平。

[0029] 图 5 描绘根据本发明的方法的步骤。在图 5 中,在步骤 500 处产生信号 A 的经延迟版本 $A(n)$ 和 $A'(n)$ 。在步骤 510 处,在 REF 的上升沿上对 $A(n)/A'(n)$ 进行取样。在步骤 520 处,也在 REF 的上升沿上对 $A(n)/A(n+1)$ 进行取样。在步骤 530 处,将所述样本提供到解码器以供进一步处理。所属领域的技术人员将认识到,图 5 中所描绘的步骤仅为了说明的目的,且无意将本发明的范围限于所展示的任何特定步骤。

[0030] 在一个或一个以上示范性实施例中,可以硬件、软件、固件或其任何组合实施所描述的功能。如果以软件实施,则可将所述功能作为一个或一个以上指令或代码存储于计算机可读媒体上或经由计算机可读媒体来传输。计算机可读媒体包括计算机存储媒体和通信媒体(包括促进计算机程序从一个位置转移到另一位置的任何媒体)。存储媒体可为可由计算机存取的任何可用媒体。以实例而非限制的方式,所述计算机可读媒体可包含 RAM、ROM、EEPROM、CD-ROM 或其它光盘存储装置、磁盘存储装置或其它磁性存储装置,或可用于载运或存储呈指令或数据结构的形式的所要程序代码且可由计算机存取的任何其它媒体。而且,可将任何连接适当地称为计算机可读媒体。举例来说,如果使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)或例如红外线、无线电和微波等无线技术从网站、服务器或其它远程源传输软件,则所述同轴电缆、光纤电缆、双绞线、DSL 或例如红外线、无线电和微波等无线技术均包括于媒体的定义中。如本文中所使用,磁盘和光盘包括压缩光盘(CD)、激光光盘、光盘、数字多功能光盘(DVD)、软盘和蓝光光盘,其中磁盘通常以磁性方式再现数据,而光盘用激光以光学方式再现数据。还应将以上各项的组合包括于计算机可读媒体的范围内。

[0031] 与计算机程序产品的计算机可读媒体相关联的指令或代码可由计算机执行,例如,由一个或一个以上处理器,例如,一个或一个以上数字信号处理器(DSP)、通用微处理器、ASIC、FPGA,或其它等效集成或离散逻辑电路执行。

[0032] 在本说明书中和在权利要求书中,将理解,当一元件被称作“连接到”或“耦合到”到另一元件时,其可直接连接或耦合到另一元件或者可存在介入元件。相比而言,当一元件被称作“直接连接到”或“直接耦合到”另一元件时,不存在介入元件。

[0033] 已描述许多方面和实例。然而,可能对这些实例进行各种修改,且本文中所呈现的原理还可应用于其它方面。这些和其它方面处于所附权利要求书的范围内。

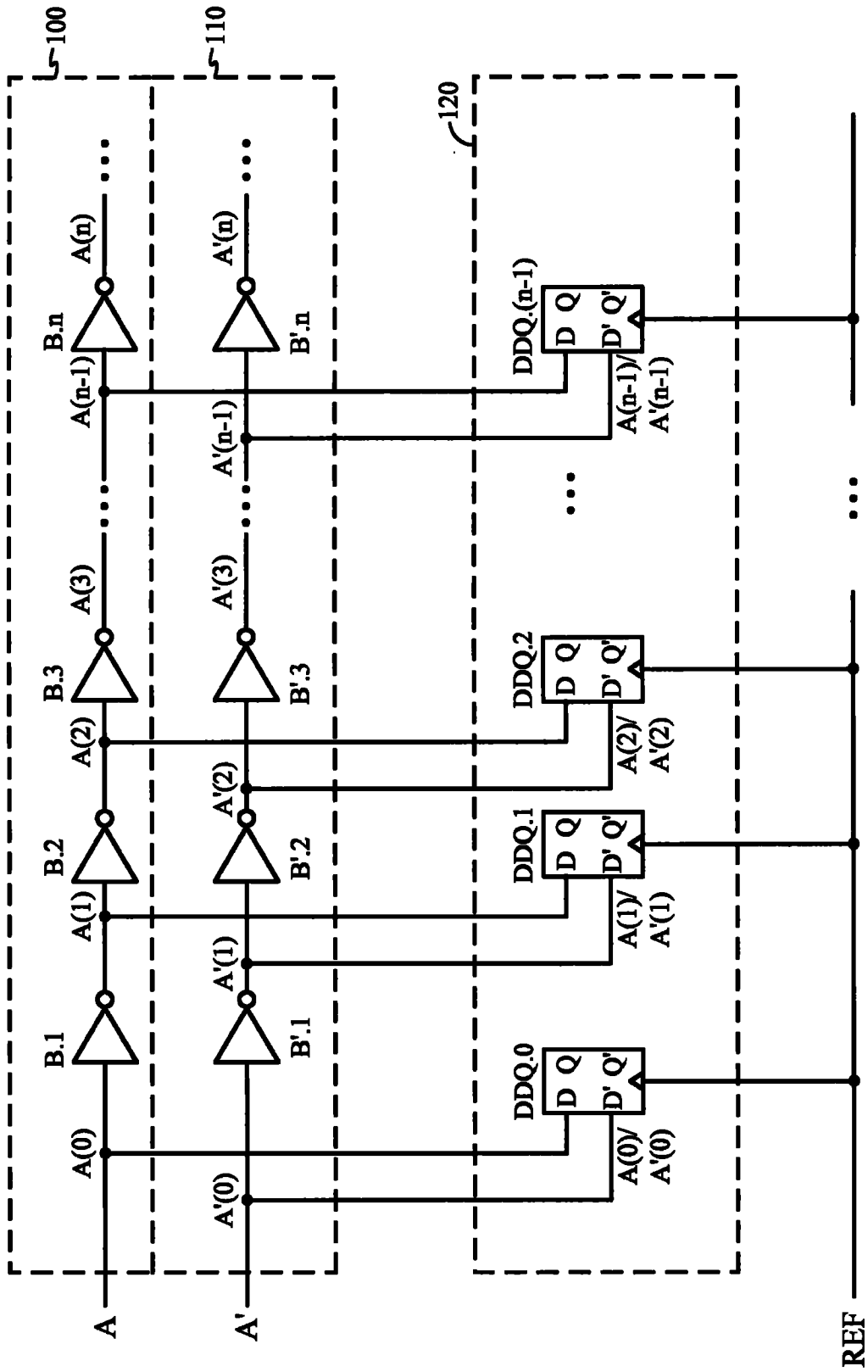


图 1 现有技术

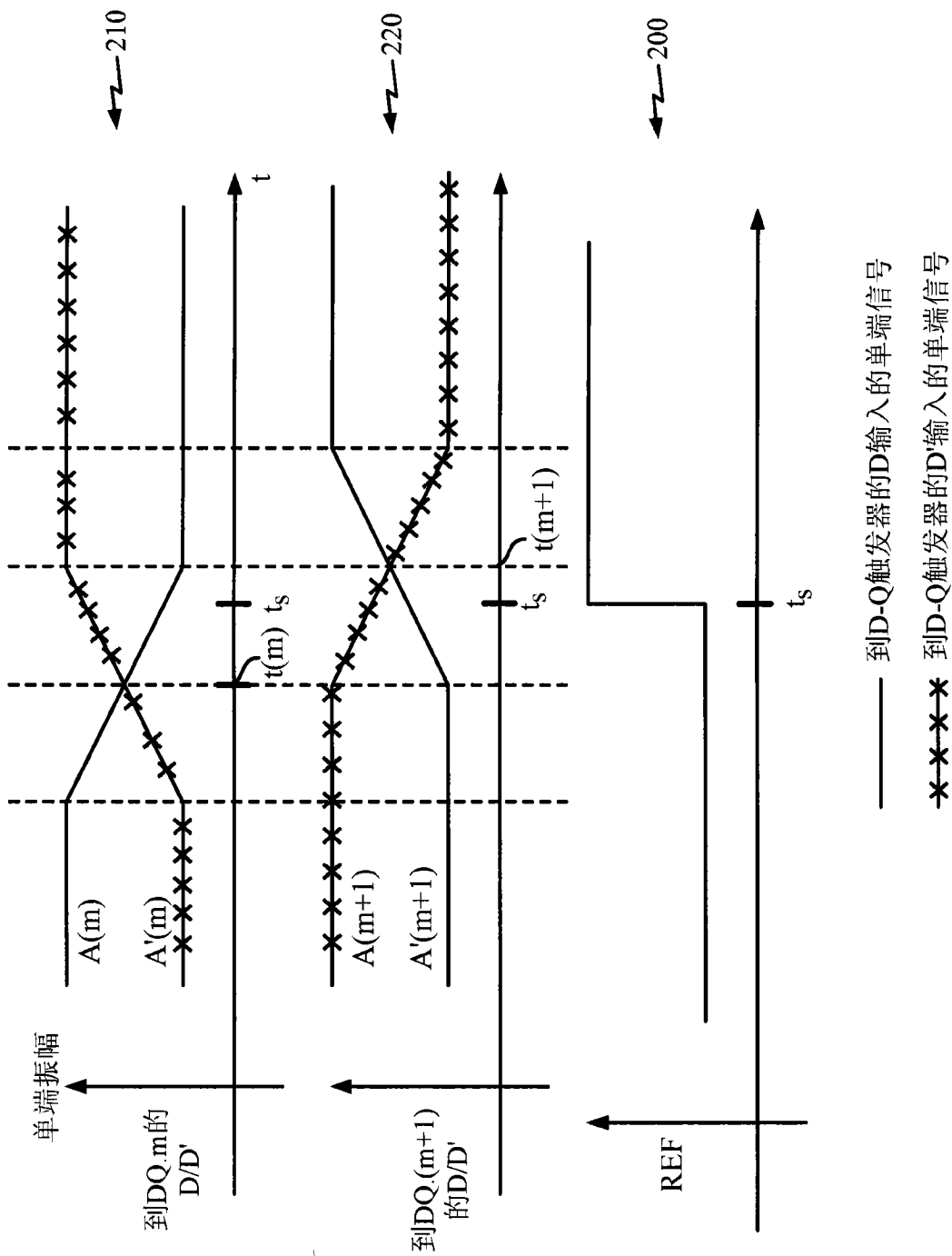


图 2

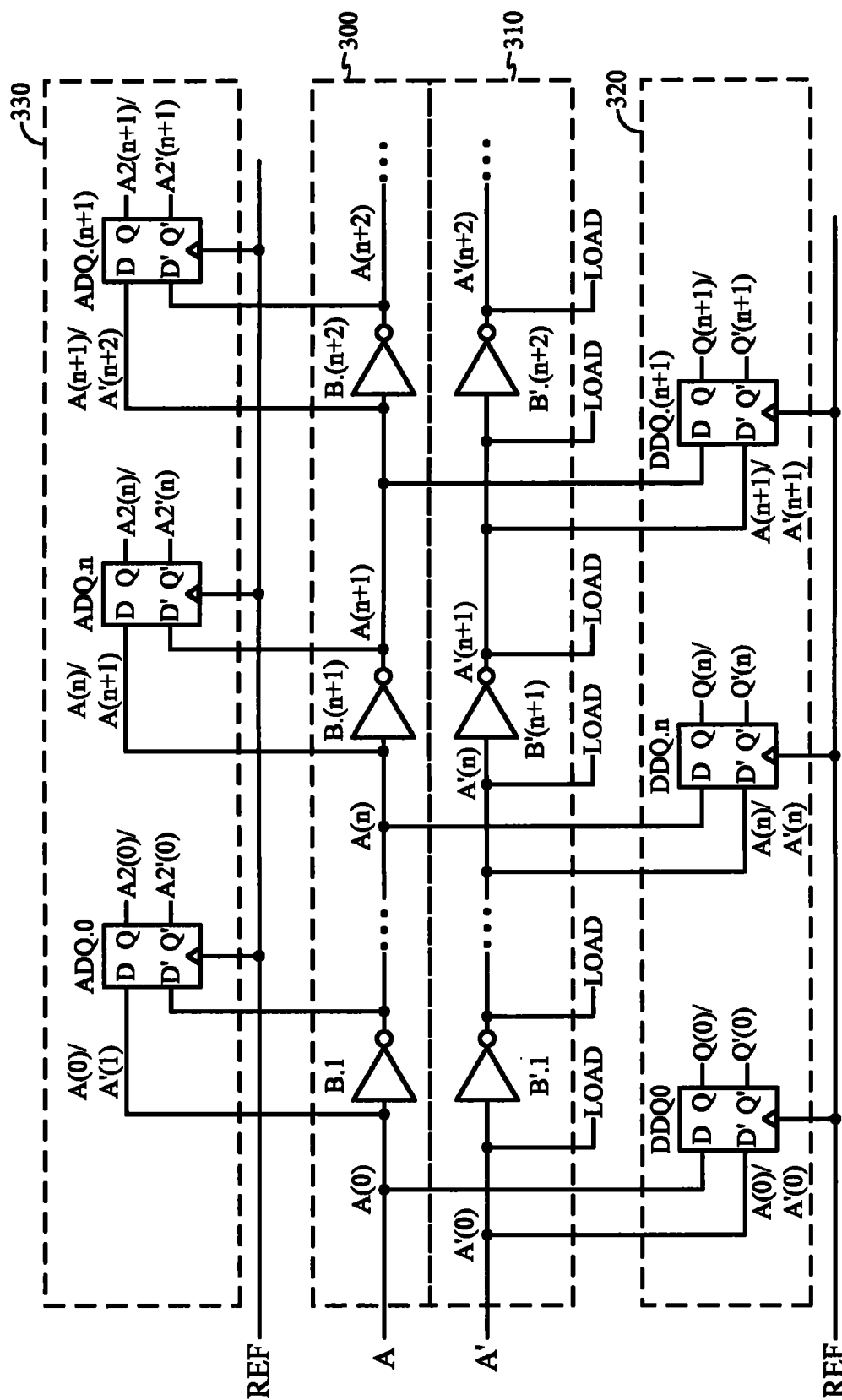
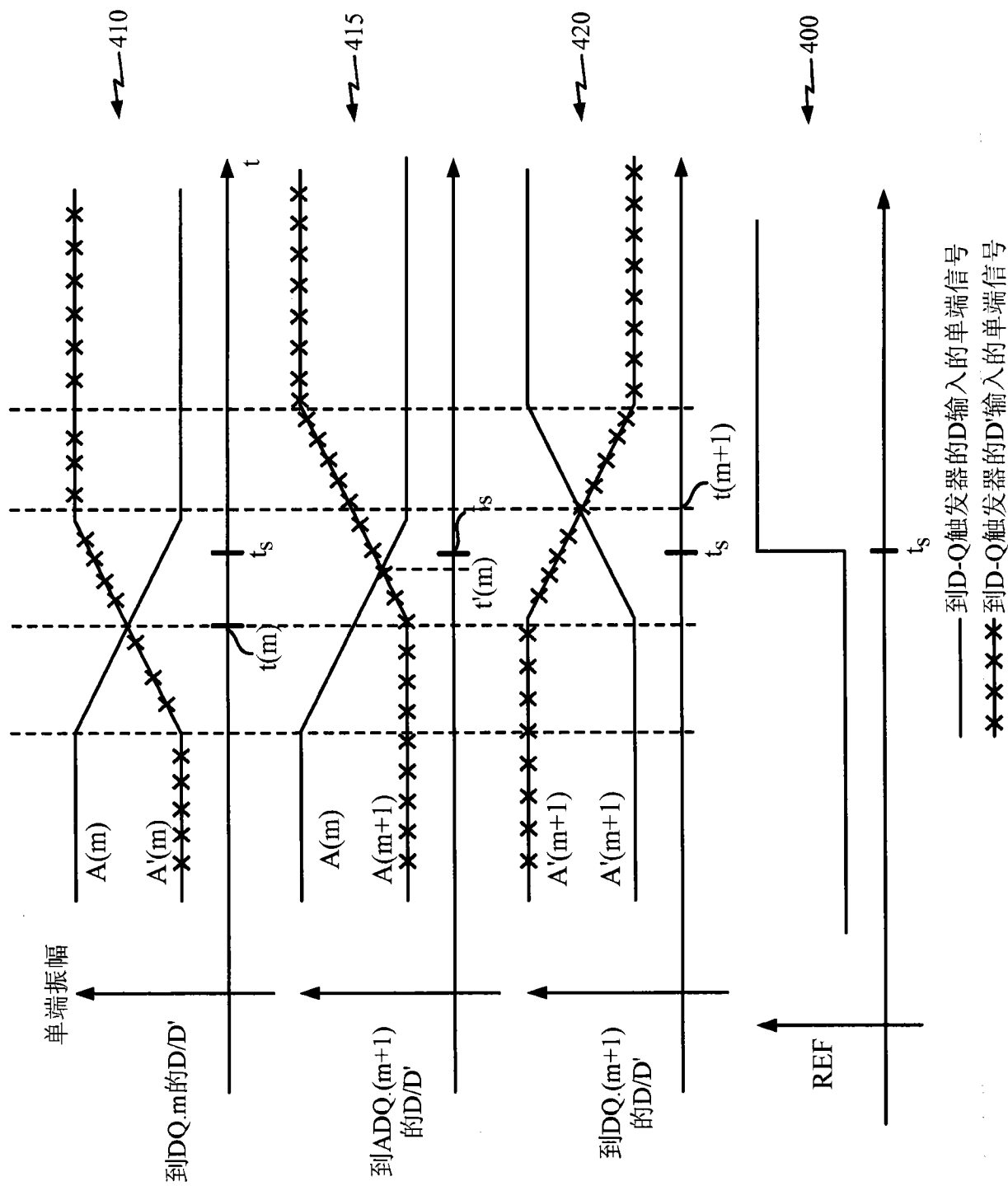


图 3



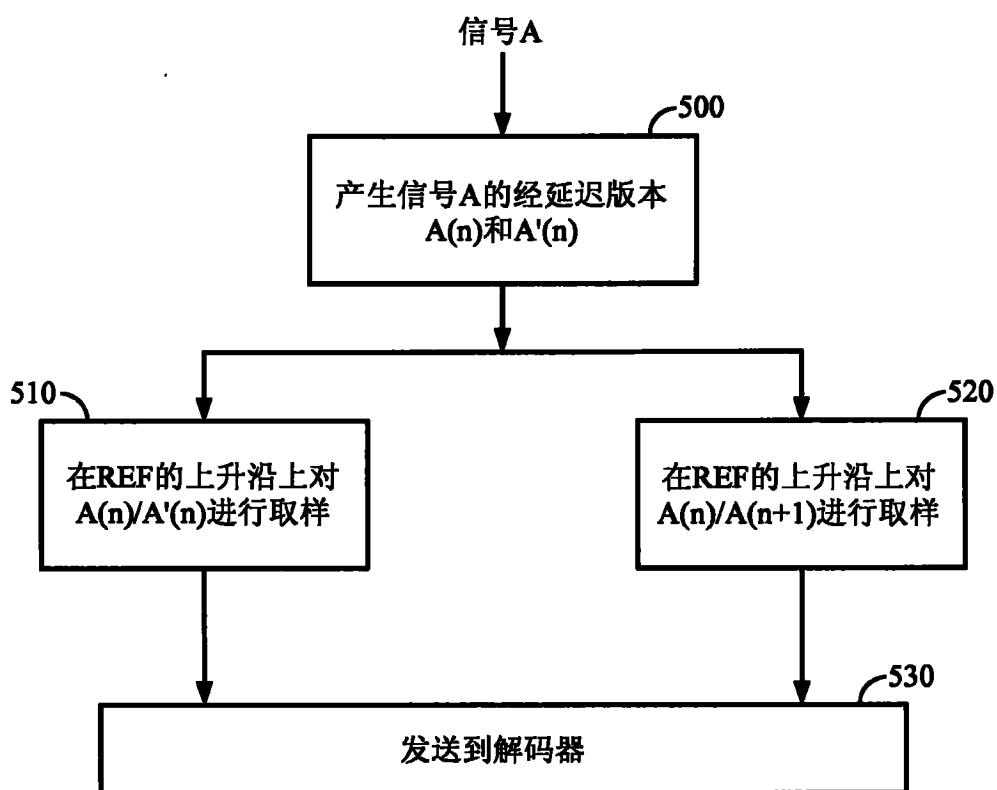


图 5