



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2025년06월11일  
(11) 등록번호 10-2818047  
(24) 등록일자 2025년06월04일

- (51) 국제특허분류(Int. Cl.)  
H01L 21/768 (2006.01) H01L 21/67 (2006.01)
- (52) CPC특허분류  
H01L 21/76837 (2013.01)  
H01L 21/67017 (2013.01)
- (21) 출원번호 10-2020-7010492
- (22) 출원일자(국제) 2018년09월07일  
심사청구일자 2021년09월06일
- (85) 번역문제출일자 2020년04월10일
- (65) 공개번호 10-2020-0042542
- (43) 공개일자 2020년04월23일
- (86) 국제출원번호 PCT/US2018/055049
- (87) 국제공개번호 WO 2019/055317  
국제공개일자 2019년03월21일
- (30) 우선권주장  
15/703,917 2017년09월13일 미국(US)
- (56) 선행기술조사문헌  
KR1020140079431 A\*  
(뒷면에 계속)

- (73) 특허권자  
램 리써치 코포레이션  
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650
- (72) 발명자  
아벨, 조셉 알.  
미국, 97068 오리건, 웨스트 린, 브랜던 플레이스 2195  
아가월, 필킷  
미국, 97007 오리건, 비버턴, 사우스웨스트 테프 라 테라스 9890  
(뒷면에 계속)
- (74) 대리인  
특허법인인벤싱크

전체 청구항 수 : 총 44 항

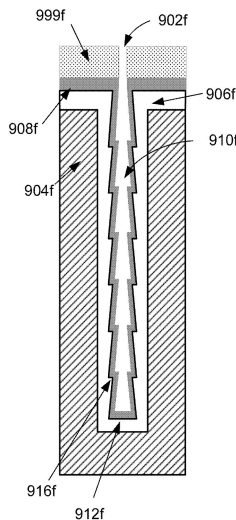
심사관 : 최상원

(54) 발명의 명칭 희생적 에칭 캡 층을 활용하여 고 종횡비 피처들의 유전체 캡층진

(57) 요약

피처들이 멀티-라미네이트 스택이고, 피처들은 양으로 경사진 측벽들을 갖고, 피처들은 음으로 경사진 측벽들을 갖고, 피처들은 재차들어간 프로파일들을 갖고, 그리고/또는 피처들은 측벽 토포그래피를 갖는, 고 종횡비 피처들 내로 재료를 증착하기 위한 방법들 및 장치들이 본 명세서에 기술된다. 방법들은 제 1 양의 재료, 예컨대 유전체 (예를 들어, 실리콘 옥사이드) 를 피처 내로 증착하는 단계 및 기판의 필드 표면 상에 희생적 헬멧을 형성하는 단계, 피처 개구부를 개방하고 그리고/또는 피처의 측벽들을 평탄화하도록 제 1 양의 재료 중 일부를 에칭하는 단계, 및 피처를 충전하기 위해 제 2 양의 재료를 증착하는 단계를 수반한다. 희생적 헬멧은 피처 내로 증착된 제 1 양의 재료와 동일한 재료일 수도 있고 상이한 재료일 수도 있다.

대표도



(52) CPC특허분류

*H01L 21/76813* (2013.01)

*H01L 21/76831* (2013.01)

*H01L 21/76877* (2013.01)

(72) 발명자

**필립스, 리처드**

미국, 97062 오리건, 투알라틴, 사우스웨스트 투알라틴 로드 11865, 85호

**쿠마, 프루쇼탐**

미국, 97124 오리건, 힐스버러, 노스이스트 칼슨 코트 6616

**라브아, 애드리언**

미국, 97132 오리건, 뉴버그, 코요테 루프 12705

(56) 선행기술조사문헌

KR1020140141686 A\*

KR1020160068002 A

KR1020150025224 A

KR1020130049690 A

KR1020090119661 A

KR1020090033449 A

\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

기판 상의 피처를 증진하는 방법에 있어서,

피처를 포함하는 기판을 프로세스 챔버로 제공하는 단계로서, 상기 피처는 피처 개구부 및 측벽 토포그래피 (topography) 를 포함하고, 상기 측벽 토포그래피는 상기 피처의 상기 측벽 상에 스템브들 (stubs) 을 포함하는, 상기 기판을 제공하는 단계;

실리콘-함유 전구체 및 산화제를 사용하여 상기 피처를 증진하기 불충분한 지속기간 동안 상기 피처 내로 상기 측벽 토포그래피 위에 컨포멀하게 제 1 양의 실리콘 옥사이드를 증착하는 단계로서, 이에 의해 상기 측벽 토포그래피를 갖는 상기 제 1 양의 상기 실리콘 옥사이드를 형성하는, 상기 제 1 양의 상기 실리콘 옥사이드를 증착하는 단계;

상기 제 1 양의 상기 실리콘 옥사이드의 상기 측벽 토포그래피를 평탄화하도록 상기 제 1 양의 상기 실리콘 옥사이드 중 적어도 일부를 에칭하기 위해 에천트에 상기 제 1 양의 상기 실리콘 옥사이드를 노출하는 단계; 및

상기 제 1 양의 상기 실리콘 옥사이드를 에칭한 후, 상기 에칭된 제 1 양의 상기 실리콘 옥사이드 위에 제 2 양의 상기 실리콘 옥사이드를 증착하는 단계를 포함하는, 기판 상의 피처를 증진하는 방법.

#### 청구항 2

제 1 항에 있어서,

상기 스템브들은 상기 측벽의 평면형 표면에 수직인 100 Å 내지 300 Å의 치수를 갖는, 기판 상의 피처를 증진하는 방법.

#### 청구항 3

제 1 항에 있어서,

상기 피처 내로 상기 제 1 양의 상기 실리콘 옥사이드를 증착하기 불충분한 상기 지속기간은 상기 기판의 필드 표면 상에 상기 실리콘 옥사이드의 오버버든 (overburden) 을 형성하는, 기판 상의 피처를 증진하는 방법.

#### 청구항 4

제 3 항에 있어서,

상기 제 1 양의 상기 실리콘 옥사이드를 상기 에천트에 노출하는 단계는 상기 피처의 내부에 상대적으로 상기 피처 개구부에서 또는 근방에서 상기 제 1 양의 상기 실리콘 옥사이드 중 적어도 일부를 에칭하는 단계를 포함하는, 기판 상의 피처를 증진하는 방법.

#### 청구항 5

제 1 항에 있어서,

상기 제 2 양의 상기 실리콘 옥사이드는 PECVD (plasma-enhanced chemical vapor deposition) 에 의해 증착되는, 기판 상의 피처를 증진하는 방법.

#### 청구항 6

제 5 항에 있어서,

상기 제 2 양의 상기 실리콘 옥사이드를 증착한 후, 상기 제 1 양의 상기 실리콘 옥사이드를 상기 에천트에 노출하기 위해 사용된 지속기간보다 긴 지속기간 동안 상기 제 2 양의 상기 실리콘 옥사이드를 상기 에천트에 노출하는 단계를 더 포함하는, 기판 상의 피처를 증진하는 방법.

**청구항 7**

제 1 항에 있어서,

상기 피처의 상기 측벽들은 스택으로 적층된 2 이상의 재료들을 포함하는, 기관 상의 피처를 증진하는 방법.

**청구항 8**

제 1 항에 있어서,

상기 제 1 양의 상기 실리콘 옥사이드를 증착하는 단계 및 상기 제 1 양의 상기 실리콘 옥사이드를 상기 에천트에 노출하는 단계는 진공을 파괴하지 않고 수행되는, 기관 상의 피처를 증진하는 방법.

**청구항 9**

제 1 항에 있어서,

상기 제 1 양의 상기 실리콘 옥사이드를 상기 에천트에 노출하는 단계 및 상기 제 2 양의 상기 실리콘 옥사이드를 증착하는 단계는 진공을 파괴하지 않고 수행되는, 기관 상의 피처를 증진하는 방법.

**청구항 10**

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 제 1 양의 상기 실리콘 옥사이드는 ALD (atomic layer deposition) 의 하나 이상의 사이클들에 의해 증착되고, ALD의 사이클 각각은 상기 산화제 및 상기 실리콘-함유 전구체의 펄스들을 교번하는 단계를 포함하는, 기관 상의 피처를 증진하는 방법.

**청구항 11**

제 10 항에 있어서,

상기 산화제의 펄스들 동안 플라즈마가 점화되는, 기관 상의 피처를 증진하는 방법.

**청구항 12**

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 에천트는 질소 트리플루오라이드, 플루오르포름 ( $\text{CHF}_3$ ), 옥타플루오로사이클로부탄 ( $\text{C}_4\text{F}_8$ ), 테트라플루오로메탄 ( $\text{CF}_4$ ), 및 이들의 조합들로 구성된 그룹으로부터 선택되는, 기관 상의 피처를 증진하는 방법.

**청구항 13**

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 피처는 적어도 5  $\mu\text{m}$ 의 깊이를 갖는, 기관 상의 피처를 증진하는 방법.

**청구항 14**

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 피처는 적어도 15:1의 종횡비를 갖는, 기관 상의 피처를 증진하는 방법.

**청구항 15**

기관 상의 피처를 증진하는 방법에 있어서,

피처를 포함하는 기관을 프로세스 챔버로 제공하는 단계로서, 상기 피처는 피처 개구부 및 측벽 토폴로그래피를 포함하고, 상기 측벽 토폴로그래피는 상기 피처의 상기 측벽 상에 스퍼브들을 포함하는, 상기 기관을 제공하는 단계;

실리콘-함유 전구체 및 산화제를 사용하여 상기 피처를 증진하기 불충분한 지속기간 동안 제 1 양의 실리콘 옥사이드를 증착하는 단계;

상기 제 1 양의 상기 실리콘 옥사이드를 증착한 후 그리고 상기 제 1 양의 상기 실리콘 옥사이드를 에천트에 노출하기 전, 상기 피처의 내부에 상대적으로 상기 기관의 필드 표면 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하는 단계;

상기 제 1 양의 상기 실리콘 옥사이드 중 적어도 일부를 에칭하기 위해 상기 에천트에 상기 기관을 노출하는 단계; 및

상기 제 1 양의 상기 실리콘 옥사이드를 에칭한 후, 상기 피처를 적어도 부분적으로 충전하기 위해 상기 에칭된 제 1 양의 상기 실리콘 옥사이드 위에 제 2 양의 옥사이드를 증착하는 단계를 포함하는, 기관 상의 피처를 충전하는 방법.

**청구항 16**

제 15 항에 있어서,

희생적 헬멧은 PECVD에 의해 증착되는, 기관 상의 피처를 충전하는 방법.

**청구항 17**

제 15 항 또는 제 16 항에 있어서,

상기 희생적 헬멧은 실리콘 나이트라이드를 포함하는, 기관 상의 피처를 충전하는 방법.

**청구항 18**

제 15 항 또는 제 16 항에 있어서,

상기 희생적 헬멧은 실리콘 옥사이드를 포함하는, 기관 상의 피처를 충전하는 방법.

**청구항 19**

기관 상의 피처를 충전하는 방법에 있어서,

피처를 포함하는 기관을 프로세스 챔버로 제공하는 단계로서, 상기 피처는 피처 개구부 및 하나 이상의 재차들 어간 (reentrant) 표면들을 갖는 측벽들을 포함하는, 상기 기관을 제공하는 단계;

상기 피처를 충전하기 불충분한 지속기간 동안 상기 피처 내로 상기 측벽들 위에 제 1 양의 재료를 증착하는 단계;

상기 제 1 양의 상기 재료를 증착한 후 그리고 상기 제 1 양의 상기 재료를 에천트에 노출하기 전, 상기 피처의 내부에 상대적으로 상기 기관의 필드 표면 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하는 단계;

상기 피처 내 상기 제 1 양의 상기 재료 중 적어도 일부를 에칭하기 위해 에천트에 상기 제 1 양의 상기 재료를 노출하는 단계; 및

상기 제 1 양의 상기 재료를 에칭한 후, 상기 에칭된 제 1 양의 상기 재료 위에 제 2 양의 상기 재료를 증착하는 단계를 포함하고,

상기 재료는 실리콘 카바이드, 실리콘 나이트라이드, 실리콘, 텅스텐, 루테튬, 구리, 코발트, 및 몰리브덴으로 구성된 그룹으로부터 선택되는, 기관 상의 피처를 충전하는 방법.

**청구항 20**

제 19 항에 있어서,

상기 재료의 오버버튼은 상기 피처의 상기 측벽들 상에 증착된 상기 제 1 양의 상기 재료보다 더 두꺼운, 기관 상의 피처를 충전하는 방법.

**청구항 21**

제 20 항에 있어서,

상기 제 1 양의 재료를 상기 에천트에 노출하는 단계는 상기 피치의 내부에 상대적으로 상기 피치 개구부에서 또는 근방에서 상기 제 1 양의 상기 재료의 적어도 일부를 에칭하는 단계를 포함하는, 기관 상의 피치를 충전하는 방법.

**청구항 22**

제 21 항에 있어서,

상기 제 2 양의 상기 재료는 PECVD에 의해 증착되는, 기관 상의 피치를 충전하는 방법.

**청구항 23**

제 22 항에 있어서,

상기 제 2 양의 상기 재료를 증착한 후, 상기 제 1 양의 상기 재료를 상기 에천트에 노출하기 위해 사용된 지속 시간보다 긴 지속기간 동안 상기 제 2 양의 상기 재료를 상기 에천트에 노출하는 단계를 더 포함하는, 기관 상의 피치를 충전하는 방법.

**청구항 24**

제 19 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 피치의 상기 측벽들은 스택으로 적층된 2 이상의 재료들을 포함하는, 기관 상의 피치를 충전하는 방법.

**청구항 25**

제 19 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 제 1 양의 상기 재료를 증착하는 단계 및 상기 제 1 양의 상기 재료를 상기 에천트에 노출하는 단계는 진공을 파괴하지 않고 수행되는, 기관 상의 피치를 충전하는 방법.

**청구항 26**

제 19 항 내지 제 23 항 중 어느 한 항에 있어서,

상기 제 1 양의 상기 재료를 상기 에천트에 노출하는 단계 및 상기 제 2 양의 상기 재료를 증착하는 단계는 진공을 파괴하지 않고 수행되는, 기관 상의 피치를 충전하는 방법.

**청구항 27**

기관 상의 피치를 충전하는 방법에 있어서,

피치를 포함하는 기관을 프로세스 챔버로 제공하는 단계로서, 상기 피치는 피치 개구부 및 측벽 토폴로그래피를 포함하고, 상기 측벽 토폴로그래피는 상기 피치의 상기 측벽 상에 스테르브들을 포함하는, 상기 기관을 제공하는 단계;

상기 피치를 충전하기 불충분한 지속기간 동안 제 1 양의 제 1 재료를 증착하는 단계;

상기 제 1 양의 상기 제 1 재료를 증착한 후 그리고 상기 제 1 양의 상기 제 1 재료를 에천트에 노출하기 전, 상기 피치의 내부에 상대적으로 상기 기관의 필드 표면 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하는 단계로서, 상기 희생적 헬멧은 제 2 재료를 포함하는, 상기 희생적 헬멧을 증착하는 단계;

상기 제 1 양의 상기 제 1 재료 중 적어도 일부를 에칭하기 위해 상기 에천트에 상기 기관을 노출하는 단계; 및  
 상기 제 1 양의 상기 제 1 재료를 에칭한 후, 상기 피치를 적어도 부분적으로 충전하기 위해 상기 에칭된 제 1 양의 상기 제 1 재료 위에 제 2 양의 상기 제 1 재료를 증착하는 단계를 포함하는, 기관 상의 피치를 충전하는 방법.

**청구항 28**

제 27 항에 있어서,

상기 제 1 재료는 상기 제 2 재료와 상이한, 기관 상의 피처를 증진하는 방법.

**청구항 29**

제 27 항에 있어서,

상기 제 1 재료는 상기 제 2 재료와 조성적으로 동일한, 기관 상의 피처를 증진하는 방법.

**청구항 30**

반도체 기관을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기관을 홀딩하기 위한 페데스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기관 상의 피처를 증진하기 불충분한 지속기간 동안 상기 반도체 기관 상에 제 1 양의 실리콘 옥사이드를 증착하기 위한 실리콘-함유 전구체 및 산화제의 도입을 유발하는 머신-판독가능 인스트럭션으로서, 상기 피처는 피처 개구부 및 측벽 토포그래피를 갖고, 상기 측벽 토포그래피는 상기 피처의 상기 측벽 상에 스퍼브들을 갖고, 상기 제 1 양의 상기 실리콘 옥사이드는 상기 피처 내로 상기 측벽 토포그래피 위에 권포말하게 증착되고, 이에 의해 상기 측벽 토포그래피를 갖는 상기 제 1 양의 상기 실리콘 옥사이드를 형성하는, 상기 실리콘-함유 전구체 및 산화제의 도입을 유발하는 머신-판독가능 인스트럭션;

(ii) 상기 제 1 양의 상기 실리콘 옥사이드의 상기 측벽 토포그래피를 평탄화하도록 상기 제 1 양의 상기 실리콘 옥사이드 중 적어도 일부를 에칭하기 위한 지속기간 동안 상기 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발하는 머신-판독가능 인스트럭션; 및

(iii) 상기 적어도 하나의 프로세스 챔버로 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 실리콘 옥사이드 위에 제 2 양의 실리콘 옥사이드를 증착하기 위한 상기 실리콘-함유 전구체 및 상기 산화제의 도입을 유발하는 머신-판독가능 인스트럭션을 포함하는, 반도체 기관 프로세싱 장치.

**청구항 31**

제 30 항에 있어서,

상기 제어기는 상기 인스트럭션 (iii) 의 지속기간으로 하여금 상기 인스트럭션 (i) 의 상기 지속기간보다 길게 하는 머신-판독가능 인스트럭션들을 더 포함하는, 반도체 기관 프로세싱 장치.

**청구항 32**

제 30 항에 있어서,

상기 제어기는 진공을 파괴하지 않고 상기 인스트럭션 (i) 및 상기 인스트럭션 (ii) 의 수행을 유발하는 머신-판독가능 인스트럭션들을 더 포함하는, 반도체 기관 프로세싱 장치.

**청구항 33**

제 30 항에 있어서,

플라즈마를 생성하기 위한 플라즈마 생성기를 더 포함하는, 반도체 기관 프로세싱 장치.

**청구항 34**

제 30 항에 있어서,

상기 제어기는 상기 산화제가 도입될 때 플라즈마의 생성을 유발하기 위한 인스트럭션들을 더 포함하는, 반도체

기판 프로세싱 장치.

**청구항 35**

반도체 기판을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기판 상의 피처를 증진하기 불충분한 지속기간 동안 제 1 양의 재료를 증착하기 위한 증착 전구체 및 반응물질의 도입을 유발하는 머신-판독가능 인스트럭션;

(ii) 상기 증착 전구체 및 상기 반응물질의 도입을 유발한 후 그리고 에천트의 도입을 유발하기 전, 상기 피처의 내부에 상대적으로 상기 반도체 기판의 필드 표면 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하기 위한 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-판독가능 인스트럭션;

(iii) 상기 피처의 상기 제 1 양의 상기 재료 중 적어도 일부를 에칭하기 위한 에천트의 도입을 유발하는 머신-판독가능 인스트럭션; 및

(iv) 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 재료 위에 제 2 양의 상기 재료를 증착하기 위해 상기 증착 전구체 및 상기 반응물질의 도입을 유발하는 머신-판독가능 인스트럭션을 포함하고,

상기 재료는 실리콘 카바이드, 실리콘 나이트라이드, 실리콘, 텅스텐, 루테튬, 구리, 코발트, 및 폴리브덴 중 어느 하나인, 반도체 기판 프로세싱 장치.

**청구항 36**

제 35 항에 있어서,

상기 제어기는 상기 인스트럭션 (iv) 의 지속기간으로 하여금 상기 인스트럭션 (i) 의 상기 지속기간보다 길게 하는 인스트럭션들을 더 포함하는, 반도체 기판 프로세싱 장치.

**청구항 37**

제 35 항에 있어서,

상기 제어기는 진공을 파괴하지 않고 상기 인스트럭션 (i) 및 상기 인스트럭션 (ii) 의 수행을 유발하는 머신-판독가능 인스트럭션들을 더 포함하는, 반도체 기판 프로세싱 장치.

**청구항 38**

제 35 항에 있어서,

플라즈마를 생성하기 위한 플라즈마 생성기를 더 포함하는, 반도체 기판 프로세싱 장치.

**청구항 39**

제 35 항에 있어서,

상기 제어기는 상기 반응물질이 도입될 때 플라즈마의 생성을 유발하기 위한 인스트럭션들을 더 포함하는, 반도체 기판 프로세싱 장치.

**청구항 40**

반도체 기판을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데

스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기판 상의 피처를 증진하기 불충분한 지속기간 동안 상기 반도체 기판 상에 제 1 양의 실리콘 옥사이드를 증착하기 위해 실리콘-함유 전구체 및 산화제의 도입을 유발하는 머신-관독가능 인스트럭션으로서, 상기 피처는 피처 개구부 및 측벽 토포그래피를 갖고, 상기 측벽 토포그래피는 상기 피처의 상기 측벽 상에 스텝들을 갖는, 상기 실리콘-함유 전구체 및 산화제의 도입을 유발하는 머신-관독가능 인스트럭션;

(ii) 상기 피처의 내부에 상대적으로 상기 반도체 기판의 필드 영역 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하기 위해 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-관독가능 인스트럭션; 및

(iii) 상기 제 1 양의 상기 실리콘 옥사이드 중 적어도 일부를 에칭하기 위한 지속기간 동안 상기 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발하는 머신-관독가능 인스트럭션; 및

(iv) 상기 적어도 하나의 프로세스 챔버로 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 실리콘 옥사이드 위에 제 2 양의 실리콘 옥사이드를 증착하기 위해 상기 실리콘-함유 전구체 및 상기 산화제의 도입을 유발하는 머신-관독가능 인스트럭션을 포함하는, 반도체 기판 프로세싱 장치.

#### 청구항 41

제 40 항에 있어서,

상기 제어기는 상기 희생적 헬멧을 증착하기 위해 상기 인스트럭션 (ii) 동안 제 2 실리콘-함유 전구체 및 질소-함유 반응물질의 전달을 유발하기 위한 인스트럭션들을 포함하고, 상기 희생적 헬멧은 실리콘 나이트라이드를 포함하는, 반도체 기판 프로세싱 장치.

#### 청구항 42

반도체 기판을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기판 상의 피처를 증진하기 불충분한 지속기간 동안 상기 반도체 기판 상에 제 1 양의 제 1 재료를 증착하기 위해 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-관독가능 인스트럭션;

(ii) 상기 피처의 내부에 상대적으로 상기 반도체 기판의 필드 표면 상에 우선적으로 증착되는 재료의 오버버튼을 형성하는 희생적 헬멧을 증착하기 위해 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-관독가능 인스트럭션으로서, 상기 희생적 헬멧은 제 2 재료를 포함하는, 상기 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-관독가능 인스트럭션;

(iii) 상기 제 1 양의 상기 제 1 재료 중 적어도 일부를 에칭하기 위한 지속기간 동안 상기 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발하는 머신-관독가능 인스트럭션; 및

(iv) 상기 적어도 하나의 프로세스 챔버로 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 제 1 재료 위에 제 2 양의 상기 제 1 재료를 증착하기 위한 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-관독가능 인스트럭션을 포함하는, 반도체 기판 프로세싱 장치.

**청구항 43**

제 42 항에 있어서,

상기 제 1 재료는 상기 제 2 재료와 상이한, 반도체 기판 프로세싱 장치.

**청구항 44**

제 42 항에 있어서,

상기 제 1 재료는 상기 제 2 재료와 조성적으로 동일한, 반도체 기판 프로세싱 장치.

**발명의 설명**

**기술 분야**

[0001] 관련된 출원에 대한 교차 참조

[0002] 본 출원은 2017년 9월 13일 출원되고, 명칭이 "DIELECTRIC GAPFILL OF HIGH ASPECT RATIO FEATURES UTILIZING A SACRIFICIAL ETCH CAP LAYER"인 미국 특허 출원 번호 제 15/703,917 호의 이익을 주장하고, 이는 전체가 모든 목적들을 위해 참조로서 본 명세서에 인용된다.

**배경 기술**

[0003] 반도체 제조 프로세스들은 반도체 기판 상에 다양한 재료들의 증착 및 에칭을 포함하는, 패터닝 동작들을 수반한다. 기판들은 수직 피처 및 수평 피처, 경사진 측벽들을 갖는 음의 피처들, 재차들어간 (reentrant) 피처들을 갖는 피처들, 및 피처의 측벽들의 표면 상의 재료의 조성이 피처의 깊이에 따라 가변하도록 2 이상의 재료들의 다층 스택을 갖는 기판들의 음의 피처들로 이루어진 피처들을 포함하는 다양한 타입들의 피처들을 포함한다. 이러한 피처들을 충전하기 위한 다양한 기법들이 존재하지만, 디바이스들이 축소되고 피처들이 보다 작아짐에 따라, 보이드들 또는 심들이 없는 피처 충전이 점점 더 어려워진다.

**발명의 내용**

[0004] 반도체 기판들을 프로세싱하기 위한 방법들 및 장치들이 본 명세서에 제공된다. 일 양태는 기판 상의 피처를 충전하는 방법을 수반하고, 방법은 피처를 포함하는 기판을 프로세스 챔버로 제공하는 단계로서, 피처는 피처 개구부 및 측벽 토포그래피 (topography) 를 포함하고, 측벽 토포그래피는 피처의 측벽 상에 스템브들 (stubs) 을 포함하는, 기판을 제공하는 단계; 실리콘-함유 전구체 및 산화제를 사용하여 피처를 충전하기 불충분한 지속 기간 동안 제 1 양의 실리콘 옥사이드를 증착하는 단계; 제 1 양의 실리콘 옥사이드 중 적어도 일부를 에칭하기 위해 에천트에 제 1 양의 실리콘 옥사이드를 노출하는 단계; 및 제 1 양의 실리콘 옥사이드를 에칭한 후, 에칭된 제 1 양의 실리콘 옥사이드 위에 제 2 양의 실리콘 옥사이드를 증착하는 단계를 포함한다.

[0005] 다양한 실시예들에서, 스템브들은 측벽의 평면형 표면에 수직인 100 Å 내지 약 300 Å의 치수를 갖는다.

[0006] 다양한 실시예들에서, 피처 내로 제 1 양의 실리콘 옥사이드를 증착하기 불충분한 지속기간은 기판의 필드 표면 상에 실리콘 옥사이드의 오버버든 (overburden) 을 형성한다. 일부 실시예들에서, 제 1 양의 실리콘 옥사이드를 에천트에 노출하는 단계는 피처의 내부에 상대적으로 피처 개구부에서 또는 근방에서 제 1 양의 실리콘 옥사이드 중 적어도 일부를 에칭하는 단계를 포함한다.

[0007] 다양한 실시예들에서, 제 2 양의 실리콘 옥사이드는 PECVD (plasma-enhanced chemical vapor deposition) 에 의해 증착된다. 일부 실시예들에서, 방법은 또한 제 2 양의 실리콘 옥사이드를 증착한 후, 제 1 양의 실리콘 옥사이드를 에천트에 노출하기 위해 사용된 지속기간보다 긴 지속기간 동안 제 2 양의 실리콘 옥사이드를 에천트에 노출하는 단계를 포함할 수도 있다.

[0008] 일부 실시예들에서, 피처의 측벽들은 스택으로 적층된 2 이상의 재료들을 포함한다.

[0009] 다양한 실시예들에서, 제 1 양의 실리콘 옥사이드를 증착하는 단계 및 제 1 양의 실리콘 옥사이드를 에천트로 노출하는 단계는 진공을 파괴하지 않고 수행된다. 다양한 실시예들에서, 제 1 양의 실리콘 옥사이드를 증착하는 단계 및 제 1 양의 실리콘 옥사이드를 에천트에 노출하는 단계는 동일한 챔버에서 수행된다.

[0010] 일부 실시예들에서, 제 1 양의 실리콘 옥사이드를 에천트에 노출하는 단계 및 제 2 양의 실리콘 옥사이드를 증



단계는 동일한 챔버에서 수행된다. 일부 실시예들에서, 제 1 양의 실리콘 옥사이드를 증착하는 단계, 희생적 헬멧을 증착하는 단계, 기판을 에천트에 노출하는 단계 및 제 2 양의 실리콘 옥사이드를 증착하는 단계는 동일한 챔버에서 수행된다.

- [0022] 다양한 실시예들에서, 제 1 양의 실리콘 옥사이드는 ALD (atomic layer deposition) 의 하나 이상의 사이클들에 의해 증착되고, ALD의 하나 이상의 사이클들의 사이클 각각은 산화제 및 실리콘-함유 전구체의 펄스들을 교번하는 단계를 포함한다. 다양한 실시예들에서, 피처를 충전하기 불충분한 지속기간은 약 40 이하의 사이클들의 ALD를 수행하기 위한 지속기간이다. 일부 실시예들에서, 산화제의 펄스들 동안 플라즈마가 점화된다. 다양한 실시예들에서, ALD의 하나 이상의 사이클들의 사이클 각각은 산화제와 실리콘-함유 전구체의 교번하는 펄스들 사이에 프로세스 챔버를 퍼지하는 단계를 더 포함한다. 일부 실시예들에서, 프로세스 챔버는 제 1 양의 실리콘 옥사이드를 증착한 후 그리고 제 1 양의 실리콘 옥사이드를 에천트에 노출하기 전에 퍼지된다. 일부 실시예들에서, 프로세스 챔버는 제 1 양의 실리콘 옥사이드를 에천트에 노출한 후 그리고 희생적 헬멧을 증착하기 전에 퍼지된다.
- [0023] 다양한 실시예들에서, 에천트는 질소 트리플루오라이드 (NF<sub>3</sub>), 플루오르포름 (CHF<sub>3</sub>), 옥타플루오로사이클로부탄 (C<sub>4</sub>F<sub>8</sub>), 테트라플루오로메탄 (CF<sub>4</sub>), 및 이들의 조합들 중 어느 하나이다.
- [0024] 다양한 실시예들에서, 피처는 적어도 5 μm의 깊이를 갖는다. 다양한 실시예들에서, 피처는 적어도 15:1의 종횡비를 갖는다.
- [0025] 또 다른 양태는 기판 상의 피처를 충전하는 방법을 수반하고, 방법은 피처를 포함하는 기판을 프로세스 챔버로 제공하는 단계로서, 피처는 피처 개구부 및 하나 이상의 재차들어간 표면들을 갖는 측벽들을 포함하는, 기판을 제공하는 단계; 피처를 충전하기 불충분한 지속기간 동안 제 1 양의 재료를 증착하는 단계; 피처 내 제 1 양의 재료 중 적어도 일부를 에칭하기 위해 에천트에 제 1 양의 재료를 노출하는 단계; 및 제 1 양의 재료를 에칭한 후, 에칭된 제 1 양의 재료 위에 제 2 양의 재료를 증착하는 단계를 포함하고, 재료는 실리콘 카바이드, 실리콘 나이트라이드, 실리콘, 텅스텐, 루테튬, 구리, 코발트, 및 몰리브덴으로 구성된 그룹으로부터 선택된다.
- [0026] 다양한 실시예들에서, 피처 내로 제 1 양의 재료를 증착하기 충분한 지속기간은 기판의 필드 표면 상에 실리콘 옥사이드의 오버버튼을 형성한다.
- [0027] 다양한 실시예들에서, 제 1 양의 재료를 에천트에 노출하는 단계는 피처의 내부에 상대적으로 피처 개구부에서 또는 근방에서 제 1 양의 재료의 적어도 일부를 에칭하는 단계를 포함한다.
- [0028] 다양한 실시예들에서, 제 2 양의 재료는 PECVD에 의해 증착된다.
- [0029] 일부 실시예들에서, 방법은 또한 제 2 양의 재료를 증착한 후, 제 1 양의 재료를 에천트에 노출하기 위해 사용된 지속기간보다 긴 지속기간 동안 제 2 양의 재료를 에천트에 노출하는 단계를 포함한다.
- [0030] 다양한 실시예들에서, 피처의 측벽들은 스택으로 적층된 2 이상의 재료들을 포함한다.
- [0031] 다양한 실시예들에서, 제 1 양의 재료를 증착하는 단계 및 제 1 양의 재료를 에천트에 노출하는 단계는 진공을 파괴하지 않고 수행된다.
- [0032] 다양한 실시예들에서, 제 1 양의 재료를 에천트에 노출하는 단계 및 제 2 양의 재료를 증착하는 단계는 진공을 파괴하지 않고 수행된다.
- [0033] 또 다른 양태는 기판 상의 피처를 충전하는 방법을 수반하고, 방법은 피처를 포함하는 기판을 프로세스 챔버로 제공하는 단계로서, 피처는 피처 개구부 및 측벽 토포그래피를 포함하고, 측벽 토포그래피는 피처의 측벽 상에 스텝들을 포함하는, 기판을 제공하는 단계; 피처를 충전하기 불충분한 지속기간 동안 제 1 양의 제 1 재료를 증착하는 단계; 제 1 양의 제 1 재료를 증착한 후 그리고 제 1 양의 제 1 재료를 에천트에 노출하기 전, 기판의 필드 표면 상에 오버버튼을 형성하는 희생적 헬멧을 증착하는 단계로서, 희생적 헬멧은 제 2 재료를 포함하는, 희생적 헬멧을 증착하는 단계; 제 1 양의 제 1 재료 중 적어도 일부를 에칭하기 위해 에천트에 기판을 노출하는 단계; 및 제 1 양의 제 1 재료를 에칭한 후, 피처를 적어도 부분적으로 에칭하기 위해 에칭된 제 1 양의 제 1 재료 위에 제 2 양의 제 2 재료를 증착하는 단계를 포함한다.
- [0034] 다양한 실시예들에서, 스텝들은 측벽의 평면형 표면에 수직인 100 Å 내지 약 300 Å의 치수를 갖는다.
- [0035] 다양한 실시예들에서, 제 1 재료는 제 2 재료와 상이하다. 다양한 실시예들에서, 제 1 재료는 제 2 재료와 조

성적으로 동일하다. 다양한 실시예들에서, 제 2 재료는 PECVD에 의해 증착된다.

- [0036] 다양한 실시예들에서, 제 1 재료는 ALD에 의해 증착된다. 일부 실시예들에서, 제 2 재료는 실리콘 나이트라이드를 형성하기 위해 플라즈마를 점화하는 동안 실리콘-함유 전구체 및 질소-함유 반응물질을 동시에 도입함으로써 증착된다. 다양한 실시예들에서, 질소-함유 반응물질은 산소와 함께 도입된다. 일부 실시예들에서, 에천트는 할로젠-함유 에천트이다. 예를 들어, 일부 실시예들에서, 에천트는 질소 트리플루오라이드이다. 다양한 실시예들에서, 희생적 헬멧은 에천트를 사용할 때 제 1 재료에 상대적인 에칭 선택도를 갖는다. 일부 실시예들에서, 제 1 재료에 대한 희생적 헬멧의 에칭 선택도는 약 1:2 내지 약 1:5이고, 제 1 재료는 희생적 헬멧보다 약 2 내지 약 5 배 빠르게 에칭된다.
- [0037] 또 다른 양태는 반도체 기판을 프로세싱하기 위한 장치를 수반하고, 장치는, (a) 적어도 하나의 프로세스 챔버로서, 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 적어도 하나의 프로세스 챔버; (b) 진공에 커플링하기 위한 적어도 하나의 유출구; (c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및 (d) 장치의 동작들을 제어하기 위한 제어기를 포함하고, 제어기는, (i) 반도체 기판 상의 피처를 충전하기 불충분한 지속기간 동안 반도체 기판 상에 제 1 양의 실리콘 옥사이드를 증착하기 위한 실리콘-함유 전구체 및 산화제를 도입하기 위한 머신-판독가능 인스트럭션으로서, 피처는 피처 개구부 및 측벽 토포그래피를 갖고, 측벽 토포그래피는 피처의 측벽 상에 스퍼브들을 갖는, 실리콘-함유 전구체 및 산화제를 도입하기 위한 머신-판독가능 인스트럭션; (ii) 제 1 양의 실리콘 옥사이드 중 적어도 일부를 에칭하기 위한 지속기간 동안 적어도 하나의 프로세스 챔버로 에천트를 도입하기 위한 머신-판독가능 인스트럭션; 및 (iii) 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발한 후, 에칭된 제 1 양의 실리콘 옥사이드 위에 제 2 양의 실리콘 옥사이드를 증착하기 위한 실리콘-함유 전구체 및 산화제를 도입하기 위한 머신-판독가능 인스트럭션을 포함한다.
- [0038] 다양한 실시예들에서, 제어기는 인스트럭션 (iii)의 지속기간을 인스트럭션 (i)의 지속기간보다 길게 설정하기 위한 인스트럭션들을 더 포함한다. 다양한 실시예들에서, 제어기는 진공을 파괴하지 않고 인스트럭션 (i) 및 인스트럭션 (ii)을 수행하기 위한 머신-판독가능 인스트럭션들을 더 포함한다.
- [0039] 다양한 실시예들에서, 장치는 또한 플라즈마를 생성하기 위한 플라즈마 생성기를 포함한다. 일부 실시예들에서, 제어기는 산화제를 도입할 때 플라즈마를 점화하기 위한 인스트럭션들을 더 포함한다.
- [0040] 또 다른 양태는 반도체 기판을 프로세싱하기 위한 장치를 수반하고, 장치는, (a) 적어도 하나의 프로세스 챔버로서, 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 적어도 하나의 프로세스 챔버; (b) 진공에 커플링하기 위한 적어도 하나의 유출구; (c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및 (d) 장치의 동작들을 제어하기 위한 제어기를 포함하고, 제어기는, (i) 반도체 기판 상의 피처를 충전하기 불충분한 지속기간 동안 제 1 양의 재료를 증착하기 위한 증착 전구체 및 반응물질을 도입하기 위한 머신-판독가능 인스트럭션; (ii) 피처의 제 1 양의 재료 중 적어도 일부를 에칭하기 위한 에천트를 도입하기 위한 머신-판독가능 인스트럭션; 및 (iii) 에천트를 도입한 후, 에칭된 제 1 양의 재료 위에 제 2 양의 재료를 증착하기 위한 증착 전구체 및 반응물질을 도입하기 위한 머신-판독가능 인스트럭션을 포함하고, 재료는 실리콘 카바이드, 실리콘 나이트라이드, 실리콘, 텅스텐, 루테튬, 구리, 코발트, 및 몰리브덴 중 어느 하나이다.
- [0041] 다양한 실시예들에서, 제어기는 인스트럭션 (iii)의 지속기간을 인스트럭션 (i)의 지속기간보다 길게 설정하기 위한 인스트럭션들을 더 포함한다. 다양한 실시예들에서, 제어기는 진공을 파괴하지 않고 인스트럭션 (i) 및 인스트럭션 (ii)을 수행하기 위한 머신-판독가능 인스트럭션들을 더 포함한다.
- [0042] 다양한 실시예들에서, 장치는 또한 플라즈마를 생성하기 위한 플라즈마 생성기를 포함한다. 일부 실시예들에서, 제어기는 산화제를 도입할 때 플라즈마를 점화하기 위한 인스트럭션들을 더 포함한다.
- [0043] 또 다른 양태는 반도체 기판을 프로세싱하기 위한 장치를 수반하고, 장치는, (a) 적어도 하나의 프로세스 챔버로서, 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 적어도 하나의 프로세스 챔버; (b) 진공에 커플링하기 위한 적어도 하나의 유출구; (c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및 (d) 장치의 동작들을 제어하기 위한 제어기를 포함하고, 제어기는, (i) 반도체 기판 상의 피처를 충전하기 불충분한 지속기간 동안 반도체 기판 상에 제 1 양의 실리콘 옥사이드를 증착하기 위해 실리콘-함유 전구체 및 산화제를 도입하기 위한 머신-판독가능 인스트럭션으로서, 피처는 피처 개구부 및 측벽 토포그래피를 갖고, 측벽 토포그래피는 피처의 측벽 상에 스퍼브들을 갖는, 실리콘-함유

전구체 및 산화제를 도입하기 위한 머신-관독가능 인스트럭션; (ii) 반도체 기관의 필드 표면 상에 오버버튼을 형성하는 희생적 헬멧을 증착하기 위해 하나 이상의 프로세스 가스들을 도입하기 위한 머신-관독가능 인스트럭션; 및 (iii) 제 1 양의 실리콘 옥사이드 중 적어도 일부를 에칭하기 위한 지속기간 동안 적어도 하나의 프로세스 챔버로 에천트를 도입하기 위한 머신-관독가능 인스트럭션; 및 (iv) 적어도 하나의 프로세스 챔버로 에천트를 도입한 후, 에칭된 제 1 양의 실리콘 옥사이드 위에 제 2 양의 실리콘 옥사이드를 증착하기 위해 실리콘-함유 전구체 및 산화제를 도입하기 위한 머신-관독가능 인스트럭션을 포함한다.

[0044] 다양한 실시예들에서, 제어기는 희생적 헬멧을 증착하기 위해 인스트럭션 (ii) 동안 제 2 실리콘-함유 전구체 및 질소-함유 반응물질을 전달하기 위한 인스트럭션들을 포함하고, 희생적 헬멧은 실리콘 나이트라이드를 포함한다.

[0045] 또 다른 양태는 반도체 기관을 프로세싱하기 위한 장치를 수반하고, 장치는, (a) 적어도 하나의 프로세스 챔버로서, 적어도 하나의 프로세스 챔버는 반도체 기관을 홀딩하기 위한 페데스탈을 포함하는, 적어도 하나의 프로세스 챔버; (b) 진공에 커플링하기 위한 적어도 하나의 유출구; (c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및 (d) 장치의 동작들을 제어하기 위한 제어기를 포함하고, 제어기는, (i) 반도체 기관 상의 피처를 충전하기 불충분한 지속기간 동안 반도체 기관 상에 제 1 양의 제 1 재료를 증착하기 위해 제 1 재료를 증착하기 위한 제 1 세트의 증착 전구체들을 도입하기 위한 머신-관독가능 인스트럭션; (ii) 반도체 기관의 필드 표면 상에 오버버튼을 형성하는 희생적 헬멧을 증착하기 위한 하나 이상의 프로세스 가스들을 도입하기 위한 머신-관독가능 인스트럭션으로서, 희생적 헬멧은 제 2 재료를 포함하는, 하나 이상의 프로세스 가스들을 도입하기 위한 머신-관독가능 인스트럭션; (iii) 제 1 양의 제 1 재료 중 적어도 일부를 에칭하기 위한 지속기간 동안 적어도 하나의 프로세스 챔버로 에천트를 도입하기 위한 머신-관독가능 인스트럭션; 및 (iv) 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발한 후, 에칭된 제 1 양의 제 1 재료 위에 제 2 양의 제 1 재료를 증착하기 위한 제 1 세트의 증착 전구체들을 도입하기 위한 머신-관독가능 인스트럭션을 포함한다.

[0046] 다양한 실시예들에서, 제 1 재료는 제 2 재료와 상이하다. 다양한 실시예들에서, 제 1 재료는 제 2 재료와 조성적으로 동일하다.

[0047] 이들 및 다른 양태들은 도면들을 참조하여 이하에 더 기술된다.

### 도면의 간단한 설명

[0048] 도 1a 내지 도 1e는 다양한 타입들의 피처들을 갖는 예시적인 기관들의 개략적인 예시들이다.

도 2a 내지 도 2e는 재료로 충전된 다양한 타입들의 피처들을 갖는 예시적인 기관들의 개략적인 예시들이다.

도 3a 내지 도 3d는 피처 충진을 겪는 재차들어간 피처를 갖는 기관들의 예시적인 피처의 개략적인 예시들이다.

도 4a 내지 도 4d는 피처 충진을 겪는 측벽 오실레이션들을 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 5a 내지 도 5c는 피처 충진을 겪는 다층 스택을 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 6 및 도 7은 특정한 개시된 실시예들에 따라 수행된 방법들에서 수행된 동작들을 도시하는 프로세스 흐름도이다.

도 8a 내지 도 8d는 특정한 개시된 실시예들에 따라 피처 충진을 겪는 재차들어간 피처를 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 9a 내지 도 9d는 특정한 개시된 실시예들에 따라 피처 충진을 겪는 측벽 토포그래피를 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 9e 내지 도 9h는 특정한 개시된 실시예들에 따라 피처 충진을 겪는 측벽 토포그래피를 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 10a 내지 도 10c는 특정한 개시된 실시예들에 따라 피처 충진을 겪는 다층 스택을 갖는 기관의 예시적인 피처의 개략적인 예시들이다.

도 11은 특정한 개시된 실시예들에 따라 수행된 동작들의 예를 도시하는 타이밍 개략도이다.

도 12는 특정한 개시된 실시예들을 수행하기 위한 예시적인 프로세스 챔버의 개략도이다.

도 13은 특정한 개시된 실시예들을 수행하기 위한 예시적인 프로세스 툴의 개략도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0049] 이하의 기술에서, 다수의 구체적인 상세들이 제시된 실시예들의 완전한 이해를 제공하도록 개진된다. 개시된 실시예들은 이들 구체적인 상세들 중 일부 또는 전부가 없이 실시될 수도 있다. 다른 예들에서, 공지의 프로세스 동작들은 개시된 실시예들을 불필요하게 모호하게 하지 않도록 상세히 기술되지 않았다. 개시된 실시예들이 특정한 실시예들과 함께 기술될 것이지만, 이는 개시된 실시예들을 제한하도록 의도되지 않았다는 것이 이해될 것이다.
- [0050] 반도체 제조 프로세스들은 종종 피쳐들을 충전하기 위해 CVD (chemical vapor deposition) 및/또는 ALD (atomic layer deposition) 방법들을 사용하는 유전체 껍 충전을 포함한다. 이로 제한되는 것은 아니지만 실리콘 옥사이드를 포함하는, 유전체 또는 금속 재료와 같은 재료로 피쳐들을 충전하는 방법들 및 관련된 시스템들 및 장치들이 본 명세서에 기술된다. 본 명세서에 기술된 방법들은 수직 음성 피쳐들을 충전하기 위해 사용될 수 있다. 기판에 형성된 피쳐들은 좁은 그리고/또는 재차들어간 개구부들, 피쳐 내 협폭부들, 및 고 종횡비들 중 하나 이상에 의해 특성화될 수 있다. 기판은 그 위에 증착된 유전체, 도전성, 또는 반도체성 재료와 같은 재료의 하나 이상의 층들을 갖는 웨이퍼들을 포함하는, 실리콘 웨이퍼, 예를 들어, 200-mm 웨이퍼, 300-mm 웨이퍼, 또는 450-mm 웨이퍼일 수도 있다.
- [0051] 피쳐가 하나 이상의 이들 층들 내에 형성될 수도 있다. 예를 들어, 피쳐가 유전체 층에 적어도 부분적으로 형성될 수도 있다. 본 명세서에 기술된 바와 같은 단일 기판이 2 이상의 재료들을 갖는 멀티-라미네이트 스택, 예컨대 ONON (oxide-nitride-oxide-nitride) 스택, OPOP (폴리실리콘 상의 실리콘 옥사이드) 스택, 또는 OMOM 스택 (텅스텐, 코발트, 또는 몰리브덴과 같은 금속 상의 실리콘 옥사이드) 을 포함하고 피쳐들을 피쳐들의 측면들이 2 이상의 조성들을 포함하는, 이러한 다층 기판들에 형성될 수도 있다. 멀티-라미네이트 스택들은 바이레이어 (bilayer) (예컨대 ON) 로부터 500 개의 결합된 층들 (예컨대 {ON}<sub>150</sub>) 의 범위일 수도 있다. 피쳐들은 또한 기울어진 측면들 또는 측면 토포그래피를 가질 수도 있다. 측면 토포그래피는 하나 이상의 스테브들을 갖는 재깁된 (jagged) 측면들을 포함하고, 스테브 각각은 100 Å 내지 약 300 Å의 측면의 평면형 표면에 수직인 치수를 갖는다. 다양한 실시예들에서, 측면 토포그래피는 2 이상의 스테브들을 특징으로 하고, 2 이상의 스테브들은 피쳐 깊이에 걸쳐 측면들 상에 존재한다. 즉, 측면 상의 일 스테브는 제 2 스테브가 측면 상에 존재하는 깊이와 상이한 깊이에 있다. 부가적으로, 피쳐들은 또한 재차들어간 프로파일을 포함할 수도 있다.
- [0052] 피쳐 홀이 또한 개구부 근방 치수, 예를 들어, 약 1 nm 내지 약 1 μm, 예를 들어 약 25 nm 내지 약 300 nm, 예컨대 약 200 nm의 개구부 직경 또는 라인 폭을 가질 수도 있다. 피쳐 홀이 충전되지 않은 피쳐 또는 단순히 피쳐로서 지칭될 수 있다. 일부 구현예들에서, 피쳐 홀이 적어도 약 2:1, 적어도 약 4:1, 적어도 약 6:1, 또는 적어도 약 20:1, 이상의 종횡비를 가질 수도 있다.
- [0053] 도 1a 내지 도 1e는 다양한 타입들의 피쳐들을 갖는 예시적인 기판들을 도시한다. 도 1a는 교번하는 수평 층들로 2 개의 조성들 (104a 및 114a) 을 포함하는 다층 스택을 갖는 기판의 피쳐 (102a) 를 도시하고, 피쳐 (102a) 는 라이너 (106a) 내로 홀을 에칭함으로써 규정된다. 라이너 (106a) 가 본 명세서에 기술된 다양한 예들에서 도시되지만, 일부 실시예들에서 라이너가 존재하지 않는다는 것을 주의한다. 라이너가 존재한다면, 라이너는 이로 제한되는 것은 아니지만 실리콘 나이트라이드와 같은 나이트라이드 재료일 수도 있고, 또는 일부 실시예들에서, 라이너는 폴리-실리콘 재료일 수도 있다.
- [0054] 도 1b는 라이너 (106b) 에 의해 규정된 곧은 측면들을 갖는 기판 (104b) 의 피쳐 (102b) 를 도시한다. 도 1b의 피쳐 (102b) 는 곧은 측면들과 함께 고 종횡비를 갖는다. 도 1c는 피쳐 (102c) 의 상단부에서 피쳐 개구부 (120c) 가 하단부 (112c) 에서의 폭보다 큰, 따라서 양으로 경사진 측면들을 갖는 피쳐 (102c) 를 형성하는 라이너 (106c) 를 갖는 기판 (104c) 의 예시적인 피쳐 (102c) 를 도시한다. 도 1d는 기판 (104d) 의 피쳐 (102d) 를 도시하고, 피쳐 (102d) 는 라이너 (106d) 에 홀을 에칭함으로써 구획되고, 그리고 피쳐 (102d) 는 피쳐 (102d) 의 상단부에서 피쳐 개구부 (120d) 가 피쳐 (102d) 의 하단부 (112d) 의 폭보다 좁은, 음으로 경사진 측면들, 또는 재차들어간 프로파일을 포함한다. 도 1e는 기판 (104e) 의 피쳐 (102e) 를 도시하고, 피쳐 (102e) 는 라이너 (106e) 에 홀을 에칭함으로써 구획되고, 피쳐 (102e) 는 스테브들을 갖는 측면 토포그래피를 포함한다. 일부 경우들에서, 피쳐는 피쳐를 형성하도록 수행된 에칭 타입, 또는 피쳐가 형성되는 하나 이상의 재료들로 인한 측면 토포그래피를 가질 수 있다. 도 1a 내지 도 1e에 도시된 이들 예들과 같은 피쳐들의 껍충진은 피쳐 타입 및 프로파일에 종속된다. CVD 및 ALD와 같은 기존의 기법들이 이러한 피쳐들을 충전하도록 사

용될 수도 있지만, 종래의 기법들은 피처 내에 원치 않은 심들 또는 보이드들의 형성을 발생시킨다.

[0055] 도 2a는 교번하는 층들로 재료 (204a 및 214a) 를 갖는 다층 스택을 포함하는 기관에 라이너 (206a) 를 갖는 예시적인 피처 (202a) 를 도시한다. 유전체 재료 (208a) 는 컨포멀한 (conformal) ALD에 의해 피처 (202a) 로 증착되지만, 측벽들로부터 유전체 재료 (208a) 성장이 피처 (202a) 의 중간에서 만나서, 심 (210) 을 형성하기 때문에 심 (210) 이 피처 (202a) 의 중간에 형성된다.

[0056] 도 2b는 기관 (204b) 에 끈은 측벽들을 갖는 피처 (202b) 를 구획하는 라이너 (206b) 위에 ALD에 의해 유전체 재료 (208b) 로 충전된 피처 (202b) 에 대해 유사한 현상을 도시한다. 유사하게, 도 2c에서, 라이너 (206c) 에 의해 구획된 측벽들을 갖는 기관 (204c) 의 하단부 (212a) 에서 보다 좁은 폭을 포함하는 양으로 경사진 피처 (202c) 는 또한 유전체 재료 (208c) 가 컨포멀한 ALD에 의해 증착될 때 심 (210c) 의 형성을 발생시킨다. 도 2d는 또한 기관 (204d) 에서 라이너 (206d) 에 의해 구획된 하단부 (212d) 보다 넓은 폭을 갖는 음으로 경사진 피처들을 갖는 피처 (202d) 를 도시한다. 이 예에서, 심 (210d) 이 여전히 유전체 재료 (208d) 가 증착될 때 형성된다. 일부 경우들에서, 보이드가 또한 ALD에 의한 컨포멀한 충전으로 인해 피처 (202d) 의 하단부에 또는 근방에 형성될 수도 있다. 도 2e는 기관 (204e) 에서 라이너 (206e) 에 의해 구획된 측벽 토포그래피를 갖는 피처 (202e) 의 예를 도시한다. 측벽 토포그래피는 스테브들 (216e) 을 특징으로 하고, 피처의 하단부 (212e) 는 스테브들 (216e) 의 폭보다 넓다. 재료 (208e) 가 ALD에 의해 증착될 때, 마이크로보이드들 (210e) 이 형성되고 피처가 완전히 충전되는 것이 불가능하다. 마이크로보이드들은 직경이 약 50 nm보다 작은, 또는 일부 실시예들에서 직경이 약 30 nm 내지 약 50 nm, 또는 직경이 30 nm보다 작은, 예컨대 약 15 nm 폭보다 작은, 보이드들로 규정될 수도 있다.

[0057] 일부 dep-etch-dep (증착, 에칭, 증착) 기법들이 유전체 재료로 다양한 피처들을 충전하도록 증착하였다. 그러나, 기존의 dep-etch-dep 기법들은 또한 기관 상에 다른 재료의 원치 않은 에칭을 유발하여, 재료 손실을 발생시킨다. 예들이 이하에 기술된 도 3a 내지 도 3d, 도 4a 내지 도 4d, 그리고 도 5a 내지 도 5c에 제공된다.

[0058] 도 3a는 기관 (304a) 의 피처 (302a) 의 예를 도시하고 피처 프로파일은 라이너 (306a) 에 의해 규정된다. 도시된 바와 같이, 312a로 도시된 피처의 하단부는 재차들어간 프로파일로 도시되는, 피처 개구부에서 또는 근방의 폭의 부분보다 좁은 폭을 갖는다. 종래의 컨포멀한 ALD에서, 재료 (308b) 는 도 3b에 도시된 바와 같이, 층단위로 (layer by layer) 피처 (302b) 를 충전한다. 도 3b에서, 재료 (308b) 는 피처 (302b) 내로 증착되는 것으로 도시되고, 피처 프로파일은 기관 (304b) 의 라이너 (306b) 로 규정된다. 그러나, ALD 증착은 컨포멀하고 보이드 (310b) 의 형성을 발생시키는 한편, 피처 (312b) 의 하단부는 완전히 충전된다. 종래의 dep-etch-dep는 도 3c에 도시된 바와 같이, ALD의 증착 후에 에칭을 수반한다. 도 3c에서, 증착된 유전체 재료 (308c) 는 기관 (304c) 의 피처 (302c) 의 좁은 피처 개구부를 개방하기 위해 에칭 백된다. 그러나, 유전체 재료 (308c) 가 라이너 (306c) 의 표면까지 에칭된 후에도, 보이드 (310c) 는 개구부 (308c) 가 아직 개방되지 않은 동안 여전히 남아 있다. 피처 (312c) 의 하단부는 충전된 채로 남는다. 종래의 dep-etch-dep에서, 피처의 추가 충진을 가능하게 하도록 피처가 개방될 때까지 에칭이 수행되고, 따라서 도 3d에 도시된 바와 같이, 에칭 백은 피처 (302d) 를 개방하고 재료 (308d) 의 ALD에 의한 증착 전으로부터 형성된 보이드 (310d) 로의 액세스를 획득하기 위해 라이너 (306d) 의 재료 (316d) 손실을 유발한다. 피처의 하단부 (312d) 는 기관 (308d) 에 충전된 채로 남는다. 그러나, 이러한 재료 손실 (316d) 은 바람직하지 않다.

[0059] 도 4a 내지 도 4d는 또한 유전체 재료로 피처들을 충전하기 위한 종래의 dep-etch-dep 프로세스들에 의해 바람직하지 않은 에칭이 유발된 예를 도시한다. 도 4a는 라이너 (406a) 의 에칭에 의해 형성된 측벽 토포그래피를 갖는 기관 (404a) 의 피처 (402a) 를 포함하고, 측벽 토포그래피는 스테브들에서 피처 폭이 피처의 하단부 (412a) 에서보다 좁은 스테브들을 갖는다. 이러한 실시예에서, 일부 스테브들은 같은 깊이에 있다. 도 4b에서, ALD는 라이너 (406b) 위에 피처 (402b) 내로 컨포멀하게 유전체 재료 (408b) 를 증착하도록 수행된다. 피처 (402b) 의 측벽들 상의 증착된 재료 사이의 공간 (410b) 이 개방된 채로 남고 재료 (408b) 는 하단부 (412b) 를 포함하여, 스테브들 (416b) 위에 증착된다는 것을 주의한다. 그러나, 측벽 토포그래피 사이에서 보이드들의 형성을 방지하기 위해, 도 4c에서, 증착된 유전체 재료 (408b) 는 재료 (408c) 의 평탄화된 표면 (414c) 으로 도시된 바와 같이, 증착된 재료를 평탄화하도록 에칭 백된다. 피처 (402c) 는 여전히 스테브들 (416c) 및 기관 (404c) 의 피처 (402c) 의 하단부 (412c) 근방에 고르지 않게 (rough) 증착된 재료를 포함한다는 것을 주의한다. 도 4d에서, 기관 (404d) 은 피처의 상단부 (414d) 에서 평탄화 및 피처의 하단부에서 평탄화 (412d) 가 도시된 바와 같이, 마이크로보이드들의 형성을 감소시키기 위해 전체 측벽을 따라 평탄화되게 하도록 더 에칭 백된다. ALD에 의한 후속 증착이 마이크로보이드들을 형성하지 않도록 스테브들 (416d) 및 피처의 하단부 (412d) 에서 또는 근방에서 유전체 재료 (408d) 가 평탄화된다는 것을 주의한다. 그러나, 이러한 예

칭 백은 라이너 (406d) 의 재료 손실 (416d) 을 발생시키고, 따라서 다운스트림에서 문제들을 유발할 수 있다.

[0060] 도 5a 내지 도 5c는 또한 2 개의 조성들 (504a 및 514a) 의 다층 스택을 갖는 기관의 예를 도시하고, 기관은 라이너 (506a) 위에 컨포멀하게 증착된 재료 (508a) 를 갖는 피쳐들 (502a) 을 포함한다. 도 5b에서, 재료 (508b) 는 피쳐들 (502b) 의 피쳐 개구부를 개방하도록 에칭 백되지만, 이러한 에칭은 라이너 (506b) 의 에칭을 발생시켜, 테이퍼된 프로파일을 발생시킨다. 도 5c에서 재료 (508c) 의 후속하는 증착시, 재료는 테이퍼된 프로파일 위에 증착되고, 충전된 피쳐들을 갖지만 스택의 재료 손실도 있는 기관을 발생시킨다.

[0061] 기존의 기법들을 사용한 이들 및 다른 문제들은 고 종횡비 피쳐들 및 측벽 토포그래피를 갖는 피쳐들의 꺾임을 위해 원치 않은 피쳐 프로파일들을 발생시킨다.

[0062] 고 종횡비들, 측벽 토포그래피, 다층 스택 조성들, 및 재차들어간 프로파일들을 갖는 피쳐들 내로 유전체 재료를 증착하기 위한 방법들 및 장치들이 본 명세서에 제공된다. 방법들은 기관의 필드 표면 상에 PECVD를 사용하여 희생적 헬멧을 증착하여, 피쳐 개구부에서 (피쳐에 증착되는 재료와 상이하거나 동일할 수도 있는) 재료의 오버버튼을 발생시키는 단계 및 기관의 하부 층들을 에칭하지 않고 재료의 희생적 오버버튼만을 소비하여 피쳐 프로파일의 에칭을 방지하는 동안, 피쳐를 개방하기 위해 보다 긴 에칭 백을 수행하는 단계를 포함하는, 피쳐 프로파일 및 기관의 하부 층들의 에칭을 감소시키고 제거하기 위한 수정된 dep-etch-dep 지속기간들 및 조건들을 포함한다.

[0063] 이하의 기술은 유전체 피쳐 충전에 초점을 맞추지만, 본 개시의 양태들은 또한 다른 재료들로 피쳐들을 충전시 구현될 수도 있다. 예를 들어, 본 명세서에 기술된 하나 이상의 기법들을 사용하는 피쳐 충전은 실리콘-함유 재료들 (예를 들어, 실리콘 카바이드, 실리콘 나이트라이드, 실리콘 옥사이드, 실리콘) 및 금속-함유 재료들 (예를 들어, 텅스텐, 루테튬, 구리, 코발트, 몰리브덴, 이들의 나이트라이드들 및 카바이드들) 을 포함하는 다른 재료들로 피쳐들을 충전하도록 사용될 수도 있다.

[0064] 도 6은 특정한 개시된 실시예들에 따라 수행된 방법의 동작들을 도시하는 프로세스 흐름도이다. 도 6의 동작들은 약 50 °C 내지 약 650 °C의 기관 온도에서 수행될 수도 있다.

[0065] 동작 602에서, 측벽 토포그래피를 갖는 피쳐들을 갖는 기관이 제공된다. 예를 들어, 피쳐들은 도 1e에 도시된 것과 같은 프로파일을 가질 수도 있다. 도 6에 대해 기술된 예가 측벽 토포그래피를 갖는 피쳐들에 관한 것이지만, 일부 실시예들에서, 개시된 실시예들은 도 1b, 도 1c, 도 1d, 및 도 1a에 각각 도시된 바와 같은, 수직 측벽들을 갖는 고 종횡비 피쳐들, 재차들어간 프로파일들을 갖는 피쳐들, 양으로 경사진 측벽들을 갖는 피쳐들, 음으로 경사진 측벽들을 갖는 피쳐들, 및 측벽들 상에 멀티-스택 조성들을 갖는 피쳐들 중 임의의 하나 이상에서 구현될 수도 있다는 것이 이해될 것이다. 기관은 하나 이상의 웨이퍼들을 프로세싱하기 위한 단일 스테이션 또는 멀티-스테이션 장치의 스테이션 내일 수도 있는, 프로세스 챔버로 제공될 수도 있다.

[0066] 동작 604에서, 제 1 양의 유전체 재료가 피쳐들 내에 증착된다. 다양한 실시예들에서, 제 1 양의 유전체 재료는 피쳐를 충전하기 불충분하다. 불충분하게 충전된 피쳐는 내부에 일부 유전체 재료가 증착되고 하나 이상의 보이드들이 피쳐 내에 존재하는 피쳐로서 규정된다. 불충분하게 충전된 피쳐들은 재료가 피쳐의 측벽들을 따라 증착되지만 피쳐 개구부는 오픈된 채로 남아 있는, 피쳐들을 포함한다. 동작 604 동안 증착은 약 0.1 Torr 내지 약 15 Torr, 예컨대 약 6 Torr의 챔버 압력에서 수행될 수도 있다.

[0067] 다양한 실시예들에서, 유전체 재료는 실리콘 옥사이드이다. 실리콘 옥사이드는 ALD, PEALD (plasma-enhanced ALD), CVD, 또는 PECVD (plasma-enhanced CVD) 에 의해 증착될 수도 있다. ALD는 순차적인 자기-제한 반응들을 사용하여 재료의 박층들을 증착하는 기법이다. ALD 프로세스들은 사이클들에서 층단위 기반으로 막들을 증착하기 위한 표면-매개 증착 반응들을 사용한다. 예로서, ALD 사이클은 다음의 동작들: (i) 전구체의 전달/흡착, (ii) 챔버로부터 전구체의 퍼징, (iii) 제 2 반응물질의 전달 및 선택가능한 플라즈마 점화, 및 (iv) 챔버로부터 부산물들의 퍼징을 포함할 수도 있다. 기관의 표면 상에 막을 형성하기 위한 제 2 반응물질과 흡착된 전구체 사이의 반응이 불균일도, 응력, 습식 에칭 레이트, 건식 에칭 레이트, 전기적 속성들 (예를 들어, 항복 전압 및 누설 전류), 등과 같은 막 조성 및 속성들에 영향을 준다.

[0068] ALD 프로세스의 일 예에서, 표면 활성 사이트들의 집단을 포함하는 기관 표면이 기관을 하우징하는 챔버로 제공된 도즈에 실리콘-함유 전구체와 같은 제 1 전구체의 가스 상 분포에 노출된다. 이 제 1 전구체의 분자들은 제 1 전구체의 화학흡착된 종들 및/또는 물리흡착된 분자들을 포함하는 기관 표면 상에 흡착된다. 본 명세서에 기술된 바와 같이 화합물이 기관 표면 상에 흡착될 때, 흡착된 층이 화합물뿐만 아니라 화합물의 유도체들을 포함할 수도 있다는 것이 이해되어야 한다. 예를 들어, 실리콘-함유 전구체의 흡착된 층이 실리콘-함유 전구체 뿐

만 아니라 실리콘-함유 전구체의 유도체들을 포함할 수도 있다. 제 1 전구체 도즈 후에, 흡착된 중 대부분 또는 흡착된 중만이 남도록 가스 상으로 남아 있는 제 1 전구체 대부분 또는 전부 제거하기 위해 챔버가 이후 배기된다. 일부 구현예들에서, 챔버는 완전히 배기되지 않을 수도 있다. 예를 들어, 반응기는 가스 상의 제 1 전구체의 분압이 반응을 완화시키기에 충분히 낮도록 배기될 수도 있다. 산소-함유 가스와 같은 제 2 반응물질은 이들 분자들 중 일부가 표면 상에 흡착된 제 1 전구체와 반응하도록 챔버로 도입된다. 일부 프로세스들에서, 제 2 반응물질은 흡착된 제 1 전구체와 즉시 반응한다. 다른 실시예들에서, 제 2 반응물질은 플라즈마와 같은 활성화 소스가 일시적으로 인가된 후에만 반응한다. 챔버는 이어서 결합되지 않은 제 2 반응물질 분자들을 제거하기 위해 다시 배기될 수도 있다. 상기 기술된 바와 같이, 일부 실시예들에서 챔버는 완전히 배기되지 않을 수도 있다. 부가적인 ALD 사이클들은 막 두께를 측정하기 위해 사용될 수도 있다.

[0069] 일부 구현예들에서, ALD 방법들은 플라즈마 활성화를 포함한다. 본 명세서에 기술된 바와 같이, 본 명세서에 기술된 ALD 방법들 및 장치들은 CFD (conformal film deposition) 방법들일 수도 있고, 2011년 4월 11일 출원되고, 명칭이 "PLASMA ACTIVATED CONFORMAL FILM DEPOSITION"인 미국 특허 출원 번호 제 13/084,399 (현재 미국 특허 제 8,728,956 호) 에 일반적으로 기술되고, 이는 전체가 참조로서 본 명세서에 인용된다.

[0070] 실리콘 옥사이드를 증착하기 위해, 하나 이상의 실리콘-함유 전구체들이 사용될 수도 있다. 개시된 실시예들에 따라 사용하기 적합한 실리콘-함유 전구체들은 폴리실란들 ( $H_3Si-(SiH_2)_n-SiH_3$ ) 을 포함하고, 여기서  $n \geq 0$ 이다. 실란들의 예들은 실란 ( $SiH_4$ ), 디실란 ( $Si_2H_6$ ), 및 메틸실란, 에틸실란, 아이소프로필실란, t-부틸실란, 디메틸실란, 디에틸실란, 디-t-부틸실란, 아릴실란, sec-부틸실란, 텍실실란, 아이소아밀실란, t-부틸디실란, 디-t-부틸디실란, 등과 같은 유기 실란들이다.

[0071] 할로실란은 적어도 하나의 할로젠기를 포함하고, 수소기 및/또는 탄소기를 포함할 수도 있거나 함유하지 않을 수도 있다. 할로실란들의 예들은 요오드실란들, 브로모실란들, 클로로실란들 및 플루오로실란들이다. 할로실란들, 특히 플루오로실란들이 플라즈마가 스트라이킹될 때 실리콘 재료들을 에칭할 수 있는 반응성 할라이드 종을 형성할 수도 있지만, 일부 실시예들에서 플라즈마가 스트라이킹될 때 할로실란이 챔버로 도입되지 않을 수도 있어서, 할로실란으로부터 반응성 할라이드 종의 형성이 완화될 수도 있다. 특정한 클로로실란들은 테트라클로로실란, 트리클로로실란, 디클로로실란, 모노클로로실란, 클로로아릴실란, 클로로메틸실란, 디클로로메틸실란, 클로로디메틸실란, 클로로에틸실란, t-부틸클로로실란, 디-t-부틸클로로실란, 클로로아이소프로필실란, 클로로-sec-부틸실란, t-부틸디메틸클로로실란, 텍실디메틸클로로실란, 등이다.

[0072] 아미노실란은 실리콘 원자에 결합된 적어도 하나의 질소 원자를 포함하지만, 수소들, 산소들, 할로젠들 및 탄소들을 또한 포함할 수도 있다. 아미노실란들의 예들은 모노-아미노실란, 디-아미노실란, 트리-아미노실란 및 테트라-아미노실란 각각  $H_3Si(NH_2)$ ,  $H_2Si(NH_2)_2$ ,  $HSi(NH_2)_3$  및  $Si(NH_2)_4$ , 뿐만 아니라, 치환된 모노-아미노실란, 디-아미노실란, 트리-아미노실란 및 테트라-아미노실란들, 예를 들어, t-부틸아미노실란, 메틸아미노실란, 3차-부틸실란아민, 비스(3차부틸아미노)실란 ( $SiH_2(NHC(CH_3)_3)_2$  (BTBAS), 3차-부틸 시릴카바메이트,  $SiH(CH_3)-(N(CH_3)_2)_2$ ,  $SiHCl-(N(CH_3)_2)_2$ ,  $(Si(CH_3)_2NH)_3$  등이다. 아미노실란의 다른 예는 트리실릴아민 ( $N(SiH_3)_3$ ) 이다.

[0073] 부가적인 반응물질들이 또한 동작 604 동안 사용된다. PECVD에 의한 실리콘 옥사이드 헬멧의 증착을 위해, 산화제가 기관 상에 실리콘 옥사이드를 증착하고 반응시키기 위해 실리콘-함유 전구체와 함께 프로세스 챔버로 흐른다. 예시적인 산화제들은 산소 가스, 물, 이산화탄소, 아산화질소, 및 이들의 조합들을 포함한다. 다양한 실시예들에서, 기관은 플라즈마가 점화되는 동안 산화제 및 불활성 가스에 동시에 노출된다. 예를 들어, 일 실시예에서, 플라즈마가 점화되는 동안 산소 및 아르곤의 혼합물이 기관으로 도입된다. 예시적인 불활성 가스들은 헬륨 및 아르곤을 포함한다. 일부 실시예들에서, 불활성 가스는 프로세스 가스들을 기관으로 전달하기 위한 캐리어 가스로서 작용하고 챔버의 업스트림에서 방향이 전환된다 (divert). ALD 또는 PEALD에 의한 증착을 위해, 실리콘-함유 전구체 및 반응물질은 퍼징 동작들에 의해 분리될 수도 있는, 펄스들로 순차적으로 도입된다. 이러한 예들은 도 7에 대해 이하에 더 기술된다.

[0074] 동작 604에서 유전체 재료를 증착하기 위해 ALD, PEALD, CVD, 및 PECVD의 임의의 조합이 사용되는 실시예들에서, 동일한 반응물질들 및 전구체들이 두 기법들 동안 사용될 수도 있다. 일부 실시예들에서, 상이한 전구체들이 기법에 따라 선택될 수도 있다. 예를 들어, 일부 실시예들에서, ALD는 실리콘-함유 전구체로서 할로실란을 사용하고, 이어서 PECVD가 실란을 사용하여 수행될 수도 있다. 일부 실시예들에서, 플라즈마가 유전체 재료를 증착하도록 사용된 기법들 중 하나 이상 동안 점화된다.

[0075] 동작 607에서, 희생적 헬멧이 기관의 필드 표면 상에 증착된다. 헬멧은 기관 상의 피쳐들 내부에 상대적으로

기관의 필드 표면 상에 우선적으로 증착된 재료의 오버버드이다. 다양한 실시예들에서, 헬멧은 하부 피쳐 프로파일이 에칭되거나 손상되는 것을 방지하기 위해 후속하는 에칭 프로세스들을 완충시키도록 사용된 희생적 재료이다.

[0076] 다양한 실시예들에서, 헬멧 재료는 기관의 필드 표면 상에 남아 있는, 동작 604에서 증착된 유전체 재료 상에서 성장된다. 따라서, 희생적 헬멧은 피쳐 개구부 위에서 폐쇄되지 않고 피쳐 개구부가 여전히 개방된 채로 남는다. 다양한 실시예들에서, 희생적 헬멧은 PECVD에 의해 증착된다. 희생적 헬멧은 후속 에칭 동작 608 동안 하부 기관 및 피쳐 프로파일을 보호하기 위해 사용된 층으로 기능한다. 희생적 헬멧은 피쳐들 내로 증착된 유전체 재료와 같은 동일하거나 상이한 재료일 수도 있다. 예를 들어, 일부 실시예들에서, 희생적 헬멧은 PECVD에 의해 증착된 실리콘 옥사이드 재료이지만, 피쳐들 내로 증착될 재료는 또한 실리콘 옥사이드이다.

[0077] 일부 실시예들에서, 헬멧은 약 10 Å 내지 약 500 Å의 두께로 증착된다. 헬멧이 ALD, CVD, 또는 둘의 조합을 사용하여, 증착될 수도 있다. 다양한 실시예들에서, 헬멧은 PECVD에 의해 증착된다. 다양한 실시예들에서, 피쳐들은 헬멧을 형성하기 충분한 지속기간 동안 헬멧을 증착하기 위해 증착 전구체들 (예컨대 실리콘 나이트라이드 헬멧을 증착하기 위한 실리콘-함유 전구체 및 질소-함유 전구체)에 노출된다. 지속기간은 피쳐 개구부의 사이즈, 피쳐 개구부의 깊이, 재료를 증착하기 위해 사용된 기법, 재료가 피쳐 내로 증착된 재료와 동일하거나 상이한지 여부, 그리고, 재료가 피쳐 내로 증착될 재료와 동일하다면, 있다면 피쳐 내로 이미 증착된 재료의 양에 종속된다.

[0078] 헬멧 재료 및 피쳐 내로 증착될 재료가 동일한 일부 실시예들에서, 동작 604의 증착은 동작 607 동안 희생적 헬멧을 증착하기 위해 사이클들로 계속될 수도 있다. 다양한 실시예들에서, 동작 604의 증착은 PEALD 또는 ALD에 의해 수행되지만, 동작 607은 PECVD에 의해 수행된다. 헬멧의 재료들 및 피쳐들 내로 증착될 재료가 동일하면, 동일한 전구체들이 동작 604 및 동작 607 모두에 사용될 수도 있다. 예를 들어, 동작 604에 대해 상기 기술된 임의의 전구체들 및 반응물질들이 동작 607에서 실리콘 옥사이드 헬멧을 증착하기 위해 사용될 수도 있다.

[0079] 일부 실시예들에서, 희생적 헬멧은 피쳐들 내로 증착된 재료와 상이한 재료이다. 예를 들어, 일부 실시예들에서, 희생적 헬멧은 PECVD에 의해 증착된 실리콘 나이트라이드 재료이지만 피쳐들 내로 증착될 재료는 실리콘 옥사이드이다. 다양한 실시예들에서, 동작 608에서 에칭은 희생적 헬멧에 손상을 주지 않고 따라서 헬멧이 피쳐 내로 증착될 재료의 증착 및 에칭의 많은 사이클들을 견딜 수 있도록 희생적 헬멧은 동작 608에서 사용된 에칭 트들에 노출될 때, 증착될 재료에 대한 에칭 선택도를 갖는다. 일부 실시예들에서, 헬멧은 실리콘 전구체 및 질소 플라즈마를 동시에 또는 교번하는 펄스들을 각각 사용하여, PECVD 또는 PEALD에 의해 증착된 실리콘 나이트라이드 재료이다. 다양한 실시예들에서, 실리콘 나이트라이드 헬멧의 형성은 실리콘 옥사이드가 피쳐에 제 1 양의 실리콘 옥사이드를 증착하도록 사용된 후, 실리콘 나이트라이드는 기관의 필드 표면 상에 증착된다. 다양한 실시예들에서, 헬멧으로 사용된 실리콘 나이트라이드는 에칭 동안 옥사이드에 대한 에칭 선택도를 상승시킨다. CVD에 의한 증착에 대해, 기관은 지속기간 약 2 초 내지 약 120 초 동안 증착 전구체들 (예컨대 실리콘 옥사이드를 증착하기 위한 실리콘-함유 전구체 및 산화제)에 노출될 수도 있다. 일부 실시예들에서, 헬멧은 플라즈마-향상된 프로세스, 예컨대 PEALD 또는 PECVD를 사용하여 증착된다.

[0080] PECVD에 의한 실리콘 나이트라이드 헬멧의 증착을 위해, 질소와 같은 질소-함유 가스가 실리콘 나이트라이드를 형성하도록 실리콘-함유 전구체와 함께 프로세스 챔버로 흐른다. 다양한 실시예들에서, 질소는 실리콘 나이트라이드를 형성하기 위해 플라즈마로 점화된다.

[0081] 일 예에서, 실란이 실리콘 나이트라이드 및/또는 실리콘 옥사이드의 PECVD를 수행하기 위한 실리콘-전구체로서 사용된다. PECVD에 의한 증착 동안, 전구체 및 반응물질들은 다양한 플로우 레이트들로 흐른다. 예를 들어, 실리콘 옥사이드를 증착하기 위해, 실란은 질소 및/또는 아산화질소와 함께 흐를 수도 있다. 실란은 약 50 sccm 내지 약 200 sccm, 예컨대 약 75 sccm의 플로우 레이트로 도입될 수도 있다. 질소는 약 1000 sccm 내지 약 15000 sccm, 예컨대 약 3000 sccm의 플로우 레이트로 도입될 수도 있다. 아산화질소는 약 5000 sccm 내지 약 25000 sccm, 예컨대 약 20000 sccm의 플로우 레이트로 도입될 수도 있다.

[0082] 동작 608에서, 유전체 재료는 피쳐 내에 부분적으로 에칭된 유전체 재료를 남기도록 피쳐 개구부들로부터 에칭된다. 에칭은 후속 증착은 피쳐의 하단부에 도달할 수 있도록 피쳐 개구부를 넓히기 충분한 지속기간 동안 수행될 수도 있다. 예를 들어, 일부 실시예들에서 에칭은 약 100 초 내지 약 400 초, 예컨대 약 115 초, 또는 약 200 초, 또는 약 300 초, 또는 약 400 초의 지속기간 동안 수행된다. 다양한 실시예들에서, 에칭은 동작 604에서 피쳐 내로 증착된 유전체 재료의 층들 아래의 재료를 제거하지 않고 피쳐 개구부를 개방하기 충분한 지속기간 동안 수행된다. 다양한 실시예들에서, 에칭은 헬멧 재료에 대한 에칭 선택도로 수행된다. 예를 들어, 일부

실시예들에서, 질소 트리플루오라이드 (NF<sub>3</sub>) 는 동작 608 동안 사용된 에천트이고 희생적 실리콘 나이트라이드 헬멧에 대한 실리콘 옥사이드의 에칭 선택도는 약 3:1 내지 약 5:1이다.

[0083] 동작 604가 오버버든 또는 헬멧의 증착을 수반하는 일부 실시예들에서, 에칭은 필드 표면 상의 희생적 유전체 재료의 헬멧의 전부가 아니라 일부를 소비하여, 피처 내에 부분적으로 에칭된 유전체 층을 남기는 동안 피처 개구부 노출되도록 수행된다. 헬멧이 증착될 재료와 상이한 재료이더라도, 헬멧 중 일부가 소비될 수도 있다. 그러나, 일부 실시예들에서, 피처 내로 증착될 재료에 대한 에칭 선택도를 갖는 상이한 재료의 헬멧은 헬멧으로 하여금 증착될 재료와 동일한 재료의 헬멧이 동일한 프로세스 조건들 하에서 에칭되는 것만큼 신속하게 소비되지 않고 보다 긴 에칭 시간들을 견디게 한다. 일부 실시예들에서, 피처 내로 증착될 재료에 대한 에칭 선택도를 갖는 상이한 재료의 헬멧은 피처 프로파일의 에칭을 여전히 완화시키는 동안 보다 박형의 헬멧으로 하여금 증착되게 한다.

[0084] 선택된 에천트는 에칭될 재료에 종속된다. 예를 들어, 실리콘 옥사이드를 에칭하기 위해, 에칭은 불소-함유 에칭 화학물질을 사용하여, 예컨대 질소 트리플루오라이드 (NF<sub>3</sub>) 를 홀럼으로써 수행될 수도 있다. 실리콘 옥사이드를 에칭하기 위한 예시적인 에천트들은 질소 트리플루오라이드, 플루오르포름 (CHF<sub>3</sub>), 옥타플루오로사이클로부탄 (C<sub>4</sub>F<sub>8</sub>), 테트라플루오로메탄 (CF<sub>4</sub>), 및 이들의 조합들을 포함한다. 이들 재료들을 사용한 피처 충진을 위해 실리콘 카바이드, 실리콘 나이트라이드, 실리콘, 텅스텐, 루테튬, 구리, 코발트, 및 몰리브덴을 에칭하기 위한 예시적인 에천트들은 브롬화수소산 (HBr), 플루오로메탄 (CH<sub>3</sub>F), 염소 (Cl<sub>2</sub>), 실리콘 테트라플루오라이드 (SiF<sub>4</sub>), 테트라플루오로메탄 (CF<sub>4</sub>), 삼염화붕소 (BCl<sub>3</sub>), 플루오르포름 (CHF<sub>3</sub>) 및 이들의 조합들을 포함한다.

[0085] 또 다른 예에서, 실리콘 카바이드가 피처들 내로 증착되면, 실리콘 카바이드를 에칭하기 위해, 에칭은 브롬화수소산, 또는 CH<sub>3</sub>F를 사용하여 수행될 수도 있다.

[0086] 또 다른 예에서, 실리콘 나이트라이드가 피처들 내로 증착되면, 실리콘 나이트라이드를 에칭하기 위해, 에칭은 CH<sub>3</sub>F를 사용하여 수행될 수도 있다.

[0087] 다양한 실시예들에서, 에천트들은 산소, 질소, 및/또는 아르곤과 같은 하나 이상의 캐리어 가스들과 함께 흐를 수도 있다.

[0088] 다양한 실시예들에서, 플라즈마가 동작 608 동안 에칭을 향상시키도록 점화된다. 일부 실시예들에서, 플라즈마는 RF (radio frequency) 플라즈마를 사용하여 점화된다. 일부 실시예들에서, 자기-바이어스 바이어스는 에칭 동안 기관을 홀딩하는 전력 공급된 페데스탈로 인가될 수도 있다. 다양한 실시예들에서, 플라즈마는 약 1000 W 내지 약 5000 W의 플라즈마 전력을 사용하여 질소 트리플루오라이드 가스를 흘리는 동안 점화된다. 다양한 실시예들에서, 플라즈마는 인시츄로 생성된다. 일부 실시예들에서, 플라즈마는 기관을 하우징하는 프로세스 챔버로 전달하기 전에 리모트 플라즈마 챔버 내에서 리모트로 생성될 수도 있다.

[0089] 일부 실시예들에서, 동작 604 및 동작 608은 상이한 챔버들에서 수행된다. 일부 실시예들에서, 동작 604 및 동작 608은 동일한 챔버에서 수행된다. 일부 실시예들에서, 동작 604 및 동작 608은 진공을 파괴하지 않고 수행된다. 예를 들어, 일부 실시예들에서 동작 604 및 동작 608은 멀티-스테이션 챔버의 별도의 스테이션들에서 진공을 파괴하지 않고 수행된다. 개시된 실시예들은 증착 및 에칭이 동일한 챔버 내 또는 동일한 툴 내에서 수행될 수도 있기 때문에 효율을 촉진한다.

[0090] 일부 실시예들에서, 동작 608은 측벽들을 평탄화하도록 수행될 수도 있다. 개시된 실시예들은 또한 유전체 재료의 증착들 사이에 수행된 에칭이 표면을 고르게 하고 피처의 측벽들 상의 스테브들의 존재를 감소시키기 위해 사용되도록 측벽 토포그래피를 갖는 피처들 내로 증착 동안 측벽들을 평탄화하는데 적합할 수도 있다. 에칭은 기관 상의 하부 재료를 노출하지 않고 피처의 측벽들 상에 증착된 유전체 재료를 평탄화하기 (smooth out) 충분한 지속기간 동안 에칭하기 위한 플라즈마 전력 및 지속기간을 조절함으로써 수행될 수도 있다. 측벽들의 평탄화는 약 200 초 또는 약 200 초 미만의 지속기간 동안, 또는 피처 개구부를 개방하기 위한 지속기간보다 짧은 지속기간 동안 에칭에 의해 수행될 수도 있다.

[0091] 동작 610에서, 제 2 양의 유전체 재료가 부분적으로 에칭된 유전체 재료 위에 증착된다. 다양한 실시예들에서, 제 2 양의 유전체 재료는 ALD, PEALD, CVD, PECVD, 또는 이들의 임의의 조합에 의해 증착된다. 증착은 임의의 적합한 전구체들 및 반응물질들을 사용하여 수행될 수도 있다. 예를 들어, 제 2 양의 실리콘 옥사이드를 증착하기 위해, 동작 604에 대해 상기 기술된 임의의 실리콘-함유 전구체가 동작 610 동안 사용될 수도 있다. 유사

하게, 전구체와 반응하기에 적합한 임의의 반응물질이 사용될 수도 있다. 예를 들어, 실리콘 옥사이드를 증착하기 위해, 산소 또는 아산화질소와 같은 산화제가 실리콘-함유 전구체와 반응하도록 사용될 수도 있다. 동작 604에 대해 상기 기술된 임의의 산화제가 동작 610에서 사용될 수도 있다.

[0092] 일부 실시예들에서, 프로세스 챔버는 동작 604과 동작 608 사이에 폐지된다. 일부 실시예들에서, 프로세스 챔버는 동작 608과 동작 610 사이에 폐지된다. 일부 실시예들에서, 프로세스 챔버는 동작 610 후에 폐지된다. 챔버를 폐지하는 것은 다른 동작들에 사용된 캐리어 가스일 수도 있고 또는 상이한 가스일 수도 있는, 폐지 가스 또는 스윙핑 가스를 흘리는 단계를 수반할 수도 있다. 예시적인 폐지 가스들은 아르곤, 질소, 수소, 및 헬륨을 포함한다. 다양한 실시예들에서, 폐지 가스는 불활성 가스이다. 예시적인 불활성 가스들은 아르곤, 질소, 및 헬륨을 포함한다. 일부 실시예들에서, 폐지하는 단계는 챔버를 배기하는 단계를 수반할 수도 있다. 일부 실시예들에서, 폐지하는 단계는 프로세스 챔버를 배기하기 위해 하나 이상의 배기 서브페이스들을 포함할 수도 있다. 대안적으로, 일부 실시예들에서 폐지하는 단계는 생략될 수도 있다는 것이 인식될 것이다. 폐지하는 단계는 약 0.1 초 내지 약 2 초와 같은 임의의 적합한 지속기간 동안 수행될 수도 있다.

[0093] 일부 실시예들에서, 제 2 양의 유전체 재료는 피처를 충전한다. 일부 실시예들에서, 추가 동작들이 피쳐들이 충전될 때까지 수행된다. 예를 들어, 일부 실시예들에서, 동작 604, 동작 608, 및 동작 610은 사이클들로 반복된다. 일부 실시예들에서, 동작 604, 동작 608 및 동작 610을 수행한 후 순차적으로 반복된다.

[0094] 일부 실시예들에서, 동작 604는 ALD에 의해 제 1 양의 유전체 피쳐들을 에칭하는 단계 및 PECVD에 의해 헬멧을 증착하는 단계를 포함하고, 동작 608에서 에칭이 헬멧의 증착 후에 수행된다. 일부 실시예들에서, 헬멧은 피처를 충전하기 위해 사용된 유전체와 상이한 재료이다. 예를 들어, 일부 실시예들에서, 실리콘 옥사이드가 피쳐들 내에 증착되지만, 실리콘 나이트라이드는 에칭 전에 헬멧으로서 증착된다. 일부 실시예들에서, 피쳐 내로 증착될 재료가 실리콘 옥사이드이면, 헬멧으로서 실리콘 나이트라이드를 사용하여 피쳐에 증착된 재료의 제거를 방지하도록 에칭 동안 실리콘 옥사이드 재료에 대해 실리콘 나이트라이드 희생적 헬멧 재료의 고 에칭 선택도를 달성하도록 사용될 수도 있다. 부가적으로, 실리콘 나이트라이드 헬멧의 사용은 에칭으로 하여금 헬멧으로서 실리콘 옥사이드를 사용하는 것에 비해, 보다 긴 지속기간 동안 보다 덜 증착된 실리콘 나이트라이드에 대해 수행되게 할 수도 있다. 예를 들어, 실리콘 나이트라이드 헬멧 대 실리콘 옥사이드 헬멧의 동일한 증착된 두께에 대해, 실리콘 옥사이드 헬멧은 실리콘 나이트라이드 헬멧보다 빠르게 에칭될 것이다. 따라서, 보다 두꺼운 실리콘 옥사이드 헬멧이 보다 박형의 실리콘 나이트라이드 재료가 사용되면, 피처를 개방하기 위해 사용된 명시된 에칭 지속기간을 달성하도록 사용된다.

[0095] 도 7은 특정한 개시된 실시예들에 따라 수행된 예시적인 방법의 예시적인 프로세스 흐름도를 제공한다. 도 7의 예시적인 프로세스는 도 6의 동작 604, 동작 608, 및 동작 610과 같은 다양한 동작들의 반복을 포함한다.

[0096] 동작 701에서, 측벽 토포그래피를 갖는 피쳐들을 갖는 기관이 프로세스 챔버로 제공된다. 본 명세서에 기술된 예는 측벽 토포그래피를 갖는 피쳐들을 참조하지만, 이러한 실시예들이 멀티-라미네이트 스택의 피쳐들, 양으로 경사진 측벽들을 갖는 피쳐들, 음으로 경사진 측벽들을 갖는 피쳐들, 및 재차들어진 프로파일들을 갖는 피쳐들을 갖는 기관들에 적용될 수 있다는 것이 이해될 것이다. 동작 701은 도 6에 대해 상기 기술된 동작 602의 실시예들에 대응할 수도 있다.

[0097] 동작 702a-1, 동작 702b-1, 동작 702c-1, 및 동작 702d-1에서, 제 1 양의 유전체 재료가 피쳐들 내로 증착될 수도 있고, 그리고 이러한 동작들은 일부 실시예들에서, 도 6에 대해 상기 기술된 동작 604의 실시예들에 대응할 수도 있다. 이 특정한 예에서, 동작 702a-1 내지 동작 702d-1은 일 ALD 사이클을 구성할 수도 있다. 동작 702a-1에서, 동작 604에 대해 상기 기술된 임의의 전구체와 같은, 피쳐의 표면 상에 전구체를 흡착시키도록 기관은 실리콘-함유 전구체에 노출된다. 다양한 실시예들에서, 이 동작은 자기-제한이다. 일부 실시예들에서, 전구체는 피쳐의 표면 상에 모든 활성 사이트들보다 적게 흡착된다. 동작 702b-1에서, 프로세스 챔버는 모든 흡착된 실리콘-함유 전구체들을 제거하도록 선택가능하게 폐지된다. 동작 702c-1에서, 기관은 산화제에 노출되고 플라즈마가 피쳐에 제 1 실리콘 옥사이드 층을 형성하도록 점화된다. 다양한 실시예들에서, 이 층은 도 6에 대해 동작 604에서 상기 참조된 피쳐들 내 증착된 제 1 양의 유전체 재료이다. 다양한 실시예들에서, 동작 702c-1은 흡착된 실리콘-함유 전구체 층을 실리콘 옥사이드로 변환한다. 동작 702d-1에서, 프로세스 챔버는 실리콘-함유 전구체와 산화제 간의 반응으로부터 부산물들을 제거하도록 선택가능하게 폐지된다. 동작 702a-1 내지 동작 702d-1은 피쳐에 목표된 두께로 실리콘 옥사이드를 증착하기 위해 목표된 바에 따라, 2 이상의 사이클들에 대해 선택가능하게 반복될 수도 있다.

[0098] 동작 708a에서, 제 1 양의 실리콘 옥사이드는 피쳐로부터 부분적으로 에칭된다. 다양한 실시예들에서, 이는 도

6의 동작 608에 대응한다. 동작 708a는 피처 개구부를 개방하기 충분한 지속기간 동안 수행될 수도 있다. 예를 들어, 일부 실시예들에서, 동작 702a-1 내지 동작 702b-1의 사이클들은 동작 708a가 피처 개구부를 개방하고 이에 따라 후속 증착을 허용하도록 수행되는, 핀치-오프될 때까지 피처 내로 실리콘 옥사이드를 증착할 수도 있다. 동작 608에 대해 상기 기술된 바와 같이 임의의 에칭 화학물질이 사용될 수도 있다. 일부 실시예들에서, 플라즈마가 에칭을 용이하게 하도록 점화된다. 에칭 화학물질 및 플라즈마 조건들이 피처들 내에 증착될 재료에 종속된다는 것이 이해될 것이다. 예를 들어, 실리콘 옥사이드의 증착을 위해, 동작 708a는 질소 트리플루오라이드를 흘리는 단계 및 실리콘 옥사이드를 에칭하기 위해 약 1000 W 내지 약 5000 W의 전력으로 플라즈마를 점화하는 단계를 수반할 수도 있다.

[0099] 동작 710에서, 기판은 PECVD에 의해 제 2 양의 실리콘 옥사이드를 형성하기 위해 실리콘-함유 전구체 및 산화제에 노출된다. 이는 상기 기술된 바와 같은 도 6의 동작 610에 대응할 수도 있다. 일부 실시예들에서, 사용된 실리콘-함유 전구체는 동작 702a-1에서와 동일하다. 일부 실시예들에서, 사용된 실리콘-함유 전구체는 702a-1에서 사용된 실리콘-함유 전구체와 상이하다. 실리콘-함유 전구체의 선택은 사용된 산화제 및 사용된 기법(ALD, PEALD, CVD, PECVD, 등)에 종속된다. 산화제는 또한 동작 702c-1에서 사용된 산화제와 동일하거나 상이할 수도 있다. 제 2 양의 실리콘 옥사이드는 기판의 필드 표면 상에 헬멧을 증착하도록 사용될 수도 있다.

[0100] 동작 708b에서, 실리콘 옥사이드는 피처 개구부로부터 에칭될 수도 있다. 이는 상기 기술된 바와 같은 도 6의 동작 608의 반복된 동작에 대응할 수도 있다. 일부 실시예들에서, 동작 710에서 증착된 헬멧은 피처의 내부에 상대적으로 피처 개구부를 에칭하는 동안 헬멧이 에칭될 수도 있도록 실리콘 옥사이드 하부 재료 및 피처 프로파일을 보호한다. 예를 들어, 피처 개구부를 에칭하는 단계는 피처의 깊이의 상단 5 % 또는 상단 10 %를 에칭하는 단계를 수반할 수도 있다. 일부 실시예들에서, 피처들의 고 종횡비로 인해, 에칭 중은 피처들의 하단부에 도달하지 않을 수도 있고, 따라서 피처 내에 증착된 재료의 약 50 %까지만 에칭된다. 이러한 에칭은 2 초 내지 약 200 초의 지속기간 동안 약 1000 W 내지 약 5000 W의 플라즈마 전력을 사용함으로써 조절될 수도 있다.

[0101] 동작 702a-2 내지 동작 702d-2는 ALD 사이클을 구성할 수도 있다. 이러한 예는 예를 들어, 도 6의 동작 604의 반복을 도시한다. 동작 702a-2는 동작 702a-1과 동일할 수도 있고 또는 동일한 전구체들 및 조건들을 수반할 수도 있고, 동작 702b-2는 동작 702b-1과 동일할 수도 있고 또는 동일한 퍼징 조건들을 수반할 수도 있고, 동작 702c-2는 동작 702c-1과 동일할 수도 있고 또는 동일한 산화제 및/또는 플라즈마 조건들을 수반할 수도 있고, 그리고 동작 702d-2는 동작 702d-1과 동일할 수도 있고 동일한 퍼징 조건들을 수반할 수도 있다. 동작 702a-2 동안, 기판은 전구체를 피처 표면에 흡착시키도록 실리콘-함유 전구체에 노출되고, 이전 동작들에서 이전에 증착되고 그리고/또는 에칭된 실리콘 옥사이드를 포함한다. 일부 실시예들에서, 동작 702a-1, 동작 702b-1, 동작 702c-1, 동작 702d-1, 동작 708a, 동작 710, 동작 708b, 동작 702a-2, 동작 702b-2, 동작 702c-2, 및 동작 702d-2는 피처들이 충전될 때까지 선택가능하게 반복될 수도 있다.

[0102] 도 8a 내지 도 8d는 특정한 개시된 실시예들에 따라 피처 충전 동작들을 겪는 라이너 (806a) 및 피처 (812a)의 하단부에 의해 규정된 재차들어간 피처와 함께 피처 (802a)를 갖는 기판 (804a)의 예를 도시한다. 도 8b에서, 제 1 양의 실리콘 옥사이드 (808b)는 헬멧을 형성하도록 기판 위에 증착된다. 실리콘 옥사이드가 예로서 도시되지만, 일부 실시예들에서, 헬멧은 실리콘 나이트라이드, 또는 실리콘 옥시나이트라이드이다. 재차들어간 프로파일로 인해, 보이드 (810b)가 형성된다. 이는 도 6의 동작 604의 증착에 대응할 수도 있다. 도 8c에서, 기판은 에칭된 실리콘 옥사이드 (808c)로 도시된 바와 같이 에칭 백된다. 이는 도 6의 동작 608에 대응할 수도 있다. 도 8d에서, 노출된 보이드 (810d)와 함께 도시된 바와 같이 기판 에칭 백이 완료되고 에칭 백 동안 소비되는 희생적 헬멧이 주어져 재료 손실 (816d) 없이, 피처는 개방된다. 피처 (802d)는 이제 도 3d와 비교하여, 보이드를 갖지 않고, 실리콘 옥사이드를 증착하기 위해 후속하는 ALD 동작들로 충전될 수도 있다.

[0103] 도 9a 내지 도 9d는 특정한 개시된 실시예들에 따라 피처 충전 동작들을 겪는 피처 (912a)의 하단부 및 스텝들 (916a)을 갖는 라이너 (906a)에 의해 규정된 피처 프로파일을 갖는 피처 (902a)를 갖는 기판 (904a)의 예를 도시한다. 도 9b에서, 제 1 양의 실리콘 옥사이드 (908b)가 라이너 (906b)의 필드 표면 위에 증착된 오버버튼이 도시된 바와 같이 헬멧을 형성하도록 기판 위에 증착된다. 측벽 토포그래피로 인해, 증착된 실리콘 옥사이드의 측벽들 사이에 공간 (910b)이 있다. 이 증착은 도 6의 동작 604의 증착에 대응할 수도 있다. 도 9c에서, 기판은 에칭된 실리콘 옥사이드 (908c)로 도시된 바와 같이 에칭 백되어, 평탄화된 표면 (914c)을 발생시킨다. 이는 도 6의 동작 608에 대응할 수도 있다. 도 9d에서, 도시된 바와 같이 에칭 백 동안 소비되는 희생적 헬멧이 주어져 재료 손실 (916d) 없이, 기판 에칭 백이 완료되고 피처는 개방되고 914d 및 916d에서 측벽들 모두가 평탄화된다. 피처 (902d)는 이제, 실리콘 옥사이드를 증착하도록 ALD 동작들로 충전될 수도 있고

도 4d와 비교하면 보이드를 갖지 않는다.

- [0104] 도 9e 내지 도 9h는 특정한 개시된 실시예들에 따라 피처 충전 동작들을 겪는 피처 (912e) 의 하단부 및 스템브들 (916e) 을 갖는 라이너 (906e) 로 규정된 피처 프로파일을 갖는 피처 (902e) 를 갖는 기관 (904e) 의 예를 도시한다. 도 9f에서, 제 1 양의 실리콘 옥사이드 (908f) 가 피처 (902f) 내로 증착되고, 라이너 (906f) 의 필드 표면 위에 증착된 오버버튼으로 도시된 바와 같이 실리콘 나이트라이드 헬멧 (999f) 이 기관 위에 증착된다. 이 증착은 도 6의 동작 604 및 동작 607의 증착에 대응할 수도 있다. 측벽 토포그래피로 인해, 증착된 실리콘 옥사이드의 측벽들 사이에 공간 (910b) 이 있다. 도 9g에서, 기관은 예칭된 실리콘 옥사이드 (908g) 로 도시된 바와 같이 예칭 백되고, 평탄화된 표면 (914g) 을 발생시킨다. 이는 도 6의 동작 608에 대응할 수도 있다. 실리콘 나이트라이드는 실리콘 옥사이드에 대한 예칭 선택도를 가져, 많은 실리콘 옥사이드가 남고 실리콘 나이트라이드 헬멧이 보다 긴 지속기간 동안 예칭 동작을 견딜 수 있지만; 예칭 선택도는 무한할 필요가 없기 때문에, 일부 실리콘 나이트라이드가 예칭 프로세스 동안 제거될 수도 있다는 것을 주의한다. 도 9h에서, 914h 및 916h에서 측벽들 모두가 도시된 바와 같이 평탄화되고, 실리콘 옥사이드에 대해 예칭 선택도를 갖는 희생적 헬멧 (999h) 이 주어져 재료 손실 (916h) 없이, 기관 예칭 백이 완료되고 피처가 개방된다. 일부 실시예들에서, 동일한 예칭 조건들이 주어지면, 실리콘 옥사이드만큼은 아니지만 헬멧 (999h) 중 일부는 제거될 수도 있다는 것을 주의한다. 피처 (902h) 는 이제 도 4d와 비교하면, 보이드 없이 실리콘 옥사이드를 증착하기 위해 후속 ALD 동작들로 충전될 수도 있다.
- [0105] 도 10a 내지 도 10c는 특정한 개시된 실시예들에 따라 피처 충전 동작들을 겪는 피처 (1002a) 와 함께 2 개의 재료들 (1004a 및 1014a) 을 갖는 멀티-라미네이트 스택을 갖는 기관의 예를 도시한다. 제 1 양의 실리콘 옥사이드 (1009b) 가 헬멧을 형성하기 위해 기관 위에 증착된다. 이는 도 6의 동작 604의 증착에 대응할 수도 있다. 도 10b에서, 기관은 예칭된 실리콘 옥사이드 (1008b) 로 도시된 바와 같이 예칭 백된다. 이는 도 6의 동작 608에 대응할 수도 있다. 도 10c에서, 피처 (1002c) 는 도 5c와 비교하면, 피처 프로파일에 손상을 유발하지 않고, 실리콘 옥사이드를 증착하기 위해 후속 ALD 동작들로 충전된다.
- [0106] 도 11은 증착 동작들 동안 실리콘 옥사이드를 증착하기 위해 PEALD 및 PECVD의 조합을 사용하여, 도 6의 반복된 동작들의 예에 따른 예시적인 펄스들의 타이밍 시퀀스도이다. 도 11은 캐리어 가스 또는 퍼지 가스 플로우, 실리콘-함유 전구체 플로우, 산화제 플로우, 플라즈마 전력, 및 에천트 플로우와 같은 다양한 프로세스 파라미터들에 대해, 예시적인 프로세스 (1100) 의 페이지들을 도시한다. 라인들은 플로우 또는 플라즈마 전력이 턴온되고 턴오프될 때를 나타낸다. 도 11에 도시되지 않은 다른 프로세스 파라미터들은 또한 특정한 개시된 실시예들을 조절하는 것에 관련될 수도 있고; 이러한 파라미터들은 이로 제한되는 것은 아니지만, 전구체, 불활성, 반응 물질, 및 에천트 가스들에 대한 플로우 레이트들, 기관 온도, 및 프로세스 챔버 압력을 포함한다.
- [0107] 프로세스 (1100) 는 ALD 사이클들 (1102-1), 예칭 페이지 (1108-1), ALD 사이클 (1110-1), PECVD 노출 페이지 (1110-2), 긴 예칭 백 페이지 (1108-2), 및 ALD 사이클들 (1102-2) 을 포함한다. 예시적인 동작들의 특정한 시퀀스가 도 11에 도시되지만, 이는 예이고, ALD, PECVD, 및 예칭의 다른 변동들이 다양한 타입들의 피처들을 갖는 기관들에 대해 그리고 다양한 재료들에 대해 사용될 수도 있다는 것이 이해될 것이다. 또한, 도 11이 실리콘 옥사이드를 증착하기 위한 실리콘 전구체 및 산화제 플로우들을 도시하지만, 본 명세서의 다른 곳에 기술된 바와 같이 실시예들은 임의의 목표된 재료를 증착하기 적합할 수도 있다는 것이 이해될 것이다.
- [0108] ALD 사이클들 (1102-1) 은 실리콘-함유 전구체 노출 페이지 (1102a), 퍼지 페이지 (1102b), 산화제 노출 페이지 (1102c), 및 퍼지 페이지 (1102d) 를 포함한다. 실리콘-함유 전구체 노출 페이지 (1102a) 에서, 산화제 및 에천트 플로우들이 오프되고 플라즈마가 턴오프되는 동안, 아르곤은 캐리어 가스로서 실리콘-함유 전구체 가스 플로우 온으로 흐른다. 퍼지 페이지 (1102b) 에서, 실리콘-함유 가스, 산화제 가스, 및 에천트 가스 플로우들이 오프되고 플라즈마가 오프되는 동안 아르곤 가스는 온인 채로 남는다. 산화제 노출 페이지 (1102c) 에서, 플라즈마가 턴온되고 실리콘-함유 전구체 및 에천트 가스 플로우들이 오프되는 동안, 산화제 및 퍼지 가스 플로우들이 온된다. 퍼지 페이지 (1102d) 에서, 실리콘-함유 가스 플로우, 산화제 가스 플로우, 및 에천트 가스 플로우가 오프되고 플라즈마가 턴오프되는 동안 아르곤 가스는 온된다. 일 ALD 사이클이 도시되지만, 일부 실시예들에서 복수의 사이클들이 수행될 수도 있다는 것이 이해될 것이다.
- [0109] 예칭 페이지 (1108-1) 는 실리콘-함유 전구체 및 산화제 가스 플로우들이 오프되는 동안 아르곤 가스 및 에천트 가스 플로우들이 온되고 플라즈마는 턴온되는 일 예칭 페이지 (1108a) 를 포함한다.
- [0110] 퍼지 페이지 (1153a) 에서, 실리콘-함유 전구체 가스, 산화제 가스, 및 에천트 가스 플로우들이 오프되고 플라즈마가 턴오프되는 동안, 아르곤이 퍼지 가스로서 작용하고 및 아르곤 가스 플로우가 턴온된다.

- [0111] ALD 사이클들 (1110-1) 은 에칭 페이지 (1108-1) 에서 에칭 후에 보다 많은 실리콘 옥사이드 재료를 증착하도록 수행된다. ALD 사이클들 (1110-1) 은 ALD 사이클들 (1110-1) 이 실리콘-함유 전구체 노출 페이지 (1102a), 퍼지 페이지 (1102b), 산화제 노출 페이지 (1102c), 및 퍼지 페이지 (1102d) 를 포함하도록 ALD 사이클들 (1102-1) 로부터 반복하는 동작들을 포함한다. 실리콘-함유 전구체 노출 페이지 (1102a) 에서, 산화제 및 에천트 플로우들이 오프되고 플라즈마가 턴오프되는 동안, 온된 실리콘-함유 전구체 가스 플로우와 함께 아르곤은 캐리어 가스로서 흐른다. 퍼지 페이지 (1102b) 에서, 실리콘-함유 가스, 산화제 가스, 및 에천트 가스 플로우들이 오프되고 플라즈마가 오프되는 동안 아르곤 가스는 온인 채로 남는다. 산화제 노출 페이지 (1102c) 에서, 플라즈마는 턴오프되고 실리콘-함유 전구체 및 에천트 가스 플로우들이 오프되는 동안, 산화제 및 퍼지 가스 플로우들이 온된다. 퍼지 페이지 (1102d) 에서, 실리콘-함유 가스 플로우, 산화제 가스 플로우, 및 에천트 가스 플로우들이 오프되고 플라즈마가 턴오프되는 동안 아르곤 가스는 온된다. 일 ALD 사이클이 도시되지만, 일부 실시예들에서 복수의 사이클들이 수행될 수도 있다는 것이 이해될 것이다.
- [0112] 이 예에서, 에칭 페이지 (1108-1) 에서 에칭 후에 제 2 양의 실리콘 옥사이드를 증착하기 위해 ALD 사이클들 (1110-1) 및 PECVD 노출 (1110-2) 의 조합이 수행된다. PECVD 노출 페이지 (1110-2) 동안, PECVD 노출 (1110) 의 일 동작만이 도시되고 아르곤이 흐르고, 실리콘-함유 전구체 가스가 흐르고, 산화제 가스가 흐르고, 그리고 실리콘 옥사이드를 증착하기 위해, 플라즈마가 점화된다. 실리콘-함유 전구체는 ALD 사이클들 (1102-1 및 1110-1) 에 사용된 실리콘-함유 전구체와 동일하거나 상이할 수도 있다는 것이 이해될 것이다. PECVD 노출 (1110-2) 은 기관의 필드 표면 상에 헬멧의 형성에 대응할 수도 있다.
- [0113] 긴 에칭 백 페이지 (1108-2) 에서, 에칭 (1108b) 의 보다 긴 지속기간이 도시되고, 실리콘-함유 전구체 및 산화제 가스 플로우들이 턴오프되는 동안, 아르곤이 흐르고, 에천트 가스가 흐르고, 그리고 에칭을 용이하게 하도록 플라즈마가 점화된다. 이는 기관 상에 희생적 헬멧을 형성한 후 에칭에 의한 피처 개구부의 개방에 대응할 수도 있다.
- [0114] 퍼지 페이지 (1153b) 는 실리콘-함유 가스, 산화제 가스, 및 에천트 가스 플로우들이 턴오프되고 플라즈마가 오프되는 동안, 아르곤 가스를 흘리는 단계를 수반한다. ALD 사이클들 (1102-2) 은 ALD 사이클들 (1110-2) 이 실리콘-함유 전구체 노출 페이지 (1102a), 퍼지 페이지 (1102b), 산화제 노출 페이지 (1102c), 및 퍼지 페이지 (1102d) 를 포함하도록 ALD 사이클들 (1102-1) 로부터 동작들을 반복하는 단계를 포함한다. 실리콘-함유 전구체 노출 페이지 (1102a) 에서, 산화제 및 에천트 플로우들이 오프되고 플라즈마가 턴오프되는 동안, 온된 실리콘-함유 전구체 가스 플로우와 함께 캐리어 가스로서 아르곤이 흐른다. 퍼지 페이지 (1102b) 에서, 실리콘-함유 가스, 산화제 가스, 및 에천트 가스 플로우들이 오프되고 플라즈마가 오프되는 동안 아르곤 가스는 온으로 남는다. 산화제 노출 페이지 (1102c) 에서, 플라즈마가 턴오프되고 실리콘-함유 전구체 및 에천트 가스 플로우들이 오프되는 동안 산화제 및 퍼지 가스 플로우들이 온된다. 퍼지 페이지 (1102d) 에서, 실리콘-함유 가스 플로우, 산화제 가스 플로우, 및 에천트 가스 플로우들이 오프되고 플라즈마가 턴오프되는 동안, 아르곤 가스는 온된다. 일 ALD 사이클이 도시되지만, 일부 실시예들에서 복수의 사이클들이 수행될 수도 있다는 것이 이해될 것이다.
- [0115] 장치
- [0116] 도 12는 저압 분위기를 유지하기 위한 프로세스 챔버 바디 (1202) 를 갖는 ALD (atomic layer deposition) 프로세스 스테이션 (1200) 의 일 실시예의 개략적인 예시를 도시한다. 이러한 스테이션은 ALD, PEALD, CVD, PECVD에 의한 증착, 뿐만 아니라 에칭 백 동작들을 포함하는, 특정한 개시된 실시예들을 수행하기 위해 사용될 수도 있다. 복수의 ALD 프로세스 스테이션들 (1200) 은 공통 저압 프로세스 툴 분위기에 포함될 수도 있다. 예를 들어, 도 13은 멀티-스테이션 프로세싱 툴 (1300) 의 일 실시예를 도시한다. 일부 실시예들에서, 이하에 상세히 논의된 것을 포함하는 ALD 프로세스 스테이션 (1200) 의 하나 이상의 하드웨어 파라미터들은 하나 이상의 컴퓨터 제어기들 (1250) 에 의해 프로그램적으로 조정될 수도 있다.
- [0117] ALD 프로세스 스테이션 (1200) 은 분배 샤워헤드 (1206) 로 프로세스 가스들을 전달하기 위해 반응물질 전달 시스템 (1201a) 과 유체로 연통한다. 반응물질 전달 시스템 (1201a) 은 샤워헤드 (1206) 로 전달을 위해, 실리콘 함유 전구체 가스, 또는 산화제 가스 (예를 들어, 산소 또는 아산화질소), 불활성 가스들, 에천트 가스들 (예를 들어, 질소 트리플루오라이드) 와 같은 프로세스 가스들을 블렌딩 (blending) 및/또는 컨디셔닝하기 (conditioning) 위한 혼합 용기 (mixing vessel)(1204) 를 포함한다. 하나 이상의 혼합 용기 유입구 밸브들 (1220) 은 프로세스 가스들의 혼합 용기 (1204) 로의 도입을 제어할 수도 있다. 질소 트리플루오라이드 및/또는 산화제 플라즈마가 또한 샤워헤드 (1206) 로 전달될 수도 있고 또는 ALD 프로세스 스테이션 (1200) 에서 생

성될 수도 있다.

- [0118] 예로서, 도 12의 실시예에는 혼합 용기 (1204) 로 공급될 액체 반응물질을 기화시키기 위한 기화 지점 (1203) 을 포함한다. 일부 실시예들에서, 기화 지점 (1203) 은 가열된 기화기일 수도 있다. 이러한 기화기들로부터 생성된 포화된 반응물질 증기는 다운스트림 전달 파이프에서 응축될 수도 있다. 응축된 반응물질로의 양립가능하지 않은 가스들의 노출은 작은 입자들을 생성할 수도 있다. 이들 작은 입자들은 파이프를 막고 (clog), 밸브 동작을 방해하고, 기관들을 오염시키는, 등을 할 수도 있다. 이들 문제들을 해결하기 위한 일부 접근방법들은 잔류 반응물질을 제거하기 위해 전달 파이프를 퍼지 및/또는 배기하는 것을 수반한다. 그러나, 전달 파이프를 퍼지하는 것은 프로세스 스테이션 사이클 시간을 상승시킬 수도 있어서, 프로세스 스테이션 쓰루풋을 열화시킨다. 따라서, 일부 실시예들에서, 기화 지점 (1203) 의 전달 파이프 다운스트림은 열 추적될 수도 있다. 일부 예들에서, 혼합 용기 (1204) 가 또한 열 추적될 수도 있다. 일 비제한적인 예에서, 기화 지점 (1203) 의 파이프 다운스트림은 혼합 용기 (1204) 에서 대략 100 °C로부터 대략 150 °C로 연장하는 상승하는 온도 프로파일을 갖는다.
- [0119] 일부 실시예들에서, 액체 전구체 또는 액체 반응물질은 액체 주입기에서 기화될 수도 있다. 예를 들어, 액체 반응물질의 펄스들을 혼합 용기의 캐리어 가스 스트림 업스트림 내로 주입할 수도 있다. 일 실시예에서, 액체 주입기는 보다 높은 압력으로부터 보다 낮은 압력으로 액체를 플래싱 (flashing) 함으로써 반응물질을 기화할 수도 있다. 또 다른 예에서, 액체 주입기는 가열된 전달 파이프 내에서 나중에 기화되는 분산된 마이크로 액적들 (microdroplets) 로 액체를 원자화할 수도 있다. 보다 작은 액적들이 보다 큰 액적들보다 빠르게 기화될 수도 있고, 액체 주입과 완전한 기화 사이의 지연을 감소시킨다. 보다 빠른 기화는 기화 지점 (1203) 으로부터 다운스트림의 파이프 길이를 감소시킬 수도 있다. 일 시나리오에서, 액체 주입기는 혼합 용기 (1204) 에 바로 장착될 수도 있다. 또 다른 시나리오에서, 액체 주입기는 샤워헤드 (1206) 에 바로 장착될 수도 있다.
- [0120] 일부 실시예들에서, 기화 지점 (1203) 의 업스트림에 LFC (liquid flow controller) 가 기화 및 프로세스 스테이션 (1200) 으로의 전달을 위해 액체의 대량 플로우를 제어하기 위해 제공될 수도 있다. 예를 들어, LFC는 LFC의 다운스트림에 위치한 열적 MFM (thermal mass flow meter) 를 포함할 수도 있다. 이어서 LFC의 플러저 밸브가 MFM과 전기적으로 통신하는 PID (proportional-integral-derivative) 제어기에 의해 제공된 피드백 제어 신호들에 응답하여 조정될 수도 있다. 그러나, 이는 피드백 제어를 사용하여 액체 플로우를 안정화시키기 위해 1 초 이상 걸릴 수도 있다. 이는 액체 반응물질을 도징하기 위한 시간을 연장할 수도 있다. 따라서, 일부 실시예들에서, LFC는 피드백 제어 모드와 직접 제어 모드 사이에서 동적으로 스위칭될 수도 있다. 일부 실시예들에서, 이는 LFC 및 PID 제어기의 센스 튜브를 디스플레이함으로써 수행될 수도 있다.
- [0121] 샤워헤드 (1206) 는 기관 (1212) 을 향해 프로세스 가스들을 분배한다. 도 12에 도시된 실시예에서, 기관 (1212) 은 샤워헤드 (1206) 밑에 위치되고 페데스탈 (1208) 상에 놓인 것으로 도시된다. 샤워헤드 (1206) 는 임의의 적합한 형상을 가질 수도 있고, 프로세스 가스들을 기관 (1212) 으로 분배하기 위한 임의의 적합한 수 및 배열의 포트들을 가질 수도 있다.
- [0122] 일부 실시예들에서, 페데스탈 (1208) 은 기관 (1212) 과 샤워헤드 (1206) 사이의 볼륨에 기관 (1212) 을 노출하기 위해 상승 또는 하강될 수도 있다. 일부 실시예들에서, 페데스탈 높이는 적합한 컴퓨터 제어기 (1250) 에 의해 프로그램적으로 조정될 수도 있다는 것이 이해될 것이다. 일부 실시예들에서, 페데스탈에 전력 공급되고 전력은 페데스탈로의 바이어스를 생성하도록 인가될 수도 있다.
- [0123] 또 다른 시나리오에서, 페데스탈 (1208) 의 높이를 조정하는 것은 플라즈마가 점화되는 실시예들의 프로세스에서 플라즈마 활성화 사이클들 동안 플라즈마 밀도로 하여금 가변하게 할 수도 있다. 프로세스 페이지의 완료시, 페데스탈 (1208) 은 페데스탈 (1208) 로부터 기관 (1212) 의 제거를 허용하도록 또 다른 기관 이송 페이지 동안 하강될 수도 있다.
- [0124] 일부 실시예들에서, 페데스탈 (1208) 은 히터 (1210) 를 통해 온도 제어될 수도 있다. 일부 실시예들에서, 페데스탈 (1208) 은 약 50 °C 내지 약 650 °C의 온도로 가열될 수도 있다. 일부 실시예들에서, 페데스탈은 약 50 °C 내지 약 500 °C의 온도, 예컨대 약 200 °C 내지 약 275 °C의 온도로 설정된다. 일부 실시예들에서, 페데스탈은 약 50 °C 내지 약 300 °C의 온도로 설정된다. 일부 실시예들에서, 페데스탈은 약 200 °C 내지 약 275 °C의 온도로 설정된다.
- [0125] 또한, 일부 실시예들에서, 프로세스 스테이션 (1200) 을 위한 압력 제어는 버터플라이 밸브 (1218) 에 의해 제공될 수도 있다. 도 12의 실시예에 도시된 바와 같이, 버터플라이 밸브 (1218) 는 다운스트림 진공 펌프 (미도

시)에 의해 제공된 진공을 쓰로틀링한다. 그러나, 일부 실시예들에서, 프로세스 스테이션 (1200)의 압력 제어는 또한 프로세스 스테이션 (1200)으로 도입된 하나 이상의 가스들의 플로우 레이트를 가변함으로써 조정될 수도 있다.

[0126] 일부 실시예들에서, 샤워헤드 (1206)의 위치는 기관 (1212)과 샤워헤드 (1206)사이의 볼륨을 가변하도록 페데스탈 (1208)에 대해 조정될 수도 있다는 것이 이해된다. 또한, 페데스탈 (1208) 및/또는 샤워헤드 (1206)의 수직 위치는 본 개시의 범위 내의 임의의 적합한 메커니즘에 의해 가변될 수도 있다는 것이 인식될 것이다. 일부 실시예들에서, 페데스탈 (1208)은 기관 (1212)의 배향을 회전시키기 위한 회전 축을 포함할 수도 있다. 일부 실시예들에서, 이들 예시적인 조정들 중 하나 이상이 하나 이상의 적합한 컴퓨터 제어기들 (1250)에 의해 프로그램적으로 수행될 수도 있다는 것이 인식될 것이다.

[0127] 상기 논의된 바와 같이 플라즈마가 사용될 수도 있는 일부 실시예들에서, 샤워헤드 (1206) 및 페데스탈 (1208)은 플라즈마에 전력을 공급하기 위해 RF (radio frequency) 전력 공급부 (1214) 및 매칭 네트워크 (1216)와 전기적으로 통신한다. 일부 실시예들에서, 플라즈마 에너지는 프로세스 스테이션 압력, 가스 농도, RF 소스 전력, RF 소스 주파수, 및 플라즈마 전력 펄스 타이밍 중 하나 이상을 제어함으로써 제어될 수도 있다. 예를 들어, RF 전력 공급부 (1214) 및 매칭 네트워크 (1216)는 목표된 조성의 라디칼 종을 갖는 플라즈마를 형성하도록 임의의 적합한 전력에서 동작될 수도 있다. 적합한 전력의 예들은 상기에 포함되었다. 유사하게, RF 전력 공급부 (1214)는 임의의 적합한 주파수의 RF 전력을 제공할 수도 있다. 일부 실시예들에서, RF 전력 공급부 (1214)는 고주파수 RF 전력 소스 및 저주파수 RF 전력 소스를 서로 독립적으로 제어하도록 구성될 수도 있다. 예시적인 저주파수 RF 주파수들은, 이로 제한되는 것은 아니지만, 0 MHz 내지 500 MHz의 주파수들을 포함할 수도 있다. 예시적인 고주파수 RF 주파수들은, 이로 제한되는 것은 아니지만, 1.8 MHz 내지 2.45 GHz, 또는 약 13.56 MHz 보다 크거나, 27 MHz보다 크거나, 40 MHz보다 크거나, 60 MHz보다 큰 주파수들을 포함할 수도 있다. 임의의 적합한 파라미터들은 표면 반응들을 위한 플라즈마 에너지를 제공하도록 이산적으로 또는 연속적으로 조절될 수도 있다는 것이 인식될 것이다. 플라즈마 전력은 스테이션이 증착 또는 에칭을 수행하는지 여부에 따라 가변될 수도 있다. 예를 들어, 예시적인 플라즈마 전력들은 1000 W 내지 5000 W를 포함한다.

[0128] 일부 실시예들에서, 플라즈마는 하나 이상의 플라즈마 모니터들에 의해 인시츄로 모니터링될 수도 있다. 일 시나리오에서, 플라즈마 전력은 전압 센서, 전류 센서 (예를 들어, VI 프로브들) 중 하나 이상에 의해 모니터링될 수도 있다. 또 다른 시나리오에서, 플라즈마 밀도 및/또는 프로세스 가스 농도는 하나 이상의 OES (optical emission spectroscopy) 센서들에 의해 측정될 수도 있다. 일부 실시예들에서, 하나 이상의 플라즈마 파라미터들은 이러한 인시츄 플라즈마 모니터들로부터의 측정값들에 기초하여 프로그램적으로 조정될 수도 있다. 예를 들어, OES 센서는 플라즈마 전력의 프로그램적 제어를 위한 피드백 루프에서 사용될 수도 있다. 일부 실시예들에서, 다른 모니터들이 플라즈마 및 다른 프로세스 특성들을 모니터링하도록 사용될 수도 있다는 것이 인식될 것이다. 이러한 모니터들은 이로 제한되는 것은 아니지만, IR (infrared) 모니터들, 음향 모니터들, 및 압력 트랜스듀서들 (transducers)을 포함할 수도 있다.

[0129] 일부 실시예들에서, 제어기 (1250)에 대한 인스트럭션들은 IOC (input/output control) 시퀀싱 인스트럭션들을 통해 제공될 수도 있다. 일 예에서, 프로세스 페이지를 위한 조건들을 설정하기 위한 인스트럭션들은 프로세스 레시피의 대응하는 레시피 페이지에 포함될 수도 있다. 일부 경우들에서, 프로세스 레시피 페이지들은 프로세스 페이지에 대한 모든 인스트럭션들이 그 프로세스 페이지와 동시에 실행되도록 순차적으로 배열될 수도 있다. 일부 실시예들에서, 하나 이상의 반응기 파라미터들을 설정하기 위한 인스트럭션들은 레시피 페이지에 포함될 수도 있다. 예를 들어, 제 1 레시피 페이지는 불활성 가스 및/또는 반응물질 가스 (예를 들어, 실리콘-함유 전구체와 같은 제 1 전구체)의 플로우 레이트를 설정하기 위한 인스트럭션들, (아르곤과 같은) 캐리어 가스의 플로우 레이트를 설정하기 위한 인스트럭션들, 및 제 1 레시피 페이지에 대한 시간 지연 인스트럭션들을 포함할 수도 있다. 제 2, 후속하는 레시피 페이지는 불활성 가스 및/또는 반응물질 가스의 플로우 레이트를 조절 또는 중단하기 위한 인스트럭션들, 캐리어 가스 또는 퍼지 가스의 플로우 레이트를 조절하기 위한 인스트럭션들 및 제 2 레시피 페이지에 대한 시간 지연 인스트럭션들을 포함할 수도 있다. 제 3 레시피 페이지는 산소와 같은 제 2 반응물질 가스의 플로우 레이트를 조절하기 위한 인스트럭션들, 캐리어 가스 또는 퍼지 가스의 플로우 레이트를 조절하기 위한 인스트럭션들, 및 제 3 레시피 페이지에 대한 시간 지연 인스트럭션들을 포함할 수도 있다. 제 4, 후속하는 레시피 페이지는 에천트 가스의 플로우 레이트를 조절 또는 중단하기 위한 인스트럭션들, 및 캐리어 가스 또는 퍼지 가스의 플로우 레이트를 조절하기 위한 인스트럭션들 및 제 4 레시피 페이지에 대한 시간 지연 인스트럭션들을 포함할 수도 있다. 제 5 레시피 페이지는 실리콘 나이트라이드 또는 옥사이드 헬멧을 각각 증착하기 위한 실리콘-함유 가스뿐만 아니라 질소-함유 또는 산소-함유 가스의 플로우 레이트를 조절하

기 위한 인스트럭션들, 캐리어 가스 또는 퍼지 가스의 플로우 레이트를 조절하기 위한 인스트럭션들, 및 제 5 레시피 페이지에 대한 시간 지연 인스트럭션들을 포함할 수도 있다. 이들 레시피 페이지들은 개시된 실시예들의 범위 내에서 임의의 적합한 방식으로 더 세분되고 그리고/또는 반복될 수도 있다는 것이 인식될 것이다. 일부 실시예들에서, 제어기 (1250) 는 도 13의 시스템 제어기 (1350) 에 대해 이하에 기술된 임의의 피쳐들을 포함할 수도 있다.

[0130] 상기 기술된 바와 같이, 하나 이상의 프로세스 스테이션들은 멀티-스테이션 프로세싱 툴에 포함될 수도 있다. 도 13은 인바운드 로드록 (1302) 및 아웃바운드 로드록 (1304) 을 갖는 멀티-스테이션 프로세싱 툴 (1300) 의 실시예의 개략도를 도시하고, 인바운드 로드록 (1302) 및 아웃바운드 로드록 (1304) 중 하나 또는 모두는 리모트 플라즈마 소스를 포함할 수도 있다. 대기압에서 로봇 (1306) 은, 카세트로부터 포트 (1308) 를 통해 인바운드 로드록 (1302) 으로 로딩된 웨이퍼들을 대기 포트 (1310) 를 통해 이동시키도록 구성된다. 웨이퍼는 인바운드 로드록 (1302) 내의 페데스탈 (1312) 상에 로봇 (1306) 에 의해 배치되고, 대기 포트 (1310) 는 폐쇄되고, 로드록은 펌프 다운된다 (pump down). 인바운드 로드록 (1302) 이 리모트 플라즈마 소스를 포함하면, 웨이퍼는 프로세싱 챔버 (1314) 내로 도입되기 전에 로드록 내에서 리모트 플라즈마 처리에 노출될 수도 있다. 또한, 웨이퍼는 또한 예를 들어, 수분 및 흡착된 가스들을 제거하기 위해 인바운드 로드록 (1302) 내에서 가열될 수도 있다. 다음에, 프로세싱 챔버 (1314) 로의 챔버 이송 포트 (1316) 가 개방되고, 또 다른 로봇 (미도시) 이 프로세싱을 위해 반응기 내에 도시된 제 1 스테이션의 페데스탈 상의 반응기 내로 웨이퍼를 배치한다. 도 13에 도시된 실시예는 로드록들을 포함하지만, 일부 실시예들에서, 웨이퍼의 프로세스 스테이션으로의 직접적인 진입이 제공될 수도 있다는 것이 인식될 것이다.

[0131] 도시된 프로세싱 챔버 (1314) 는 도 13에 도시된 실시예에서 1 내지 4로 번호가 붙여진, 4 개의 프로세스 스테이션들을 포함한다. 스테이션 각각은 가열된 페데스탈 (스테이션 1에 대해 1318로 도시됨), 및 가스 라인 유입부들을 갖는다. 일부 실시예들에서, 프로세스 스테이션 각각이 상이한 목적 또는 복수의 목적들을 가질 수도 있다는 것이 이해될 것이다. 예를 들어, 일부 실시예들에서, 프로세스 스테이션은 ALD 프로세스 모드와 PEALD (plasma-enhanced ALD) 프로세스 모드 사이에서 스위칭할 수도 있다. 부가적으로 또는 대안적으로, 일부 실시예들에서, 프로세싱 챔버 (1314) 는 ALD 프로세스 스테이션 또는 PEALD 프로세스 스테이션의 하나 이상의 매칭된 쌍들을 포함할 수도 있다. 도시된 프로세싱 챔버 (1314) 는 4 개의 스테이션들을 포함하지만, 본 개시에 따른 프로세싱 챔버는 임의의 적합한 수의 스테이션들을 가질 수도 있다는 것이 이해될 것이다. 예를 들어, 일부 실시예들에서, 프로세싱 챔버는 5 개 이상의 스테이션들을 가질 수도 있는 반면, 다른 실시예들에서 프로세싱 챔버는 3 개 이하의 스테이션들을 가질 수도 있다.

[0132] 도 13은 또한 프로세싱 챔버 (1314) 내에서 웨이퍼들을 이송하기 위한 웨이퍼 핸들링 시스템 (1390) 의 실시예를 도시한다. 일부 실시예들에서, 웨이퍼 핸들링 시스템 (1390) 은 다양한 프로세스 스테이션들 사이 그리고/또는 프로세스 스테이션과 로드 록 사이에서 웨이퍼들을 이송할 수도 있다. 임의의 적합한 웨이퍼 핸들링 시스템이 채용될 수도 있다는 것이 이해될 것이다. 비-제한적인 예들은 웨이퍼 캐로절들 (carousels) 및 웨이퍼 핸들링 로봇들을 포함한다. 도 13은 또한 프로세스 툴 (1300) 의 프로세스 조건들 및 하드웨어 상태들을 제어하도록 채용된 시스템 제어기 (1350) 의 실시예를 도시한다. 시스템 제어기 (1350) 는 하나 이상의 메모리 디바이스들 (1356), 하나 이상의 대용량 저장 디바이스들 (1354), 및 하나 이상의 프로세서들 (1352) 을 포함할 수도 있다. 프로세서 (1352) 는 CPU 또는 컴퓨터, 아날로그 입력/출력 연결부 및/또는 디지털 입력/출력 연결부, 스텝퍼 모터 제어 보드들, 등을 포함할 수도 있다.

[0133] 일부 실시예들에서, 시스템 제어기 (1350) 는 프로세스 툴 (1300) 의 모든 액티비티들을 제어한다. 시스템 제어기 (1350) 는 대용량 저장 디바이스 (1354) 에 저장되고 메모리 디바이스 (1356) 내로 로딩되어 프로세서 (1352) 상에서 실행되는 시스템 제어 소프트웨어 (1358) 를 실행한다. 대안적으로, 제어 로직은 제어기 (1350) 내에서 하드 코딩될 수 있다. ASIC (Applications Specific Integrated Circuits), PLD (Programmable Logic Devices) (예를 들어, FPGA (field-programmable gate arrays)) 등이 이들 목적들을 위해서 사용될 수도 있다. 이하의 논의에서, "소프트웨어" 또는 "코드"가 사용될 때마다, 기능적으로 필적할만한 하드 코딩된 로직이 대신에 사용될 수도 있다. 시스템 제어 소프트웨어 (1358) 는 타이밍, 가스의 혼합물, 가스 플로우 레이트들, 챔버 및/또는 스테이션 압력, 챔버 및/또는 스테이션 온도, 웨이퍼 온도, 타겟 전력 레벨들, RF 전력 레벨들, 기관 페데스탈, 척 및/또는 서셉터 (susceptor) 위치, 및 프로세스 툴 (1300) 에 의해서 수행되는 특정한 프로세스의 다른 파라미터들을 포함할 수도 있다. 시스템 제어 소프트웨어 (1358) 는 임의의 적합한 방식으로 구성될 수도 있다. 예를 들어, 다양한 프로세스 툴 프로세스들을 실행하는데 사용된 프로세스 툴 컴포넌트들의 동작을 제어하도록 다양한 프로세스 툴 컴포넌트 서브루틴들 또는 제어 객체들이 작성될 수도 있다. 시스템 제어 소프트웨어

어 (1358) 는 임의의 적합한 컴퓨터 관독가능 프로그래밍 언어로 코딩될 수도 있다.

- [0134] 일부 실시예들에서, 시스템 제어 소프트웨어 (1358) 는 상기 기술된 다양한 파라미터들을 제어하기 위한 IOC (input/output control) 시퀀싱 (sequencing) 인스트럭션들을 포함할 수도 있다. 시스템 제어기 (1350) 와 연관된 대용량 저장 디바이스 (1354) 및/또는 메모리 디바이스 (1356) 에 저장된 다른 컴퓨터 소프트웨어 및/또는 프로그램들이 일부 실시예들에서 채용될 수도 있다. 이 목적을 위한 프로그램들 또는 프로그램들의 섹션들의 예들은 기관 포지셔닝 (positioning) 프로그램, 프로세스 가스 제어 프로그램, 압력 제어 프로그램, 히터 제어 프로그램, 및 플라즈마 제어 프로그램을 포함한다.
- [0135] 기관 포지셔닝 프로그램은 페데스탈 (1318) 상에 기관을 로딩하고 기관과 프로세스 툴 (1300) 의 다른 부분들 사이의 간격을 제어하도록 사용된 프로세스 툴 컴포넌트들에 대한 프로그램 코드를 포함할 수도 있다.
- [0136] 프로세스 가스 제어 프로그램은 가스 조성 (예를 들어, 본 명세서에 기술된 바와 같은 실리콘-함유 가스들, 산화제 가스들, 에천트 가스들, 캐리어 가스들, 및 퍼지 가스들) 및 플로우 레이트들을 제어하기 위한 코드 그리고 선택가능하게 프로세스 스테이션 내 압력을 안정화하기 위해 증착 전에 하나 이상의 프로세스 스테이션들 내로 가스를 흘리기 위한 코드를 포함할 수도 있다. 압력 제어 프로그램이 예를 들어, 프로세스 스테이션의 배기 시스템의 쓰로틀 밸브를 조절함으로써, 프로세스 스테이션 내 압력, 프로세스 스테이션 내로 가스 플로우, 등을 제어하기 위한 코드를 포함할 수도 있다.
- [0137] 히터 제어 프로그램은 기관을 가열하도록 사용되는 가열 유닛으로 전류를 제어하기 위한 코드를 포함할 수도 있다. 대안적으로, 히터 제어 프로그램은 기관으로 (헬륨과 같은) 열 전달 가스의 전달을 제어할 수도 있다.
- [0138] 플라즈마 제어 프로그램은 본 명세서의 실시예들에 따라 하나 이상의 프로세스 스테이션들의 프로세스 전극들로 인가된 RF 전력 레벨들을 설정하기 위한 코드를 포함할 수도 있다.
- [0139] 압력 제어 프로그램은 본 명세서의 실시예들에 따라 반응 챔버 내 압력을 유지하기 위한 코드를 포함할 수도 있다.
- [0140] 일부 실시예들에서, 시스템 제어기 (1350) 와 연관된 사용자 인터페이스가 있을 수도 있다. 사용자 인터페이스는 디스플레이 스크린, 장치 및/또는 프로세스 조건들의 그래픽 소프트웨어 디스플레이들, 포인팅 디바이스들, 키보드들, 터치 스크린들, 마이크로폰들, 등과 같은 사용자 입력 디바이스들을 포함할 수도 있다.
- [0141] 일부 실시예들에서, 시스템 제어기 (1350) 에 의해 조정된 파라미터들은 프로세스 조건들과 관련될 수도 있다. 비제한적인 예들은 프로세스 가스 조성 및 플로우 레이트들, 온도, 압력, (RF 바이어스 전력 레벨들과 같은) 플라즈마 조건들, 등을 포함한다. 이들 파라미터들은 사용자 인터페이스를 활용하여 입력될 수도 있는, 레시피의 형태로 사용자에게 제공될 수도 있다.
- [0142] 프로세스를 모니터링하기 위한 신호들은 다양한 프로세스 툴 센서들로부터 시스템 제어기 (1350) 의 아날로그 입력 접속부들 및/또는 디지털 입력 접속부들에 의해 제공될 수도 있다. 프로세스를 제어하기 위한 신호들은 프로세스 툴 (1300) 의 아날로그 출력 접속부들 및 디지털 출력 접속부들에 출력될 수도 있다. 모니터링될 수도 있는 프로세스 툴 센서들의 비제한적인 예들은 질량 유량 제어기들, (마노미터들과 같은) 압력 센서들, 써모커플들, 등을 포함한다. 적절하게 프로그램된 피드백 및 제어 알고리즘들이 프로세스 조건들을 유지하기 위해 이들 센서들로부터 데이터와 함께 사용될 수도 있다.
- [0143] 시스템 제어기 (1350) 는 상기 기술된 증착 프로세스들을 구현하기 위한 프로그램 인스트럭션들을 제공할 수도 있다. 프로그램 인스트럭션들은 DC 전력 레벨, RF 바이어스 전력 레벨, 압력, 온도, 등과 같은 다양한 프로세스 파라미터들을 제어할 수도 있다. 인스트럭션들은 본 명세서에 기술된 다양한 실시예들에 따라 막 스택들의 인시츄 증착을 작동시키도록 파라미터들을 제어할 수도 있다.
- [0144] 시스템 제어기 (1350) 는 통상적으로 장치가 개시된 실시예들에 따른 방법을 수행하도록 인스트럭션들을 실행하도록 구성된 하나 이상의 프로세서들 및 하나 이상의 메모리 디바이스들을 포함할 것이다. 개시된 실시예들에 따른 프로세스 동작들을 제어하기 위한 인스트럭션들을 포함하는 머신 관독가능 매체가 시스템 제어기 (1350) 에 커플링될 수도 있다.
- [0145] 일부 구현예들에서, 시스템 제어기 (1350) 는 상기 기술된 예들의 일부일 수도 있는, 시스템의 일부이다. 이러한 시스템들은, 프로세싱 툴 또는 툴들, 챔버 또는 챔버들, 프로세싱용 플랫폼 또는 플랫폼들, 및/또는 특정 프로세싱 컴포넌트들 (웨이퍼 페데스탈, 가스 플로우 시스템, 등) 을 포함하는, 반도체 프로세싱 장비를 포함할 수 있다. 이들 시스템들은 반도체 웨이퍼 또는 기관의 프로세싱 이전에, 프로세싱 동안에 그리고 프로세싱 이

후에 그들의 동작을 제어하기 위한 전자장치에 통합될 수도 있다. 전자장치들은 시스템 또는 시스템들의 다양한 컴포넌트들 또는 하위부품들을 제어할 수도 있는 "제어기"로서 지칭될 수도 있다. 시스템 제어기 (1350)는, 프로세싱 조건들 및/또는 시스템의 타입에 따라서, 프로세싱 가스들의 전달, 온도 설정사항들 (예를 들어, 가열 및/또는 냉각), 압력 설정사항들, 진공 설정사항들, 전력 설정사항들, 무선 주파수 (RF) 생성기 설정사항들, RF 매칭 회로 설정사항들, 주파수 설정사항들, 플로우 레이트 설정사항들, 유체 전달 설정사항들, 위치 및 동작 설정사항들, 톨들 및 다른 이송 톨들 및/또는 특정 시스템과 연결되거나 인터페이스된 로드록들 내외로의 웨이퍼 이송들을 포함하는, 본 명세서에 개시된 프로세스들 중 임의의 프로세스들을 제어하도록 프로그램될 수도 있다.

[0146] 일반적으로 말하면, 시스템 제어기 (1350)는 인스트럭션들을 수신하고, 인스트럭션들을 발행하고, 동작을 제어하고, 세팅 동작들을 인에이블하고, 엔드포인트 측정들을 인에이블하는 등을 하는 다양한 집적 회로들, 로직, 메모리, 및/또는 소프트웨어를 갖는 전자장치로서 규정될 수도 있다. 집적 회로들은 프로그램 인스트럭션들을 저장하는 펌웨어의 형태의 칩들, 디지털 신호 프로세서들 (DSP), ASIC (application specific integrated circuit) 으로서 규정되는 칩들 및/또는 프로그램 인스트럭션들 (예를 들어, 소프트웨어)을 실행하는 하나 이상의 마이크로프로세서들, 또는 마이크로제어기들을 포함할 수도 있다. 프로그램 인스트럭션들은 반도체 웨이퍼 상에서 또는 반도체 웨이퍼에 대한 특정 프로세스를 실행하기 위한 동작 파라미터들을 규정하는, 다양한 개별 설정사항들 (또는 프로그램 파일들)의 형태로 시스템 제어기 (1350)로 또는 시스템으로 전달되는 인스트럭션들일 수도 있다. 일부 실시예들에서, 동작 파라미터들은 하나 이상의 층들, 재료들, 금속들, 산화물들, 실리콘, 이산화 실리콘, 표면들, 회로들, 및/또는 웨이퍼의 다이들의 제조 동안에 하나 이상의 프로세싱 단계들을 달성하도록 프로세스 엔지니어들에 의해서 규정된 레시피의 일부일 수도 있다.

[0147] 시스템 제어기 (1350)는 일부 구현예들에서, 시스템에 통합되거나, 시스템에 커플링되거나, 이와 달리 시스템에 네트워킹되거나, 또는 이들의 조합으로 될 수 있는 컴퓨터에 커플링되거나 이의 일부일 수도 있다. 예를 들어, 시스템 제어기 (1350)는 웨이퍼 프로세싱의 원격 액세스를 가능하게 할 수 있는 공장 (fab) 호스트 컴퓨터 시스템의 전부 또는 일부이거나 "클라우드" 내에 있을 수도 있다. 컴퓨터는 제조 동작들의 현 진행을 모니터링하고, 과거 제조 동작들의 이력을 조사하고, 복수의 제조 동작들로부터 경향들 또는 성능 예측치들을 조사하고, 현 프로세싱의 파라미터들을 변경하고, 현 프로세싱을 따르는 프로세싱 단계들을 설정하고, 또는 새로운 프로세스를 시작하기 위해서 시스템으로의 원격 액세스를 인에이블할 수도 있다. 일부 예들에서, 원격 컴퓨터 (예를 들어, 서버)는 로컬 네트워크 또는 인터넷을 포함할 수도 있는 네트워크를 통해서 프로세스 레시피들을 시스템에 제공할 수 있다. 원격 컴퓨터는 차후에 원격 컴퓨터로부터 시스템으로 전달될 파라미터들 및/또는 설정사항들의 입력 또는 프로그래밍을 인에이블하는 사용자 인터페이스를 포함할 수도 있다. 일부 예들에서, 시스템 제어기 (1350)는 하나 이상의 동작들 동안에 수행될 프로세스 단계들 각각에 대한 파라미터들을 특정한, 데이터의 형태의 인스트럭션들을 수신한다. 이 파라미터들은 시스템 제어기 (1350)가 제어하거나 인터페이스하도록 구성된 톨의 타입 및 수행될 프로세스의 타입에 특정적일 수도 있다는 것이 이해되어야 한다. 따라서, 상술한 바와 같이, 시스템 제어기 (1350)는 예를 들어 서로 네트워킹되어서 함께 공통 목적을 위해서, 예를 들어 본 명세서에 기술된 프로세스들 및 제어들을 위해서 협력하는 하나 이상의 개별 제어기들을 포함함으로써 분산될 수도 있다. 이러한 목적을 위한 분산형 제어기의 예는 챔버 상의 프로세스를 제어하도록 조합되는, (예를 들어, 플랫폼 레벨에서 또는 원격 컴퓨터의 일부로서) 원격으로 위치한 하나 이상의 집적 회로들과 통신하는 챔버 상의 하나 이상의 집적 회로들일 수 있다.

[0148] 비한정적으로, 예시적인 시스템들은 플라즈마 에칭 챔버 또는 모듈, 증착 챔버 또는 모듈, 스핀-린스 챔버 또는 모듈, 금속 도금 챔버 또는 모듈, 세팅 챔버 또는 모듈, 베벨 에지 에칭 챔버 또는 모듈, PVD (physical vapor deposition) 챔버 또는 모듈, CVD (chemical vapor deposition) 챔버 또는 모듈, ALD (atomic layer deposition) 챔버 또는 모듈, ALE (atomic layer etch) 챔버 또는 모듈, 이온 주입 챔버 또는 모듈, 트랙 (track) 챔버 또는 모듈, 및 반도체 웨이퍼들의 제조 및/또는 제작 시에 사용되거나 연관될 수도 있는 임의의 다른 반도체 프로세싱 시스템들을 포함할 수도 있다.

[0149] 상술한 바와 같이, 톨에 의해서 수행될 프로세스 단계 또는 단계들에 따라서, 시스템 제어기 (1350)는, 반도체 제작 공장 내의 톨 위치들 및/또는 로드 포트들로부터/로 웨이퍼들의 컨테이너들을 이동시키는 재료 이송 시에 사용되는, 다른 톨 회로들 또는 모듈들, 다른 톨 컴포넌트들, 클러스터 톨들, 다른 톨 인터페이스들, 인접 톨들, 이웃하는 톨들, 공장 도처에 위치한 톨들, 메인 컴퓨터, 또 다른 제어기 또는 톨들 중 하나 이상과 통신할 수도 있다.

[0150] 본 명세서에 개시된 방법들을 수행하기 위해 적절한 장치가 2011년 4월 11일에 출원되고, 명칭이 "PLASMA

ACTIVATED CONFORMAL FILM DEPOSITION"인 미국 특허 출원번호 제 13/084,399 호 (현재 미국 특허 제 8,728,956 호); 및 2011년 4월 11일 출원되고 명칭이 "PLASMA ACTIVATED CONFORMAL FILM DEPOSITION"인 미국 특허 출원번호 제 13/084,305 호에서 더 논의되고 기술되고, 각각은 전체가 본 명세서에 인용된다.

[0151] 본 명세서에 기술된 장치/프로세스는 예를 들어 반도체 디바이스들 디스플레이들 LED들 광전 패널들 등의 제조 또는 제작을 위해 리소그래픽 패터닝 툴들 또는 프로세스들과 함께 사용될 수도 있다. 통상적으로 반드시 그러한 것은 아니지만 이러한 툴들/프로세스들은 공통 제조 설비에서 함께 수행되고 사용될 것이다. 막의 리소그래픽 패터닝은 통상적으로 동작 각각이 다수의 가능한 툴들을 사용하여 인에이블되는 이하의 동작들: (1) 스피논 (spin-on) 툴 또는 스프레이온 (spray-on) 툴을 사용하여 워크피스 즉 기판 상에 포토레지스트를 도포하는 단계; (2) 핫 플레이트 또는 노 또는 UV 경화 툴을 사용하여 포토레지스트를 경화하는 단계; (3) 웨이퍼 스텝퍼와 같은 툴을 사용하여 가시광선 또는 UV 또는 x-선 광에 포토레지스트를 노출시키는 단계; (4) 습식 벤치와 같은 툴을 사용하여 레지스트를 선택적으로 제거하여 레지스트를 패터닝하도록 레지스트를 현상하는 단계; (5) 건식 또는 플라즈마 보조 에칭 툴을 사용함으로써 그 아래에 놓인 막 또는 워크피스 내로 레지스트 패턴을 전사하는 단계; 및 (6) RF 또는 마이크로파 플라즈마 레지스트 스트립퍼와 같은 툴을 사용하여 레지스트를 제거하는 단계의 일부 또는 전부를 포함한다.

[0152] 실험

[0153] 실험 1

[0154] 리세스된 텅스텐 및 실리콘 옥사이드 스텝퍼들 및 피처 개구부 근방의 피처의 상단부에서 재차들어난 부분 (re-entrancy) 을 갖고 5  $\mu\text{m}$ 의 높이를 갖는 15:1 피처를 갖는 기판 상에서 실험이 수행되었다. 이러한 기판 위에 실리콘 옥사이드의 종래의 ALD가 기판 기판 상에 수행되어, 측벽들 상에 옥사이드 스텝퍼들이 함께 생기는, 보이드들을 발생시킨다. 피처의 상단부에서 재차들어난 부분은 또한 상단 보이드들에 발생된다. 또 다른 유사한 기판이 300 사이클들의 ALD,  $\text{NF}_3$ 를 사용하여 에칭 백되고, 복수의 사이클들의 ALD, 60 초 동안 PECVD를 사용한 헬멧의 증착, 긴 에칭 백, 및 피처들을 충전하기 위한 ALD 증착에 노출된다. 보이드들이 발생되지 않고, 피처 개구부에서 모서리들로부터 재료의 제거 없는 기판이 발생된다. 이들 결과들은 측벽 토포그래피를 갖는 고 종횡비 피처들에서 유전체 재료의 보이드-프리 갭충진을 위해 사용된 특정한 개시된 dep-etch-dep 동작들의 실현 가능성을 암시한다.

[0155] 실험 2

[0156] 리세스된 피처들의 표면이 실리콘 나이트라이드이고, 피처의 상단부에서 피처 개구부가 25 nm이고 측벽들이 피처의 하단부로 깊이 면에서 좁아지는 160 nm의 깊이를 갖는 리세스된 피처들을 갖는 기판 상에서 실험이 수행되었다. 실리콘 옥사이드는 아미노실란 전구체 및 플라즈마와 함께  $\text{N}_2\text{O}/\text{O}_2$ 를 사용하는 40 사이클들의 ALD를 사용하여 피처들 내로 증착된다. ALD에 이어서, PECVD에 의해 125 Å의 두께로 실리콘 옥사이드 헬멧이 증착된다. 헬멧 증착 후, 기판이 32 초의 지속기간 동안  $\text{NF}_3$ 를 사용하여 에칭된다. 헬멧은 에칭 동안 완전히 소비되었다. 후속 ALD는 피처들의 충진을 완료하기 위해 수행된다. 피처는 보이드 형성이 거의 없거나 전혀 없이 충전된다.

[0157] 리세스된 피처들의 표면이 실리콘 나이트라이드이고 피처의 상단부에서 피처 개구부가 25 nm이고 측벽들은 피처의 하단부로 깊이 면에서 좁아지는, 160 nm의 깊이를 갖는 리세스된 피처들을 갖는 기판 상에서 실험이 수행되었다. 실리콘 옥사이드는 아미노실란 전구체 및 플라즈마와 함께  $\text{N}_2\text{O}/\text{O}_2$ 를 사용하는 40 사이클들의 ALD를 사용하여 피처들 내로 증착된다. ALD에 이어서, 아미노실란 전구체 및 질소 플라즈마를 사용하는 PECVD에 의해 125 Å의 두께로 실리콘 나이트라이드 헬멧이 증착된다. 헬멧 증착 후에, 기판은 32 초의 지속기간 동안  $\text{NF}_3$ 를 사용하여 에칭되었다. 50 %보다 많은 헬멧이 에칭 후에 남는다. 후속 ALD가 피처들의 충진을 완료하도록 수행된다. ALD에 의해 증착된 실리콘 옥사이드에 대한 실리콘 나이트라이드 헬멧의 에칭 선택도는 피처를 개방하도록 보다 긴 에칭 지속기간을 가능하게 한다.

[0158] 리세스된 피처들의 표면이 실리콘 나이트라이드이고 피처의 상단부에서 피처 개구부가 25 nm이고 측벽들은 피처의 하단부로 깊이 면에서 좁아지는, 160 nm의 깊이를 갖는 리세스된 피처들을 갖는 기판 상에서 실험이 수행되었다. 실리콘 옥사이드는 아미노실란 전구체 및 플라즈마와 함께  $\text{N}_2\text{O}/\text{O}_2$ 를 사용하는 40 사이클들의 ALD를 사용하여 피처들 내로 증착된다. ALD에 이어서, 아미노실란 전구체 및 질소 플라즈마를 사용하는 PECVD에 의해 65 Å의 두께로 실리콘 나이트라이드 헬멧이 증착된다. 헬멧 증착 후에, 기판은 32 초의 지속기간 동안  $\text{NF}_3$ 를 사용하여 에칭되었다. 헬멧은 에칭 동안 완전히 소비되었다. 후속 ALD가 피처들의 충진을 완료하도록 수행된다.

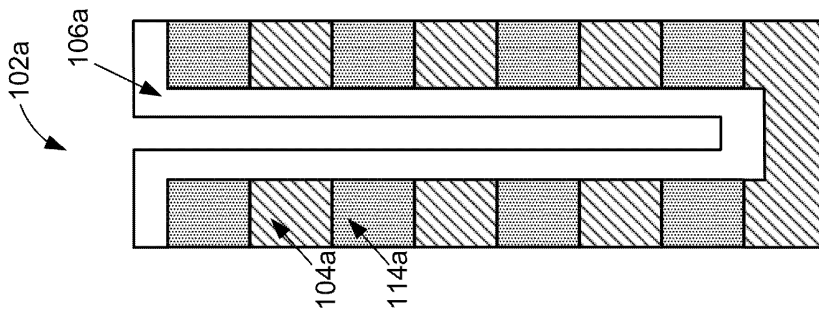
ALD에 의해 증착된 실리콘 옥사이드에 대한 실리콘 나이트라이드 헬멧의 에칭 선택도로 인해 보다 박형의 헬멧이 사용될 수 있고 보이드-프리 피처 충진을 달성한다.

[0159] 결론

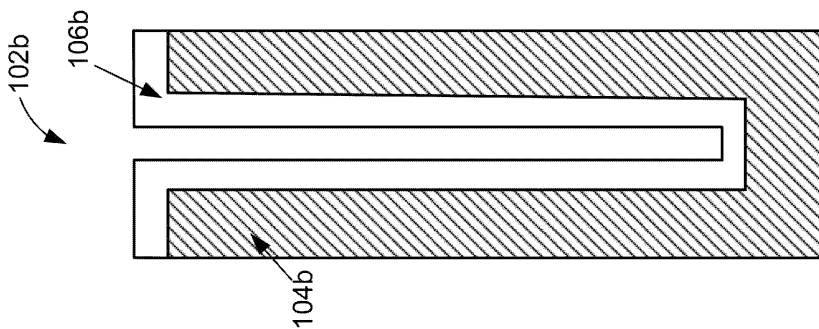
[0160] 전술한 실시예들이 이해의 명확성을 목적으로 다소 상세히 기술되었지만, 이는 특정한 변화들 및 수정들이 첨부된 청구항들의 범위 내에서 실시될 수도 있다는 것이 자명할 것이다. 본 실시예들의 프로세스들, 시스템들, 및 장치를 구현하는 많은 대안적인 방식들이 있다는 것을 주의해야 한다. 이에 따라, 본 실시예들은 제한이 아닌 예시로서 간주되어야 하고, 실시예들은 본 명세서에 제공된 상세들로 제한되지 않는다.

도면

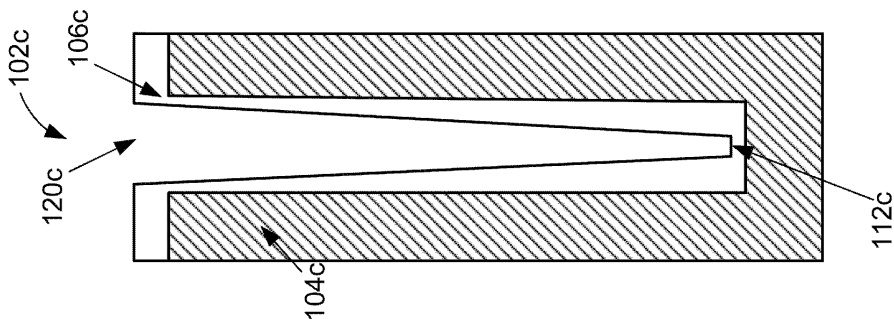
도면1a



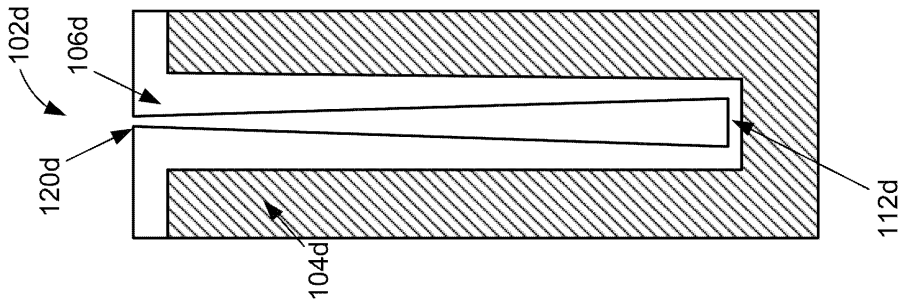
도면1b



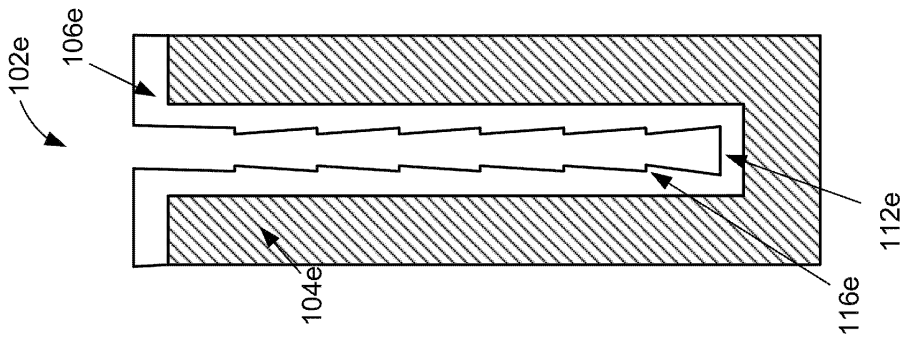
도면1c



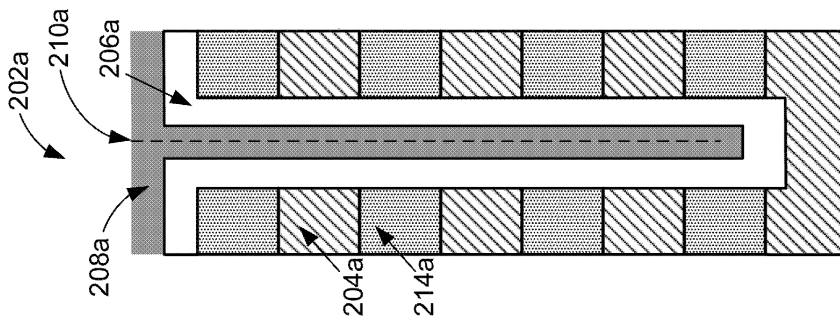
도면1d



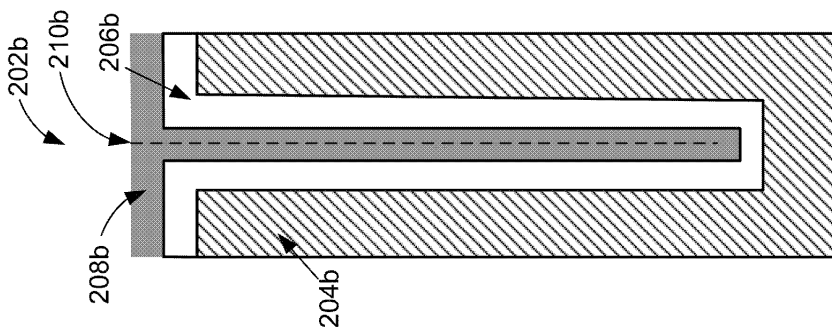
도면1e



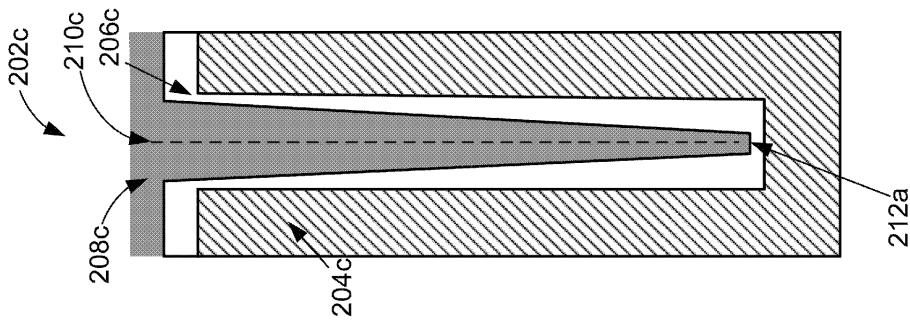
도면2a



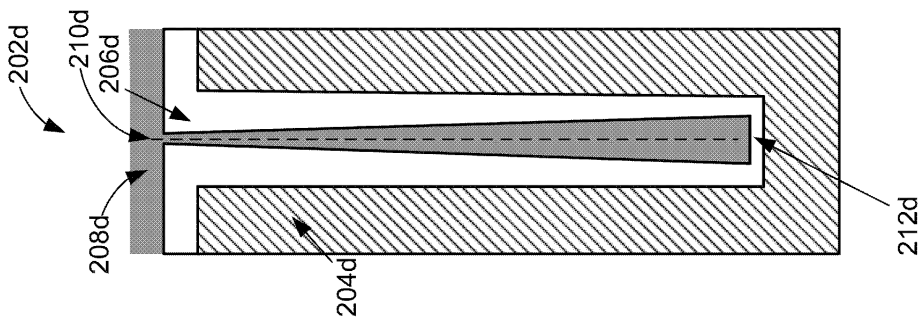
도면2b



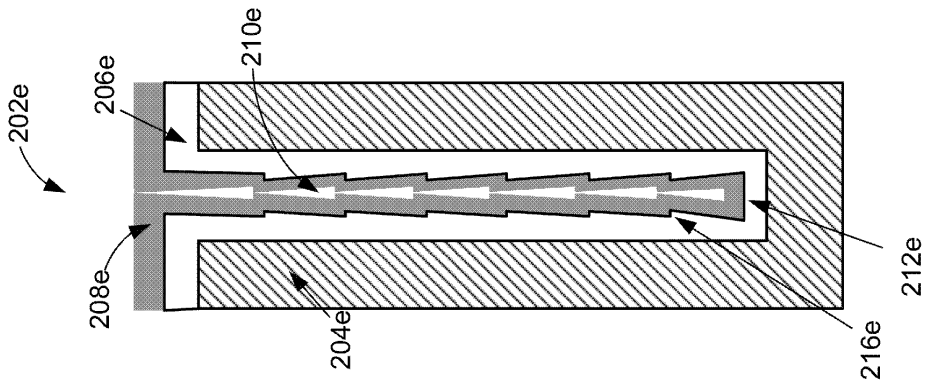
도면2c



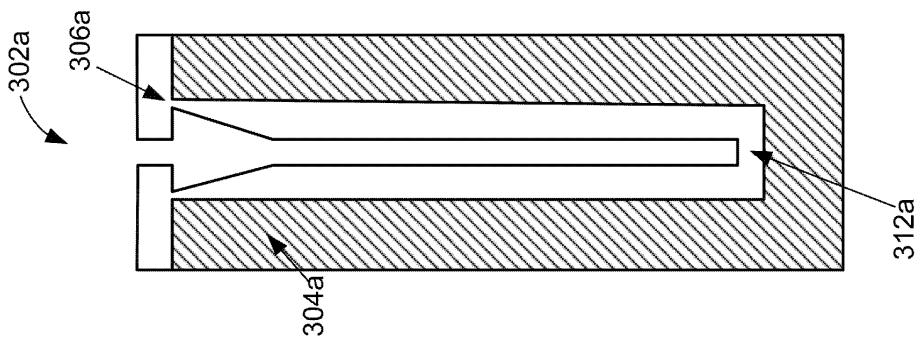
도면2d



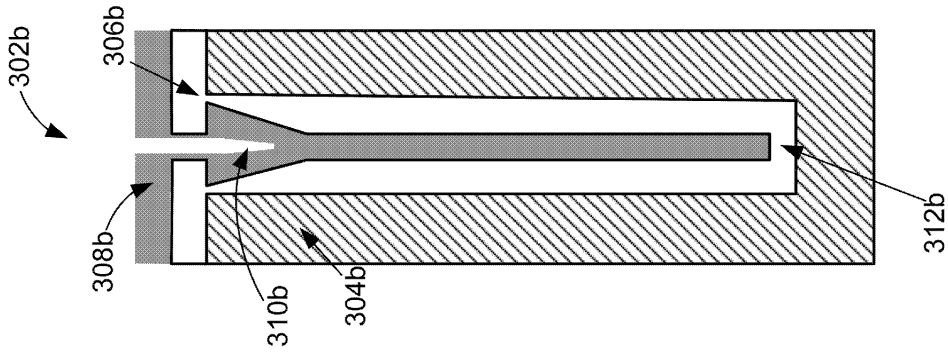
도면2e



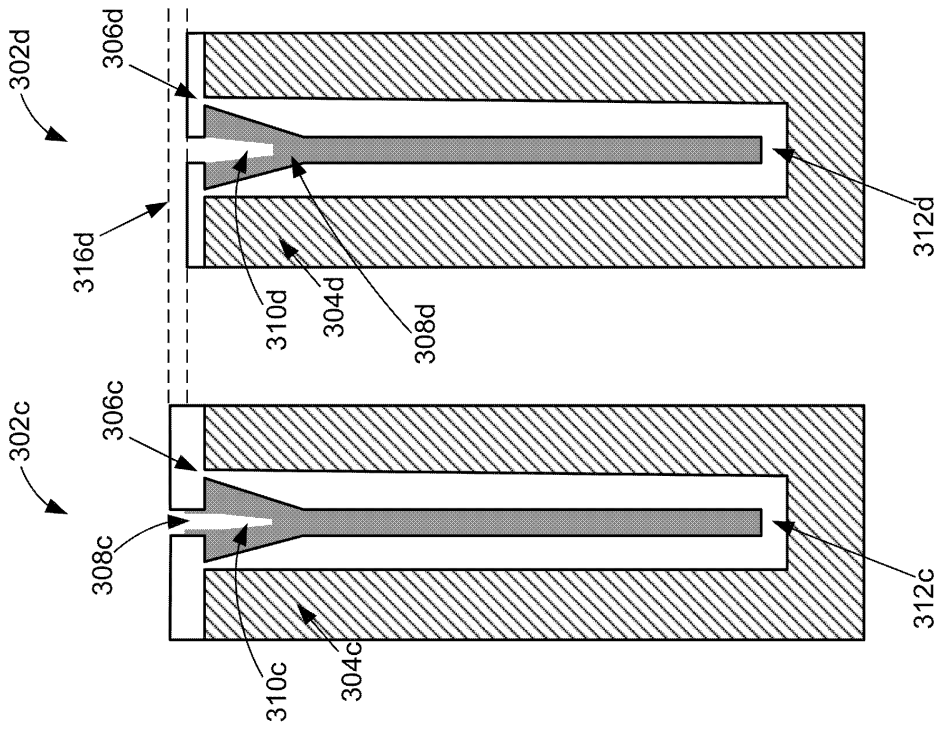
도면3a



도면3b



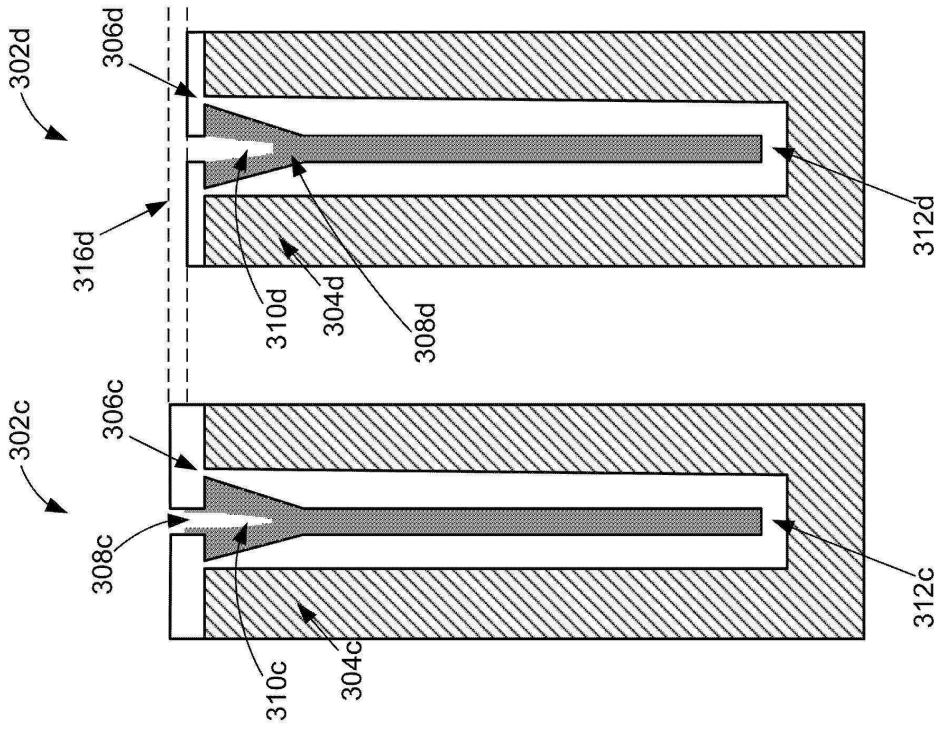
도면3c



도 3d

도 3c

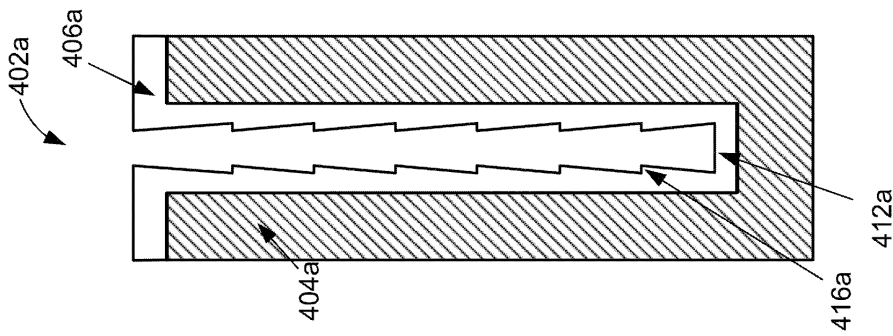
도면3d



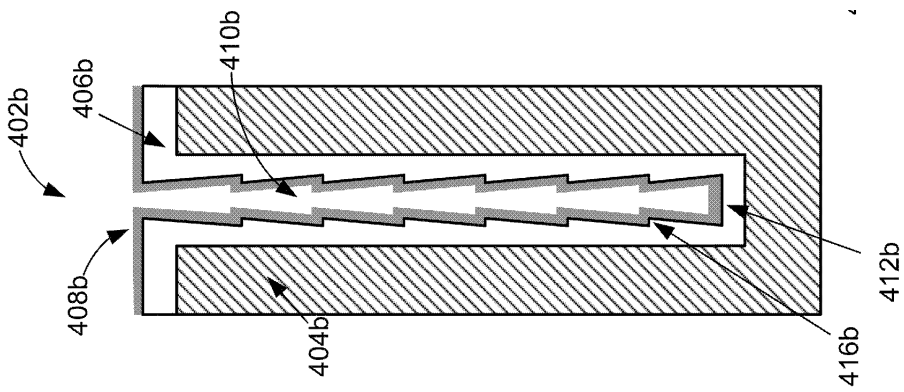
도 3d

도 3c

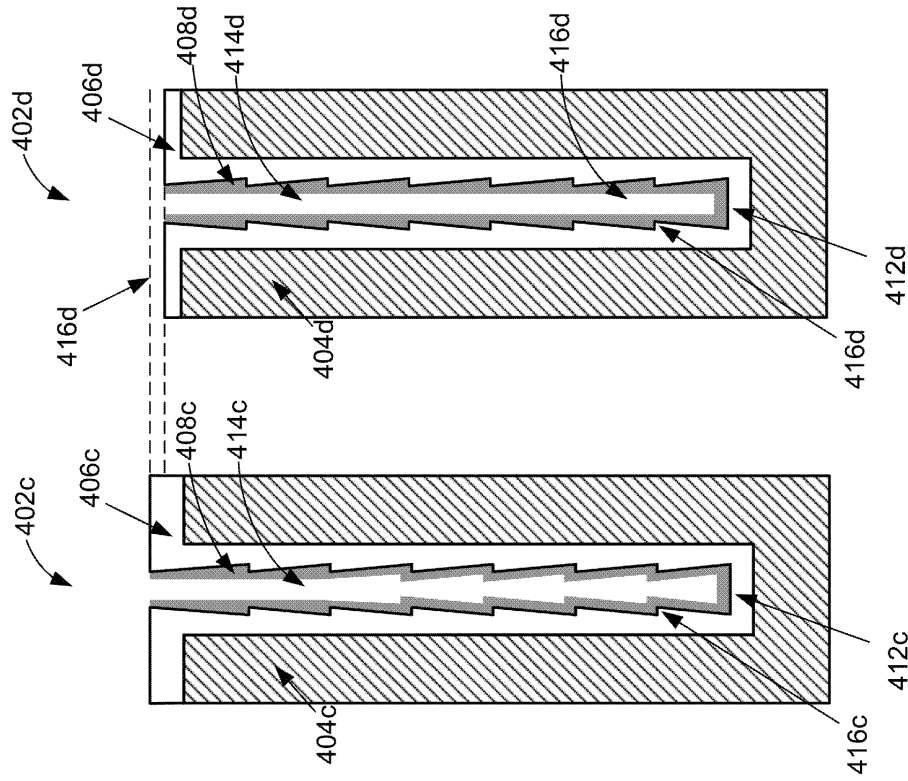
도면4a



도면4b



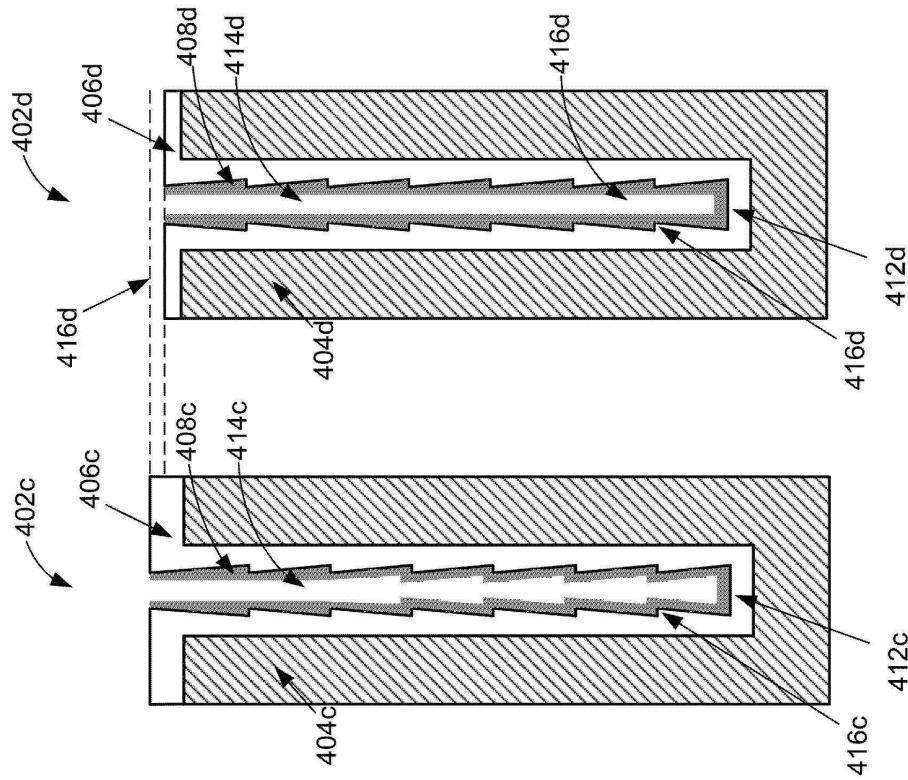
도면4c



도 4d

도 4c

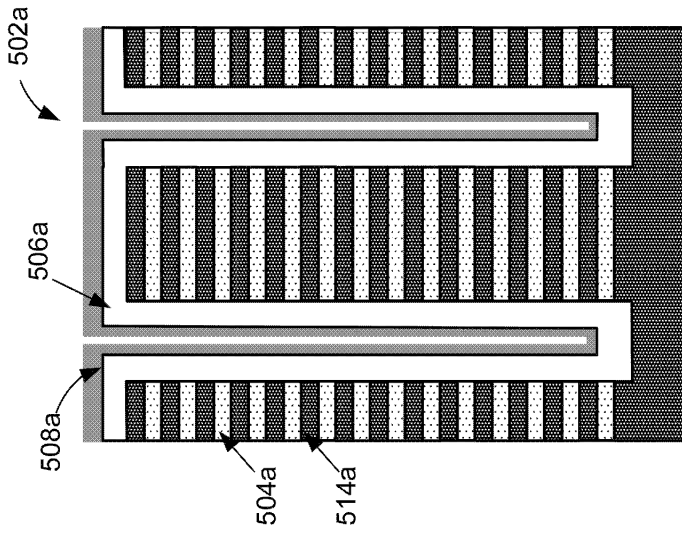
도면4d



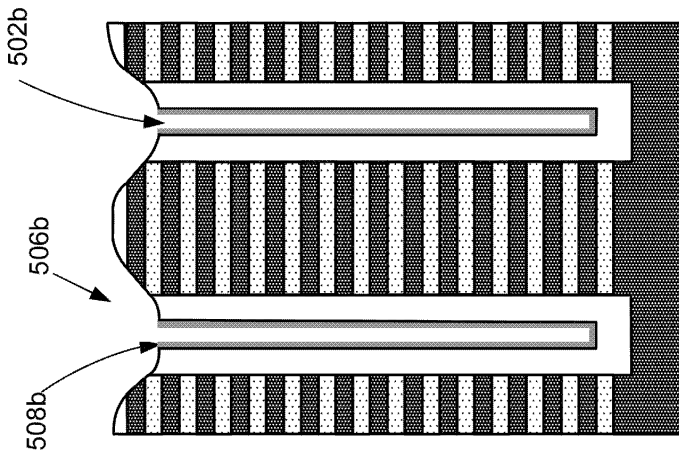
도 4d

도 4c

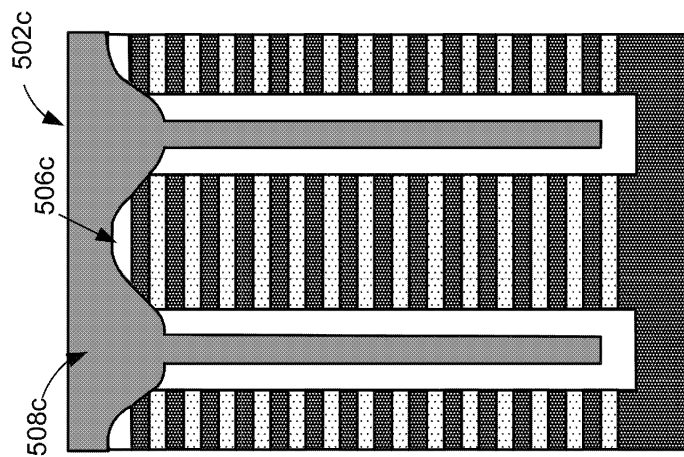
도면5a



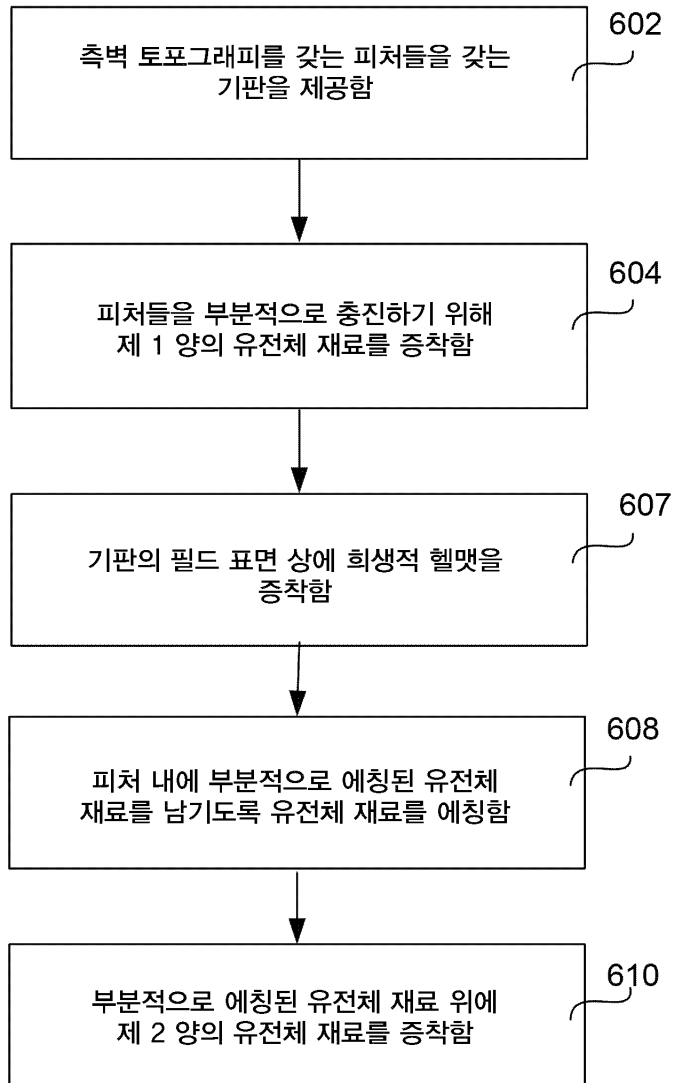
도면5b



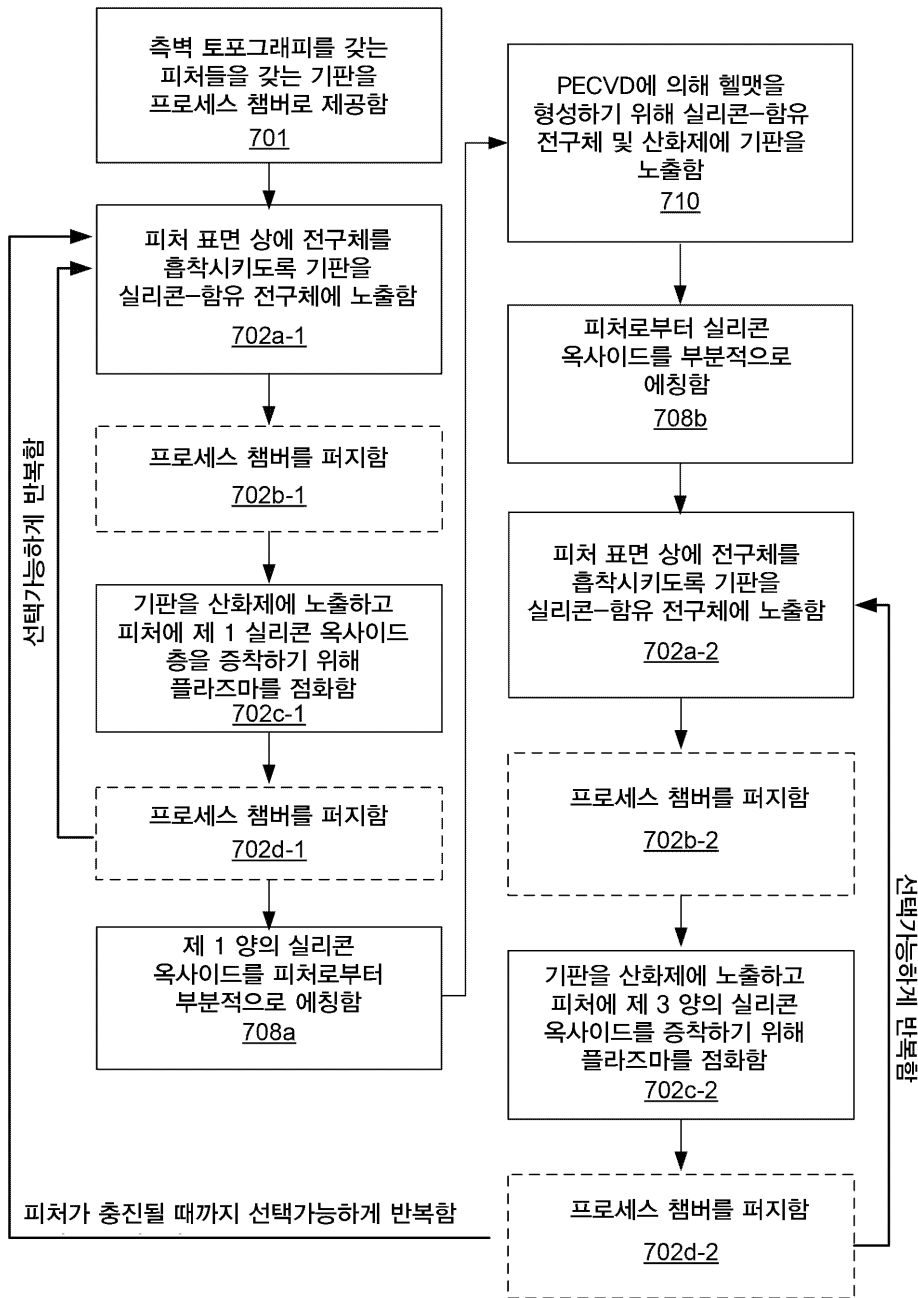
도면5c



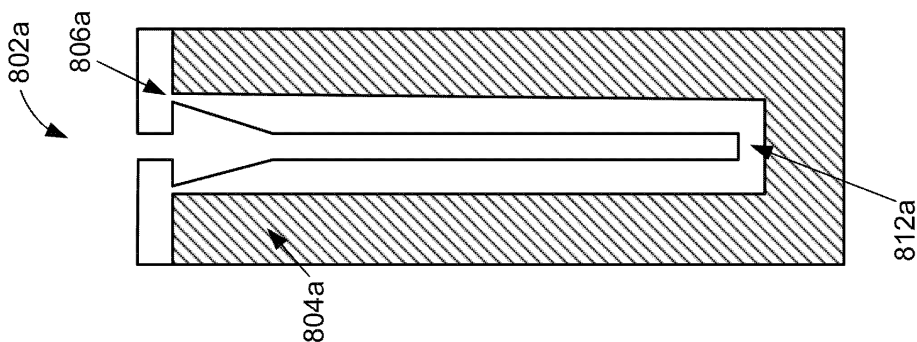
도면6



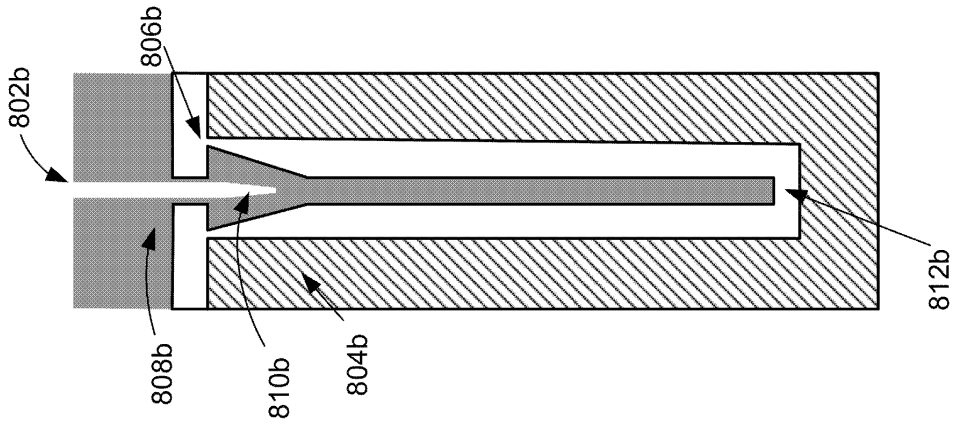
도면7



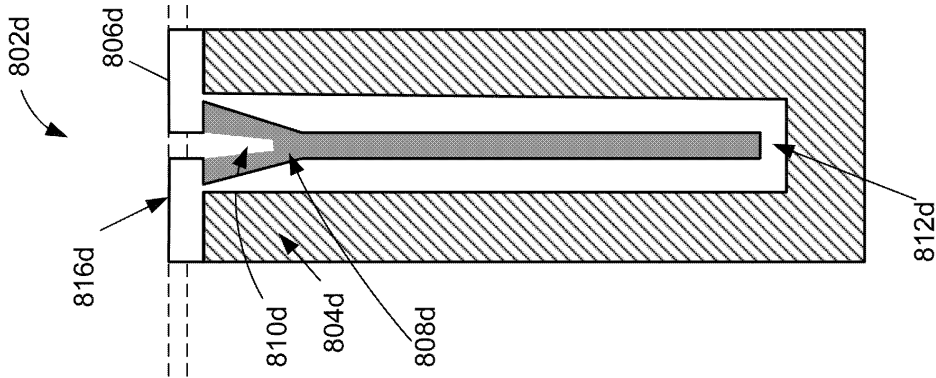
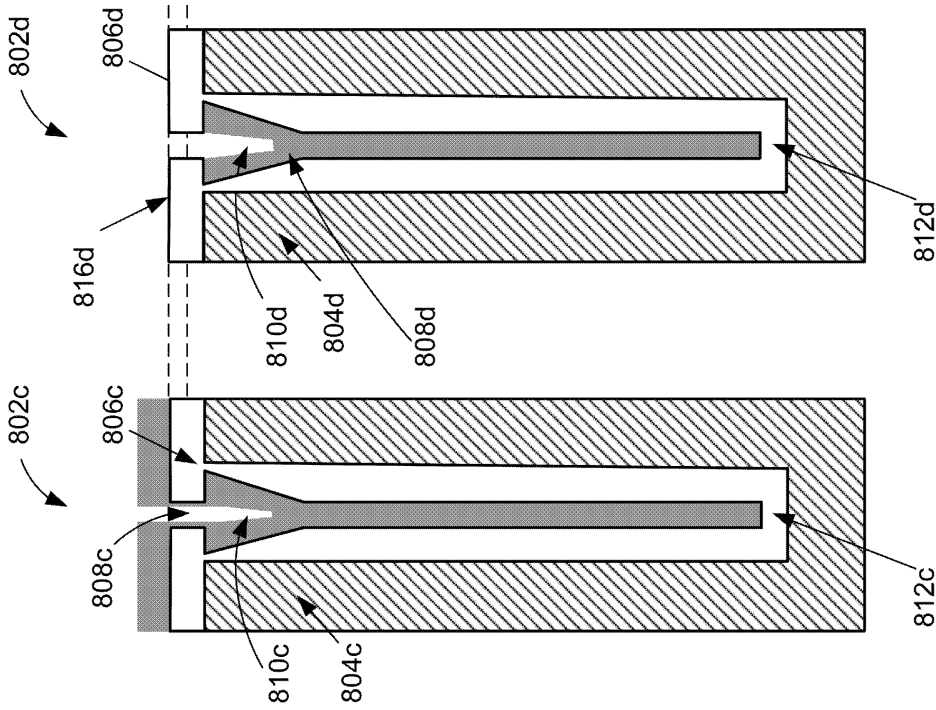
도면8a



도면8b



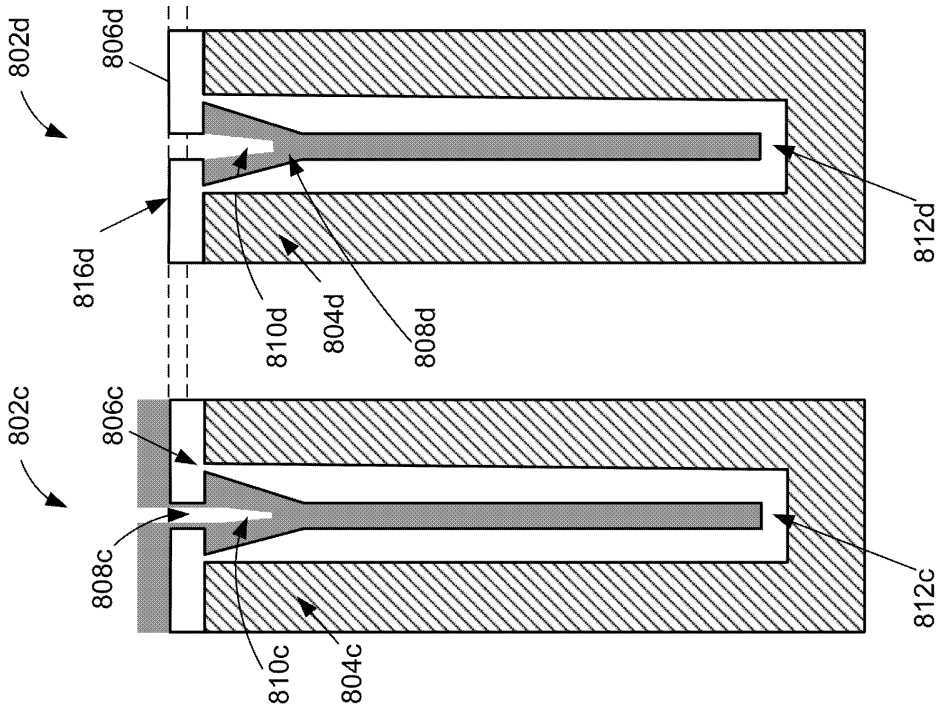
도면8c



도 8d

도 8c

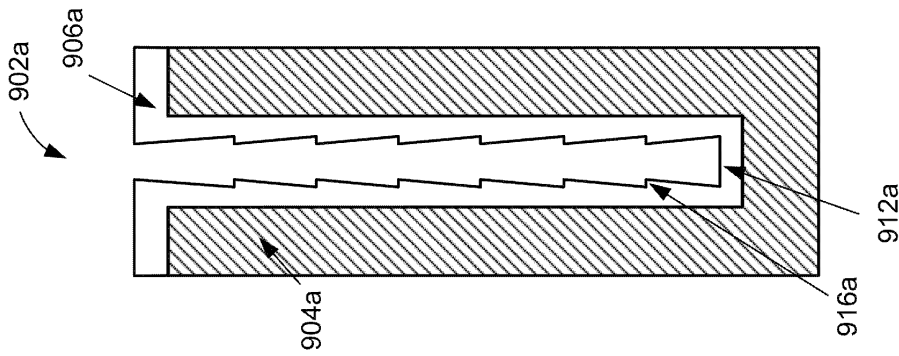
도면8d



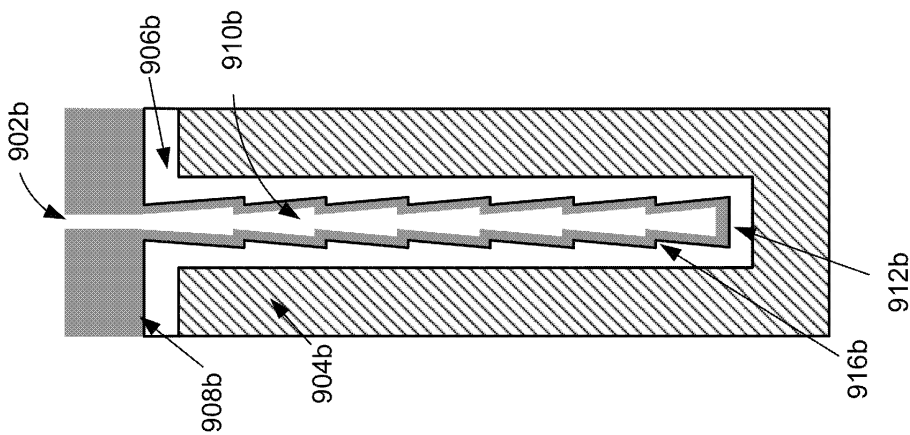
도 8d

도 8c

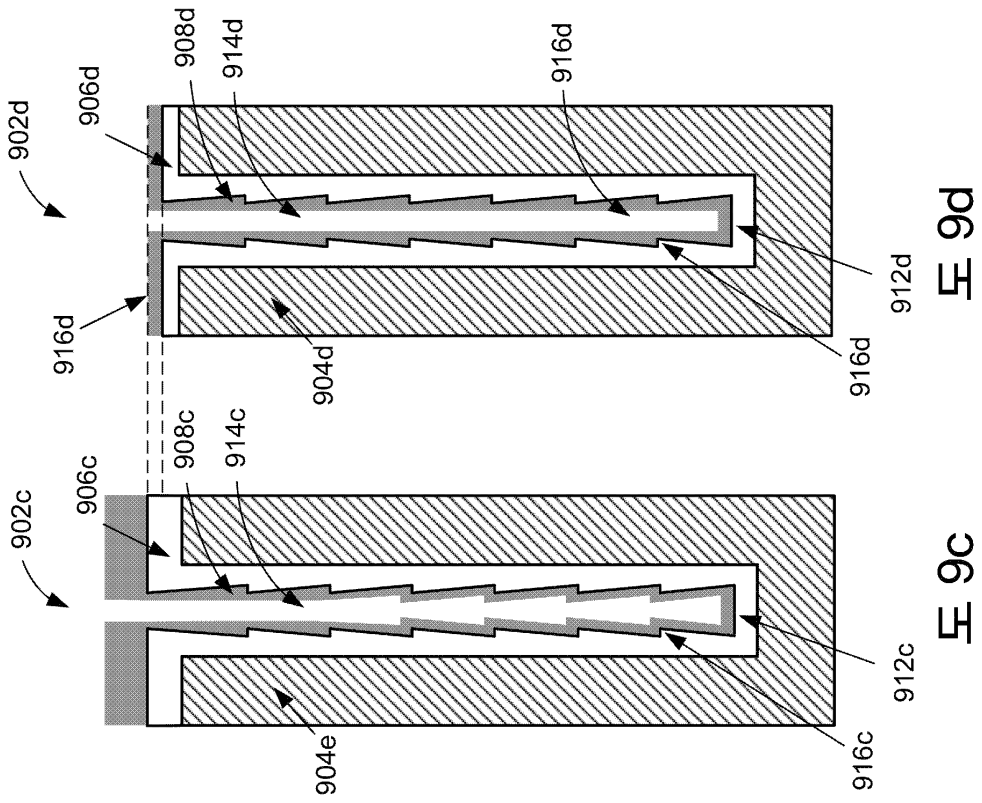
도면9a



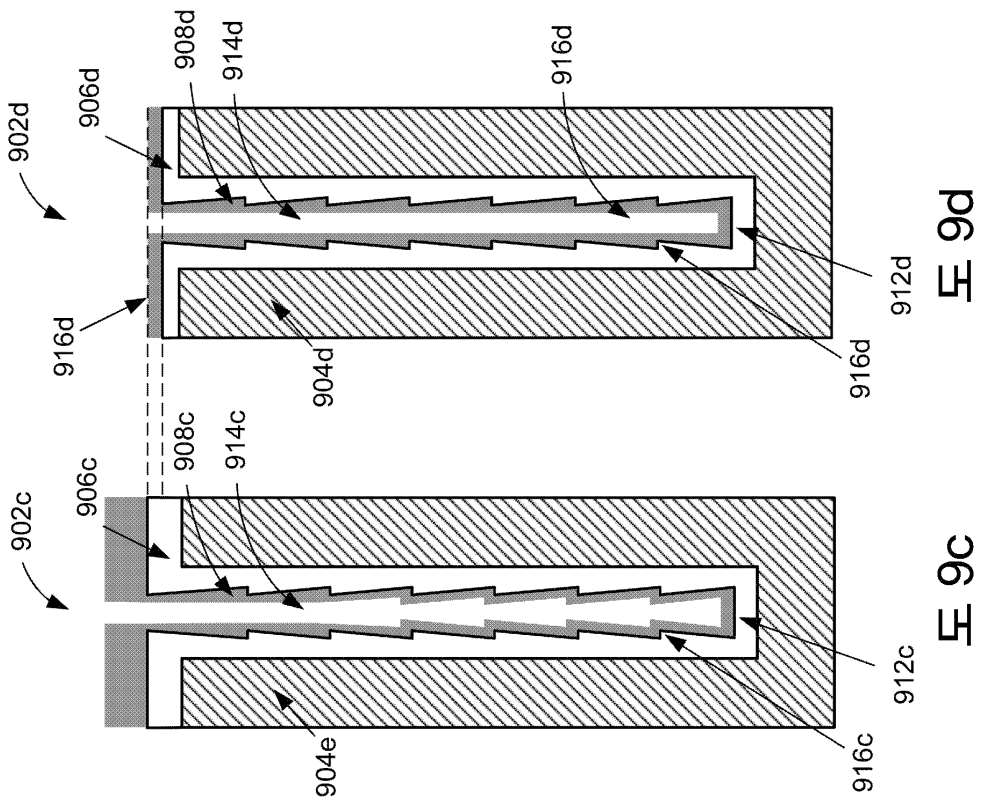
도면9b



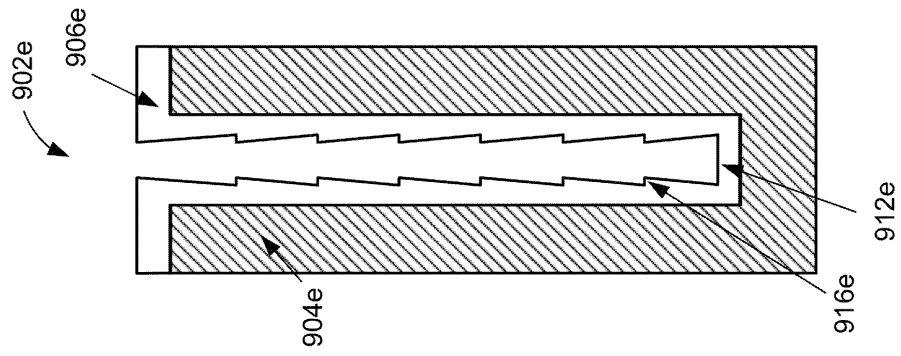
도면9c



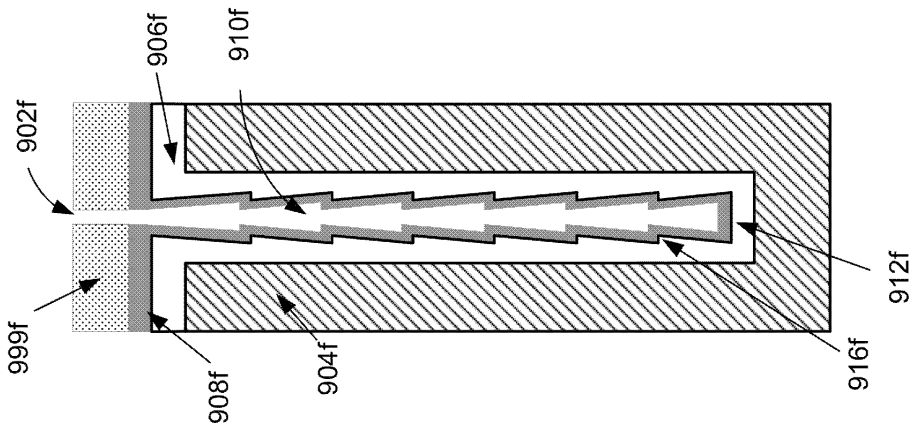
도면9d



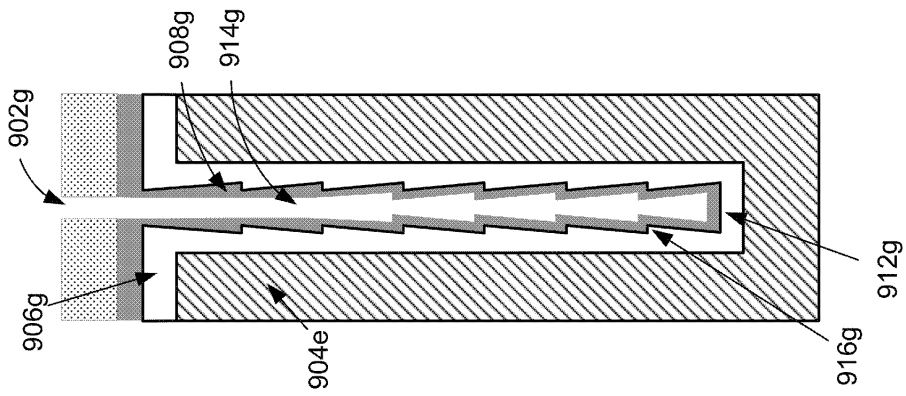
도면9e



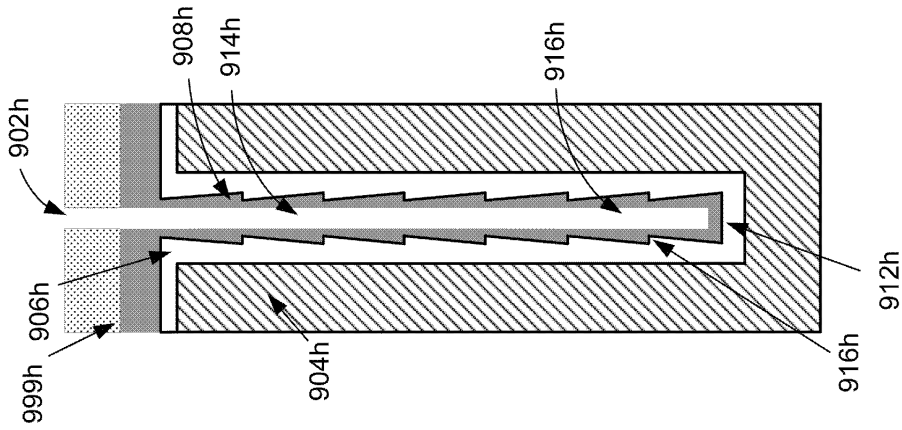
도면9f



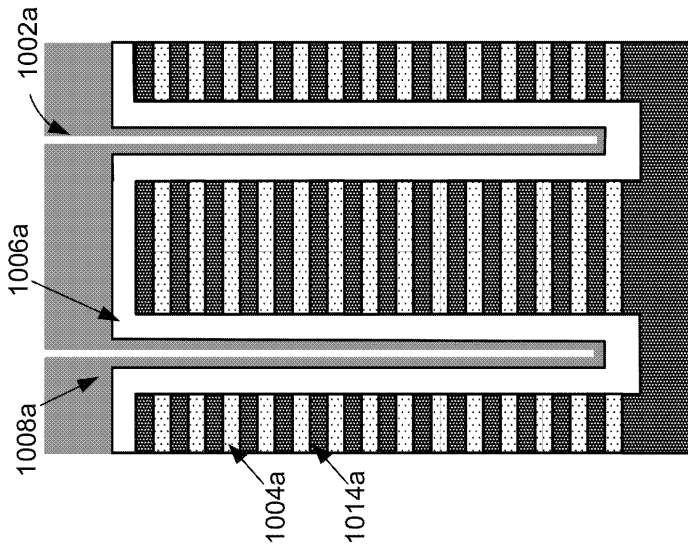
도면9g



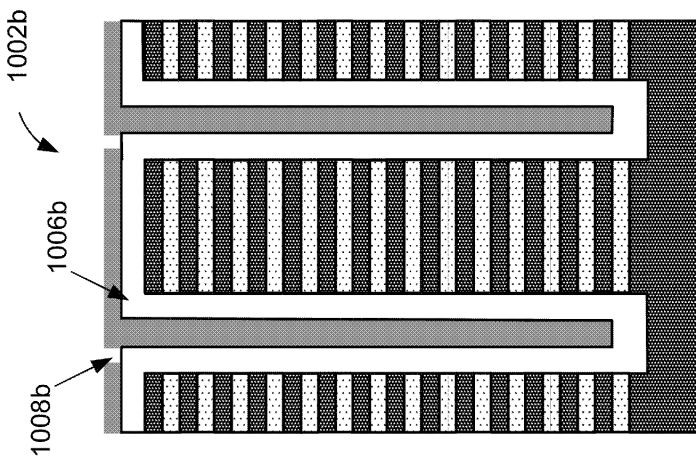
도면9h



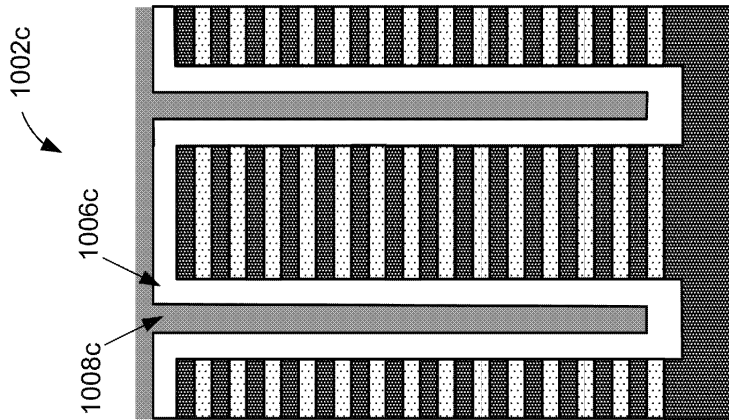
도면10a



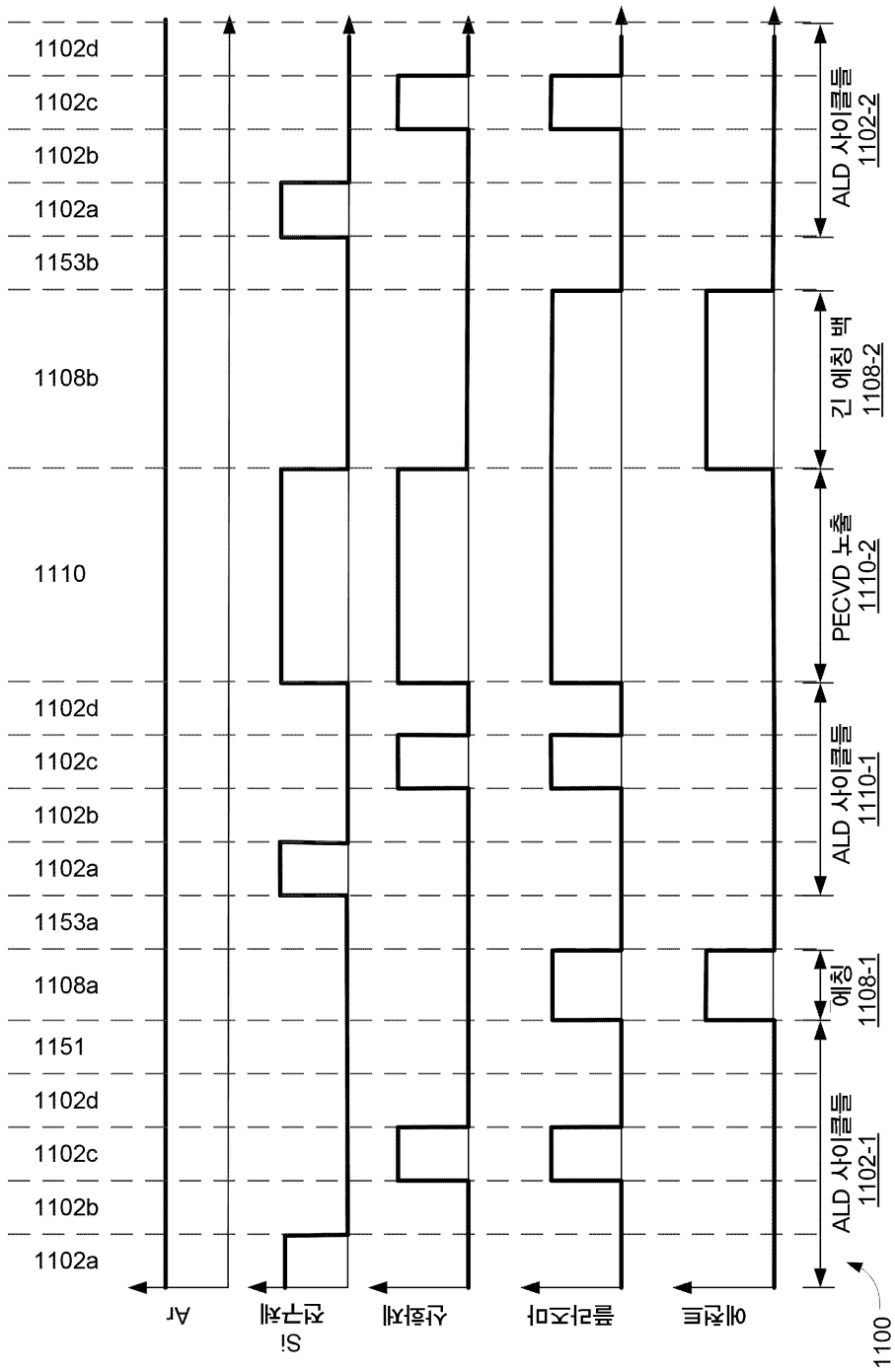
도면10b



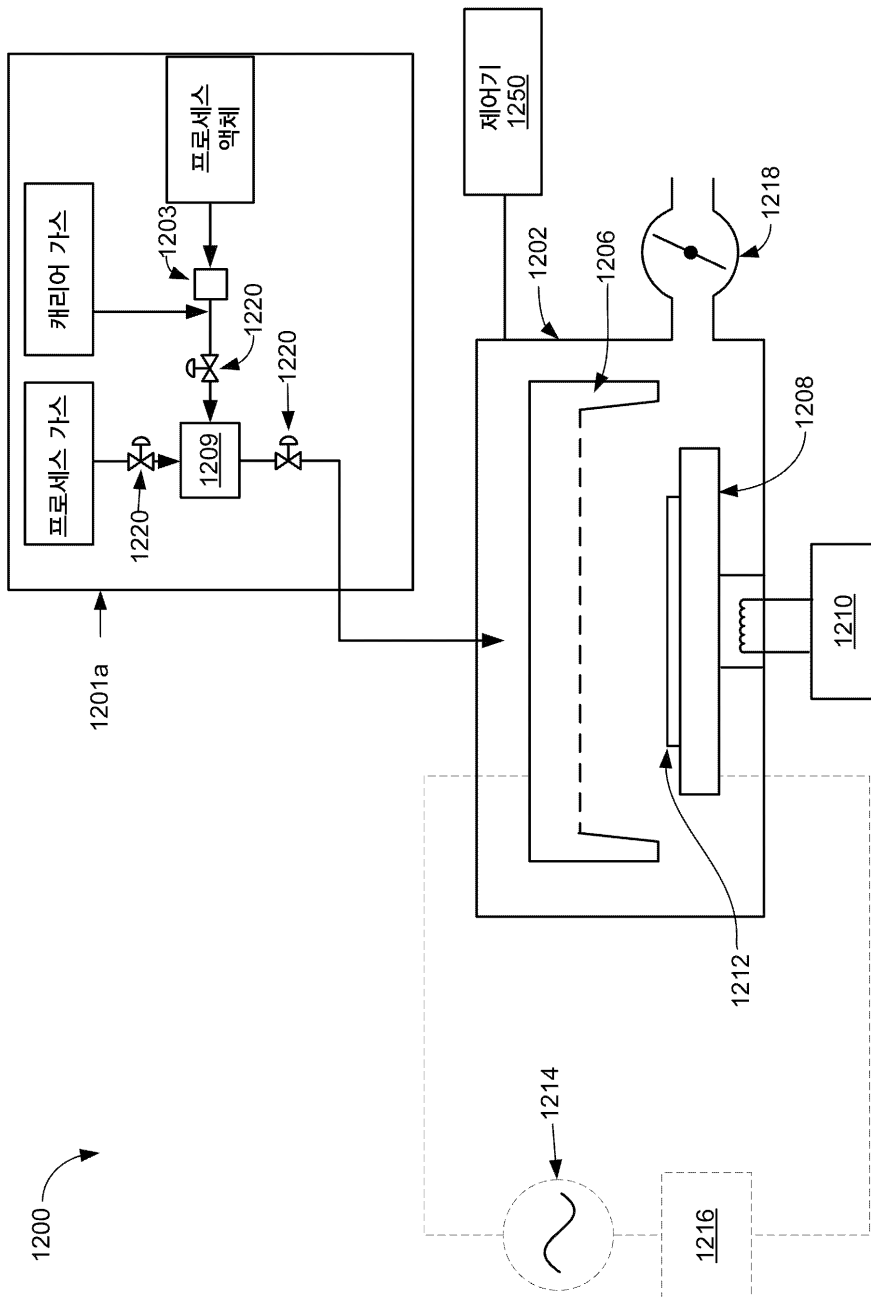
도면10c



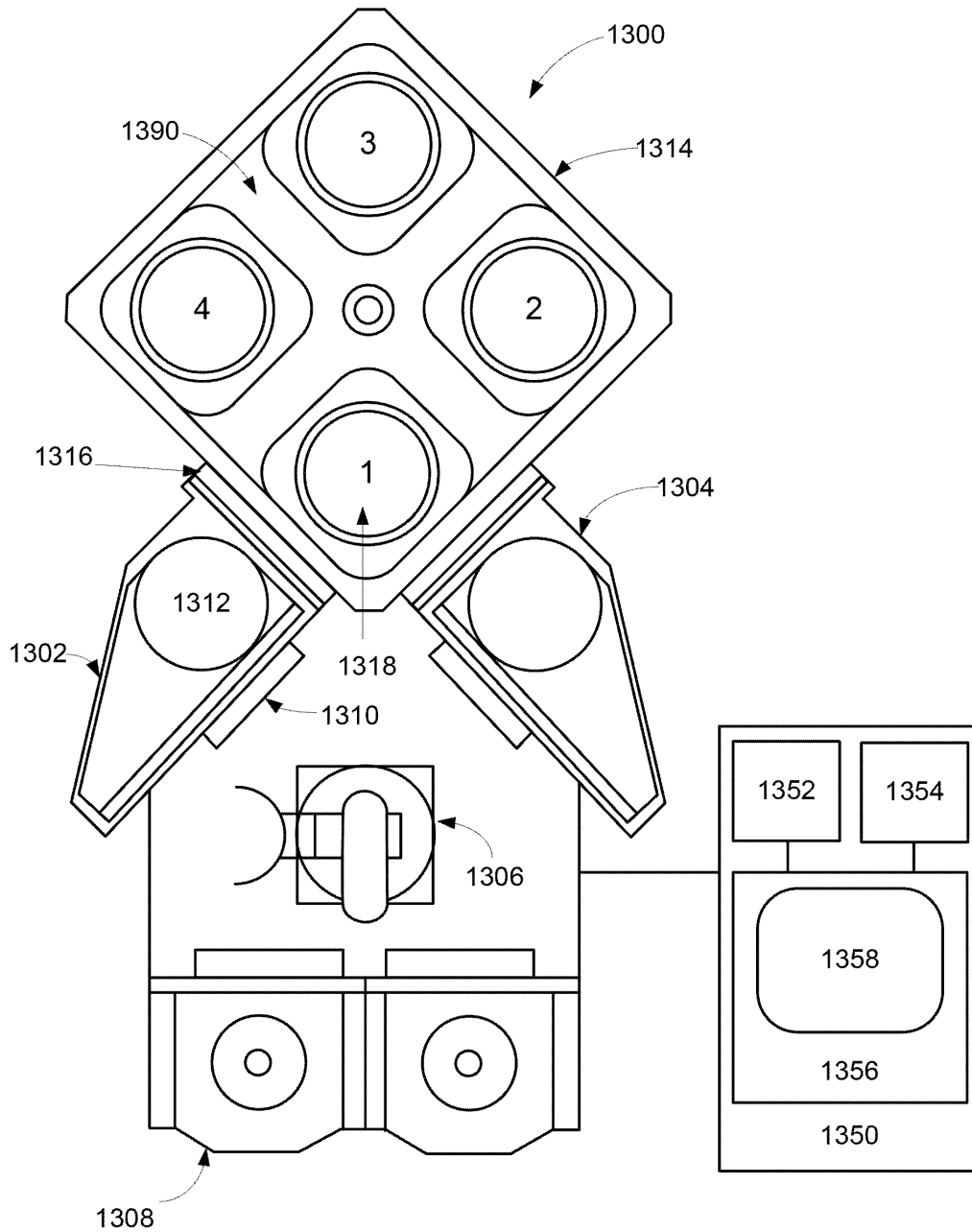
도면11



도면12



도면13



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 42

【변경전】

반도체 기판을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기판을 홀딩하기 위한 페데스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기관 상의 피처를 증진하기 불충분한 지속기간 동안 상기 반도체 기관 상에 제 1 양의 상기 제 1 재료를 증착하기 위해 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-판독가능 인스트럭션;

(ii) 상기 피처의 내부에 상대적으로 상기 반도체 기관의 필드 표면 상에 우선적으로 증착되는 재료의 오버버든을 형성하는 희생적 헬멧을 증착하기 위한 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-판독가능 인스트럭션으로서, 상기 희생적 헬멧은 제 2 재료를 포함하는, 상기 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-판독가능 인스트럭션;

(iii) 상기 제 1 양의 상기 제 1 재료 중 적어도 일부를 에칭하기 위한 지속기간 동안 상기 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발하는 머신-판독가능 인스트럭션; 및

(iv) 상기 적어도 하나의 프로세스 챔버로 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 제 1 재료 위에 제 2 양의 상기 제 1 재료를 증착하기 위한 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-판독가능 인스트럭션을 포함하는, 반도체 기관 프로세싱 장치.

**【변경후】**

반도체 기관을 프로세싱하기 위한 장치에 있어서,

(a) 적어도 하나의 프로세스 챔버로서, 상기 적어도 하나의 프로세스 챔버는 반도체 기관을 홀딩하기 위한 페데스탈을 포함하는, 상기 적어도 하나의 프로세스 챔버;

(b) 진공에 커플링하기 위한 적어도 하나의 유출구;

(c) 하나 이상의 프로세스 가스 소스들에 커플링된 하나 이상의 프로세스 가스 유입구들; 및

(d) 장치의 동작들을 제어하기 위한 제어기를 포함하고,

상기 제어기는,

(i) 상기 반도체 기관 상의 피처를 증진하기 불충분한 지속기간 동안 상기 반도체 기관 상에 제 1 양의 제 1 재료를 증착하기 위해 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-판독가능 인스트럭션;

(ii) 상기 피처의 내부에 상대적으로 상기 반도체 기관의 필드 표면 상에 우선적으로 증착되는 재료의 오버버든을 형성하는 희생적 헬멧을 증착하기 위한 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-판독가능 인스트럭션으로서, 상기 희생적 헬멧은 제 2 재료를 포함하는, 상기 하나 이상의 프로세스 가스들의 도입을 유발하는 머신-판독가능 인스트럭션;

(iii) 상기 제 1 양의 상기 제 1 재료 중 적어도 일부를 에칭하기 위한 지속기간 동안 상기 적어도 하나의 프로세스 챔버로 에천트의 도입을 유발하는 머신-판독가능 인스트럭션; 및

(iv) 상기 적어도 하나의 프로세스 챔버로 상기 에천트의 도입을 유발한 후, 상기 에칭된 제 1 양의 상기 제 1 재료 위에 제 2 양의 상기 제 1 재료를 증착하기 위한 제 1 세트의 증착 전구체들의 도입을 유발하는 머신-판독가능 인스트럭션을 포함하는, 반도체 기관 프로세싱 장치.