

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/768 (2006.01)

H01L 23/532 (2006.01)



[12] 发明专利说明书

专利号 ZL 02815213.1

[45] 授权公告日 2007 年 11 月 28 日

[11] 授权公告号 CN 100352035C

[22] 申请日 2002.7.30 [21] 申请号 02815213.1

[30] 优先权

[32] 2001. 7. 31 [33] US [31] 09/918,919

[86] 国际申请 PCT/US2002/024088 2002. 7. 30

[87] 国际公布 WO2003/012860 英 2003. 2. 13

[85] 进入国家阶段日期 2004. 2. 2

[73] 专利权人 美光科技公司

地址 美国爱德华州

[72] 发明人 阿马尔·德拉 苏伊特·沙兰

保尔·卡斯特罗维洛

[56] 参考文献

JP5 -267220A 1993.10.15

US2001/0002071A 2001.5.31

US5976976A 1999.11.2

审查员 赵百令

[74] 专利代理机构 北京金信立方知识产权代理有限公司

代理人 张金海

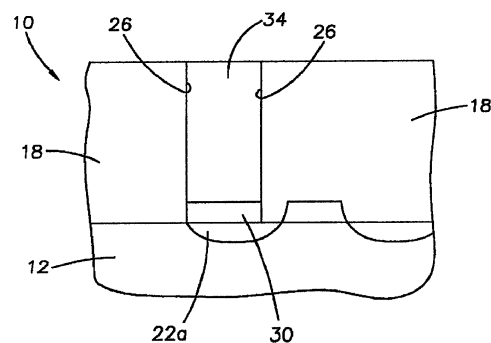
权利要求书 2 页 说明书 11 页 附图 6 页

[54] 发明名称

用于高纵横比半导体器件的掺硼氮化钛层

[57] 摘要

本发明提供了半导体结构中的导电接触件及用于形成导电元件的方法。接触件被用于提供到集成电路如存储装置中的绝缘层(18)下面的活性元件的电连接。导电接触件包含掺硼的源于四氯化钛的氮化钛(34)，并拥有足够的粘附到绝缘层的粘附水平，以在其被形成为大于约 200 埃的厚度时，可消除其从接触通道的边墙剥离及消除绝缘层的裂化。



1、一种在衬底上面的绝缘层中的通道中形成导电接触件的方法，包括下述步骤：

在通道内的衬底的上面形成一层硅化钛；及

在硅化钛层上面形成一包含氮化硼钛的填充物以填充通道。

2、如权利要求 1 的方法，其中形成填充物的步骤包括：通过热化学气相淀积沉积包含四氯化钛、氨及乙硼烷的气体混合物进入通道。

3、一种在衬底上面的绝缘层中的通道中形成导电接触件的方法，包括下述步骤：

在通道内的衬底的上面形成一层硅化钛；及

以氮化钛及氮化硼钛的交替层填充通道。

4、如权利要求 3 的方法，其中填充通道的步骤包括：化学气相淀积使用包含四氯化钛、氨和乙硼烷的气体混合物或仅包含四氯化钛和氨的气体混合物，其中氮化硼钛位于两氮化钛层之间。

5、如权利要求 1 或 3 的方法，其中导电接触件包括一定量的硼以实质上消除接触件从通道的边墙剥离并消除绝缘层的裂化，及一定量的氮以提供有效量的电导率给衬底内的活性区。

6、如权利要求 1 或 3 所述的方法，其中导电接触件具有 200 埃或更大的厚度。

7、如权利要求 1 或 3 所述的方法，其中导电接触件具有 1000 至 3000 埃的厚度。

8、如权利要求 1 或 3 所述的方法，其中导电接触件被形成于高纵横比通道之内。

9、如权利要求 8 的方法，其中通道具有 3:1 或更大的纵横比。

10、如权利要求 1 或 3 所述的方法，其中导电接触件选自于由局部互连、触头、隐蔽触头、通路、插头及填满的沟组成的组。

11、一种导电接触件，包括一层布置在接触通道内的氮化硼钛，接触通道穿过绝缘层延伸至下面的半导体器件的含硅衬底；接触件布

置在一层含硅化钛的层的上面，硅化钛层布置在通道内的含硅衬底上；及接触通道由边墙确定。

12、如权利要求 11 的导电接触件，包含的硼的量足以向导电接触件提供有效粘附到通道内的绝缘层的水平以实质上消除导电接触件从通道边墙剥离，及实质上消除绝缘层的裂化的热应力水平；及其包含的氮的量足以保持接触件的电导率为预定的水平，以与布置在衬底中的导电区有效电接触。

13、如权利要求 11 的导电接触件，包括一层掺硼的氮化钛，该掺硼的氮化钛层位于两层包含未掺杂的氮化钛的层之间。

14、如权利要求 11 的导电接触件，具有至少 200 埃的厚度，导电接触件以实质上不从边墙剥离并没有绝缘层裂化的条件被粘附到通道的边墙。

15、如权利要求 11 的导电接触件，其中导电接触件具有 1000 至 3000 埃的厚度。

16、如权利要求 11 的导电接触件，其中该导电接触件为半导体电路的一部分。

17、如权利要求 11 的导电接触件，其中该导电接触件连接到存储单元阵列及集成电路存储装置的内部电路。

18、如权利要求 11 的导电接触件，其中该导电接触件位于绝缘接触通道中并与集成电路装置的含硅衬底中的活性区电接触。

19、如权利要求 18 的导电接触件，其中活性区包含源或漏极区。

用于高纵横比半导体器件的掺硼氮化钛层

本发明涉及半导体器件制造领域，特别是涉及半导体器件的构成中的导电接触件的制作方法。

由于半导体制造正走向使电路密度最大化，电子元件被做成多层并位于不同的位置。这就要求衬底中的不同立面处的金属层或其他导电层之间的电连接。这样的互联通常通过形成一经由绝缘层到下面的导电部分的接触通道（opening）而得以提供。由于增加了电路密度，用于电接触件的通道的尺寸变得越来越窄和越来越深，造成了对在高纵横比通道内提供足够导电填充物的挑战。

通常，要形成一接触插头，在硅基层（衬底）的顶端的上面沉积一薄层钛，钨或其他导电插头材料接着通过化学气相淀积（CVD）而从六氟化钨（ WF_6 ）淀积以填充接触孔。然而，钨（W）插头有几个局限性。钨不能提供对于高纵横比特征的足够填充物。此外，在钨插头的形成中作为前体气体的 WF_6 的使用会导致氟化物成分渗透进入邻近的介质层，从而导致侧面侵蚀和虫孔。

氮化钛（TiN）薄膜具有可克服钨插头的局限性的、有吸引力的特性，因为集成电路（IC）器件继续缩小到 0.15 微米尺寸以下。TiN 薄膜已通过使用 TDMAT (tetrakisdimethyl-amidotitanium) 和氨作为前体气体的低压化学气相淀积（LPCVD）而得以沉积。然而，TDMAT 薄膜具有高碳含量，当在氧气存在的情况下遭受高温时，其变得多孔，因此，其不能用作导电接触件。

薄 TiN 膜及衬里同样已通过 CVD 从四氯化钛（ TiCl_4 ）和氨（ NH_3 ）沉积在绝缘层上面的钛（Ti）衬里上。尽管在形成薄衬里时有用，当纯的源于 TiCl_4 的 TiN 被沉积以填充一通道或其他接触通道时，材料不能很好的粘附在 Ti 薄层上，特别是当 TiN 层大于约 150-200 埃厚时更是如此。

因此，想要提供一种氮化钛材料，该材料在形成半导体器件中的高纵横比特征的导电接触件中可用作替代钨的填充材料。

本发明提供了用于在半导体器件的构造中形成导电接触件的方法，及用那些方法形成的导电元件。该方法对于制造接触件是有用的，接触件接触集成电路如存储器器件中的绝缘层下面的电子元件。

本发明的源于四氯化钛的氮化钛薄膜在高纵横比条件下作为替代钨(W)的导电接触件是特别有用的，特别是在通道具有 3:1 或更大的纵横比时。该薄膜还克服了纯的源于四氯化钛的氮化钛薄膜用作填充材料以形成接触通道内的导电接触件或互连的不足之处，接触通道是穿过半导体结构的绝缘层而形成。纯的源于四氯化钛的氮化钛填充物不能很好地粘附到接触通道的绝缘边墙的表面，当接触通道内的填充物的厚度为约 200 埃或更大时，由于所施加的压力，其还导致绝缘层（至少一部分）破裂。

本发明通过在沉积过程期间将乙硼烷(B_2H_6)混合进气体混合物中以掺入源于四氯化钛的氮化钛薄膜而克服了纯的源于四氯化钛的氮化钛插头或阻挡层的缺陷。已经发现，将乙硼烷添加到用于形成源于四氯化钛的氮化钛薄膜的前体气体中可改善所得到的氮化钛薄膜的机械特性且对其导电特性并无实质性影响。特别地，用于形成掺硼的氮化钛接触件的气体混合物包含的乙硼烷(B_2H_6)的量可向接触件提供足量的硼，从而向导电接触件提供将其粘附到接触通道的绝缘边墙的粘附水平，以实质上消除接触件从边墙剥离及绝缘层体的裂化。混合物进一步包括一定量的氨(NH_3)，从而向接触件提供的氮的水平足以保持接触件的电导率为预定水平以与衬底内的导电或活性区有效电接触，衬底是连接到或来自半导体器件和/或存储器或逻辑阵列内的活性区。

一方面，本发明提供了在半导体结构的通路或其他接触通道中形成氮化钛导电接触件的方法。通道被形成为穿过绝缘层而到达下面的硅衬底中的导电区，如源/漏极区。该方法在通路和其他通道内形成

具有约 3:1 或更大的纵横比及约 0.25 微米或更小的宽度的导电接触件时特别有用。

根据本发明方法的一个实施例，氮化钛导电接触件通过下述步骤而被形成，首先在接触通道的底面处的硅衬底上面沉积一含硅化钛 (TiSi_x) 的晶粒层，其厚度最好为约 250 至约 300 埃。 TiSi_x 晶粒层最好通过等离子体增强化学气相淀积 (PECVD) 从四氯化钛 (TiCl_4) 和氢 (H_2) 沉积。

一掺硼的氮化钛薄膜 (即氮化硼钛, TiB_xN_y) 接着被沉积在晶粒层上以填充接触通道，通常其厚度为约 1000 至约 3000 埃。 TiB_xN_y 层最好从 TiCl_4 、 NH_3 、 B_2H_6 及一种或多种运载气体的气体混合物通过压力为约 1-15 托、温度为约 550-700°C 的热化学气相淀积而被沉积。接着，衬底可被处理以除去多余材料，例如通过化学机械研磨，以形成通道中的导电接触件。

本发明方法的另一实施例，一多层氮化钛导电接触件被形成于半导体结构的接触通道内。一硅化钛晶粒层首先在接触通道的底面处的硅衬底上面被形成。为形成多层接触件，接着在晶粒层上面交互沉积氮化钛层和掺硼的氮化钛层。在形成交互层时，一层含氮化钛 (未掺杂) 可从包含 TiCl_4 和 NH_3 的第一气体混合物沉积，该层厚度通常为约 100-500 埃。接着，乙硼烷 (B_2H_6) 可被引入气体混合物中以沉积一掺硼氮化钛中间层，该层厚度通常为约 100-500 埃。进入气体混合物的乙硼烷流接着可被停止以沉积下一层不掺杂的氮化钛层，该层厚度通常为约 100-500 埃。另外的掺硼的和未掺杂的氮化钛交互层可被沉积以填充通道，但最上面的层应是未掺杂的氮化钛层。

本发明的另一方面为形成于半导体电路的半导体结构中的导电接触件。半导体结构包括一硅衬底、一覆于上面的绝缘层、一穿过绝缘层以暴露下面的硅衬底所形成的接触通道、及在通道内形成的导电接触件。

根据本发明导电接触件的一实施例，接触件包含一层覆于一薄硅化钛层上面的掺硼氮化钛层，硅化钛层形成于通道的底面处的衬底上。

在另一实施例中，导电接触件包括多层覆于薄硅化钛层上面的氮化钛层，硅化钛层沉积于接触通道的底面处的硅衬底上面。接触件包括填充接触通道的、交互的、在上面的未掺杂及掺硼氮化钛层。未掺杂的氮化钛层覆于硅化钛层上面，同样导电接触件的最上面的层也为未掺杂的氮化钛层。每一层的厚度通常为约 100-500 埃。

本发明的另一方面为集成电路（IC）器件，该器件包括前述的包含掺硼氮化钛的导电接触件。集成电路器件包括一阵列存储或逻辑单元、内部电路、及至少一耦合到单元阵列和内部电路的、通常垂直的导电接触件。

根据本发明的集成电路器件的一实施例中，集成电路器件包含一掺硼氮化钛的导电接触件，掺硼氮化钛形成于绝缘接触通道内的一薄层硅化钛的上面，硅化钛沉积于接触通道的底面处的暴露的衬底上面。在集成电路器件的另一实施例中，导电接触件为多层式且包含沉积于硅化钛层上的氮化钛（未掺杂）和掺硼氮化钛的交互层，硅化钛层覆于接触通道的底面处的衬底上。接触件电接触于导电区或活性区，如晶体管、或存储或逻辑单元阵列、或气体半导体器件的源/漏极区。

有利的是，本发明薄膜克服了钨插头填充在高纵横比器件中的局限性，其具有表明优于钨的参数数据。本发明提供了在半导体制造中实施的、快速、简单、成本低的形成导电接触件的方法。

本发明的优选实施例将在下面参考附图进行描述，这些实施例仅用于例证的目的。在所有下述图中均使用了附图标记，且同样的附图标记将在所有图及描述中使用并表示同一或类似部分。

图 1A 为处于加工顺序的初步阶段的半导体晶片片断的概略截面图。

图 1B-1D 为图 1A 的晶片片断在随后及相继的加工步骤中的示意图，其表示了根据本发明方法的一实施例的导电接触件的制造。

图 2A-2F 为图 1A 的晶片片断在随后及相继的加工步骤中的示意图，其表示了根据本发明方法的另一实施例的导电接触件的制造。

图 3A 和 3B 图示了在反应器温度为 600°C 和 650°C 时热应力的量 ($Gdynes/cm^2$) 对 200-600sccm 范围的乙硼烷 (B_2H_6) 流的情况。

本发明包括了制造集成电路的方法，特别是用于形成在离散半导体器件的导电或活性区或这种器件的一部分之间提供电连接的导电接触件的方法。特别地，本发明涉及结合有掺硼氮化钛薄膜的接触件结构。本发明对在具有 3:1 或更大的高纵横比的通道中提供导电接触件特别有用。

下面将结合附图对本发明进行一般描述，其仅用于阐述本发明优选实施例的目的，并不用于对本发明的限制。附图图解了根据本发明的半导体器件的制造中使用的加工步骤。很显然，这些加工步骤仅是整个制造过程的一部分。

集成电路包括大量形成于不同水平的半导体衬底上的半导体器件。示例性的半导体器件包括电容器、电阻器、晶体管、二极管、及类似物。在制造集成电路时，位于非邻近结构的电平上的离散半导体器件被电连接，例如使用互连或导电接触件结构。导电接触件通常包括一导电材料区，导电材料被形成于半导体器件之间或被放置在电通信中的半导体器件的部分之间。导电接触件用作在半导体器件之间传递电流的渠道。特定类型的导电接触件结构包括局部互连、触头、隐蔽式触头、通路、插头、及填满的沟。本发明特别涉及在半导体器件制造中所使用的导电接触件的制造方法。

在本申请中，术语“半导体晶片片断”或“晶片”将被理解为任何包含半导体材料的结构，包括但不限于大量半导体材料如半导体晶片（或单独的或在其上包含有其他材料的组合）、及半导体材料层（或单独的或包含其他材料的组合）。术语“衬底”指任何支撑结构，包括但不限于上面描述的半导体晶片片断或晶片。

本发明方法的第一实施例参考图 1A-1D 在形成导电接触件 34 的方法中被描述。接触件被图解并将被描述为被连接到扩散区；然而，只要需要，本发明接触件可被用在任何半导体电路的结构中。

参考图 1A，在初步加工步骤的半导体晶片片断 10 被示出。在进行中的晶片片断 10 可包括一半导体晶片衬底或连同形成于其上的不同处理层的晶片，包括一个或多个半导体层或其他构成，及半导体器件的活性或可操作部分。

晶片片断 10 被示意为包括一含硅基础材料或衬底 12。示例性的衬底 12 为单晶硅，其通常被稍微掺杂了一点电导增强材料。在衬底 12 的表面 14 处形成的是晶体管结构 16 及覆于上面的绝缘层 18。晶体管 16，包含栅极 20 及邻近的源/漏极扩散区 22a、22b，可使用现有技术中已知和使用的传统方法形成。

绝缘层 18 包含一层或多层氧化物，例如二氧化硅(SiO_2)、磷硅玻璃(PSG)、硼硅玻璃(BSG)、及硼磷砷玻璃(BPSG)，在图解的实施例中为 BPSG。BPSG 绝缘层 18 已经使用已知的光刻技术被蚀刻，例如反应离子刻蚀(RIE)，同时以组成图案的光刻胶层（未示出）屏蔽以提供由绝缘边墙 26 和底面部分 28 确定的通路或接触通道 24。接触通道延伸到硅衬底下面的扩散区 22a（即源/漏极区），以形成到其的电接触。

参考图 1B，硅化钛(TiSi_x)晶粒层 30 形成于接触通道 24 的底面 28 处的硅衬底的暴露的表面 14 的上面。通常，晶粒层形成为约 250-300 埃的厚度。所得到的在与扩散区 22a 的接口处形成的晶粒层 30 对于降低接触区中的电阻是有用的。用于形成硅化钛层的技术和处理系统在现有技术中是众所周知的，例如，如 Sandhu 等申请的美国专利 6,086,442 及 Doah 等申请的美国专利 5,976,976 所描述的那样。

TiSi_x 晶粒层 30 最好通过传统的等离子体增强化学气相淀积(PECVD)处理而形成，该处理包括从包含四氯化钛(TiCl_4)、氢(H_2)、及运载气体如氩(Ar)和/或氦(He)的源气体形成 RF 等离子体以在衬

底(硅)表面上沉积一层钛。当钛薄膜被沉积好后,钛与硅反应形成 TiSi_x 薄膜层30。用于获得 TiSi_x 晶粒层30的构成的示例性处理条件包括约 600°C 的晶片温度、约0.5-20托的处理压力、约100-800瓦的功率范围(使用平行极板单晶片等离子体反应器)、及约150-300sccm的 TiCl_4 流率、约1000-8000sccm的氢(H_2)流率、约1000sccm的氩(Ar)流率、约50sccm的氮(N_2)流率。

尽管用于形成 TiSi_x 晶粒层的优选方法是通过PECVD技术, TiSi_x 晶粒层30也可通过物理气相沉积(PVD)而沉积一薄层钛而形成,即溅射在接触通道的底面处的衬底12的表面14上,然后在周围气体如氮、氩、氦或氢中执行退火步骤(约 650°C)。这导致钛与扩散区22a的表面14上暴露的硅反应以形成 TiSi_x 晶粒层30。这种方法被叫作自我联合,因为 TiSi_x 仅在钛金属与硅活性区接触的地方形成。

沉积 TiSi_x 晶粒层30的方法的另一个例子是通过传统的低压CVD(LPCVD)处理。示例性处理条件包括约 650 - 900°C 的处理温度、约10m托-1托的压力,在运载气体如氮中使用四氯化钛(TiCl_4)加硅前体或源气体如硅烷(SiH_4)或二氯甲硅烷(SiH_2Cl_2),其比率为约5:1,。

为克服使用纯的源于四氯化钛的氮化钛插头或接触件所出现的问题,如接触件从接触通道的绝缘边墙剥离及绝缘层破裂,本发明使用了掺硼的源于 TiCl_4 的氮化钛填充物(氮化硼钛)来形成导电接触件或插头34,如图1D所示。前述的导电接触件最好通过传统的热化学气相淀积(TCVD)处理来形成。这样的TCVD技术及处理系统在现有技术中是众所周知的,例如,如Hillman等申请的美国专利6,037,252和Iyer和Sharan申请的美国专利5,908,947所描述的那样。TCVD系统包括标准的热反应器如冷壁/热衬底反应器和热壁反应器,等离子体辅助的反应器,辐射束辅助的反应器,及类似物。

通常,在TCVD处理中,衬底被放置在反应室(未示出)中,在反应室中衬底和/或气体前体被加热。衬底最好被加热到超过前体气体的分解温度的温度。当气体被引入反应室并开始与衬底接触时,气

体分解在衬底的表面上以沉积包含金属及前体或反应气体的元素的氮化硼钛薄膜。

在使用热或冷壁热化学气相淀积来沉积根据本发明的掺硼 TiN 层的示例性 TCVD 处理中,晶片片断 10 被放在 TCVD 反应器(未示出)中,包含四氯化钛(TiCl_4)、乙硼烷(B_2H_6)、氨(NH_3)及惰性运载气体如氩、氦和/或氮的气体材料在有效条件下流进反应器,以在接触通道 24 内的硅化钛(TiSi_x)晶粒层 30 的上面化学气相淀积一层 32 掺硼的、源于 TiCl_4 的氮化硼钛。气体材料被沉积至完全填充接触通道的厚度,从而得到如图 1C 所示的结构。优选的气体流率为约 100-500sccm TiCl_4 、约 100-1000sccm B_2H_6 、约 100-1000sccm NH_3 。反应器(热壁)内或基座(冷壁)的优选温度从约 500°C 至约 700°C,最好为约 560°C 至约 650°C,反应器内的压力条件为从约 1 托至约 15 托,最好为约 10 托。通常,要填充接触通道,要沉积约 1000 至约 3000 埃的材料。

所沉积的导电层 32 包括具有一般公式 TiB_xN_y (氮化硼钛)的源于 TiCl_4 的掺硼的氮化钛。流进系统的 B_2H_6 和 NH_3 气体的量被保证以向填充物提供粘附到接触通道 24 的绝缘边墙 26 的粘附水平,以使所形成的接触件 34 保持粘附到边墙并不从边墙剥离,且没有实质性的裂纹出现在绝缘层 18 的本体中。

在气体混合物中没有包括 B_2H_6 所制得的源于 TiCl_4 的 TiN 接触件具有降低的粘附到接触通道的绝缘边墙的水平。这导致接触件从通道的边墙剥离。此外,当这样的接触件达到约 200 埃或更大的厚度时,填充材料的高热应力可导致绝缘层的破裂。由于添加越来越多的 B_2H_6 到 TiCl_4 和 NH_3 的气体组合物中,从而增加了接触件 34 的填充材料与通道 24 的绝缘边墙 26 的粘附力,这实质上消除了绝缘层 18 的裂化。然而,随着硼的量的增加,同样也降低了接触件 34 的电导率水平(并增加了电阻)。为抵消这种效应,气体混合物中的氨被提供为有效保持所形成的接触件 34 的电导率为预定水平的量,以用于与扩散区 22a 或其他半导体结构有效电接触。

参考图 1D, 根据现有技术中已知的方法, 导电层 32 的多余部分可被除去, 例如, 通过化学机械研磨 (CMP), 以形成用于提供从扩散区 (导电区) 22a 到半导体器件的不同部分的电连接的导电接触件或插头 34。

所得到的接触件 34 包括覆于薄硅化钛层上面的掺硼氮化钛层, 硅化钛层沉积在接触通道的底面处的衬底上。接触件 34 拥有粘附到通道的绝缘边墙的高水平粘附力, 并具有足够低的热应力水平 (按力每单位面积测量, 即 Gdynes/cm^2), 以实质上消除绝缘层的裂化, 并以低电阻率而具有高电导性。

尽管未示出, 一钝化层可接着被形成于器件上面。其他的互连和接触结构 (未示出) 也可随意地形成于本结构的上面。

在本发明方法的另一实施例中, 多层氮化钛导电接触件可被制造在晶片片断中, 如图 2A-2F 所示。

参考图 2A, 示出了处理前的晶片片断 10'。简要地, 晶片片断 10' 包括含硅衬底 12', 例如单晶硅, 其具有如源/漏极区的导电区 22a'。覆于上面的绝缘层 18' 包括, 例如, BPSG, 并具有暴露的表面 19' 及具有边墙 26' 和底面部分 28' 的接触通道 24'。接触通道 24' 延伸至导电区 22a'。

参考图 2B, 薄硅化钛 (TiSi_x) 层 30' 形成于通道 24' 的底面 28' 处的导电区 22a' 上面。 TiSi_x 层 30' 最好具有约 250-300 埃的厚度。如前所述, TiSi_x 层 30' 可使用传统方法形成, 且最好使用 TiCl_4 、 H_2 、及一种或多种运载气体通过 PECVD 形成。

多层导电接触件通过交互沉积源于 TiCl_4 的氮化钛层及掺硼的源于 TiCl_4 的氮化钛层进入接触通道而形成, 使得掺硼氮化钛层位于两层非掺杂的氮化钛层之间。多层接触件可通过传统的热 CVD 处理在温度为约 550°C 至约 700°C (最好为约 560°C 至约 650°C)、压力为约 1 托至 15 托 (最好为约 10 托) 的条件下形成。

包含四氯化钛 (TiCl_4)、氨 (NH_3) 及一种或多种运载气体的气体混合物可流进反应器以在 TiSi_x 晶粒层 30' 上形成一层 36a' 希望厚

度的、非掺杂的氮化钛层，通常为 100 至 500 埃，所得的结构如图 2C 所示。气体混合物的优选流率为约 100-500sccm TiCl_4 、约 100-1000sccm NH_3 。

如图 2D 所示，乙硼烷 (B_2H_6) 接着被流进反应器，一层 32' 包含掺硼的氮化钛层被从包含 TiCl_4 、 NH_3 、 B_2H_6 的气体混合物沉积在非掺杂的氮化钛层上。掺硼的氮化钛层 32' 被沉积为想要的厚度，约 100 至约 500 埃。气体混合物的优选流率为约 100 至约 500 sccm TiCl_4 、约 100 至约 1000 sccm NH_3 、及约 100 至约 1000 sccm B_2H_6 。如前所述， NH_3 及 B_2H_6 的流可被控制以改变粘附力、热应力水平、及所得到的多层接触件的电导性。

B_2H_6 流接着被中止，及第一气体混合物 (TiCl_4 、 NH_3) 被流进反应器以形成包含未掺杂的氮化钛层 36b'，如图 2E 所示。氮化钛层 36b' 被沉积为想要的厚度，通常为约 100 至约 500 埃。氮化钛层 36b' 可被沉积以填充通道。作为选择，另外的掺硼氮化钛层也可被沉积在两层未掺杂的氮化钛层之间以填充接触通道 24'，接触件的最上面的层包含未掺杂的氮化钛。

如图 2F 所示，多余材料可被除去，例如通过 CMP，以形成导电接触件 34'。

在两层未掺杂的氮化钛层之间夹入一层掺硼的氮化钛 32' 可实质上降低源于 TiCl_4 的 TiN 填充材料中的热应力。这就允许该填充物在高纵横比情况下被用作导电接触件以替代钨 (W)。交互层的结合获得了具有实质上消除所形成的接触件剥离于接触通道的边墙的粘附水平的源于 TiCl_4 的 TiN 接触件。其还提供了降低了的热应力水平以实质上减少绝缘层本体的裂化，特别是当接触件的厚度达到约 500 埃或更大时。此外，所得到的接触件具有高水平的电导性以用于与扩散区或其他导电结构的有效电接触。

实例

根据本发明的方法，在 BPSG 层的高纵横比通道中形成一掺硼的源于 TiCl_4 的氮化钛 (TiN) 接触件。乙硼烷 (B_2H_6) 的流在一范围内变化

以测试BPSG绝缘层上的掺硼的源于 TiCl_4 的TiN接触件的热应力变化(Gdynes/cm^2)。

晶片片断被提供, 其具有硅衬底及覆于上面的BPSG层。一穿过BPSG层的接触通道被形成。通道的纵横比为10:1。

源于 TiCl_4 的TiN薄膜通过热CVD在10托压力下使用Centura系统而被形成, 该系统可从加利福尼亚州的Santa Clara的Applied Materials company获得。前体气体按如下流率流进反应器: 340sccm TiCl_4 、200sccm NH_3 、3000sccm氩(Ar)、及2000sccm气态氮(N_2)。乙硼烷(B_2H_6)以200sccm至600sccm范围的流率流进反应器。数据是在两个不同的温度测得: 600°C 和 650°C 。

结果如图3A和3B的图表所示。如所指出的, 随着硼(即 B_2H_6)的量被增加, 源于 TiCl_4 的TiN材料的应力(Gdynes/cm^2)减少至中间值或零及以下应力水平。因此, 通过变化 B_2H_6 流, 源于 TiCl_4 的TiN薄膜的热应力可被调节以使该材料不会导致绝缘层(例如, BPSG)破裂。

根据法令, 本发明已通过语言或多或少地明确为结构和方法特征。然而, 应理解为, 本发明不限于那些明确特征所示和所描述的内容, 因为在此公开的方法仅为实施本发明的优选形式。因此, 本发明包括所附权利要求的适当范围内的、根据等同规则适当解释的任何形式或修改。

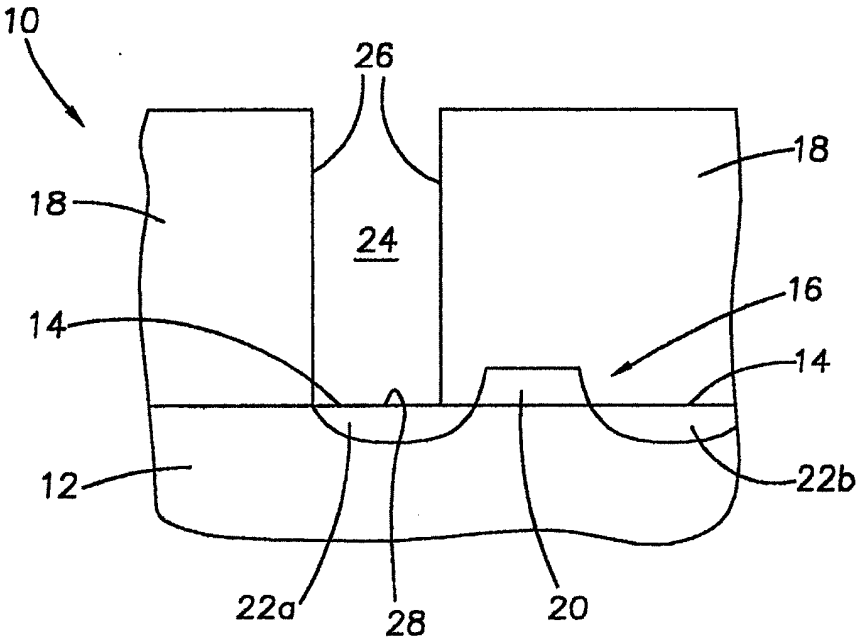


图 1A

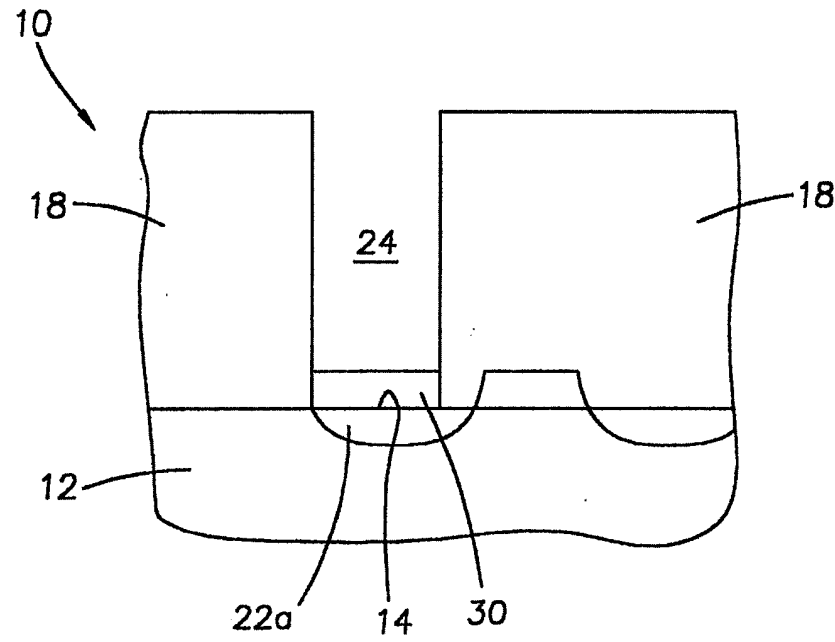


图 1B

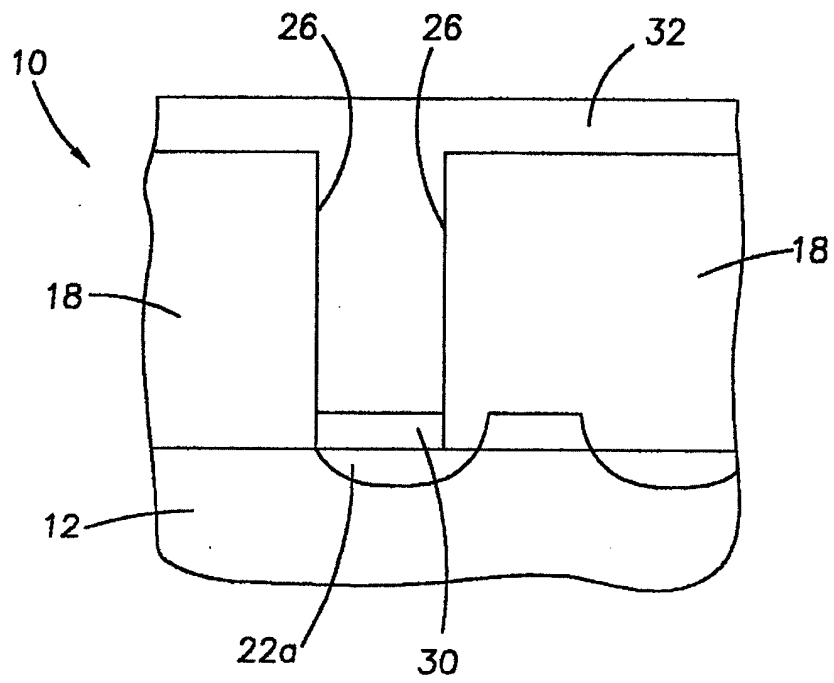


图 1C

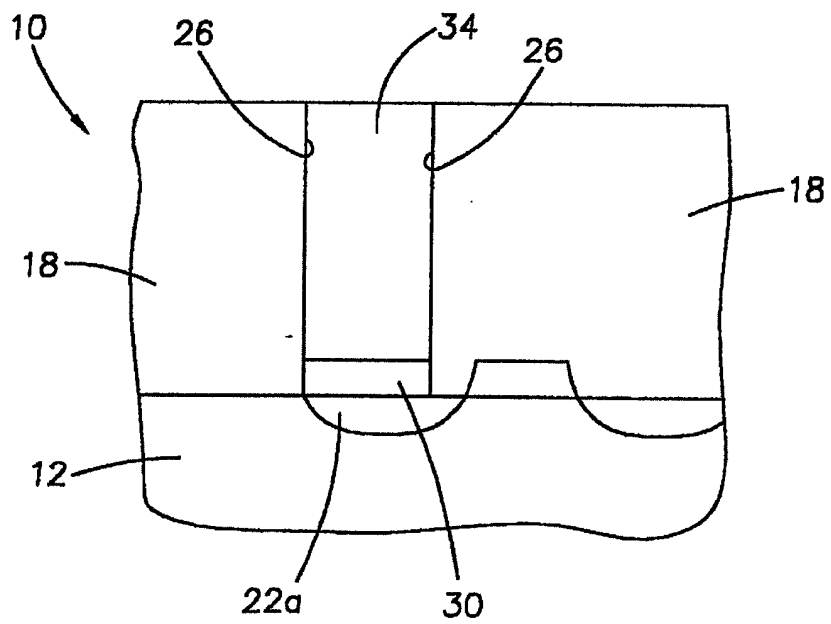


图 1D

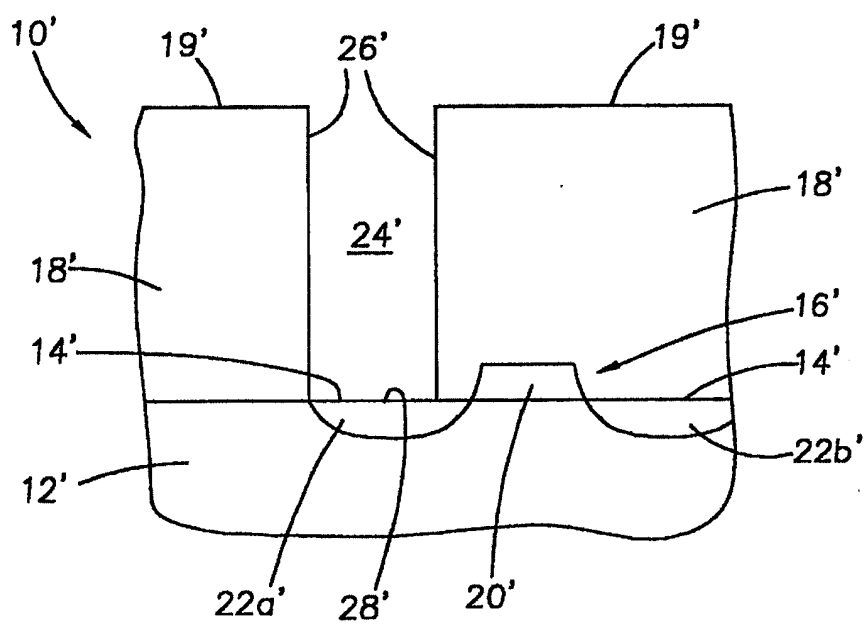


图 2A

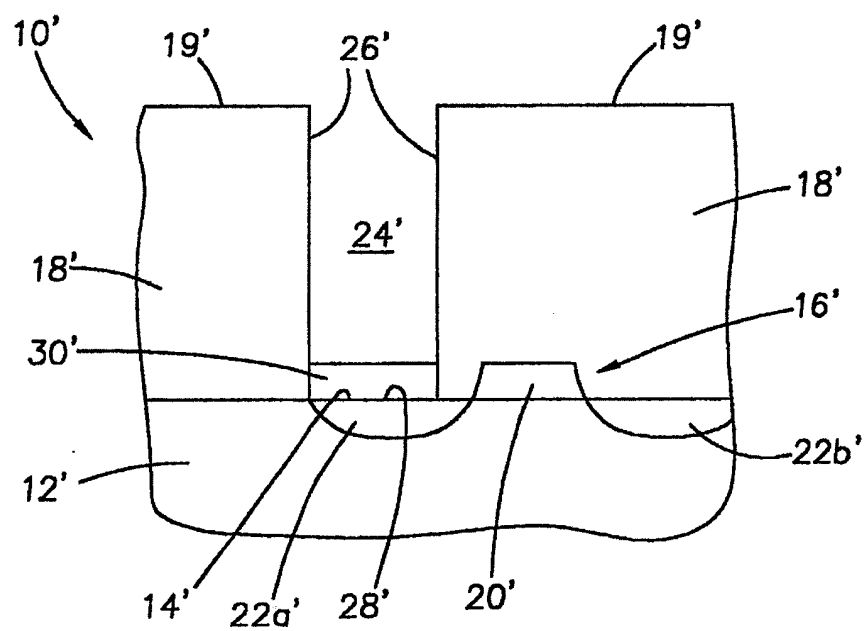


图 2B

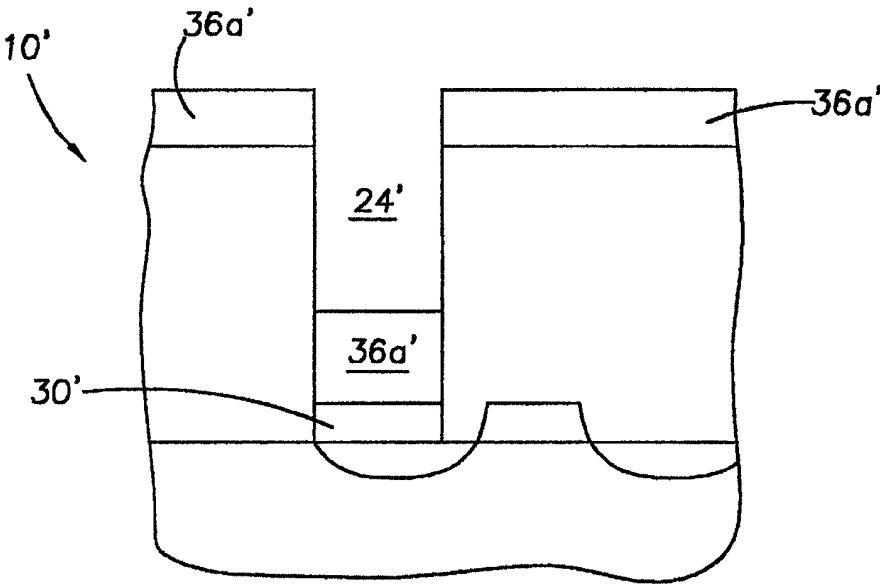


图 2C

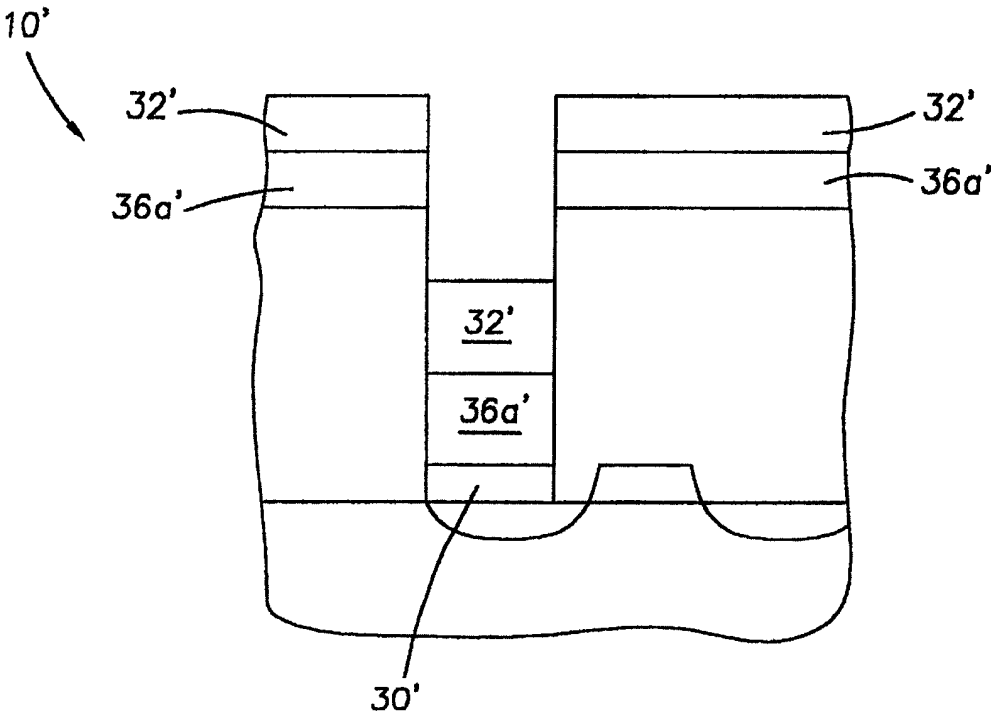


图 2D

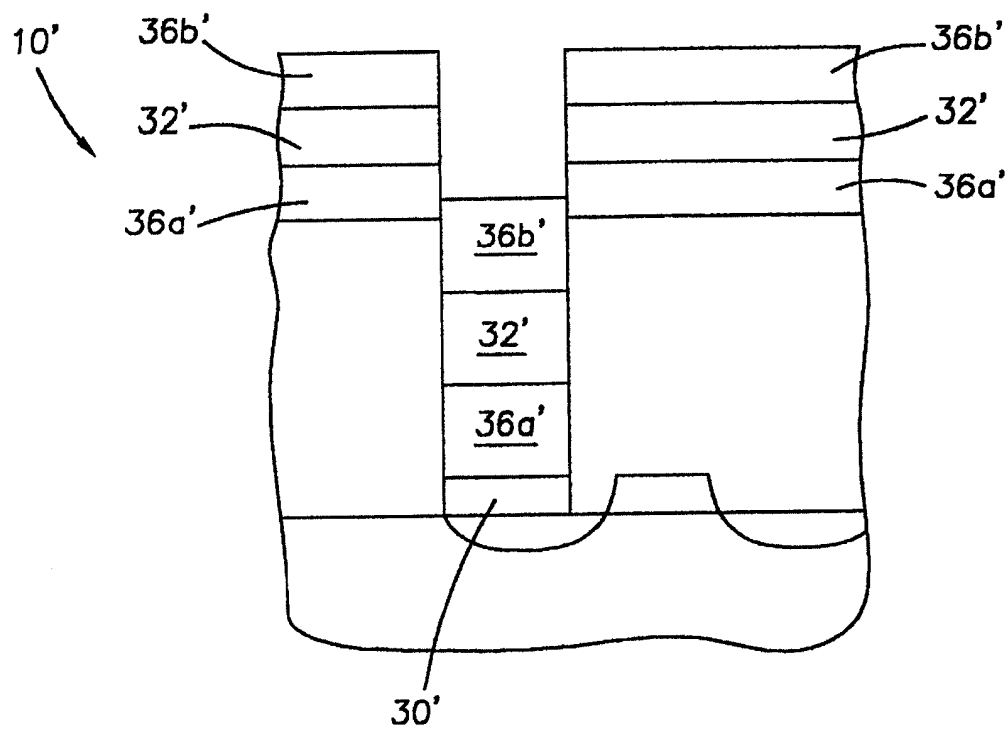


图 2E

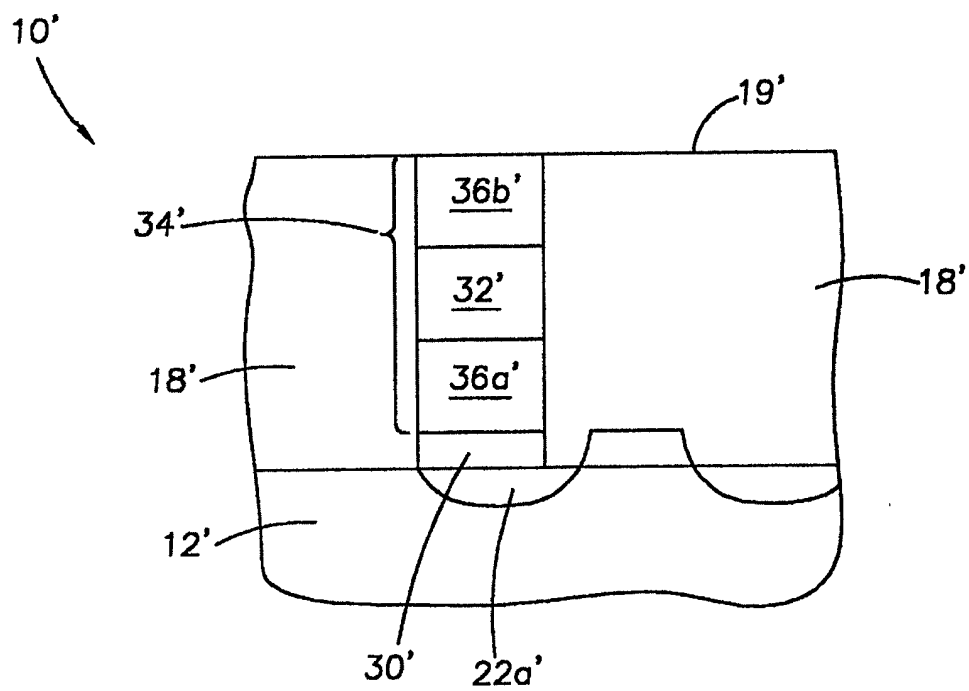


图 2F

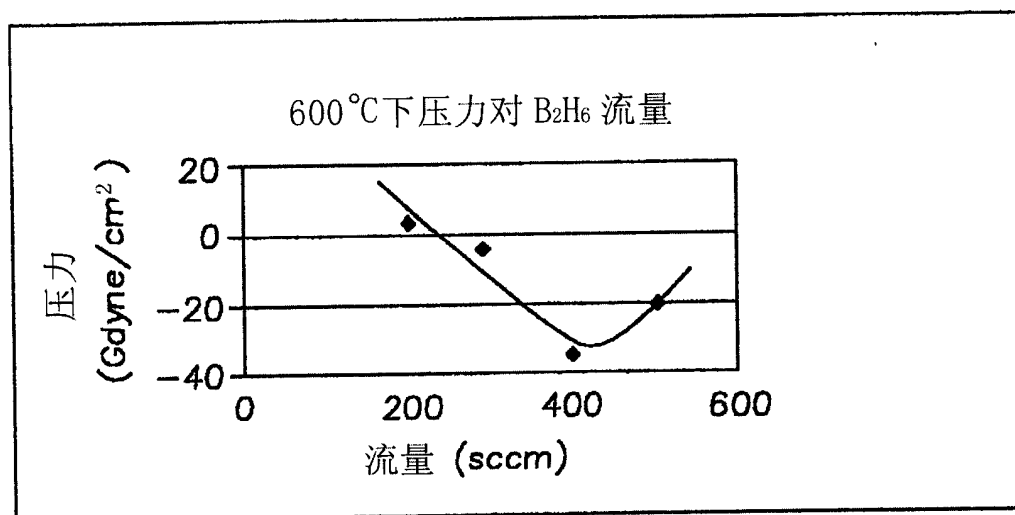


图 3A

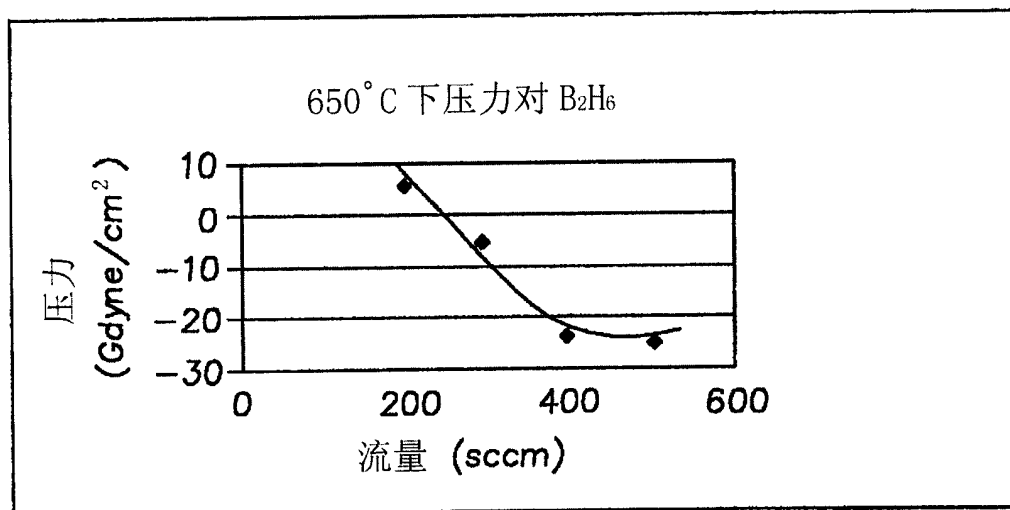


图 3B