

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93136917

※申請日期：93年11月30日

※IPC分類：H03J 3/18

一、發明名稱：

H03G 3/20

(中) 具振幅衰減功能之調諧電路及無線通訊設備之積體電路

(英) Tuning circuit with amplitude attenuation function and integrated circuit for radio communication apparatus

二、申請人：(共 2 人)

1. 姓名：(中) 三洋電機股份有限公司
(英) SANYO ELECTRIC CO., LTD.

代表人：(中) 1. 桑野幸德
(英)

地址：(中) 日本國大阪府守口市京阪本通二丁目五番五號
(英)

國籍：(中英) 日本 JAPAN

2. 姓名：(中) 學校法人東京理科學
(英) TOKYO UNIVERSITY OF SCIENCE

代表人：(中) 1. 塚本桓世
(英)

地址：(中) 日本國東京都新宿區神樂坂一丁目三番地
(英)

國籍：(中英) 日本 JAPAN

三、發明人：(共 5 人)

1. 姓名：(中) 梅若正博
(英) UMEWAKA, MASAHIRO

國籍：(中) 日本
(英) JAPAN

2. 姓名：(中) 山本洋也
(英) YAMAMOTO, HIROYA

國籍：(中) 日本
(英) JAPAN

3.姓名：(中)關根慶太郎
(英)SEKINE, KEITAROU
國籍：(中)日本
(英)JAPAN

4.姓名：(中)兵庫明
(英)HYOUGO, AKIRA
國籍：(中)日本
(英)JAPAN

5.姓名：(中)森尻敬治
(英)MORIJIRI, KEIJI
國籍：(中)日本
(英)JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1.日本 ; 2003/12/01 ; 2003-402049 有主張優先權

3.姓名：(中)關根慶太郎
(英)SEKINE, KEITAROU
國籍：(中)日本
(英)JAPAN

4.姓名：(中)兵庫明
(英)HYOUGO, AKIRA
國籍：(中)日本
(英)JAPAN

5.姓名：(中)森尻敬治
(英)MORIJIRI, KEIJI
國籍：(中)日本
(英)JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1.日本 ; 2003/12/01 ; 2003-402049 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明關係於一具有一振幅衰減功能的調諧電路及用於無線電通訊設備的積體電路。

【先前技術】

第 16 圖顯示在例如 ASK (振幅移位鍵控) 通訊中之調諧電路及自動增益控制 (AGC) 電路的典型例子。該調諧電路包含一 LC 並聯諧振電路，其中線圈 (電感) L1 及電容 (電容值) C1 之末端係連接至一參考電壓 V_{ref} 。該 AGC 電路係由一可變增益放大器、一整流器 (REC)、及一比較器 (COMP) 所構成。該可變增益放大器調整來自調諧電路之交流 (AC) 信號的振幅並經由其輸出端 OUT 輸出。此輸出端 OUT 係連接至一放大器、一檢測電路、及一波形整形電路，其處理該在振幅中被調整的交流信號。參考例如日本專利特開平 10-23084。

可變增益放大器的交流信號的增益係在整流器與比較器中決定。更明確地說，在整流器藉由平滑該交流信號的振幅，以產生直流信號後，比較器比較該直流信號與一參考電壓 V_{AGC} 。比較之結果中，當交流信號的振幅過量時，比較器回授其輸出，用以降低至放大器的增益。因此，交流信號的振幅係被控制被抑制，以維持在一給定固定位準。

此一調諧電路及 AGC 電路係被例如用於遙控系統之

(4)

，因為未使用可變增益放大器及整流器，所以，控制系統之功率消耗可以降低。明確地說，當本發明之電路用於電池操作型設備時，對於具有有限容量的電池，可以降低功率消耗。

例如，當電晶體被使用作為開關元件時，當導通時，電晶體反應於閘極電壓與溫度之變化，而改變導通（ON）電阻（當為導通時之電阻值）。因此，當電晶體被使用作為諧振時之調諧電路的電阻調整的主要元件時，並由於該閘極電壓及溫度變化之故，不可能正確地改變在諧振時之調諧電路的電阻值。

然而，本發明中，並未使用電晶體作為調諧電路諧振時之電阻調整的主要元件，而是使用一簡單電阻作該該主要元件。此作為輔助元件之開關元件具有不會對電阻調整有貢獻的小導通電阻，並與該電阻作串聯連接。此串聯電路係被使用作為電阻調整電路。此電阻並不需要一閘極電壓並較不會為溫度之變化所影響。

以此電阻調整電路，電阻的電阻值決定了當具有小導通電阻之開關元件被導通時，在諧振時調諧電路的電阻，該調諧電路的電阻並未為閘極電壓及溫度的變化所影響。因此，來自調諧電路的交流信號輸出之振幅可以被衰減，而不會為閘極電壓及溫度的變化所影響。

再者，開關元件係由電晶體所構成，及導通/關閉電晶體使得該調諧電路諧振時的電阻改變。

因此，因為電晶體被導通/關閉以改變調諧電路的電

(8)

對於具有有限容量的電池，功率消耗可以降低。

依據本發明之用於無線電通訊設備的積體電路包含上述調諧電路中之開關元件及自動調整電路。

調諧電路之電阻係為電阻調整電路或開關元件所改變，藉以改變調諧電路的輸出信號的振幅。因此，調諧電路的靈敏度很高，以檢測出最小輸入信號，及輸出信號的振幅可以被抑制，以不致過量。因此，其具有一寬動態範圍。

再者，來自調諧電路的交流信號輸出的振幅可以被衰減，而不會為閘極電壓及溫度的變化所影響。

爲了實施調諧電路的振幅衰減功能，設置有電壓驅動自動調整電路。因此，相較於類比控制系統，功率消耗可以顯著降低。明確地說，當本發明之電路用於電池操作類型設備時，對於具有有限容量的電池，功率消耗可以降低。

原理

第 1A-1C 圖係爲示意圖，用以解釋依據本發明之具有振幅衰減功能的調諧電路的原理。此調諧電路係用於通訊系統中之收發機天線中。如於第 1A-1C 圖之電路圖所示，一電阻調整元件 R' （第 1C 圖）係並聯連接至 LC 並聯諧振電路（第 1A 圖）之一線圈 $L1$ 及一電容 $C1$ ，該 LC 並聯調振電路構成一調諧電路。此電阻調整元件 R' 本身具有一電阻值，其爲方便起見，以 R' 表示，並當諧振時，改變調

(9)

諧電路的電阻成份 R_0 。該調諧電路本身並未連接電阻調整元件 R' ，該電路當諧振時具有一電阻 R （第 1B 圖）。連接有電阻調整元件 R' 的調諧電路的電阻 R_0 係被表示為 $(1/R + 1/R')$ 的倒數。藉由如上述，改變調諧電路的電阻 r_0 ，調諧電路的 Q 值係基於等式 $Q = R_0 / (\omega L_1)$ 加以變化，其中 ω 為角速度，及 L_1 為線圈 L_1 的電感值。在 Q 值中之變化造成調諧電路之輸出信號的振幅在位準上作改變。注意， Q 值表示該調諧電路的選擇性、特徵。

因為電阻調整元件 R' 的電阻 R' 為正，所以，連接有電阻調整元件 R' 的調諧電路的電阻 R_0 係小於沒有電阻調整元件 R' 的電阻 R 。因為調諧電路的電阻 R_0 變小，所以 Q 值降低，及交流信號的振幅可以被控制或抑制，否則會過量。

基本電路

基於第 1 圖所述之電路的基本設計的基本電路係被顯示在第 2 圖中。電晶體 MP_0 構成對應於第 1 圖之電阻調整元件 R' 的元件。於此實施例中，電晶體 MP_0 為 p 型通道 MOSFET。一參考電壓 V_{ref} （例如 3 伏）被施加至構成 LC 並聯諧振電路的線圈 L_1 與電容 C_1 的一端（圖式的左側），該諧振電路為一調諧電路。在此 LC 並聯諧振電路中之交流信號諧振係經由線圈 L_1 及電容 C_1 的輸出端（另一端）加以輸出。

藉由改變施加至電晶體 MP_0 的閘極（控制電極）的

(10)

電壓，調諧電路的電阻 R_0 被改變。當改變施加電晶體 MP0 的閘極之電壓時，有兩種方法：一數位驅動法，其中，電晶體 MP0 被用作為一開關元件，以及，一類比驅動法，其中電晶體 MP0 被驅動在導通與關閉之間。例如，在一分立類比驅動法中，施加至電晶體 MP0 之閘極的電壓一次係被設定於在 0 伏（導通電壓）及 5 伏（關閉電壓）間（例如 1 伏、2 伏、3 伏）之分立值。藉此，多數分立電阻可以實現在電晶體 MP0 之汲極與源極之間。交流信號的放大位準可以基於多數分立電阻加以正確地控制。

再者，電晶體 MP0 被驅動為開關元件為導通及關閉的數位驅動方法將加以說明。即，施加至電晶體 MP0 之閘極的電壓不是 0 伏（導通電壓）就是 5 伏（關閉電壓）。例如，當電晶體 MP0 變成導通時，調諧電路的電阻改變，藉此，來自輸出端 OUT 的交流信號的振幅位準可以被調整。

再者，當具有 AGC 功能的調諧電路藉由加入 AGC 電路（自動調整電路）至第 2 圖的調諧電路的例子中以參考第 3 圖加以解釋。連接至調諧電路的 AGC 電路包含一位準移位電路、一磁滯比較器、及一電晶體驅動數位電路。

於本發明中，基於參考第 1 圖所解釋的振幅衰減原理，例如可變增益放大器及整流器的類比電並不需要被如第 16 圖所示之傳統電路般地使用。因此，電力消耗可以顯著地降低。

首先，AGC 電路的功能將加以說明。當來自調諧電路

(11)

的交流信號（輸出信號）的振幅係在用於自動調整的參考振幅位準處或超過時，磁滯比較器將改變其輸出。反應於磁滯比較器的輸出變化，電晶體驅動數位電路輸出一數位驅動信號 VAGC，用以改變施加至電晶體 MP0 閘極的電壓。

當由調諧電路輸入至磁滯比較器時，位準移位電路具有一功能以移位交流信號的直流位準，以匹配磁滯比較器的直流位準。於本實施例中，3 伏的參考電壓被施加至調諧電路，因此，當導通電晶體 MP0 以改變電阻時，調諧電路輸出一重疊在約 3 伏直流電壓上之交流信號。位準移位電路移位約 3 伏的直流電壓成比至一直流位準，該直流位準係足以適用以使磁滯比較器動作，同時，產生用於自動調整的參考振幅位準的中心電壓，其係為磁滯比較器的比較參考。

再者，位準移位電路、磁滯比較器及電晶體驅動數位電路的特定電路架構將加以說明。首先，位準移位電路係藉由包含電流鏡電路的位準移位電路加以構成。如第 3 圖所示，位準移位電路包含一位準移位器及一電流鏡電路。

該位準移位器包含一電晶體（n 型通道 MOSFET）MN1、一電晶體（n 型通道 MOSFET）MN2、一電晶體（n 型通道 MOSFET）MN3、及一電晶體（n 型通道 MOSFET）MN4。來自調諧電路的交流信號被輸入至電晶體 MN2 的閘極。電晶體 MN4 的汲極與閘極係被連接，使得電晶體 MN4 動作為一二極體。

(12)

電流鏡電路具有一供給定電流 I_1 的定電流源及一電晶體（n 型通道 MOSFET）MN5。為定電流源所供給之定電流 I_1 主要作用以產生施加至磁滯比較器的反相輸入端的參考電壓（用於自動調整的參考振幅位準）。電晶體 MN5 的汲極與閘極係彼此連接並連接至電晶體 MN3 的閘極。電晶體 MN3 的閘極係連接至位準移位器的電晶體 MN1 的閘極，以及，電晶體 MN3 的汲極係連接至電晶體 MN4 的源極。再者，電晶體 MN23 及 MN4 被匹配並設定使得在其源極的直流電壓相等。於第 3 圖的電路例中，低於 3 伏的電晶體 MN2 及 MN4 的閘極至源極電壓 V_{GS} 的直流位準係大電晶體 MN2 及 MN4 的源極所產生。

在具有此一架構的位準移位電路中，電晶體 MN2 的源極係連接至磁滯比較器的非反相輸入端（+），及相反地，電晶體 MN4 的源極係連接至磁滯比較器的反相輸入端（-）。（3 伏 - V_{GS} ）之相同直流電壓被施加至磁滯比較器的非反相及反相輸入端。即，只有直流電壓被施加至磁滯比較器的反相輸入端。磁滯比較器具有此直流電壓的磁滯現象，該參考電壓（用於自動調整的參考振幅位準）作為中心。相反地，將交流信號的直流位準由調諧電路的移位至（3 伏 - V_{GS} ）所產生之信號係被施加至磁滯比較器的非反相輸入端。即，磁滯比較器比較已移位位準交流信號的振幅與該參考電壓，及當交流信號的振幅大於參考電壓時，將其輸出由 "L" 改變為 "H"。磁滯比較器的輸出係被輸入至電晶體驅動數位電路。

反應於磁滯比較器的輸出的變化，電晶體驅動數位電路輸出一數位驅動信號，用以改變施加至電晶體 MP0 之間極的電壓。該電晶體驅動數位電路為一電壓驅動電路並包含一具有重置的 D 型正反器 FD2、由兩 NOR 閘（NR1、NR2）及一 NAND 閘（ND1）構成之 RSFF（設定重置正反器）。

磁滯比較器的輸出係被施加至 D 型正反器 FD2 的時鐘端 C。D 型正反器 FD2 的資料端 D 與輸出端 Q 分別被連接至一電源 VDD 及 NOR 閘 NR1 的一輸入端（重置端）。重置端 RESET 係被連接至 D 型正反器 FD2 的重置端 RN 及 NAND 閘 ND1 的一輸入端。NAND 閘的另一輸入端係被至電源 VDD 及 NAND 閘 ND1 的輸出端係被連接至 RSFF 電路的 NOR 閘 NR2 的輸入端（設定端）。除了 NAND 閘 ND1 外，其他具有反相器功能的機構也可以使用。注意，RSFF 電路係以已知方式架構為具有兩 NOR 閘 NR1、NR2。NOR 閘 NR1 輸出數位驅動信號 VAGC。具有重置的 D 型反器可以被使用作為 RSFET 電路。

AGC 操作將參考第 4 圖之波形圖，針對電晶體驅動數位電路加以說明。首先，在第 4 圖之時間 T0 中，電晶體驅動數位電路係在重置狀態中，其中來自調諧電路的位準移位的交流信號並未被輸入至磁滯比較器。於此週期中之信號狀態係如下。磁滯比較器的輸出（如第 3 及 4 圖中之 C 所示）、D 型反器 FD2 的輸出（第 3 及 4 圖中之 Q）、及 NAND 閘 ND1 之輸出（波形在第 4 圖中被標示為 NAND

(14)

閘 ND1 的輸出) 係在低位準。同時，NOR 閘 NR1 的輸出 (由第 3 及 4 圖之 VAGC 所表示之數位驅動信號 VAGC) 及施加至重置端 RESET 之電壓係在高位準。

然後，在第 4 圖中之時間 T0 後，來自調諧電路的位準移位交流信號被輸入至磁滯比較器。以下將說明交流信號的振幅過量的例子。在具有過量振幅的交流信號開始輸入至磁滯比較器 (由時間 T0 至 T1) 的前幾毫秒中，磁滯比較器將因為非反相輸入端大於至反相輸入端的參考電壓，而將其輸出 C 由”低”改變至”高”。然後，D 型反器 FD2 的輸出 Q 被反相，即為”高”位準，藉此，RSFF 電路被重置，及數位驅動信號 VAGC 被反相至”低”位準。結果，電晶體 MP0 變成導通，如上所述之調諧電路的 AGC 將開始工作，以抑制交流信號的振幅。

注意，施加至重置端 RESET 之電壓被保持為”高”位準。藉此，數位驅動信號 VAGC 被保持於”低”位準及電晶體 MP0，即電阻調整元件係被保持為導通狀態。因此，可以防止 AGC 操作的停止。

隨後，為了停止 AGC 操作並啓始每一部件之信號狀態，一重置脈衝信號被施加至重置端 RESET (在時間 T2)。藉此，D 型反器 FD2 的輸出 Q 回到”低”位準。在此同時，NAND 閘 ND1 反應於重置脈衝信號而輸出一”高”脈衝信號。反應於此”高”脈衝信號的上升，RSFF 電路被重置及數位驅動信號 VAGC 被反相至”高”位準。結果，電晶體 MP0 變成關閉，藉此停止調諧電路的上述 AGC 操作。

(15)

再者，具有重置的 D 型反器可以被用以替代第 3 圖之 RSFF 電路，使得其輸出與 VAGC 相同方式動作。

上述參考第 1 至 4 圖所述之實施例的修改例係如第 5 及 6 圖中加以顯示，此修改部份將說明如下。即，如第 5 圖所示，第 1 圖之電阻調整元件 R' 係由 n 型通道 MOSFET 之電晶體 MN0 所構成。構成 LC 並聯諧振電路，即調諧電路的線圈 L1 及電容 C1 的一端（圖的左側）係被連接至地端（GND）。於此 LC 並聯諧振電路中之交流信號諧振係經由線圈 L1 及電容 C1 的輸出端（另一端）OUT 加以輸出。

依據修改，n 型通道 MOSFET 電晶體 MN0 係被使用作為電阻調整元件 R'，及線圈 L1 與電容 C1 之一端係被連接至地端，如第 6 圖所示，位準移位電路之位準移位器包含一電晶體（p 型通道 MOSFET）MP1、一電晶體（p 型通道 MOSFET）MP2、一電晶體（p 型通道 MOSFET）MP3、及一電晶體（p 型通道 MOSFET）MP4。其電流鏡電路具有定電流源，供給定電流 I1 及一電晶體（p 型通道 MOSFET）MP5。電晶體 MP5 的汲極及閘極係彼此連接並連接至電晶體 MP1、MP3 的閘極。再者，電晶體 MP2 及 MP4 係匹配並設定，使得其源極之直流電壓相等。於第 6 圖之電路例子中，高於 GND 之電晶體 MP2 及 MP4 的閘極至源極電壓 VGS 的一直流位準係產生在電晶體 MP2 及 MP4 之源極處。

再者，在輸出數位驅動信號 VAGC 之 RSFF 電路中之

(16)

連接關係與第 3 圖者不同。RSFF 電路係以已知方式架構並內部連接。即，在第 6 圖中，RSFF 電路的 NOR 閘 NR2 的輸入端係連接至反相器 INV 的輸出，及 RSFF 電路的 NOR 閘 NR1 的輸入端係連接至 D 型反器 FD2 的輸出端 Q。因此，當 D 型反器 FD2 的輸出 Q 為”高”時，RSFF 電路被設定，藉以輸出”高”位準的數位驅動信號 VAGC。

示於第 6 圖之電路的操作係類似於第 3 圖者。即，在調諧電路中之交流信號諧振係經由位準移位電路傳送至磁滯比較器。當交流信號的振幅位準變大，以大於參考電壓（用於自動調整的參考振幅位準）時，磁滯比較器的輸出由”低”改變至”高”。結果，來自 RSFF 電路之數位驅動信號 VAGC 由”低”改變至”高”，藉以使電晶體 MN0 為導通狀態及開始 AGC 操作。

注意，為了停止 AGC 操作及啓始每一部件的信號狀態，施加至重置端 RESET 的信號被由”高”改變至”低”。

於此，將說明分立類比驅動方法的特定例。於第 3 或 6 圖中，施加至電晶體 MP0 或 MN0 之閘極的電壓（驅動信號 VAGC）一次被設定至多數值之一，例如 1 伏、2 伏、或 3 伏。明確地說，在第 3 或 6 圖中，多數（於此三個）磁滯比較器 CMP1、CMP2、CMP3 及個別 RS 正反器 RSFF1、RSFF2、RSFF3 均個別形成一級，這些級被並聯如第 7 圖所示。這些 RS 正反器 RSFF1 至 RSFF3 之輸出端係被連接至一輸出驅動信號 VAGC 的解碼器。

一參考電壓 V_{ref1} 被輸入至磁滯比較器 CMP1 的反相

(17)

輸入端，以產生驅動信號 VAGC。一參考電壓 Vref2 被輸入至磁滯比較器 CMP2 的反相輸入端，以產生 2 伏位準之驅動信號 VAGC。一參考電壓 Vref3 被輸入至磁滯比較器 CMP3 的反相輸入端，以產生位準 1 伏的驅動信號 VAGC。

上述位準移位電路之輸出被施加至磁滯比較器 CMP1 至 CMP3 之非反相輸入端，其輸出將之與個別參考電壓 Vref1 至 Vref3 的比較結果。反應於這些磁滯比較器 CMP1 至 CMP3 之輸出，RS 正反器 RSFF1 至 RSFF3 輸出三位元資料（四個值：HHH、HHL、HLL、及 LLL）給解碼器。此解碼器產生 1 伏、2 伏或 3 伏的驅動信號 VAGC，其係取決於該三位元資料加以選定，並輸出至電晶體 MP0 或 MN0。

具有重置之 D 型反器可以被使用作為第 6 圖之 RSFF 電路，使得其輸出以相同於 VAGC 的方式加以動作。

例子 1

參考第 2 至 7 圖加以說明之基本電路具有以下特徵需要改良。

即，在第 5 圖所示之基本電路中，一由 n 型通道 MOSFET 所構成之電晶體（開關元件）MN0，當被導通時閘極電壓及溫度的變化，而改變其導通電阻（即當導通時之電阻）。即，電晶體 MN0 不能正確地改變在調諧電路諧振時，由於閘極電壓及溫度的變化的電阻 R0。

(18)

明確地說，如第 8A 圖之電阻 R_0 與溫度的特徵圖所示，當由交替長及短虛線所示之基本電路中，電阻 R_0 增加，並且，在溫度範圍 -50°C 至 100°C 中並不是一常數。再者，如於第 8B 圖之電阻 R_0 對施加至電晶體閘極的電源電壓 V_{DD} 的特徵圖所示，當由交替之長及短虛線所表示之基本電路中，電阻 R_0 增加，並且，在電源電壓 V_{DD} 上升於 1.5 伏至 3.5 伏的範圍中，並不是常數。

因此，在本發明之一態樣中，其改良係如第 9 圖之電路圖所示。即，用以改變當諧振時之調諧電路的電阻之電阻調整電路係並聯連接線圈 L_1 及電容 C_1 。此電阻調整電路包含一串聯電路之電阻 R_1 及電晶體（開關元件） MN_0 。此電晶體 MN_0 係由具有較電阻 R_1 為小之電阻值的 n 型通道 MOSFET 所構成。

藉由導通及關閉電晶體 MN_0 ，諧振時之調諧電路的電阻被改變。當來自輸出端 OUT 的交流信號的振幅位準並不需要調整時，電晶體 MN_0 之閘極被保持在予以為關閉狀態的地端位準（ GND ）。

為了導通電晶體 MN_0 ，電源電壓 V_{DD} 被施加至其閘極。於此時，諧振時之調諧電路的電阻為電阻 R_1 與調諧電路的電阻成份的組合電阻。結果，來自輸出端 OUT 的交流信號的振幅位準被調整為衰減。

當電晶體 MN_0 為導通，因為小於電阻 R_1 的電阻值，所以，當調諧電路諧振時，其導通電阻構成較少電阻。因此，當調諧電路諧振時，反應於閘極電壓及溫度變化對電

(19)

阻值的影響可以被免除或降低至可忽略的程度。

明確地說，如第 8A 圖之電阻 R_0 對溫度的特徵圖所示，當由實線所示之例子 1 中，電阻 R_0 係在溫度由 -50°C 至 100°C 時維持在常數。再者，如第 8B 圖之電阻 R_0 對施加至電晶體的閘極的電源電壓 V_{DD} 。在實線所示之例子 1 中，電阻 r_0 係當電源電壓 V_{DD} 由 1.5 伏改變至 3.5 伏的範圍時維持為常數。

最小化閘極電壓與溫度變化對電阻 R_0 的影響之作用將參考第 10A、10B 圖的波形圖加以說明。首先，在閘極電壓為常數（等於 V_{DD} ）的條件下，在 AGC 操作以衰減時，電阻 R_0 對溫度之特徵中，由調諧電路輸出之交流信號的波形在振幅中很大，如第 10A 圖的左側所示。當 AGC 操作以衰減交流信號時，具有如前所述之基本電路，衰減程度依據溫度變化（ -50°C 、 25°C 、 100°C ）加以變化，並且，在中間並不是常數。另一方面，於此例子 1 中，交流信號的衰減振幅即使在溫度改變下仍為常數。

再者，在溫度條件不變時，電阻 R_0 對閘極電壓（等於 V_{DD} ）的特徵中，由調諧電路輸出之波形在 AGC 操作以衰減前振幅很大，如於第 10B 圖之左側所示。當 AGC 操作以衰減交流信號時，以上述之基本電路，衰減的程度依據閘極電壓變化（1.5 伏、2.5 伏、3.5 伏）變化並且在中間並不是常數。另一方面，在例子 1 中，交流信號之衰減振幅即使閘極電壓改變時仍為常數。

注意，當具有 AGC 功能的調諧電路藉由將 AGC 電路

(20)

(自動調整電路) 加入至第 9 圖之調諧電路的例子係類似於上述之第 6 圖與隨後之第 11 圖者。

再者，本發明以此例子所述之態樣可以應用至第 2 圖所示之類型的基本電路中加以針對該等項目加以改良。

例子 2

概要

用於在例子 1 中之前述待改良項目之本發明另一態樣將參考第 11 圖加以說明。注意本電路係基於第 6 圖之基本電路，因此，以下說明針對於與第 6 圖之不同處。作為用以改變調諧電路諧振時之電阻的電阻調整元件的開關元件係並聯連接至線圈 L1 及電容 C1。此開關元件係由 n 型通道 MOSFET 之電晶體所構成。藉由改變電晶體 MN0 之電阻 R0，調諧電路的輸出信號振幅被改變。來自 D 型反器 FD2 之反相輸出端 QN 的輸出信號係被使用作為數位驅動信號 VAGC。

並設有一使導通電阻為常數之電路，以消除電晶體 MN0 之導通電阻對電源電壓 VDD 與溫度的相依性，該電源電壓為切換電壓源。此使導通電阻為常數之電路，供給未受到電源電壓 VDD 及溫度變化之供應電壓 V_o 給電晶體 MN0 之閘極。

<詳細說明>

如第 11 圖所示，電晶體 MN0 之導通電阻（汲極至源

(21)

極電阻) R' 係被表示為 $1/K (V_{gs} - V_T)$ ，其中 K 為其互導係數， V_{gs} 為閘極至源極電壓（閘極電壓或切換電壓），及 V_T 為臨限電壓。於前述基本電路中，因為閘極至源極電壓 V_{gs} 係等於電源電壓 V_{DD} ，導通電阻係取決於 V_{DD} ，及 K 及 V_T 係取決於溫度。

因此，於例子 2 中，藉由供給此一 $V_{gs} = V_T + A/K$ 之閘極電壓 V_o 至電晶體 $MN0$ ，其中 A 為常數，及導通電阻 $R' = 1/A$ 。因此，其對電源電壓 V_{DD} 及溫度的相依性可以免除。

首先，第 11 圖之電路與第 6 圖之電路不同在於反相器 INV 及 $RSFF$ 電路被移除，及來自 D 型反器 $FD2$ 之端子 QN 的輸出信號係被使用作為數位驅動信號 V_{AGC} 。第 11 圖之電路圖作用為供給閘極電壓 V_o 的元件，使得 $V_{gs} = V_T + A/K$ ，其包含由 n 型通道 MOSFET 構成之電晶體 $MN1$ 、由 p 型通道 MOSFET 構成之電晶體 $MP6$ 、 $MP7$ 、一 $(V_{DD} - V_T)$ 電壓產生電路、及一 A/K 電壓產生電路。如後所述， $(V_{DD} - V_T)$ 電壓產生電路係為一電路，以產生 V_{DD} 與 V_T 間之電壓差，及 A/K 電壓產生電路為一電路，以產生對應於 A/K 之電壓（以下稱 A/K 電壓）。

如第 11 圖所示，閘極電壓 V_o 所施加之電晶體 $MN0$ 閘極係連接至電晶體 $MN1$ 的汲極，電晶體 $MP6$ 的源極及至電晶體 $MP7$ 的汲極。來自 A/K 電壓產生電路的 A/K 電壓被加至電晶體 $MP6$ 的閘極及其汲極係連接至地端。來自 $(V_{DD} - V_T)$ 電壓產生電路的 $(V_{DD} - V_T)$ 電壓被施加至

(22)

電晶體 MP7 之閘極及其源極係被連接至電源 VDD。

($V_{DD}-V_T$) 電壓產生電路供給電壓 ($V_{DD}-V_T$) 之電壓 V_{o1} 至電晶體 MP7 之閘極，及 A/K 電壓產生電路供給為 A/K 電壓的電壓 V_{o2} 至電晶體 MP6 之閘極。結果，如 $V_{gs}=V_T+A/K$ 之閘極電壓被施加至電晶體 Mn0 之閘極，以消除電源電壓 VDD 及溫度的影響。

因此，如第 8A，8B 圖所示，同時在類似於例子 1 之例子 2，調諧電路諧振時之電阻係被保持為常數，而不必為電源電壓 VDD 及溫度的變化所影響。因此，如第 10A、10B 圖所示，類似於例子 1 之例子 2 中，來自調諧電路的交流信號輸出的振幅可以被衰減，而不必為電源 VDD 及溫度的變化所影響。

($V_{DD}-V_T$) 電壓產生電路的特定例係如第 12 圖所示之電路。同時，如圖中所示，一電路，其中由 p 型通道 MOSFET 構成之電晶體 MP1、MP2 與由 n 型通道 MOSFET 構成之電晶體 MN1、MN2、MN3 係被組合並連接，以連接至一定電流電路，其係一端連接至地端，並提供定電流 I_{BIAS} 之流動。電晶體 MP1、MN1、MN3 令其閘極及源極連接為作動一二極體。電晶體 MN1、MN2、MN3 之互導係數係呈一比例關係， $MN1 : MN2 : MN3 = 4K : 4K : K$ 。再者，電晶體 MP1、MP2 之汲極與電晶體 MN2 之閘極係被供給以電源 VDD 電位。

由於第 12 圖所示之連接關係，一汲極至源極電流 I_1 流經電晶體 MP1、及一汲極至源極電壓 V_2 流經電晶體

(23)

MP2。結果，在電晶體 MN0 之閘極取得電壓 V_{o1} 。此電壓 V_{o1} 係為施加至第 11 圖之電晶體 MP7 的閘極的電壓 ($V_{DD}-V_T$)。

更詳細說明，所有電晶體藉由定電流 I_{BIAS} 操作於飽和區，及 K_{MP1} 被設定為等於 K_{MP2} ，使得 $I_1=I_2$ 。電晶體 MN2 之汲極至源極電流 I_1 係被表示為 $I_1=4K\{(V_{DD}-V_x)/2-V_T\}^2$ 。電晶體 MN3 之汲極至源極電流 I_2 被表示為 $I_2=K(v_{o1}-V_x-V_T)^2$ 。因為 $I_1=I_2$ ，所以取得 $4k\{(V_{DD}-V_T-V_{o1}) \times (V_{DD}-3V_T-2V_x+V_{o1})=0$ 。因此， $V_{o1}=V_{DD}-V_T$ 或 $V_{o1}=3V_T+2V_x-V_{DD}$ 。因此， V_T 等於 0.7 伏（常數）。再者，因為 I_{BIAS} 為常數，所以， V_x 為常數。因此， V_{DD} 為一變數， $V_{DD}-3V_T-2V_x+V_{o1}$ 並不等於零。因此， $V_{o1}=V_{DD}-V_T$ 。

A/K 產生電路的特定例係如第 13 圖所示。此 A/K 電壓產生電路具有一架構，其中由 n 型通道 MOSFET 構成之電晶體 MN1 至 MN6 及兩定電流電路係其一端連接至電源 V_{DD} ，其係連接如圖所示，並產生電壓 V_{o2} 。此電壓 V_{o2} 係為施加至第 11 圖之電晶體 MP6 的閘極的 A/K 電壓。為了更詳細說明，由定電流電路所供給之定電流係分別如 I_n 及 I_n+I_{ctrl} 所表示。所有電晶體係被作成操作於飽和區。 V_{cn} 為常數電壓。其被設定為 $K'=K_{Mn1}=K_{Mn2}=K_{Mn3}=K_{Mn4}$ 及 $K''=k_{Mn5}=K_{Mn6}$ 。因為流經電晶體 MN1、MN3 的電流總和等於 I_n+I_{ctrl} ，所以，取得 $I_n+I_{ctrl}=K'(V_{gs1}-V_T)^2+K'(V_{gs3}-V_T)^2$ 。於此，因為

(24)

$$V_{gs3} = V_{gs4} + V_{cn}, I_n + I_{ctr1} = K'(V_{gs1} - V_T)^2 + K'(V_{gs4} + V_{cn} - V_T)^2 \dots \text{(公式 1)}$$

再者，因為流經電晶體 MN2、MN4 之電流總和等於 I_n ，所以得到 $I_n = K'(V_{gs2} - V_T)^2 + K'(V_{gs4} - V_T)^2$ 。因此，因為

$$V_{gs2} = V_{gs1} + V_{cn}, I_n = K'(V_{gs1} + V_{cn} - V_T)^2 + K'(V_{gs4} - V_T)^2 \dots \text{(公式 2)}$$

則，將公式 1 減掉公式 2，

$$i_{ctr1} = 2K' \times V_{cn} (V_{gs4} - V_{gs1}) \quad \text{(公式 3)}$$

於此，因為 $K'' = K_{Mn5} = K_{Mn6}$ ， $V_{th5} = V_{th6}$ 。因此，來自 $V_{gs5} = V_{o2} + V_{th5}$ 及 $V_{gs6} = V_{th6}$ ，則可以看出 $V_{o2} = V_{gs5} - V_{gs6}$ 。因此，由 $V_{gs4} = V_{gs5}$ 及 $V_{gs6} = V_{gs1}$ ，可以看出 $V_{o2} = V_{gs4} - V_{gs1}$ 。將此公式減入公式 3 中，取得 $V_{o2} = I_{cn} / (2K' \times V_{cn})$ 。假設 $A = I_{cn} / 2V_{cn}$ ，則取得 $V_{o2} = A/K$ 。

於此，例子 2 之 AGC 操作將參考第 11 圖之電路圖與第 14 圖之波形圖加以說明。注意，說明將只針對與第 6 圖之電路的操作不同處。首先，在第 14 圖之時間 T_0 前，電晶體驅動數位電路係在重置狀態，其中來自調諧電路之位準移位交流信號並未被輸入至磁滯比較器，其間諸信號的狀態係如下。磁滯比較器的輸出（在第 11 及 14 圖中之

(25)

C 所表示) 、及電晶體 M_{n0} 之閘極電壓 V_0 係在 "L" 位準。同時，D 型反器 FD2 之輸出 (在第 11 及 14 圖中以 QN (VAGC) 表示) 及供給至重置端 RESET (第 11 及 14 圖中之重置) 的電壓係在 "高" 位準。因為 QN (VAGC) 在 "高" ，所以電晶體 MN1 導通，及因為電晶體 MN0 具有接近施加至閘極的地端電壓，所以，電晶體 MN0 為關閉。因此，用於調諧電路的 AGC 操作並未開始。

然後，在第 4 圖之時間 T_0 後，來自調諧電路的位準移位交流信號係被輸入至磁滯比較器。於具有過量振幅之交流信號開始輸入至磁滯比較器的前幾毫秒中 (時間 T_0 至 T_1) ，磁滯比較器因為至非反相輸入端之輸入位準高於至反相輸入端的參考電壓，所以將其輸出 C 由 "低" 改變至 "高" 。然後，D 型反器 FD2 的輸出 QN (數位驅動信號 VAGC) 被反相，即 "L" 位準。結果，電晶體 MN1 變成關閉，藉此，等於 $V_T + A/K$ 之閘極電壓 V_0 係被施加至電晶體 MN0 的閘極。因此，用於如同第 6 圖之電路之調諧電路 AGC 開始動作，以抑制交流信號的振幅。

注意施加至重置端 RESET 之電壓被維持在 "高" 位準。藉此，數位驅動信號 VAGC 被保持在 "低" 位準及電晶體 MP0、電晶體調整元件被維持在導通狀態。因此，可以防止 AGC 操作的停止。

隨後，為了停止 AGC 操作及啓始每一部的信號狀態，一重置脈衝信號被施加至重置端 RESET (在時間 T_2) 。藉此，D 型反器 DF2 之輸出 QN (數位驅動信號 VAGC

(26)

) 回到”高”位準。結果，電晶體 MN1 變成導通，及電晶體 MN0 變成關閉，因為近地端電壓被施加至其閘極。藉此，上述用於諧調電路的 AGC 操作被停止。

再者，本發明有關述項目的態樣可以被改良，以應用至第 2 圖所示之電路類型中。

--遙控系統之應用例--

具有上述實施例及修改例之衰減功能的調諧電路的應用例將參考第 15 圖加以說明。於此應用例中，本發明係應用至無線門鎖中（或引擎開始/停止）遙控系統（雙向通訊無鑰進入系統），用於鑰匙 100 及一車輛 200。

鑰匙 100 包含一接收天線部 110、一 RF（射頻）IC（積體電路）120、一微電腦 130、及一發射天線部 140，其包含 LC 振盪電路。接收天線部 110 然後為具有本發明第 3、6、9 或 11 圖之線圈 L1 及電容 C1 之調諧電路。RFIC120 包含本發明第 3 或 6 圖之電晶體 MP0 或 MN0 的 AGC 電路。RFIC120 更包含已知的放大器 AMP，用以放大來自 AGC 的交流信號、一檢測電路 DET、一比較器 COMP、及一正反器 FF。微電腦 130 處理此正反器 FF 的輸出信號並經由資料輸出端 DATAOUT 執行 ASK 傳輸或 FSK（頻移鍵控）傳輸，並發射天線部 140。

同時，車輛 200 包含一接收天線部 210、RFIC220、微電腦 230、及發射天線部 240、這些係被分別以類似於鑰匙 100 之接收天線 110、RFIC120、微電腦 130、及發射

(27)

天線 140 般地架構，並執行與鑰匙 100 側之通訊處理。

於功能上類似於本發明之電阻調整元件的其他電路及類似等效係在本發明之範圍內。

雖然本發明之較佳實施例已被詳細說明，但應了解的是，各種變化、替代及變化仍未脫離隨附申請專利範圍所定義的本發明之精神及範圍內。

【圖式簡單說明】

第 1A-1C 圖為示意圖，顯示依據本發明實施例與傳統技術比較之具有振幅衰減功能的調諧電路原理；

第 2 圖為依據本發明實施例之具有振幅衰減功能的調諧電路之電路圖；

第 3 圖為依據本發明實施例之具有 AGC 功能的調諧電路的電路圖；

第 4 圖為一波形圖，顯示第 3 圖之電晶體驅動數位電路的信號狀態；

第 5 圖為一圖，顯示依據本發明實施例之修改例的原理；

第 6 圖為一具有依據本發明實施例之振幅衰減功能的調諧電路的修改例之電路圖；

第 7 圖為依據本發明實施例之振幅衰減功能的類比驅動方向的調諧電路的部份電路圖；

第 8a 圖為依據本發明實施例之具有振幅衰減功能的調諧電路諧振時，電阻 R0 對溫度的特性圖，及第 8b 圖為

(28)

電阻 R0 對施加至電晶體閘極的 VDD 的特性圖；

第 9 圖為依據本發明例子 1 的具有振幅衰減功能的調諧電路的電路圖；

第 10A-10B 圖為具有依據本發明實施例之振幅衰減功能的調諧電路的電阻 R0 對閘極電壓及溫度的特性圖；

第 11 圖為依據本發明例子 2 之具有振幅衰減功能的調諧電路的電路圖；

第 12 圖為依據本發明例子 2 之具有振幅衰減功能的調諧電路的電壓產生電路的特定例 ($V_{DD}-V_T$) 的電路圖；

第 13 圖為依據本發明例子 2 之具有振幅衰減功能的調諧電路的 A/K 電壓產生電路的特定例之電路圖；

第 14 圖為一波形圖，顯示第 11 圖之電路的信號狀態；

第 15 圖為一方塊圖，顯示一應用例，其中具有依據本發明實施例之振幅衰減功能的調諧電路係用於車用無線門鎖遙控系統中；及

第 16 圖為具有振幅衰減功能的傳統調諧電路之電路圖。

【主要元件符號說明】

L1：線圈

C1：電容

COMP：比較器

I277294

(29)

REC : 整流器

R' : 電阻調整元件

R : 電阻

MP0 : 電晶體

MN0-5 : 電晶體

MP0-7 : 電晶體

FD2 : D型正反器

ND1 : NAND 閘

NR2 : NOR 閘

RSFF1-3 : RS 正反器

CMP1-3 : 磁滯比較器

100 : 鑰匙

110 : 接收天線部

120 : RF IC

130 : 微電腦

140 : 發射天線部

200 : 車輛

210 : 接收天線部

220 : RF IC

230 : 微電腦

240 : 發射天線部

五、中文發明摘要

發明之名稱：具振幅衰減功能之調諧電路及無線通訊設備之積體電路

一種具有一線圈及一電容的調諧電路，包含一電阻調整電路，與該線圈與該電容並聯連接。該電阻調整電路改變當調諧電路諧振時之電阻。該電阻調諧電路包含一串聯之電阻及一開關元件，其導通電阻小於該電阻的電阻值者，及導通/關閉該開關元件使得調諧電路調振的電阻改變。

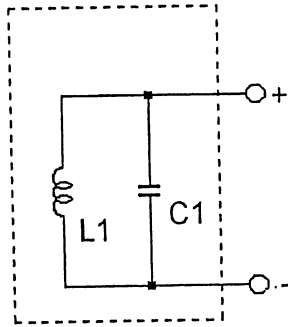
六、英文發明摘要

發明之名稱：Tuning circuit with amplitude attenuation function and integrated circuit for radio communication apparatus

A tuning circuit having a coil and a capacitor comprises a resistance-adjustment circuit connected in parallel with the coil and the capacitor. The resistance-adjustment circuit changes a resistance of the tuning circuit when resonant. The resistance-adjustment circuit comprises a series circuit of a resistor and a switching element having an ON-resistance smaller than the resistance of the resistor, and turning on/off the switching element causes the resistance of the tuning circuit when resonant to change.

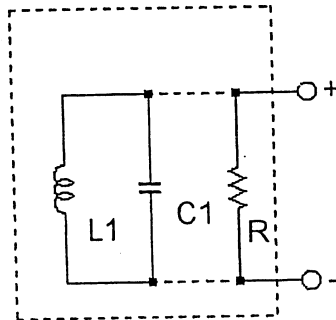
第1A圖

調諧電路



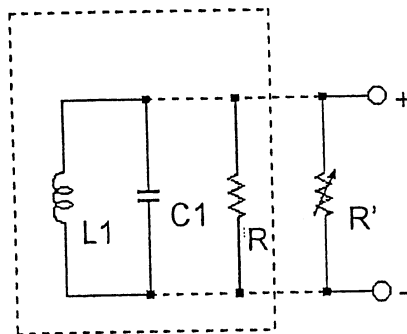
第1B圖

調諧電路

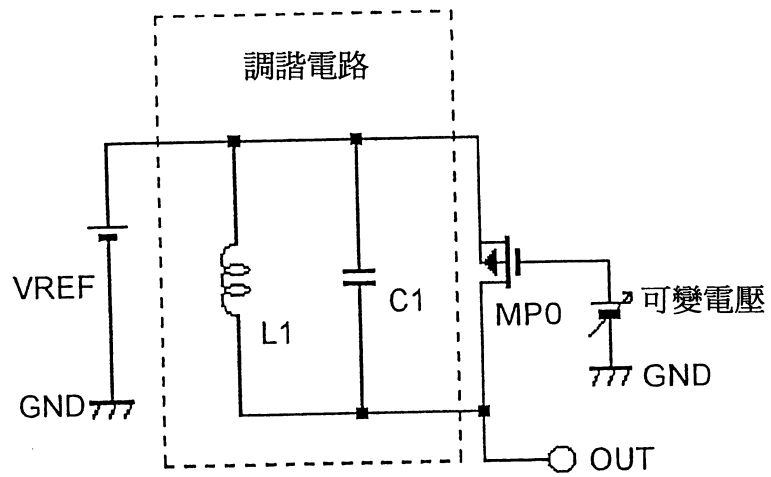


第1C圖

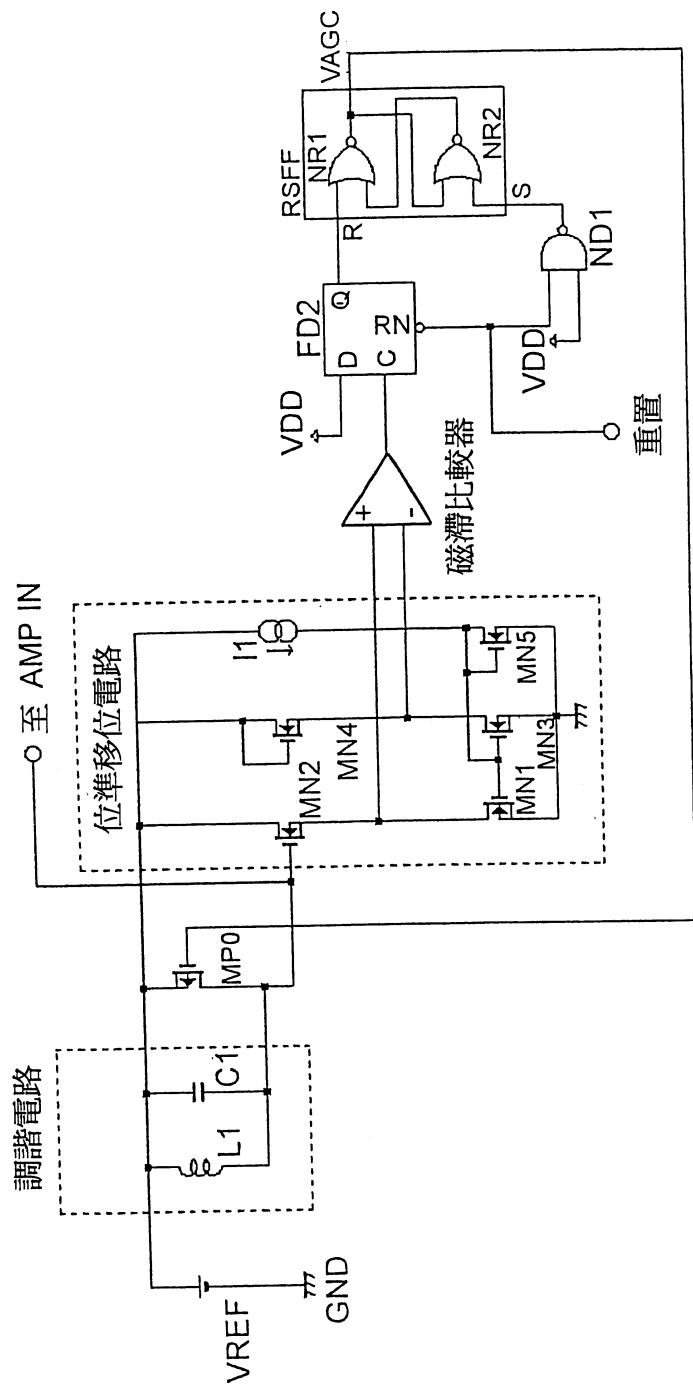
調諧電路



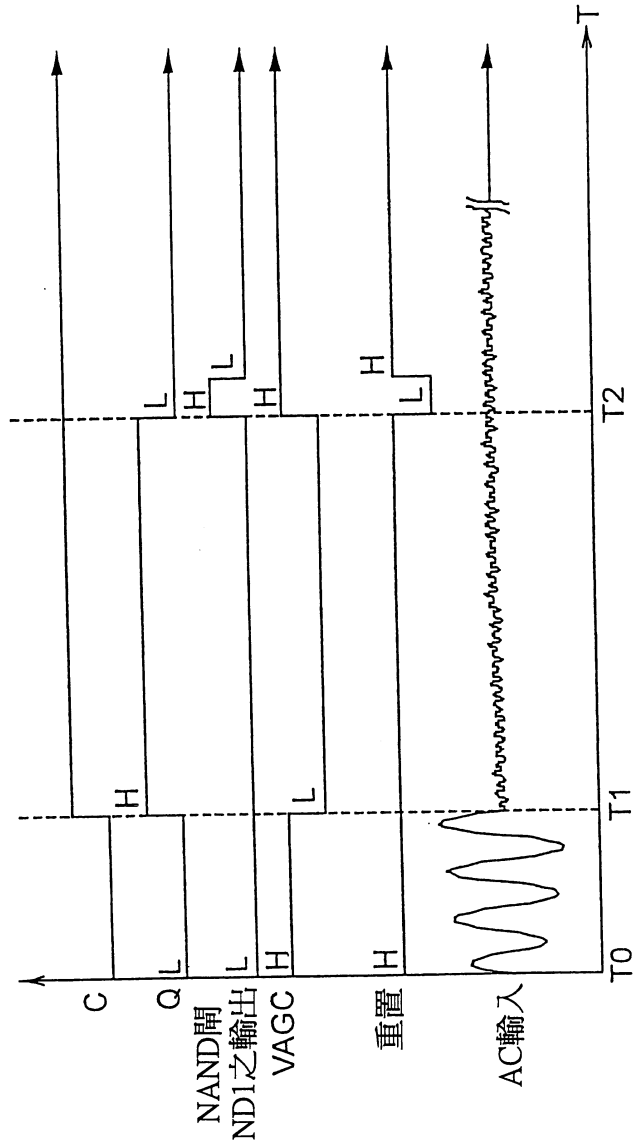
第2圖



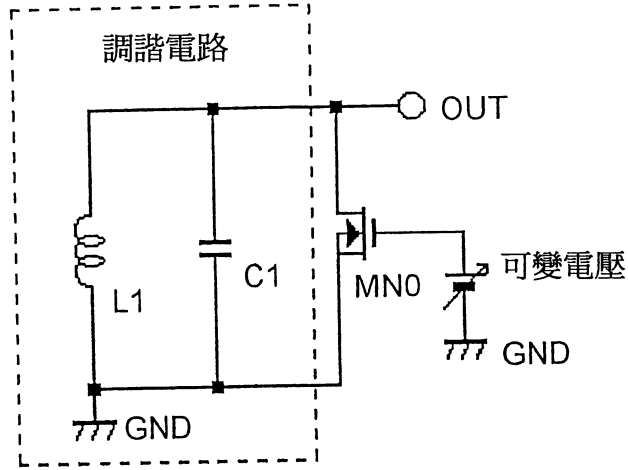
第3圖



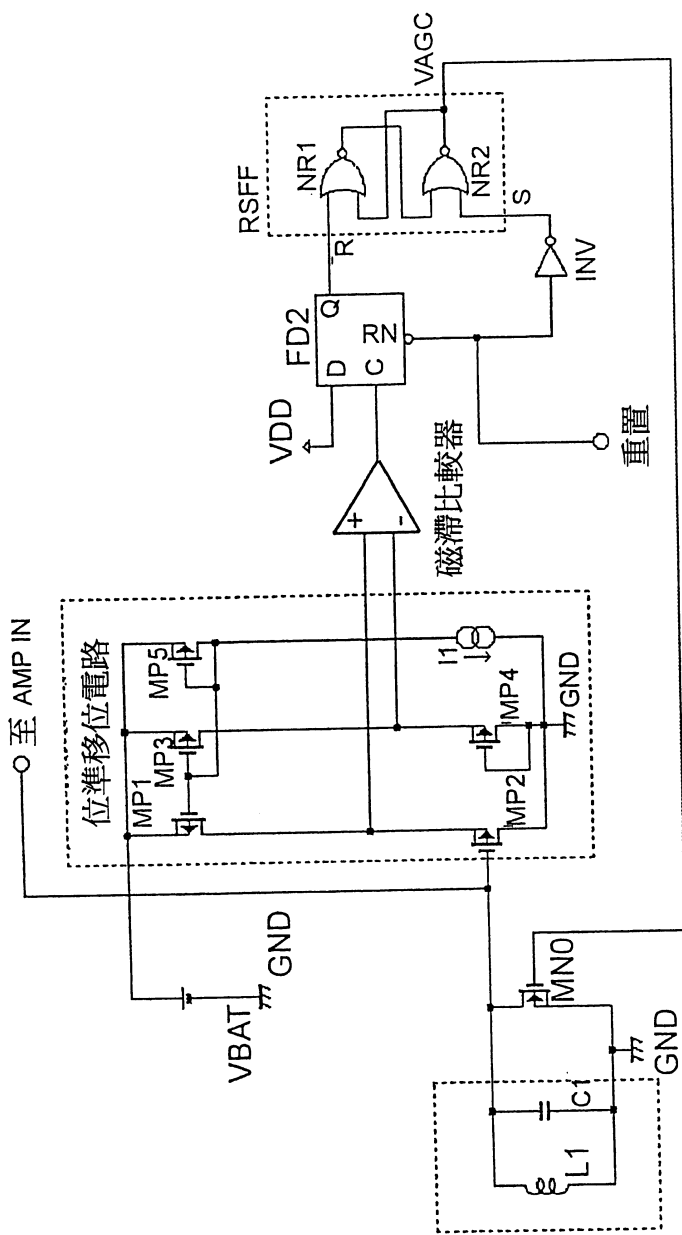
第4圖



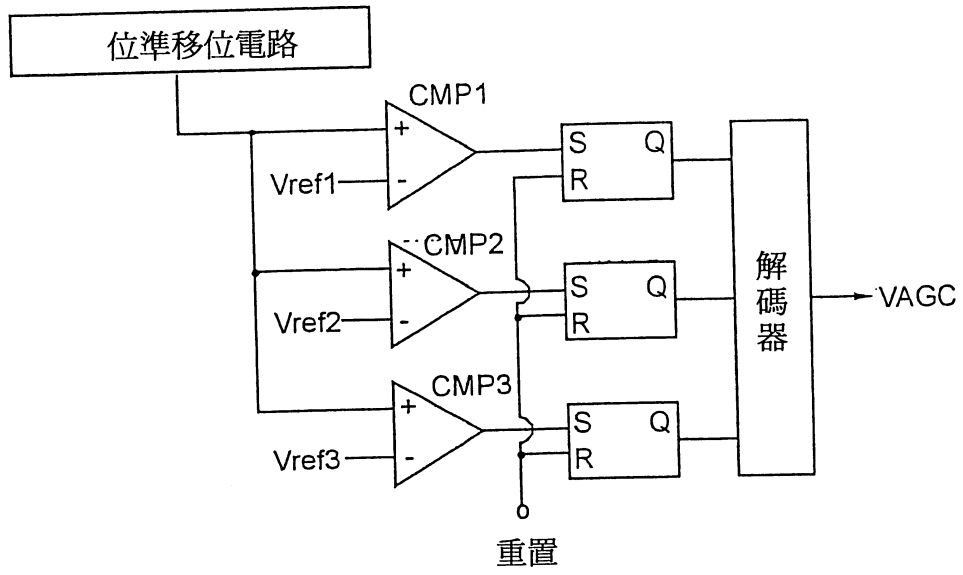
第5圖



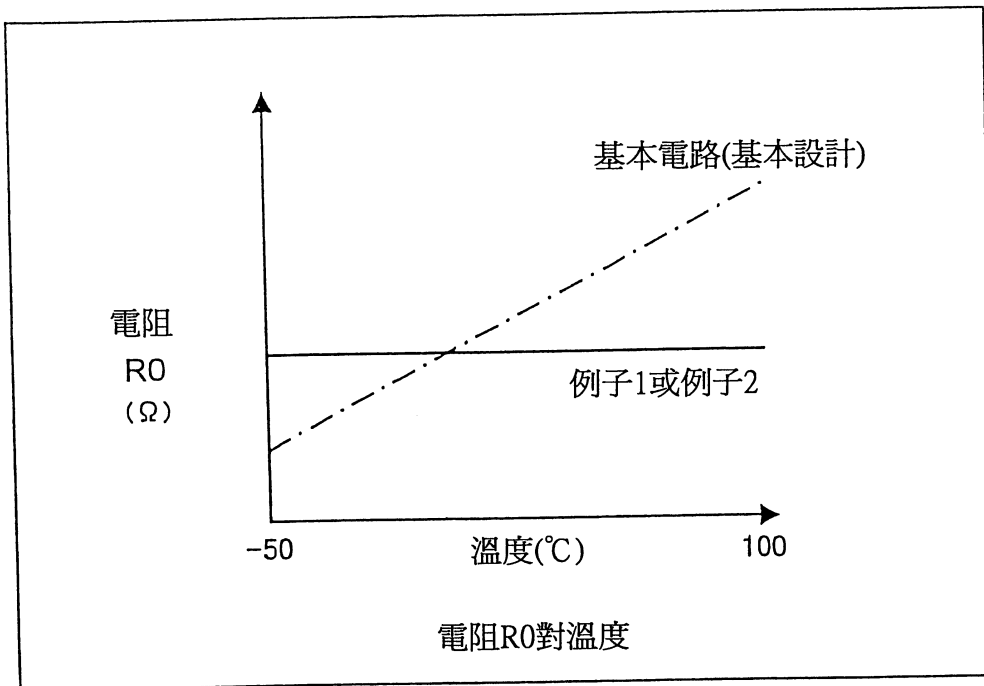
第6圖



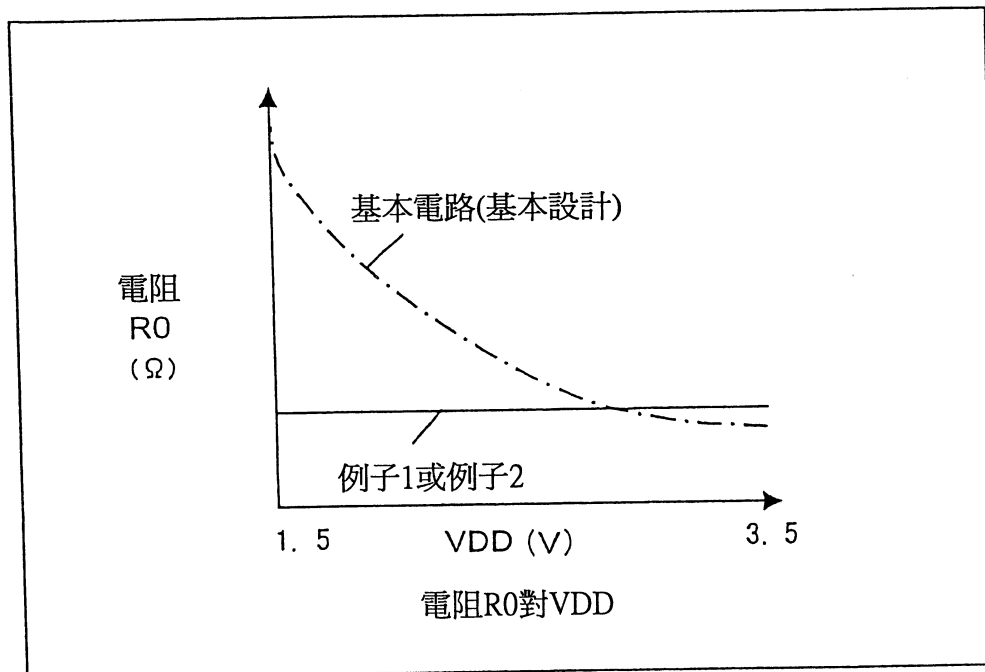
第7圖



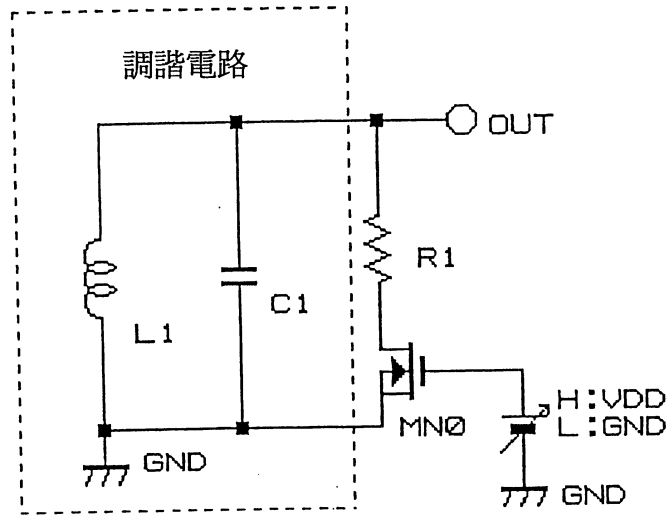
第8A圖



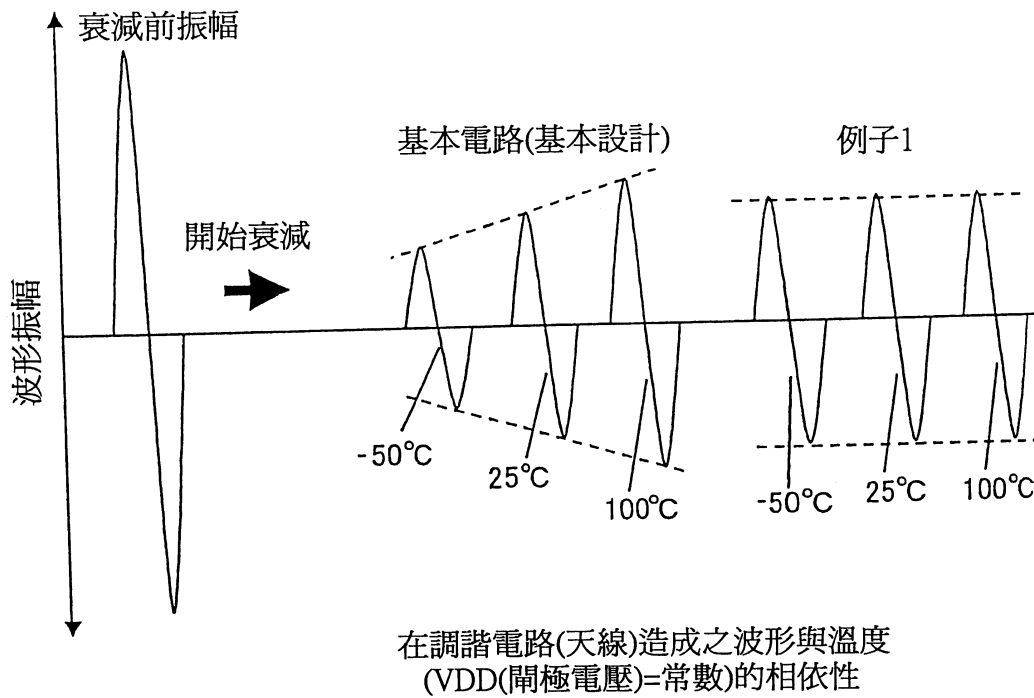
第8B圖



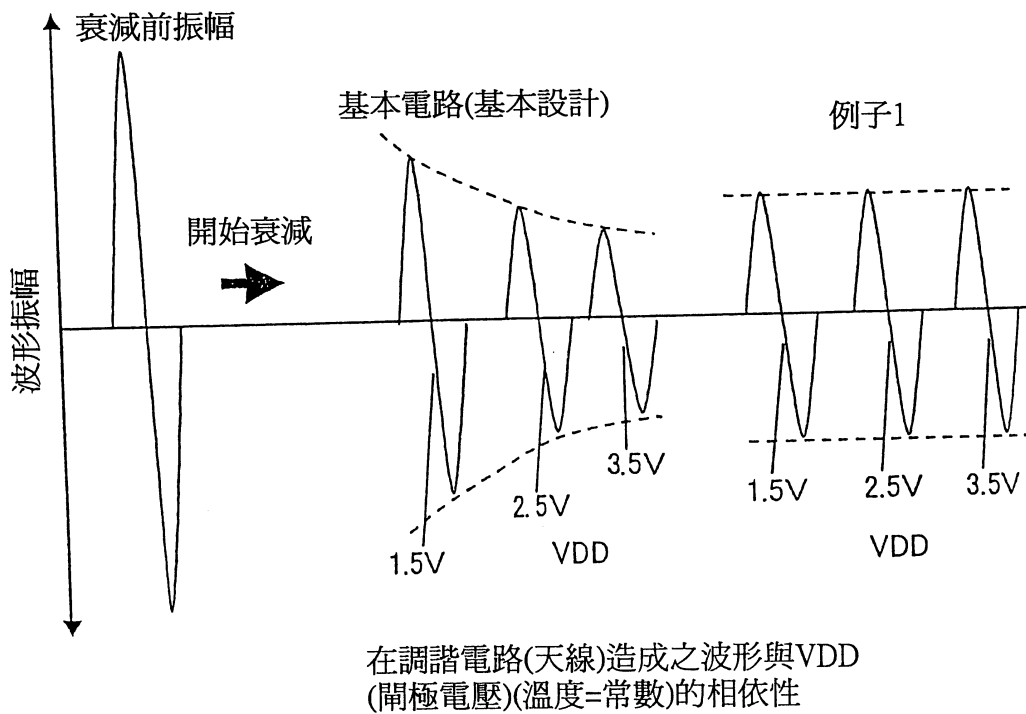
第9圖



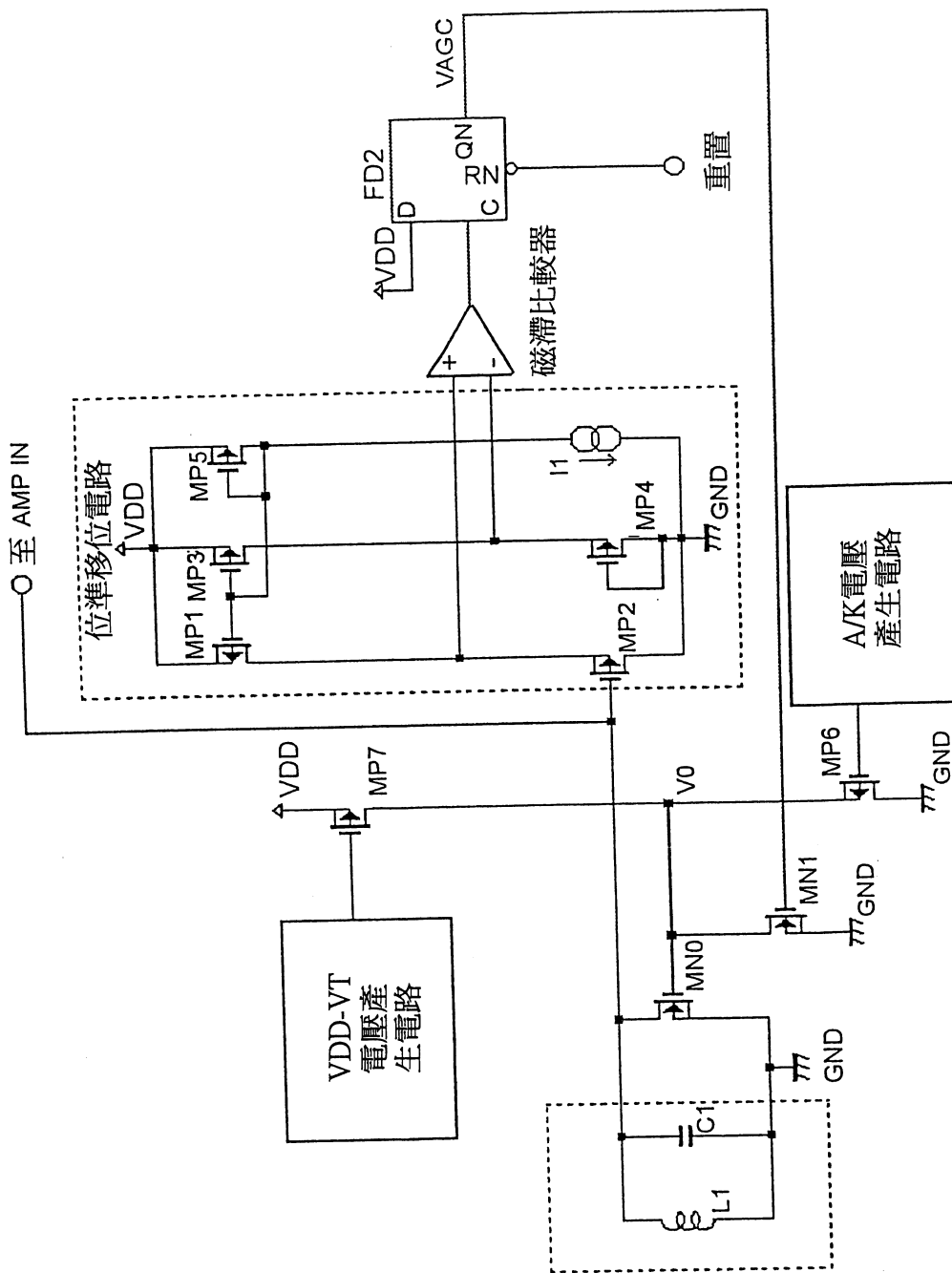
第10A圖



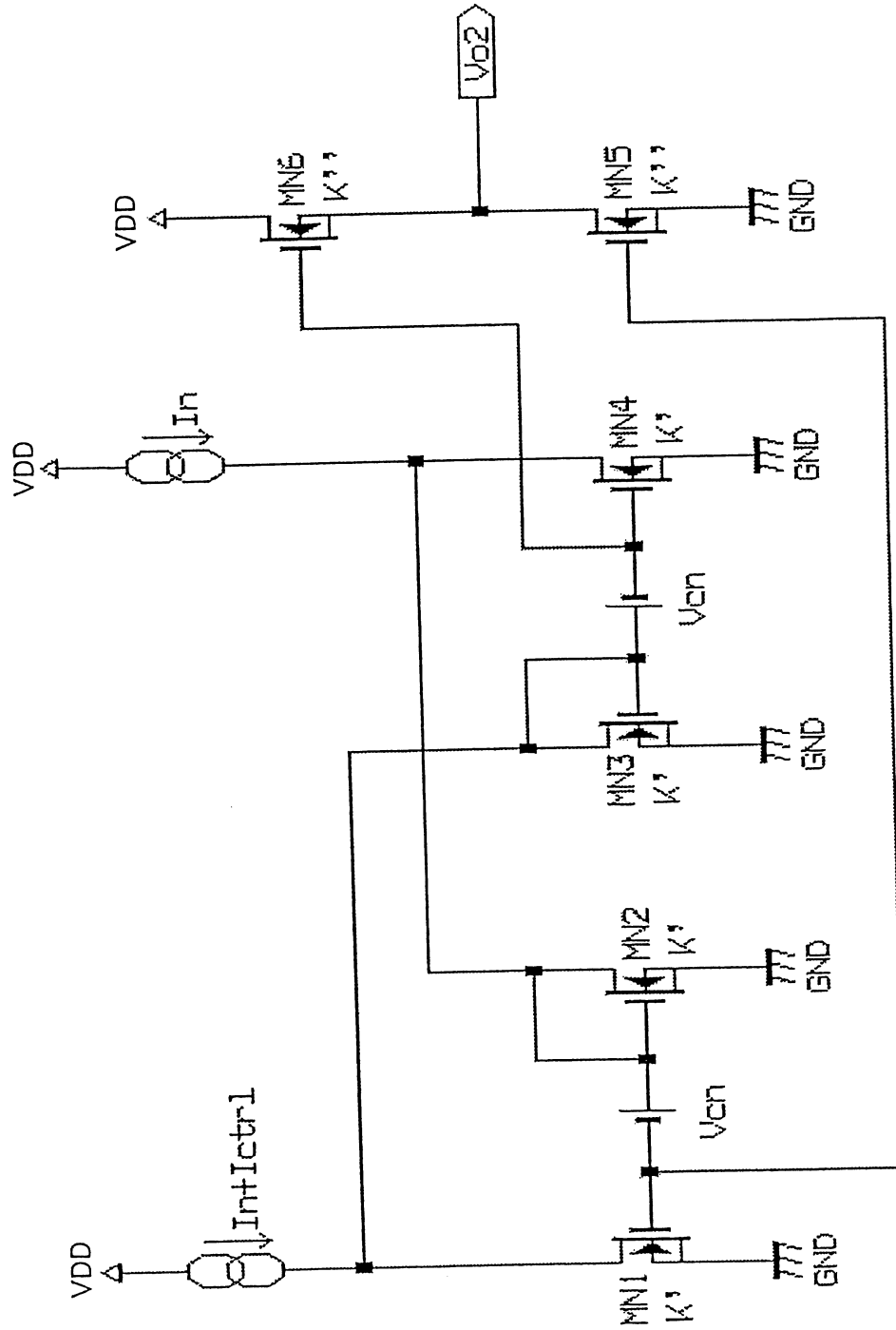
第10B圖



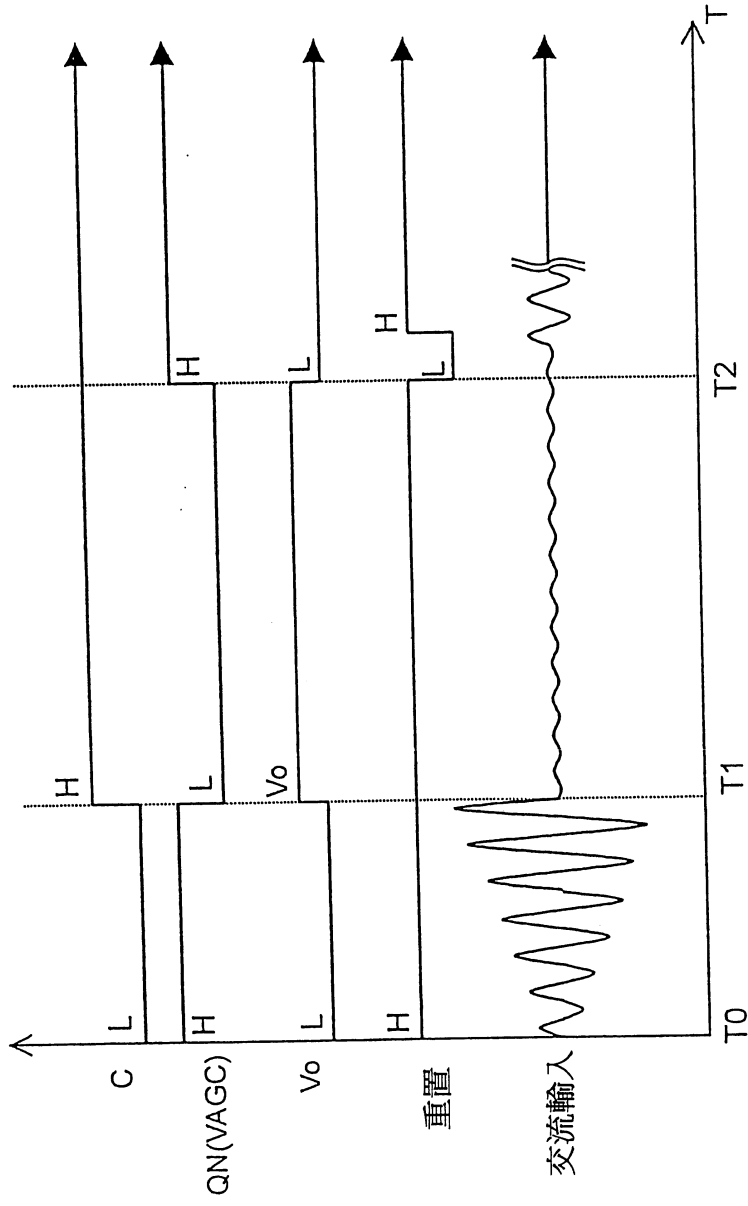
第11圖



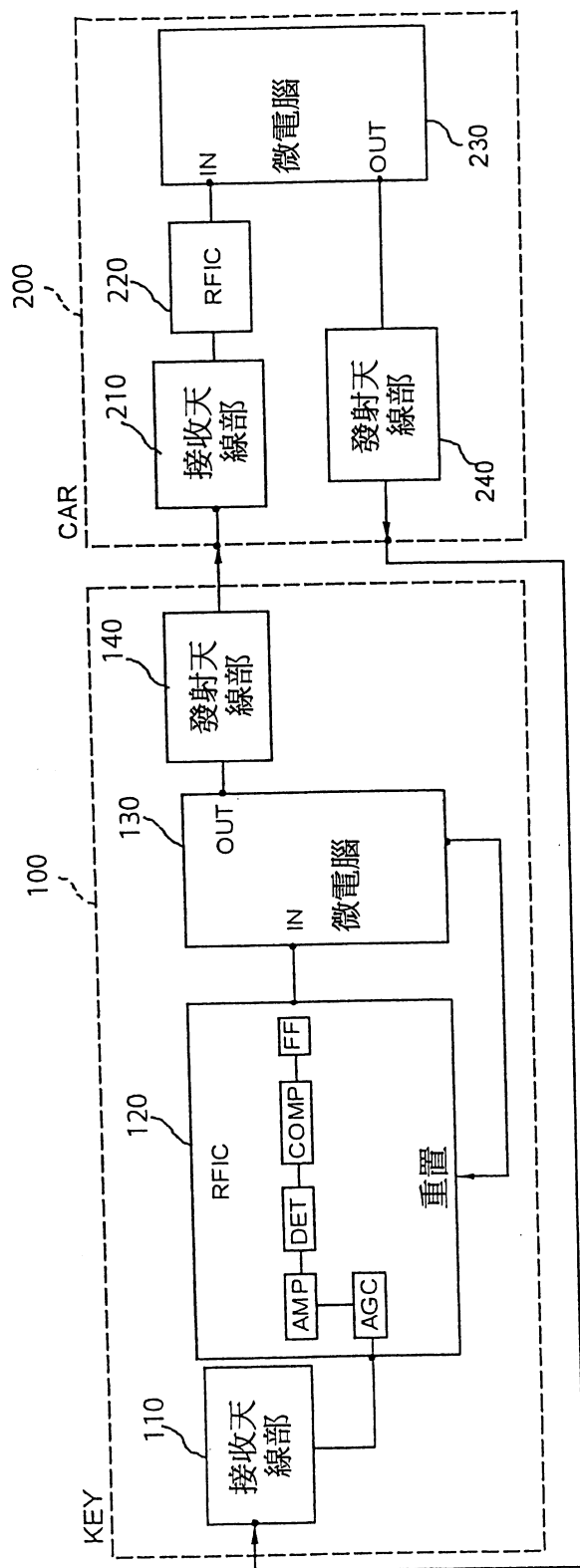
第13圖



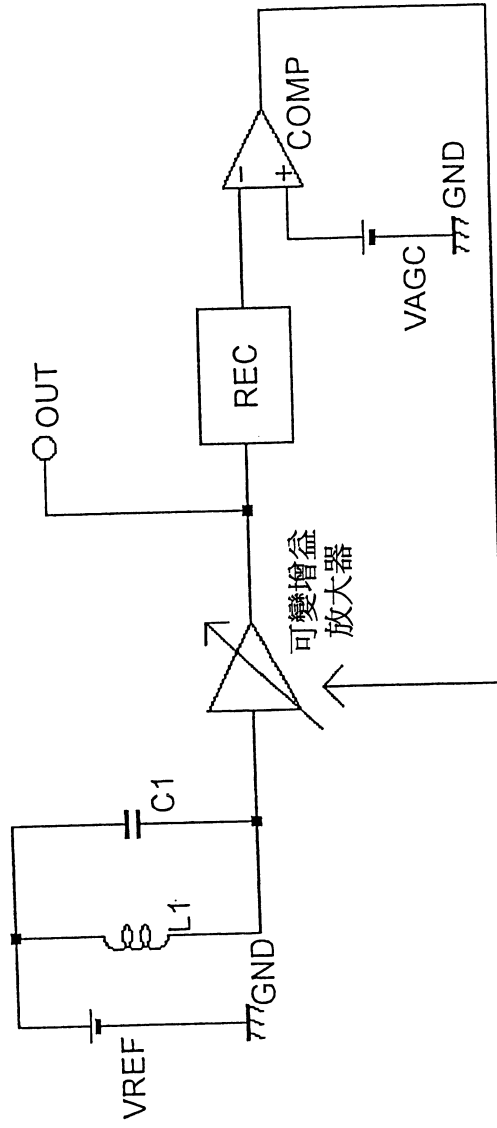
第14圖



第15圖



第16圖



七、指定代表圖：

- (一)、本案指定代表圖為：第(2)圖
- (二)、本代表圖之元件符號簡單說明：

C1：電容

L1：線圈

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(2)

95 年 6 月 16 日修(更)正本

接收機中。此等遙控系統具有各種應用，例如車輛、家中等等之車門的開及關與鎖定，以及，車引擎的啟動與停止。

當實現例如自動控制之 AGC 功能，以降低大交流信號的振幅時，使用上述包含可變增益放大器及整流器的類比控制系統使得功率消耗變化（以電流表示，大約 1 微米安）。若使用大功率消耗電路於例如遙控系統之電池操作類型接收器中時，電池將較早用完。

【發明內容】

本發明之一態樣為一調諧電路，具有一線圈及一電容，該調諧電路包含：一電阻調整電路，與該線圈與該電容並聯連接，該電阻調整電路改變當調諧電路諧振時之電阻，該電阻調整電路包含一串聯之電阻及一開關元件，其導通電阻小於該電阻的電阻值者，及導通/關閉該開關元件使得調諧電路調振的電阻改變。

本發明之另一態樣為一調諧電路，具有一線圈及一電容，該電路包含：一開關元件，並聯連接至該線圈及該電容，該開關元件改變該調諧電路於諧振時之電阻值，其中藉由開關元件改變電阻值改變了調諧電路的輸出信號之振幅，該調諧電路更包含：一電路，使一導通電阻為常數，其免除對電源電壓上之開關元件的導通電阻及在溫度上的相依性，該電源電壓為用於該開關元件的切換電壓源，其中該使一導通電阻為常數之電路供給切換電壓給該開關元

(3) 95年6月16日修(更)正替換頁

件，以免除對電源電壓及溫度的相依性。

本發明之前述以外之特性及目的將由讀取本說明書的說明與參考附圖加以了解。

【實施方式】

為了本發明及其優點之更完整之了解，請參考以下之說明配合上附圖。

藉由本說明書及附圖的說明將了解以下至少一事項。

綜觀

一依據本發明之具有一線圈及一電容的調諧電路包含一電阻調整電路，其係與該線圈與該電容並聯連接，該電阻調整電路改變當調諧電路諧振時之電阻，該電阻調整電路包含一串聯之電阻及一開關元件，其導通電阻小於該電阻的電阻值者，及其中導通/關閉該開關元件使得調諧電路調振的電阻改變。

因此，調諧電路的電阻係為該電阻調整電路所改變，藉以改變調諧電路的輸出信號的振幅。因此，隨著調諧電路的靈敏度係很高而能檢測到最小之輸入信號，該輸出信號的振幅可以被抑制，以不會過量。因此，其具有一寬動態範圍。

再者，因為導通/關閉開關元件以改變調諧電路的電阻值，所以可能可以作數位控制。因此，相較於包含一可變增益放大器及一整流器之類比控制系統，有了本發明後

(5) 95年6月16日修(更)正替換頁

阻，所以可能可以作數位控制。因此，相較於類比控制系統，控制系統之功率消耗可以降低。明確地說，當本發明之電路用於電池操作類型設備時，對於具有有限容量的電池，其功率消耗可以降低。

再者，該調諧電路更包含一自動調整電路，其包含一比較器，當調諧電路的輸出信號的振幅大於自動調整的參考振幅位準時，該比較器會改變其輸出；及，一電晶體驅動數位電路，其反應於比較器輸出之變化，而輸出一數位驅動信號，以改變施加至電晶體的控制電極的電壓。

爲了實施調諧電路的振幅衰減功能，設置有包含一比較器及一電晶體驅動數位電路之電壓驅動自動調整電路。因此，相較於類比控制系統，功率消耗可以顯著降低。明確地說，當本發明之電路用於電池操作類型的設備時，對於具有有限容量的電池，其功率消耗可以降低。

再者，依據本發明之具有一線圈及一電容的調諧電路，包含一開關元件，與該線圈與該電容並聯連接，該開關元件改變當諧振時之調諧電路的電阻，並藉由開關元件的改變電阻而改變了調諧電路的輸出信號的振幅。該調諧電路更包含一電路，以使一導通電阻爲常數，免除了在電源電壓上之開關元件的導通電阻及在溫度上的相依性，該電源電壓爲開關元件的切換電壓源，該使一導通電阻爲常數之電路供給切換電壓給該開關元件，以去除對電源電壓與對溫度的相依性。因此，調諧電路的電阻係爲電阻調整電路所改變，藉以改變調諧電路的輸出信號的振幅。因此，

(6) 95年6月16日修(更)正替換頁

以調諧電路的靈敏度很高以檢測最小輸入信號，該輸出信號的振幅可以被抑制，以不致過量。因此，其具有一寬動態範圍。

因此，因為電晶體係被導通/關閉以改變調諧電路的電阻，所以可能可以作數位控制。因此，相較於包含可變增益放大器及整流器的類比控制系統，以本發明之控制系統的功率消耗可以降低，因為並未使用一可變增益放大器及一整流器。明確地說，當本發明之電路用以電池操作類型的設備，對於具有有限容量的電池，功率消耗可以降低。

例如，當一電晶體被用作為開關元件時，電晶體反應於導通時之閘極電壓的變化與溫度的變化，而變化導通電阻（當導通時的電阻）。因此，當電晶體被用作為諧振時之調諧電路的電阻調整的開關元件時，並不可能正確地改變調諧電路諧振時之電阻，由於閘極電壓及溫度變化之故。

然而，本發明包含一電路，使一導通電阻為常數，免除對在一電源電壓之開關元件之導通電阻及溫度的相依性，該電源電壓係為用於該開關元件的切換電壓的來源。因此，調諧電路的電阻在諧振時為常數（不變），而不會為閘極電壓及溫度的變化所影響。因此，來自調諧電路的交流信號輸出的振幅可以被衰減，而不必為閘極電壓及溫度的變化所影響。

再者，開關元件係由一電晶體所構成，及導通/關閉

(7) 95年6月16日修(更)正替換頁

電晶體使得當調諧電路諧振時之電阻變化。

因此，因為電晶體導通/關閉來改變調諧電路的電阻，所以可能可以作數位控制。因此，相較於類比控制系統，控制系統的功率消耗可以降低。明確地說，當本發明的電路用於電池操作類型設備時，對於具有有限容量的電池，功率消耗可以降低。

再者，該調諧電路更包含一 $(V_{DD}-V_T)$ 電壓產生電路，以產生在電源電壓 V_{DD} 與電晶體的臨限電壓 V_T 間之 $(V_{DD}-V_T)$ 的差電壓；及一 A/K 電壓產生電路，以產生一 A/K 電壓，其係對應於將一預定常數 A 除以互導係數 K 的結果，及該電路導致一導通電阻常數產生，因為施加至作為開關元件的電晶體的控制電極的切換電壓，一 V_T+A/K 的電壓等於臨限電壓 V_T 與 A/K 電壓的和，其係基於 $(V_{DD}-V_T)$ 的電壓及所施加 A/K 電壓加以產生，使得電晶體的導通電壓等於預定常數 A 的倒數。

再者，該調諧電路更包含一自動調整電路，其包含一比較器，當調諧電路的輸出信號振幅大於用於自動調整的參考振幅位準時，比較器會改變其輸出；及一電晶體驅動數位電路，反應於比較器輸出的變化，而輸出一數位驅動信號，以改變施加至電晶體的控制電極的電壓。

為了實現調諧電路的振幅衰減功能，設置有包含一比較器及一電晶體驅動數位電路的電壓驅動自動調整電路。因此，相較於類比控制系統，電源消耗可以顯著地降低。明確地說，當本發明之電路用於電池操作類型之設備時，

(1)

95年6月16日修(更)正本

十、申請專利範圍

第 93136917 號專利申請案

中文申請專利範圍修正本

民國 95 年 6 月 16 日修正

1. 一種具有並聯連接之一線圈與一電容的調諧電路, 包含:

一電阻調整電路, 當諧振時調諧電路的電阻改變, 及

一比較器, 其比較該調諧電路的輸出信號與一用以自動調整該調諧電路輸出信號的振幅之參考電壓,

該電阻調整電路係為一電阻與一開關元件之串聯電路, 該開關元件具有較與該線圈與該電容並聯連接的電阻之電阻值為小之導通電阻,

其中當該比較器比較調諧電路的輸出信號與該參考電壓時, 該開關元件係反應於該比較器輸出的變化而加以導通, 及

其中該開關元件的導通/關閉造成諧振時之調諧電路的電阻值改變。

2. 如申請專利範圍第 1 項所述之調諧電路, 其中該開關元件係由一電晶體所構成, 及導通/關閉該電晶體使得調諧電路諧振時之電阻值改變。

3. 如申請專利範圍第 2 項所述之調諧電路, 更包含

一電晶體驅動數位電路, 其反應於該比較器的輸出變化, 輸出一予以施加至該電晶體的控制電極的電壓。

(2)

4. 一種用於無線通訊設備之積體電路,包含:

如申請專利範圍第 3 項所述之調諧電路中之該電阻調整電路、比較器及該電晶體驅動數位電路。

5. 一種具有並聯連接之一線圈與一電容的調諧電路,包含:

一開關元件,其係與該線圈與該電容並聯連接,以於諧振時改變該調諧電路的電阻值;及

一電路,使一導通電阻為常數,其免除該開關元件的導通電阻對用於該開關元件的切換電壓源的電源電壓及溫度的相依性,

其中該使導通電阻為常數之電路施加切換電壓至該開關元件,以免除對該電源電壓與溫度的相依性。

6. 如申請專利範圍第 5 項所述之調諧電路,更包含:

一電阻,其與該開關元件一起形成一串聯電路,

其中該開關元件的導通電阻係小於該電阻的電阻值。

7. 如申請專利範圍第 5 項所述之調諧電路,其中該開關元件係為一電晶體所構成,及該電晶體的導通/關閉改變了諧振時該調諧電路的電阻值。

8. 如申請專利範圍第 7 項所述之調諧電路,其中該使導通電阻為常數之電路包含:

一 $(V_{DD}-V_T)$ 電壓產生電路,以在電源電壓 V_{DD} 與電晶體的臨限電壓 V_T 間產生一 $(V_{DD}-V_T)$ 的差電壓;

一 A/K 電壓產生電路,產生一 A/K 電壓,其係藉由將為電晶體的導通電阻倒數的預定常數 A 除以互導係數 K 加

(3)

以取得；及

一電路，其根據電壓 $(V_{DD}-V_T)$ 與 A/K 電壓，產生 (V_T+A/K) 電壓，並施加該 (V_T+A/K) 電壓至該電晶體的控制電極。

9.如申請專利範圍第 8 項所述之調諧電路，其中該電路具有：一電源側電晶體，具有 $(V_{DD}-V_T)$ 電壓被施加至其控制電極；及一接地側電晶體，具有 A/K 電壓被施加至其控制電極，該電源側電晶體與該接地側電晶體串聯連接於該電源電壓與接地之間，該電路在電源側電晶體與接地側電晶體的連接點產生 (V_T+A/K) 的電壓。

10.如申請專利範圍第 5 至 9 項中任一項所述之調諧電路，更包含：

一比較器，其比較該調諧電路的輸出信號與一用以自動地調整該調諧電路的輸出信號的振之參考電壓幅；及

一電晶體驅動數位電路，其輸出一數位驅動信號，以反應於比較器輸出的變化，而改變施加至電晶體的控制電極之電壓。

11.一種用於無線通訊設備的積體電路，包含：

如申請專利範圍第 10 項所述之調諧電路中之開關元件、使導通電阻為常數的電路、該比較器、及該電晶體驅動數位電路。