

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 1 月 26 日 (26.01.2017)



(10) 国际公布号
WO 2017/012139 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2015/085799
- (22) 国际申请日: 2015 年 7 月 31 日 (31.07.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510427038.1 2015 年 7 月 20 日 (20.07.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 张先明 (ZHANG, Xianming); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。 曹丹 (CAO, Dan); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD.); 中国

广东省广州市越秀区先烈中路 80 号汇华商贸大厦 1508 室, Guangdong 510070 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: MULTIPLE TIMING GENERATION CIRCUIT AND LIQUID CRYSTAL DISPLAY

(54) 发明名称: 一种多时序生成电路及液晶显示器

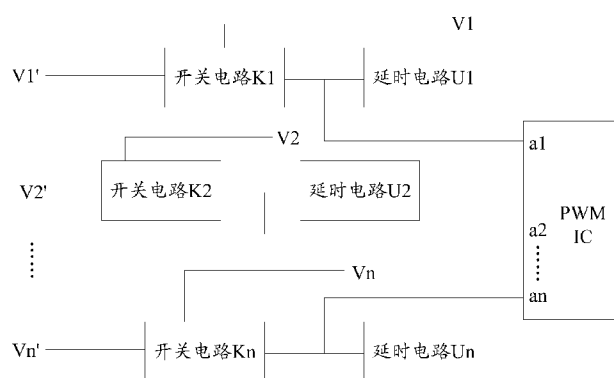


图 1

K1, K2, KN SWITCHING CIRCUIT
U1, U2, UN TIME DELAY CIRCUIT

(57) Abstract: A multiple timing generation circuit and liquid crystal display. The multiple timing generation circuit may comprise a pulse width modulation (PWM) chip, N voltage input terminals, N voltage output terminals, N switching circuits (K1 through Kn), and N time delay circuits (U1 through Un), wherein the U and n are integers exceeding or equal to 2. The PWM chip comprises N PWM output pins, and each of the N PWM output pins is connected to a switching circuit and a time delay circuit, respectively, so as to control conduction timing of the N switching circuits, respectively. The N switching circuits (K1 through Kn) are connected to the N voltage input terminals and the N voltage output terminals, respectively. When at least one of the N switching circuits (K1 through Kn) is switched on, a voltage at the voltage input terminal connected to the at least one of the N switching circuits passes through the at least one of the N switching circuits and propagates to the voltage output terminal connected to the at least one of the N switching circuits. The embodiments of the invention can generate a plurality of timing signals using only one PWM chip, saving an occupancy area on a circuit board and reducing a circuit cost.

(57) 摘要:

[见续页]

WO 2017/012139 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种多时序生成电路及液晶显示器，多时序生成电路可包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路 (K1~Kn) 和 N 个延时电路 (U1~Un)，N、n 为大于或等于 2 的整数，其中 PWM 芯片包含的 N 个 PWM 输出引脚中每个 PWM 输出引脚分别连接一个开关电路以及一个延时电路，以分别控制 N 个开关电路 (K1~Kn) 的导通时序；N 个开关电路 (K1~Kn) 分别连接 N 个电压输入端和 N 个电压输出端，当 N 个开关电路 (K1~Kn) 中至少一个开关电路导通时，与至少一个开关电路相连的电压输入端的电压通过至少一个开关电路传递给与至少一个开关电路相连的电压输出端。可通过一张 PWM 芯片生成多种时序信号，不仅能节约占板面积，还能降低电路成本。

一种多时序生成电路及液晶显示器

5 本发明要求 2015 年 7 月 20 日递交的发明名称为“一种多时序生成电路及液晶显示器”的申请号为 201510427038.1 的在先申请的优先权，上述在先申请的内容以引入的方式并入本文本中。

技术领域

本发明涉及显示技术领域，尤其涉及一种多时序生成电路及液晶显示器。

10 背景技术

目前市场上常见的一种显示器是液晶显示器。液晶显示器工作时，通过扫描驱动电路控制各个像素点的开启或关闭，通过数据驱动电路向开启的像素点传输视频数据，从而进行图像显示。其中扫描驱动电路和数据驱动电路的工作时序由时序控制电路 TCON 提供。而 TCON 是根据输入电压的时序生成数据驱动电路和扫描驱动电路的工作时序的。通常 TCON 的输入电压的时序由 PWM 芯片控制。

现有技术中，除了 TCON 需要特定时序的输入电压外，液晶显示器中的其他电路如控制背光亮度的背光驱动电路等也需要一定的工作时序，而不同电路之间所需的工作时序并不一样。PWM 芯片虽然存在多个输出引脚，能输出多路电压，但是一张 PWM 芯片只能输出固定时序的电压，无法满足液晶显示器中不同电路的时序需求。

发明内容

25 本发明实施例提供一种多时序生成电路及液晶显示器，可通过一张 PWM 芯片生成多种时序信号。

本发明实施例第一方面提供了一种多时序生成电路，可包括脉冲宽度调制 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路和 N 个延时电路，N 为大于或等于 2 的整数，其中：

所述 PWM 芯片包含的 N 个 PWM 输出引脚中每个 PWM 输出引脚分别连

接一个所述开关电路以及一个所述延时电路，以分别控制所述至少 N 个开关电路的导通时序；

所述 N 个开关电路分别连接所述 N 个电压输入端和所述 N 个电压输出端，当所述 N 个开关电路中至少一个开关电路导通时，与所述至少一个开关电路
5 相连的电压输入端的电压通过所述至少一个开关电路传递给与所述至少一个开关电路相连的电压输出端。

可选地，所述 N 个开关电路中每个开关电路包括一个场效应晶体管，其中所述场效应晶体管的栅极连接一个所述延时电路和所述 PWM 芯片的一个 PWM 输出引脚；所述场效应晶体管的源极连接一个所述电压输入端；所述场
10 效应晶体管的漏极为一个所述电压输出端。

可选地，所述 N 个延时电路中每个延时电路包括一个第一电容，其中所述第一电容的一端连接一个所述场效应晶体管的栅极，所述第一电容的另一端接地。

可选地，所述 N 个开关电路和所述 N 个延时电路中，每一个所述开关电
15 路和一个所述延时电路组成一个 RC 延时电路。

可选地，所述 N 个开关电路中每个开关电路包括一个三极管和一个二极管，所述 N 个延时电路中每个延时电路包括一个第一电阻、一个第二电阻和一个第二电容，其中对于每对所述开关电路和所述延时电路，

所述三极管的基极连接所述第一电阻的一端和所述第二电容的一端，所述
20 三极管的集电极连接所述二极管的阳极和一个所述电压输入端，所述三极管的发射极连接所述第二电阻的一端并且所述三极管的发射极为一个所述电压输出端；

所述第二电容的另一端与所述第二电阻的另一端接地；

所述二极管的阴极连接所述第一电阻的另一端和所述 PWM 芯片的一个
25 PWM 输出引脚。

可选地，所述场效应晶体管为金属半导体氧化物 MOS 管。

可选地，所述三极管为 NPN 型三极管。

本发明实施例第二方面提供了一种液晶显示器，所述液晶显示器可包括时序控制电路、液晶面板、所述液晶面板的扫描驱动电路、所述液晶面板的数据

驱动电路以及如本发明实施例第一方面所述的时序生成电路,其中所述时序控制电路分别与所述多时序生成电路、所述液晶面板的扫描驱动电路和所述液晶面板的数据驱动电路相连;所述液晶面板的扫描驱动电路和所述液晶面板的数据驱动电路分别与所述液晶面板相连。

- 5 本发明实施例提供的多时序生成电路及液晶显示器中,包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路和 N 个延时电路,通过 PWM 芯片的 N 个引脚输出的 PWM 信号以及 N 个延时电路的延时作用,可以控制 N 个开关电路的导通时序,从而根据 N 个输入电压得到多种时序的 N 个输出电压,以满足液晶显示器中多个电路的时序输入需求。本发明实施例可通过一
- 10 张 PWM 芯片生成多种时序信号,减少现有的液晶显示器中 PWM 芯片的数量,不仅能节约占板面积,还能降低电路成本,实用性强。

附图说明

- 15 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

图 1 是本发明实施例提供的多时序生成电路的一实施例的结构示意图;

图 2 是本发明实施例提供的多时序生成电路的一实施例的电路图;

- 20 图 3 是本发明实施例提供的多时序生成电路的另一实施例的电路图;

图 4 是本发明实施例提供的液晶显示器的一实施例的结构示意图。

具体实施方式

- 25 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

本发明实施例提供一种多时序生成电路及液晶显示器,可避免液晶显示器在开机前产生微亮状态,下面将结合附图对本发明的实施例进行详细说明。

参见图 1，为本发明实施例提供的多时序生成电路的一实施例的结构示意图。如图 1 所示，所述多时序生成电路可包括 PWM(Pulse-Width Modulation，脉冲宽度调制)芯片、N 个电压输入端、N 个电压输出端、N 个开关电路 K1 至 Kn 以及 N 个延时电路 U1 至 Un。其中：

5 所述 PWM 芯片包含的 N 个 PWM 输出引脚 a1 至 an 中每个 PWM 输出引脚分别连接一个所述开关电路以及一个所述延时电路，以分别控制所述至少 N 个开关电路的导通时序；

 所述 N 个开关电路分别连接所述 N 个电压输入端和所述 N 个电压输出端，当所述 N 个开关电路中至少一个开关电路导通时，与所述至少一个开关电路
10 相连的电压输入端的电压通过所述至少一个开关电路传递给与所述至少一个开关电路相连的电压输出端。

 本发明实施例中，N 为大于或等于 2 的整数，其中 PWM 芯片可包括至少 N 个 PWM 输出引脚，其中 N 个 PWM 输出引脚中的每一个引脚分别与一个开关电路和一个延时电路相连。具体实施中，每个 PWM 引脚输出一路控制信号，
15 用于控制与其相连的开关电路导通或关断，而与该开关电路相连的延时电路可以使该开关电路导通或关断的时间延后。例如：在一些实施方式中，当一个 PWM 引脚输出高电平时，与其相连的开关电路将导通，而由于延时电路的作用，该开关电路不会立即导通，而是在 PWM 输出引脚输出高电平一段时间后
20 才导通。作为一种可行的实施方式，可预先设置延时电路的电路参数以确定每个延时电路可延后的时间长度。

 在一些可行的实施方式中，所述多时序电路的 N 个电压输入端的电压分别为 V1 至 Vn；所述多时序电路的 N 个电压输出端可以分别与液晶显示器中的时序控制 (Timing Controller, TCON)、液晶面板、驱动电路等其他电路相
25 连接。当上述开关电路导通时，上述 N 个电压输入端的电压通过导通的开关电路传输到上述 N 个电压输出端，得到 N 个输出电压 V1' 至 Vn'。通过 PWM 芯片的上述 N 个 PWM 输出引脚输出的 PWM 信号以及上述 N 个延时电路，可控制上述 N 个电压输出端的输出电压 V1' 至 Vn' 的时序，从而向上述其他电路提供所需的时序输入信号。

 可选地，上述 N 个电压输出端输出的电压 V1' 至 Vn' 的时序可以相同或不

同。具体可根据与其连接的电路的需要预先设置延时电路的参数而得到。

图 1 所述的多时序生成电路中, 包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路和 N 个延时电路, 通过 PWM 芯片的 N 个引脚输出的 PWM 信号以及 N 个延时电路的延时作用, 可以控制 N 个开关电路的导通时序, 从而根据 N 个输入电压得到多种时序的 N 个输出电压, 以满足液晶显示器中多个电路的时序输入需求。本发明实施例可通过一张 PWM 芯片生成多种时序信号, 减少现有的液晶显示器中 PWM 芯片的数量, 不仅能节约占板面积, 还能降低电路成本, 实用性强。

参见图 2, 为本发明实施例提供的多时序生成电路的一实施例的电路图。如图 2 所示, 所述多时序生成电路包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个场效应晶体管 Q11 至 Q1n 以及 N 个第一电容 C11 至 C1n, N 为大于或等于 2 的整数。

本发明实施例中, 每个场效应晶体管可作为一个开关电路, 每个第一电容可作为一个延时电路。对于上述 N 个场效应晶体管, 每个场效应晶体管的栅极连接一个第一电容的一端和 PWM 芯片的一个 PWM 输出引脚, 源极连接一个电压输入端, 而漏极可作为一个电压输出端。对于上述 N 个第一电容, 每个第一电容的一端连接一个场效应晶体管的栅极, 另一端接地。

具体实施中, N 个输入电压 V1 至 Vn 分别从上述 N 个场效应晶体管的源级输入所述多时序生成电路。上述 N 个 PWM 输出引脚输出的电压分别传输到上述 N 个场效应晶体管的栅极。对于每个场效应晶体管而言, 当栅极的电压达到其导通电压时, 该场效应晶体管导通, 将从源级输入的电压传输到漏极, 得到对应的输出电压。在一些可行的实施方式中, 场效应晶体管导通时存在导通电阻, 会消耗一定的电量, 导致输出电压略小于对应的输入电压。

具体地, 由于电容两端的电压不能突变, 而每个场效应晶体管的栅极都与一个第一电容和一个 PWM 输出引脚连接, 因此当该 PWM 输出引脚输出的电压发生变化时, 场效应晶体管的栅极电压并没有发生突变, 而是随着第一电容的充放电慢慢发生变化, 也即场效应晶体管的导通或截止并非与 PWM 输出引脚输出的信号同步, 而是存在一定的时间差。在一些可能的情况下, 一张 PWM 芯片的多个 PWM 输出引脚输出的 PWM 信号的时序是一样的, 而通过预先设

置各 PWM 输出引脚连接的第一电容的容值不同,可以使与各 PWM 输出引脚连接的场效应晶体管的导通时序不同,进而可得到多种时序的输出电压。

在一些可行的实施方式中,上述 N 个场效应晶体管可以为金属半导体氧化物 (Metal-Oxide-Semiconductor, MOS) 晶体管。

5 图 2 所述的多时序生成电路中,包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个场效应晶体管和 N 个第一电容,通过 PWM 芯片的 N 个引脚输出的 PWM 信号以及 N 个第一电容的延时作用,可以控制 N 个场效应晶体管的导通时序,从而根据 N 个输入电压得到多种时序的 N 个输出电压,以满足液晶显示器中多个电路的时序输入需求。本发明实施例可通过一张 PWM
10 芯片生成多种时序信号,减少现有的液晶显示器中 PWM 芯片的数量,不仅能节约占板面积,还能降低电路成本,实用性强。

参见图 3,为本发明实施例提供的多时序生成电路的另一实施例的电路图。如图 3 所示,所述多时序生成电路包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个三极管 Q21 至 Q3n、N 个二极管 D1 至 Dn、N 个第一电
15 阻 R11 至 R1n、N 个第二电阻 R21 至 R2n、以及 N 个第二电容 C21 至 C2n, N 为大于或等于 2 的整数。

本发明实施例中,每一个三极管和一个二极管组合可作为一个开关电路,每一个第一电阻可和一个第二电容、一个第二电阻可组合作为一个延时电路,一对开关电路和延时电阻可组成一个 RC 延时电路。其中在一对开关电路和延
20 时电路中,三极管的基极连接第一电阻的一端和第二电容的一端,三极管的集电极连接二极管的阳极和一个电压输入端,三极管的发射极连接第二电阻的一端并且三极管的发射极为一个电压输出端;第二电容的另一端与第二电阻的另一端接地;二极管的阴极连接第一电阻的另一端和 PWM 芯片的一个 PWM 输出引脚。

25 具体实施中,N 个输入电压 V1 至 Vn 分别从上述 N 个三极管的集电极输入所述多时序生成电路。上述 N 个 PWM 输出引脚输出的电压即为上述 N 个三极管的基极电压,用于控制上述 N 个三极管导通或关断。对于每个三极管而言,当基极电压达到其导通电压时,该三极管导通,将从集电极输入的电压传输到发射极,得到对应的输出电压。在一些可行的实施方式中,三极管导通时

存在一定的能耗，因此输出电压略小于对应的输入电压。

具体实施中，由于三极管的基极与第二电容相连，而第二电容两端的电压不能突变，因此当 PWM 输出引脚输出的电压发生变化时，三极管的基极电压随着第二电容的充放电而慢慢发生变化，也即三极管的导通或截止并非与 PWM 输出引脚输出的信号同步，而是存在一定的时间差。在一些可能的情况下，一张 PWM 芯片的多个 PWM 输出引脚输出的 PWM 信号的时序是一样的，而通过预先设置各第二电容的容值不同以及各第一电阻的阻值不同，可以使与各 PWM 输出引脚连接的场效应晶体管的导通时序不同，进而可得到多种时序的输出电压。

具体实施中，第一电阻和第二电阻可起到分压作用，而二极管则可用于保护三极管。

在一些可行的实施方式中，上述三极管可以为 NPN 型三极管。

图 3 所述的多时序生成电路中，包括 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个 RC 延时电路，通过 PWM 芯片的 N 个引脚输出的 PWM 信号以及 N 个 RC 延时电路的延时作用，可以根据 N 个输入电压得到多种时序的 N 个输出电压，以满足液晶显示器中多个电路的时序输入需求。本发明实施例可通过一张 PWM 芯片生成多种时序信号，减少现有的液晶显示器中 PWM 芯片的数量，不仅能节约占板面积，还能降低电路成本，实用性强。

参见图 4，为本发明实施例提供的液晶显示器的一实施例的结构示意图。

如图 4 所示，该液晶显示器可包括如图 1-3 任一项所描述的实施例中的多时序生成电路 41，还可包括时序控制电路（Timing Controller, TCON）42、液晶面板 43、所述液晶面板的扫描驱动电路 44、以及所述液晶面板的数据驱动电路 45，其中所述 TCON42 分别与所述多时序生成电路 41、所述液晶面板的扫描驱动电路 44 和所述液晶面板的数据驱动电路 45 相连；所述液晶面板的扫描驱动电路 44 和所述液晶面板的数据驱动电路 45 分别与所述液晶面 43 板相连。

具体实施中，TCON42 是控制液晶面板 43 时序的核心电路，TCON42 可控制扫描驱动电路 44 的启动时序，并将输入的视频信号（例如 LVDS 信号）转换成数据驱动电路所用的数据信号形式（例如 mini-LVDS 信号或 RSDS 信号），传递到数据驱动电路 45，并按照一定的时序控制数据驱动电路 45 适时

开启，从而产生液晶面板 43 的扫描驱动电路 44 和数据驱动电路 45 所需的时序。

5 本发明实施例中，多时序生成电路 41 输出多种时序信号，这些时序信号可用于作为多个 TCON 的上电时序，也可用于向液晶面板 43 或液晶显示器中的其他电路如背光驱动电路等提供时序信号。

根据图 1 至图 3 对多时序生成电路的描述可知，本发明实施例的液晶显示器可通过一个多时序生成电路来产生多种时序信号，为液晶显示器中的 TCON 以及其他电路提供所需的时序信号，减少现有的液晶显示器中时序生成电路的数量，不仅能节约占板面积，还能降低电路成本，实用性强。

10 以上所述的实施方式，并不构成对该技术方案保护范围的限定。任何在上述实施方式的精神和原则之内所作的修改、等同替换和改进等，均应包含在该技术方案的保护范围之内。

权 利 要 求

1、一种多时序生成电路，其特征在于，所述多时序生成电路包括脉冲宽度调制 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路和 N 个
5 延时电路，N 为大于或等于 2 的整数，其中：

所述 PWM 芯片包含的 N 个 PWM 输出引脚中每个 PWM 输出引脚分别连接一个所述开关电路以及一个所述延时电路，以分别控制所述至少 N 个开关电路的导通时序；

10 所述 N 个开关电路分别连接所述 N 个电压输入端和所述 N 个电压输出端，当所述 N 个开关电路中至少一个开关电路导通时，与所述至少一个开关电路相连的电压输入端的电压通过所述至少一个开关电路传递给与所述至少一个开关电路相连的电压输出端。

15 2、根据权利要求 1 所述的多时序生成电路，其特征在于，所述 N 个开关电路中每个开关电路包括一个场效应晶体管，其中所述场效应晶体管的栅极连接一个所述延时电路和所述 PWM 芯片的一个 PWM 输出引脚；所述场效应晶体管的源极连接一个所述电压输入端；所述场效应晶体管的漏极为一个所述电压输出端。

20 3、根据权利要求 2 所述的多时序生成电路，其特征在于，所述 N 个延时电路中每个延时电路包括一个第一电容，其中所述第一电容的一端连接一个所述场效应晶体管的栅极，所述第一电容的另一端接地。

25 4、根据权利要求 1 所述的多时序生成电路，其特征在于，所述 N 个开关电路和所述 N 个延时电路中，每一个所述开关电路和一个所述延时电路组成一个 RC 延时电路。

5、根据权利要求 4 所述的多时序生成电路，其特征在于，所述 N 个开关电路中每个开关电路包括一个三极管和一个二极管，所述 N 个延时电路中每

个延时电路包括一个第一电阻、一个第二电阻和一个第二电容，其中对于每对所述开关电路和所述延时电路，

所述三极管的基极连接所述第一电阻的一端和所述第二电容的一端，所述三极管的集电极连接所述二极管的阳极和一个所述电压输入端，所述三极管的发射极连接所述第二电阻的一端并且所述三极管的发射极为一个所述电压输出端；

所述第二电容的另一端与所述第二电阻的另一端接地；

所述二极管的阴极连接所述第一电阻的另一端和所述 PWM 芯片的一个 PWM 输出引脚。

10

6、根据权利要求 2 所述的多时序生成电路，其特征在于，所述场效应晶体管为金属半导体氧化物 MOS 管。

7、根据权利要求 5 所述的多时序生成电路，其特征在于，所述三极管为 NPN 型三极管。

8、一种液晶显示器，其特征在于，所述液晶显示器包括时序控制电路、液晶面板、所述液晶面板的扫描驱动电路、所述液晶面板的数据驱动电路以及多时序生成电路，其中所述时序控制电路分别与所述多时序生成电路、所述液晶面板的扫描驱动电路和所述液晶面板的数据驱动电路相连；所述液晶面板的扫描驱动电路和所述液晶面板的数据驱动电路分别与所述液晶面板相连；

所述多时序生成电路包括脉冲宽度调制 PWM 芯片、N 个电压输入端、N 个电压输出端、N 个开关电路和 N 个延时电路，N 为大于或等于 2 的整数，其中：

所述 PWM 芯片包含的 N 个 PWM 输出引脚中每个 PWM 输出引脚分别连接一个所述开关电路以及一个所述延时电路，以分别控制所述至少 N 个开关电路的导通时序；

所述 N 个开关电路分别连接所述 N 个电压输入端和所述 N 个电压输出端，当所述 N 个开关电路中至少一个开关电路导通时，与所述至少一个开关电路

相连的电压输入端的电压通过所述至少一个开关电路传递给与所述至少一个开关电路相连的电压输出端。

5 9、根据权利要求 8 所述的液晶显示器，其特征在于，所述 N 个开关电路中每个开关电路包括一个场效应晶体管，其中所述场效应晶体管的栅极连接一个所述延时电路和所述 PWM 芯片的一个 PWM 输出引脚；所述场效应晶体管的源极连接一个所述电压输入端；所述场效应晶体管的漏极为一个所述电压输出端。

10 10、根据权利要求 9 所述的液晶显示器，其特征在于，所述 N 个延时电路中每个延时电路包括一个第一电容，其中所述第一电容的一端连接一个所述场效应晶体管的栅极，所述第一电容的另一端接地。

15 11、根据权利要求 8 所述的液晶显示器，其特征在于，所述 N 个开关电路和所述 N 个延时电路中，每一个所述开关电路和一个所述延时电路组成一个 RC 延时电路。

20 12、根据权利要求 11 所述的液晶显示器，其特征在于，所述 N 个开关电路中每个开关电路包括一个三极管和一个二极管，所述 N 个延时电路中每个延时电路包括一个第一电阻、一个第二电阻和一个第二电容，其中对于每对所述开关电路和所述延时电路，

25 所述三极管的基极连接所述第一电阻的一端和所述第二电容的一端，所述三极管的集电极连接所述二极管的阳极和一个所述电压输入端，所述三极管的发射极连接所述第二电阻的一端并且所述三极管的发射极为一个所述电压输出端；

所述第二电容的另一端与所述第二电阻的另一端接地；

所述二极管的阴极连接所述第一电阻的另一端和所述 PWM 芯片的一个 PWM 输出引脚。

13、根据权利要求 9 所述的液晶显示器，其特征在于，所述场效应晶体管为金属半导体氧化物 MOS 管。

14、根据权利要求 12 所述的液晶显示器，其特征在于，所述三极管为 NPN 型
5 三极管。

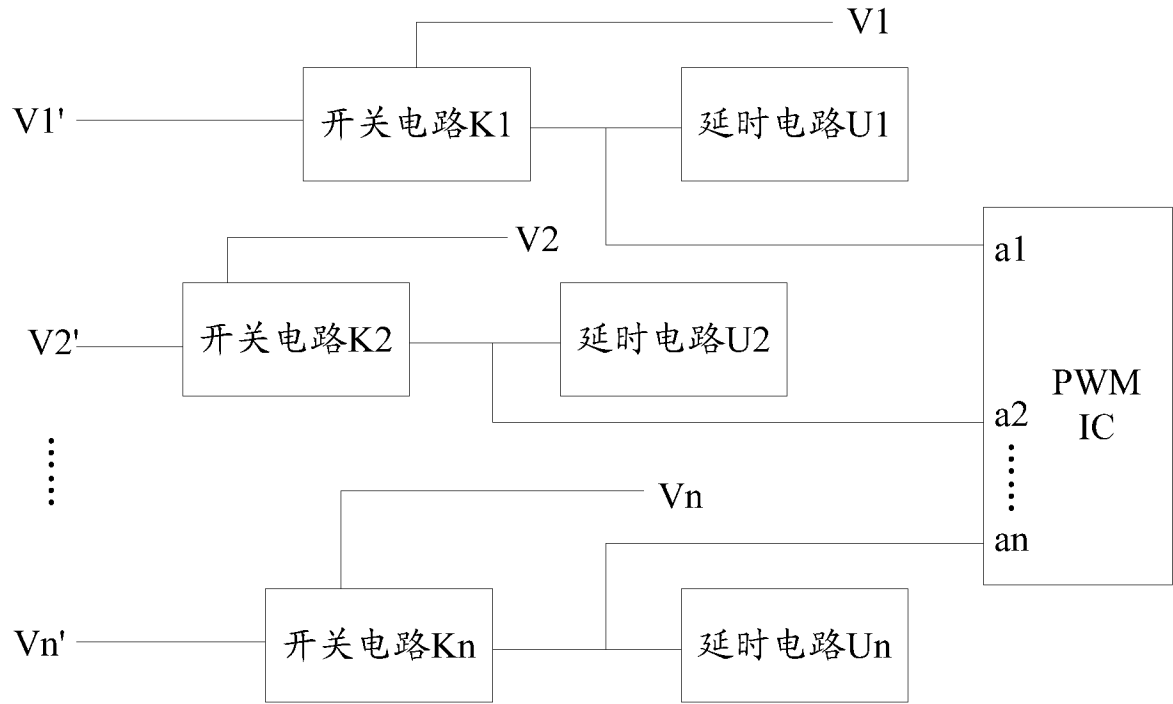


图 1

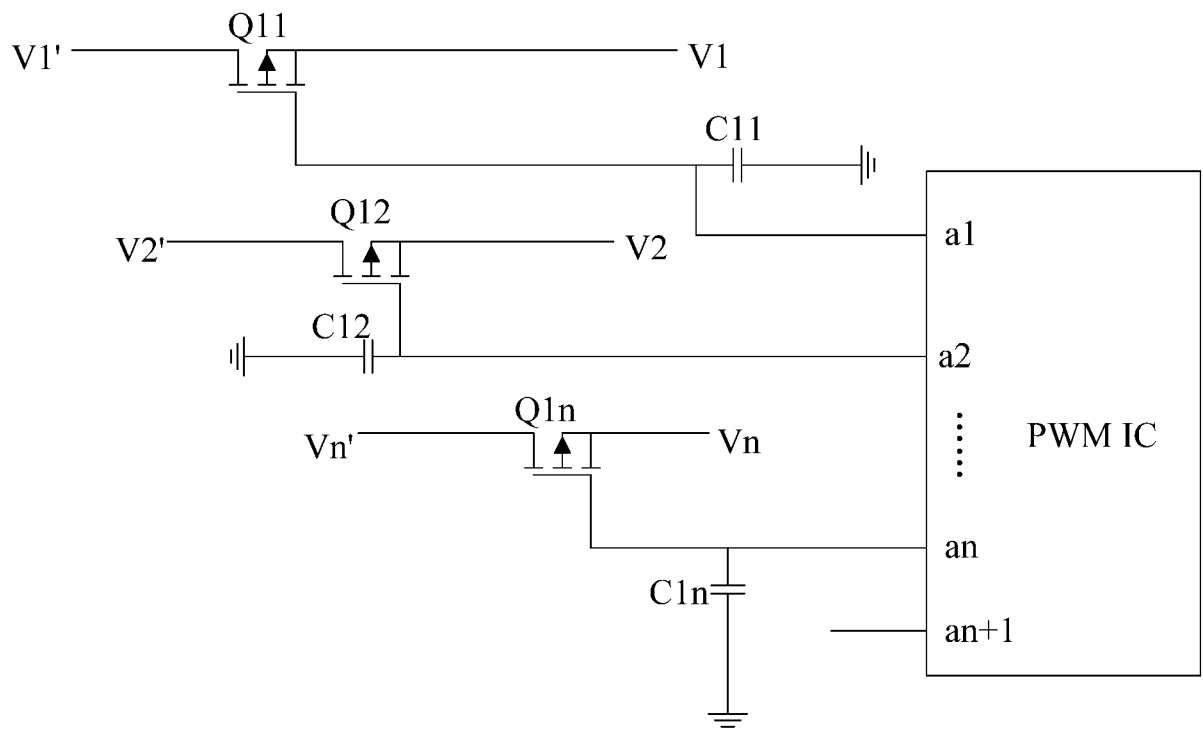


图 2

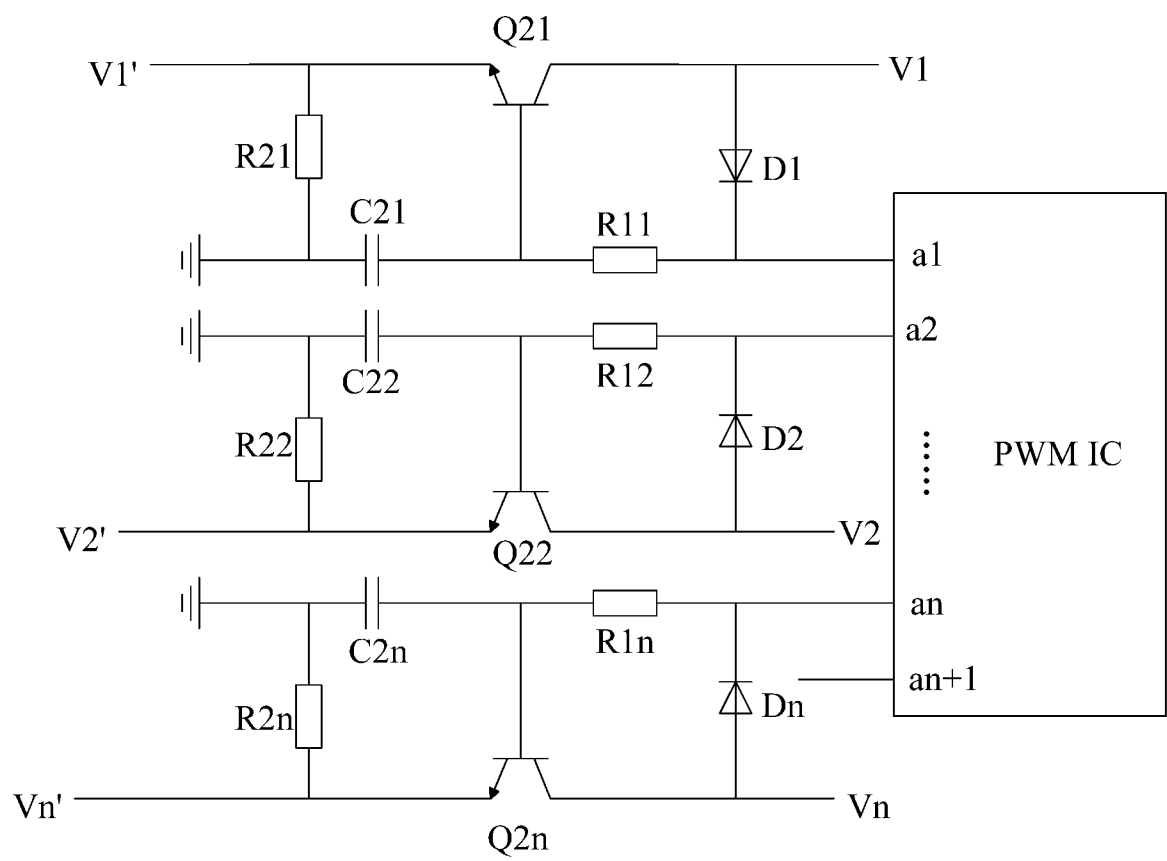


图 3

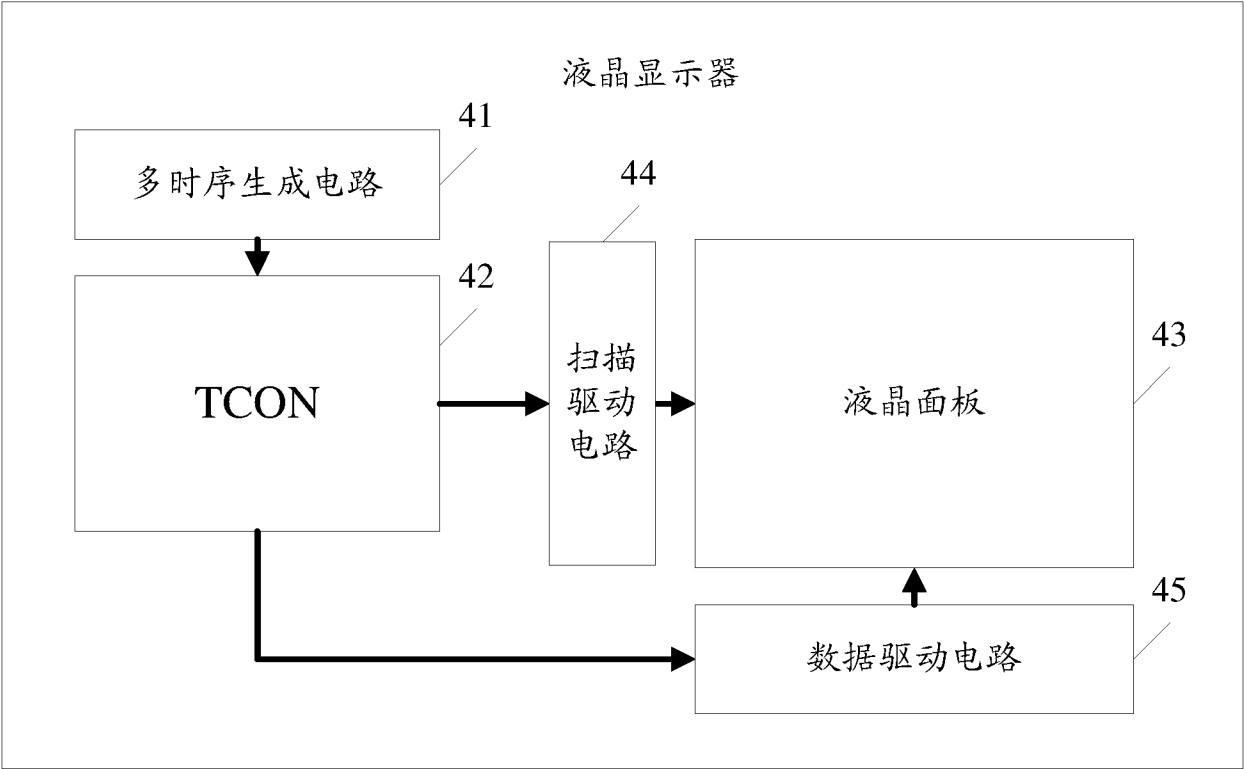


图 4

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/085799

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G H01L H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: PWM, pulse width, timing sequence, audion, diode, resistance, RC, delay+, switch?+, transistor?, input+, output+, capacity

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101185173 A (ROEHM GMBH), 21 May 2008 (21.05.2008), description, page 10, line 26 to page 11, line 12, and figure 6	1-14
X	CN 101242543 A (SAMSUNG ELECTRONICS CO., LTD.), 13 August 2008 (13.08.2008), description, page 9, line 22 to page 10, line 12, and figure 7	1-14
A	CN 102216975 A (APPLE, INC.), 12 October 2011 (12.10.2011), the whole document	1-14
A	CN 102640406 A (FUJITSU LIMITED), 15 August 2012 (15.08.2012), the whole document	1-14
A	CN 104635569 A (QINGDAO GOERTEK TECHNOLOGY CO., LTD.), 20 May 2015 (20.05.2015), the whole document	1-14
A	CN 101589539 A (SHARP KABUSHIKI KAISHA), 25 November 2009 (25.11.2009), the whole document	1-14
A	US 8374010 B2 (DELTA ELECTRONICS, INC.), 12 February 2013 (12.02.2013), the whole document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 March 2016 (16.03.2016)	Date of mailing of the international search report 28 March 2016 (28.03.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Wenfei Telephone No.: (86-10) 62414443

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/085799

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101185173 A	21 May 2008	JP 2006352011 A	28 December 2006
		US 2009195182 A1	06 August 2009
		KR 20080026088 A	24 March 2008
		WO 2006137273 A1	28 December 2006
		TW 200719771 A	16 May 2007
CN 101242543 A	13 August 2008	KR 20080073464 A	11 August 2008
		US 2008185978 A1	07 August 2008
		EP 1956869 A2	13 August 2008
CN 102216975 A	12 October 2011	CN 102216975 B	17 June 2015
		JP 2013516741 A	13 May 2013
		KR 20120097417 A	03 September 2012
		EP 2522007 A1	14 November 2012
		US 2011164069 A1	07 July 2011
		TW I450000 B	21 August 2014
		WO 2011084188 A1	14 July 2011
		MX 2012007978 A	23 November 2012
		JP 5576505 B2	20 August 2014
		TW 201131261 A	16 September 2011
		US 8907884 B2	09 December 2014
		MX 326470 B	18 December 2014
CN 102640406 A	15 August 2012	JP 5516599 B2	11 June 2014
		US 2012242302 A1	27 September 2012
		EP 2515421 A1	24 October 2012
		WO 2011074027 A1	23 June 2011
		KR 20120084789 A	30 July 2012
		US 8773103 B2	08 July 2014
CN 104635569 A	20 May 2015	None	
CN 101589539 A	25 November 2009	WO 2008102479 A1	28 August 2008
		US 8134253 B2	13 March 2012
		CN 101589539 B	17 October 2012
		US 2010090530 A1	15 April 2010
US 8374010 B2	12 February 2013	US 2011012881 A1	20 January 2011
		TW 201105166 A	01 February 2011

国际检索报告

国际申请号

PCT/CN2015/085799

A. 主题的分类

G09G 3/36(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G H01L H05B

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: PWM, 脉冲宽度, 脉宽, 延迟, 延时, 时序, 开关, 晶体管, 三极管, 输入, 输出, 电容, 二极管, 电阻, RC, delay+, switch?+, transistor?, input+, output+, capacity

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101185173 A (罗姆股份有限公司) 2008年 5月 21日 (2008 - 05 - 21) 说明书第10页第26行到第11页第12行, 图6	1-14
X	CN 101242543 A (三星电子株式会社) 2008年 8月 13日 (2008 - 08 - 13) 说明书第9页第22行到第10页第12行, 图7	1-14
A	CN 102216975 A (苹果公司) 2011年 10月 12日 (2011 - 10 - 12) 全文	1-14
A	CN 102640406 A (富士通株式会社) 2012年 8月 15日 (2012 - 08 - 15) 全文	1-14
A	CN 104635569 A (青岛歌尔声学科技有限公司) 2015年 5月 20日 (2015 - 05 - 20) 全文	1-14
A	CN 101589539 A (夏普株式会社) 2009年 11月 25日 (2009 - 11 - 25) 全文	1-14
A	US 8374010 B2 (DELTA ELECTRONICS, INC.) 2013年 2月 12日 (2013 - 02 - 12) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 3月 16日

国际检索报告邮寄日期

2016年 3月 28日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

李文斐

传真号 (86-10) 62019451

电话号码 (86-10) 62414443

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/085799

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101185173	A	2008年 5月 21日	JP	2006352011	A	2006年 12月 28日
				US	2009195182	A1	2009年 8月 6日
				KR	20080026088	A	2008年 3月 24日
				WO	2006137273	A1	2006年 12月 28日
				TW	200719771	A	2007年 5月 16日
CN	101242543	A	2008年 8月 13日	KR	20080073464	A	2008年 8月 11日
				US	2008185978	A1	2008年 8月 7日
				EP	1956869	A2	2008年 8月 13日
CN	102216975	A	2011年 10月 12日	CN	102216975	B	2015年 6月 17日
				JP	2013516741	A	2013年 5月 13日
				KR	20120097417	A	2012年 9月 3日
				EP	2522007	A1	2012年 11月 14日
				US	2011164069	A1	2011年 7月 7日
				TW	I450000	B	2014年 8月 21日
				WO	2011084188	A1	2011年 7月 14日
				MX	2012007978	A	2012年 11月 23日
				JP	5576505	B2	2014年 8月 20日
				TW	201131261	A	2011年 9月 16日
				US	8907884	B2	2014年 12月 9日
				MX	326470	B	2014年 12月 18日
CN	102640406	A	2012年 8月 15日	JP	5516599	B2	2014年 6月 11日
				US	2012242302	A1	2012年 9月 27日
				EP	2515421	A1	2012年 10月 24日
				WO	2011074027	A1	2011年 6月 23日
				KR	20120084789	A	2012年 7月 30日
				US	8773103	B2	2014年 7月 8日
CN	104635569	A	2015年 5月 20日	无			
CN	101589539	A	2009年 11月 25日	WO	2008102479	A1	2008年 8月 28日
				US	8134253	B2	2012年 3月 13日
				CN	101589539	B	2012年 10月 17日
				US	2010090530	A1	2010年 4月 15日
US	8374010	B2	2013年 2月 12日	US	2011012881	A1	2011年 1月 20日
				TW	201105166	A	2011年 2月 1日

表 PCT/ISA/210 (同族专利附件) (2009年7月)