



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial.

(21) **PI0707017-9 A2**



(22) Data de Depósito: 23/02/2007
(43) Data da Publicação: 12/04/2011
(RPI 2101)

(51) *Int.Cl.:*
H01L 21/28
B41J 2/05
G11C 16/04

(54) Título: **CÉLULA EPROM EM UM CIRCUITO DE CONTROLE DE CABEÇA DE IMPRESSÃO**

(30) Prioridade Unionista: 23/02/2006 US 11/360,801

(73) Titular(es): HEWLETT-PACKARD DEVELOPMENT COMPANY, L.P.

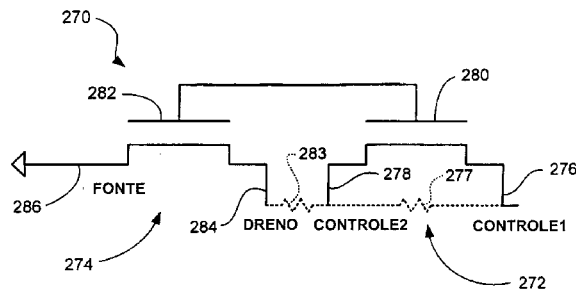
(72) Inventor(es): TRUDY L. BENJAMIN

(74) Procurador(es): Antonio Mauricio Pedras Arnaud

(86) Pedido Internacional: PCT US2007062644 de 23/02/2007

(87) Publicação Internacional: WO WO 2007/120988de 25/10/2007

(57) Resumo: CELULA EPROM EM UM CIRCUITO DE CONTROLE DE CABEÇA DE IMPRESSAO. Uma célula EPROM (270) num circuito de controle para uma impressora a jato de tinta, tendo exatamente uma camada de polisilício (256) e uma camada condutiva (260) disposta acima da camada de polisilício, inclui um transistor de controle (272) e um transistor EPROM (274). Os transistores de controle e EPROM possuem, cada um, portas flutuantes (280, 282) compreendendo uma porção da camada de polisilício (256) e uma interconexão elétrica compreendendo uma porção da camada condutiva (260), que interconecta a porta flutuante (280) do transistor de controle (272) e a porta flutuante (282) do transistor EPROM (274).





"CÉLULA EPROM EM UM CIRCUITO DE CONTROLE DE CABEÇA DE IMPRESSÃO".

Histórico da invenção

Um sistema de impressão a jato de tinta é um tipo de dispositivo ejetor de fluido, e inclui uma cabeça de impressão, um suprimento de tinta, e um controlador eletrônico que controla a cabeça de impressão.

A cabeça de impressão ejeta gotas de tinta líquida através de uma série de orifícios ou bicos injetores, dispostos numa matriz, aquecendo rapidamente pequenos volumes de tinta localizados nas câmaras de vaporização. A tinta é aquecida com pequenos aquecedores elétricos, tais como resistores de película fina ou resistores de disparo. O aquecimento da tinta faz com que uma porção da tinta líquida vaporize e com isso ejete uma única gota através do bico injetor para uma folha de meio de impressão, tal como uma folha de papel, para imprimir uma imagem. Os bicos injetores de tinta são tipicamente dispostos em um ou mais grupos na matriz da cabeça de impressão, de forma que uma ejeção adequadamente seqüenciada de tinta dos bicos injetores faça com que caracteres ou outras imagens a serem impressos, à medida que a cabeça de impressão escaneia o meio de impressão.

Para ejetar cada gota de tinta, o controlador eletrônico que controla a cabeça de impressão ativa uma corrente elétrica a partir de um suprimento de energia externo à cabeça de impressão. A corrente elétrica passa por um resistor de disparo selecionado para aquecer a tinta numa câmara de vaporização selecionada correspondente e ejeta a tinta através de um bico injetor correspondente. Os geradores de gotas conhecidos incluem um resistor de disparo, uma câmara de vaporização correspondente, e um bico injetor correspondente.

Em sistemas de impressão a jato de tinta, é desejável que haja diversas características de cada cartucho de impressão facilmente identificáveis por um controlador, e também informações de identificação fornecidas

diretamente pelo cartucho de impressão. Essas "informações de identificação" podem fornecer informações ao controlador para ajuste da operação da impressora e para garantir uma operação correta. Adicionalmente, à medida que aumentam os diferentes tipos de dispositivos ejetores de fluido e seus parâmetros de operação, cresce a necessidade de se prover uma quantidade maior de informações de identificação sem adicionar outras interconexões ao circuito de lingüeta flexível ou aumentar o tamanho da matriz para prover tais informações de identificação.

Por essas e outras razões, células de identificação de caneta foram desenvolvidas e integradas ao conjunto ao circuito de matrizes de cabeça de impressão a jato de tinta. Em uma configuração, o sistema de circuitos de cabeça de impressão é um circuito semicondutor metal-óxido de canal negativo (NMOS) e as células de identificação são configuradas para serem endereçadas individualmente. Cada célula de identificação inclui um bit de identificação que armazena um bit de informação.

Os bits de identificação das células de identificação tipicamente empregam fusíveis e, embora eles sejam diferentes dos chips programáveis padrão de memória somente de leitura (PROM), esses bits são programados e usados basicamente da mesma forma. Para programar o chip, uma corrente relativamente alta é seletivamente encaminhada para certos fusíveis para queimá-los. Os bits nos quais os fusíveis permanecem ativos apresentam um valor de 1, ao passo que os bits nos quais os fusíveis foram queimados provêm um valor de 0 na lógica binária do circuito.

A programação e o uso de chips ROM desta forma apresenta algumas desvantagens. Se um chip é inicialmente programado de forma inadequada, não há como repará-lo, e ele é descartado. Adicionalmente, os fusíveis são relativamente grandes e podem não ser confiáveis. Em circuitos de cabeça de impressão a jato de tinta, por

exemplo, os fusíveis podem danificar a camada do orifício de jato de tinta durante a programação, e após a queima de um fusível, resíduos metálicos do mesmo podem ser arrastados para a tinta e causar bloqueio de uma caneta de impressão, ou resultar em qualidade de impressão insatisfatória.

Nos últimos anos, foram também desenvolvidos dispositivos eletronicamente programáveis de memória somente de leitura (EPROM). Ao contrário dos chips PROM, os chips EPROM não contém fusíveis. Como chips ROM típicos, os EPROMs incluem uma grade condutora de colunas e fileiras. A célula em cada intersecção possui duas portas separadas uma da outra por uma camada fina de óxido que atua como um dielétrico. Uma das portas é denominada porta flutuante, e a outra é denominada porta de controle ou porta de entrada. A única ligação da porta de flutuante com a fileira é através da porta de controle. Um EPROM em branco tem todas as portas inteiramente abertas, conferindo a cada célula o valor de 1. Ou seja, a porta flutuante não possui carga inicialmente, o que faz com que a tensão limite seja baixa.

Para mudar o valor do bit para 0, uma tensão de programação (ex: de 10 a 16 volts) é aplicada à porta de controle e ao dreno. Essa tensão de programação arrasta elétrons excitados para a porta flutuante, aumentando assim a tensão limite. Os elétrons excitados são empurrados e capturados do outro lado da camada fina de óxido, o que lhe confere uma carga negativa. Esses elétrons negativamente carregados atuam como uma barreira entre a porta de controle e a porta flutuante. Durante o uso da célula EPROM, um sensor de célula monitora a tensão limite da célula. Se a tensão limite for baixa (abaixo do nível limite), a célula tem o valor de 1. Se a tensão limite for alta (acima do nível limite) a célula tem o valor zero.

Devido ao fato de as células EPROM possuírem duas portas em cada intersecção, um chip EPROM requer camadas

adicionais se comparado com um chip padrão NMOS ou PROM, incluindo muitos desses chips que são usados freqüentemente em circuitos de cabeça de impressão a jato de tinta. Conseqüentemente, embora possam ser eliminadas algumas desvantagens dos fusíveis em circuitos NMOS mediante a aplicação de sistema de circuitos EPROM, o uso de uma célula EPROM típica requer ou que o chip seja provido de camadas adicionais, o que aumenta o custo e a complexidade do chip, ou que um chip EPROM separado seja provido.

Breve descrição dos desenhos

Diversas características e vantagens da invenção serão evidentes com base na descrição abaixo, considerada juntamente com os desenhos em anexo, que juntos ilustram, para fins de exemplo, as características da invenção, onde:

A Figura 1 é um diagrama de blocos de uma concretização de um sistema de impressão a jato de tinta;

A Figura 2 é um diagrama ilustrando uma porção de uma concretização de uma matriz de cabeça de impressão;

A Figura 3 é um diagrama esquemático ilustrando uma concretização de uma série("array") de células de disparo de cabeça de impressão a jato de tinta;

A Figura 4 é um diagrama esquemático de uma concretização de uma célula de identificação numa concretização de uma matriz de cabeça de impressão;

A Figura 5 é um diagrama esquemático de um transistor EPROM típico;

A Figura 6 é uma vista em corte transversal mostrando as camadas do sistema de circuitos num chip EPROM típico;

A Figura 7 é uma vista em corte transversal mostrando as camadas em uma concretização de uma matriz de cabeça de impressão a jato de tinta provendo o sistema de circuitos mostrado na Figura 3;

A Figura 8 é um diagrama esquemático de uma concretização de célula EPROM acoplada a porta que pode ser adaptada para uso como bit de identificação no sistema de

circuitos de cabeça de impressão da Fig. 4;

A Figura 9 é um diagrama esquemático de uma concretização de célula de identificação tendo um bit de identificação EPROM acoplado a porta;e

5 A Figura 10 é um diagrama esquemático de uma série de células EPROM acopladas a porta para um circuito de cabeça de impressão.

Descrição detalhada da invenção

Faz-se agora referência a concretizações representativas
 10 ilustradas nos desenhos, sendo aqui usada a linguagem específica para descrever as mesmas. Todavia, fica entendido que a intenção não é a de restringir o escopo da invenção. Alterações e outras modificações das características inventivas aqui ilustradas, e aplicações
 15 adicionais dos princípios da invenção, conforme aqui ilustradas, que serão evidentes aos habilitados na técnica e de posse da presente descrição, devem ser consideradas como incluídas no escopo da invenção.

A Figura 1 mostra um diagrama de blocos de uma
 20 concretização de um sistema de impressão a jato de tinta 20. O sistema de impressão a jato de tinta geralmente inclui um conjunto de cabeça de impressão a jato de tinta 22, e um conjunto de suprimento de fluido, tal como o conjunto de suprimento de tinta 24. O sistema de
 25 impressão a jato de tinta também inclui um conjunto de montagem 26, um conjunto de transporte de mídia 28 e um controlador eletrônico 30. Um suprimento de energia 32 fornece energia aos diversos componentes elétricos do sistema.

30 Na concretização mostrada na Fig. 1, o conjunto de cabeça de impressão a jato de tinta 22 inclui pelo menos uma cabeça de impressão ou matriz de cabeça de impressão 40 que ejeta gotas de tinta através de uma pluralidade de orifícios ou bicos injetores 34 para um meio de impressão
 35 36, para imprimir sobre o meio de impressão. O meio de impressão pode ser qualquer tipo de material em folha apropriado, tal como papel, cartão de visita,

transparências, Mylar®, tecido, e similares. Tipicamente, os bicos injetores 34 são dispostos em uma ou mais colunas ou fileiras de forma que a ejeção adequadamente seqüenciada de tinta dos bicos injetores
5 faça com que caracteres, símbolos e/ou outros gráficos ou imagens sejam impressos sobre o meio de impressão, à medida que o conjunto de cabeça de impressão a jato de tinta e o meio de impressão são movidos entre si. A cabeça de impressão 40 é uma concretização de um
10 dispositivo ejetor de fluido. Embora a descrição a seguir refira-se à ejeção de tinta do conjunto de cabeça de impressão 22, fica entendido que outros líquidos, fluidos ou materiais escoáveis, incluindo fluido incolor, podem ser ejetados do conjunto de cabeça de impressão.

15 O conjunto de suprimento de tinta 24 é uma concretização e um conjunto de suprimento de tinta e provê tinta para o conjunto de cabeça de impressão 22. O conjunto de suprimento de tinta inclui um reservatório 38 para armazenar a tinta, que flui do reservatório para o
20 conjunto de cabeça de impressão a jato de tinta. O conjunto de suprimento de tinta e o conjunto de cabeça de impressão a jato de tinta podem formar um sistema de distribuição de tinta de via única ou um sistema de distribuição de tinta recirculante. Num sistema de
25 distribuição de tinta de via única, substancialmente toda a tinta suprida ao conjunto de cabeça de impressão a jato de tinta é consumida durante a impressão. Num sistema de distribuição de tinta recirculante, apenas uma porção da tinta suprida ao conjunto de cabeça de impressão é
30 consumida durante a impressão. Nesse sistema, a tinta não consumida durante a impressão é devolvida ao conjunto de suprimento de tinta.

Em uma concretização do sistema de impressão a jato de tinta, o conjunto de cabeça de impressão a jato de tinta
35 22 e o conjunto de suprimento de tinta 24 são armazenados juntos num cartucho ou caneta de impressão a jato de tinta. Alternativamente, o conjunto de suprimento de

tinta pode ser separado do conjunto de cabeça de impressão a jato de tinta e fornecem tinta para o conjunto de cabeça de impressão a jato de tinta através de uma conexão interfaceada, tal como um tubo de suprimento (não mostrado). Em qualquer concretização, o reservatório 38 pode ser removido, substituído e/ou recarregado.

O conjunto de montagem 26 posiciona o conjunto de cabeça de impressão a jato de tinta 22 em relação ao conjunto de transporte de mídia 28, que posiciona o meio de impressão 36 em relação ao conjunto de cabeça de impressão a jato de tinta. Uma zona de impressão 37 é assim definida nas adjacências dos bicos 34 numa área entre o conjunto de cabeça de impressão a jato de tinta e o meio de impressão. O conjunto de cabeça de impressão a jato de tinta pode ser um conjunto de cabeça de impressão do tipo escaneador, no qual o conjunto de montagem inclui um carro (não mostrado) para mover o conjunto de cabeça de impressão a jato de tinta em relação ao conjunto de transporte de mídia para escanear o meio de impressão. Alternativamente, o conjunto de cabeça de impressão pode ser um conjunto de cabeça de impressão do tipo não escaneador, no qual o conjunto de montagem fixa o conjunto de cabeça de impressão a jato de tinta numa posição prescrita em relação ao conjunto de transporte de mídia 28.

O controlador eletrônico ou controlador da impressora 30 tipicamente inclui um processador, um "firmware" (sistema operativo da unidade de hardware) ou outros dispositivos eletrônicos ou qualquer combinação dos mesmos, para comunicação com e controle do conjunto de cabeça de impressão a jato de tinta 22, o conjunto de montagem 26 e o conjunto de transporte de mídia 28. O controlador eletrônico recebe dados 39 de um sistema hospedeiro, tal como um computador, e geralmente inclui memória (não mostrada) para armazenar temporariamente os dados. Tipicamente, os dados são enviados para o sistema de

impressão a jato de tinta 20 por via eletrônica, infravermelha, óptica ou outra via de transferência de informações. Os dados representam, por exemplo, um documento a ser impresso, e inclui um ou mais comandos e/ou parâmetros de comando de tarefa de impressão, formando assim uma tarefa de impressão para o sistema de impressão a jato de tinta. O padrão de gotas de tinta ejetadas é determinado pelos comandos e/ou parâmetros de comando de tarefa de impressão.

10 O conjunto de cabeça de impressão a jato de tinta 22 pode incluir uma cabeça de impressão 40, ou pode ser um conjunto de cabeça de impressão com ampla gama de impressões ("wide array") ou de cabeças múltiplas. O conjunto de cabeça de impressão a jato de tinta pode
15 incluir um transportador que transporta as matrizes da cabeça de impressão, provê comunicação elétrica entre as matrizes de cabeça de impressão e o controlador eletrônico 30, e que provê comunicação fluídica entre as matrizes de cabeça de impressão e o conjunto de
20 suprimento de tinta 24.

A Figura 2 provê um diagrama que ilustra uma porção de uma concretização de uma matriz de cabeça de impressão 40. A matriz de cabeça de impressão inclui uma fileira de elementos de impressão ou de ejeção de fluido 42. Os
25 elementos de impressão são formados sobre um substrato 44, que tem nele formada uma fenda de alimentação de tinta 46. A fenda de alimentação de tinta provê suprimento de tinta para os elementos de impressão, sendo uma concretização de uma fonte de alimentação de fluido.

30 Outras concretizações de fontes de alimentação de fluido incluem, porém não se restringem aos orifícios de alimentação de tinta individuais correspondentes que alimentam as câmaras de vaporização correspondentes e os sulcos de alimentação de tinta múltiplos menores que por
35 sua vez alimentam, cada um, os grupos correspondentes de elementos ejetores de fluido.

Uma estrutura em película fina 48 é provida com um canal

de alimentação de tinta 54 nela formado. Esse canal se comunica com a fenda de alimentação de tinta 46 formada no substrato 44. Uma camada de orifício 50 possui uma face frontal 50a e uma abertura de bico injetor 34 formada na face frontal. A camada de orifício também tem nela formada uma câmara de bico injetor ou câmara de vaporização, que se comunica com a abertura do bico e o canal de alimentação de tinta da estrutura em película fina. Um resistor de disparo 52 é posicionado dentro da câmara de vaporização, e cabos condutores 58 acoplam eletricamente esse resistor de disparo ao sistema de circuitos controlando a aplicação de corrente elétrica através de resistores de disparo selecionados. Conforme aqui utilizado, o termo "gerador de gota" 60 inclui o resistor de disparo 52, a câmara de bico injetor ou a câmara de vaporização 56 e a abertura do bico 34.

Durante a impressão, a tinta flui da fenda de alimentação de tinta 46 para a câmara de vaporização 56 através do canal de alimentação de tinta 54. A abertura do bico injetor 34 está operativamente associada com o resistor de disparo 52, de forma tal que gotículas de tinta existentes no interior da câmara de vaporização são ejetadas através da abertura do bico ejetor (ex: substancialmente perpendicular ao plano do resistor de disparo) e na direção do meio de impressão 36 mediante energização do resistor de disparo.

Existe uma variedade de tipos de matrizes de cabeça de impressão que incluem cabeças de impressão térmicas, cabeças de impressão piezoelétricas, cabeças de impressão eletrostáticas, e qualquer outro tipo de dispositivo de ejeção de fluido conhecido no estado da técnica pode ser integrado numa estrutura multicamada. O substrato 44 pode ser formado, por exemplo, de silício, vidro, cerâmica, ou um polímero estável, e a estrutura em película fina 48 pode ser formada para incluir uma ou mais camadas de passivação ou isolamento de dióxido de silício, carboneto de silício, nitreto de silício, tântalo, vidro de

polisilício, ou outro material apropriado. A estrutura em película fina também inclui pelo menos uma camada condutiva, que define o resistor de disparo 52 e os cabos 58. A camada condutiva pode ser feita, por exemplo, de alumínio, prata, ouro, tântalo, tântalo-alumínio ou outro metal ou liga metálica. O sistema de circuitos de célula de disparo, tal como descrito em detalhes abaixo, pode ser implementado no substrato e camadas em película fina. A camada de orifício 50 pode ser uma resina epóxi para foto-imagem, tal como um epóxi designado como SU8, comercializado pela Micro-Chem de Newton, Massachusetts. Técnicas para fabricar a camada de orifício com SU8 ou outros polímeros são bastante conhecidas no estado da técnica. Em outra concretização, a camada de orifício é formada por duas camadas separadas, designada como camada barreira (ex: uma camada barreira foto-resistente de película seca) e uma camada de orifício metálica (ex: uma camada de níquel, cobre, ligas de ferro/níquel, paládio, ouro, ou ródio) formada sobre a camada barreira. Outros materiais apropriados podem também ser empregados para formar a camada de orifício.

Na Figura 3 é mostrado um diagrama esquemático de uma porção de uma concretização de um circuito de célula de disparo de cabeça de impressão a jato de tinta 80. O circuito de célula de disparo inclui uma pluralidade de grupos de disparo 82 (ex: seis grupos de disparo), cada grupo de disparo compreendendo uma série de células de disparo pré-carregadas 84. Um primeiro grupo de disparo 82a e uma porção de um segundo grupo de disparo 82b são mostrados na Fig. 3. As células de disparo pré-carregadas em cada grupo de disparo são esquematicamente dispostas em 13 fileiras e oito colunas. O número de células de disparo pré-carregadas e seu layout podem variar, conforme desejado.

As oito colunas das células de disparo pré-carregadas 84 são eletricamente acopladas a oito linhas de dados, designadas como D1-D8. Cada uma das células de disparo em

cada coluna de células de disparo pré-carregadas é eletricamente acoplada a uma das linhas de dados, e essas linhas de dados estendem-se até as colunas correspondentes de células de disparo pré-carregadas no grupo de disparo 82b e grupos de disparo subseqüentes (não mostrados).

As fileiras de células de disparo pré-carregadas 84 são eletricamente acopladas a linhas de endereçamento 86, designadas A1-A7, que recebem sinais de endereçamento. Cada célula de disparo pré-carregada numa fileira de células de disparo pré-carregadas, aqui designada como subgrupo em fileira, ou subgrupo, é eletricamente acoplada ao mesmo par das linhas de endereçamento, sendo este par exclusivo para cada subgrupo da fileira. A série de células de disparo mostrada no grupo de disparo 82 inclui 13 subgrupos em fileira, porém é evidente que a série pode incluir qualquer número adequado de subgrupos. As linhas de endereçamento também estendem-se para se conectarem com subgrupos em fileira do grupo de disparo 82b e grupos de disparo subseqüentes (não mostrados).

A linha de pré-carga 90a (designada PRE 1) recebe um sinal de pré-carga e fornece o sinal de pré-carga a todas as células de disparo pré-carregadas 84 no primeiro grupo de disparo 82a. Grupos de disparo adicionais possuem, cada um, uma linha de pré-carga separada, tal como a linha de pré-carga 90b (designada PRE2) para o grupo de disparo 82b.

Uma linha de seleção 92a (designada SEL 1) recebe um sinal de seleção e fornece esse sinal de seleção a todas as células de disparo 84 num grupo de disparo correspondente 82 e uma linha de disparo 94a (designada FIRE 1) fornece um sinal de disparo a todas as células de disparo pré-carregadas no grupo de disparo associado. A linha de disparo é eletricamente acoplada aos resistores de disparo (52 na Fig. 2) de todas as células de disparo pré-carregadas 84 em um grupo de disparo. Grupos de disparo adicionais possuem, cada qual, suas próprias

linhas de seleção e disparo separadas.

Adicionalmente, todas as células de disparo pré-carregadas 84 na série 80 são eletricamente acopladas a uma linha de referência 96 que é unida a uma tensão de referência, tal como ligação à terra. Dada essa estrutura, as células de disparo pré-carregadas num subgrupo em fileira de células de disparo pré-carregadas são eletricamente acopladas às mesmas linhas de endereçamento 86, linha de pré-carga 90, linha de seleção 92, linha de disparo 94, e linha de ligação à terra 96.

As células de disparo 84 fazem com que os resistores de disparo individuais (52 na Fig. 2) dos bicos injetores de tinta operem seletivamente, de forma a ejetar tinta no padrão desejado. Os grupos de disparo são primeiramente pré-carregados através das respectivas linhas PRE 90. Sinais de endereçamento são providos nas linhas de endereçamento 86 para endereçar um subgrupo em fileira em cada um dos grupos de disparo 82, incluindo um subgrupo em fileira no grupo de disparo pré-carregado. Sinais de dados são fornecidos nas linhas de dados 88 para prover dados a todos os grupos de disparo, incluindo o subgrupo em fileira endereçado no grupo de disparo pré-carregado. Em seguida, o sinal de seleção é provido na linha de seleção 92 do grupo de disparo pré-carregado para selecionar o grupo de disparo pré-carregado. O sinal de seleção define um intervalo de tempo de descarga para descarregar a capacitância nodal em cada chave de comando (não mostrada) numa célula de disparo pré-carregada que ou não se encontra no subgrupo em fileira endereçado no grupo de disparo selecionado ou não é endereçada no grupo de disparo selecionado, e recebendo um sinal de dados de alto nível. A capacitância nodal não descarrega nas células de disparo pré-carregadas que são endereçadas no grupo de disparo selecionado e que recebe um sinal de dados de baixo nível. Um nível de alta tensão na capacitância nodal liga a chave de comando (condutora). Após as chaves de comando no grupo de disparo selecionado

82 serem ajustadas para conduzir ou não, um pulso de energia ou pulso de tensão é provido na linha de disparo 94 do grupo de disparo selecionado. Células de disparo pré-carregadas 84 que possuem chaves de comando 5 condutoras conduzem corrente através do resistor de disparo (52 na Fig. 2) para aquecer a tinta e ejetá-la do gerador de gotas correspondente (60 na Fig. 2). Em operação, a pluralidade de grupos de disparo 82 pode ser selecionada para disparar sucessivamente ou em outras 10 seqüências, podendo também ser usadas seleções não-seqüenciais. Os sinais de endereçamento providos nas linhas de endereçamento 86 podem ser atribuídos a um endereço de subgrupo em fileira durante cada ciclo através dos grupos de disparo, e assim efetuar o ciclo 15 através dos 13 endereços de subgrupo em fileira em cada grupo de disparo antes de repetir um endereço de subgrupo em fileira. Após o último subgrupo em fileira, os sinais de endereçamento selecionam o primeiro subgrupo em fileira para iniciar o ciclo de endereçamento novamente. 20 Com grupos de disparo 82 operados sucessivamente, o sinal de seleção para um grupo de disparo é usado como o sinal de pré-carga para o grupo de disparo seguinte. O sinal de pré-carga para um grupo de disparo precede o sinal de seleção e o sinal de disparo para um grupo de disparo. 25 Após o sinal de pré-carga, sinais de dados são multiplexados no tempo apropriado e armazenados no subgrupo em fileira endereçado de um grupo de disparo através do sinal de seleção. O sinal de seleção para o grupo de disparo selecionado é também o sinal de pré-carga para o grupo de disparo seguinte. Após o sinal de 30 seleção para o grupo de disparo selecionar estar completo, é provido o sinal de seleção para o grupo de disparo seguinte. Células de disparo pré-carregadas 84 no subgrupo selecionado disparam ou aquecem a tinta com base 35 no sinal de dados armazenado à medida que o sinal de disparo, incluindo um pulso de energia, é provido ao grupo de disparo selecionado.

Conforme observado acima, pode-se desejar prover uma quantidade maior de informações de identificação no circuito de cabeça de impressão, sem adicionar outras interconexões ao circuito de lingüeta flexível ou
5 aumentar o tamanho da matriz para fornecer tais informações de identificação. Conseqüentemente, foram desenvolvidas células de identificação que podem ser incluídas no sistema de circuitos de cabeça de impressão, tal como mostra a Fig. 3. A Figura 4 mostra um diagrama
10 esquemático de uma concretização de uma célula de identificação 100 que pode ser fabricada no sistema de circuitos de uma concretização de matriz de cabeça de impressão (40 nas Figs. 1 e 2). A matriz de cabeça de impressão pode incluir uma pluralidade de tais células de
15 identificação eletricamente acopladas a uma linha de identificação 102 que recebe um sinal de identificação e fornece o sinal de identificação para as células de identificação.

A célula de identificação 100 inclui um elemento de
20 memória ou bit de identificação indicado em 103. O elemento de memória armazena um bit de informação. Em uma concretização, ilustrada na Fig.4, o elemento de memória compreende um fusível, representado pelo elemento de fusível 104 e resistência de fusível 108. A célula de
25 identificação inclui um transistor de comando ou chave de comando 106 eletricamente acoplado/a ao elemento de memória 103. A chave de comando pode ser um FET (Transistor de Efeito de Campo) tendo um trajeto dreno-fonte que é eletricamente acoplado em uma das
30 extremidades a um terminal do elemento de memória e em outra extremidade a uma referência 110, tal como ligação à terra. O outro terminal do elemento de memória é eletricamente acoplado à linha de identificação 102. A linha de identificação recebe um sinal de identificação e
35 fornece o sinal de identificação para o elemento de memória. O sinal de identificação, incluindo o sinal de programação e o sinal de leitura, pode ser conduzido pelo

elemento de memória, se a chave de comando 106 for ligada (conduzindo). Isso permite que somente células de identificação específicas numa única linha de identificação respondam a sinais de leitura e programação na linha de identificação, enquanto outras células de identificação na mesma linha de identificação não respondem aos sinais de leitura e programação.

A porta da chave de comando 106 forma um capacitância nodal de armazenamento 112 que opera como uma memória para armazenar carga de acordo com a ativação seqüencial do transistor de pré-carga 114 e do transistor de seleção 116. O trajeto dreno-fonte e a porta do transistor de pré-carga são eletricamente acoplados à linha de pré-carga 118 que recebe um sinal de pré-carga. A linha de pré-carga pode ser eletricamente conectada à linha de pré-carga 90 na Fig. 3.

A porta da chave de comando 106 é uma entrada de controle que é eletricamente acoplada ao trajeto dreno-fonte do transistor de pré-carga 114 e do trajeto dreno-fonte do transistor de seleção 116. A porta do transistor de seleção é eletricamente acoplada à linha de seleção 120 que recebe um sinal de seleção. O transistor de seleção pode ser eletricamente conectado à linha de seleção (92 na Fig. 3). A capacitância nodal de armazenamento 112 é mostrada em linhas tracejadas, já que faz parte da chave de comando 106. Alternativamente, um capacitor separado da chave de comando pode ser usado para armazenar carga.

A célula de identificação também inclui um primeiro transistor 122, um segundo transistor 124 e um terceiro transistor 126 com trajetos dreno-fonte que são eletricamente acoplados paralelamente. A combinação paralela desses três transistores é eletricamente acoplada entre o trajeto dreno-fonte do transistor de seleção 116 e a referência 110. O circuito serial incluindo o transistor de seleção acoplado à combinação paralela do primeiro, segundo e terceiro transistores é eletricamente acoplado através da capacitância nodal 112

da chave de comando 106.

As portas do primeiro, segundo e terceiro transistores 122, 124, e 126 são eletricamente acopladas a três das linhas de dados do grupo de disparo associado (82 na Fig.3). As linhas de dados assim conectadas podem ser qualquer grupo exclusivo de três das oito linhas de dados D1-D8 associadas com o grupo de disparo correspondente. Conforme mostrado na Fig.4, as linhas de dados podem ser as que são designadas D1-D3 no grupo de disparo 82 na Fig.3.

O sinal de pré-carga pode ser o sinal de pré-carga provido na linha de pré-carga 90a (denominada PRE 1) para o grupo de disparo 82, e o sinal de seleção pode ser o sinal selecionado provido na linha de seleção 92a (denominada SEL 1) para o grupo de disparo 82a na Fig.3. Para programar o elemento de memória 103, a célula de identificação 100 recebe a sinalização de habilitação, incluindo o sinal de pré-carga, o sinal de seleção e os sinais de dados D1-D3 para ligar a chave de comando 106. A linha de identificação 102 provê o sinal de programação no sinal de identificação para o elemento de memória. O sinal de programação provê uma tensão relativamente alta (ex: 16 volts) através do elemento de memória para a chave de comando condutora e referência 110. Essa alta tensão altera o estado do elemento de memória de um estado de baixa resistividade para um estado de alta resistividade mediante queima do fusível 104.

Para ler o estado do elemento de memória 103, a célula de identificação 100 recebe sinal de habilitação, incluindo o sinal de pré-carga, sinal de seleção e os sinais de dados D1-D3 para ligar a chave de comando 106. A linha de identificação 102 provê o sinal de leitura no sinal de identificação para o elemento de memória. O sinal de leitura provê uma corrente através do elemento de memória para a chave de comando condutora 106 e referência 110. A tensão presente na linha de identificação pode ser detectada para determinar o estado de resistividade do

elemento de memória. Em uma concretização, determina-se que o elemento de memória encontra-se no estado de alta resistividade se a resistência for maior que cerca de 1000 ohms (ou seja, com o fusível queimado) e no estado de baixa resistividade se a resistência for menor que

5 cerca de 400 ohms (ou seja, com o fusível intacto).

Utilizando a configuração da Fig.4, cada célula de identificação pode ser individualmente habilitada, podendo assim ser programada individualmente. Da mesma

10 forma, já que as células de identificação podem ser lidas individualmente, as combinações utilizadas para armazenar dados são bastante aumentadas. Por exemplo, uma célula de identificação única pode ser utilizada em combinações múltiplas que representam, cada uma, informações

15 diferentes.

Com três dos oito sinais de dados D1-D8 selecionando cada célula de identificação 100 numa pluralidade de células de identificação, até cinqüenta e seis células de identificação diferentes podem ser selecionadas através

20 de combinações de três dos oito sinais de dados. Assim, com uma linha de pré-carga, uma linha de seleção, oito linhas de dados, e uma linha de identificação, o circuito pode controlar cinqüenta e seis bits de informação, ou cerca de 5.1 bits de célula de identificação por linha de

25 controle. Alternativamente, cada célula de identificação pode ser configurada para responder a qualquer número apropriado de sinais de dados, tais como dois ou quatro ou mais sinais de dados.

Deve-se observar que, embora a Figura 4 descreva o uso de uma linha de identificação única 102 que é acoplada a

30 cada uma das células de identificação 100, mais que uma linha de identificação pode ser utilizada, permitindo assim um número maior de células de identificação. Da mesma forma, o número de células de identificação que são

35 providas pode ser maior ou menor que 56 dependendo de fatores tais como tamanho da matriz, os parâmetros de operação do dispositivo de ejeção de fluido, ou outras

considerações. Da mesma forma, o número de células de identificação que são codificadas com informações pode ser menor que o número total de células de identificação na matriz.

5 Embora a configuração de célula de identificação descrita acima possa ser utilizada numa variedade de formas para armazenar informações de identificação na cabeça de impressão, os fusíveis apresentam algumas desvantagens, conforme observado anteriormente. O inventor reconheceu
10 que a memória somente de leitura eletronicamente programável, ou EPROM, pode ser desejável para eliminar os fusíveis em circuitos NMOS, tal como em cabeças de impressão a jato de tinta e outras aplicações. As células EPROM não incluem fusíveis e apresentam diversas
15 vantagens sobre os bits NMOS.

A Figura 5 mostra um diagrama esquemático de uma célula ou bit EPROM típico 210. Uma célula EPROM geralmente inclui uma porta de entrada 212 (também denominada porta de controle), uma porta flutuante 214, e um substrato
20 semicondutor 216 que inclui uma fonte 218 e um dreno 220. Conforme mostra a Figura 5, o substrato é provido com regiões dopadas com N+ adjacentes à fonte e ao dreno, respectivamente, e uma região dopada com p 222 entre os mesmos. A porta de controle e a porta flutuante são
25 capacitivamente acopladas juntas, com um material dielétrico 224 entre elas, de forma que a tensão da porta de controle seja acoplada à porta flutuante. Outra camada de material dielétrico 226 está também disposta entre a porta flutuante 214 e o substrato semicondutor
30 216.

Uma polarização de alta tensão no dreno 220 gera elétrons energéticos "quentes". Uma polarização de tensão positiva entre a porta de controle 212 e o dreno arrasta alguns desses elétrons quentes para a porta flutuante 214. À
35 medida que os elétrons são arrastados para a porta flutuante, a tensão limite da célula, ou seja, a tensão necessária para fazer com que a porta/dreno conduza

corrente, aumenta. Se elétrons suficientes forem arrastados para a porta flutuante, tais elétrons bloquearão o fluxo de corrente, de forma que a tensão limite eventualmente aumentará até um nível acima de uma
5 tensão limite (ex: a tensão operacional do circuito). Isso fará com que a célula bloqueie a corrente naquele nível de tensão, o que altera o estado operacional da célula de 1 para zero. Após a programação da célula, um sensor de célula (não mostrado) é utilizado durante a
10 operação normal para detectar o estado da célula EPROM. Devido ao fato de as células EPROM incluírem duas portas em cada local de bit, esses chips demandam mais camadas do que um chip PROM ou NMOS, como é tipicamente utilizado num circuito de cabeça de impressão a jato de tinta. A
15 Figura 6 mostra uma vista em corte transversal das camadas num chip EPROM típico 230. Disposto sobre o substrato de silício semiconductor 232 encontra-se um camada de óxido de porta 236. Disposto sobre a camada de óxido de porta encontra-se uma camada de material de
20 polisilício 238, na qual a porta flutuante (14 na Fig. 5) é formada. Quando apropriadamente dopado, esse material de polisilício funciona como um condutor. A camada de óxido da porta 236 funciona como uma camada dielétrica (26 na Fig. 5) entre a porta flutuante e o substrato
25 semiconductor. Disposta sobre a camada de porta flutuante encontra-se outra camada 240 do material de óxido de porta que provê outra camada dielétrica, sobre a qual encontra-se outra camada de polisilício 242, na qual a porta de controle
30 (12 na Fig.5) é formada. Disposta sobre a camada de porta de controle encontra-se uma ou mais camadas metálicas 248, separadas por outra camada dielétrica 246. As camadas metálicas provêm linhas em fileira e coluna para o circuito EPROM, e que também fazem as diversas conexões
35 elétricas entre a porta de controle, o dreno, e outros componentes do circuito. Essas camadas de circuito num circuito EPROM típico estão

em contraste com as camadas encontradas num circuito de cabeça de impressão a jato de tinta típico. Uma vista em corte transversal das camadas num chip de controle a jato de tinta 250, tal como o que provê o circuito de controle de disparo de jato de tinta mostrado na Fig. 3, é apresentada na Fig. 7. Esse chip inclui um substrato semicondutor 252, sobre o qual encontra-se uma camada de óxido 254 (tal como dióxido de silício, SiO_2), seguido de uma camada de polisilício 256, uma camada dielétrica 258 e então uma camada de Metal 1 260 e uma camada de Metal 2 264, sendo tais camadas metálicas separadas por uma camada dielétrica 262.

As duas camadas metálicas 260, 264 provêm os condutores para as linhas de endereçamento, linhas de dados, linhas de pré-carga, seleção e disparo, e outras conexões do circuito. Será evidente que essa configuração de camada carece de uma camada de polisilício adicional e de um dielétrico de porta que seria necessário para a criação de uma célula EPROM padrão. Tentativas anteriores de implementar EPROMs neste tipo de circuito têm focado sobre a adição de etapas de processo adicionais para acrescentar uma porta flutuante extra e um dielétrico de porta. Outra opção consiste em adicionar um chip EPROM separado. Essas duas opções envolvem complexidade e custos.

Vantajosamente, o inventor desenvolveu uma estrutura acoplada a porta e um método para prover funcionalidade EPROM utilizando as camadas neste chip PROM, sem adicionar camadas de processo e aumentar o custo. A Fig. 8 mostra um diagrama esquemático de um bit EPROM acoplado a porta 270 que pode ser criado utilizando as camadas existentes do chip de controle de caneta de jato de tinta mostrado na Fig. 7. O bit EPROM acoplado a porta compreende dois transistores tendo suas portas flutuantes unidas. O primeiro transistor 272 é um transistor de controle, e o segundo transistor é o transistor EPROM 274. O transistor de controle inclui duas conexões de

controle ou terminais de controle, o primeiro terminal 276 sendo designado Controle 1 e o segundo terminal 278 sendo designado Controle 2.

A porta flutuante 280 do transistor de controle 272 é
5 eletricamente acoplada à porta flutuante 282 do transistor EPROM 274. O transistor EPROM inclui um dreno 284 e uma fonte 286, que podem ser conectados à terra. A tensão da porta flutuante é dependente da capacitância de sobreposição da fonte e dreno do transistor de controle
10 272, e se a porta do transistor de controle está ou não ativada. A capacitância de sobreposição e porta acoplam a tensão no Controle 1 e no Controle 2 à porta flutuante. A capacitância precisa ser grande o bastante para prover adequada tensão de acoplamento à porta flutuante. Um
15 EPROM padrão utiliza a capacitância na camada dielétrica entre a porta de controle e a porta flutuante para acoplar a tensão à porta flutuante. No dispositivo acoplado à porta aqui descrito, a porta para drenar a capacitância de sobreposição entre o Controle 1 276
20 acopla a tensão no Controle 1 à porta flutuante. A capacitância de sobreposição de porta à fonte no Controle 2 278 acopla a tensão no Controle 2 à porta flutuante. O objetivo é encontrar alguma estrutura de capacitância para acoplamento à porta flutuante. Nesta configuração,
25 a camada de óxido de porta (254 na Fig. 7) que provê a capacitância de porta de um transistor padrão é utilizada no sentido inverso para prover essa capacitância.

Essa estrutura acoplada a porta é totalmente compatível com a estrutura de camada de cabeça de impressão mostrada
30 na Fig.7, e somente requer modificação do layout geométrico das diversas camadas de circuito. As portas flutuantes 280, 282 dos transistores de controle e EPROM, bem como a conexão de acoplamento entre elas, podem ser fabricadas na camada de polisilício 256 do circuito de
35 cabeça de impressão. Além disso, essas regiões de porta flutuante na camada de polisilício podem ser eletricamente conectadas pela camada de Metal 1 260. O

acoplamento porta/dreno é feita da região de dreno n+ do substrato 252 até a porta, através da camada de óxido de porta 254. A camada de Metal 1 260 pode ser configurada para conectar a fonte do transistor de controle 272 (Controle 2, 278) ao dreno do transistor EPROM 274 (Dreno 284). Uma característica vantajosa desta configuração é a existência de um acoplamento tanto de fonte como de dreno à porta flutuante. Isso provê acoplamento capacitivo adicional do nodo de controle com a porta flutuante. Em geral, quanto mais capacitivo for o acoplamento, melhor.

Com referência agora à Figura 8, as portas 276, 278 do transistor de controle 272 podem ser unidas, ou o Controle 2 pode ser unido ao dreno do transistor EPROM 274. Para alguma implementação, o Controle1, o Controle 2 e o Dreno podem ser unidos para separar tensões de forma a obter acoplamento mais eficiente. Com o Controle2 278 e o Dreno 284 unidos, a tensão no Dreno pode limitar a tensão no Controle2 e a quantidade de tensão acoplada à porta flutuante 280.

Em uma concretização, um layout eficiente em termos de espaço pode ser obtido unindo o Dreno 284 do transistor EPROM 274 à fonte (Controle 2) 278 do transistor de controle. Caso não se requeira um resistor para limitar a corrente do dreno (ex: para restringir o superaquecimento mediante controle da largura de pulso, ou baseando-se na resistência dos transistores de Selação (quando implementados em série para limitar a corrente), o Controle1, Controle2 e o Dreno podem ser todos unidos em conjunto. Essa configuração provê um alto nível de acoplamento numa área pequena, embora também apresente sensibilidade maior ao excesso de corrente de drenagem e ao superaquecimento.

Alternativamente, o dreno 284 do transistor EPROM 274 pode ser unido à fonte (Controle 2) 278 do transistor de controle 272, com um resistor 277 (mostrado em linhas tracejadas na Fig. 8) entre o Controle1 276 e o Controle2

278 para limitar a corrente de drenagem. Essa configuração pode ser mais robusta em relação a problemas de corrente de drenagem, embora a tensão no nodo de Controle2-Dreno seja menor, provendo menos tensão para a porta flutuante.

Outro método consiste em ligar juntos os terminais 278 e 276 do transistor de controle 272, com um resistor 283 (mostrado em linhas tracejadas na Fig. 8) em série entre eles, e o Dreno 284 do transistor EPROM 274. O resistor limita a corrente para o Dreno, embora a tensão nos nodos designados como Controle1 e Controle2 ainda esteja na tensão máxima para maior acoplamento de tensão à porta flutuante.

A programação desta célula EPROM acoplada a porta 270, como as células EPROM típicas, é realizada aplicando-se um pulso de tensão aos terminais 276, 278 do transistor de controle 272. Isso é realizado com a finalidade de prover uma quantidade de elétrons quentes para a porta flutuante 280. É desejável que a tensão sobre o Dreno 284 esteja próxima da tensão de ruptura do circuito. A tensão de ruptura é a tensão na qual o transistor EPROM 274 começa a conduzir com a porta abaixo da tensão limite (porta em zero volts). Em uma concretização, o inventor programou o circuito EPROM numa tensão de cerca de 16 +/- V, onde o circuito possui uma tensão de ruptura de 15 volts.

Conforme observado acima, o Controle2 278 pode ser unido ao Dreno 284 com um resistor 283 (com uma resistência de, por exemplo, 100 ohm) para limitar a tensão de ruptura. Adicionalmente, o tamanho físico do comprimento do canal (porta) - ou seja, o comprimento do canal sob as portas do transistor EPROM - pode ser manipulado para modificar a tensão de ruptura. Por exemplo, um comprimento de canal menor reduzirá a tensão de ruptura. Em uma concretização, o inventor utilizou um comprimento de porta de 3,0 μm a 3,5 μm , em vez de 4 μm para essa finalidade.

O tempo necessário para programação é a função da tensão

na porta flutuante, da quantidade de elétrons quentes arrastados para a porta flutuante, a alteração na tensão limite desejada, a capacitância estrutural total da porta, e a espessura da camada de óxido da porta (camada 5 254 na Fig. 7). A espessura do óxido de porta determina a porcentagem de elétrons energéticos quentes que podem atingir a porta flutuante 280. Em uma concretização, a tensão na porta flutuante está na faixa de 5 volts a 12 volts, embora outras faixas de tensão possam ser usadas. 10 A tensão na porta flutuante depende da tensão sobre os terminais de controle 276, 278 do transistor de controle 272, e da relação de acoplamento do substrato de silício e das camadas de polisilício (252, 256 respectivamente, na Fig. 7). Embora os elétrons quentes desejados sejam 15 providos com qualquer espessura de óxido de porta, a espessura do óxido de porta será, às vezes fixada para uma dada configuração de chip. Por exemplo, em uma concretização de um chip de controle de cabeça de impressão, a espessura do óxido de porta é fixada em 20 cerca de 700 Å.

A quantidade de elétrons quentes provida durante a programação é maior quando a programação é feita próxima à tensão de ruptura e com corrente maior. Em uma concretização, o inventor programou com uma corrente de 25 25 mA, embora outras correntes também possam ser usadas. O inventor também previu um tensão de programação de 20 mA, por exemplo, embora outras correntes também possam ser usadas. Uma faixa para a tensão limite que o inventor utilizou é de 3 volts a 7 volts, embora outras faixas de 30 tensão limite também possam ser usadas.

Com base nos parâmetros acima, o inventor descobriu que se pode utilizar um tempo de programação de 10 milisegundos. Porém, pode-se também utilizar tempos de programação diferentes, especialmente se os vários 35 parâmetros mencionados acima forem modificados. Por exemplo, o tempo de programação pode variar de menos de 100 μ s até vários segundos (ex: 4 segundos).

A leitura das células EPROM é feita detectando-se a tensão limite através da célula EPROM acoplada a porta 270 utilizando um sensor de célula (não mostrado) em algum lugar do circuito. Pode-se realizar a detecção da
5 tensão limite determinando-se a tensão na porta/dreno e medindo-se a corrente correspondente, ou determinando-se a corrente e medindo-se a tensão. O inventor descobriu que a resistência "on" (ligada) (R_{on}) da célula EPROM modifica-se num fator de cerca de 2 antes e após a
10 programação.

O inventor construiu e testou esse tipo de célula EPROM num laboratório. Na preparação do teste, uma célula modificada foi construída para monitorar a tensão da porta flutuante. Um pulso de tensão foi aplicado à porta
15 e ao dreno para programar a célula EPROM numa tensão limite desejada. Para testar a célula para detectar a tensão da porta, a porta de um segundo transistor de detecção (não mostrado) foi conectada à porta flutuante da célula EPROM. Isso faz com que a tensão de porta do
20 transistor de detecção seja a mesma tensão da porta flutuante. A resistência "on" (ligada) (R_{on}) do segundo transistor é proporcional à tensão de porta. Ao se monitorar a resistência "on" do segundo transistor, a tensão de porta flutuante pode ser determinada.

25 A célula EPROM acoplada a porta mostrada na Fig. 8 pode ser incorporada no sistema de circuitos no qual cada célula de identificação EPROM está associada com um circuito de controle separado, como o da Fig. 4, ou os bits de identificação acoplados a porta podem ser
30 incorporados à série de células de identificação que compartilham o sistema de circuitos de controle. A Figura 9 mostra uma concretização de uma célula EPROM acoplada a porta associada com sistema de circuitos de controle individual. Essa figura mostra uma porção do
35 sistema de circuitos da célula de identificação da Fig.4, com a célula EPROM acoplada a porta 270 inserida no lugar do bit de identificação (103 na Fig. 4). Tal configuração

proverá uma linha de controle por célula, com a operação de cada célula EPROM sendo controlada por um transistor de controle individual. Esse tipo de configuração possui um tamanho físico maior do que a disposição de circuitos compartilhados, sendo, porém, similar aos mesmos esquemas de controle atualmente utilizados com fusíveis.

5

Conforme mostra a Fig. 9, a linha de identificação 102 é conectada às portas do transistor de controle 272 e ao dreno do transistor EPROM 274, e a fonte 286 do transistor EPROM é acoplada ao dreno da chave de comando 106, que tem sua fonte acoplada à terra 110. Uma porta mais estreita 282a pode ser provida no transistor EPROM 274 para prover tensão de ruptura menor. Isso permite que a célula EPROM acoplada a porta obtenha uma

10

quantidade adequada de elétrons quentes no transistor EPROM sem exceder as tensões de ruptura de outros transistores no circuito. Conforme discutido acima com respeito à Figura 8, um resistor 283 (ex: de cerca de 100 ohms) pode ser adicionado entre o dreno 284 do transistor EPROM 274 e a fonte 278 do transistor de controle 272, ou um resistor 277 pode ser colocado entre a fonte do transistor de controle e o dreno 276 do transistor de controle. O método selecionado dependerá das decisões de layout e da técnica utilizada para

15

controlar a corrente do dreno.

20

Com referência novamente à Fig. 9, quando o transistor 106 é ligado, a fonte do transistor EPROM 274 fica essencialmente ligada à terra, e a célula EPROM funciona conforme descrito para a célula na Fig. 8. Uma tensão na linha ID 102 acopla-se através do óxido de porta do transistor de controle 272 à porta flutuante (280/282 na Fig. 8). Uma alta tensão (16V) programará o EPROM. Uma tensão mais baixa será usada para leitura, detectando-se a tensão limite ou a resistência "on". Se o transistor

25

106 estiver desligado, qualquer tensão aplicada à linha ID não terá um trajeto à terra, e a célula EPROM não será afetada.

30

35

A Figura 10 mostra um diagrama esquemático parcial de uma série ("array") EPROM 300 que pode ser produzida utilizando-se a célula EPROM acoplada a porta aqui descrita. Nesta configuração, uma série de bits de identificação EPROM acoplados a porta compartilham o sistema de circuitos de controle. Nesta série, uma pluralidade de células EPROM acopladas a porta 270 são dispostas em fileiras e colunas. A linha de entrada de cada célula EPROM ligada a porta é unida à tensão de entrada V_{in} (designada em 304) através da linha de entrada 308. A linha fonte 286 de cada transistor EPROM é unida ao dreno de um transistor em fileira 310. Os transistores em fileira são unidos através de suas fontes 312 aos drenos de transistores de coluna 314. Se desejado, um resistor limitador de corrente de dreno (não mostrado) pode ser adicionado à célula EPROM, conforme acima descrito com respeito à Fig.9. Em vez de um resistor individual para cada célula acoplada a porta, um resistor simples 322 (mostrado em linhas tracejadas na Fig. 10) pode ser provido para alimentar todos os transistores em paralelo. Esse resistor pode ser conectado entre a tensão V_{in} e o dreno do transistor EPROM (284 na Fig. 8), com uma linha única de V_{in} para o resistor, e linhas separadas 324 (mostradas em linhas tracejadas na Fig. 10) estendendo-se do resistor para os drenos de cada transistor EPROM na série. A conexão entre a fonte e o dreno do transistor de controle EPROM 272 seria então removida, e todas as conexões de controle transistor-dreno da célula EPROM 270 seriam unidas diretamente à linha de entrada 308.

As linhas em fileira, designadas 316a para a Fileira 1, 316b para a Fileira 2, etc, conectam-se às portas de todos os transistores de seleção em fileira 310 numa dada fileira. As fontes 312 de todos os transistores em fileira numa dada coluna são conectadas ao dreno do transistor de coluna 314 para aquela coluna. As portas 318 de cada transistor de coluna são conectadas a uma

fonte de tensão (não mostrada) através de linhas em coluna (não mostradas). As fontes 320 dos transistores em coluna são conectadas a uma tensão comum, tal como terra. Os transistores em coluna são denominados 314a para a Coluna 1, 314b para a Coluna 2, e assim por diante.

Os transistores em fileira 310 e os transistores em coluna 314 permitem a seleção das células EPROM específicas acopladas a porta, tanto para programação como para leitura. Os transistores em coluna são transistores normais, e as interconexões a esses transistores podem ser fabricadas na camada de Metal 1 (260 na Fig.7). Algumas vantagens deste circuito são que ele é mais compacto do que a implementação de células de identificação com sistema de circuitos de controle separado, e não requer a camada de Metal 2 e suas normas de layout associadas. Adicionalmente, o tamanho da série EPROM acoplada a porta 300 não é limitado pela configuração do sistema de circuito de controle de célula de disparo da cabeça de impressão (80 na Fig. 3). Essa série pode ser tão grande ou tão pequena, conforme desejado, independentemente do número de linhas de dados associadas com o circuito de controle de célula de disparo.

Para programar uma célula da série 300, a célula é selecionada aplicando-se uma tensão a uma linha em fileira (ex: 316a) e uma linha em coluna (ex: à porta do transistor em coluna 314a), e então um pulso de tensão relativamente alto V_{in} (ex: 16V) é aplicado. Para detectar a condição da célula, um pulso de tensão de entrada mais baixa V_{in} (ex: 5V) é aplicado da mesma forma, e a corrente é monitorada. Nesta série, não há alta tensão pelo dreno até a fonte do transistor EPROM, exceto se programado. Vantajosamente, não há problemas de acoplamento de tensão de dreno à porta, uma vez que o dreno e a porta dos transistores EPROM comutam juntos. Além disso, o acoplamento de dreno à porta é efetivamente vantajoso, uma vez que aumenta o acoplamento de tensão à

porta.

O inventor descobriu que o tamanho dos transistores de seleção em fileira 316 é significativo, já que devem manipular a corrente de programação, tal como 20 mA, 25mA ou mais elevada. Para essa finalidade, o inventor utilizou transistores de seleção em fileira com uma largura de 150 μm . Será óbvio que tamanhos menores podem ser usados para reduzir a corrente de programação, e tamanhos maiores serão necessários para correntes mais altas.

Em operação, um sinal em fileira liga todos os transistores de controle em fileira 316, naquela fileira. Um sinal de coluna liga um transistor de controle em coluna selecionado 314. Uma tensão de entrada V_{in} é então aplicada, e somente a célula 270 com seu transistor tanto em fileira como em coluna ligados terá uma tensão total através dela. Todas as outras células terão uma fonte de flutuação do transistor EPROM. Ou seja, a fonte do transistor EPROM não será conduzida a nenhuma tensão fixada, mas apenas flutuará às tensões existentes em outros terminais. Não haverá mais tensão pelo transistor EPROM.

Uma série EPROM pode ser configurada na forma descrita acima para uso ao se prover bits ID de caneta numa cabeça de impressão a jato de tinta. Nesta configuração, os sinais em fileira e coluna podem ser supridos pelo registrador de mudança do circuito de controle de caneta de impressão. Ou seja, em vez de acionar as linhas em fileira e em coluna individualmente, os respectivos valores podem ser transferidos para o registrador de mudança e acionados a partir das saídas do registrador de mudança. O registrador de mudança endereça as seleções de fileira e coluna da série 2x10. Será óbvio para os habilitados na técnica de projeto de semicondutores que a configuração geométrica do sistema de circuitos pode ser configurada de diversas formas.

O inventor construiu e programou uma série (array) de 4

bits baseada no projeto acima. Após a programação, as células EPROM mantiveram sua carga por mais de um ano.

A confiabilidade e longevidade da célula EPROM acoplada a porta aqui descrita depende de diversos fatores. Devido

5 ao fato de a estrutura ser diferente da configuração típica de célula EPROM, alguns aspectos do projeto resultante afetam sua robustez. Por exemplo, o tamanho maior da porta flutuante (280 na Fig. 8) pode permitir uma área maior para a corrente de fuga. Adicionalmente, o
10 óxido de porta (254 na Fig. 7) não é processado para a corrente de fuga mínima absoluta.

Adicionalmente, o nivelamento das camadas pode afetar seu desempenho. Leves ondulações nas superfícies da camada e variações na espessura das diferentes camadas podem levar
15 a concentrações e vazamentos de carga entre as camadas.

Num circuito de controle de caneta configurado com as camadas do chip PROM mostrado na Fig. 7, por exemplo, a espessura e o nivelamento da camada de polisilício 256 e da camada dielétrica adjacente 254 não são tão críticas
20 para operação do circuito PROM. Esse fator afeta o nível de controle de qualidade aplicado à formação dessas camadas. Porém, num circuito EPROM, esses fatores têm um efeito maior.

Ao mesmo tempo, existem outros fatores que afetam os
25 fusíveis e que não afetam os EPROMs, ou que não os afetam de alguma forma ou na mesma medida. Conforme acima observado, os fusíveis apresentam diversas desvantagens que são com freqüência incômodas. Acredita-se que os EPROMs serão finalmente mais confiáveis do que os
30 fusíveis na aplicação aqui descrita. Quando as possíveis limitações da célula EPROM acoplada a porta aqui descritas puderem ser toleradas, essa configuração pode ser útil sem a necessidade de aumentar o controle de qualidade. E isso é verdadeiro para canetas de impressão
35 a jato de tinta. A vida de projeto para uma caneta de impressão a jato de tinta é geralmente de cerca de 18 meses, principalmente porque os cartuchos de tinta são

geralmente vendidos logo após a fabricação e a caneta de impressão então se desgasta. Conseqüentemente, se as células EPROM puderem confiavelmente manter sua carga por tal período de tempo, há pouca probabilidade de o dispositivo não funcionar, conforme se pretende. Porém, essa mesma estrutura pode ser efetivamente utilizada em outras aplicações onde se deseja maior confiabilidade, exercendo controle maior sobre o nivelamento e espessura das camadas.

10 A estrutura EPROM acoplada a porta aqui descrita pode substituir fusíveis em circuitos de controle de caneta de jato de tinta, sem acréscimo de camadas de processo ou aumentos de custo. Essa configuração provê células que são maiores do que as células EPROM convencionais, porém
15 menores que os fusíveis.

As células de identificação acopladas a porta podem ser usadas para armazenar uma ampla variedade de informações de identificação indicando características ou outras informações a respeito da matriz de cabeça de impressão. Por exemplo, uma impressora empregando uma cabeça de impressão tendo células de identificação EPROM pode utilizar as informações de identificação para uma ampla variedade de finalidades para otimizar a qualidade de impressão ou executar outras funções. Por exemplo, as
20 células de identificação selecionadas podem armazenar informações de identificação acerca da matriz de cabeça de impressão ou a respeito do cartucho ou caneta de tinta no qual a matriz de cabeça de impressão é inserida, tais como informações indicando um nível de detecção de falta de tinta.
30

As células de identificação podem também armazenar informações de identificação indicando um valor de resistência à sensibilidade térmica (TSR) para determinar a temperatura da cabeça de impressão. As células de
35 identificação selecionadas podem armazenar informações de identificação indicando um número de unicidade de cabeça de impressão para identificar e dar resposta

adequada à cabeça de impressão. As células de identificação podem ser usadas para armazenar informações de identificação indicando um peso de gota de tinta para uma cabeça de impressão. Uma impressora pode responder pelos valores de peso de gota armazenados em células de identificação selecionadas e pelas informações do nível de detecção de falta de tinta armazenadas em outras células de identificação selecionadas para determinar os níveis reais de detecção de falta de tinta.

10 A impressora pode também utilizar informações de identificação para fins comerciais, tais como comércio regional, e comércio de fabricante de equipamento original (OEM). Por exemplo, células de identificação selecionadas armazenam informações de identificação

15 indicando uma região de comercialização para o dispositivo de ejeção de fluido. Em uma concretização, as células de identificação selecionadas podem armazenar informações de identificação indicando o vendedor de um dispositivo de ejeção de fluido OEM. As células de

20 identificação selecionadas podem também armazenar informações de identificação indicando se uma impressora OEM está destravada. Por exemplo, a impressora OEM pode responder às informações OEM disponíveis (divulgadas) para destravar uma impressora OEM, de forma que a

25 impressora OEM possa aceitar cabeças de impressão OEM vendidas por uma determinada empresa ou grupo de empresas e cabeças de impressão vendidas por outras empresas que não a determinada empresa ou grupo de empresas, tal como a empresa fabricante original real.

30 As células de identificação selecionadas armazenam informações de identificação indicando o tipo de produto e a revisão de produto de um dispositivo de ejeção de fluido. O tipo de produto e a revisão do produto podem ser usados por uma impressora para apurar características

35 físicas a respeito de uma cabeça de impressão. As características físicas de revisão de produto, tal como o espaçamento entre as colunas dos bicos injetores, que

pode ser alterado em produtos futuros, podem também ser armazenadas em células de identificação selecionadas de uma cabeça de impressão. Nesta concretização, as informações sobre características físicas de revisão de produto podem ser utilizadas pela impressora para ajustar as alterações nas características físicas entre as revisões do produto.

As células EPROM acopladas a porta configuradas desta forma podem também ser usadas para muitas outras finalidades, além das acima citadas. Devido ao fato de a carga sobre a porta flutuante do transistor EPROM (282 na Fig.8) ser cumulativa, essa configuração pode ser usada para armazenar quantidades cumulativas. Por exemplo, numa cabeça de impressão a jato de tinta, as células EPROM acopladas a porta podem ser sucessivamente reprogramadas para rastrear o número de páginas impressas, ou para outras finalidades. Já que a programação de células EPROM modifica a tensão limite da célula EPROM 270, a programação sucessiva dessas células pode ser usada para controlar circuitos análogos, tal como para criar um retardo de tempo variável. Outras aplicações são também possíveis.

Fica entendido que as disposições acima citadas são ilustrativas da aplicação dos princípios da presente invenção. Será óbvio para o habilitado na técnica que numerosas modificações poderão ser feitas sem fugir dos princípios e conceitos da invenção, conforme estabelecem as reivindicações.

REIVINDICAÇÕES

1. Célula EPROM em um circuito de controle de cabeça de impressão, para uma impressora a jato de tinta, o circuito de controle tendo um substrato semiconductor, uma e apenas uma camada de polisilício disposta acima do substrato semiconductor, e uma camada condutiva disposta acima da camada de polisilício, caracterizada pelo fato de compreender:
- 5 um transistor de controle, tendo uma porta flutuante que compreende uma porção da camada de polisilício;
- 10 um transistor EPROM, tendo uma porta flutuante que compreende uma porção da camada de polisilício; e uma interconexão elétrica, compreendendo uma porção da camada condutiva, interconectando a porta flutuante do transistor de controle e a porta flutuante do transistor EPROM.
- 15
2. Célula, de acordo com a reivindicação 1, caracterizada pelo fato de o transistor de controle compreender um primeiro terminal de controle e um segundo terminal de controle, compreendendo ainda uma interconexão elétrica entre o primeiro e segundo terminais de controle.
- 20
3. Célula, de acordo com a reivindicação 2, caracterizada pelo fato de a interconexão elétrica entre o primeiro e segundo terminais de controle compreender uma resistência.
- 25
4. Célula, de acordo com a reivindicação 1, caracterizada pelo fato de o transistor de controle compreender um primeiro terminal de controle e um segundo terminal de controle, e o transistor EPROM compreender um dreno, compreendendo ainda uma interconexão elétrica entre o segundo terminal de controle do transistor de controle e o dreno do transistor EPROM.
- 30
5. Célula, de acordo com a reivindicação 4, caracterizada pelo fato de a interconexão elétrica entre o segundo terminal de controle do transistor de controle e o dreno do transistor EPROM compreender uma resistência.
- 35
6. Célula, de acordo com a reivindicação 1, caracterizada

pelo fato de o transistor de controle compreender um primeiro terminal de controle e um segundo terminal de controle, e o transistor EPROM compreender um dreno, compreendendo ainda uma interconexão elétrica entre o primeiro e o segundo terminais de controle do transistor de controle e o dreno do transistor EPROM.

7. Célula, de acordo com a reivindicação 6, caracterizada pelo fato de a interconexão elétrica entre o primeiro e o segundo terminais de controle do transistor de controle e o dreno do transistor EPROM incluir uma resistência.

8. Célula, de acordo com a reivindicação 1, caracterizada pelo fato de uma carga predeterminada aplicada à porta flutuante do transistor EPROM ser cumulativa, de forma que a célula EPROM possa ser sucessivamente carregada para armazenar valores cumulativos.

9. Célula, de acordo com a reivindicação 1, caracterizada pelo fato de o transistor de controle incluir uma conexão de dreno e o transistor EPROM incluir uma conexão de fonte, e compreender ainda uma linha de entrada, conectada à conexão de dreno do transistor de controle, por meio do que sinais de programação podem ser providos ao transistor EPROM.

10. Célula, de acordo com a reivindicação 9, caracterizada pelo fato de compreender ainda um transistor de comando tendo um dreno conectado à fonte do transistor EPROM, uma porta do transistor de comando estando associada com uma linha de pré-carga, uma linha de seleção, e uma linha de dados de uma série de células de disparo, por meio do que a programação e a leitura da célula EPROM podem ser controladas através de sinais enviados pela linha de entrada e pela linha de pré-carga, linha de seleção e linha de dados.

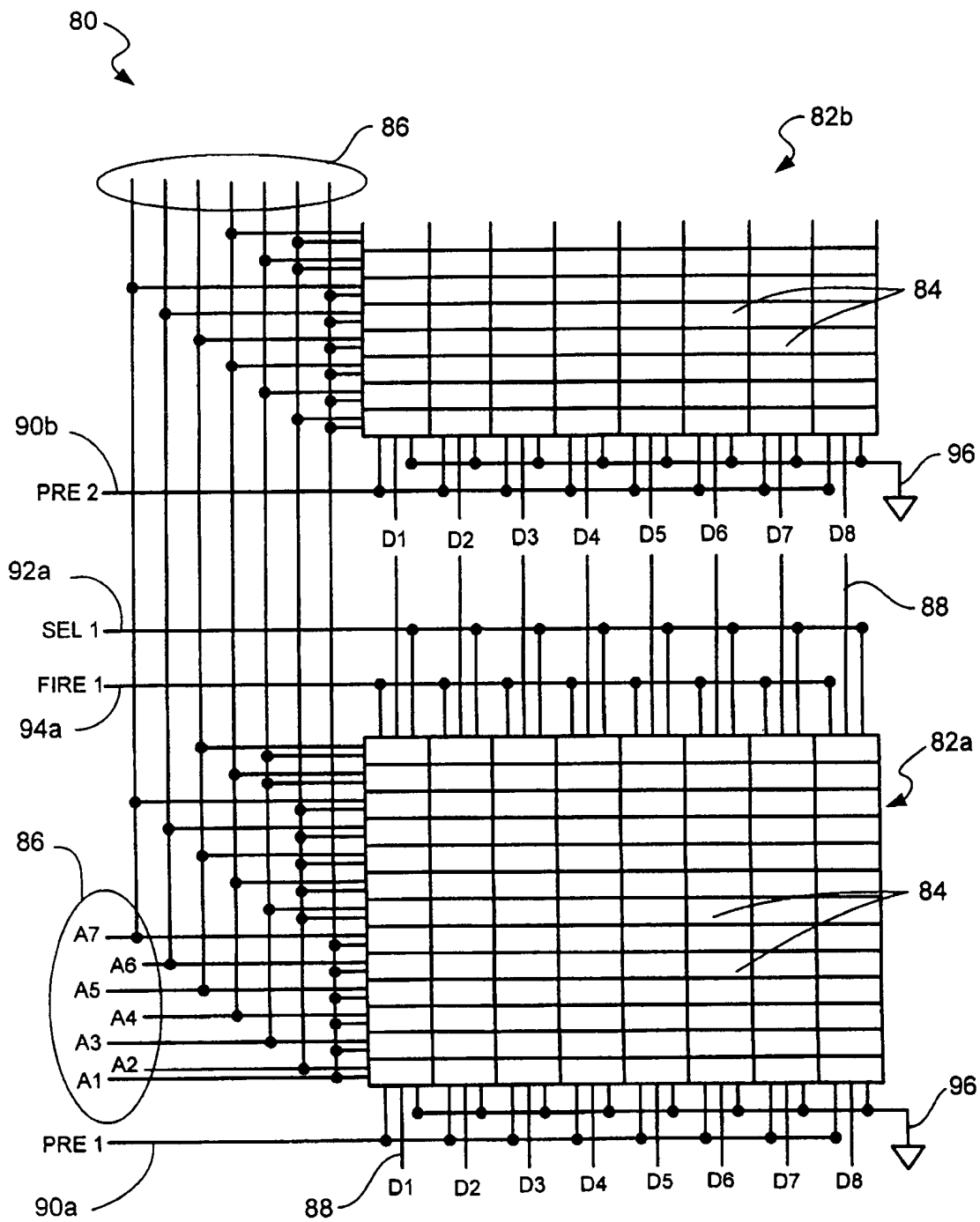


FIG.3

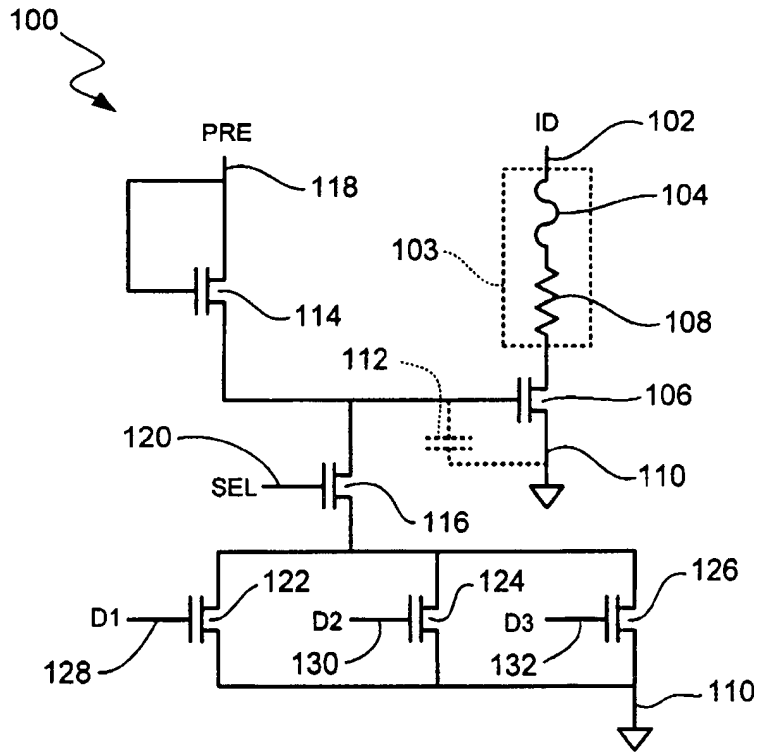


FIG.4

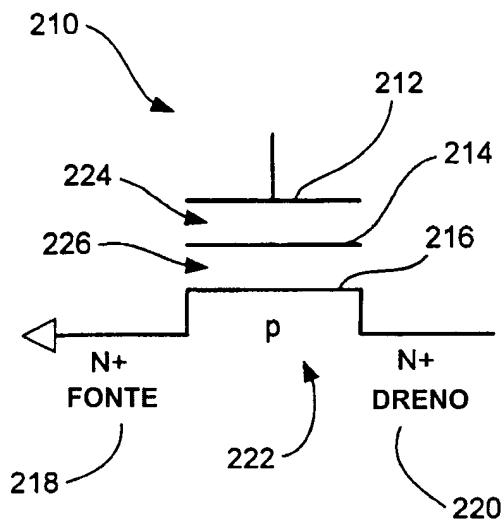


FIG.5

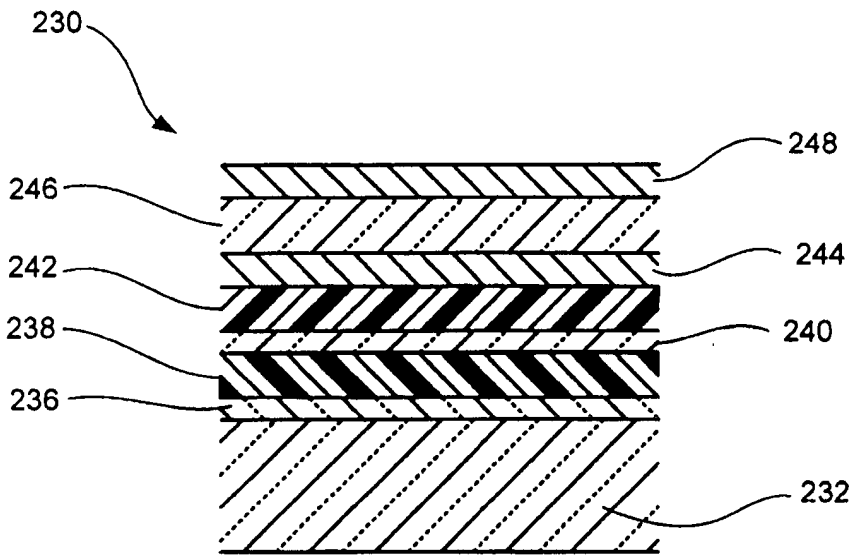


FIG.6

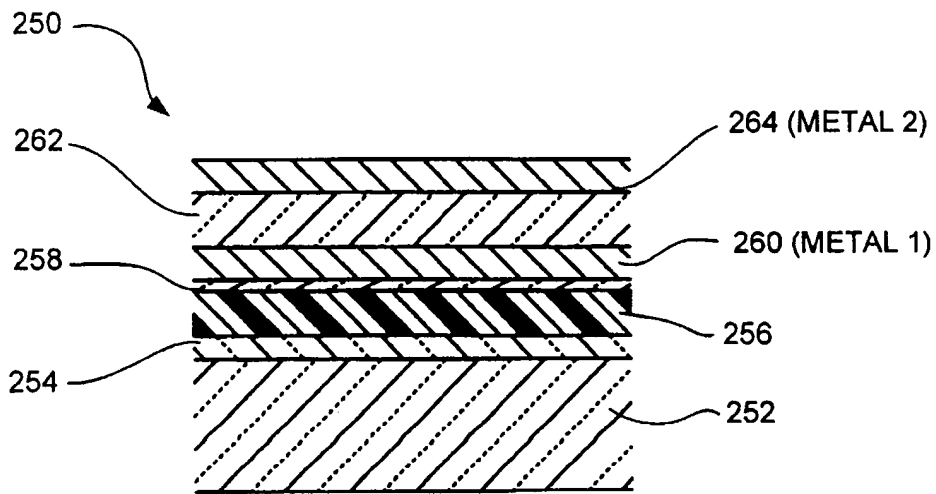


FIG.7

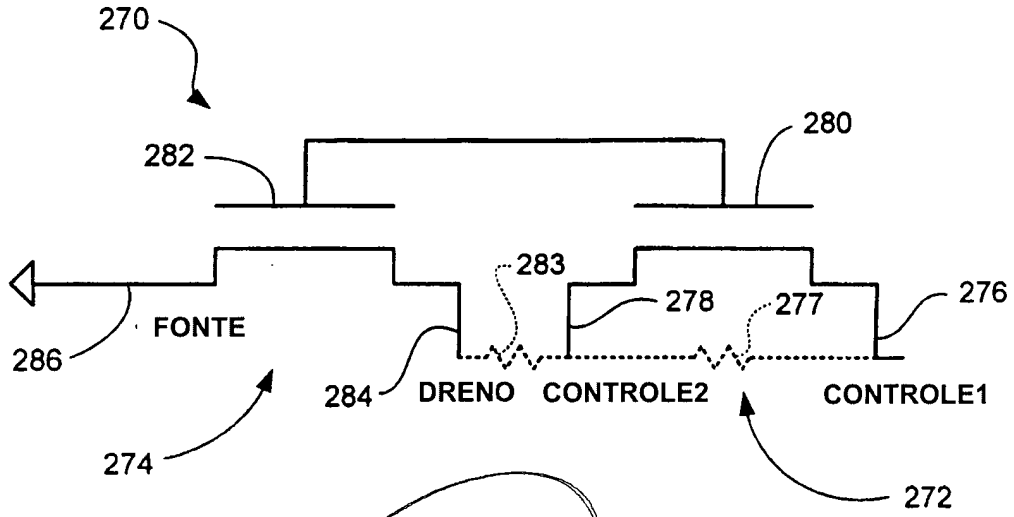


FIG.8

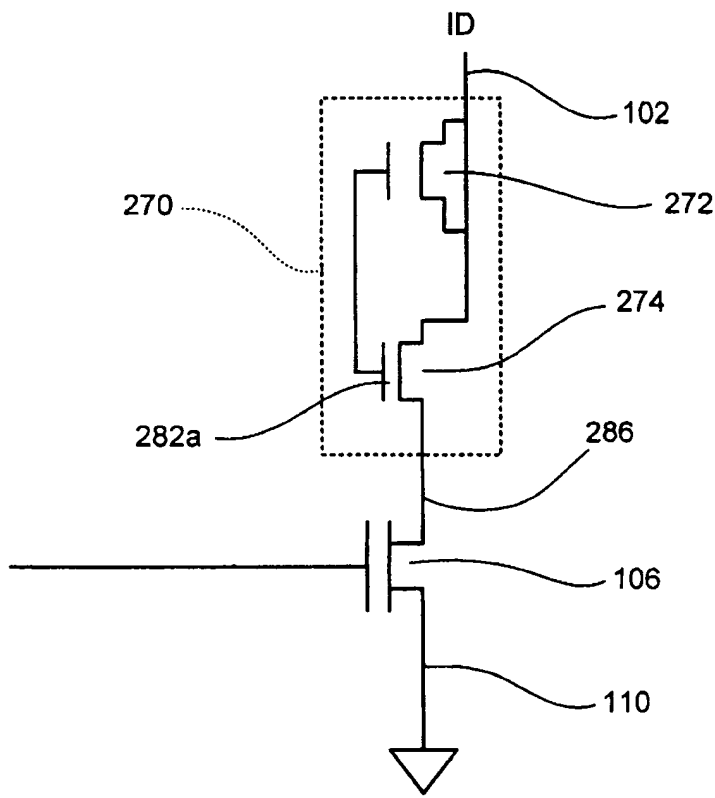


FIG.9

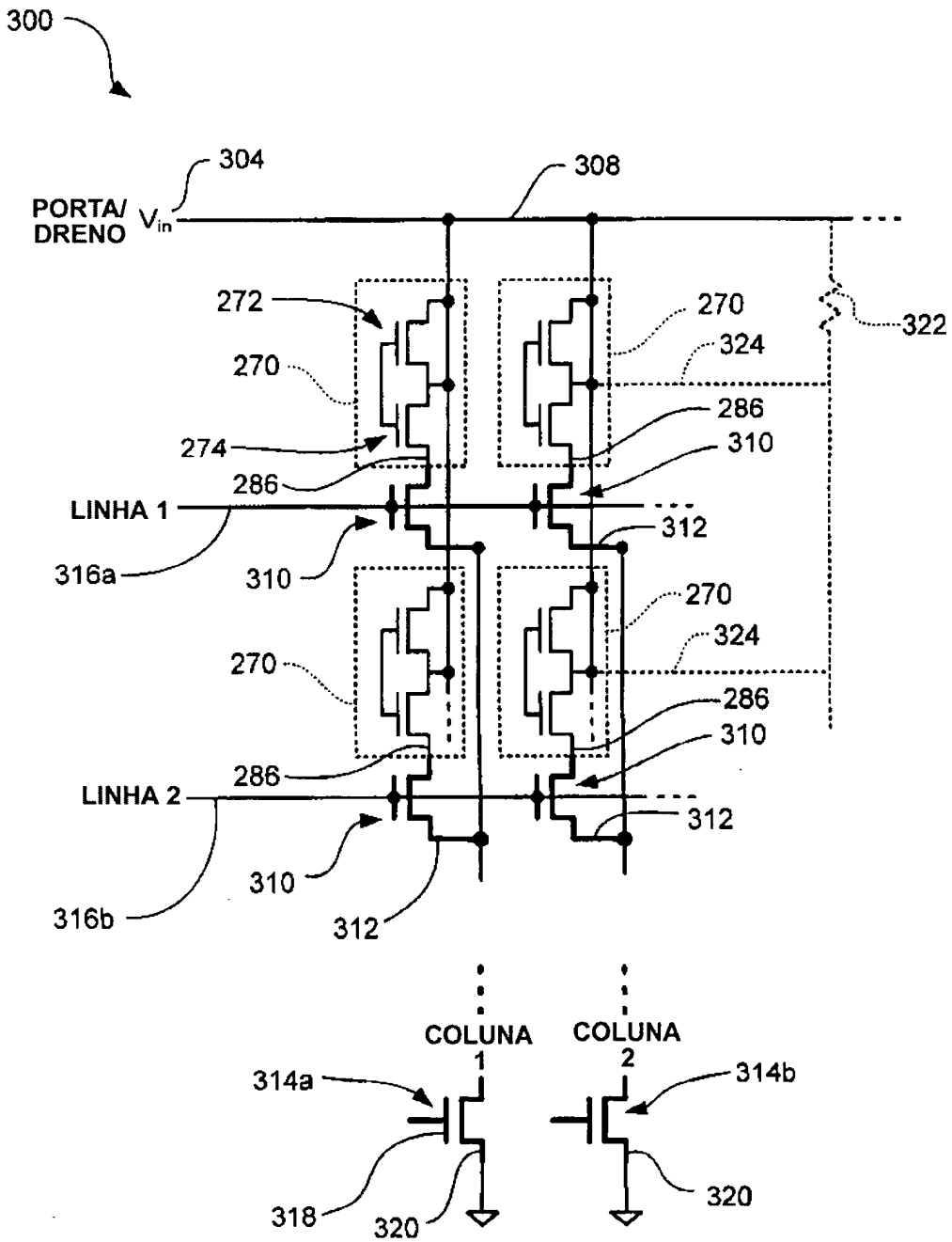


FIG.10

RESUMO

"CÉLULA EPROM EM UM CIRCUITO DE CONTROLE DE CABEÇA DE IMPRESSÃO".

Uma célula EPROM (270) num circuito de controle para uma impressora a jato de tinta, tendo exatamente uma camada de polisilício (256) e uma camada condutiva (260) disposta acima da camada de polisilício, inclui um transistor de controle (272) e um transistor EPROM (274). Os transistores de controle e EPROM possuem, cada um, portas flutuantes (280, 282) compreendendo uma porção da camada de polisilício (256) e uma interconexão elétrica compreendendo uma porção da camada condutiva (260), que interconecta a porta flutuante (280) do transistor de controle (272) e a porta flutuante (282) do transistor EPROM (274).