

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：表示装置

技術分野

[0001] 本開示は、表示装置に関する。

背景技術

[0002] 特許文献 1 には、第 1 透光性基板と、第 1 透光性基板と対向して配置される第 2 透光性基板と、第 1 透光性基板と第 2 透光性基板との間に封入される高分子分散型液晶を有する液晶層と、第 1 透光性基板及び第 2 透光性基板の少なくとも 1 つの側面に対向して配置される少なくとも 1 つの発光部とを備える表示装置が記載されている。

先行技術文献

特許文献

[0003] 特許文献 1：特開 2018-021974 号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献 1 に記載されている表示装置では、表示パネルの一方の面から、反対側の他方の面側の背景を視認可能である。このため、画像の視認性を高めるため、第 1 透光性基板及び第 2 透光性基板に導光する光が、できるだけ遮光されずに放射光として取り出せることが望ましい。

[0005] 本発明の目的は、フィールドシーケンシャル方式で駆動し、表示パネルに表示する画像の視認性を向上できる表示装置を提供することにある。

課題を解決するための手段

[0006] 一態様に係る表示装置は、表示領域に、第 1 方向に間隔をおいて並ぶ複数の信号線と、第 2 方向に間隔をおいて並ぶ複数の走査線と、が設けられたアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間の液晶層と、前記アレイ基板の側面又は前記対向基板の側面に光が入るように配置される光源と、を備え、前記対向基板には、遮光層が設けられ、平面視で、前記

信号線及び前記走査線の一方に前記遮光層が重畳し、前記信号線及び前記走査線の他方に前記遮光層が重ならない非重畳部分がある。

図面の簡単な説明

- [0007] 図1 図1 は、本実施形態に係る表示装置の一例を表す斜視図である。
- [図2] 図2 は、実施形態1 の表示装置を表すブロック図である。
- [図3] 図3 は、実施形態1 のフィールドシーケンシャル方式において、光源が発光するタイミングを説明するタイミングチャートである。
- [図4] 図4 は、画素電極への印加電圧と画素の散乱状態との関係を示す説明図である。
- [図5] 図5 は、図1 の表示装置の断面の一例を示す断面図である。
- [図6] 図6 は、図1 の表示装置の平面を示す平面図である。
- [図7] 図7 は、図5 の液晶層部分を拡大した拡大断面図である。
- [図8] 図8 は、液晶層において非散乱状態を説明するための断面図である。
- [図9] 図9 は、液晶層において散乱状態を説明するための断面図である。
- [図10] 図10 は、画素において、走査線、信号線及びスイッチング素子を示す平面図である。
- [図11] 図11 は、画素において、保持容量層を示す平面図である。
- [図12] 図12 は、画素において、補助金属層及び開口領域を示す平面図である。
- [図13] 図13 は、画素において、画素電極を示す平面図である。
- [図14] 図14 は、画素において、遮光層を示す平面図である。
- [図15] 図15 は、図14 のX V - X V' の断面図である。
- [図16] 図16 は、図14 のX V I - X V I' の断面図である。
- [図17] 図17 は、図14 のX V I I - X V I I' の断面図である。
- [図18] 図18 は、周辺領域の断面図である。
- [図19] 図19 は、実施形態2 の画素において、遮光層を示す平面図である。
- [図20] 図20 は、図19 のX X - X X' の断面図である。
- [図21] 図21 は、実施形態3 の画素において、遮光層を示す平面図である。

[図22]図22は、図21のXXII-XXII'の断面図である。

[図23]図23は、実施形態4の表示装置の平面を示す平面図である。

[図24]図24は、実施形態4の画素において、走査線、信号線及びスイッチング素子を示す平面図である。

[図25]図25は、実施形態4の画素において、遮光層を示す平面図である。

[図26]図26は、図25のXXV-XXV'の断面図である。

発明を実施するための形態

[0008] 本開示を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本開示が限定されるものではない。また、以下に記載した構成要素には、当業者が容易に想定できるもの、実質的に同一のものが含まれる。さらに、以下に記載した構成要素は適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、開示の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本開示の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本開示の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0009] （実施形態1）

図1は、本実施形態に係る表示装置の一例を表す斜視図である。図2は、図1の表示装置を表すブロック図である。図3は、フィールドシーケンシャル方式において、光源が発光するタイミングを説明するタイミングチャートである。

[0010] 図1に示すように、表示装置1は、表示パネル2と、光源3と、駆動回路4とを有する。ここで、表示パネル2の平面の一方向がPX方向とされ、PX方向と直交する方向が第2方向PYとされ、PX-PY平面に直交する方向が第3方向PZとされている。

- [0011] 表示パネル 2 は、アレイ基板 10 と、対向基板 20 と、液晶層 50（図 5 参照）とを備えている。対向基板 20 は、アレイ基板 10 の表面に垂直な方向（図 1 に示す P Z 方向）に対向する。液晶層 50（図 5 参照）は、アレイ基板 10 と、対向基板 20 と、封止部 18 とで、後述する高分子分散型液晶 LC が封止されている。
- [0012] 図 1 に示すように、表示パネル 2 において、画像を表示可能な表示領域 A A と、表示領域 A A の外側の周辺領域 F R と、がある。表示領域 A A には、複数の画素 P i x がマトリクス状に配置されている。なお、本開示において、行とは、一方向に配列される m 個の画素 P i x を有する画素行をいう。また、列とは、行が配列される方向と直交する方向に配列される n 個の画素 P i x を有する画素列をいう。そして、m と n との値は、垂直方向の表示解像度と水平方向の表示解像度に応じて定まる。また、複数の走査線 G L が行毎に配線され、複数の信号線 S L が列毎に配線されている。
- [0013] 光源 3 は、複数の発光部 31 を備えている。図 2 に示すように、光源制御部 32 は、駆動回路 4 に含まれる。なお、光源制御部 32 は、駆動回路 4 の回路とは別の回路にしてもよい。発光部 31 と、光源制御部 32 とは、アレイ基板 10 内の配線で電氣的に接続されている。
- [0014] 図 1 に示すように、駆動回路 4 は、アレイ基板 10 の表面に固定されている。図 2 に示すように、駆動回路 4 は、信号処理回路 41、画素制御回路 42、ゲート駆動回路 43、ソース駆動回路 44 及び共通電位駆動回路 45 を備えている。アレイ基板 10 は、対向基板 20 よりも X Y 平面の面積が大きく、対向基板 20 から露出したアレイ基板 10 の張り出し部分に、駆動回路 4 が設けられる。
- [0015] 信号処理回路 41 には、外部の上位制御部 9 の画像出力部 91 から、フレキシブル基板 92 を介して、入力信号（R G B 信号など）V S が入力される。
- [0016] 信号処理回路 41 は、入力信号解析部 411 と、記憶部 412 と、信号調整部 413 とを備える。入力信号解析部 411 は、外部から入力された第 1

入力信号 V_S に基づいて第2入力信号 V_{CS} を生成する。

[0017] 第2入力信号 V_{CS} は、第1入力信号 V_S に基づいて、表示パネル2の各画素 P_{ix} にどのような階調値を与えるかを定める信号である。言い換えると、第2入力信号 V_{CS} は、各画素 P_{ix} の階調値に関する階調情報を含む信号である。

[0018] 信号調整部413は、第2入力信号 V_{CS} から第3入力信号 V_{CSA} を生成する。信号調整部413は、第3入力信号 V_{CSA} を画素制御回路42へ送出し、光源制御信号 $LCSA$ を光源制御部32へ送出する。光源制御信号 $LCSA$ は、例えば、画素 P_{ix} への入力階調値に応じて設定される発光部31の光量の情報を含む信号である。例えば、暗い画像が表示される場合、発光部31の光量は小さく設定される。明るい画像が表示される場合、発光部31の光量は大きく設定される。

[0019] そして、画素制御回路42は、第3入力信号 V_{CSA} に基づいて水平駆動信号 HDS と垂直駆動信号 VDS とを生成する。本実施形態では、フィールドシーケンシャル方式で駆動されるので、水平駆動信号 HDS と垂直駆動信号 VDS とが発光部31が発光可能な色毎に生成される。

[0020] ゲート駆動回路43は水平駆動信号 HDS に基づいて1垂直走査期間内に表示パネル2の走査線 GL を順次選択する。走査線 GL の選択の順番は任意である。

[0021] ソース駆動回路44は垂直駆動信号 VDS に基づいて1水平走査期間内に表示パネル2の各信号線 SL に各画素 P_{ix} の出力階調値に応じた階調信号を供給する。

[0022] 本実施形態において、表示パネル2はアクティブマトリクス型パネルである。このため、平面視で第2方向 P_Y に延在する信号（ソース）線 SL 及び第1方向 P_X に延在する走査（ゲート）線 GL を有し、信号線 SL と走査線 GL との交差部にスイッチング素子 Tr を有する。

[0023] スwitching素子 Tr として薄膜トランジスタが用いられる。薄膜トランジスタの例としては、ボトムゲート型トランジスタ又はトップゲート型トラ

ンジスタを用いてもよい。スイッチング素子 T_r として、シングルゲート薄膜トランジスタを例示するが、ダブルゲートトランジスタでもよい。スイッチング素子 T_r のソース電極及びドレイン電極のうち一方は信号線 SL に接続され、ゲート電極は走査線 GL に接続され、ソース電極及びドレイン電極のうち他方は、後述する高分子分散型液晶 LC の容量の一端に接続されている。高分子分散型液晶 LC の容量は、一端がスイッチング素子 T_r に画素電極 PE を介して接続され、他端が共通電極 CE を介してコモン電位配線 $COML$ に接続されている。また、画素電極 PE と、コモン電位配線 $COML$ に電氣的に接続されている保持容量電極 IO との間には、保持容量 HC が生じる。なお、コモン電位配線 $COML$ は、共通電位駆動回路45より供給される。

[0024] 発光部31は、第1色（例えば、赤色）の発光体33Rと、第2色（例えば、緑色）の発光体33Gと、第3色（例えば、青色）の発光体33Bを備えている。光源制御部32は、光源制御信号 $LCSA$ に基づいて、第1色の発光体33R、第2色の発光体33G及び第3色の発光体33Bのそれぞれを時分割で発光するように制御する。このように、第1色の発光体33R、第2色の発光体33G及び第3色の発光体33Bは、フィールドシーケンシャル方式で駆動される。

[0025] 図3に示すように、第1サブフレーム（第1所定時間） RF において、第1色の発光期間 RON で第1色の発光体33Rが発光するとともに、1垂直走査期間 $GateScan$ 内に選択された画素 Pix が光を散乱させて表示する。表示パネル2全体では、1垂直走査期間 $GateScan$ 内に選択された画素 Pix に、上述した各信号線 SL に各画素 Pix の出力階調値に応じた階調信号が供給されていれば、第1色の発光期間 RON において第1色のみ点灯している。

[0026] 次に、第2サブフレーム（第2所定時間） GF において、第2色の発光期間 GON で第2色の発光体33Gが発光するとともに、1垂直走査期間 $GateScan$ 内に選択された画素 Pix が光を散乱させて表示する。表示パ

ネル2全体では、1垂直走査期間GateScan内に選択された画素Pixelに、上述した各信号線SLに各画素Pixelの出力階調値に応じた階調信号が供給されていれば、第2色の発光期間GONにおいて第2色のみ点灯している。

[0027] さらに、第3サブフレーム（第3所定時間）BFにおいて、第3色の発光期間BONで第3色の発光体33Bが発光するとともに、1垂直走査期間GateScan内に選択された画素Pixelが光を散乱させて表示する。表示パネル2全体では、1垂直走査期間GateScan内に選択された画素Pixelに、上述した各信号線SLに各画素Pixelの出力階調値に応じた階調信号が供給されていれば、第3色の発光期間BONにおいて第3色のみ点灯している。

[0028] 人間の眼には、時間的な分解能の制限があり、残像が発生するので、1フレーム（1F）の期間に3色の合成された画像が認識される。フィールドシーケンシャル方式では、カラーフィルタを不要とすることができ、カラーフィルタでの吸収ロスが低減するので、高い透過率を実現できる。カラーフィルタ方式では、第1色、第2色、第3色毎に画素Pixelを分割したサブピクセルで一画素を作るのに対し、フィールドシーケンシャル方式では、このようなサブピクセル分割をしなくてもよい。なお、第4サブフレームをさらに有し、第1色、第2色及び第3色とは異なる第4色を発光するようにしてもよい。

[0029] 図4は、画素電極への印加電圧と画素の散乱状態との関係を示す説明図である。図5は、図1の表示装置の断面の一例を示す断面図である。図6は、図1の表示装置の平面を示す平面図である。図5は、図6のV-V'断面である。図7は、図5の液晶層部分を拡大した拡大断面図である。図8は、液晶層において非散乱状態を説明するための断面図である。図9は、液晶層において散乱状態を説明するための断面図である。

[0030] 1垂直走査期間GateScan内に選択された画素Pixelに、上述した各信号線SLに各画素Pixelの出力階調値に応じた階調信号が供給されてい

れば、階調信号に応じて画素電極 P E への印加電圧が変わる。画素電極 P E への印加電圧が変わると、画素電極 P E と、共通電極 C E との間の電圧が変化する。そして、図 4 に示すように、画素電極 P E への印加電圧に応じて、画素 P i x 毎の液晶層 5 0 の散乱状態が制御され、画素 P i x 内の散乱割合が変化する。

[0031] 図 4 に示すように、画素電極 P E への印加電圧が飽和電圧 V_{sat} 以上となると、画素 P i x 内の散乱割合の変化が小さくなる。そこで、駆動回路 4 は、飽和電圧 V_{sat} よりも低い電圧範囲 V_{dr} において、垂直駆動信号 V_{DS} に応じた画素電極 P E への印加電圧を変化させる。

[0032] 図 5 及び図 6 に示すように、アレイ基板 1 0 は、第 1 主面 1 0 A、第 2 主面 1 0 B、第 1 側面 1 0 C、第 2 側面 1 0 D、第 3 側面 1 0 E 及び第 4 側面 1 0 F を備える。第 1 主面 1 0 A と第 2 主面 1 0 B とは、平行な平面である。また、第 1 側面 1 0 C と第 2 側面 1 0 D とは、平行な平面である。第 3 側面 1 0 E と第 4 側面 1 0 F とは、平行な平面である。

[0033] 図 5 及び図 6 に示すように、対向基板 2 0 は、第 1 主面 2 0 A、第 2 主面 2 0 B、第 1 側面 2 0 C、第 2 側面 2 0 D、第 3 側面 2 0 E 及び第 4 側面 2 0 F を備える。第 1 主面 2 0 A と第 2 主面 2 0 B とは、平行な平面である。第 1 側面 2 0 C と第 2 側面 2 0 D とは、平行な平面である。第 3 側面 2 0 E と第 4 側面 2 0 F とは、平行な平面である。

[0034] 図 5 及び図 6 に示すように、光源 3 は、対向基板 2 0 の第 2 側面 2 0 D に対向する。光源 3 は、サイド光源と呼ばれることもある。図 5 に示すように、光源 3 は、対向基板 2 0 の第 2 側面 2 0 D へ光源光 L を照射する。光源 3 と対向する対向基板 2 0 の第 2 側面 2 0 D は、光入射面となる。

[0035] 図 5 に示すように、光源 3 から照射された光源光 L は、アレイ基板 1 0 の第 1 主面 1 0 A 及び対向基板 2 0 の第 1 主面 2 0 A で反射しながら、第 2 側面 2 0 D から遠ざかる方向（第 2 方向 P Y）に伝播する。アレイ基板 1 0 の第 1 主面 1 0 A 又は対向基板 2 0 の第 1 主面 2 0 A から外部へ光源光 L が向かうと、屈折率の大きな媒質から屈折率の小さな媒質へ進むことになるので

、光源光 L がアレイ基板 10 の第 1 主面 $10A$ 又は対向基板 20 の第 1 主面 $20A$ へ入射する入射角が臨界角よりも大きければ、光源光 L がアレイ基板 10 の第 1 主面 $10A$ 又は対向基板 20 の第 1 主面 $20A$ で全反射する。

[0036] 図 5 に示すように、アレイ基板 10 及び対向基板 20 の内部を伝播した光源光 L は、散乱状態となっている液晶がある画素 P_{ix} で散乱され、散乱光の入射角が臨界角よりも小さな角度となって、放射光 68 、 $68A$ がそれぞれ対向基板 20 の第 1 主面 $20A$ 、アレイ基板 10 の第 1 主面 $10A$ から外部に放射される。対向基板 20 の第 1 主面 $20A$ 、アレイ基板 10 の第 1 主面 $10A$ からそれぞれ外部に放射された放射光 68 、 $68A$ は、観察者に観察される。以下、図 7 から図 9 を用いて、散乱状態となっている高分子分散型液晶と、非散乱状態の高分子分散型液晶とについて説明する。

[0037] 図 7 に示すように、アレイ基板 10 には、第 1 配向膜 $AL1$ が設けられている。対向基板 20 には、第 2 配向膜 $AL2$ が設けられている。第 1 配向膜 $AL1$ 及び第 2 配向膜 $AL2$ は、例えば、垂直配向膜である。

[0038] 液晶とモノマーを含む溶液がアレイ基板 10 と対向基板 20 との間に封入されている。次に、モノマー及び液晶を第 1 配向膜 $AL1$ 及び第 2 配向膜 $AL2$ によって配向させた状態で、紫外線又は熱によってモノマーを重合させ、バルク 51 を形成する。これにより、網目状に形成された高分子のネットワークの隙間に液晶が分散されたりバースモードの高分子分散型液晶 LC を有する液晶層 50 が形成される。

[0039] このように、高分子分散型液晶 LC は、高分子によって形成されたバルク 51 と、バルク 51 内に分散された複数の微粒子 52 と、を有する。微粒子 52 は、液晶によって形成されている。バルク 51 及び微粒子 52 は、それぞれ光学異方性を有している。

[0040] 微粒子 52 に含まれる液晶の配向は、画素電極 PE と共通電極 CE との間の電圧差によって制御される。画素電極 PE への印加電圧により、液晶の配向が変化する。液晶の配向が変化的ることにより、画素 P_{ix} を通過する光の散乱の度合いが変化する。

[0041] 例えば、図8に示すように、画素電極PEと共通電極CEとの間に電圧が印加されていない状態では、バルク51の光軸 $A \times 1$ と微粒子52の光軸 $A \times 2$ の向きは互いに等しい。微粒子52の光軸 $A \times 2$ は、液晶層50のPZ方向と平行である。バルク51の光軸 $A \times 1$ は、電圧の有無に関わらず、液晶層50のPZ方向と平行である。

[0042] バルク51と微粒子52の常光屈折率は互いに等しい。画素電極PEと共通電極CEとの間に電圧が印加されていない状態では、あらゆる方向においてバルク51と微粒子52との間の屈折率差がゼロになる。液晶層50は、光源光Lを散乱しない非散乱状態となる。光源光Lは、アレイ基板10の第1主面10A及び対向基板20の第1主面20Aで反射しながら、光源3（発光部31）から遠ざかる方向に伝播する。液晶層50が光源光Lを散乱しない非散乱状態であると、アレイ基板10の第1主面10Aから対向基板20の第1主面20A側の背景が視認され、対向基板20の第1主面20Aからアレイ基板10の第1主面10A側の背景が視認される。

[0043] 図9に示すように、電圧が印加された画素電極PEと共通電極CEの間では、微粒子52の光軸 $A \times 2$ は、画素電極PEと共通電極CEとの間に発生する電界によって傾くことになる。バルク51の光軸 $A \times 1$ は、電界によって変化しないため、バルク51の光軸 $A \times 1$ と微粒子52の光軸 $A \times 2$ の向きは互いに異なる。電圧が印加された画素電極PEがある画素 $P_i \times$ において、光源光Lが散乱される。上述したように散乱された光源光Lの一部がアレイ基板10の第1主面10A又は対向基板20の第1主面20Aから外部に放射された光は、観察者に観察される。

[0044] 電圧が印加されていない画素電極PEがある画素 $P_i \times$ では、アレイ基板10の第1主面10Aから対向基板20の第1主面20A側の背景が視認され、対向基板20の第1主面20Aからアレイ基板10の第1主面10A側の背景が視認される。そして、本実施形態の表示装置1は、画像出力部91から第1入力信号VSが入力されると、画像が表示される画素 $P_i \times$ の画素電極PEに電圧が印加され、第3入力信号VCSAに基づく画像が背景と

もに視認される。このように、高分子分散型液晶が散乱状態にあるとき、表示領域において画像が表示される。

[0045] 電圧が印加された画素電極PEがある画素P_ixにおいて光源光Lが散乱されて外部に放射された光によって表示された画像は、背景に重なり、表示されることになる。換言すると、本実施形態の表示装置1は、放射光68又は放射光68Aと、背景との組み合わせにより、画像を背景に重ね合わせて表示する。

[0046] 図3に示す1垂直走査期間Gate Scanにおいて、書き込まれた各画素電極PE（図7参照）の電位が、各1垂直走査期間Gate Scanの後にある第1色の発光期間RON、第2色の発光期間GON及び第3色の発光期間BONの少なくとも1つに保持されている必要がある。書き込まれた各画素電極PE（図7参照）の電位が、各1垂直走査期間Gate Scanの後にある第1色の発光期間RON、第2色の発光期間GON及び第3色の発光期間BONの少なくとも1つで保持できないと、いわゆるフリッカーなどが生じやすい。言い換えると、走査線の選択時間である1垂直走査期間Gate Scanを短くし、いわゆるフィールドシーケンシャル方式で駆動における視認性を高めるためには、第1色の発光期間RON、第2色の発光期間GON及び第3色の発光期間BONのそれぞれで、書き込まれた各画素電極PE（図7参照）の電位を保持しやすくする要望がある。

[0047] 図10は、画素において、走査線、信号線及びスイッチング素子を示す平面図である。図11は、画素において、保持容量層を示す平面図である。図12は、画素において、補助金属層及び開口領域を示す平面図である。図13は、画素において、画素電極を示す平面図である。図14は、画素において、遮光層を示す平面図である。図15は、図14のXV-XV'の断面図である。図16は、図14のXVI-XVI'の断面図である。図17は、図14のXVII-XVII'の断面図である。図18は、周辺領域の断面図である。図1、図2及び図10に示すように、アレイ基板10には、複数の信号線SLと複数の走査線GLとが平面視において格子状に設けられている。

言い換えると、アレイ基板 10 の一方の面には、第 1 方向 P X に間隔をおいて並ぶ複数の信号線と、第 2 方向 P Y に間隔をおいて並ぶ複数の走査線と、を備える。

[0048] 図 10 に示すように、隣り合う走査線 G L と隣り合う信号線 S L とで囲まれる領域が、画素 P i x である。画素 P i x には、画素電極 P E とスイッチング素子 T r とが設けられている。本実施形態において、スイッチング素子 T r は、ボトムゲート型の薄膜トランジスタである。スイッチング素子 T r は、走査線 G L と電氣的に接続されているゲート電極 G E と平面視において重畳する半導体層 S C を有する。

[0049] 図 10 に示すように、走査線 G L は、モリブデン (M o)、アルミニウム (A l) 等の金属、これらの積層体又はこれらの合金の配線である。信号線 S L は、アルミニウム等の金属又は合金の配線である。

[0050] 図 10 に示すように、半導体層 S C は、平面視において、ゲート電極 G E からはみ出さないように設けられている。これにより、ゲート電極 G E 側から半導体層 S C に向かう光源光 L が反射され、半導体層 S C に光リークが生じにくくなる。

[0051] 図 10 に示すように、ソース電極 S E は、信号線 S L と同じ 2 つの導電体が、信号線 S L と同層でかつ信号線と交差する方向に信号線 S L から伸びている。これにより、信号線 S L と電氣的に接続するソース電極 S E は、平面視において、半導体層 S C の一端部と重畳している。

[0052] 図 10 に示すように、平面視において、隣り合うソース電極 S E の導電体の間の位置には、ドレイン電極 D E が設けられている。ドレイン電極 D E は、平面視において、半導体層 S C と重畳している。ソース電極 S E 及びドレイン電極 D E と重畳しない部分は、スイッチング素子 T r のチャネルとして機能する。図 13 に示すように、ドレイン電極 D E と電氣的に接続されるコンタクト電極 D E A は、コンタクトホール C H で画素電極 P E と電氣的に接続されている。

[0053] 図 15 に示すように、アレイ基板 10 は、例えばガラスで形成された第 1

透光性基材 19 を有している。第 1 透光性基材 19 は、透光性を有していれば、ポリエチレンテレフタレートなどの樹脂でもよい。

[0054] 図 15 に示すように、第 1 透光性基材 19 上には、走査線 GL 及びゲート電極 GE が設けられる。走査線 GL 及びゲート電極 GE 上には、走査線 GL、ゲート電極 GE 及び第 1 透光性基材 19 を覆って第 1 絶縁層 11 が設けられる。

[0055] 図 15 に示すように、また、走査線 GL、ゲート電極 GE 及び第 1 絶縁膜を覆って第 2 絶縁層 12 が設けられている。第 1 絶縁層 11、第 2 絶縁層 12 は、例えば、窒化シリコンなどの透明な無機絶縁材料によって形成されている。

[0056] 第 1 絶縁層 11 と第 2 絶縁層 12 との間には、半導体層 SC が積層されている。半導体層 SC は、例えば、アモルファスシリコンによって形成されているが、ポリシリコン又は酸化物半導体によって形成されていてもよい。

[0057] さらに第 1 絶縁層 11 と第 2 絶縁層 12 との間には、半導体層 SC の一部を覆うソース電極 SE 及び信号線 SL と、半導体層 SC の一部を覆うドレイン電極 DE とが設けられている。ドレイン電極 DE は、信号線 SL と同じ材料で形成されている。走査線 GL、ゲート電極 GE、半導体層 SC、信号線 SL、ドレイン電極 DE に重なり、第 2 絶縁層 12 上には、第 3 絶縁層 13 が設けられている。第 3 絶縁層 13 は、例えばアクリル樹脂などの透光性を有する有機絶縁材料により形成されている。第 3 絶縁層 13 は、無機系材料によって形成された他の絶縁膜と比べて厚い膜厚を有している。このため、スイッチング素子 Tr、走査線 GL、信号線 SL は保持容量電極 IO から比較的距離をおいて離れることで、保持容量電極 IO からのコモン電位の影響を受けにくくなる。

[0058] 図 15 に示すように、第 3 絶縁層 13 上には、保持容量電極 IO が設けられている。保持容量電極 IO は、ITO (Indium Tin Oxide) などの透光性導電材料によって形成されている。図 11 に示すように、保持容量電極 IO は、走査線 GL と信号線 SL とに囲まれた領域に透光性導

電材料がない領域 I O X を有する。保持容量電極 I O は、隣り合う画素 P i x に跨がって、複数の画素 P i x に渡って設けられている。

[0059] 保持容量電極 I O は、走査線 G L 及び信号線 S L に沿って走査線 G L 及び信号線 S L の上方を覆う格子状である。これにより、透光性導電材料がない領域 I O X と、画素電極 P E との間の保持容量 H C が減少するので、透光性導電材料がない領域 I O X の大きさにより保持容量 H C が調整される。なお、透光性導電材料がない領域 I O X がなく、保持容量電極 I O が全面に形成されていてもよい。

[0060] 図 1 5 に示すように、保持容量電極 I O 上の一部には、導電性の金属層 T M が設けられている。導電性の金属層 T M は、モリブデン (M o)、アルミニウム (A l) 等の金属、これらの積層体又はこれらの合金の配線である。図 1 2 に示すように、金属層 T M は、平面視において、信号線 S L、走査線 G L 及びスイッチング素子 T r に重なる領域に設けられている。これにより、金属層 T M は、格子状となり、金属層 T M で囲まれた開口部 A P ができる。

[0061] 図 1 2 に示すように、走査線 G L と信号線 S L とに接続されたスイッチング素子 T r が設けられ、少なくともスイッチング素子 T r は、有機絶縁層である第 3 絶縁層 1 3 で覆われており、第 3 絶縁層 1 3 の上方にはスイッチング素子 T r よりも大きな面積の金属層 T M がある。これにより、スイッチング素子 T r の光リークを抑制することができる。

[0062] 金属層 T M は、保持容量電極 I O の下にあってもよく、保持容量電極 I O と積層されていればよい。金属層 T M は、保持容量電極 I O よりも電気抵抗が小さい。このため、表示領域 A A のうち画素 P i x がある位置による保持容量電極 I O の電位のばらつきが抑制される。

[0063] 図 1 2 に示すように、平面視で、信号線 S L に重なる金属層 T M の幅は、信号線 S L の幅よりも大きい。これにより、信号線 S L のエッジで反射する反射光を表示パネル 2 より放出することを抑制する。ここで、金属層 T M の幅及び信号線 S L の幅は、信号線 S L の延在する方向に交差する方向の長さ

である。また、走査線GLに重なる金属層TMの幅は、走査線GLの幅よりも大きい。ここで、金属層TMの幅及び走査線GLの幅は、走査線GLの延在する方向に交差する方向の長さである。

[0064] 図15に示すように、保持容量電極IO及び金属層TMの上には、第4絶縁層14が設けられている。第4絶縁層14は、例えば、窒化シリコンなどの透明な無機絶縁材料によって形成されている。

[0065] 図15に示すように、第4絶縁層14上には、画素電極PEが設けられている。画素電極PEは、ITOなどの透光性導電材料によって形成されている。画素電極PEは、第4絶縁層14及び第3絶縁層13に設けられたコンタクトホールCHを介してコンタクト電極DEAと電氣的に接続されている。図13に示すように、画素電極PEは、画素Pix毎に区画されている。画素電極PEの上には、第1配向膜AL1が設けられている。

[0066] 図15に示すように、対向基板20は、例えばガラスで形成された第2透光性基材29を有している。第2透光性基材29は、透光性を有していれば、ポリエチレンテレフタレートなどの樹脂でもよい。第2透光性基材29には、共通電極CEが設けられている。共通電極CEは、ITOなどの透光性導電材料によって形成されている。共通電極CEの表面には、第2配向膜AL2が設けられている。また、第2透光性基材29と共通電極CEとの間には、遮光層LSが設けられ、第2配向膜AL2と共通電極CEとの間にはスペーサPSが設けられている。

[0067] 図12及び図16に示すように、実施形態1の表示装置では、走査線GLと同層の遮光層GSが、信号線SLに沿って延在し、かつ信号線SLの一部と重なる位置に設けられている。遮光層GSは、走査線GLと同じ材料で形成されている。遮光層GSは、走査線GLと信号線SLとが平面視において交差する部分には設けられていない。

[0068] 図12及び図16に示すように、遮光層GSと、信号線SLとは、第1絶縁層11に形成されたコンタクトホールCHGで電氣的に接続されている。図12に示すように、隣り合う走査線GLとの間に2か所のコンタクトホー

ルCHGが設けられている。これにより、信号線SLのみの配線抵抗に比べて、遮光層GS及び信号線SLで構成する配線抵抗が下がる。その結果、信号線SLに供給された階調信号の遅延が抑制される。なお、コンタクトホールCHGがなく、遮光層GSと、信号線SLとが接続されていなくてもよい。

[0069] 図16に示すように、遮光層GSは、信号線SLに対して金属層TMとは反対側に設けられている。遮光層GSの幅は、信号線SLの幅よりも大きく、金属層TMの幅より小さい。遮光層GSの幅、金属層TMの幅及び信号線SLの幅は、信号線SLの延在する方向に交差する方向の長さである。このように、遮光層GSは、信号線SLよりも幅が広がっているため、信号線SLのエッジで反射する反射光を表示パネル2より放出することを抑制する。その結果、表示装置1において、画像の視認性が向上する。

[0070] 図14及び図15に示すように、対向基板20には、遮光層LSが設けられている。遮光層LSは、図5に示す放射光68を減衰させる。第1透光性基板及び第2透光性基板に導光する光源光Lをできるだけ遮光されずに放射光68として取り出すには、遮光層LSの面積を小さくすることが望ましい。ここで、図5に示すように、光源光Lは、第2方向PYに沿って伝搬する。図14に示すように、第2方向PYと直交する第1方向PXの走査線GLの長さは、第1方向PXの信号線SLの長さよりも大きいので、実施形態1において、走査線GLのエッジが信号線SLのエッジよりも光源光Lを反射しやすい。

[0071] そこで、実施形態1の遮光層LSは、平面視において、走査線GLに重なる領域に設けられている。図16に示すように、遮光層LSは、信号線SLと重ならない領域がある。これにより、平面視において、走査線GLの面積に対して遮光層LSが重なる走査線GLの面積率は、信号線SLの面積に対して遮光層LSが重なる信号線SLの面積率よりも大きい。

[0072] 図14及び図17に示すように、遮光層LSは、金属層TMよりも大きい幅を有している。これにより、第1方向に延びる走査線GL及び金属層TM

のエッジで反射する反射光を表示パネル 2 より放出することを抑制する。その結果、表示装置 1 において、画像の視認性が向上する。

[0073] コンタクトホール C H 及びコンタクトホール C H G は、光源光 L が当たると乱反射しやすい。このため、遮光層 L S は、平面視において、コンタクトホール C H 及びコンタクトホール C H G に重なる領域に設けられている。

[0074] 図 1 4 及び図 1 5 に示すように、スイッチング素子 T r の上方には、遮光層 L S が設けられていない。アレイ基板 1 0 と対向基板 2 0 との間には、スペーサ S P が配置され、アレイ基板 1 0 と対向基板 2 0 との間の距離の均一性を向上する。表示領域 A A において、スペーサ P S は、スイッチング素子 T r に重なり、共通電極 C E に直接接しており、スペーサ P S は、遮光層 L S に重ならない位置にある。

[0075] 図 1 8 に示すように、周辺領域 F R では、コモン電位配線 C O M L が引き回されている。コモン電位配線 C O M L は、例えば第 1 コモン電位配線 C O M L 1 と、第 2 コモン電位配線 C O M L 2 とを備える。第 1 コモン電位配線 C O M L 1 は、導電性の導電部材 C P を介して、対向基板 2 0 の共通電極 C E に電氣的に接続している。導電部材 C P は導電注（ピラー）でもよく、また A u 粒子などの導電粒子が含有されたシール材であってもよい。

[0076] 図 1 8 に示すように、周辺領域 F R では、保持容量電極 I O が第 2 コモン電位配線 C O M L 2 と電氣的に接続している。金属層 T M は、表示領域 A A に配置されている。

[0077] 以上説明したように、表示装置 1 は、アレイ基板 1 0 と、対向基板 2 0 と、液晶層 5 0 と、光源 3 を備える。アレイ基板 1 0 は、画素 P i x 毎に配置された第 1 透光性電極である複数の画素電極 P E を有する。アレイ基板 1 0 には、第 1 方向 P X に間隔をおいて並ぶ複数の信号線 S L と、第 2 方向 P Y に間隔をおいて並ぶ複数の走査線 G L と、が設けられている。対向基板 2 0 は、平面視で、画素電極 P E と重畳する位置に第 2 透光性電極である共通電極 C E を有する。また、対向基板 2 0 には、遮光層 L S が設けられている。液晶層 5 0 は、アレイ基板 1 0 と対向基板 2 0 との間に封入される高分子分

散型液晶LCを有する。光源3の発光部31は、対向基板20の側面に対し、第2方向PYに光を発光する。アレイ基板10及び対向基板20を伝播する光の入射方向は、第2方向である。なお、発光部31は、アレイ基板10の側面に向かって、アレイ基板10及び対向基板20を伝播する光を発光するようにしてもよい。

[0078] 実施形態1では、走査線GLのエッジが信号線SLのエッジよりも光源光Lを反射しやすい。そこで、平面視で、走査線GLに遮光層LSが重畳し、信号線SLに遮光層LSが重ならない非重畳部分がある。これにより、遮光層LSは、走査線GLのエッジで反射した光源光Lを遮蔽し、表示パネル2より放出することを抑制する。信号線SLに遮光層LSが重ならない非重畳部分があるので、アレイ基板10及び対向基板20に導光する光が、できるだけ遮光されずに放射光として取り出せる。その結果、表示装置1は、フィールドシーケンシャル方式で駆動しても、表示する画像が明るく視認でき、表示する画像の視認性が向上する。

[0079] (実施形態2)

図19は、実施形態2の画素において、遮光層を示す平面図である。図20は、図19のXX-XX'の断面図である。上述した本実施形態で説明したものと同一構成要素には同一の符号を付して重複する説明は省略する。

[0080] 図19に示すように、遮光層LSは、第2方向PYにおける走査線GLの一方のエッジに重なり、他方のエッジに重ならない。遮光層LSが重なる走査線GLの一方のエッジは、他方のエッジより、光源光Lの入射する方向に近い。つまり、遮光層LSが重なる走査線GLの一方のエッジは、他方のエッジより、光源3(図5参照)に近い。これにより、走査線GLの一方のエッジで反射する反射光を表示パネル2より放出することを抑制する。走査線GLの他方のエッジが遮光層LSに重ならないので、放射光68の減衰が抑制される。その結果、表示装置1において、画像の視認性が向上する。

[0081] 同様に、遮光層LSは、第2方向PYにおける金属層TMの一方のエッジに重なり、他方のエッジに重ならない。遮光層LSが重なる金属層TMの一

方のエッジは、他方のエッジより、光源光Lの入射する方向に近い。つまり、遮光層LSが重なる金属層TMの一方のエッジは、他方のエッジより、光源3（図5参照）に近い。これにより、金属層TMの一方のエッジで反射する反射光を表示パネル2より放出することを抑制する。金属層TMの他方のエッジが遮光層LSに重ならないので、開口部APの面積が広がる。このため、放射光68の減衰が抑制される。その結果、表示装置1において、画像の視認性が向上する。

[0082] コンタクトホールCHは、光源光Lが当たると乱反射しやすい。遮光層LSは、第2方向PYにおけるコンタクトホールCHの一方のエッジに重なり、他方のエッジに重ならない。遮光層LSが重なるコンタクトホールCHの一方のエッジは、他方のエッジより、光源光Lの入射する方向に近い。つまり、遮光層LSが重なるコンタクトホールCHの一方のエッジは、他方のエッジより、光源3（図5参照）に近い。これにより、コンタクトホールCHの一方のエッジで反射する反射光を表示パネル2より放出することを抑制する。コンタクトホールCHの他方のエッジが遮光層LSに重ならないので、開口部APの面積が広がる。このため、放射光68の減衰が抑制される。その結果、表示装置1において、画像の視認性が向上する。

[0083] （実施形態3）

図21は、実施形態3の画素において、遮光層を示す平面図である。図22は、図21のXXⅠⅠーXXⅠⅠ'の断面図である。上述した本実施形態で説明したものと同一構成要素には同一の符号を付して重複する説明は省略する。

[0084] 図21に示すように、平面視で遮光層LSが信号線SLに重なること以外の実施形態3の画素Pixの構成は、実施形態2の画素Pixの構成と同じである。実施形態3の遮光層LSは、平面視において、走査線GL、信号線SL、コンタクトホールCH及びコンタクトホールCHGに重なる領域に設けられている。

[0085] 平面視で、信号線SLに重なる遮光層LSの第1方向PXの幅は、金属層

TMの第1方向PXの幅よりも小さい。平面視で、信号線SLに重なる遮光層LSの第1方向PXの幅は、遮光層GSの第1方向PXの幅よりも小さいことがより好ましい。これにより、アレイ基板10から対向基板20をみたとき、遮光層LSのエッジLSTで反射した光が視認しにくくなる。

[0086] 平面視において、走査線GLの面積に対して遮光層LSが重なる走査線GLの面積率は、信号線SLの面積に対して遮光層LSが重なる信号線SLの面積率よりも大きい。

[0087] (実施形態4)

図23は、実施形態4の表示装置の平面を示す平面図である。図24は、実施形態4の画素において、走査線、信号線及びスイッチング素子を示す平面図である。図25は、実施形態4の画素において、遮光層を示す平面図である。図26は、図25のXXV I - XXV I'の断面図である。上述した本実施形態で説明したものと同一構成要素には同一の符号を付して重複する説明は省略する。

[0088] 図23に示すように、光源3は、アレイ基板10の第4側面10F又は対向基板20の第4側面20Fに対向する。例えば、図23に示すように、光源3は、対向基板20の第4側面20Fへ光源光Lを照射する。光源3と対向する対向基板20の第4側面20Fは、光入射面となる。光源3から照射された光源光Lは、アレイ基板10の第1主面10A及び対向基板20の第1主面20Aで反射しながら、第4側面20Fから遠ざかる方向（第1方向PX）に伝播する。

[0089] 図24に示すように、実施形態4の画素Pixの構成は、実施形態1の画素Pixの構成と異なり、隣り合う画素Pixの間に2つの信号線SLがある。1つの信号線SLは、1つ置き画素Pixの走査線GLとの交差部分にあるスイッチング素子Trと電氣的に接続される。

[0090] 図23に示すように、光源光Lは、第1方向PXに沿って伝搬する。図25に示すように、第1方向PXと直交する第2方向PYの信号線SLの長さは、第2方向PYの走査線GLの長さよりも大きいので、実施形態4におい

て、信号線 S L のエッジが走査線 G L のエッジよりも光源光 L を反射しやすい。

[0091] そこで、実施形態 3 の遮光層 L S は、平面視において、隣り合う 2 つの信号線 S L のうち 1 つの信号線 S L に重なる領域に設けられている。遮光層 L S に重なる信号線 S L は、隣り合う 2 つの信号線 S L のうち光源光 L の入射する方向に近い信号線 S L である。遮光層 L S に重なる信号線 S L は、隣り合う 2 つの信号線 S L のうち光源 3（図 2 4 参照）に近い信号線 S L である。遮光層 L S に重ならない信号線 S L があるので、アレイ基板 1 0 及び対向基板 2 0 に導光する光が、できるだけ遮光されずに放射光として取り出せる。

[0092] 図 2 5 に示すように、遮光層 L S は、走査線 G L と重ならない領域がある。これにより、平面視において、信号線 S L の面積に対して遮光層 L S が重なる走査線 G L の面積率は、走査線 G L の面積に対して遮光層 L S が重なる信号線 S L の面積率よりも大きい。

[0093] 図 2 5 に示すように、遮光層 L S は、第 1 方向 P X における信号線 S L の一方のエッジに重なり、他方のエッジに重ならない。遮光層 L S が重なる信号線 S L の一方のエッジは、他方のエッジより、光源光 L の入射する方向に近い。つまり、遮光層 L S が重なる信号線 S L の一方のエッジは、他方のエッジより、光源 3（図 2 4 参照）に近い。これにより、信号線 S L の一方のエッジで反射する反射光を表示パネル 2 より放出することを抑制する。信号線 S L の他方のエッジが遮光層 L S に重ならないので、放射光 6 8 の減衰が抑制される。その結果、表示装置 1 において、画像の視認性が向上する。

[0094] 同様に、遮光層 L S は、第 1 方向 P X における金属層 T M の一方のエッジに重なり、他方のエッジに重ならない。遮光層 L S が重なる金属層 T M の一方のエッジは、他方のエッジより、光源光 L の入射する方向に近い。つまり、遮光層 L S が重なる金属層 T M の一方のエッジは、他方のエッジより、光源 3（図 2 5 参照）に近い。これにより、金属層 T M の一方のエッジで反射する反射光を表示パネル 2 より放出することを抑制する。金属層 T M の他方

のエッジが遮光層 L S に重ならないので、開口部 A P の面積が広がる。このため、放射光 6 8 の減衰が抑制される。その結果、表示装置 1 において、画像の視認性が向上する。

[0095] 実施形態 4 では、信号線 S L のエッジが走査線 G L のエッジよりも光源光 L を反射しやすい。そこで、平面視で、信号線 S L に遮光層 L S が重畳し、走査線 G L に遮光層 L S が重ならない非重畳部分がある。これにより、遮光層 L S は、信号線 S L のエッジで反射した光源光 L を遮蔽し、表示パネル 2 より放出することを抑制する。走査線 G L に遮光層 L S が重ならない非重畳部分があるので、アレイ基板 1 0 及び対向基板 2 0 に導光する光が、できるだけ遮光されずに放射光として取り出せる。その結果、表示装置 1 は、フィールドシーケンシャル方式で駆動しても、表示する画像が明るく視認でき、表示する画像の視認性が向上する。

[0096] (変形例)

実施形態 1 から 4 について、スイッチング素子 T r がボトムゲート型であるとして説明を行ったが、上述しているようにスイッチング素子 T r は、ボトムゲート構造に限らずトップゲート型であってもよい。スイッチング素子 T r がトップゲート型であれば、図 1 5 の絶縁膜積層構造を参考に説明すると、半導体層 S C は第 1 透光性基材 1 9 と第 1 絶縁層その間に配置され、ゲート電極 G E は第 1 絶縁層 1 1 と第 2 絶縁層 1 2 との間に配置され、ソース電極 S E 及びコンタクト電極 D E A は第 2 絶縁層 1 2 と第 3 絶縁層 1 3 との間に形成される構造となる。

[0097] さらに、コモン電位については、直流電圧が供給される、つまり一定のコモン電位であってもよく、また交流電圧が共有される、つまり上限値と下限値の 2 つを有するコモン電位であってもよい。コモン電位が直流であっても交流であっても保持容量電極 I O 及び共通電極 C E には共通の電位が供給される。

[0098] また、格子状の有機絶縁膜である第 3 絶縁層 1 3 については、格子状の内側の第 3 絶縁層 1 3 が完全に除去され下層の第 2 絶縁層 1 2 や保持容量電極

I Oを露出する構造を開示しているが、これに限られない。例えば、複数の信号線S Lと複数の走査線G Lとで囲まれる格子状領域の内側については、ハーフトーン露光で第3絶縁層1 3の膜厚の一部を薄く残す構造であってもよい。これにより、第3絶縁層1 3は、複数の信号線S Lと複数の走査線G Lとで囲まれる格子状領域よりも、格子状領域の内側の膜厚が薄くなる。

[0099] 以上、好適な実施の形態を説明したが、本開示はこのような実施の形態に限定されるものではない。実施の形態で開示された内容はあくまで一例にすぎず、本開示の趣旨を逸脱しない範囲で種々の変更が可能である。本開示の趣旨を逸脱しない範囲で行われた適宜の変更についても、当然に本開示の技術的範囲に属する。

符号の説明

- [0100] 1 表示装置
2 表示パネル
3 光源
4 駆動回路
9 上位制御部
1 0 アレイ基板
1 1 第1絶縁層
1 2 第2絶縁層
1 3 第3絶縁層
1 4 第4絶縁層
2 0 対向基板
3 1 発光部
4 1 信号処理回路
4 2 画素制御回路
4 3 ゲート駆動回路
4 4 ソース駆動回路
4 5 共通電位駆動回路

5 O 液晶層
A P 開口部
C E 共通電極
C H、C H G コンタクトホール
C O M L コモン電位配線
C P 導電部材
D E ドレイン電極
D E A コンタクト電極
F R 周辺領域
G E ゲート電極
G L 走査線
G O N 発光期間
G S 遮光層
H C 保持容量
H D S 水平駆動信号
I O 保持容量電極
I O X 透光性導電材料がない領域
L C 高分子分散型液晶
L S 遮光層
P E 画素電極
S C 半導体層
S E ソース電極
T M 金属層
T r スイッチング素子

請求の範囲

- [請求項1] 表示領域に、第1方向に間隔をおいて並ぶ複数の信号線と、第2方向に間隔をおいて並ぶ複数の走査線と、が設けられたアレイ基板と、対向基板と、
- 前記アレイ基板と前記対向基板との間の液晶層と、
- 前記アレイ基板の側面又は前記対向基板の側面に光が入るように配置される光源と、を備え、
- 前記対向基板には、遮光層が設けられ、
- 平面視で、前記信号線及び前記走査線の一方に前記遮光層が重畳し、前記信号線及び前記走査線の他方に前記遮光層が重ならない非重畳部分がある、表示装置。
- [請求項2] 光源は、前記第2方向を入射方向とする光を発光し、
- 平面視で、前記走査線に前記遮光層が重畳し、前記信号線に前記遮光層が重ならない非重畳部分がある、請求項1に記載の表示装置。
- [請求項3] 前記遮光層は、前記光源がある側の前記走査線のエッジに重なり、前記光源がない側の前記走査線のエッジに重ならない、請求項2に記載の表示装置。
- [請求項4] 前記アレイ基板は、画素毎に配置された複数の第1透光性電極を有し、前記画素において、平面視で前記第1透光性電極に、無機絶縁層を介して少なくとも一部が重なる第3透光性電極と、前記第3透光性電極に積層される導電性の金属層とを備え、
- 前記金属層は、平面視で、複数の前記信号線及び複数の前記走査線と重なっており、かつ格子状に配置され、
- 前記遮光層は、前記走査線に重なり、かつ前記光源がある側の前記金属層のエッジに重なり、前記光源がない側の前記金属層のエッジに重ならない、請求項2又は3に記載の表示装置。
- [請求項5] 光源は、前記第1方向を入射方向とする光を発光し、
- 平面視で、前記信号線に前記遮光層が重畳し、前記走査線に前記遮

光層が重ならない非重畳部分がある、請求項 1 に記載の表示装置。

[請求項6] 前記遮光層は、前記光源がある側の前記信号線のエッジに重なり、前記光源がない側の前記信号線のエッジに重ならない、請求項 5 に記載の表示装置。

[請求項7] 前記アレイ基板は、画素毎に配置された複数の第 1 透光性電極を有し、前記画素において、平面視で前記第 1 透光性電極に、無機絶縁層を介して少なくとも一部が重なる第 3 透光性電極と、前記第 3 透光性電極に積層される導電性の金属層とを備え、

前記金属層は、平面視で、複数の前記信号線及び複数の前記走査線と重なっており、かつ格子状に配置され、

前記遮光層は、前記信号線に重なり、かつ前記光源がある側の前記金属層のエッジに重なり、前記光源がない側の前記金属層のエッジに重ならない、請求項 5 又は 6 に記載の表示装置。

[請求項8] 前記第 1 方向に隣り合う 2 つの画素の間には、2 つの前記信号線が配置され、前記遮光層は、当該 2 つの前記信号線のうち前記光源がある側の信号線に重なる、請求項 5 から 7 のいずれか 1 項に記載の表示装置。

[請求項9] 平面視で、前記信号線に重なる前記金属層の幅は、当該信号線の幅よりも大きく、前記走査線に重なる前記金属層の幅は、当該走査線の幅よりも大きい、請求項 4 又は 7 に記載の表示装置。

[請求項10] 前記走査線と前記信号線とに接続されたスイッチング素子が設けられ、少なくとも前記スイッチング素子は、平面視で前記遮光層と重ならない、

請求項 1 から 9 のいずれか 1 項に記載の表示装置。

[請求項11] 前記アレイ基板は、画素毎に配置された複数の第 1 透光性電極を有し、

前記走査線と前記信号線とに接続されたスイッチング素子が設けられ、前記第 1 透光性電極は、前記スイッチング素子とコンタクトホー

ルを介して電氣的に接続されており、

前記遮光層は、前記コンタクトホールと重なる、

請求項 1 から 10 のいずれか 1 項に記載の表示装置。

[請求項12]

前記対向基板は、第 2 透光性電極と、スペーサと、を更に備え、

前記スペーサは前記スイッチング素子と重なる位置に配置されると共に、前記第 2 透光性電極に直接接し、前記スペーサは前記遮光層と重ならない、

請求項 10 に記載の表示装置。

[請求項13]

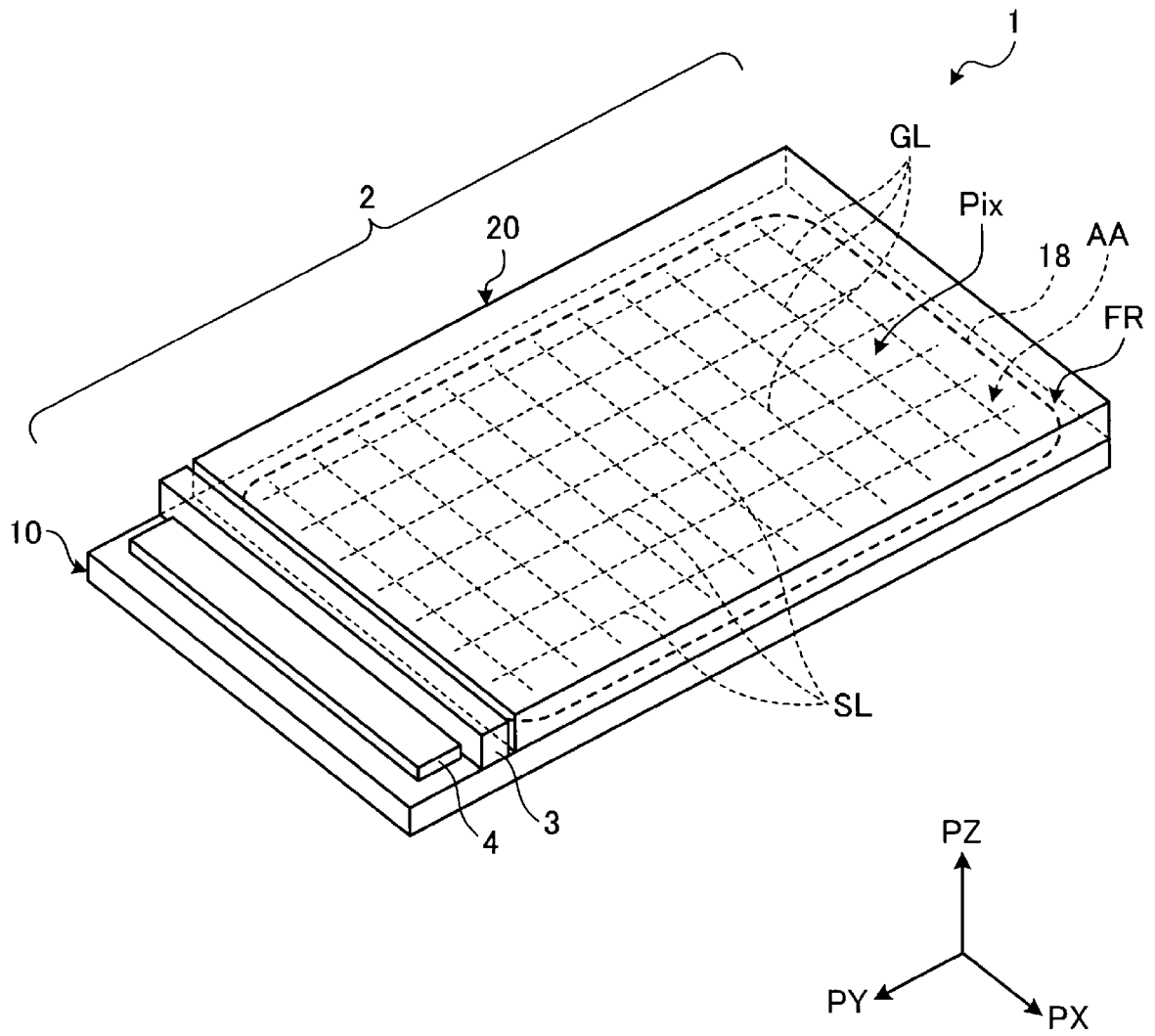
前記液晶層は高分子分散型液晶であり、

前記高分子分散型液晶が散乱状態にあるとき、前記表示領域において画像を表示し、

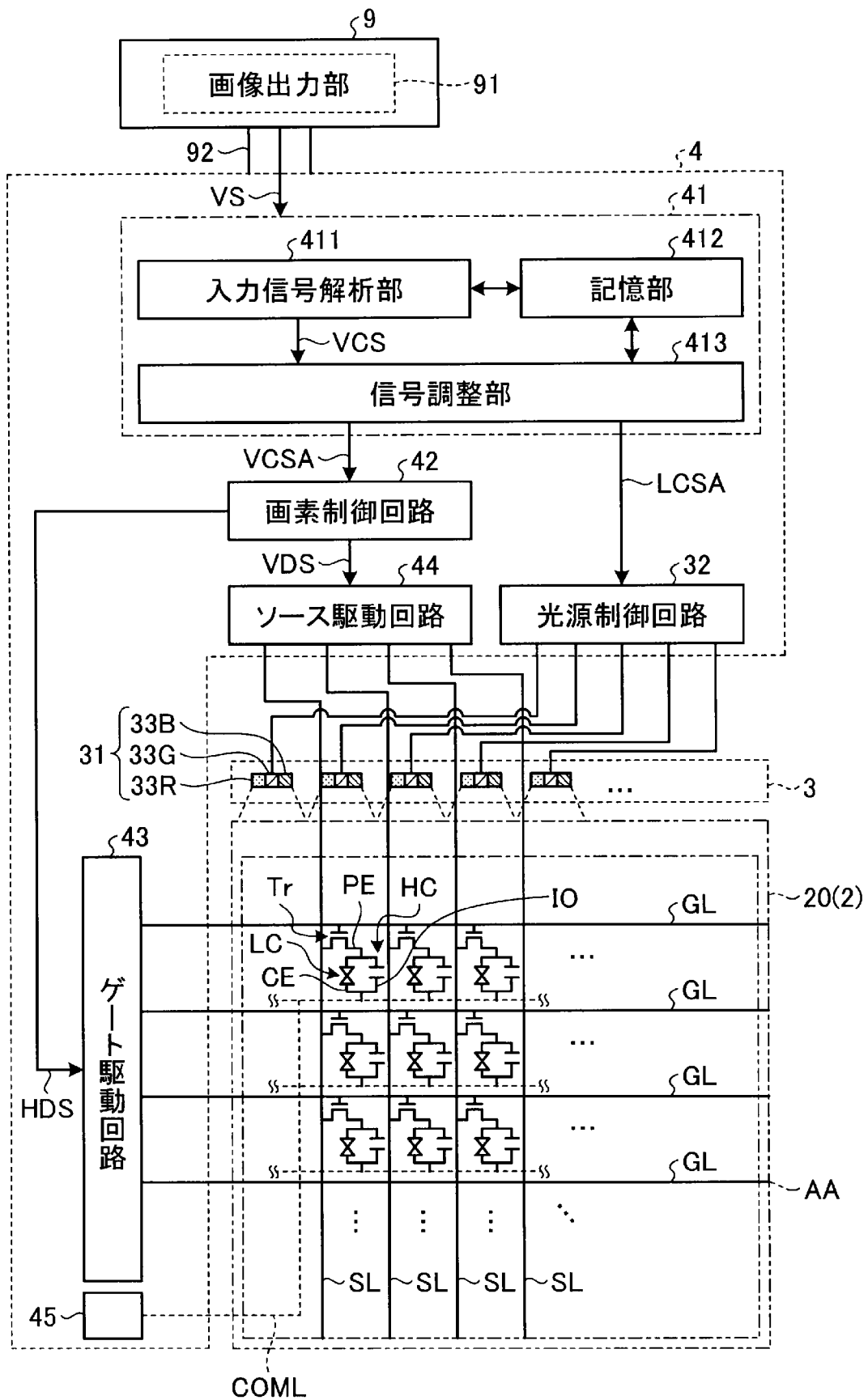
前記高分子分散型液晶が非散乱状態にあるとき、前記表示領域において、前記アレイ基板から前記対向基板の背景が視認され、前記対向基板から前記アレイ基板の背景が視認される、

請求項 1 から 12 のいずれか 1 項に記載の表示装置。

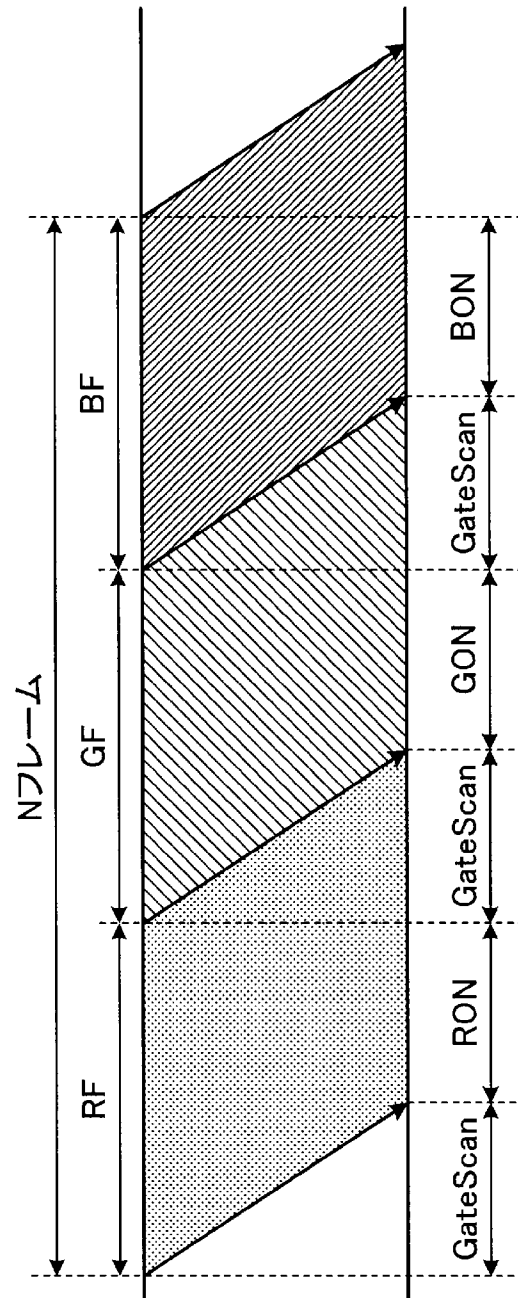
[図1]



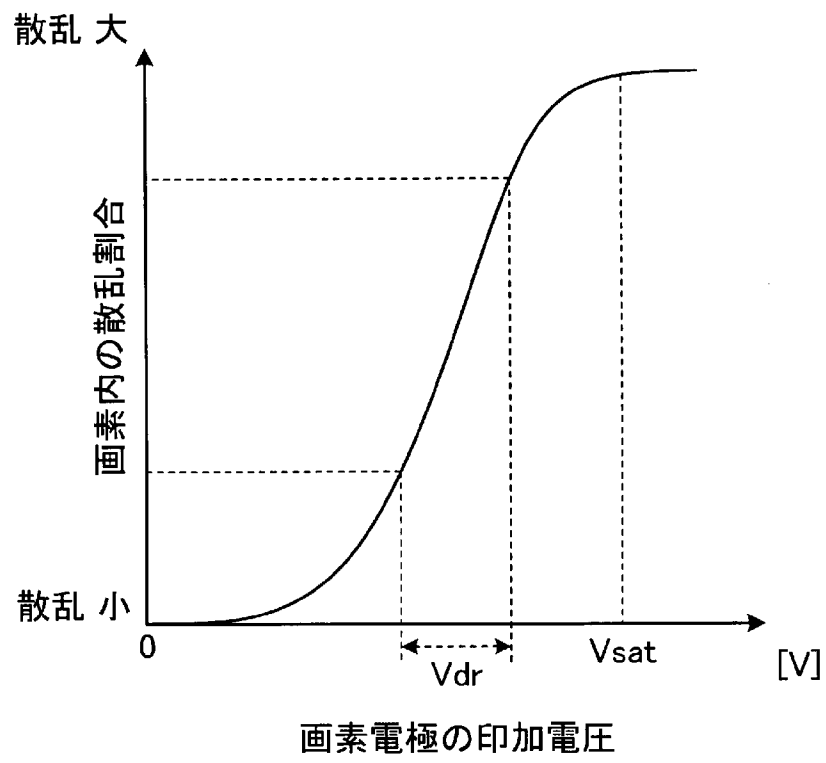
[図2]



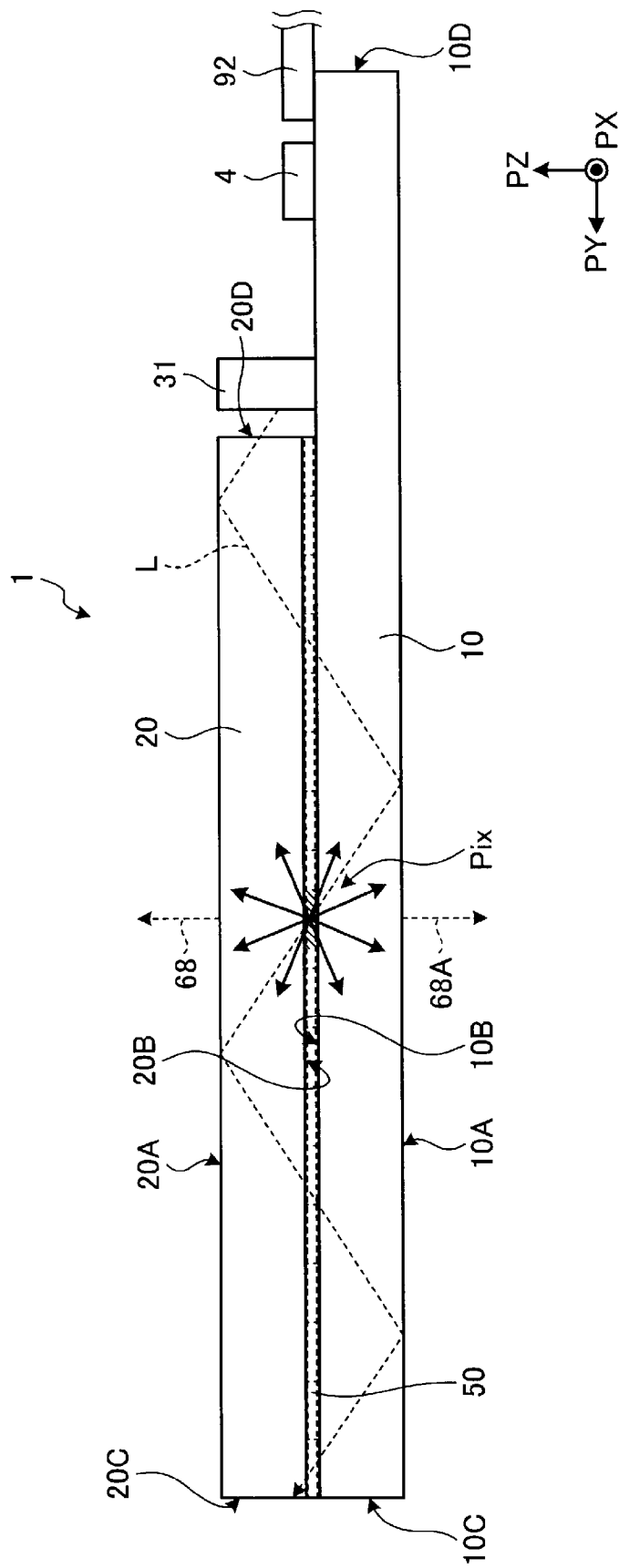
[図3]



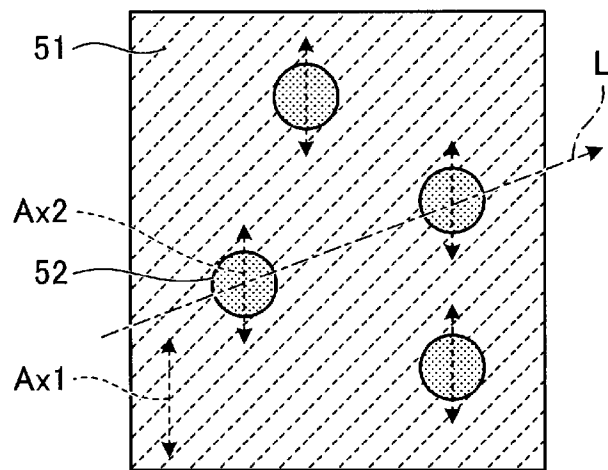
[図4]



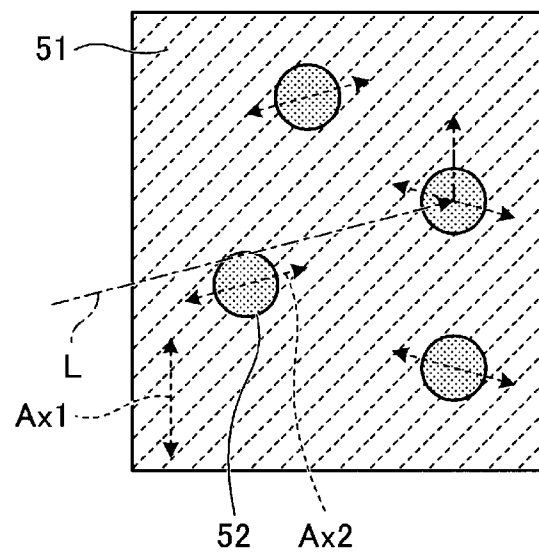
[図5]



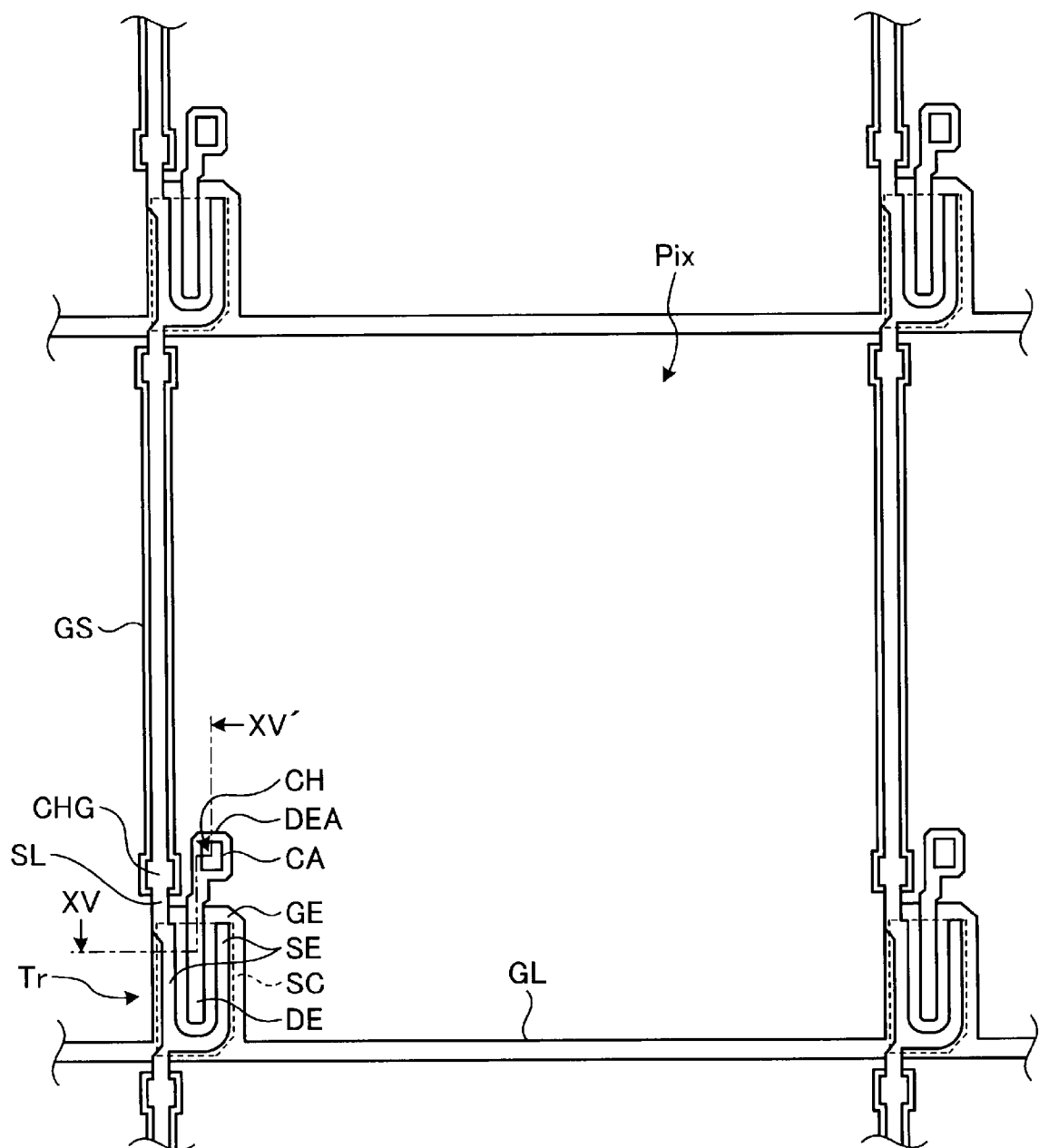
[図8]



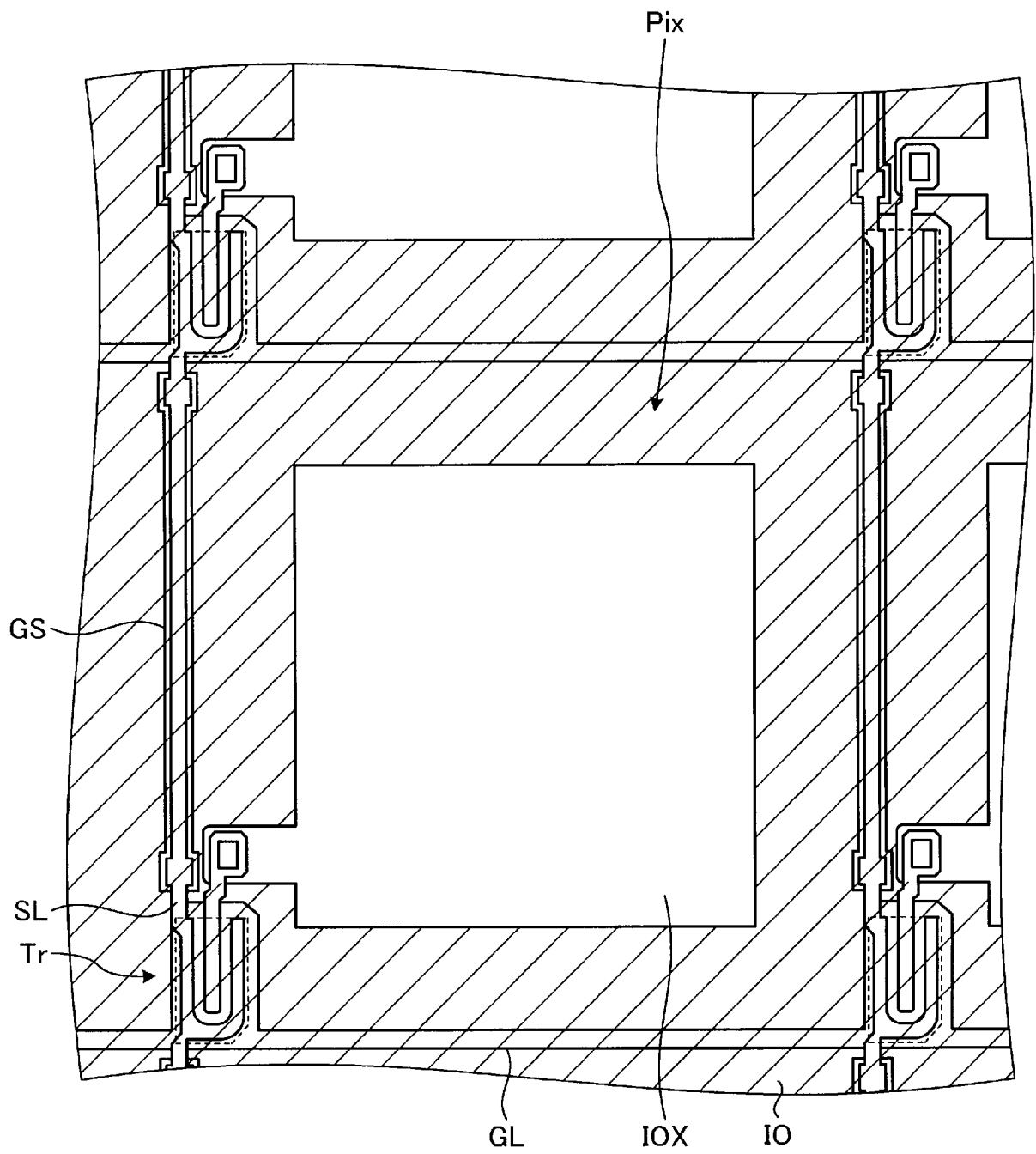
[図9]



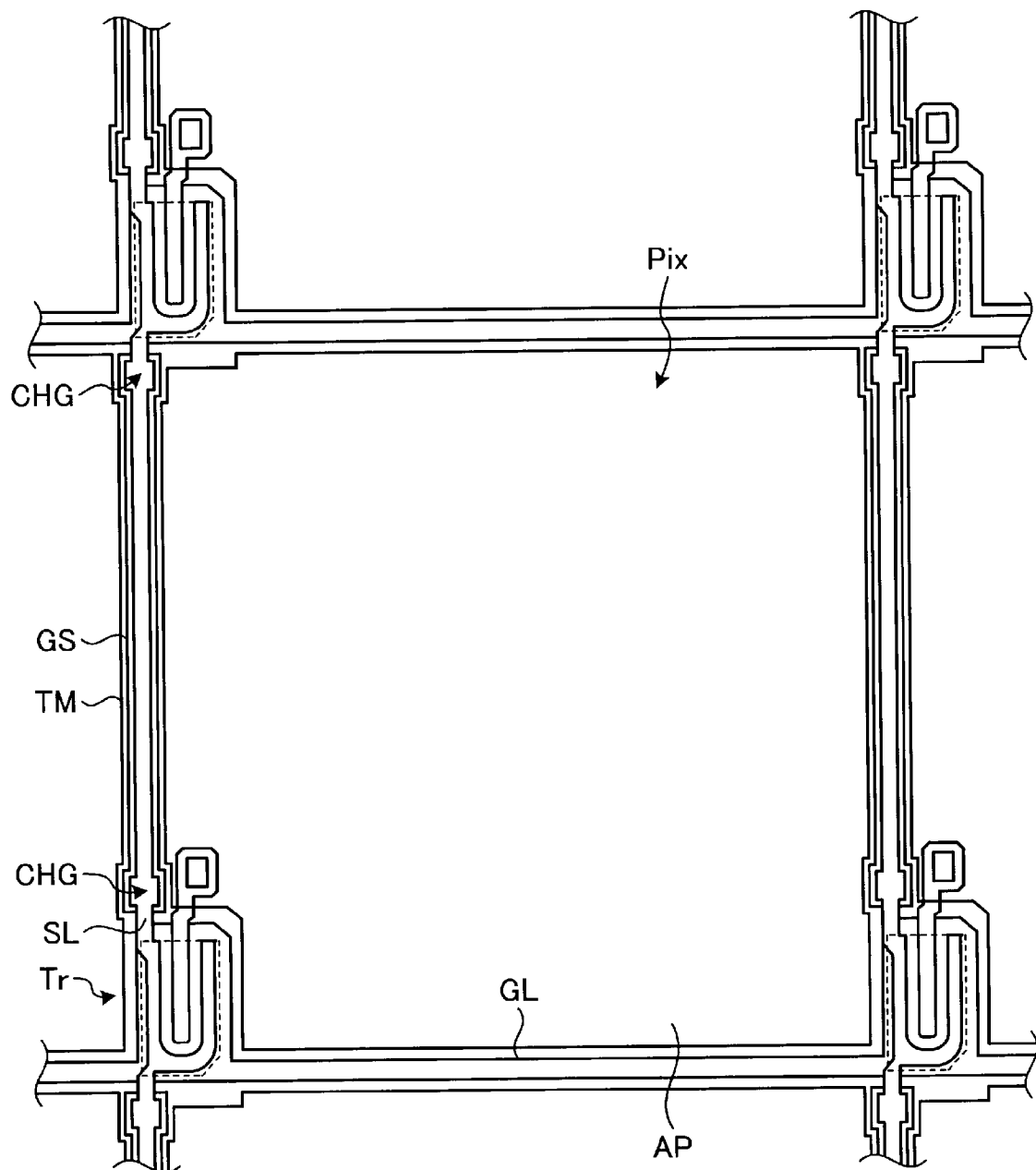
[図10]



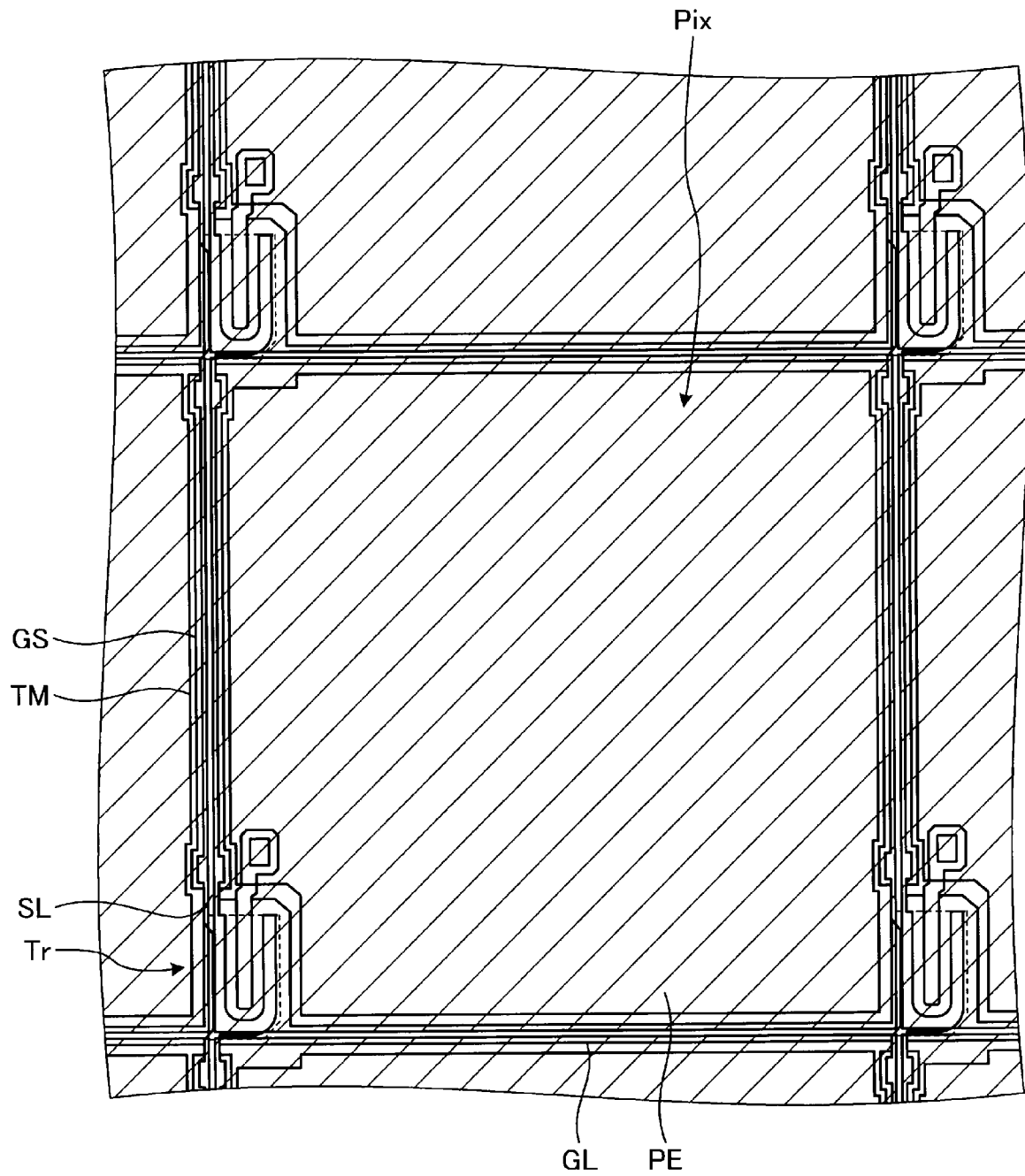
[図11]



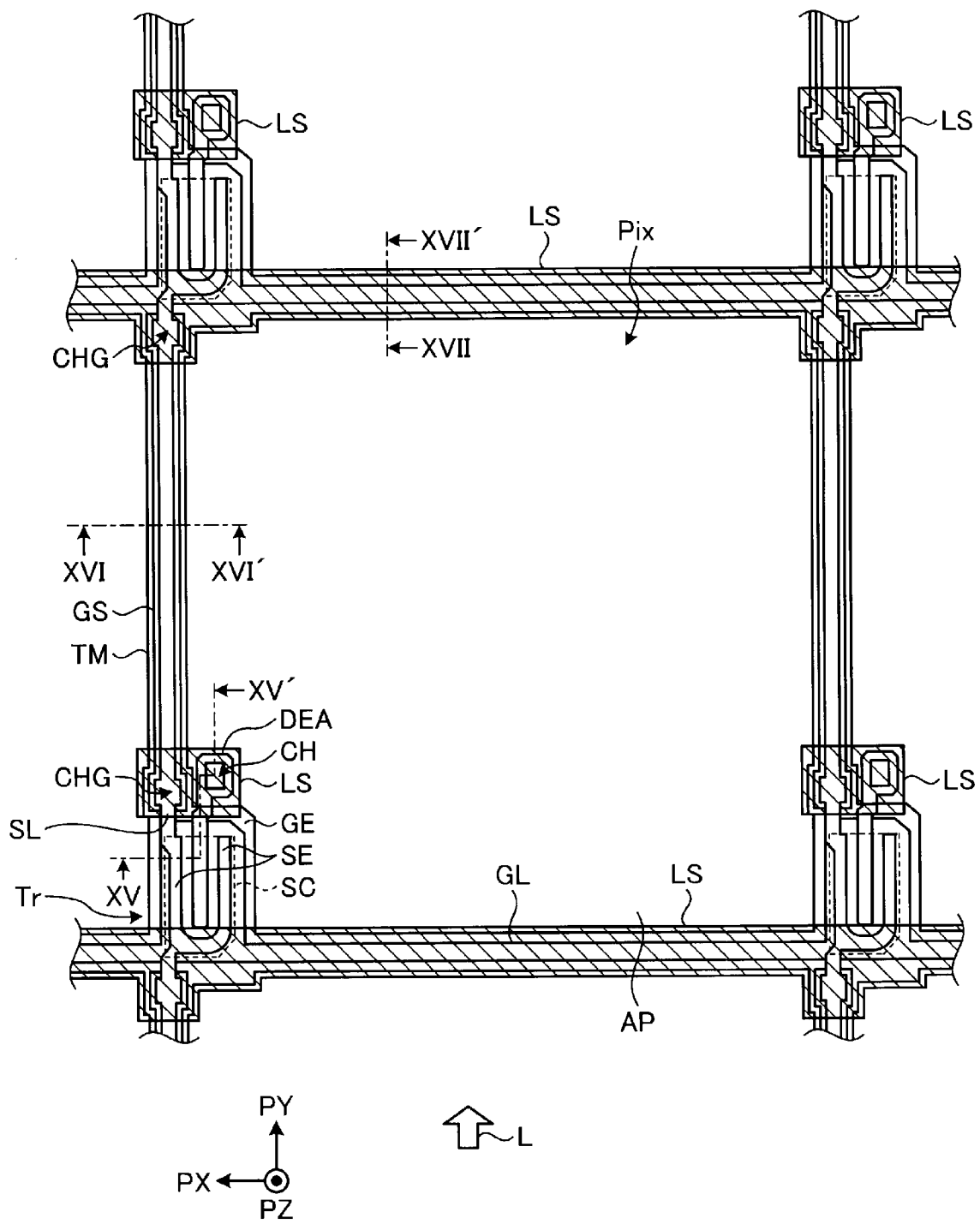
[図12]



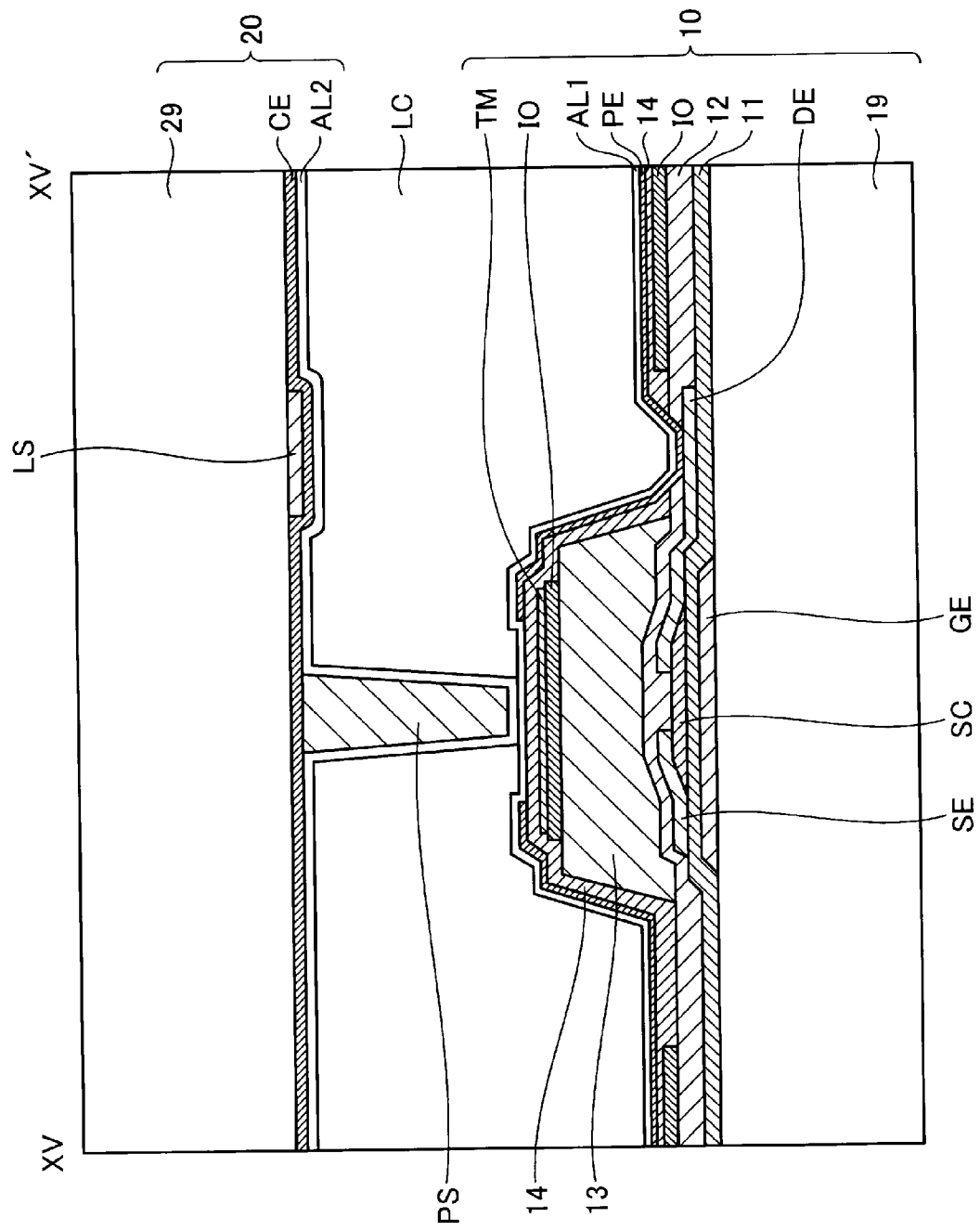
[図13]



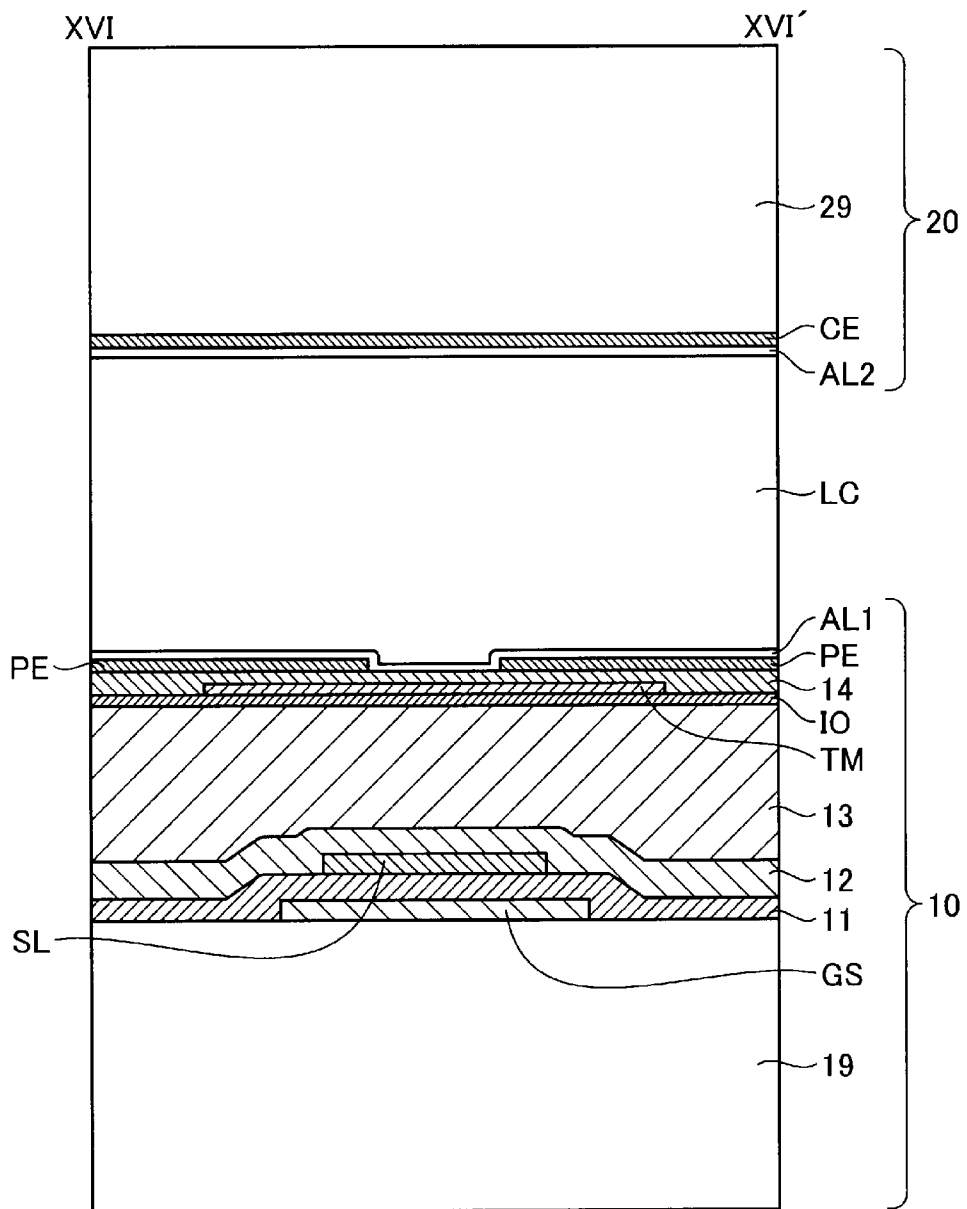
[図14]



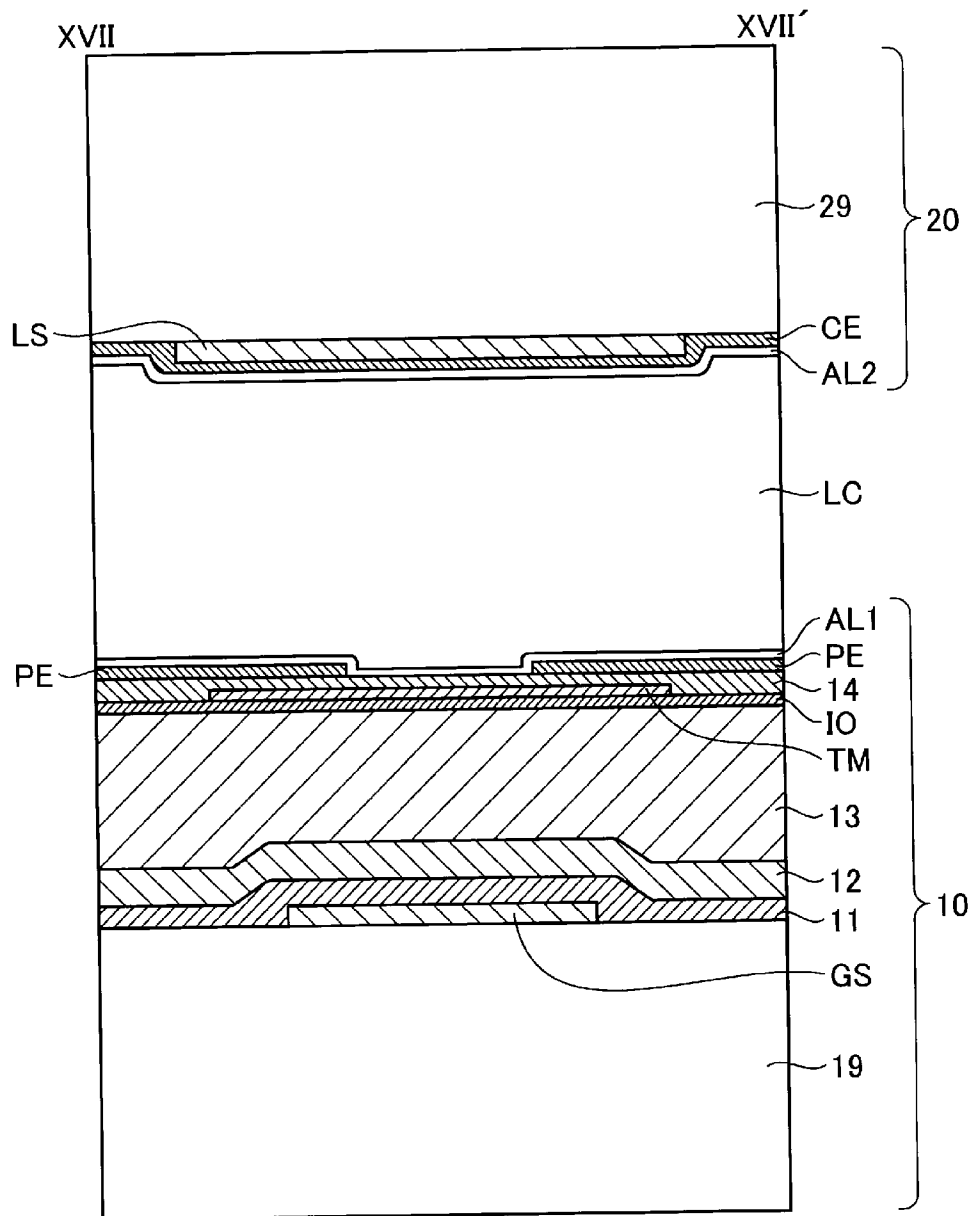
[図15]



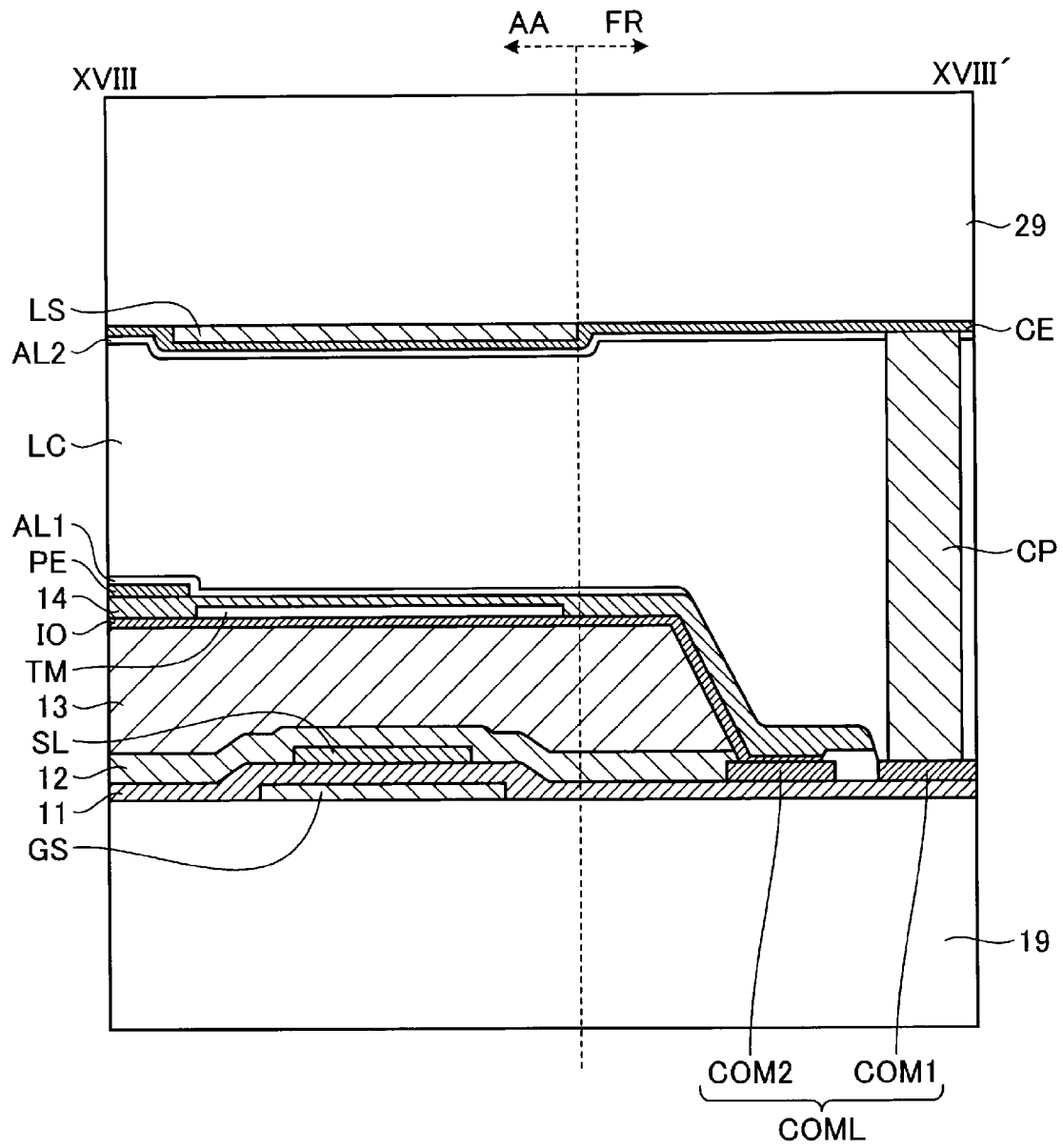
[図16]



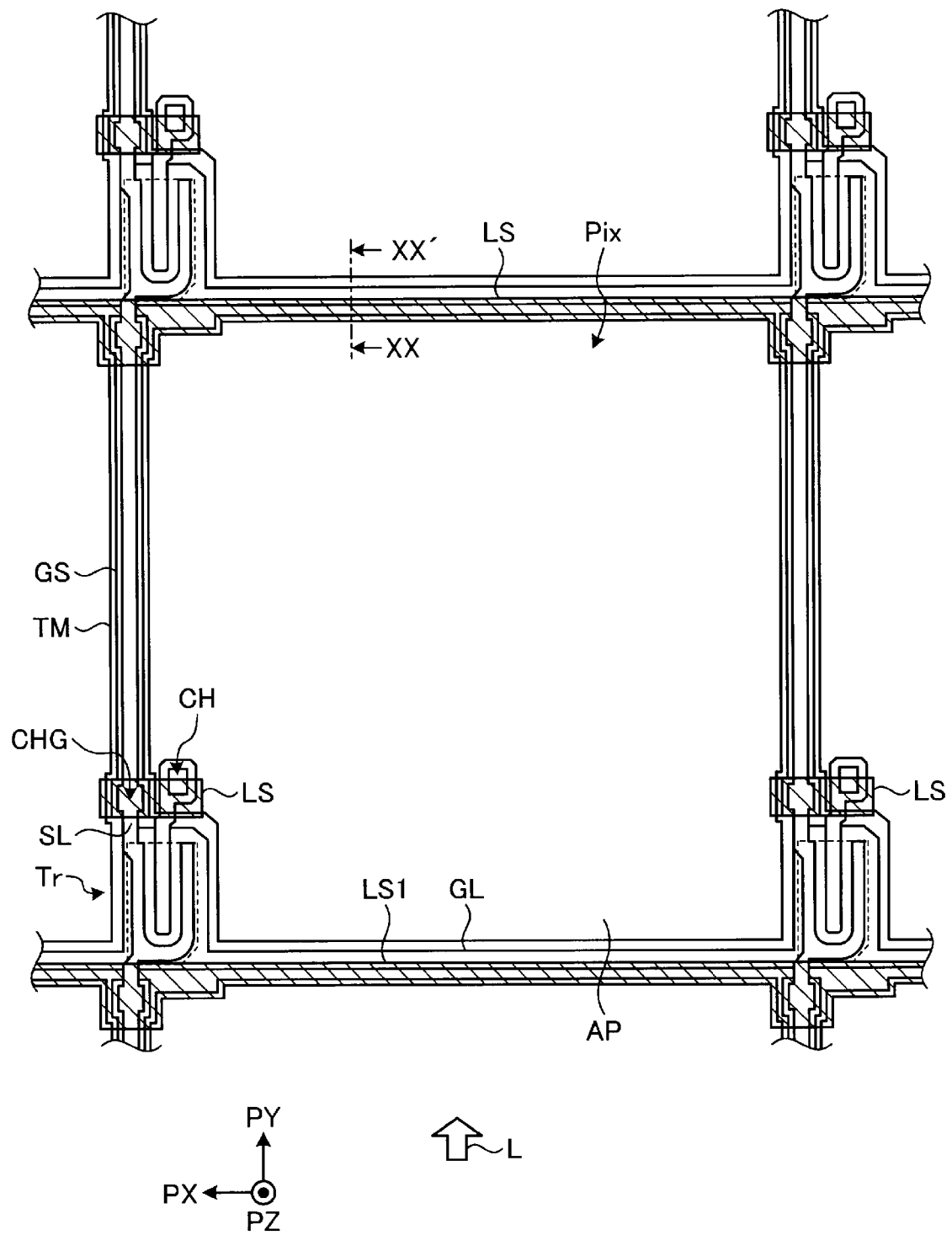
[図17]



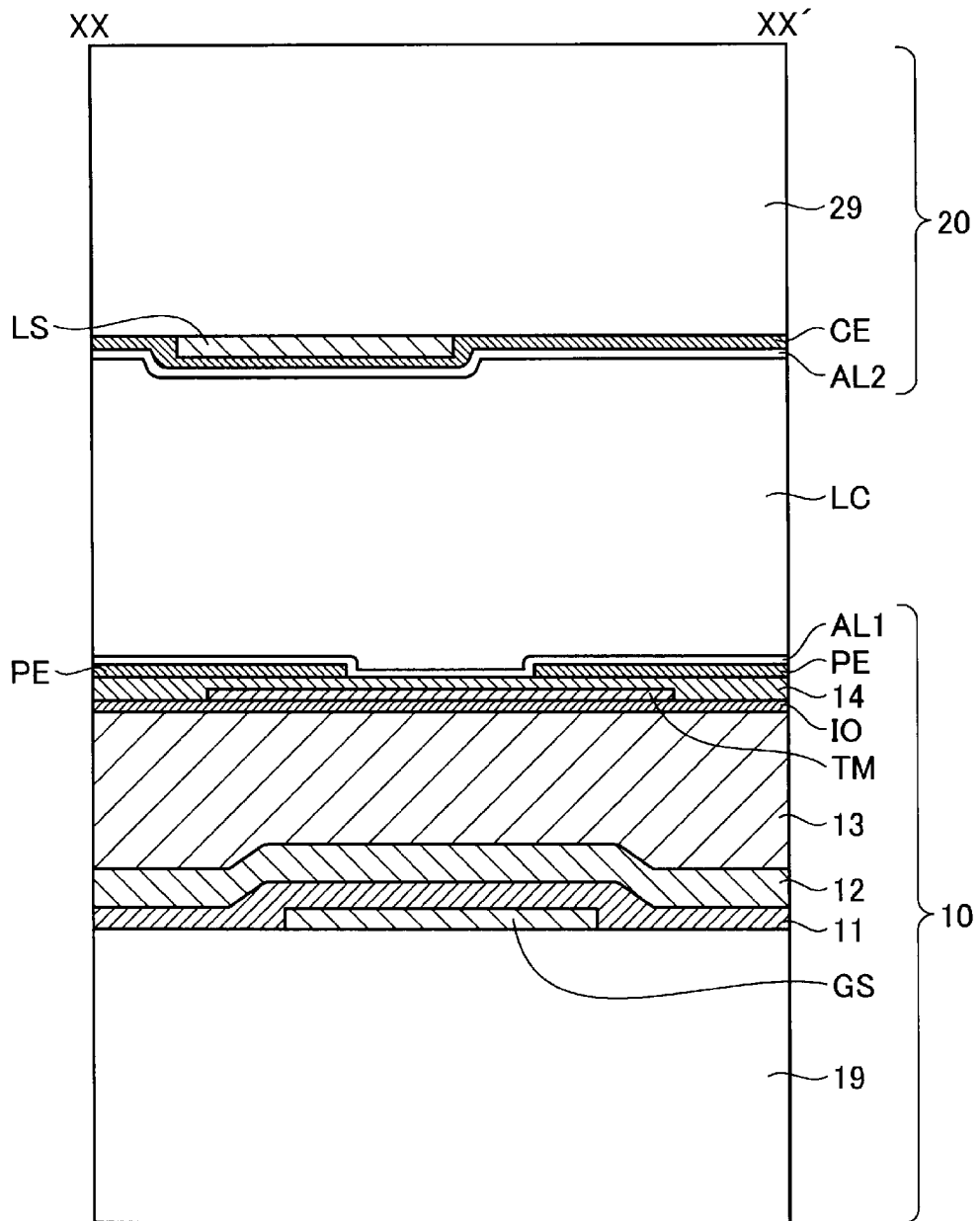
[図18]



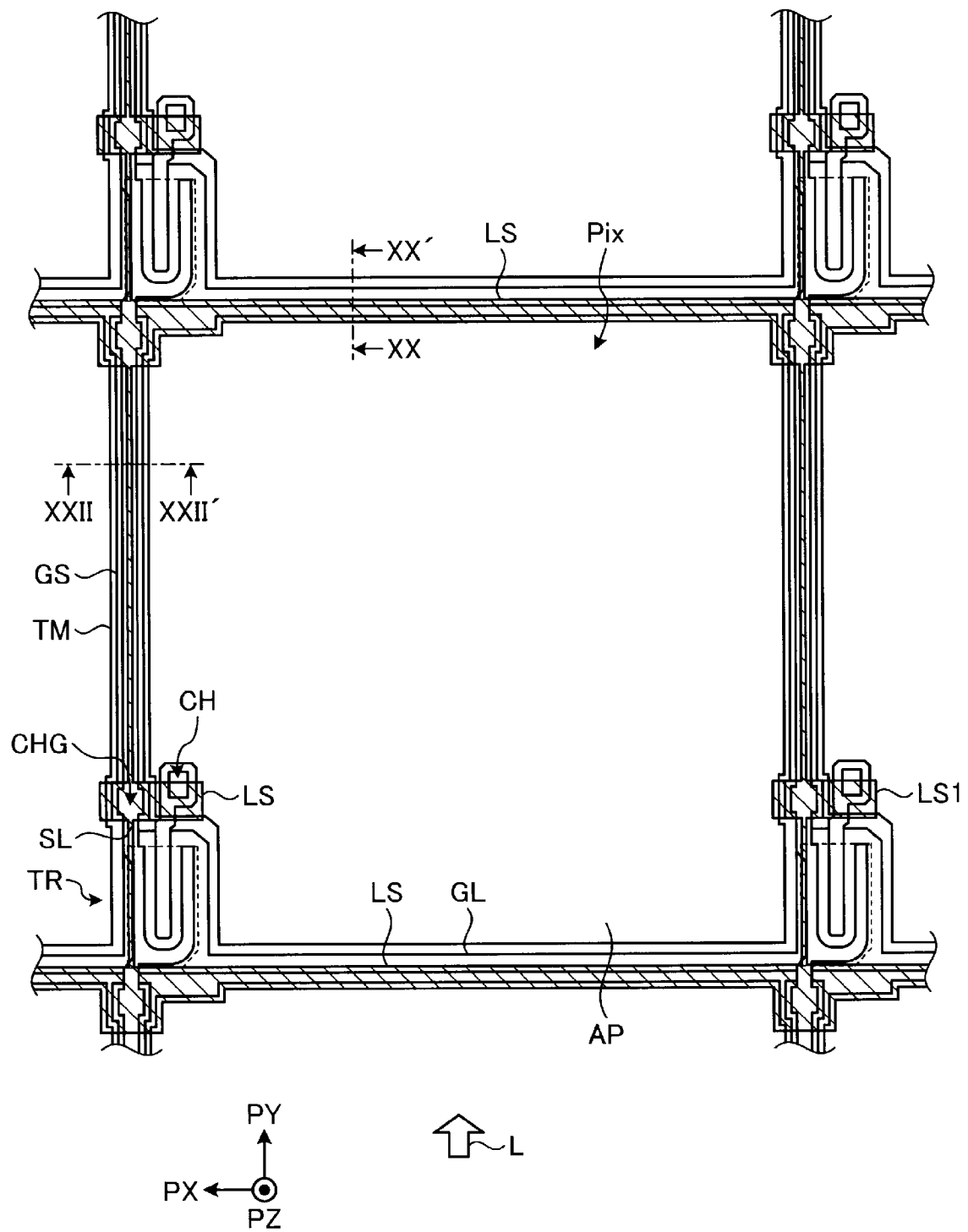
[図19]



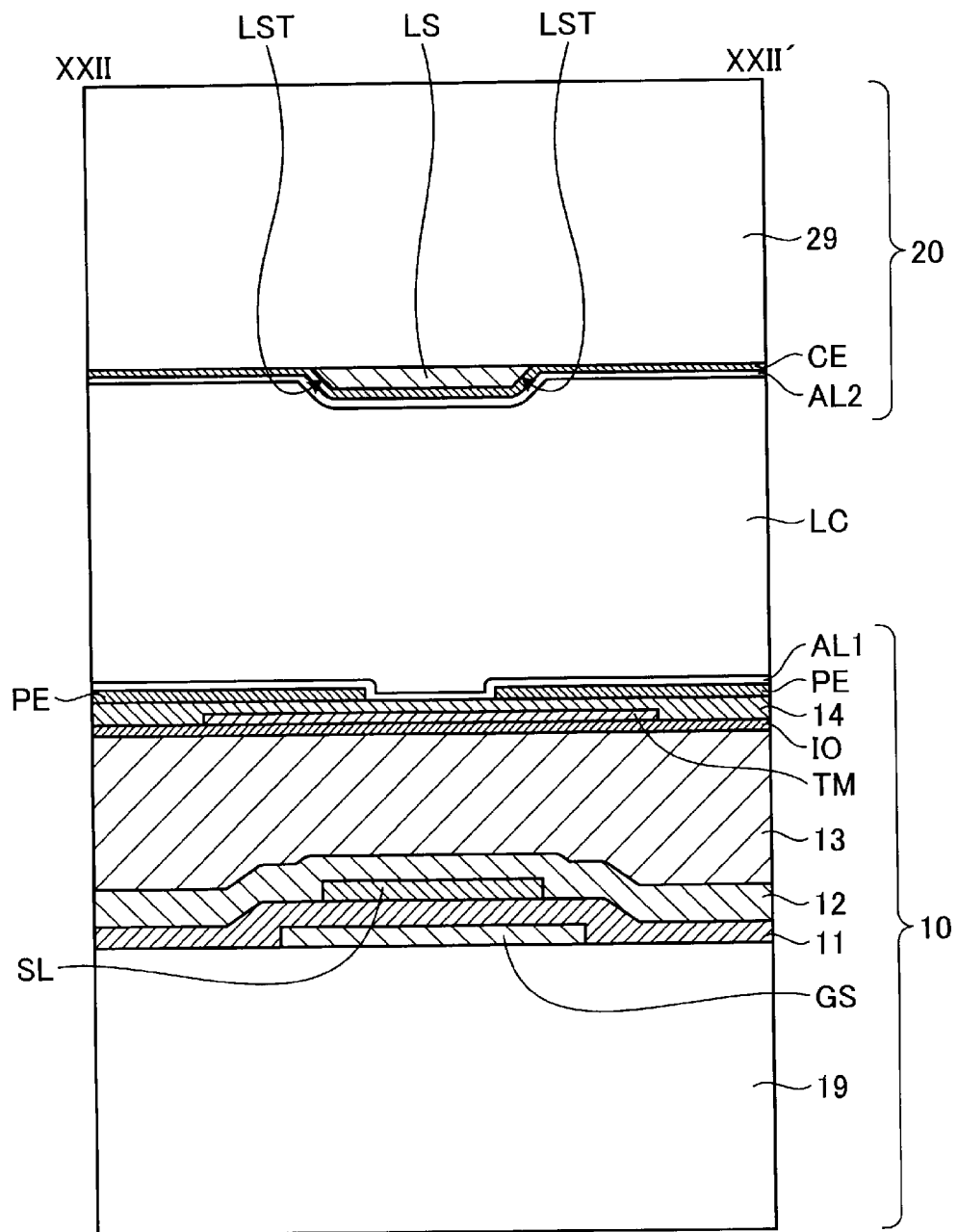
[図20]



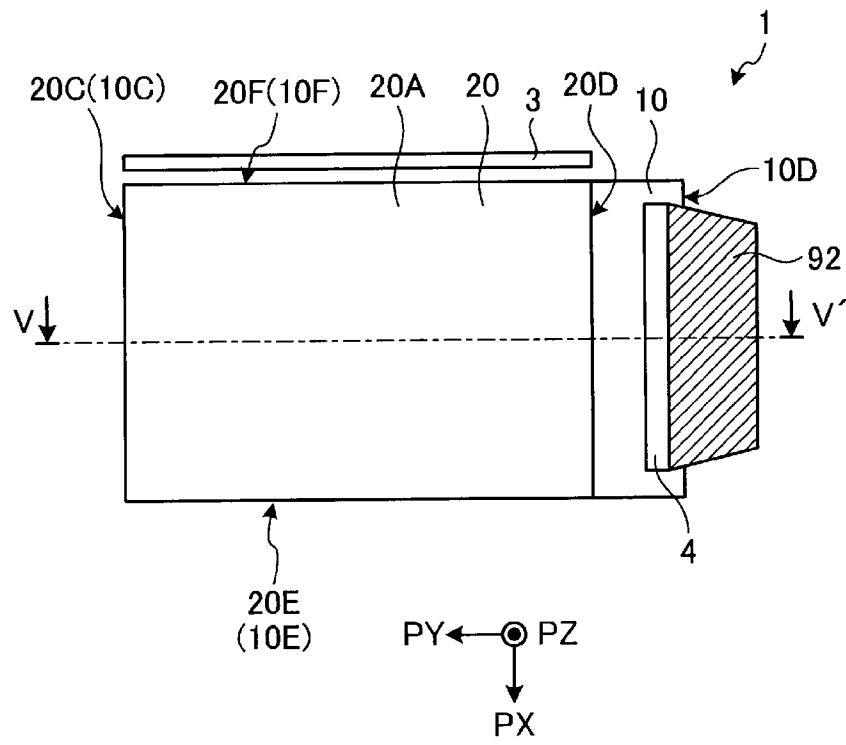
[図21]



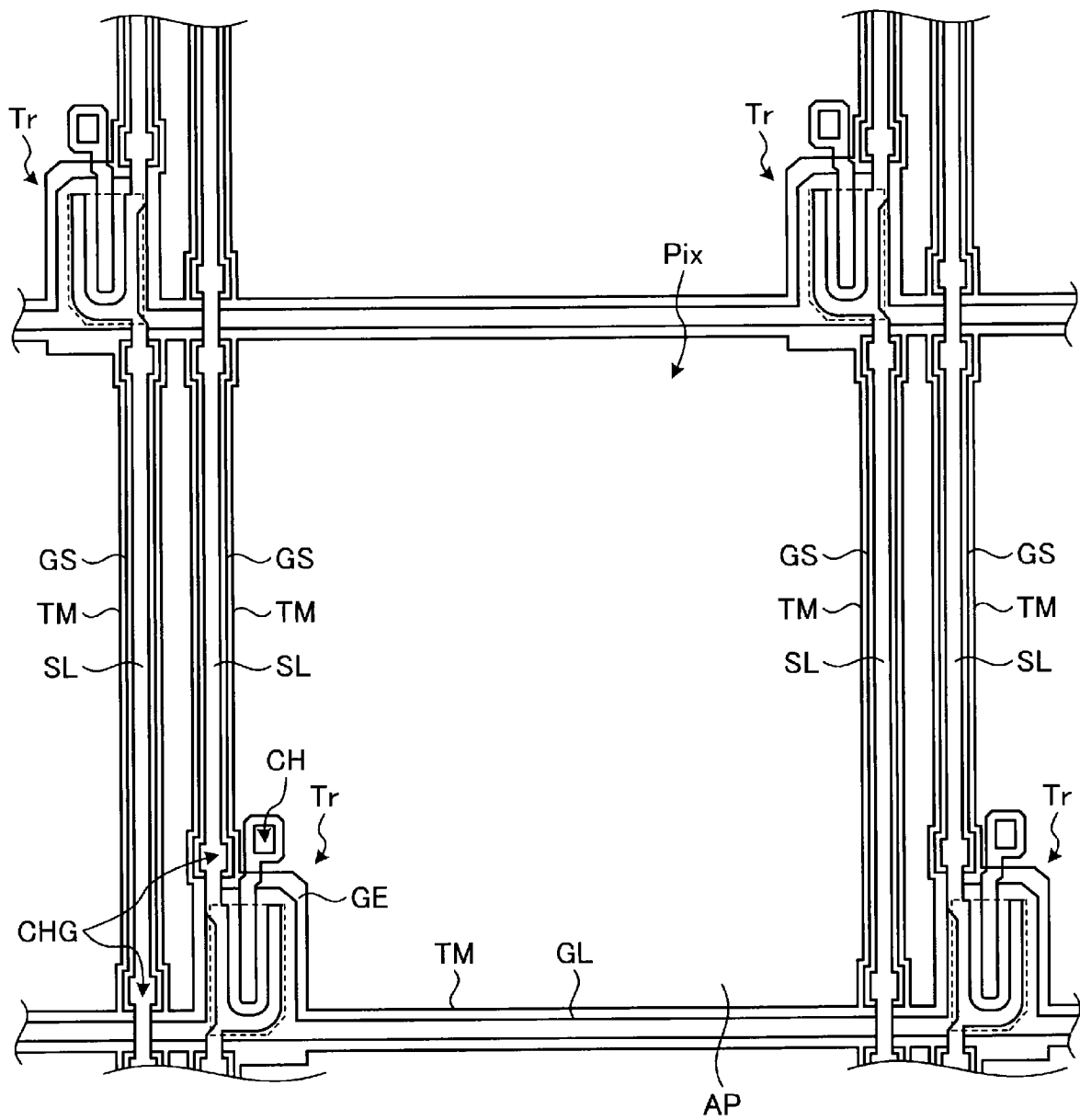
[図22]



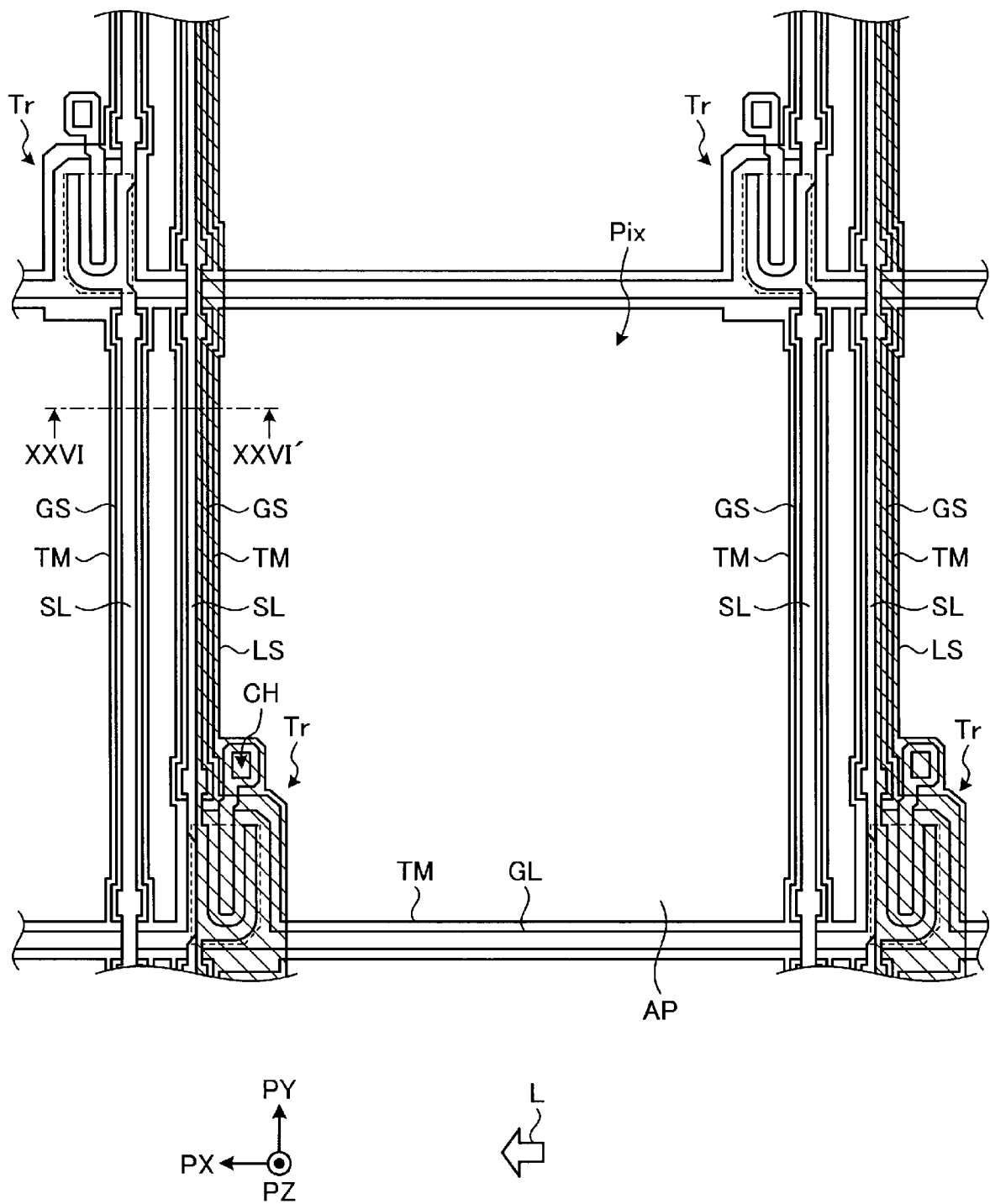
[図23]



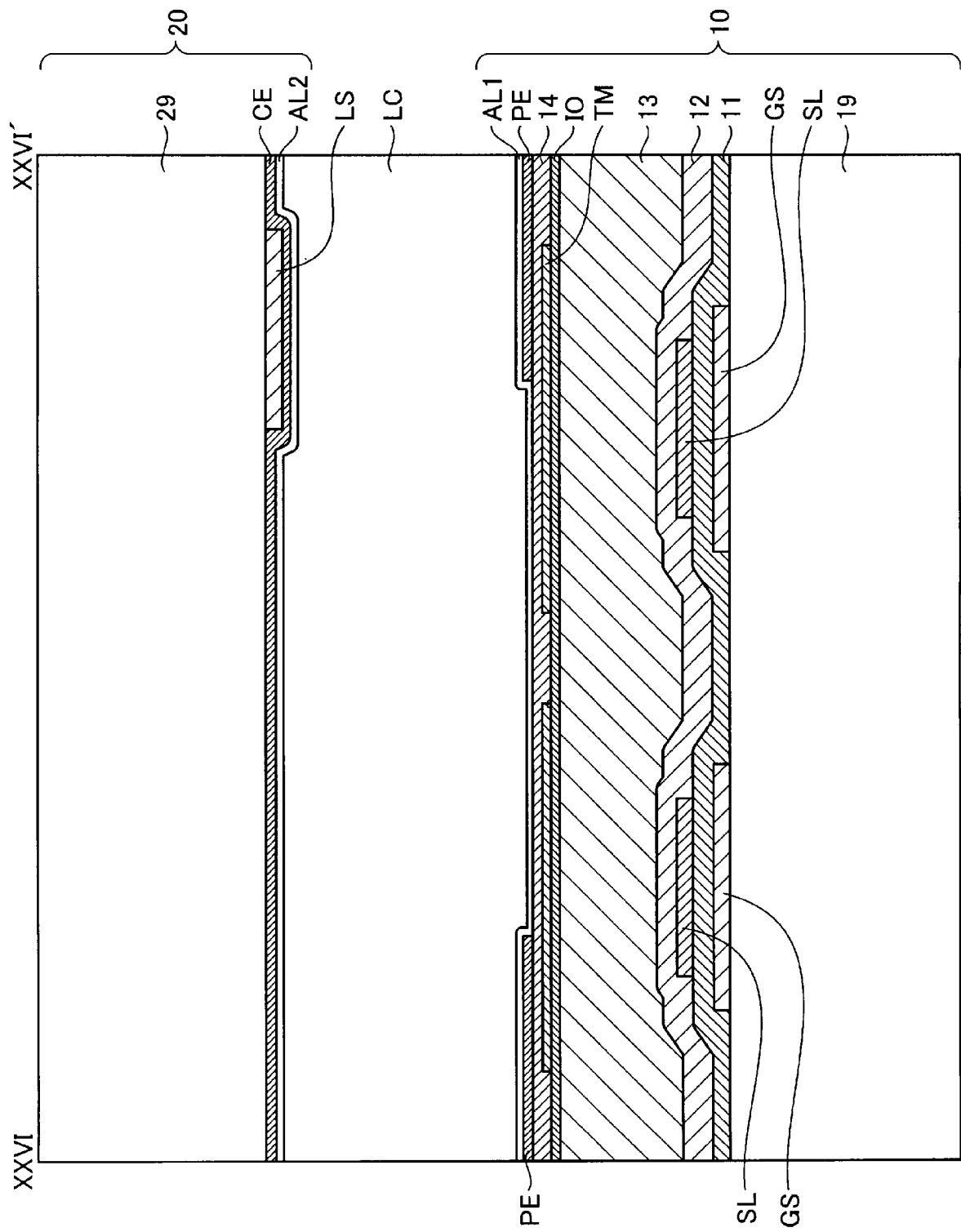
[図24]



[図25]



[図26]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/010120

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G02F1/1368 (2006.01) i, G02F1/1334 (2006.01) i, G02F1/13357 (2006.01) i
FI: G02F1/1368, G02F1/1334, G02F1/13357

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G02F1/133-1/1334, 1/13357, 1/1339-1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

Japio-GPG/FX

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2017/145939 A1 (SHARP CORPORATION) 31.08.2017 (2017-08-31), paragraphs [0020]-[0026], [0072], [0080], fig. 3	1, 5, 10, 13
X	JP 10-240162 A (SONY CORPORATION) 11.09.1998 (1998-09-11), paragraphs [0007], [0010], fig. 2	1, 2, 10, 13
X	JP 8-286176 A (HITACHI, LTD.) 01.11.1996 (1996-11-01), paragraph [0031], fig. 4	1, 2, 10, 13
A	JP 2019-32431 A (JAPAN DISPLAY INC.) 28.02.2019 (2019-02-28), paragraphs [0022]-[0026], fig. 3, 4	1-13
A	JP 2015-146466 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 13.08.2015 (2015-08-13), paragraphs [0111]-[0122], fig. 5A, 5B	1-13



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06.04.2020

Date of mailing of the international search report
21.04.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/010120

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2008-0012594 A (SAMSUNG ELECTRONICS CO., LTD.) 12.02.2008 (2008-02-12), entire text, fig. 2	1-13
P, X	JP 2019-101116 A (PANASONIC LIQUID CRYSTAL DISPLAY CO., LTD.) 24.06.2019 (2019-06-24), paragraphs [0062]-[0065], fig. 4, 5	1, 2

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/010120

WO 2017/145939 A1	31.08.2017	(Family: none)
JP 10-240162 A	11.09.1998	US 6259200 B1 column 3, line 65 to column 4, line 67, fig. 2 KR 10-0486133 B1
JP 8-286176 A	01.11.1996	(Family: none)
JP 2019-32431 A	28.02.2019	US 2019/0049799 A1 paragraphs [0035]-[0039], fig. 3, 4
JP 2015-146466 A	13.08.2015	US 2010/0134710 A1 paragraphs [0129]-[0140], fig. 5A, 5B KR 10-2010-0063660 A CN 101750821 A TW 201037407 A
KR 10-2008-0012594 A	12.02.2008	(Family: none)
JP 2019-101116 A	24.06.2019	US 2019/0163025 A1 paragraphs [0072]-[0075], fig. 4, 5

A. 発明の属する分野の分類（国際特許分類（IPC）） G02F 1/1368(2006.01)i; G02F 1/1334(2006.01)i; G02F 1/13357(2006.01)i FI: G02F1/1368; G02F1/1334; G02F1/13357		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） G02F1/133-1/1334, 1/13357, 1/1339-1/1368		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） Japio-GPG/FX		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2017/145939 A1 (シャープ株式会社) 31.08.2017 (2017-08-31) 段落[0020]-[0026], [0072], [0080], 図3	1, 5, 10, 13
X	JP 10-240162 A (ソニー株式会社) 11.09.1998 (1998-09-11) 段落[0007], [0010], 図2	1, 2, 10, 13
X	JP 8-286176 A (株式会社日立製作所) 01.11.1996 (1996-11-01) 段落[0031], 図4	1, 2, 10, 13
A	JP 2019-32431 A (株式会社ジャパンディスプレイ) 28.02.2019 (2019-02-28) 段落[0022]-[0026], 図3, 4	1-13
A	JP 2015-146466 A (株式会社半導体エネルギー研究所) 13.08.2015 (2015-08-13) 段落[0111]-[0122], 図5A, 5B	1-13
A	KR 10-2008-0012594 A (SAMSUNG ELECTRONICS CO., LTD.) 12.02.2008 (2008-02-12) 全文, 図2	1-13
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 06.04.2020		国際調査報告の発送日 21.04.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 横井 亜矢子 2L 9706 電話番号 03-3581-1101 内線 3295

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, X	JP 2019-101116 A (パナソニック液晶ディスプレイ株式会社) 24.06.2019 (2019 - 06 - 24) 段落[0062]-[0065], 図4, 5	1, 2

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/010120

引用文献			公表日	パテントファミリー文献	公表日
WO	2017/145939	A1	31.08.2017	(ファミリーなし)	
JP	10-240162	A	11.09.1998	US 6259200 B1	
				3欄65行-4欄67行, 図2	
				KR 10-0486133 B1	
JP	8-286176	A	01.11.1996	(ファミリーなし)	
JP	2019-32431	A	28.02.2019	US 2019/0049799 A1	
				段落[0035]-[0039], 図3, 4	
JP	2015-146466	A	13.08.2015	US 2010/0134710 A1	
				段落[0129]-[0140], 図5A, 5B	
				KR 10-2010-0063660 A	
				CN 101750821 A	
				TW 201037407 A	
KR	10-2008-0012594	A	12.02.2008	(ファミリーなし)	
JP	2019-101116	A	24.06.2019	US 2019/0163025 A1	
				段落[0072]-[0075], 図4, 5	