



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2021년09월10일

(11) 등록번호 10-2301450

(24) 등록일자 2021년09월07일

(51) 국제특허분류(Int. Cl.)

H04N 19/117 (2014.01) H04N 19/132 (2014.01)

H04N 19/187 (2014.01) H04N 19/34 (2014.01)

H04N 19/42 (2014.01) H04N 19/46 (2014.01)

H04N 19/59 (2014.01)

(52) CPC특허분류

H04N 19/117 (2015.01)

H04N 19/132 (2015.01)

(21) 출원번호 10-2015-7028276

(22) 출원일자(국제) 2014년03월12일

심사청구일자 2019년02월22일

(85) 번역문제출일자 2015년10월08일

(65) 공개번호 10-2015-0128915

(43) 공개일자 2015년11월18일

(86) 국제출원번호 PCT/US2014/024423

(87) 국제공개번호 WO 2014/150864

국제공개일자 2014년09월25일

(30) 우선권주장

61/790,538 2013년03월15일 미국(US)

14/205,006 2014년03월11일 미국(US)

(56) 선행기술조사문헌

W02009000110 A1*

US20120314965 A1*

US20090219994 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

퀄컴 인코포레이티드

미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775

(72) 발명자

귀 리웨이

미국 92122-5682 캘리포니아주 샌디에고 303 피오레 테라스 5230

천 지안레

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

(뒷면에 계속)

(74) 대리인

특허법인코리어나

전체 청구항 수 : 총 41 항

심사관 : 이상래

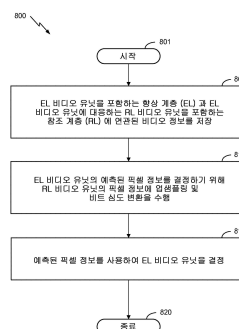
(54) 발명의 명칭 비디오 정보의 스케일러블 코딩을 위한 디바이스 및 방법

(57) 요약

비디오 정보를 코딩하도록 구성된 장치가 메모리 유닛과, 메모리 유닛과 통신하는 프로세서를 포함한다. 그 메모리 유닛은 참조 계층(RL) 및 향상 계층(EL)에 연관된 비디오 정보를 저장하도록 구성된다. EL은 EL 비디오 유닛을 포함하고 RL은 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함한다. 프로세서는 EL 비디오

(뒷면에 계속)

대표도 - 도8



유닛의 예측된 픽셀 정보를 결정하고 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정하기 위해 단일 결합 프로세스에서의 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하도록 구성된다.

(52) CPC특허분류

H04N 19/187 (2015.01)

H04N 19/34 (2015.01)

H04N 19/439 (2015.01)

H04N 19/46 (2015.01)

H04N 19/59 (2015.01)

(72) 발명자

리 상

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

라파카 크리쉬나칸트

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

푸 웨이

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

카르체비츠 마르타

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

명세서

청구범위

청구항 1

비디오 정보를 코딩하도록 구성된 장치로서,

참조 계층(RL) 및 향상 계층(EL)에 연관된 비디오 데이터를 저장하도록 구성된 메모리로서, 상기 EL은 EL 비디오 유닛을 포함하고 상기 RL은 상기 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 메모리; 및

상기 메모리와 통신하는 프로세서를 포함하며,

상기 프로세서는,

상기 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 프로세스에서 상기 RL 비디오 유닛의 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 것으로서,

상기 단일 프로세스는 상기 텍스처 업샘플링을 달성하도록 수행되는 다수의 텍스처 업샘플링 동작들을 포함하고, 상기 다수의 텍스처 업샘플링 동작들 중 하나는 상기 비트 심도 변환을 또한 달성하고, 상기 단일 프로세스의 일부로서 수행되는 상기 텍스처 업샘플링은 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 한편 상기 비트 심도 변환 없이 수행되는 텍스처 업샘플링은 제 2 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 상기 제 1 양은 상기 RL의 비트 심도 및 상기 EL의 비트 심도 간의 차이와 동일한 양만큼 상기 제 2 양보다 작은,

상기 텍스처 업샘플링 및 비트 심도 변환을 수행하고; 그리고

상기 예측된 픽셀 정보를 사용하여 상기 EL 비디오 유닛을 인코딩 또는 디코딩하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 2

제 1 항에 있어서,

상기 EL 비디오 유닛은 EL 화상 및 상기 EL 화상 내의 EL 블록 중 하나이고, 상기 RL 비디오 유닛은 RL 화상 및 상기 RL 화상 내의 RL 블록 중 하나인, 비디오 정보를 코딩하도록 구성된 장치.

청구항 3

제 1 항에 있어서,

상기 비트 심도 변환은 업샘플링된 상기 RL 비디오 유닛이 상기 EL 비디오 유닛을 위해 사용된 것과 동일한 수의 비트들을 가지게 하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 4

제 1 항에 있어서,

상기 비트 심도 변환을 또한 달성하는 상기 텍스처 업샘플링 동작은 상기 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작인, 비디오 정보를 코딩하도록 구성된 장치.

청구항 5

제 1 항에 있어서,

상기 프로세서는 추가로, 결합된 업샘플링 및 비트 심도 변환 필터를 상기 RL 비디오 유닛의 상기 픽셀 정보에 적용하도록 구성되며,

상기 결합된 업샘플링 및 비트 심도 변환 필터는 상기 RL 및 상기 EL의 해상도 비율에 기초하여 상기 RL 비디오

유닛의 상기 픽셀 정보를 업샘플링하고 업샘플링된 상기 픽셀 정보의 비트 심도를 상기 EL의 비트 심도와 상기 RL의 비트 심도 간의 차이에 기초하여 변환하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 6

제 1 항에 있어서,

상기 프로세서는 추가로, 결합된 비트 심도 변환 및 업샘플링 필터를 상기 RL 비디오 유닛의 상기 픽셀 정보에 적용하도록 구성되며,

상기 결합된 비트 심도 변환 및 업샘플링 필터는 상기 EL의 비트 심도와 상기 RL의 비트 심도 간의 차이에 기초하여 상기 RL 비디오 유닛의 상기 픽셀 정보의 비트 심도를 변환하고 변환된 상기 픽셀 정보를 상기 RL 및 상기 EL의 해상도 비율에 기초하여 업샘플링하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 7

제 1 항에 있어서,

상기 프로세서는 추가로, 하나 이상의 가중 인자들, 오프셋, 비트시프트 값을 갖는 업샘플링 및 비트 심도 변환 필터를 적용하도록 구성되며,

상기 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도 간의 차이에 의존하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 8

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하도록 구성되며,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 RL에 연관된 RL 비트 심도에 의존하고, 상기 제 2 비트시프트 값은 상기 EL에 연관된 EL 비트 심도에 의존하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 9

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하도록 구성되며,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 RL에 연관된 RL 비트 심도에 의존하고, 상기 제 2 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도 간의 비트 심도 차이에 의해 결정되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 10

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하도록 구성되며,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도가 동일한 경우에 대한 비트시프트 값과 동일한 방식으로 도출되고, 상기 제 2 비트시프트 값은 상기 EL 비트 심도와 상기 RL 비

트 심도 간의 비트 심도 차이에 기초하여 도출되고 상기 EL 비트 심도와 상기 RL 비트 심도가 동일한 경우에 대한 상기 비트시프트 값 미만인, 비디오 정보를 코딩하도록 구성된 장치.

청구항 11

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 비-분리형 필터를 적용하도록 구성되며,

상기 2차원 비-분리형 필터는 상기 RL의 복수의 픽셀 값들에 대응하는 가중 인자들의 매트릭스가 곱해진 상기 복수의 픽셀 값들의 합을 포함하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 12

제 1 항에 있어서,

상기 프로세서는 추가로,

상기 RL 비디오 유닛의 상기 픽셀 정보에 하나 이상의 필터 계수들을 갖는 결합된 업샘플링 및 비트 심도 변환 필터를 적용하고; 그리고

상기 EL에서의 각각의 프레임에 대해, 상기 EL 비디오 유닛을 예측하기 위해 상기 하나 이상의 필터 계수들을 사용할지의 여부를 결정하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 13

제 1 항에 있어서,

상기 RL은 제 1 해상도와 제 1 비트 심도를 갖고, 상기 EL은 상기 제 1 해상도와는 상이한 제 2 해상도와 상기 제 1 비트 심도와는 상이한 제 2 비트 심도를 가지며,

상기 텍스처 업샘플링 및 비트 심도 변환은 상기 제 1 해상도와 상기 제 1 비트 심도를 갖는 픽셀 정보를 상기 제 2 해상도와 상기 제 2 비트 심도를 갖는 픽셀 정보로 변환하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 14

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하고, 상기 비트 심도 변환이 수행된 후에 오프셋을 추가하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 15

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하고, 상기 비트 심도 변환이 수행되기 전에 단일 결합된 오프셋을 추가하도록 구성되고,

상기 단일 결합된 오프셋은 상기 텍스처 업샘플링에 대해 제공되는 오프셋에 통합된 상기 비트 심도 변환에 대해 제공되는 오프셋을 나타내는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 16

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하고, 상기 비트 심도 변환이 수행되기 전에 단일 결합된 오프셋을 추가하도록 구성되며,

상기 결합된 오프셋의 값은 레이트-왜곡 성능에 기초하여 다수의 오프셋 값들로부터 적응적으로 선택되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 17

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하고, 상기 비트 심도 변환이 수행되기 전에 단일 결합된 오프셋을 추가하도록 구성되며,

상기 결합된 오프셋의 값은 상기 RL 비디오 유닛의 상기 픽셀 정보에 기초하여 상기 결합된 오프셋의 값을 출력하도록 구성된 룩업 테이블로부터 도출되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 18

제 1 항에 있어서,

상기 프로세서는 추가로, 상기 RL 비디오 유닛의 상기 픽셀 정보의 크로마 성분들 및 루마 성분들 양자에 기초하여 상기 예측된 픽셀 정보의 크로마 성분들을 결정하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 19

제 1 항에 있어서,

상기 비디오 정보를 코딩하도록 구성된 장치는 인코더를 포함하고,

상기 프로세서는 추가로, 상기 예측된 픽셀 정보를 사용하여 비트스트림에서 상기 EL 비디오 유닛을 인코딩하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 20

제 1 항에 있어서,

상기 비디오 정보를 코딩하도록 구성된 장치는 디코더를 포함하고,

상기 프로세서는 추가로, 상기 예측된 픽셀 정보를 사용하여 비트스트림에서 상기 EL 비디오 유닛을 디코딩하도록 구성되는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 21

제 1 항에 있어서,

상기 비디오 정보를 코딩하도록 구성된 장치는, 노트북들, 랩톱들, 컴퓨터들, 태블릿 컴퓨터들, 셋톱 박스들, 전화기 핸드셋들, 스마트 폰들, 스마트 패드들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 콘솔들, 및 차량내 컴퓨터들 중 하나 이상으로 이루어진 그룹으로부터 선택된 디바이스를 포함하는, 비디오 정보를 코딩하도록 구성된 장치.

청구항 22

비디오 정보를 코딩하는 방법으로서,

참조 계층 (RL) 및 향상 계층 (EL) 에 연관된 비디오 데이터를 저장하는 단계로서, 상기 EL은 EL 비디오 유닛을 포함하고 상기 RL은 상기 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 단계;

상기 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 프로세스에서 상기 RL 비디오 유닛의 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계로서,

상기 단일 프로세스는 상기 텍스처 업샘플링을 달성하기 위한 다수의 텍스처 업샘플링 동작들을 수행하는 것을 포함하고, 상기 다수의 텍스처 업샘플링 동작들 중 하나는 상기 비트 심도 변환을 또한 달성하고, 상기 단일 프로세스의 일부로서 수행되는 상기 텍스처 업샘플링은 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하는 우측 비트 시프트 동작을 수행하는 것을 포함하고, 한편 상기 비트 심도 변환 없이 수행되는 텍스처 업샘플링은 제 2 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 상기 제 1 양은 상기 RL 의 비트 심도 및 상기 EL 의 비트 심도 간의 차이와 동일한 양만큼 상기 제 2 양보다 작은,

상기 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계; 및

상기 예측된 픽셀 정보를 사용하여 상기 EL 비디오 유닛을 인코딩 또는 디코딩하는 단계를 포함하는, 비디오 정보를 코딩하는 방법.

청구항 23

제 22 항에 있어서,

상기 EL 비디오 유닛은 EL 화상 및 상기 EL 화상 내의 EL 블록 중 하나이고, 상기 RL 비디오 유닛은 RL 화상 및 상기 RL 화상 내의 RL 블록 중 하나인, 비디오 정보를 코딩하는 방법.

청구항 24

제 22 항에 있어서,

상기 비트 심도 변환은 업샘플링된 상기 RL 비디오 유닛이 상기 EL 비디오 유닛을 위해 사용된 것과 동일한 수의 비트들을 가지게 하는, 비디오 정보를 코딩하는 방법.

청구항 25

제 22 항에 있어서,

상기 비트 심도 변환을 또한 달성하는 상기 텍스처 업샘플링 동작은 상기 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작인, 비디오 정보를 코딩하는 방법.

청구항 26

제 22 항에 있어서,

결합된 업샘플링 및 비트 심도 변환 필터를 상기 RL 비디오 유닛의 상기 픽셀 정보에 적용하는 단계를 더 포함하며,

상기 결합된 업샘플링 및 비트 심도 변환 필터는 상기 RL 및 상기 EL의 해상도 비율에 기초하여 상기 RL 비디오 유닛의 상기 픽셀 정보를 업샘플링하고 업샘플링된 상기 픽셀 정보의 비트 심도를 상기 EL의 비트 심도와 상기 RL의 비트 심도 간의 차이에 기초하여 변환하도록 구성되는, 비디오 정보를 코딩하는 방법.

청구항 27

제 22 항에 있어서,

결합된 비트 심도 변환 및 업샘플링 필터를 상기 RL 비디오 유닛의 상기 픽셀 정보에 적용하는 단계를 더 포함하며,

상기 결합된 비트 심도 변환 및 업샘플링 필터는 상기 EL의 비트 심도와 상기 RL의 비트 심도 간의 차이에 기초하여 상기 RL 비디오 유닛의 상기 픽셀 정보의 비트 심도를 변환하고 변환된 상기 픽셀 정보를 상기 RL 및 상기 EL의 해상도 비율에 기초하여 업샘플링하도록 구성되는, 비디오 정보를 코딩하는 방법.

청구항 28

제 22 항에 있어서,

하나 이상의 가중 인자들, 오프셋, 비트시프트 값을 갖는 업샘플링 및 비트 심도 변환 필터를 적용하는 단계를 더 포함하고,

상기 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도 간의 차이에 의존하는, 비디오 정보를 코딩하는 방법.

청구항 29

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하는 단계를 더 포함하고,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 RL에 연관된 RL 비트 심도에 의존하고, 상기 제 2 비트시프트 값은 상기 EL에 연관된 EL 비트 심도에 의존하는, 비디오 정보를 코딩하는 방법.

청구항 30

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하는 단계를 더 포함하고,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 RL에 연관된 RL 비트 심도에 의존하고, 상기 제 2 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도 간의 비트 심도 차이에 의해 결정되는, 비디오 정보를 코딩하는 방법.

청구항 31

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 분리형 필터를 적용하는 단계를 더 포함하고,

상기 2차원 분리형 필터는 하나 이상의 가중 인자들, 제 1 오프셋, 및 제 1 비트시프트 값을 갖는 수평 업샘플링 스테이지와, 하나 이상의 추가적인 가중 인자들, 제 2 오프셋, 및 제 2 비트시프트 값을 갖는 수직 업샘플링 스테이지를 포함하며,

상기 제 1 비트시프트 값은 상기 EL에 연관된 EL 비트 심도와 상기 RL에 연관된 RL 비트 심도가 동일한 경우에 대한 비트시프트 값과 동일한 방식으로 도출되고, 상기 제 2 비트시프트 값은 상기 EL 비트 심도와 상기 RL 비트 심도 간의 비트 심도 차이에 기초하여 도출되고 상기 EL 비트 심도와 상기 RL 비트 심도가 동일한 경우에 대한 상기 비트시프트 값 미만인, 비디오 정보를 코딩하는 방법.

청구항 32

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 2차원 비-분리형 필터를 적용하는 단계를 더 포함하며,

상기 2차원 비-분리형 필터는 상기 RL의 복수의 픽셀 값들에 대응하는 가중 인자들의 매트릭스가 곱해진 상기 복수의 픽셀 값들의 합을 포함하는, 비디오 정보를 코딩하는 방법.

청구항 33

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 하나 이상의 필터 계수들을 갖는 결합된 업샘플링 및 비트 심도 변환 필터를 적용하는 단계; 및

상기 EL에서의 각각의 프레임에 대해, 상기 EL 비디오 유닛을 예측하기 위해 상기 하나 이상의 필터 계수들을 사용할지의 여부를 결정하는 단계를 더 포함하는, 비디오 정보를 코딩하는 방법.

청구항 34

제 22 항에 있어서,

상기 RL은 제 1 해상도와 제 1 비트 심도를 갖고, 상기 EL은 상기 제 1 해상도와는 상이한 제 2 해상도와 상기 제 1 비트 심도와는 상이한 제 2 비트 심도를 가지며,

상기 텍스처 업샘플링 및 비트 심도 변환은 상기 제 1 해상도와 상기 제 1 비트 심도를 갖는 픽셀 정보를 상기

제 2 해상도와 상기 제 2 비트 심도를 갖는 픽셀 정보로 변환하는, 비디오 정보를 코딩하는 방법.

청구항 35

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계; 및

상기 비트 심도 변환이 수행된 후에 오프셋을 추가하는 단계를 더 포함하는, 비디오 정보를 코딩하는 방법.

청구항 36

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계; 및

상기 비트 심도 변환이 수행되기 전에 단일 결합된 오프셋을 추가하는 단계를 더 포함하고,

상기 단일 결합된 오프셋은 상기 텍스처 업샘플링에 대해 제공되는 오프셋에 통합된 상기 비트 심도 변환에 대해 제공되는 오프셋을 나타내는, 비디오 정보를 코딩하는 방법.

청구항 37

제 22 항에 있어서,

상기 RL 비디오 유닛의 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계; 및

상기 비트 심도 변환이 수행된 후에 단일 결합된 오프셋을 추가하는 단계를 더 포함하며,

상기 결합된 오프셋의 값은 레이트-왜곡 성능에 기초하여 다수의 오프셋 값들로부터 적응적으로 선택되는, 비디오 정보를 코딩하는 방법.

청구항 38

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 단계; 및

상기 비트 심도 변환이 수행되기 전에 단일 결합된 오프셋을 추가하는 단계를 더 포함하며,

상기 결합된 오프셋의 값은 상기 RL 비디오 유닛의 상기 픽셀 정보에 기초하여 상기 결합된 오프셋의 값을 출력하도록 구성된 룩업 테이블로부터 도출되는, 비디오 정보를 코딩하는 방법.

청구항 39

제 22 항에 있어서,

상기 RL 비디오 유닛의 상기 픽셀 정보의 크로마 성분들 및 루마 성분들 양자에 기초하여 상기 예측된 픽셀 정보의 크로마 성분들을 결정하는 단계를 더 포함하는, 비디오 정보를 코딩하는 방법.

청구항 40

코드를 포함하는 비일시적 컴퓨터 판독가능 매체로서,

상기 코드는, 실행되는 경우, 장치로 하여금,

참조 계층 (RL) 및 향상 계층 (EL) 에 연관된 비디오 데이터를 저장하는 것으로서, 상기 EL은 EL 비디오 유닛을 포함하고 상기 RL은 상기 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 것;

상기 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 프로세스에서 상기 RL 비디오 유닛의 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 것으로서,

상기 단일 프로세스는 상기 텍스처 업샘플링을 달성하도록 수행되는 다수의 텍스처 업샘플링 동작들을 포함하고, 상기 다수의 텍스처 업샘플링 동작들 중 하나는 상기 비트 심도 변환을 또한 달성하고, 상기 단일 프로세스의 일부로서 수행되는 상기 텍스처 업샘플링은 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하도록

구성되는 우측 비트 시프트 동작을 포함하고, 한편 상기 비트 심도 변환 없이 수행되는 텍스처 업샘플링은 제 2 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 상기 제 1 양은 상기 RL 의 비트 심도 및 상기 EL 의 비트 심도 간의 차이와 동일한 양만큼 상기 제 2 양보다 작은,

상기 텍스처 업샘플링 및 비트 심도 변환을 수행하는 것; 및

상기 예측된 픽셀 정보를 사용하여 상기 EL 비디오 유닛을 인코딩 또는 디코딩하는 것

을 포함하는 프로세스를 수행하게 하는, 비일시적 컴퓨터 판독가능 매체.

청구항 41

비디오 정보를 코딩하도록 구성된 비디오 코딩 디바이스로서,

참조 계층 (RL) 및 향상 계층 (EL) 에 연관된 비디오 데이터를 저장하는 수단으로서, 상기 EL은 EL 비디오 유닛을 포함하고 상기 RL은 상기 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 수단;

상기 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 프로세스에서 상기 RL 비디오 유닛의 픽셀 정보에 텍스처 업샘플링 및 비트 심도 변환을 수행하는 수단으로서,

상기 단일 프로세스는 상기 텍스처 업샘플링을 달성하도록 수행되는 다수의 텍스처 업샘플링 동작들을 포함하고, 상기 다수의 텍스처 업샘플링 동작들 중 하나는 상기 비트 심도 변환을 또한 달성하고, 상기 단일 프로세스의 일부로서 수행되는 상기 텍스처 업샘플링은 제 1 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 한편 상기 비트 심도 변환 없이 수행되는 텍스처 업샘플링은 제 2 양만큼 우측으로 하나 이상의 비트들을 시프트하도록 구성되는 우측 비트 시프트 동작을 포함하고, 상기 제 1 양은 상기 RL 의 비트 심도 및 상기 EL 의 비트 심도 간의 차이와 동일한 양만큼 상기 제 2 양보다 작은,

상기 텍스처 업샘플링 및 비트 심도 변환을 수행하는 수단; 및

상기 예측된 픽셀 정보를 사용하여 상기 EL 비디오 유닛을 인코딩 또는 디코딩하는 수단을 포함하는, 비디오 코딩 디바이스.

청구항 42

삭제

청구항 43

삭제

청구항 44

삭제

청구항 45

삭제

발명의 설명

기술 분야

[0001] 본 개시물은 비디오 코딩 및 압축의 분야에 관한 것으로, 특히 스케일러블 비디오 코딩 (SVC) 또는 멀티뷰 비디오 코딩 (MVC, 3DV) 에 관한 것이다.

배경 기술

[0002] 디지털 비디오 능력들은 디지털 텔레비전들, 디지털 직접 브로드캐스트 시스템들, 무선 브로드캐스트 시스템들, 개인 정보 단말기들 (PDA들), 랩톱 또는 데스크톱 컴퓨터들, 디지털 카메라들, 디지털 레코딩 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 디바이스들, 비디오 게임 콘솔들, 셀룰러 또는 위성 무선 전화기들, 비디오 원격회의 디바이스들 등을 포함한 넓은 범위의 디바이스들에 통합될 수 있다. 디지털 비디오 디바이스들은 MPEG-2, MPEG-4, ITU-T H.263 또는 ITU-T H.264/MPEG-4, 파트 10, 어드밴스드 비디오 코딩 (AVC) 에 의해

규정된 표준들, 현재 개발중인 고 효율 비디오 코딩 (HEVC) 표준, 및 이러한 표준들의 확장본들에 기재된 것들과 같은 비디오 압축 기법들을 구현한다. 비디오 디바이스들은 이러한 비디오 코딩 기법들을 구현함으로써 디지털 비디오 정보를 더 효율적으로 송신, 수신, 인코딩, 디코딩, 및/또는 저장할 수도 있다.

[0003] 비디오 압축 기법들은 공간적 (화상 내) 예측 및/또는 시간적 (화상 간) 예측을 수행하여 비디오 시퀀스들에 내재하는 리던던시를 감소시키거나 제거한다. 블록 기반 비디오 코딩을 위해, 비디오 슬라이스 (예컨대, 비디오 프레임, 비디오 프레임의 부분 등)가 비디오 블록들로 구획될 수도 있으며, 그 비디오 블록들은 또한 트리 블록들, 코딩 유닛 (CU) 들 및/또는 코딩 노드들이라고 지칭될 수도 있다. 화상의 인트라 코딩식 (intra-coded; I) 슬라이스에서의 비디오 블록들은 동일한 화상의 이웃 블록들에서의 참조 샘플들에 관한 공간적 예측을 이용하여 인코딩된다. 화상의 인터 코딩식 (inter-coded; P 또는 B) 슬라이스에서의 비디오 블록들은 동일한 화상의 이웃 블록들에서의 참조 샘플들에 관한 공간적 예측 또는 다른 참조 화상들에서의 참조 샘플들에 관한 시간적 예측을 이용할 수도 있다. 화상들은 프레임들이라고 지칭될 수도 있고, 참조 화상들은 참조 프레임들이라고 지칭될 수도 있다.

[0004] 공간적 또는 시간적 예측은 코딩될 블록에 대한 예측 블록이 생겨나게 한다. 잔차 데이터는 코딩될 원본 블록과 예측 블록 사이의 픽셀 차이들을 나타낸다. 인터 코딩식 블록이 예측 블록을 형성하는 참조 샘플들의 블록을 가리키는 모션 벡터와, 코딩된 블록 및 예측 블록 사이의 차이를 나타내는 잔차 데이터에 따라 인코딩된다. 인트라 코딩식 블록이 인트라 코딩 모드 및 잔차 데이터에 따라 인코딩된다. 추가 압축을 위해, 잔차 데이터는 픽셀 도메인으로부터 변환 도메인으로 변환될 수도 있으며, 결과적으로 잔차 변환 계수들이 생겨나며, 그 계수들은 그 다음에 양자화될 수도 있다. 처음에는 2차원 어레이로 배열된 양자화된 변환 계수들은, 변환 계수들의 1차원 벡터를 생성하기 위하여 스캐닝될 수도 있고, 엔트로피 인코딩이 더 많은 압축을 달성하기 위해 적용될 수도 있다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0005] 스케일러블 비디오 코딩 (SVC) 이, 참조 계층 (RL) 이라고 때때로 지칭되는 기본 계층 (BL) 과 하나 이상의 스케일러블 향상 계층 (EL) 들이 사용되는 비디오 코딩을 지칭한다. SVC에서, 기본 계층은 기본 레벨의 품질을 갖는 비디오 데이터를 수록한다. 하나 이상의 향상 계층들은, 예를 들어, 더 높은 공간적, 시간적, 및/또는 신호 대 잡음 (SNR) 레벨들을 지원하는 부가적인 비디오 데이터를 수록할 수 있다. 향상 계층들은 이전의 인코딩된 계층을 기준으로 정의될 수도 있다. 예를 들어, 하단 계층이 BL로서 역할을 할 수도 있는 반면, 상단 계층이 EL로서 역할을 할 수도 있다. 중간 계층들은 EL들 또는 RL들 중 어느 하나, 또는 양쪽 모두로서 역할을 할 수도 있다. 예를 들어, 중간에 있는 계층이 그것 아래의 계층들, 이를테면 기본 계층 또는 임의의 개재하는 향상 계층들에 대한 EL이 될 수도 있고, 동시에 그것 위의 하나 이상의 향상 계층들에 대한 RL로서 역할을 할 수도 있다. 마찬가지로, HEVC 표준의 멀티뷰 또는 3D 확장본에서는, 다수의 뷰들이 있을 수도 있고, 하나의 뷰의 정보가 다른 뷰의 정보 (예컨대 모션 추정, 모션 벡터 예측 및/또는 다른 용장성들)를 코딩하는데 (예컨대 인코딩하거나 또는 디코딩하는데) 이용될 수도 있다.

[0006] SVC에서, 향상 계층에서의 현재 블록이 기본 계층의 픽셀 정보를 사용하여 예측될 수도 있다. 예를 들어, 인트라 BL 모드라 지칭되는 향상 계층을 위한 코딩 모드에서, 향상 계층에서의 현재 블록의 텍스처 (예컨대, 픽셀 또는 샘플 값들)는 기본 계층에서의 공동 위치된 블록의 텍스처를 사용하여 예측될 수도 있다 (본 개시물에서 사용되는 바와 같은 "공동 위치된 (co-located)"이란 용어는 현재 블록, 예컨대, 현재 예측되고 있는 블록과 동일한 화상에 대응하는 다른 계층에서의 블록을 지칭할 수도 있다). 따라서, 현재 블록의 텍스처를 송신하는 대신, 비디오 인코더는 현재 블록의 텍스처와 공동 위치된 기본 계층 블록의 텍스처 사이의 차이 (예컨대, 잔차) 만을 송신할 수 있다.

[0007] 그러나, 공간적 확장성 및 비트 심도 확장성과 같은 특정한 확장성 체계들의 경우, 기본 계층 픽셀 정보는 향상 계층 픽셀 정보를 예측하는데 사용되기 전에 수정될 필요가 있을 수도 있다. 예를 들어, 공간적 확장성에서, 기본 계층 픽셀 정보는 향상 계층 픽셀 정보를 예측하는데 사용되기 전에 (예컨대, 해상도 비율에 따라) 업샘플링될 것이 필요할 수도 있고, 비트 심도 확장성에서, 기본 계층 픽셀 정보는 향상 계층 픽셀 정보

를 예측하는데 사용되기 전에 (예컨대, 비트 심도 차이에 의해 비트시프트되는) 비트 심도 변환을 경험하는 것이 필요할 수도 있다. 공간적 확장성과 비트 심도 확장성이 양쪽 모두 존재하는 경우, 기본 계층 픽셀 정보는 항상 계층 픽셀 정보를 예측하는데 사용되기 전에 상이한 비트 심도로의 업샘플링 및 변환 양자가 될 것이 필요할 수도 있다. 그러나, 2 개의 별개의 프로세스들에서 업샘플링과 비트 심도 변환을 수행하는 것은 감소된 코딩 효율 및/또는 예측 정확도 (예컨대, 반올림 오차) 를 초래할 수도 있다. 그러므로, 업샘플링 프로세스와 비트 심도 변환 프로세스를 단일 스테이지 프로세스로 결합함으로써, 코딩 효율은 개선될 수도 있고 계산 복잡도는 감소될 수도 있다.

[0008] 본 개시물의 시스템들, 방법들 및 디바이스들 각각은 여러 혁신적 양태들을 가지며, 그것들 중 단 하나만이 본원에서 개시된 바람직한 속성들을 단독으로 담당하는 것은 아니다.

[0009] 하나의 실시형태에서, 비디오 정보를 코딩 (예컨대, 인코딩 또는 디코딩) 하도록 구성된 장치가 메모리 유닛과, 메모리 유닛과 통신하는 프로세서를 구비한다. 메모리 유닛은 참조 계층 (RL) 및 항상 계층 (EL) 에 연관된 비디오 정보를 저장하도록 구성되며, EL은 EL 비디오 유닛을 포함하고 RL은 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함한다. 프로세서는 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해, 그리고 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정하기 위해 단일 스테이지 프로세스에서의 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하도록 구성된다.

[0010] 하나의 실시형태에서, 비디오 정보를 코딩 (예컨대, 인코딩 또는 디코딩) 하는 방법은, 참조 계층 (RL) 및 항상 계층 (EL) 에 연관된 비디오 정보를 저장하는 단계로서, EL은 EL 비디오 유닛을 포함하고 RL은 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 단계; EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 결합 프로세스에서 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하는 단계; 및 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정하는 단계를 포함한다.

[0011] 하나의 실시형태에서, 비일시적 컴퓨터 판독가능 매체는, 실행되는 경우, 장치로 하여금, 프로세스를 수행하게 하는 코드를 포함한다. 그 프로세스는, 참조 계층 및 항상 계층 (EL) 에 연관된 비디오 정보를 저장하는 것으로서, EL은 EL 비디오 유닛을 포함하고 RL은 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 것; EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 결합 프로세스에서 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하는 것; 및 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정하는 것을 포함한다.

[0012] 하나의 실시형태에서, 비디오 정보를 코딩하도록 구성된 비디오 코딩 디바이스가, 참조 계층 (RL) 및 항상 계층 (EL) 에 연관된 비디오 정보를 저장하는 수단으로서, EL은 EL 비디오 유닛을 포함하고 RL은 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는, 상기 저장하는 수단; EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 단일 결합 프로세스에서 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하는 수단; 및 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정하는 수단을 포함한다.

도면의 간단한 설명

[0013] 도 1은 본 개시물에서 설명되는 양태들에 따른 기법들을 이용할 수도 있는 비디오 인코딩 및 디코딩 시스템의 일 예를 도시하는 블록도이다.

도 2a는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 인코더의 일 예를 도시하는 블록도이다.

도 2b는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 인코더의 일 예를 도시하는 블록도이다.

도 3a는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 디코더의 일 예를 도시하는 블록도이다.

도 3b는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 디코더의 일 예를 도시하는 블록도이다.

도 4는 상이한 차원들에서의 SVC 확장성들을 예시하는 개념도이다.

도 5는 SVC 비트스트림의 일 예의 구조를 도시하는 개념도이다.

도 6은 SVC 비트스트림에서의 액세스 유닛들을 예시하는 개념도이다.

도 7은 본 개시물의 하나의 실시형태에 따른, 계층간 예측의 일 예를 도시하는 개념도이다.

도 8은 본 개시물의 하나의 실시형태에 따른, 비디오 정보를 코딩하는 방법을 예시하는 흐름도이다.

도 9는 본 개시물의 다른 실시형태에 따른, 비디오 정보를 코딩하는 방법을 예시하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 본원에서 설명되는 특정한 실시형태들은 어드밴스드 비디오 코덱들, 이를테면 HEVC (High Efficiency Video Coding) 의 맥락에서 스케일러블 비디오 코딩을 위한 계층간 예측에 관련한다. 더 구체적으로는, 본 개시물은 HEVC의 스케일러블 비디오 코딩 (SVC) 확장본에서 개선된 성능의 계층간 예측을 위한 시스템들 및 방법들에 관련한다.
- [0015] 이하의 설명에서, HEVC 표준 및 관련된 기법들이 또한 논의되는 특정한 실시형태들에 관련된 H.264/AVC 기법들이 설명된다. 특정한 실시형태들이 본원에서 HEVC 및/또는 H.264 표준들의 맥락에서 설명되지만, 당업자는 본원에서 개시된 시스템들 및 방법들이 임의의 적합한 비디오 코딩 표준에 적용가능할 수도 있다는 것을 이해할 수도 있다. 예를 들어, 본원에 개시된 실시형태들은 다음의 표준들 중 하나 이상에 적용가능할 수도 있다: ITU-T H.261, ISO/IEC MPEG-1 비주얼, ITU-T H.262 또는 ISO/IEC MPEG-2 비주얼, ITU-T H.263, ISO/IEC MPEG-4 비주얼 그리고 스케일러블 비디오 코딩 (SVC) 및 멀티뷰 비디오 코딩 (MVC) 확장본들을 포함한 ITU-T H.264 (또한 ISO/IEC MPEG-4 AVC로 알려짐).
- [0016] HEVC는 많은 측면들에서 이전의 비디오 코딩 표준들의 프레임워크를 일반적으로 따른다. HEVC에서의 예측의 유닛은 특정한 이전의 비디오 코딩 표준들에서의 유닛 (예컨대, 매크로블록) 과는 상이하다. 사실, 매크로블록의 개념은 HEVC에서는 특정한 이전의 비디오 코딩 표준들에서 이해되는 바와 같이 존재하지 않는다. 매크로블록은, 다른 가능한 선택들 중에서, 높은 유연성을 제공할 수도 있는 쿼드트리 체계에 기초한 계층적 구조에 의해 대체된다. 예를 들어, HEVC 체계 내에서, 블록들의 3 개의 유형들, 즉, 코딩 유닛 (CU), 예측 유닛 (PU), 및 변환 유닛 (TU) 이 정의된다. CU는 지역 분할의 기본 유닛을 지칭할 수도 있다. CU는 매크로블록의 개념에 유사한 것으로 간주될 수도 있지만, 최대 사이즈를 제한하지 않고 콘텐츠 적응성을 개선하기 위해 4 개의 동일 사이즈 CU들로의 재귀적 분할을 허용할 수도 있다. PU는 인터/인트라 예측의 기본 유닛으로 간주될 수도 있고 불규칙한 이미지 패턴들을 효과적으로 코딩하기 위해 단일 PU 내에 다수의 임의적 형상의 구획들을 포함할 수도 있다. TU는 변환의 기본 유닛으로 간주될 수도 있다. 그것은 PU와는 독립적으로 정의될 수도 있지만, 그것의 사이즈는 TU가 속한 CU로 제한되지 않을 수도 있다. 3 개의 상이한 개념들로의 블록 구조의 분리는 각각의 그것의 역할에 따라 최적화되는 것을 허용할 수도 있는데, 이는 개선된 코딩 효율을 초래할 수도 있다.
- [0017] 예시의 목적만으로, 본원에서 개시된 특정한 실시형태들은 2 개의 층들 (예컨대, 기본 계층과 같은 하위 (lower) 레벨 계층, 및 향상 계층과 같은 상위 (higher) 레벨 계층) 만을 포함한 예들로 설명된다. 이러한 예들은 다수의 기본 및/또는 향상 계층들을 포함한 구성들에 적용가능할 수도 있다는 것이 이해되어야 한다. 덧붙여서, 설명의 편의를 위해, 다음의 개시물은 특정한 실시형태들에 관하여 "프레임들" 또는 "블록들"이란 용어들을 포함한다. 그러나, 이들 용어들은 제한하는 의미는 아니다. 예를 들어, 아래에서 설명되는 기법들은 임의의 적합한 비디오 유닛들, 이를테면 블록들 (예컨대, CU, PU, TU, 매크로블록들 등), 슬라이스들, 프레임들 등과 함께 사용될 수 있다.
- [0018] **비디오 코딩 표준들**
- [0019] 디지털 이미지, 이를테면 비디오 이미지, TV 이미지, 스틸 이미지 또는 비디오 레코더 또는 컴퓨터에 의해 생성된 이미지가, 수평 및 수직 라인들로 배열된 픽셀들 또는 샘플들로 이루어질 수도 있다. 단일 이미지에서의 픽셀들의 수는 통상 수만이다. 각각의 픽셀은 휘도와 색차 정보를 통상 포함한다. 압축 없이, 이미지 인코더로부터 이미지 디코더로 전달될 정보의 양은 너무 많아서 실시간 이미지 송신을 불가능하게 한다. 송신될 정보의 양을 줄이기 위해, 다수의 상이한 압축 방법들, 이를테면 JPEG, MPEG 및 H.263 표준들이 개발되었다.
- [0020] 비디오 코딩 표준들은 ITU-T H.261, ISO/IEC MPEG-1 비주얼, ITU-T H.262 또는 ISO/IEC MPEG-2 비주얼, ITU-T H.263, ISO/IEC MPEG-4 비주얼 그리고 스케일러블 비디오 코딩 (SVC) 및 멀티뷰 비디오 코딩 (MVC) 확장본들을

포함한 ITU-T H.264 (또한 ISO/IEC MPEG-4 AVC로 알려짐) 를 포함한다.

[0021] 덧붙여서, 새로운 비디오 코딩 표준, 즉 고 효율 비디오 코딩 (HEVC) 이 ITU-T 비디오 코딩 전문가 그룹 (Video Coding Experts Group, VCEG) 및 ISO/IEC 동 화상 전문가 그룹 (Motion Picture Experts Group, MPEG) 의 JCT-VC (Joint Collaboration Team on Video Coding) 에 의해 개발되어 있다. HEVC 초안 10에 대한 완전한 언급은 문서 JCTVC-L1003, 『Bross et al., "High Efficiency Video Coding (HEVC) Text Specification Draft 10," Joint Collaborative Team on Video Coding (JCT-VC) of ITU-T SG16 WP3 and ISO/IEC JTC1/SC29/WG11, 12th Meeting: Geneva, Switzerland, January 14, 2013 to January 23, 2013』 이다.

[0022] 신규한 시스템들, 장치들, 및 방법들의 다양한 양태들이 첨부 도면들을 참조하여 이하에서 더 충분히 설명된다. 그러나 본 개시물은 많은 상이한 형태들로 실시될 수도 있고 본 개시물 전체에 걸쳐 제시된 임의의 특정 구조 또는 기능으로 제한되는 것으로서 해석되지는 않아야 한다. 오히려, 이들 양태들은 본 개시물이 철저하고 완전해지게 하고 당업자에게 본 개시물의 범위를 충분히 전달하도록 하기 위해 제공된다. 본원에서의 교시들에 기초하여 당업자는 본 개시물의 범위가 본원에서 개시된 신규한 시스템들, 장치들, 및 방법들의 임의의 양태를, 본 개시물의 임의의 다른 양태와는 독립적으로 구현되든 또는 그 임의의 다른 양태와 조합되든, 포함하도록 의도된다는 것을 이해하여야 한다. 예를 들어, 본원에서 언급된 임의의 수의 양태들을 이용하여 장치가 구현될 수도 있거나 또는 방법이 실용화될 수도 있다. 덧붙여서, 본 개시물의 범위는 본원에서 언급된 본 개시물의 다양한 양태들에 더하여 또는 그러한 다양한 양태들 이외의 다른 구조, 기능, 또는 구조 및 기능을 이용하여 실용화되는 장치 또는 방법을 커버하도록 의도된다. 본원에서 개시된 임의의 양태는 청구항의 하나 이상의 엘리먼트들에 의해 실시될 수도 있다는 것이 이해되어야 한다.

[0023] 비록 특정 양태들이 본원에서 설명되지만, 이들 양태들의 많은 변형예들 및 순열들이 본 개시물의 범위 내에 속한다. 비록 바람직한 양태들의 일부 이점들 및 장점들이 언급되지만, 본 개시물의 범위는 특정 이점들, 용도들 또는 목적들로 제한되는 것으로 의도되지 않는다. 오히려, 본 개시물의 양태들은 도면들에서 및 바람직한 양태들의 다음의 설명에서 일부가 예로서 예시되는 상이한 무선 기술들, 시스템 구성들, 네트워크들, 및 송신 프로토콜들에 폭넓게 적용가능하도록 의도된다. 상세한 설명 및 도면들은 첨부 청구항들 및 그것의 동등물들에 의해 정의되고 있는 본 개시물의 범위를 제한하는 것이 아니라, 단지 본 개시물의 예시이다.

[0024] 첨부된 도면들이 예를 들며 도시한다. 첨부된 도면들에서 참조 번호들에 의해 나타난 엘리먼트들은 다음의 설명에서 유사한 참조 번호들에 의해 나타난 엘리먼트들에 대응한다. 본 개시물에서, 서수 단어들 (예컨대, "제 1", "제 2", "제 3" 등) 로 시작하는 이름들을 갖는 엘리먼트들은 반드시 그 엘리먼트들이 특정 순서를 가진다는 것을 의미하지는 않는다. 오히려, 그런 서수 단어들은 단지 동일한 또는 유사한 유형의 상이한 엘리먼트들을 언급하기 위해 사용된다.

[0025] 비디오 코딩 시스템

[0026] 도 1은 본 개시물에서 설명되는 양태들에 따른 기법들을 이용할 수도 있는 일 예의 비디오 코딩 시스템 (10) 을 도시하는 블록도이다. 본원에서 설명에 사용되는 바와 같이, "비디오 코더"라는 용어는 비디오 인코더들 및 비디오 디코더들 양자를 일반적으로 지칭한다. 본 개시물에서, "비디오 코딩" 또는 "코딩"이란 용어들은 비디오 인코딩 및 비디오 디코딩을 일반적으로 지칭할 수도 있다.

[0027] 도 1에 도시된 바와 같이, 비디오 코딩 시스템 (10) 은 소스 디바이스 (12) 와 목적지 디바이스 (14) 를 포함한다. 소스 디바이스 (12) 는 인코딩된 비디오 데이터를 생성한다. 목적지 디바이스 (14) 는 소스 디바이스 (12) 에 의해 생성된 인코딩된 비디오 데이터를 디코딩할 수도 있다. 소스 디바이스 (12) 와 목적지 디바이스 (14) 는 데스크톱 컴퓨터들, 노트북 (예컨대, 랩톱 등) 컴퓨터들, 태블릿 컴퓨터들, 셋톱 박스들, 이른바 "스마트" 폰들, 이른바 "스마트" 패드들과 같은 전화기 핸드셋들, 텔레비전들, 카메라들, 디스플레이 디바이스들, 디지털 미디어 플레이어들, 비디오 게이밍 콘솔들, 차량내 컴퓨터 등을 포함한 다양한 범위의 디바이스들을 포함할 수도 있다. 몇몇 예들에서, 소스 디바이스 (12) 와 목적지 디바이스 (14) 는 무선 통신을 위해 구비될 수도 있다.

[0028] 목적지 디바이스 (14) 는 소스 디바이스 (12) 로부터의 인코딩된 비디오 데이터를 채널 (16) 을 통해 수신할 수도 있다. 채널 (16) 은 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로 인코딩된 비디오 데이터를 이동시킬 수 있는 임의의 유형의 매체 또는 디바이스들을 포함할 수도 있다. 하나의 예에서, 채널 (16) 은 소스 디바이스 (12) 가 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로 실시간으로 직접 송신하는 것을 가능하게 하는 통신 매체를 포함할 수도 있다. 이 예에서, 소스 디바이스 (12) 는 인코딩된 비디오 데이터를 통신 포

준, 이를테면 무선 통신 프로토콜에 따라 변조할 수도 있고, 변조된 비디오 데이터를 목적지 디바이스 (14) 로 송신할 수도 있다. 통신 매체는 무선 또는 유선 통신 매체, 이를테면 무선 주파수 (RF) 스펙트럼 또는 하나 이상의 물리적 송신 라인들을 포함할 수도 있다. 통신 매체는 패킷 기반 네트워크, 이를테면 로컬 영역 네트워크, 광역 네트워크, 또는 인터넷과 같은 글로벌 네트워크의 일부를 형성할 수도 있다. 통신 매체는 라우터들, 스위치들, 기지국들, 또는 소스 디바이스 (12) 로부터 목적지 디바이스 (14) 로의 통신을 용이하게 하는 다른 장비를 포함할 수도 있다.

[0029] 다른 예에서, 채널 (16) 은 소스 디바이스 (12) 에 의해 생성된 인코딩된 비디오 데이터를 저장하는 저장 매체에 해당할 수도 있다. 이 예에서, 목적지 디바이스 (14) 는 디스크 액세스 또는 카드 액세스를 통해 저장 매체에 액세스할 수도 있다. 저장 매체는 블루-레이 디스크들, DVD들, CD-ROM들, 플래시 메모리, 또는 인코딩된 비디오 데이터를 저장하기 위한 다른 적합한 디지털 저장 매체들과 같은 다양한 국소적으로 액세스되는 데이터 저장 매체들을 포함할 수도 있다. 추가의 예에서, 채널 (16) 은 소스 디바이스 (12) 에 의해 생성된 인코딩된 비디오를 저장하는 파일 서버 또는 다른 중간 저장 디바이스를 포함할 수도 있다. 이 예에서, 목적지 디바이스 (14) 는 파일 서버 또는 다른 중간 저장 디바이스에 저장된 인코딩된 비디오 데이터를 스트리밍 또는 다운로드를 통해 액세스할 수도 있다. 파일 서버는 인코딩된 비디오 데이터를 저장하고 그 인코딩된 비디오 데이터를 목적지 디바이스 (14) 로 송신할 수 있는 유형의 서버일 수도 있다. 예의 파일 서버들은 (예컨대, 웹사이트 등을 위한) 웹 서버들, FTP 서버들, 네트워크 부속 스토리지 (NAS) 디바이스들, 및 로컬 디스크 드라이브들을 포함한다. 목적지 디바이스 (14) 는 인터넷 접속을 포함한 임의의 표준 데이터 접속을 통해 인코딩된 비디오 데이터에 액세스할 수도 있다. 예의 유형들의 데이터 접속들은 파일 서버 상에 저장된 인코딩된 비디오 데이터에 액세스하기에 적합한 무선 채널들 (예컨대, Wi-Fi 접속들 등), 유선 접속들 (예컨대, DSL, 케이블 모뎀 등), 또는 양자의 조합들을 포함할 수도 있다. 파일 서버로부터의 인코딩된 비디오 데이터의 송신은 스트리밍 송신, 다운로드 송신, 또는 양자의 조합일 수도 있다.

[0030] 본 개시물의 기법들은 무선 애플리케이션들 또는 설정 (setting) 들로 제한되지 않는다. 그 기법들은, 다양한 멀티미디어 애플리케이션들, 이를테면 OTA (over-the-air) 텔레비전 브로드캐스트들, 케이블 텔레비전 송신들, 위성 텔레비전 송신들, 예컨대, 인터넷을 통한 스트리밍 비디오 송신들 (예컨대, DASH (dynamic adaptive streaming over HTTP) 등) 중 임의의 것의 지원 하의 비디오 코딩, 데이터 저장 매체 상의 저장을 위한 디지털 비디오의 인코딩, 데이터 저장 매체 상에 저장된 디지털 비디오의 디코딩, 또는 다른 애플리케이션들에 적용될 수도 있다. 몇몇 예들에서, 비디오 코딩 시스템 (10) 은 비디오 스트리밍, 비디오 플레이백, 비디오 브로드캐스팅, 및/또는 화상 통화와 같은 애플리케이션들을 지원하기 위해 단방향 또는 양방향 비디오 송신을 지원하도록 구성될 수도 있다.

[0031] 도 1의 예에서, 소스 디바이스 (12) 는 비디오 소스 (18), 비디오 인코더 (20), 및 출력 인터페이스 (22) 를 구비한다. 몇몇 경우들에서, 출력 인터페이스 (22) 는 변조기/복조기 (모뎀) 및/또는 송신기를 구비할 수도 있다. 소스 디바이스 (12) 에서, 비디오 소스 (18) 는 비디오 캡처 디바이스, 예컨대, 비디오 카메라, 이전에 캡처된 비디오 데이터를 포함하는 비디오 아카이브, 비디오 콘텐츠 제공자로부터 비디오 데이터를 수신하는 비디오 피드 인터페이스, 및/또는 비디오 데이터를 생성하는 컴퓨터 그래픽 시스템과 같은 소스, 또는 이러한 소스들의 조합을 포함할 수도 있다.

[0032] 비디오 인코더 (20) 는 캡처된, 사전 캡처된, 또는 컴퓨터 생성된 비디오 데이터를 인코딩하도록 구성될 수도 있다. 인코딩된 비디오 데이터는 소스 디바이스 (12) 의 출력 인터페이스 (22) 를 통해 목적지 디바이스 (14) 로 직접 송신될 수도 있다. 인코딩된 비디오 데이터는 디코딩 및/또는 플레이백을 위한 목적지 디바이스 (14) 에 의한 나중의 액세스를 위해 저장 매체 또는 파일 서버 상에 또한 저장될 수도 있다.

[0033] 도 1의 예에서, 목적지 디바이스 (14) 는 입력 인터페이스 (28), 비디오 디코더 (30), 및 디스플레이 디바이스 (32) 를 구비한다. 몇몇 경우들에서, 입력 인터페이스 (28) 는 수신기 및/또는 모뎀을 구비할 수도 있다. 목적지 디바이스 (14) 의 입력 인터페이스 (28) 는 채널 (16) 을 통해 인코딩된 비디오 데이터를 수신한다. 인코딩된 비디오 데이터는 비디오 데이터를 나타내는, 비디오 인코더 (20) 에 의해 생성된 다양한 신택스 엘리먼트들을 포함할 수도 있다. 신택스 엘리먼트들은 블록들과 다른 코딩된 유닛들, 예컨대, 화상들의 그룹 (group of pictures, GOP) 들의 특성들 및/또는 프로세싱을 기술할 수도 있다. 이러한 신택스 엘리먼트들은 통신 매체 상에서 송신되는, 저장 매체 상에 저장되는, 또는 파일 서버에 저장되는 인코딩된 비디오 데이터에 포함될 수도 있다.

[0034] 디스플레이 디바이스 (32) 는 목적지 디바이스 (14) 와 통합되거나 또는 목적지 디바이스 외부에 있을 수도 있

다. 일부 예들에서, 목적지 디바이스 (14) 는 통합형 디스플레이 디바이스를 포함할 수도 있고 또한 외부 디스플레이 디바이스와 인터페이싱하도록 구성될 수도 있다. 다른 예들에서, 목적지 디바이스 (14) 는 디스플레이 디바이스일 수도 있다. 대체로, 디스플레이 디바이스 (32) 는 디코딩된 비디오 데이터를 사용자에게 디스플레이한다. 디스플레이 디바이스 (32) 는 액정 디스플레이 (LCD), 플라즈마 디스플레이, 유기 발광 다이오드 (OLED) 디스플레이, 또는 다른 유형의 디스플레이 디바이스와 같은 다양한 디스플레이 디바이스들 중 임의의 것을 포함할 수도 있다.

[0035] 비디오 인코더 (20) 와 비디오 디코더 (30) 는 비디오 압축 표준, 이를테면 현재 개발 중인 고 효율 비디오 코딩 (HEVC) 표준에 따라 동작할 수도 있고, HEVC 테스트 모델 (HM) 에 부합할 수도 있다. 대안으로, 비디오 인코더 (20) 와 비디오 디코더 (30) 는, 다르게는 MPEG-4, 파트 10, 어드밴스드 비디오 코딩 (AVC) 이라고 지칭되는 ITU-T H.264 표준과 같은 다른 독점 또는 업계 표준들, 또는 그런 표준들의 확장본들에 따라 동작할 수도 있다. 본 개시물의 기법들은, 그러나, 임의의 특정 코딩 표준으로 제한되지 않는다. 비디오 압축 표준들의 다른 예들은 MPEG-2와 ITU-T H.263을 포함한다.

[0036] 비록 도 1의 예에서 도시되진 않았지만, 비디오 인코더 (20) 및 비디오 디코더 (30) 는 각각 오디오 인코더 및 디코더와 통합될 수도 있고, 적절한 MUX-DEMUX 유닛들, 또는 다른 하드웨어 및 소프트웨어를 포함하여, 공통 데이터 스트림 또는 개별 데이터 스트림들에서의 오디오 및 비디오 양자의 인코딩을 핸들링할 수도 있다. 적용가능하다면, 일부 예들에서, MUX-DEMUX 유닛들은 ITU H.223 멀티플렉서 프로토콜, 또는 사용자 데이터그램 프로토콜 (UDP) 과 같은 다른 프로토콜들에 부합할 수도 있다.

[0037] 다시, 도 1은 단지 일 예이고 본 개시물의 기법들은 인코딩 및 디코딩 디바이스들 사이에 임의의 데이터 통신을 반드시 포함하지는 않는 비디오 코딩 설정들 (예컨대, 비디오 인코딩 또는 비디오 디코딩) 에 적용할 수도 있다. 다른 예들에서, 데이터는 로컬 메모리로부터 추출되며, 네트워크를 통해 스트리밍되는 등등이 될 수 있다. 인코딩 디바이스가 데이터를 인코딩하고 메모리에 저장할 수도 있고, 그리고/또는 디코딩 디바이스는 메모리로부터 데이터를 추출하고 디코딩할 수도 있다. 많은 예들에서, 인코딩과 디코딩은, 서로 통신하지 않지만 단순히 데이터를 메모리에 인코딩하고 및/또는 메모리로부터 데이터를 추출하고 디코딩하는 디바이스들에 의해 수행된다.

[0038] 비디오 인코더 (20) 와 비디오 디코더 (30) 각각은 다양한 적합한 회로, 이를테면 하나 이상의 마이크로프로세서, 디지털 신호 프로세서들 (DSP들), 주문형 집적회로들 (ASIC들), 필드 프로그램가능 게이트 어레이들 (FPGA들), 개별 로직, 하드웨어, 또는 그것들의 임의의 조합 중 임의의 것으로서 구현될 수도 있다. 그 기법들이 소프트웨어에서 부분적으로 구현되는 경우, 디바이스가 본 개시물의 기법들을 수행하기 위해, 적합한 비일시적 컴퓨터 판독가능 저장 매체 내에 소프트웨어에 대한 명령을 저장할 수도 있고 하나 이상의 프로세서들을 사용하여 하드웨어에서 그 명령들을 실행할 수도 있다. 비록 비디오 인코더 (20) 와 비디오 디코더 (30) 가 도 1의 예에서 별개의 디바이스들로 도시되지만, 본 개시물은 이러한 구성으로 제한되지 않고, 비디오 인코더 (20) 와 비디오 디코더 (30) 는 동일한 디바이스로 구현될 수도 있다. 비디오 인코더 (20) 및 비디오 디코더 (30) 의 각각은 하나 이상의 인코더들 또는 디코더들 내에 구비될 수도 있고, 그것들 중 어느 하나는 결합형 인코더/디코더 (CODEC) 의 일부로서 개별 디바이스 내에 통합될 수도 있다. 비디오 인코더 (20) 및/또는 비디오 디코더 (30) 를 구비한 디바이스가 집적회로, 마이크로프로세서, 및/또는 무선 통신 디바이스, 이를테면 셀룰러 전화기를 포함할 수도 있다.

[0039] 위에서 간략히 언급된 바와 같이, 비디오 인코더 (20) 는 비디오 데이터를 인코딩한다. 비디오 데이터는 하나 이상의 화상들을 포함할 수도 있다. 화상들의 각각은 비디오의 일부를 형성하는 스틸 이미지이다. 몇몇 경우들에서, 화상이 비디오 "프레임"이라고 지칭될 수도 있다. 비디오 인코더 (20) 가 비디오 데이터를 인코딩하는 경우, 비디오 인코더 (20) 는 비트스트림을 생성할 수도 있다. 비트스트림은 비디오 데이터의 코딩된 표현을 형성하는 비트들의 시퀀스를 포함할 수도 있다. 비트스트림은 코딩된 화상들 및 연관된 데이터를 포함할 수도 있다. 코딩된 화상이 화상의 코딩된 표현이다.

[0040] 비트스트림을 생성하기 위해, 비디오 인코더 (20) 는 비디오 데이터의 각각의 화상에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 화상들에 대해 인코딩 동작들을 수행하는 경우, 비디오 인코더 (20) 는 일련의 코딩된 화상들 및 연관된 데이터를 생성할 수도 있다. 연관된 데이터는 비디오 파라미터 세트 (VPS) 들, 시퀀스 파라미터 세트들, 화상 파라미터 세트들, 적응 파라미터 세트들, 및 다른 신택스 구조들을 포함할 수도 있다. 시퀀스 파라미터 세트 (SPS) 가 화상들의 0 개 이상의 시퀀스들에 적용가능한 파라미터들을 포함할 수도 있다. 화상 파라미터 세트 (PPS) 가 0 개 이상의 화상들에 적용가능한 파라미터들을 포함

할 수도 있다. 적응 파라미터 세트 (APS) 는 0 개 이상의 화상들에 적용가능한 파라미터들을 포함할 수도 있다. APS에서의 파라미터들은 PPS에서의 파라미터들보다 변화할 가능성이 더 있는 파라미터들일 수도 있다.

[0041] 코딩된 화상을 생성하기 위해, 비디오 인코더 (20) 는 화상을 동일 사이즈로 된 비디오 블록들로 구획화할 수도 있다. 비디오 블록이 샘플들의 2차원 어레이일 수도 있다. 비디오 블록들의 각각은 트리블록과 연관된다. 몇몇 경우들에서, 트리블록이 최대 코딩 유닛 (LCU) 이라고 지칭될 수도 있다. HEVC의 트리블록들은 이전의 표준들, 이를테면 H.264/AVC의 매크로블록들과 대체로 유사할 수도 있다. 그러나, 트리블록이 특정 사이즈로 반드시 제한되는 것은 아니고 하나 이상의 코딩 유닛들 (CU들) 을 포함할 수도 있다. 비디오 인코더 (20) 는 트리블록들의 비디오 블록들을 CU들에 연관된 비디오 블록들로 구획하기 위해 쿼드트리 구획화를 사용할 수 있으며, 그래서 "트리블록들"이란 이름을 사용할 수도 있다.

[0042] 몇몇 예들에서, 비디오 인코더 (20) 는 화상을 복수의 슬라이스들로 구획화할 수도 있다. 슬라이스들의 각각은 정수 개수의 CU들을 포함할 수도 있다. 몇몇 경우들에서, 슬라이스가 정수 수의 트리블록들을 포함한다. 다른 경우들에서, 슬라이스의 경계가 트리블록 내에 있을 수도 있다.

[0043] 화상에 대해 인코딩 동작을 수행하는 부분으로서, 비디오 인코더 (20) 는 화상의 각각의 슬라이스에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 슬라이스에 대해 인코딩 동작을 수행하는 경우, 비디오 인코더 (20) 는 슬라이스에 연관된 인코딩된 데이터를 생성할 수도 있다. 슬라이스에 연관된 인코딩된 데이터는 "코딩된 슬라이스"라고 지칭될 수도 있다.

[0044] 코딩된 슬라이스를 생성하기 위해, 비디오 인코더 (20) 는 슬라이스의 각각의 트리블록에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 트리블록에 대해 인코딩 동작을 수행하는 경우, 비디오 인코더 (20) 는 코딩된 트리블록을 생성할 수도 있다. 코딩된 트리블록은 트리블록의 인코딩된 버전을 나타내는 데이터를 포함할 수도 있다.

[0045] 비디오 인코더 (20) 가 코딩된 슬라이스를 생성하는 경우, 비디오 인코더 (20) 는 래스터 스캔 순서에 따라 슬라이스에서의 트리블록들에 대해 인코딩 동작들을 수행 (예컨대, 인코딩) 할 수도 있다. 예를 들어, 비디오 인코더 (20) 가 슬라이스에서의 트리블록들의 각각을 인코딩하기까지, 비디오 인코더 (20) 는 슬라이스에서의 트리블록들의 최상단 행을 가로질러 좌에서 우로 진행하는 순서로 슬라이스의 트리블록들을 인코딩한 다음, 트리블록들의 다음의 하위 행을 가로질러 좌에서 우로 진행하는 등등을 할 수도 있다.

[0046] 래스터 스캔 순서에 따라 트리블록들을 인코딩한 결과로서, 주어진 트리블록의 상측 및 좌측의 트리블록들은 인코딩 완료될 수도 있지만, 주어진 트리블록의 하측 및 우측의 트리블록들은 아직 인코딩되지 않았다. 결과적으로, 비디오 인코더 (20) 는 주어진 트리블록을 인코딩하는 경우 주어진 트리블록의 상측 및 좌측의 트리블록들을 인코딩함으로써 생성된 정보에 액세스할 수도 있다. 그러나, 비디오 인코더 (20) 는 주어진 트리블록을 인코딩하는 경우 주어진 트리블록의 하측 및 우측의 트리블록들을 인코딩함으로써 생성된 정보에는 액세스 불가능할 수도 있다.

[0047] 코딩된 트리블록을 생성하기 위해, 비디오 인코더 (20) 는 트리블록의 비디오 블록에 대한 쿼드트리 구획화를 재귀적으로 수행하여 비디오 블록을 점진적으로 더 작은 비디오 블록들로 분할할 수도 있다. 더 작은 비디오 블록들의 각각은 상이한 CU에 연관될 수도 있다. 예를 들어, 비디오 인코더 (20) 는 트리블록의 비디오 블록을 4 개의 동일 사이즈의 서브 블록들로 구획화하며, 그 서브 블록들 중 하나 이상의 서브 블록을 4 개의 동일 사이즈의 서브-서브 블록들로 구획화하는 등등을 수행할 수도 있다. 구획화된 CU가, 비디오 블록이 다른 CU들에 연관된 비디오 블록들로 구획화되는 CU일 수도 있다. 비구획화된 CU가, 비디오 블록이 다른 CU들에 연관된 비디오 블록들로 구획화되지 않는 CU일 수도 있다.

[0048] 비트스트림에서의 하나 이상의 선택스 엘리먼트들은 비디오 인코더 (20) 가 트리블록의 비디오 블록을 구획화할 수도 있는 최대 횡수를 나타낼 수도 있다. CU의 비디오 블록은 형상이 정방형일 수도 있다. CU의 비디오 블록의 사이즈 (예컨대, CU의 사이즈) 는 8x8 개 픽셀들부터 최대 64x64 개 픽셀들 이상을 갖는 트리블록의 비디오 블록의 사이즈 (예컨대, 트리블록의 사이즈) 까지의 범위일 수도 있다.

[0049] 비디오 인코더 (20) 는 z-스캔 순서에 따라 트리블록의 각각의 CU에 대해 인코딩 동작들을 수행 (예컨대, 인코딩) 할 수도 있다. 다르게 말하면, 비디오 인코더 (20) 는 좌측상단 CU, 우측상단 CU, 좌측하단 CU, 및 그 다음에 우측하단 CU의 순서로 인코딩할 수도 있다. 비디오 인코더 (20) 가 구획화된 CU에 대해 인코딩 동작을 수행하는 경우, 비디오 인코더 (20) 는 구획화된 CU의 비디오 블록의 서브 블록들에 연관된 CU들을 z-스캔

순서에 따라 인코딩할 수도 있다. 다르게 말하면, 비디오 인코더 (20) 는 좌측상단 서브 블록에 연관된 CU, 우측상단 서브 블록에 연관된 CU, 좌측하단 서브 블록에 연관된 CU, 및 그 다음에 우측하단 서브 블록에 연관된 CU의 순서로 인코딩할 수도 있다.

[0050] z-스캔 순서에 따라 트리블록의 CU들을 인코딩한 결과로서, 주어진 CU의 상측, 좌상측, 우상측, 좌측, 및 좌하측의 CU들은 인코딩되었을 수도 있다. 주어진 CU의 하측 및 우측의 CU들은 아직 인코딩되어 있지 않다. 결과적으로, 비디오 인코더 (20) 는 주어진 CU를 인코딩하는 경우 주어진 CU에 이웃하는 일부 CU들을 인코딩하는 것에 의해 생성된 정보에 액세스할 수도 있다. 그러나, 비디오 인코더 (20) 는 주어진 CU를 인코딩하는 경우 주어진 CU에 이웃하는 다른 CU들을 인코딩하는 것에 의해 생성된 정보에 액세스 불가능할 수도 있다.

[0051] 비디오 인코더 (20) 가 비구획화된 CU를 인코딩하는 경우, 비디오 인코더 (20) 는 그 CU에 대해 하나 이상의 예측 유닛들 (PU들) 을 생성할 수도 있다. CU의 PU들의 각각은 CU의 비디오 블록 내의 상이한 비디오 블록과 연관될 수도 있다. 비디오 인코더 (20) 는 CU의 각각의 PU에 대해 예측된 비디오 블록을 생성할 수도 있다. PU의 예측된 비디오 블록은 샘플들의 블록일 수도 있다. 비디오 인코더 (20) 는 PU에 대한 예측된 비디오 블록을 생성하기 위해 인트라 예측 또는 인터 예측을 사용할 수도 있다.

[0052] 비디오 인코더 (20) 가 PU의 예측된 비디오 블록을 생성하기 위해 인트라 예측을 사용하는 경우, 비디오 인코더 (20) 는 PU에 연관된 화상의 디코딩된 샘플들에 기초하여 PU의 예측된 비디오 블록을 생성할 수도 있다. 비디오 인코더 (20) 가 CU의 PU들의 예측된 비디오 블록들을 생성하기 위해 인트라 예측을 사용한다면, CU는 인트라 예측된 CU이다. 비디오 인코더 (20) 가 PU의 예측된 비디오 블록을 생성하기 위해 인터 예측을 사용하는 경우, 비디오 인코더 (20) 는 PU에 연관된 화상 이외의 하나 이상의 화상들의 디코딩된 샘플들에 기초하여 PU의 예측된 비디오 블록을 생성할 수도 있다. 비디오 인코더 (20) 가 CU의 PU들의 예측된 비디오 블록들을 생성하기 위해 인터 예측을 사용하면, CU는 인터 예측된 CU이다.

[0053] 더욱이, 비디오 인코더 (20) 가 PU에 대한 예측된 비디오 블록을 생성하기 위해 인터 예측을 이용하는 경우, 비디오 인코더 (20) 는 PU에 대한 모션 정보를 생성할 수도 있다. PU에 대한 모션 정보는 PU의 하나 이상의 참조 블록들을 가리킬 수도 있다. PU의 각각의 참조 블록은 참조 화상 내의 비디오 블록일 수도 있다. 참조 화상은 PU에 연관된 화상 이외의 화상일 수도 있다. 몇몇 경우들에서는, PU의 참조 블록이 PU의 "참조 샘플"이라고 또한 지칭될 수도 있다. 비디오 인코더 (20) 는 PU의 참조 블록에 기초하여 PU에 대한 예측된 비디오 블록을 생성할 수도 있다.

[0054] 비디오 인코더 (20) 가 CU의 하나 이상의 PU들에 대한 예측된 비디오 블록들을 생성한 후, 비디오 인코더 (20) 는 CU의 PU들에 대한 예측된 비디오 블록들에 기초하여 CU에 대한 잔차 데이터를 생성할 수도 있다. CU에 대한 잔차 데이터는 CU의 PU들에 대한 예측된 비디오 블록들 및 CU의 원래의 비디오 블록에서의 샘플들 사이의 차이들을 나타낼 수도 있다.

[0055] 더욱이, 비구획화된 CU에 대해 인코딩 동작을 수행하는 부분으로서, 비디오 인코더 (20) 는 CU의 잔차 데이터를 CU의 변환 유닛들 (TU들) 에 연관된 잔차 데이터의 하나 이상의 블록들 (예컨대, 잔차 비디오 블록들) 로 구획화하기 위해 CU의 잔차 데이터에 대해 계층적 쿼드트리 구획화를 수행할 수도 있다. CU의 각각의 TU는 상이한 잔차 비디오 블록에 연관될 수도 있다.

[0056] 비디오 인코더 (20) 는 TU들에 연관된 변환 계수 블록들 (예컨대, 변환 계수들의 블록들) 을 생성하기 위해 TU들에 연관된 잔차 비디오 블록들에 하나 이상의 변환들을 적용할 수도 있다. 개념적으로, 변환 계수 블록이 변환 계수들의 2차원 (2D) 매트릭스일 수도 있다.

[0057] 변환 계수 블록을 생성한 후, 비디오 인코더 (20) 는 변환 계수 블록에 대해 양자화 프로세스를 수행할 수도 있다. 양자화는 변환 계수들이 그 변환 계수들을 표현하는데 사용된 데이터의 양을 가능한 한 줄이도록 양자화되어서, 추가의 압축을 제공하는 프로세스를 일반적으로 말한다. 양자화 프로세스는 변환 계수들의 일부 또는 전부에 연관된 비트 심도를 감소시킬 수도 있다. 예를 들어, n-비트 변환 계수가 양자화 동안에 m-비트 변환 계수로 라운드 다운될 (rounded down) 수도 있으며, 여기서 n은 m보다 크다.

[0058] 비디오 인코더 (20) 는 각각의 CU와 양자화 파라미터 (quantization parameter, QP) 값을 연관시킬 수도 있다. CU에 연관된 QP 값은 비디오 인코더 (20) 가 CU에 연관된 변환 계수 블록들을 양자화하는 방법을 결정할 수도 있다. 비디오 인코더 (20) 는 CU에 연관된 QP 값을 조정하는 것에 의해 CU에 연관된 변환 계수 블록들에 적용되는 양자화 정도를 조정할 수도 있다.

[0059] 비디오 인코더 (20) 가 변환 계수 블록을 양자화한 후, 비디오 인코더 (20) 는 양자화된 변환 계수 블록에서의

변환 계수들을 나타내는 선택스 엘리먼트들의 세트들을 생성할 수도 있다. 비디오 인코더 (20) 는 엔트로피 인코딩 동작들, 이를테면 컨텍스트 적응 이진 산술 코딩 (CABAC) 동작들을 이들 선택스 엘리먼트들의 일부에 적용할 수도 있다. 콘텐츠 적응 가변 길이 코딩 (CAVLC), 확률 간격 구획화 엔트로피 (PIPE) 코딩, 또는 다른 이진 산술 코딩과 같은 다른 엔트로피 코딩 기법들이 또한 사용될 수 있다.

[0060] 비디오 인코더 (20) 에 의해 생성된 비트스트림은 일련의 네트워크 추상화 계층 (NAL) 유닛들을 포함할 수도 있다. NAL 유닛들의 각각은 NAL 유닛에서의 데이터의 유형의 표시 및 그 데이터를 담은 바이트들을 포함하는 선택스 구조일 수도 있다. 예를 들어, NAL 유닛이 비디오 파라미터 세트, 시퀀스 파라미터 세트, 화상 파라미터 세트, 코딩된 슬라이스, 보충 강화 정보 (SEI), 액세스 유닛 구분자 (delimiter), 필러 데이터, 또는 다른 유형의 데이터를 나타내는 데이터를 포함할 수도 있다. NAL 유닛에서의 데이터는 다양한 선택스 구조들을 포함할 수도 있다.

[0061] 비디오 디코더 (30) 는 비디오 인코더 (20) 에 의해 생성된 비트스트림을 수신할 수도 있다. 그 비트스트림은 비디오 인코더 (20) 에 의해 인코딩된 비디오 데이터의 코딩된 표현을 포함할 수도 있다. 비디오 디코더 (30) 가 비트스트림을 수신하는 경우, 비디오 디코더 (30) 는 그 비트스트림에 대해 파싱 (parsing) 동작을 수행할 수도 있다. 비디오 디코더 (30) 가 파싱 동작을 수행하는 경우, 비디오 디코더 (30) 는 비트스트림으로부터 선택스 엘리먼트들을 추출할 수도 있다. 비디오 디코더 (30) 는 비트스트림으로부터 추출된 선택스 엘리먼트들에 기초하여 비디오 데이터의 화상들을 복원할 수도 있다. 선택스 엘리먼트들에 기초하여 비디오 데이터를 복원하는 프로세스는 일반적으로 그 선택스 엘리먼트들을 생성하기 위해 비디오 인코더 (20) 에 의해 수행된 프로세스의 역일 수도 있다.

[0062] 비디오 디코더 (30) 가 CU에 연관된 선택스 엘리먼트들을 추출한 후, 비디오 디코더 (30) 는 그 선택스 엘리먼트들에 기초하여 CU의 PU들에 대한 예측된 비디오 블록들을 생성할 수도 있다. 덧붙여서, 비디오 디코더 (30) 는 CU의 TU들에 연관된 변환 계수 블록들을 역 양자화할 수도 있다. 비디오 디코더 (30) 는 CU의 TU들에 연관된 잔차 비디오 블록들을 복원하기 위해 변환 계수 블록들에 대해 역 변환들을 수행할 수도 있다. 예측된 비디오 블록들을 생성하고 잔차 비디오 블록들을 복원한 후, 비디오 디코더 (30) 는 예측된 비디오 블록들 및 잔차 비디오 블록들에 기초하여 CU의 비디오 블록을 복원할 수도 있다. 이런 식으로, 비디오 디코더 (30) 는 비트스트림에서의 선택스 엘리먼트들에 기초하여 CU들의 비디오 블록들을 복원할 수도 있다.

[0063] 비디오 인코더

[0064] 도 2a는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 인코더의 일 예를 도시하는 블록도이다. 비디오 인코더 (20) 는 비디오 프레임의 단일 계층을, 이를테면 HEVC에 대해, 프로세싱하도록 구성될 수도 있다. 게다가, 비디오 인코더 (20) 는 본 개시물의 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다. 하나의 예로서, 예측 프로세싱 유닛 (100) 은 본 개시물에서 설명되는 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다. 다른 실시형태에서, 비디오 인코더 (20) 는 본 개시물에서 설명되는 기법들 중 임의의 것 또는 모두를 수행하도록 구성된 옵션의 계층간 예측 유닛 (128) 을 포함한다. 다른 실시형태들에서, 계층간 예측은 예측 프로세싱 유닛 (100) (예컨대, 인터 예측 유닛 (121) 및/또는 인트라 예측 유닛 (126)) 에 의해 수행될 수 있으며, 이 경우 계층간 예측 유닛 (128) 은 생략될 수도 있다. 그러나, 본 개시물의 양태들은 그렇게 제한되지 않는다. 몇몇 예들에서, 본 개시물에서 설명되는 기법들은 비디오 인코더 (20) 의 다양한 컴포넌트들 간에 공유될 수도 있다. 몇몇 예들에서, 부가하여 또는 대신에, 프로세서 (미도시) 가 본 개시물에서 설명되는 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다.

[0065] 설명의 목적으로, 본 개시물은 HEVC 코딩의 맥락에서 비디오 인코더 (20) 를 설명한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에 적용가능할 수도 있다. 도 2a에 묘사된 예는 단일 계층 코덱에 대한 것이다. 그러나, 도 2b에 관해 더 상세히 설명될 바와 같이, 비디오 인코더 (20) 의 일부 또는 전부는 다중 계층 코덱의 프로세싱을 위해 중복될 수도 있다.

[0066] 비디오 인코더 (20) 는 비디오 슬라이스들 내의 비디오 블록들의 인트라 코딩 및 인터 코딩을 수행할 수도 있다. 인트라 코딩은 공간적 예측에 의존하여, 주어진 비디오 프레임 또는 화상 내의 비디오에서 공간적 리던던시를 감소시키거나 또는 제거한다. 인터 코딩은 시간적 예측에 의존하여, 비디오 시퀀스의 인접한 프레임들 또는 화상들 내의 비디오에서 시간적 리던던시를 감소시키거나 또는 제거한다. 인트라 모드 (I 모드) 는 여러 공간 기반 코딩 모드들 중 임의의 것을 지칭할 수도 있다. 단방향 예측 (P 모드) 또는 양방향 예측 (B 모드) 과 같은 인터 모드들은 여러 시간 기반 코딩 모드들 중 임의의 것을 지칭할 수도 있다.

- [0067] 도 2a의 예에서, 비디오 인코더 (20) 는 복수의 기능성 컴포넌트들을 구비한다. 비디오 인코더 (20) 의 기능성 컴포넌트들은 예측 프로세싱 유닛 (100), 잔차 생성 유닛 (102), 변환 프로세싱 유닛 (104), 양자화 유닛 (106), 역 양자화 유닛 (108), 역 변환 유닛 (110), 복원 유닛 (112), 필터 유닛 (113), 디코딩된 화상 버퍼 (114), 및 엔트로피 인코딩 유닛 (116) 을 포함한다. 예측 프로세싱 유닛 (100) 은 인터 예측 유닛 (121), 모션 추정 유닛 (122), 모션 보상 유닛 (124), 인트라 예측 유닛 (126), 및 계층간 예측 유닛 (128) 을 구비한다. 다른 예들에서, 비디오 인코더 (20) 는 더 많거나, 더 적거나, 또는 상이한 기능성 컴포넌트들을 포함할 수도 있다. 더욱이, 모션 추정 유닛 (122) 과 모션 보상 유닛 (124) 은 고도로 통합될 수도 있지만, 도 2a의 예에서 설명의 목적으로 별개로 나타내어진다.
- [0068] 비디오 인코더 (20) 는 비디오 데이터를 수신할 수도 있다. 비디오 인코더 (20) 는 다양한 소스들로부터 비디오 데이터를 수신할 수도 있다. 예를 들어, 비디오 인코더 (20) 는 비디오 소스 (18) (도 1) 또는 다른 소스로부터 비디오 데이터를 수신할 수도 있다. 비디오 데이터는 일련의 화상들을 나타낼 수도 있다. 비디오 데이터를 인코딩하기 위해, 비디오 인코더 (20) 는 화상들의 각각에 대해 인코딩 동작을 수행할 수도 있다. 화상에 대해 인코딩 동작을 수행하는 부분으로서, 비디오 인코더 (20) 는 그 화상의 각각의 슬라이스에 대해 인코딩 동작들을 수행할 수도 있다. 슬라이스에 대해 인코딩 동작을 수행하는 부분으로서, 비디오 인코더 (20) 는 그 슬라이스의 트리블록들에 대해 인코딩 동작들을 수행할 수도 있다.
- [0069] 트리블록에 대해 인코딩 동작을 수행하는 부분으로서, 예측 프로세싱 유닛 (100) 은 비디오 블록을 점진적으로 더 작은 비디오 블록들로 분할하기 위해 트리블록의 비디오 블록에 대해 쿼드트리 구획화를 수행할 수도 있다. 더 작은 비디오 블록들의 각각은 상이한 CU에 연관될 수도 있다. 예를 들어, 예측 프로세싱 유닛 (100) 은 트리블록의 비디오 블록을 4 개의 동일 사이즈로 된 서브 블록들로 구획화하며, 그 서브 블록들 중 하나 이상을 4 개의 동일 사이즈로 된 서브-서브 블록들로 구획화하는 등등을 수행할 수도 있다.
- [0070] CU들에 연관된 비디오 블록들의 사이즈들은 8x8 샘플들로부터 최대 64x64 샘플들 또는 그 이상을 갖는 트리블록의 사이즈까지의 범위일 수도 있다. 본 개시물에서, "NxN"과 "N 바이 N"은 수직방향 및 수평방향 치수들의 측면에서의 비디오 블록의 샘플 치수들, 예컨대, 16x16 개 샘플들 또는 16 바이 16 샘플들을 말하는데 상호교환적으로 이용될 수도 있다. 일반적으로, 16x16 비디오 블록은 수직 방향의 16 개 샘플들 ($y = 16$) 과 수평 방향의 16 개 샘플들 ($x = 16$) 을 갖는다. 비슷하게, NxN 블록이 일반적으로, 수직 방향의 N 개 샘플들 및 수평 방향의 N 개 샘플들을 가지며, 여기서 N은 음이 아닌 정수 값을 나타낸다.
- [0071] 더욱이, 트리블록에 대해 인코딩 동작을 수행하는 부분으로서, 예측 프로세싱 유닛 (100) 은 트리블록에 대해 계층적 쿼드트리 데이터 구조를 생성할 수도 있다. 예를 들어, 트리블록이 쿼드트리 데이터 구조의 루트 노드에 해당할 수도 있다. 예측 프로세싱 유닛 (100) 이 트리블록의 비디오 블록을 4 개의 서브 블록들로 구획화한다면, 루트 노드는 쿼드트리 데이터 구조에서 4 개의 자식 노드들을 갖는다. 자식 노드들의 각각은 서브 블록들 중 하나의 서브 블록에 연관된 CU에 대응한다. 예측 프로세싱 유닛 (100) 이 서브 블록들 중 하나를 4 개의 서브-서브 블록들로 구획화한다면, 서브 블록에 연관된 CU에 대응하는 노드는 서브-서브 블록들 중 하나의 서브-서브 블록에 연관된 CU에 각각 대응하는 4 개의 자식 노드들을 가질 수도 있다.
- [0072] 쿼드트리 데이터 구조의 각각의 노드는 대응하는 트리블록 또는 CU에 대한 선택스 데이터 (예컨대, 선택스 엘리먼트들) 를 포함할 수도 있다. 예를 들어, 쿼드트리에서의 노드가 그 노드에 대응하는 CU의 비디오 블록이 4 개의 서브 블록들로 구획화 (즉, 분할) 되는지의 여부를 나타내는 분할 플래그를 포함할 수도 있다. CU에 대한 선택스 엘리먼트들은 재귀적으로 정의될 수도 있고, CU의 비디오 블록이 서브 블록들로 분할되는지의 여부에 따라 달라질 수도 있다. 비디오 블록이 구획화되지 않는 CU가 쿼드트리 데이터 구조에서의 리프 (leaf) 노드에 대응할 수도 있다. 코딩된 트리블록이 대응하는 트리블록에 대한 쿼드트리 데이터 구조에 기초하여 데이터를 포함할 수도 있다.
- [0073] 비디오 인코더 (20) 는 트리블록의 각각의 비구획화된 CU에 대해 인코딩 동작들을 수행할 수도 있다. 비디오 인코더 (20) 가 비구획화된 CU에 대해 인코딩 동작을 수행하는 경우, 비디오 인코더 (20) 는 비구획화된 CU의 인코딩된 표현을 나타내는 데이터를 생성한다.
- [0074] CU에 대해 인코딩 동작을 수행하는 부분으로서, 예측 프로세싱 유닛 (100) 은 CU의 하나 이상의 PU들 중에서 CU의 비디오 블록을 구획화할 수도 있다. 비디오 인코더 (20) 와 비디오 디코더 (30) 는 다양한 PU 사이즈들을 지원할 수도 있다. 특정 CU의 사이즈가 $2N \times 2N$ 이라고 가정하면, 비디오 인코더 (20) 와 비디오 디코더 (30) 는 $2N \times 2N$ 또는 $N \times N$ 의 PU 사이즈들과, $2N \times 2N$, $2N \times N$, $N \times 2N$, $N \times N$, $2N \times nU$, $nL \times 2N$, $nR \times 2N$, 또는 유사한 것의 대칭적 PU 사이즈들에서의 인터 예측을 지원할 수도 있다. 비디오 인코더 (20) 와 비디오 디코더 (30) 는

2NxN_U, 2NxN_D, nLx2N, 및 nRx2N의 PU 사이즈들에 대한 비대칭 구획화를 또한 지원할 수도 있다. 몇몇 예들에서, 예측 프로세싱 유닛 (100)은 CU의 비디오 블록의 측면들과 직각들로 만나지 않는 경계를 따라 CU의 PU들 사이에서 CU의 비디오 블록을 구획화하기 위해 기하학적 구획화를 수행할 수도 있다.

[0075] 인터 예측 유닛 (121)은 CU의 각각의 PU에 대해 인터 예측을 수행할 수도 있다. 인터 예측은 시간적 압축을 제공할 수도 있다. PU에 대해 인터 예측을 수행하기 위해, 모션 추정 유닛 (122)은 PU에 대한 모션 정보를 생성할 수도 있다. 모션 보상 유닛 (124)은 CU에 연관된 화상 이외의 화상들 (즉, 참조 화상들)의 모션 정보 및 디코딩된 샘플들에 기초하여 PU에 대한 예측된 비디오 블록을 생성할 수도 있다. 본 개시물에서, 모션 보상 유닛 (124)에 의해 생성된 예측된 비디오 블록이 인터 예측된 비디오 블록이라고 지칭될 수도 있다.

[0076] 슬라이스들은 I 슬라이스들, P 슬라이스들, 또는 B 슬라이스들일 수도 있다. 모션 추정 유닛 (122)과 모션 보상 유닛 (124)은 CU의 PU가 I 슬라이스, P 슬라이스, 또는 B 슬라이스 중 어느 것에 있는지에 의존하여 그 PU에 대해 상이한 동작들을 수행할 수도 있다. I 슬라이스에서, 모든 PU들이 인트라 예측된다. 따라서, PU가 I 슬라이스에 있다면, 모션 추정 유닛 (122)과 모션 보상 유닛 (124)은 PU에 대해 인터 예측을 수행하지 않는다.

[0077] PU가 P 슬라이스에 있다면, PU를 포함하는 화상은 "리스트 0"이라고 지칭되는 참조 화상들의 리스트에 연관된다. 리스트 0에서의 참조 화상들의 각각은 다른 화상들의 인터 예측을 위해 사용될 수도 있는 샘플들을 포함한다. 모션 추정 유닛 (122)이 P 슬라이스에서의 PU에 관해 모션 추정 동작을 수행하는 경우, 모션 추정 유닛 (122)은 PU에 대한 참조 블록을 리스트 0의 참조 화상들에서 검색할 수도 있다. PU의 참조 블록은 PU의 비디오 블록에서의 샘플들에 가장 밀접하게 대응하는 샘플들의 세트, 예컨대, 샘플들의 블록일 수도 있다. 모션 추정 유닛 (122)은 참조 화상에서의 샘플들의 세트가 PU의 비디오 블록에서의 샘플들에 얼마나 밀접하게 대응하는지를 결정하기 위해 다양한 메트릭들을 사용할 수도 있다. 예를 들어, 모션 추정 유닛 (122)은 절대 차이 합 (sum of absolute difference; SAD), 차이 절대값 합 (sum of square difference; SSD), 또는 다른 차이 메트릭들에 의해 참조 화상에서의 샘플들의 세트가 PU의 비디오 블록에서의 샘플들에 얼마나 밀접하게 대응하는지를 결정할 수도 있다.

[0078] P 슬라이스에서 PU의 참조 블록을 식별한 후, 모션 추정 유닛 (122)은 참조 블록을 포함하는 리스트 0의 참조 화상을 나타내는 참조 인덱스와 PU 및 참조 블록 사이의 공간적 변위를 나타내는 모션 벡터를 생성할 수도 있다. 다양한 예들에서, 모션 추정 유닛 (122)은 모션 벡터들을 가변하는 정밀도로 생성할 수도 있다. 예를 들어, 모션 추정 유닛 (122)은 1/4 샘플 정밀도, 1/8 샘플 정밀도, 또는 다른 분수 (fractional) 샘플 정밀도로 모션 벡터들을 생성할 수도 있다. 분수 샘플 정밀도의 경우, 참조 블록 값들은 참조 화상에서 정수-포지션 샘플 값들로부터 보간될 수도 있다. 모션 추정 유닛 (122)은 참조 인덱스 및 모션 벡터를 PU의 모션 정보로서 출력할 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 정보에 의해 식별된 참조 블록에 기초하여 PU의 예측된 비디오 블록을 생성할 수도 있다.

[0079] PU가 B 슬라이스에 있다면, PU를 포함하는 화상은 "리스트 0" 및 "리스트 1"이라고 지칭되는, 참조 화상들의 2개의 리스트들에 연관될 수도 있다. 몇몇 예들에서, B 슬라이스를 포함하는 화상이 리스트 0 및 리스트 1의 조합인 리스트 조합에 연관될 수도 있다.

[0080] 더욱이, PU가 B 슬라이스에 있다면, 모션 추정 유닛 (122)은 PU에 대해 단방향 예측 또는 양방향 예측을 수행할 수도 있다. 모션 추정 유닛 (122)이 PU에 대해 단방향 예측을 수행하는 경우, 모션 추정 유닛 (122)은 PU에 대한 참조 블록을 리스트 0 또는 리스트 1의 참조 화상들에서 검색할 수도 있다. 모션 추정 유닛 (122)은 그 다음에 참조 블록을 포함하는 리스트 0 또는 리스트 1에서의 참조 화상을 나타내는 참조 인덱스와 PU 및 참조 블록 사이의 공간적 변위를 나타내는 모션 벡터를 생성할 수도 있다. 모션 추정 유닛 (122)은 참조 인덱스, 예측 방향 표시자, 및 모션 벡터를 PU의 모션 정보로서 출력할 수도 있다. 예측 방향 표시자는 참조 인덱스가 리스트 0에서의 참조 화상인지 또는 리스트 1에서의 참조 화상인지를 나타낼 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 정보에 의해 표시된 (indicated) 참조 블록들에 기초하여 PU의 예측된 비디오 블록을 생성할 수도 있다.

[0081] 모션 추정 유닛 (122)이 PU에 대한 양방향 예측을 수행하는 경우, 모션 추정 유닛 (122)은 PU에 대한 참조 블록을 리스트 0의 참조 화상들에서 검색할 수도 있고 또한 PU에 대한 다른 참조 블록을 리스트 1의 참조 화상들에서 검색할 수도 있다. 모션 추정 유닛 (122)은 그 다음에 참조 블록들을 포함하는 리스트 0 및 리스트 1의 참조 화상들을 나타내는 참조 인덱스들과 참조 블록들 및 PU 사이의 공간적 변위들을 나타내는 모션 벡터들

을 생성할 수도 있다. 모션 추정 유닛 (122)은 PU의 참조 인덱스들 및 모션 벡터들을 PU의 모션 정보로서 출력할 수도 있다. 모션 보상 유닛 (124)은 PU의 모션 정보에 의해 표시된 참조 블록들에 기초하여 PU의 예측된 비디오 블록들을 생성할 수도 있다.

- [0082] 몇몇 경우들에서, 모션 추정 유닛 (122)은 PU에 대한 모션 정보의 전체 세트를 엔트로피 인코딩 유닛 (116)으로 출력하지 않는다. 오히려, 모션 추정 유닛 (122)은 다른 PU의 모션 정보에 관련해서 PU의 모션 정보를 시그널링할 수도 있다. 예를 들어, 모션 추정 유닛 (122)은 PU의 모션 정보가 이웃 PU의 모션 정보에 충분히 유사하다고 결정할 수도 있다. 이 예에서, 모션 추정 유닛 (122)은, PU가 이웃 PU와 동일한 모션 정보를 갖는다는 것을 비디오 디코더 (30)에게 나타내는 값을, PU에 연관된 신덱스 구조에서, 나타낼 수도 있다. 다른 예에서, 모션 추정 유닛 (122)은, PU에 연관된 CU에 신덱스 구조에서, 이웃 PU와 모션 벡터 차이(MVD)를 식별할 수도 있다. 모션 벡터 차이는 PU의 모션 벡터와 표시된 이웃 PU의 모션 벡터 사이의 차이를 나타낸다. 비디오 디코더 (30)는 표시된 PU의 모션 벡터 및 모션 벡터 차이를 PU의 모션 벡터를 결정하는데 사용할 수도 있다. 제 1 PU의 모션 정보를 제 2 PU의 모션 정보를 시그널링할 경우에 참조함으로써, 비디오 인코더 (20)는 더 적은 비트들을 사용하여 제 2 PU의 모션 정보를 시그널링할 수도 있다.

- [0083] 도 8 및 도 9를 참조하여 아래에서 더 논의되는 바와 같이, 예측 프로세싱 유닛 (100)은 도 8 및 도 9에 예시된 방법들을 수행함으로써 PU (또는 임의의 다른 항상 계층 블록들 또는 비디오 유닛들)를 코딩 (예컨대, 인코딩 또는 디코딩)하도록 구성될 수도 있다. 예를 들어, 인터 예측 유닛 (121) (예컨대, 모션 추정 유닛 (122) 및/또는 모션 보상 유닛 (124)을 통해), 인트라 예측 유닛 (126), 또는 계층간 예측 유닛 (128)은 도 8과 도 9에 예시된 방법들을 함께 또는 별개로 수행하도록 구성될 수도 있다.

- [0084] CU에 대해 인코딩 동작을 수행하는 부분으로서, 인트라 예측 유닛 (126)은 CU의 PU들에 대해 인트라 예측을 수행할 수도 있다. 인트라 예측은 공간적 압축을 제공할 수도 있다. 인트라 예측 유닛 (126)이 PU에 대해 인트라 예측을 수행하는 경우, 인트라 예측 유닛 (126)은 PU에 대한 예측 데이터를 동일한 화상의 다른 PU들의 디코딩된 샘플 샘플들에 기초하여 생성할 수도 있다. PU에 대한 예측 데이터는 예측된 비디오 블록 및 다양한 신덱스 엘리먼트들을 포함할 수도 있다. 인트라 예측 유닛 (126)은 I 슬라이스들, P 슬라이스들, 및 B 슬라이스들에서의 PU들에 대해 인트라 예측을 수행할 수도 있다.

- [0085] PU에 대해 인트라 예측을 수행하기 위해, 인트라 예측 유닛 (126)은 PU에 대한 예측 데이터의 다수의 세트들을 생성하기 위해 다수의 인트라 예측 모드들을 사용할 수도 있다. 인트라 예측 유닛 (126)이 PU에 대한 예측 데이터의 세트를 생성하기 위해 인트라 예측 모드를 사용하는 경우, 인트라 예측 유닛 (126)은 이웃 PU들의 비디오 블록들로부터의 샘플들을 인트라 예측 모드에 연관된 방향 및/또는 기울기에서 PU의 비디오 블록을 가로질러 확장할 수도 있다. PU들, CU들, 및 트리블록들에 대한 좌측에서 우측으로, 상단에서 하단으로의 인코딩 순서를 가정하면, 이웃 PU들은 PU의 상측, 우상측, 좌상측, 또는 좌측에 있을 수도 있다. 인트라 예측 유닛 (126)은 다양한 수의 인트라 예측 모드들, 예컨대, 33 개의 방향성 인트라 예측 모드들을, PU의 사이즈에 의존하여 사용할 수도 있다.

- [0086] 예측 프로세싱 유닛 (100)은 PU에 대한 예측 데이터를 PU에 대한 모션 보상 유닛 (124)에 의해 생성된 예측 데이터 또는 PU에 대한 인트라 예측 유닛 (126)에 의해 생성된 예측 데이터 중에서 선택할 수도 있다. 몇몇 예들에서, 예측 프로세싱 유닛 (100)은 예측 데이터의 세트들의 레이트/왜곡 메트릭들에 기초하여 PU에 대한 예측 데이터를 선택한다.

- [0087] 예측 프로세싱 유닛 (100)이 인트라 예측 유닛 (126)에 의해 생성된 예측 데이터를 선택하면, 예측 프로세싱 유닛 (100)은 PU들에 대한 예측 데이터를 생성하는데 사용했던 인트라 예측 모드, 예컨대, 선택된 인트라 예측 모드를 시그널링할 수도 있다. 예측 프로세싱 유닛 (100)은 선택된 인트라 예측 모드를 다양한 방법들로 시그널링할 수도 있다. 예를 들어, 선택된 인트라 예측 모드가 이웃 PU의 인트라 예측 모드와 동일할 가능성이 있다. 다르게 말하면, 이웃 PU의 인트라 예측 모드는 현재 PU에 대한 가장 가능한 모드일 수도 있다. 따라서, 예측 프로세싱 유닛 (100)은 선택된 인트라 예측 모드가 이웃 PU의 인트라 예측 모드와 동일하다는 것을 나타내는 신덱스 엘리먼트를 생성할 수도 있다.

- [0088] 위에서 논의된 바와 같이, 비디오 인코더 (20)는 계층간 예측 유닛 (128)을 포함할 수도 있다. 계층간 예측 유닛 (128)은 SVC에서 이용가능한 하나 이상의 상이한 계층들 (예컨대, 기본 또는 참조 계층)을 사용하여 현재 블록 (예컨대, EL에서의 현재 블록)을 예측하도록 구성된다. 이러한 예측은 계층간 예측이라고 지칭될 수도 있다. 계층간 예측 유닛 (128)은 계층간 리던던시를 줄이는 예측 방법들을 이용함으로써, 코딩 효율을 개선하고 계산 리소스 요건들을 감소시킬 수도 있다. 계층간 예측의 몇몇 예들이 계층간 인트라 예측,

계층간 모션 예측, 및 계층간 잔차 예측을 포함한다. 계층간 인트라 예측은 항상 계층에서 현재 블록을 예측하기 위해 기본 계층에서의 공동 위치된 블록들의 복원물을 사용한다. 계층간 모션 예측은 항상 계층에서 모션을 예측하기 위해 기본 계층의 모션 정보를 사용한다. 계층간 잔차 예측은 항상 계층의 잔차를 예측하기 위해 기본 계층의 잔차를 사용한다. 계층간 예측 체계들의 각각은 아래에서 더 상세히 논의된다.

[0089] 예측 프로세싱 유닛 (100) 이 CU의 PU들에 대한 예측 데이터를 선택한 후, 잔차 생성 유닛 (102) 은 CU의 비디오 블록으로부터 CU의 PU들의 예측된 비디오 블록들을 감산함으로써 (예컨대, 마이너스 기호에 의해 나타내어짐) CU에 대한 잔차 데이터를 생성할 수도 있다. CU의 잔차 데이터는 CU의 비디오 블록에서의 샘플들의 상이한 샘플 성분들에 대응하는 2D 잔차 비디오 블록들을 포함할 수도 있다. 예를 들어, 잔차 데이터는 CU의 PU들의 예측된 비디오 블록들에서의 샘플들의 휘도 성분들 및 CU의 원래의 비디오 블록에서의 샘플들의 휘도 성분들 사이의 차이들에 대응하는 잔차 비디오 블록을 포함할 수도 있다. 덧붙여서, CU의 잔차 데이터는 CU의 PU들의 예측된 비디오 블록들에서의 샘플들의 색차 성분들 및 CU의 원래의 비디오 블록에서의 샘플들의 색차 성분들 사이의 차이들에 대응하는 잔차 비디오 블록들을 포함할 수도 있다.

[0090] 예측 프로세싱 유닛 (100) 은 CU의 잔차 비디오 블록들을 서브 블록들로 구획화하기 위해 쿼드트리 구획화를 수행할 수도 있다. 각각의 분할되지 않은 잔차 비디오 블록은 CU의 상이한 TU와 연관될 수도 있다. CU의 TU들에 연관된 잔차 비디오 블록들의 사이즈들 및 포지션들은 그 CU의 PU들에 연관된 비디오 블록들의 사이즈들 및 포지션들에 기초할 수도 있거나 또는 기초하지 않을 수도 있다. "잔차 쿼드 트리" (residual quad tree, RQT) 로서 알려진 쿼드트리 구조가 잔차 비디오 블록들의 각각에 연관된 노드들을 포함할 수도 있다. CU의 TU들은 RQT의 리프 노드들에 대응할 수도 있다.

[0091] 변환 프로세싱 유닛 (104) 은 하나 이상의 변환들을 TU에 연관된 잔차 비디오 블록에 적용하는 것에 의해 CU의 각각의 TU에 대한 하나 이상의 변환 계수 블록들을 생성할 수도 있다. 변환 계수 블록들의 각각은 변환 계수들의 2D 매트릭스일 수도 있다. 변환 프로세싱 유닛 (104) 은 다양한 변환들을 TU에 연관된 잔차 비디오 블록에 적용할 수도 있다. 예를 들어, 변환 프로세싱 유닛 (104) 은 이산 코사인 변환 (DCT), 방향성 변환, 또는 개념적으로 유사한 변환을 TU에 연관된 잔차 비디오 블록에 적용할 수도 있다.

[0092] 변환 프로세싱 유닛 (104) 이 TU에 연관된 변환 계수 블록을 생성한 후, 양자화 유닛 (106) 은 변환 계수 블록에서의 변환 계수들을 양자화할 수도 있다. 양자화 유닛 (106) 은 CU에 연관된 QP 값에 기초하여 CU의 TU에 연관된 변환 계수 블록을 양자화할 수도 있다.

[0093] 비디오 인코더 (20) 는 QP 값과 CU를 다양한 방법들로 연관시킬 수도 있다. 예를 들어, 비디오 인코더 (20) 는 CU에 연관된 트리블록에 대해 레이트-왜곡 분석을 수행할 수도 있다. 레이트-왜곡 분석에서, 비디오 인코더 (20) 는 트리블록에 대해 인코딩 동작을 여러 번 수행하는 것에 의해 트리블록의 다수의 코딩된 표현들을 생성할 수도 있다. 비디오 인코더 (20) 는 비디오 인코더 (20) 가 트리블록의 상이한 인코딩된 표현들을 생성하는 경우에 상이한 QP 값들과 CU를 연관시킬 수도 있다. 비디오 인코더 (20) 는 주어진 QP 값이 최저 비트레이트 및 왜곡 메트릭을 갖는 트리블록의 코딩된 표현에서의 CU에 연관되는 경우에 주어진 QP 값이 CU에 연관된다는 것을 시그널링할 수도 있다.

[0094] 역 양자화 유닛 (108) 과 역 변환 유닛 (110) 은 역 양자화 및 역 변환들을 변환 계수 블록에 각각 적용하여, 변환 계수 블록으로부터 잔차 비디오 블록을 복원할 수도 있다. 복원 유닛 (112) 은 TU에 연관된 복원된 비디오 블록을 생성하기 위해 복원된 잔차 비디오 블록을 예측 프로세싱 유닛 (100) 에 의해 생성된 하나 이상의 예측된 비디오 블록들로부터의 대응 샘플들에 가산할 수도 있다. CU의 각각의 TU에 대한 비디오 블록들을 이런 식으로 복원함으로써, 비디오 인코더 (20) 는 CU의 비디오 블록을 복원할 수도 있다.

[0095] 복원 유닛 (112) 이 CU의 비디오 블록을 복원한 후, 필터 유닛 (113) 은 CU에 연관된 비디오 블록에서 블록화 아티팩트들을 감소시키기 위해 블록화제거 동작을 수행할 수도 있다. 하나 이상의 블록화제거 동작을 수행한 후, 필터 유닛 (113) 은 CU의 복원된 비디오 블록을 디코딩된 화상 버퍼 (114) 에 저장할 수도 있다. 모션 추정 유닛 (122) 과 모션 보상 유닛 (124) 은 후속 화상들의 PU들에 대해 인트라 예측을 수행하기 위해 복원된 비디오 블록을 포함하는 참조 화상을 사용할 수도 있다. 덧붙여서, 인트라 예측 유닛 (126) 은 CU와 동일한 화상에서의 다른 PU들에 대해 인트라 예측을 수행하기 위해 디코딩된 화상 버퍼 (114) 에서의 복원된 비디오 블록들을 사용할 수도 있다.

[0096] 엔트로피 인코딩 유닛 (116) 은 비디오 인코더 (20) 의 다른 기능성 컴포넌트들로부터 데이터를 수신할 수도 있다. 예를 들어, 엔트로피 인코딩 유닛 (116) 은 양자화 유닛 (106) 으로부터 변환 계수 블록들을 수신할 수

도 있고 예측 프로세싱 유닛 (100) 으로부터 선택스 엘리먼트들을 수신할 수도 있다. 엔트로피 인코딩 유닛 (116) 이 그 데이터를 수신하는 경우, 엔트로피 인코딩 유닛 (116) 은 엔트로피 인코딩된 데이터를 생성하기 위해 하나 이상의 엔트로피 인코딩 동작들을 수행할 수도 있다. 예를 들어, 비디오 인코더 (20) 는 그 데이터에 대해 컨텍스트 적응 가변 길이 코딩 (CAVLC) 동작, CABAC 동작, 가변 대 가변 (V2V) 길이 코딩 동작, 선택스 기반 컨텍스트 적응 이진 산술 코딩 (SBAC) 동작, 확률 간격 구획화 엔트로피 (PIPE) 코딩 동작, 또는 다른 유형의 엔트로피 인코딩 동작을 수행할 수도 있다. 엔트로피 인코딩 유닛 (116) 은 엔트로피 인코딩된 데이터를 포함하는 비트스트림을 출력할 수도 있다.

[0097] 데이터에 대해 엔트로피 인코딩 동작을 수행하는 부분으로서, 엔트로피 인코딩 유닛 (116) 은 컨텍스트 모델을 선택할 수도 있다. 엔트로피 인코딩 유닛 (116) 이 CABAC 동작을 수행하고 있다면, 컨텍스트 모델은 특정 값들을 갖는 특정 bin들의 확률들의 추정치들을 나타낼 수도 있다. CABAC의 맥락에서, 용어 "bin (bin)"은 선택스 엘리먼트의 이진화된 버전의 비트를 지칭하는데 사용된다.

[0098] 다중 계층 비디오 인코더

[0099] 도 2b는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 다중 계층 비디오 인코더 (21) 의 일 예를 도시하는 블록도이다. 비디오 인코더 (21) 는 다중 계층 비디오 프레임들을, 이를테면 SHVC 및 멀티뷰 코딩에 대해, 프로세싱하도록 구성될 수도 있다. 게다가, 비디오 인코더 (21) 는 본 개시물의 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다.

[0100] 비디오 인코더 (21) 는, 비디오 인코더 (20) 로서 각각이 구성될 수도 있고 비디오 인코더 (20) 에 관해 위에서 설명된 기능들을 수행할 수도 있는 비디오 인코더 (20A) 와 비디오 인코더 (20B) 를 구비한다. 게다가, 참조 번호들의 재사용에 의해 나타난 바와 같이, 비디오 인코더들 (20A 및 20B) 은 비디오 인코더 (20) 로서 시스템들과 서브시스템들의 적어도 일부를 포함할 수도 있다. 비록 비디오 인코더 (21) 가 2 개의 비디오 인코더들 (20A 및 20B) 을 구비한 것으로 예시되지만, 비디오 인코더 (21) 는 그와 같이 제한되지 않고 임의의 수의 비디오 인코더 (20) 계층들을 포함할 수도 있다. 몇몇 실시형태들에서, 비디오 인코더 (21) 는 액세스 유닛에서의 각각의 화상 또는 프레임을 위해 비디오 인코더 (20) 를 포함할 수도 있다. 예를 들어, 5 개의 화상들을 포함하는 액세스 유닛이 5 개의 인코더 계층들을 구비한 비디오 인코더에 의해 프로세싱 또는 인코딩될 수도 있다. 몇몇 실시형태들에서, 비디오 인코더 (21) 는 액세스 유닛에서 프레임들보다 더 많은 인코더 계층들을 포함할 수도 있다. 이러한 몇몇 경우들에서, 비디오 인코더 계층들의 일부는 몇몇 액세스 유닛들을 프로세싱할 경우 비활성이 될 수도 있다.

[0101] 비디오 인코더들 (20A 및 20B) 에 더하여, 비디오 인코더 (21) 는 리샘플링 유닛 (90) 을 포함할 수도 있다. 리샘플링 유닛 (90) 은, 몇몇 경우들에서, 예를 들어, 향상 계층을 생성하기 위해 수신된 비디오 프레임의 기본 계층을 업샘플링할 수도 있다. 리샘플링 유닛 (90) 은 다른 정보가 아니라 프레임의 수신된 기본 계층에 연관되는 특정 정보를 업샘플링할 수도 있다. 예를 들어, 리샘플링 유닛 (90) 은 기본 계층의 공간적 사이즈 또는 수의 픽셀들을 업샘플링할 수도 있지만, 그 수의 슬라이스들 또는 화상 순서 카운트는 일정하게 유지할 수도 있다. 몇몇 경우들에서, 리샘플링 유닛 (90) 은 수신된 비디오를 프로세싱하지 않을 수도 있고 및/또는 옵션적일 수도 있다. 예를 들어, 몇몇 경우들에서, 예측 프로세싱 유닛 (100) 은 업샘플링을 수행할 수도 있다. 몇몇 실시형태들에서, 리샘플링 유닛 (90) 은 슬라이스 경계 규칙들 및/또는 래스터 스캔 규칙들의 세트를 준수하도록 계층을 업샘플링하고 하나 이상의 슬라이스들을 재편성, 재정의, 수정, 또는 조정하도록 구성된다. 비록 기본 계층, 또는 액세스 유닛에서의 하위 계층을 업샘플링하는 것으로서 기본적으로 설명되지만, 몇몇 경우들에서, 리샘플링 유닛 (90) 은 계층을 다운샘플링할 수도 있다. 예를 들어, 비디오 대역폭의 스트리밍이 감소되는 동안이라면, 프레임이 업샘플링되는 대신 다운샘플링될 수도 있다.

[0102] 리샘플링 유닛 (90) 은 하위 계층 인코더 (예컨대, 비디오 인코더 (20A)) 의 디코딩된 화상 버퍼 (114) 로부터 화상 또는 프레임 (또는 화상에 연관된 화상 정보) 을 수신하도록 그리고 그 화상 (또는 수신된 화상 정보) 을 업샘플링하도록 구성될 수도 있다. 그 다음에, 이 업샘플링된 화상은 하위 계층 인코더와 동일한 액세스 유닛으로 화상을 인코딩하도록 구성된 상위 계층 인코더 (예컨대, 비디오 인코더 (20B)) 의 예측 프로세싱 유닛 (100) 에 제공될 수도 있다. 몇몇 경우들에서, 상위 계층 인코더는 하위 계층 인코더로부터 한 계층 떨어져 있다. 다른 경우들에서, 도 2b의 계층 0 비디오 인코더와 계층 1 인코더 간에는 하나 이상의 상위 계층 인코더들이 있을 수도 있다.

[0103] 몇몇 경우들에서, 리샘플링 유닛 (90) 은 생략되거나 또는 우회될 수도 있다. 이러한 경우들에서, 비디오 인코더 (20A) 의 디코딩된 화상 버퍼 (114) 로부터의 화상은 비디오 인코더 (20B) 의 예측 프로세싱 유닛 (100)

에 직접적으로, 또는 적어도 리샘플링 유닛 (90) 에 제공되는 일 없이, 제공될 수도 있다. 예를 들어, 비디오 인코더 (20B) 에 제공된 비디오 데이터와 비디오 인코더 (20A) 의 디코딩된 화상 버퍼 (114) 로부터의 참조 화상이 동일한 사이즈 또는 해상도이면, 참조 화상은 어떠한 리샘플링 없이 비디오 인코더 (20B) 로 제공될 수도 있다.

[0104] 몇몇 실시형태들에서, 비디오 인코더 (21) 는 하위 계층 인코더에 제공된 비디오 데이터를 그 비디오 데이터가 비디오 인코더 (20A) 에 제공되기 전에 다운샘플링 유닛 (94) 을 사용하여 다운샘플링한다. 대안으로, 다운샘플링 유닛 (94) 은 비디오 데이터를 업샘플링 또는 다운샘플링 할 수 있는 리샘플링 유닛 (90) 일 수도 있다. 또 다른 실시형태들에서, 다운샘플링 유닛 (94) 은 생략될 수도 있다.

[0105] 도 2b에 예시된 바와 같이, 비디오 인코더 (21) 는 멀티플렉서 (98), 또는 mux를 더 포함할 수도 있다. mux (98) 는 비디오 인코더 (21) 로부터의 결합된 비트 스트림을 출력할 수 있다. 결합된 비트스트림은 비디오 인코더들 (20A 및 20B) 의 각각으로부터 비트스트림을 취하고 주어진 시간에 어떤 비트스트림이 출력될지를 교번시킴으로써 생성될 수도 있다. 몇몇 경우들에서 2 개 (또는 2 개를 초과하는 비디오 인코더 계층들에서는 그 이상) 의 비트스트림들이 한 번에 한 비트씩 교번될 수도 있지만, 많은 경우들에서 비트스트림들은 달리 결합된다. 예를 들어, 출력 비트스트림은 한 번에 한 블록씩 선택된 비트스트림을 교번시킴으로써 생성될 수도 있다. 다른 예에서, 출력 비트스트림은 비디오 인코더들 (20A 및 20B) 의 각각으로부터 1 아닌 수:1의 비율의 블록들을 출력함으로써 생성될 수도 있다. 예를 들면, 비디오 인코더 (20A) 로부터 출력되는 각각의 블록에 대해 2 개의 블록들이 비디오 인코더 (20B) 로부터 출력될 수도 있다. 몇몇 실시형태들에서, mux (98) 로부터의 출력 스트림은 미리 프로그래밍될 수도 있다. 다른 실시형태들에서, mux (98) 는 비디오 인코더 (21) 외부의 시스템으로부터, 이를테면 소스 디바이스 (12) 상의 프로세서로부터 수신된 제어 신호에 기초하여 비디오 인코더들 (20A, 20B) 로부터의 비트스트림들을 결합할 수도 있다. 제어 신호는 비디오 소스 (18) 로부터의 비디오의 해상도 또는 비트레이트에 기초하여, 채널 (16) 의 대역폭에 기초하여, 사용자에게 연관된 가입 (예컨대, 유료 가입 대 무료 가입) 에 기초하여, 또는 비디오 인코더 (21) 로부터의 원하는 해상도 출력을 결정하기 위한 임의의 다른 팩터에 기초하여 생성될 수도 있다.

[0106] 비디오 디코더

[0107] 도 3a는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 비디오 디코더 (30) 의 일 예를 도시하는 블록도이다. 비디오 디코더 (30) 는 비디오 프레임의 단일 계층을, 이를테면 HEVC에 대해, 프로세싱하도록 구성될 수도 있다. 게다가, 비디오 디코더 (30) 는 본 개시물의 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다. 하나의 예로서, 모션 보상 유닛 (162) 그리고/또는 인트라 예측 유닛 (164) 은 본 개시물에서 설명되는 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다. 하나의 실시형태에서, 비디오 디코더 (30) 는 본 개시물에서 설명된 기법들 중 임의의 것 또는 모두를 수행하도록 구성되는 계층간 예측 유닛 (166) 을 옵션으로 포함할 수도 있다. 다른 실시형태들에서, 계층간 예측은 예측 프로세싱 유닛 (152) (예컨대, 모션 보상 유닛 (162) 및/또는 인트라 예측 유닛 (164)) 에 의해 수행될 수 있으며, 이 경우 계층간 예측 유닛 (166) 은 생략될 수도 있다. 그러나, 본 개시물의 양태들은 그렇게 제한되지 않는다. 몇몇 예들에서, 본 개시물에서 설명되는 기법들은 비디오 디코더 (30) 의 다양한 컴포넌트들 간에 공유될 수도 있다. 몇몇 예들에서, 부가하여 또는 대신에, 프로세서 (미도시) 가 본 개시물에서 설명되는 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다.

[0108] 설명의 목적으로, 본 개시물은 HEVC 코딩의 맥락에서 비디오 디코더 (30) 를 설명한다. 그러나, 본 개시물의 기법들은 다른 코딩 표준들 또는 방법들에 적용가능할 수도 있다. 도 3a에 묘사된 예는 단일 계층 코덱을 위한 것이다. 그러나, 도 3b에 관해 더 상세히 설명될 바와 같이, 비디오 디코더 (30) 의 일부 또는 전부는 다중 계층 코덱의 프로세싱을 위해 중복될 수도 있다.

[0109] 도 3a의 예에서, 비디오 디코더 (30) 는 복수의 기능성 컴포넌트들을 구비한다. 비디오 디코더 (30) 의 기능성 컴포넌트들은 엔트로피 디코딩 유닛 (150), 예측 프로세싱 유닛 (152), 역 양자화 유닛 (154), 역 변환 유닛 (156), 복원 유닛 (158), 필터 유닛 (159), 및 디코딩된 화상 버퍼 (160) 를 포함한다. 예측 프로세싱 유닛 (152) 은 모션 보상 유닛 (162), 인트라 예측 유닛 (164), 및 계층간 예측 유닛 (166) 을 구비한다. 몇몇 예들에서, 비디오 디코더 (30) 는 도 2a의 비디오 인코더 (20) 에 관해 설명된 인코딩 과정 (pass) 에 일반적으로 역인 디코딩 과정을 수행할 수도 있다. 다른 예들에서, 비디오 디코더 (30) 는 더 많거나, 더 적거나, 또는 상이한 기능성 컴포넌트들을 포함할 수도 있다.

[0110] 비디오 디코더 (30) 는 인코딩된 비디오 데이터를 포함하는 비트스트림을 수신할 수도 있다. 그 비트스트림

은 복수의 선택스 엘리먼트들을 포함할 수도 있다. 비디오 디코더 (30) 가 비트스트림을 수신하는 경우, 엔트로피 디코딩 유닛 (150) 은 비트스트림에 대해 파싱 동작을 수행할 수도 있다. 비트스트림에 대해 파싱 동작을 수행한 결과로서, 엔트로피 디코딩 유닛 (150) 은 비트스트림으로부터 선택스 엘리먼트들을 추출할 수도 있다. 파싱 동작을 수행하는 부분으로서, 엔트로피 디코딩 유닛 (150) 은 비트스트림에서의 엔트로피 인코딩된 선택스 엘리먼트들을 엔트로피 디코딩할 수도 있다. 예측 프로세싱 유닛 (152), 역 양자화 유닛 (154), 역 변환 유닛 (156), 복원 유닛 (158), 및 필터 유닛 (159) 은 비트스트림으로부터 추출된 선택스 엘리먼트들에 기초하여 디코딩된 비디오 데이터를 생성하는 복원 동작을 수행할 수도 있다.

[0111] 위에서 논의된 바와 같이, 비트스트림은 일련의 NAL 유닛들을 포함할 수도 있다. 비트스트림의 NAL 유닛들은 비디오 파라미터 세트 NAL 유닛들, 시퀀스 파라미터 세트 NAL 유닛들, 화상 파라미터 세트 NAL 유닛들, SEI NAL 유닛들 등을 포함할 수도 있다. 비트스트림에 대해 파싱 동작을 수행하는 부분으로서, 엔트로피 디코딩 유닛 (150) 은 시퀀스 파라미터 세트 NAL 유닛들로부터의 시퀀스 파라미터 세트들, 화상 파라미터 세트 NAL 유닛들로부터의 화상 파라미터 세트들, SEI NAL 유닛들로부터의 SEI 데이터 등을 추출하고 엔트로피 디코딩하는 파싱 동작들을 수행할 수도 있다.

[0112] 덧붙여, 비트스트림의 NAL 유닛들은 코딩된 슬라이스 NAL 유닛들을 포함할 수도 있다. 비트스트림에 대해 파싱 동작을 수행하는 부분으로서, 엔트로피 디코딩 유닛 (150) 은 코딩된 슬라이스 NAL 유닛들로부터 코딩된 슬라이스들을 추출하고 엔트로피 디코딩하는 파싱 동작들을 수행할 수도 있다. 코딩된 슬라이스들의 각각은 슬라이스 헤더 및 슬라이스 데이터를 포함할 수도 있다. 슬라이스 헤더는 슬라이스에 관계된 선택스 엘리먼트들을 포함할 수도 있다. 슬라이스 헤더에서의 선택스 엘리먼트들은 슬라이스를 포함하는 화상에 연관된 화상 파라미터 세트를 식별하는 선택스 엘리먼트를 포함할 수도 있다. 엔트로피 디코딩 유닛 (150) 은 슬라이스 헤더를 복구하기 위해 코딩된 슬라이스 헤더에서의 선택스 엘리먼트들에 대해 엔트로피 디코딩 동작들, 이를테면 CABAC 디코딩 동작을 수행할 수도 있다.

[0113] 코딩된 슬라이스 NAL 유닛들로부터 슬라이스 데이터를 추출하는 부분으로서, 엔트로피 디코딩 유닛 (150) 은 슬라이스 데이터에서의 코딩된 CU들로부터 선택스 엘리먼트들을 추출하는 파싱 동작들을 수행할 수도 있다. 추출된 선택스 엘리먼트들은 변환 계수 블록들에 연관된 선택스 엘리먼트들을 포함할 수도 있다. 엔트로피 디코딩 유닛 (150) 은 그 다음에 선택스 엘리먼트들의 일부에 대해 CABAC 디코딩 동작들을 수행할 수도 있다.

[0114] 엔트로피 디코딩 유닛 (150) 이 비구획화된 CU에 대해 파싱 동작을 수행한 후, 비디오 디코더 (30) 는 비구획화된 CU에 대해 복원 동작을 수행할 수도 있다. 비구획화된 CU에 대해 복원 동작을 수행하기 위해, 비디오 디코더 (30) 는 CU의 각각의 TU에 대해 복원 동작을 수행할 수도 있다. CU의 각각의 TU에 대한 복원 동작을 수행함으로써, 비디오 디코더 (30) 는 CU에 연관된 잔차 비디오 블록을 복원할 수도 있다.

[0115] TU에 대해 복원 동작을 수행하는 부분으로서, 역 양자화 유닛 (154) 은 TU에 연관된 변환 계수 블록을 역 양자화, 예컨대, 탈양자화 (de-quantization) 할 수도 있다. 역 양자화 유닛 (154) 은 HEVC에 대해 제안된 또는 H.264 디코딩 표준에 의해 정의된 역 양자화 프로세스들에 유사한 방식으로 변환 계수 블록을 역 양자화할 수도 있다. 역 양자화 유닛 (154) 은 변환 계수 블록의 CU에 대해 비디오 인코더 (20) 에 의해 계산된 양자화 파라미터 (QP) 를 사용하여 양자화 정도 및 유사하게, 적용할 역 양자화 유닛 (154) 을 위한 역 양자화 정도를 결정할 수도 있다.

[0116] 역 양자화 유닛 (154) 이 변환 계수 블록을 역 양자화한 후, 역 변환 유닛 (156) 은 변환 계수 블록에 연관된 TU에 대한 잔차 비디오 블록을 생성할 수도 있다. 역 변환 유닛 (156) 은 TU에 대한 잔차 비디오 블록을 생성하기 위하여 변환 계수 블록에 역 변환을 적용할 수도 있다. 예를 들어, 역 변환 유닛 (156) 은 역 DCT, 역 정수 변환, 역 카루넨-로베 변환 (Karhunen-Loeve transform; KLT), 역 회전 변환, 역 방향성 변환, 또는 다른 역 변환을 변환 계수 블록에 적용할 수도 있다. 몇몇 예들에서, 역 변환 유닛 (156) 은 비디오 인코더 (20) 로부터의 시그널링에 기초하여 변환 계수 블록에 적용할 역 변환을 결정할 수도 있다. 이러한 예들에서, 역 변환 유닛 (156) 은 변환 계수 블록에 연관된 트리블록에 대한 쿼드트리의 루트 노드에서의 시그널링된 변환에 기초하여 역 변환을 결정할 수도 있다. 다른 예들에서, 역 변환 유닛 (156) 은 하나 이상의 코딩 특성, 이를테면 블록 사이즈, 코딩 모드 등으로부터 역 변환을 유추할 수도 있다. 몇몇 예들에서, 역 변환 유닛 (156) 은 캐스케이드식 (cascaded) 역 변환을 적용할 수도 있다.

[0117] 몇몇 예들에서, 모션 보상 유닛 (162) 은 보간 필터들에 기초하여 보간을 수행하는 것에 의해 PU의 예측된 비디오 블록을 리파인 (refine) 할 수도 있다. 서브-샘플 정밀도를 갖는 모션 보상을 위해 사용될 보간 필터들에 대한 식별자들이 선택스 엘리먼트들에 포함될 수도 있다. 모션 보상 유닛 (162) 은 PU의 예측된 비디오

블록의 생성 동안에 비디오 인코더 (20) 에 의해 사용된 동일한 보간 필터들을 사용하여 참조 블록의 부 정수 샘플들에 대한 보간된 값들을 계산할 수도 있다. 모션 보상 유닛 (162) 은 비디오 인코더 (20) 에 의해 사용된 보간 필터들을 수신된 선택스 정보에 따라 결정하고 그 보간 필터들을 사용하여 예측된 비디오 블록을 생성할 수도 있다.

[0118] 도 8 및 도 9를 참조하여 아래에서 더 논의되는 바와 같이, 예측 프로세싱 유닛 (152) 은 도 8 및 도 9에 예시된 방법들을 수행함으로써 PU (또는 임의의 다른 항상 계층 블록들 또는 비디오 유닛들) 를 코딩 (예컨대, 인코딩 또는 디코딩) 할 수도 있다. 예를 들어, 모션 보상 유닛 (162), 인트라 예측 유닛 (164), 또는 계층간 예측 유닛 (166) 은 도 8과 도 9에 예시된 방법들을 함께 또는 별개로 수행하도록 구성될 수도 있다.

[0119] PU가 인트라 예측을 사용하여 인코딩되면, 인트라 예측 유닛 (164) 은 PU에 대한 예측된 비디오 블록을 생성하기 위해 인트라 예측을 수행할 수도 있다. 예를 들어, 인트라 예측 유닛 (164) 은 비트스트림에서의 선택스 엘리먼트들에 기초하여 PU에 대한 인트라 예측 모드를 결정할 수도 있다. 비트스트림은 인트라 예측 유닛 (164) 이 PU의 인트라 예측 모드를 결정하기 위해 사용할 수도 있는 선택스 엘리먼트들을 포함할 수도 있다.

[0120] 몇몇 경우들에서는, 선택스 엘리먼트들은 인트라 예측 유닛 (164) 이 현재 PU의 인트라 예측 모드를 결정하기 위해 다른 PU의 인트라 예측 모드를 사용한다는 것을 나타낼 수도 있다. 예를 들어, 현재 PU의 인트라 예측 모드가 이웃 PU의 인트라 예측 모드와 동일할 가능성이 있을 수도 있다. 다르게 말하면, 이웃 PU의 인트라 예측 모드는 현재 PU에 대한 가장 가능한 모드일 수도 있다. 따라서, 이 예에서, 비트스트림은 PU의 인트라 예측 모드가 이웃하는 PU의 인트라 예측 모드와 동일하다는 것을 나타내는 작은 선택스 엘리먼트를 포함할 수도 있다. 인트라 예측 유닛 (164) 은 그 다음에 공간적으로 이웃하는 PU들의 비디오 블록들에 기초하여 PU에 대한 예측 데이터 (예컨대, 예측된 샘플들) 를 생성하기 위해 인트라 예측 모드를 사용할 수도 있다.

[0121] 위에서 논의된 바와 같이, 비디오 디코더 (30) 는 계층간 예측 유닛 (166) 을 또한 포함할 수도 있다. 계층간 예측 유닛 (166) 은 SVC에서 이용가능한 하나 이상의 상이한 계층들 (예컨대, 기본 또는 참조 계층) 을 사용하여 현재 블록 (예컨대, EL에서의 현재 블록) 을 예측하도록 구성된다. 이러한 예측은 계층간 예측이라고 지칭될 수도 있다. 계층간 예측 유닛 (166) 은 계층간 리던던시를 줄이는 예측 방법들을 이용함으로써, 코딩 효율을 개선하고 계산 리소스 요건들을 감소시킬 수도 있다. 계층간 예측의 몇몇 예들이 계층간 인트라 예측, 계층간 모션 예측, 및 계층간 잔차 예측을 포함한다. 계층간 인트라 예측은 항상 계층에서 현재 블록을 예측하기 위해 기본 계층에서의 공동 위치된 블록들의 복원물을 사용한다. 계층간 모션 예측은 항상 계층에서 모션을 예측하기 위해 기본 계층의 모션 정보를 사용한다. 계층간 잔차 예측은 항상 계층의 잔차를 예측하기 위해 기본 계층의 잔차를 사용한다. 계층간 예측 체계들의 각각은 아래에서 더 상세히 논의된다.

[0122] 복원 유닛 (158) 은 CU의 TU들에 연관된 잔차 비디오 블록들과 그 CU의 PU들의 예측된 비디오 블록들, 예컨대, 인트라 예측 데이터 또는 인터 예측 데이터 중 어느 하나를, 적용가능한 것으로서 사용하여, CU의 비디오 블록을 복원할 수도 있다. 따라서, 비디오 디코더 (30) 는 비트스트림에서의 선택스 엘리먼트들에 기초하여 예측된 비디오 블록 및 잔차 비디오 블록을 생성할 수도 있고 예측된 비디오 블록 및 잔차 비디오 블록에 기초하여 비디오 블록을 생성할 수도 있다.

[0123] 복원 유닛 (158) 이 CU의 비디오 블록을 복원한 후, 필터 유닛 (159) 은 CU에 연관된 블록화 아티팩트들을 감소시키기 위해 블록화제거 동작을 수행할 수도 있다. CU에 연관된 블록화 아티팩트들을 감소시키기 위해 필터 유닛 (159) 이 블록화제거 동작들을 수행한 후, 비디오 디코더 (30) 는 CU의 비디오 블록을 디코딩된 화상 버퍼 (160) 에 저장할 수도 있다. 디코딩된 화상 버퍼 (160) 는 후속하는 모션 보상, 인트라 예측, 및 디스플레이 디바이스, 이를테면 도 1의 디스플레이 디바이스 (32) 상의 프레젠테이션을 위해 참조 화상들을 제공할 수도 있다. 예를 들면, 비디오 디코더 (30) 는, 디코딩된 화상 버퍼 (160) 에서의 비디오 블록들에 기초하여, 다른 CU들의 PU들에 대한 인트라 예측 또는 인터 예측 동작들을 수행할 수도 있다.

[0124] 다중 계층 디코더

[0125] 도 3b는 본 개시물에서 설명되는 양태들에 따른 기법들을 구현할 수도 있는 다중 계층 비디오 디코더 (31) 의 일 예를 도시하는 블록도이다. 비디오 디코더 (31) 는 다중 계층 비디오 프레임들을, 이를테면 SHVC 및 멀티뷰 코딩에 대해, 프로세싱하도록 구성될 수도 있다. 게다가, 비디오 디코더 (31) 는 본 개시물의 기법들 중 임의의 것 또는 모두를 수행하도록 구성될 수도 있다.

[0126] 비디오 디코더 (31) 는, 비디오 디코더 (30) 로서 각각이 구성될 수도 있고 비디오 디코더 (30) 에 관해 위에서 설명된 기능들을 수행할 수도 있는 비디오 디코더 (30A) 와 비디오 디코더 (30B) 를 구비한다. 게다가, 참

조 번호들의 재사용에 의해 나타낸 바와 같이, 비디오 디코더들 (30A 및 30B) 은 비디오 디코더 (30) 로서 시스템들과 서브시스템들의 적어도 일부를 포함할 수도 있다. 비록 비디오 디코더 (31) 가 2 개의 비디오 디코더들 (30A 및 30B) 을 구비한 것으로 예시되지만, 비디오 디코더 (31) 는 그와 같이 제한되지 않고 임의의 수의 비디오 디코더 (30) 계층들을 포함할 수도 있다. 몇몇 실시형태들에서, 비디오 디코더 (31) 는 액세스 유닛에서의 각각의 화상 또는 프레임을 위해 비디오 디코더 (30) 를 포함할 수도 있다. 예를 들어, 5 개의 화상들을 포함하는 액세스 유닛이 5 개의 디코더 계층들을 구비한 비디오 디코더에 의해 프로세싱 또는 디코딩될 수도 있다. 몇몇 실시형태들에서, 비디오 디코더 (31) 는 액세스 유닛에서 프레임들보다 더 많은 디코더 계층들을 포함할 수도 있다. 이러한 몇몇 경우들에서, 비디오 디코더 계층들의 일부는 몇몇 액세스 유닛들에 프로세싱할 경우 비활성이 될 수도 있다.

[0127] 비디오 디코더들 (30A 및 30B) 외에도, 비디오 디코더 (31) 는 업샘플링 유닛 (92) 을 구비할 수도 있다. 몇몇 실시형태들에서, 업샘플링 유닛 (92) 은 수신된 비디오 프레임의 기본 계층을 업샘플링하여 프레임 또는 액세스 유닛에 대한 참조 화상 리스트에 추가될 향상된 계층을 생성할 수도 있다. 이 향상된 계층은 디코딩된 화상 버퍼 (160) 에 저장될 수 있다. 몇몇 실시형태들에서, 업샘플링 유닛 (92) 은 도 2a의 리샘플링 유닛 (90) 에 관해 설명된 실시형태들의 일부 또는 전부를 포함할 수 있다. 몇몇 실시형태들에서, 업샘플링 유닛 (92) 은 슬라이스 경계 규칙들 및/또는 래스터 스캔 규칙들의 세트를 준수하도록 계층을 업샘플링하고 하나 이상의 슬라이스들을 재편성, 재정의, 수정, 또는 조정하도록 구성된다. 몇몇 경우들에서, 업샘플링 유닛 (92) 은 수신된 비디오 프레임의 계층을 업샘플링 및/또는 다운샘플링하도록 구성된 리샘플링 유닛일 수도 있다.

[0128] 업샘플링 유닛 (92) 은 하위 계층 디코더 (예컨대, 비디오 디코더 (30A)) 의 디코딩된 화상 버퍼 (160) 로부터 화상 또는 프레임 (또는 화상에 연관된 화상 정보) 을 수신하도록 그리고 그 화상 (또는 수신된 화상 정보) 을 업샘플링하도록 구성될 수도 있다. 그 다음에, 이 업샘플링된 화상은 하위 계층 디코더와 동일한 액세스 유닛으로 화상을 디코딩하도록 구성된 상위 계층 디코더 (예컨대, 비디오 디코더 (30B)) 의 예측 프로세싱 유닛 (152) 에 제공될 수도 있다. 몇몇 경우들에서, 상위 계층 디코더는 하위 계층 디코더로부터 한 계층 떨어져 있다. 다른 경우들에서, 도 3b의 계층 0 디코더와 계층 1 디코더 간에는 하나 이상의 상위 계층 디코더들이 있을 수도 있다.

[0129] 몇몇 경우들에서, 업샘플링 유닛 (92) 은 생략되거나 또는 우회될 수도 있다. 이러한 경우들에서, 비디오 디코더 (30A) 의 디코딩된 화상 버퍼 (160) 로부터의 화상은 비디오 디코더 (30B) 의 예측 프로세싱 유닛 (152) 에 직접적으로, 또는 적어도 업샘플링 유닛 (92) 에 제공되는 일 없이, 제공될 수도 있다. 예를 들어, 비디오 디코더 (30B) 에 제공된 비디오 데이터와 비디오 디코더 (30A) 의 디코딩된 화상 버퍼 (160) 로부터의 참조 화상이 동일한 사이즈 또는 해상도이면, 참조 화상은 업샘플링 없이 비디오 디코더 (30B) 로 제공될 수도 있다. 게다가, 몇몇 실시형태들에서, 업샘플링 유닛 (92) 은 비디오 디코더 (30A) 의 디코딩된 화상 버퍼 (160) 로부터 수신된 참조 화상을 업샘플링 또는 다운샘플링하도록 구성된 리샘플링 유닛 (90) 일 수도 있다.

[0130] 도 3b에 예시된 바와 같이, 비디오 디코더 (31) 는 디멀티플렉서 (99), 또는 demux를 더 포함할 수도 있다. demux (99) 는 demux (99) 에 의해 출력된 각각의 비트스트림이 상이한 비디오 디코더 (30A 및 30B) 로 제공되게 하면서 인코딩된 비디오 비트스트림을 다수의 비트스트림들로 분리할 수 있다. 다수의 비트스트림들은 비트스트림을 수신함으로써 생성될 수도 있고 비디오 디코더들 (30A 및 30B) 의 각각은 주어진 시간에 비트스트림의 부분을 수신한다. 몇몇 경우들에서 demux (99) 에서 수신된 비트스트림으로부터의 비트들이 비디오 디코더들 (예컨대, 도 3b의 예에서의 비디오 디코더들 (30A 및 30B)) 의 각각 간에 한 번에 한 비트씩 교번될 수도 있지만, 많은 경우들에서 비트 스트림은 달리 분할된다. 예를 들어, 비트스트림은 어떤 비디오 디코더가 한 번에 한 블록씩 비트스트림을 수신하는 것을 교번시킴으로써 분할될 수도 있다. 다른 예에서, 비트스트림은 비디오 디코더들 (30A 및 30B) 의 각각으로부터 1 아닌 수:1의 비율의 블록들을 출력함으로써 생성될 수도 있다. 예를 들면, 비디오 디코더 (30A) 에 제공되는 각각의 블록에 대해 2 개의 블록들이 비디오 디코더 (30B) 에 제공될 수도 있다. 몇몇 실시형태들에서, demux (99) 에 의한 비트스트림의 분할은 미리 프로그래밍될 수도 있다. 다른 실시형태들에서, demux (99) 는 비디오 디코더 (31) 외부의 시스템으로부터, 이를테면 목적지 디바이스 (14) 상의 프로세서로부터 수신된 제어 신호에 기초하여 비트스트림을 분할할 수도 있다. 제어 신호는 입력 인터페이스 (28) 로부터의 비디오의 해상도 또는 비트레이트에 기초하여, 채널 (16) 의 대역폭에 기초하여, 사용자에게 연관된 가입 (예컨대, 유료 가입 대 무료 가입) 에 기초하여, 또는 비디오 디코더 (31) 에 의해 획득가능한 해상도를 결정하기 위한 임의의 다른 팩터에 기초하여 생성될 수도 있다.

[0131] 스케일러블 비디오 코딩 (SVC) 의 구조들

[0132] 도 4는 상이한 차원들에서의 예의 확장성들을 도시하는 개념도이다. 위에서 논의된 바와 같이, SVC의 하나의 구현에는 HEVC의 스케일러블 비디오 코딩 확장본을 언급한다. HEVC의 스케일러블 비디오 코딩 확장본은 비디오 정보가 계층들에서 제공되는 것을 허용한다. 각각의 계층은 상이한 확장성에 대응하는 비디오 정보를 제공할 수 있다. HEVC에서, 확장성들은 3 개의 차원들, 즉, 시간적 (또는 시간) 확장성, 공간적 확장성, 및 품질 확장성 (때때로 신호 대 잡음 비 또는 SNR 확장성이라고 지칭됨) 에서 가능하게 된다. 예를 들어, 시간 차원에서, 7.5 Hz, 15 Hz, 30 Hz 등의 프레임 레이트들이 시간적 확장성 (T) 에 의해 지원될 수 있다. 공간적 확장성 (S) 이 지원되는 경우, QCIF, CIF, 4CIF 등과 같은 상이한 해상도들이 가능해질 수도 있다. 각각의 특정 공간적 해상도와 프레임 레이트에 대해, SNR (Q) 계층들이 화상 품질을 개선하기 위해 추가될 수 있다.

[0133] 일단 비디오 콘텐츠가 이러한 확장가능한 방식으로 인코딩되었다면, 추출기 도구가, 예를 들어, 클라이언트들 또는 송신 채널에 의존할 수 있는 애플리케이션 요건들에 따라 실제 전달된 콘텐츠를 적응시키는데 사용될 수도 있다. 도 4에 보인 예에서, 각각의 입방체는 동일한 프레임 레이트 (시간적 레벨), 공간적 해상도 및 SNR 계층들을 갖는 화상들을 포함한다. 예를 들어, 큐브들 (402 및 404) 은 동일한 해상도 및 SNR과 상이한 프레임 레이트들을 갖는 화상들을 포함한다. 큐브들 (402 및 406) 은 (예컨대, 동일한 공간적 계층에서의) 동일한 해상도와, 상이한 SNR들 및 프레임 레이트들을 갖는 화상들을 나타낸다. 큐브들 (402 및 408) 은 (예컨대, 동일한 품질 계층에서의) 동일한 SNR과, 상이한 해상도들 및 프레임 레이트들을 갖는 화상들을 나타낸다. 큐브들 (402 및 410) 은 상이한 해상도, 프레임 레이트들, 및 SNR들을 갖는 화상들을 나타낸다. 양호한 표현이 임의의 차원에서 이들 큐브들 (화상들) 을 가산함으로써 달성될 수 있다. 결합된 확장성은 2 개, 3 개 또는 심지어 그 이상의 가능하게 된 확장성들이 있는 경우에 지원된다. 예를 들어, 큐브 (402) 에서의 화상들과 큐브 (404) 에서의 화상들을 결합함으로써, 더 높은 프레임 레이트가 실현될 수도 있다. 큐브 (404) 에서의 화상들과 큐브 (406) 에서의 화상들을 결합함으로써, 더 높은 SNR이 실현될 수도 있다.

[0134] HEVC의 SVC 확장본에 따르면, 최저 공간적 및 품질 계층들을 갖는 화상들이 HEVC와 호환가능하고, 최저 시간적 레벨에서의 화상들은 시간적 기본 계층을 형성하는데, 이 시간적 기본 계층은 더 높은 시간적 레벨들에서의 화상들로 향상될 수 있다. HEVC 호환 계층 외에도, 여러 공간적 및/또는 SNR 향상 계층들이 공간적 및/또는 품질 확장성들을 제공하기 위해 추가될 수 있다. SNR 확장성은 "품질 확장성"이라고 또한 지칭된다. 각각의 공간적 또는 SNR 향상 계층 자체가 HEVC 호환 계층과는 동일한 시간적 확장성 구조를 사용하여 시간적으로 확장가능할 수도 있다. 하나의 공간적 또는 SNR 향상 계층에 대해, 이 향상 계층이 의존하는 더 낮은 계층은 당해 특정 공간적 또는 SNR 향상 계층의 기본 계층으로서 또한 지칭된다.

[0135] 도 5는 일 예의 스케일러블 비디오 코딩된 비트스트림을 도시하는 개념도이다. 도 5에 도시된 예의 SVC 코딩 구조에서, 최저 공간적 및 품질 계층들을 갖는 화상들 (QCIF 해상도를 제공하는 계층 (502) 및 계층 (504) 에서의 화상들) 은 HEVC와 호환가능하다. 그것들 중에서, 최저 시간적 레벨의 이들 화상들이, 도 5에 도시된 바와 같이, 시간적 기본 계층 (502) 을 형성한다. 이 시간적 기본 계층 (계층 502) 은 더 높은 시간적 레벨들, 이를테면 계층 (504) 의 화상들로 향상될 수 있다. HEVC 호환 계층 외에도, 여러 공간적 및/또는 SNR 향상 계층들이 공간적 및/또는 품질 확장성들을 제공하기 위해 추가될 수 있다. 예를 들면, 향상 계층이 계층 (506) 과 동일한 해상도를 갖는 CIF 표현일 수도 있다. 도 5에 도시된 예에서, 계층 (508) 이 SNR 향상 계층이다. 그 예에서 도시된 바와 같이, 각각의 공간적 또는 SNR 향상 계층 자체가 H.264/AVC 호환 계층과는 동일한 시간적 확장성 구조를 사용하여 시간적으로 스케일러블할 수도 있다. 또한, 향상 계층이 공간적 해상도 및 프레임 레이트 양자를 향상시킬 수 있다. 예를 들어, 계층 (510) 은 4CIF 향상 계층을 제공하는데, 4CIF 향상 계층은 프레임 레이트를 15 Hz에서부터 30 Hz로 추가로 증가시킨다.

[0136] 도 6은 스케일러블 비디오 코딩된 비트스트림 (600) 에서의 예의 액세스 유닛들 (예컨대, 하나 이상의 슬라이스들로 이루어진 코딩된 화상) 을 도시하는 개념도이다. 도 6에 도시된 바와 같이, 몇몇 실시형태들에서, 동일한 시간 인스턴스에서의 코딩된 슬라이스들은 비트스트림 순서에서 연속적이고 SVC의 맥락에서 하나의 액세스 유닛을 형성한다. 이들 SVC 액세스 유닛들은 그 다음에 디스플레이 순서와는 상이할 수 있는 디코딩 순서를 추종한다. 그 디코딩 순서는, 예를 들어, 시간적 예측 관계에 의해 결정될 수도 있다. 예를 들어, 프레임 0에 대한 (예컨대, 도 5에 도시된 바와 같은 프레임 0에 대한) 모두 4 개의 계층들 (612, 614, 616, 및 618) 로 구성되는 액세스 유닛 (610) 에는 프레임 4에 대한 (예컨대, 도 5에서의 프레임에 대한) 모두 4 개의 계층들 (622, 624, 626, 및 628) 로 구성되는 액세스 유닛 (620) 이 뒤따를 수도 있다. 프레임 2에 대한 액세스 유닛 (630) 은, 적어도 비디오 플레이백 관점에서 순서 없이 뒤따를 수도 있다. 그러나, 프레임들 (0 및 4)

로부터의 정보는 프레임 2를 인코딩 및 디코딩할 경우에 사용될 수도 있고, 그러므로 프레임 4는 프레임 2보다 먼저 인코딩 또는 디코딩될 수 있다. 프레임들 (0 및 4) 간의 남아있는 프레임들에 대한 액세스 유닛들 (640 및 650) 이, 도 6에 도시된 바와 같이, 뒤따를 수도 있다.

[0137] **스케일러블 비디오 코딩 (SVC) 의 특징들**

[0138] **층간 예측**

[0139] 위에서 논의된 바와 같이, SVC에서, 향상 계층이 참조 계층으로부터 도출된 정보에 기초하여 예측될 수도 있다. 이러한 예측 방법은 계층간 예측이라 지칭된다. 계층간 예측은 상이한 계층들 간에 존재하는 리던던시들을 이용한다. 계층간 예측 체계들 중 하나는 계층간 인트라 예측이다. 계층간 인트라 예측을 사용한 코딩 모드는 "인트라 BL" 모드라 지칭될 수도 있다. 이러한 예측 모드는 도 7을 참조하여 아래에서 예시된다.

[0140] 도 7은 인트라 BL 예측의 일 예 (700) 의 개략도를 도시한다. 특히, 기본 계층 (710) 에서의 기본 계층 블록 (712) 이 향상 계층 (720) 에서의 향상 계층 블록 (722) 과 공동 위치된다. 인트라 BL 모드에서, 블록 (722) 의 텍스처는 공동 위치된 기본 계층 블록 (712) 의 텍스처를 사용하여 예측될 수 있다. 예를 들어, 공동 위치된 기본 계층 블록 (712) 의 픽셀 값들과 향상 계층 블록 (722) 의 픽셀 값들은 서로 매우 유사한 것이 가능한데, 공동 위치된 기본 계층 블록 (712) 이 향상 계층 블록 (722) 과 동일한 비디오 개체를 본질적으로 묘사하기 때문이다. 따라서, 공동 위치된 기본 계층 블록 (712) 의 픽셀 값들은 향상 계층 블록 (722) 의 픽셀 값들을 예측하기 위한 예측자로서 역할을 할 수도 있다. 향상 계층 (720) 과 기본 계층 (710) 이 상이한 해상도들을 갖는다면, 기본 계층 블록 (712) 은 향상 계층 블록 (722) 을 예측하는데 사용되기 전에 업샘플링될 수도 있다. 예를 들어, 기본 계층 화상은 1280×720 일 수도 있고 향상 계층은 1920×1080 일 수도 있으며, 이 경우 기본 계층 블록 또는 기본 계층 화상은 향상 계층 블록 또는 화상을 예측하는데 사용되기 전에 각각의 방향 (예컨대, 수평 및 수직) 에서 1.5의 비율 (factor) 로 업샘플링될 수도 있다. 예측 에러 (예컨대, 잔차) 는 변환, 양자화 및 엔트로피 인코딩될 수도 있다. "공동 위치된"이란 용어는 향상 계층 블록과 동일한 비디오 개체를 묘사하는 기본 계층 블록의 포지션을 설명하기 위해 본원에서 사용될 수도 있다. 대안으로, 그 용어는 공동 위치된 기본 계층 블록이 향상 계층 블록과는 (기본 계층 및 향상 계층 간의 해상도 비율이 고려된 후) 동일한 좌표 값들을 가질 수도 있다는 것을 의미할 수도 있다. 비록 "공동 위치된"이란 용어가 본 개시물에서 사용되지만, 유사한 기법들이 현재 블록의 이웃 (예컨대, 인접) 블록들, 현재 블록의 공동 위치된 블록의 이웃 (예컨대, 인접) 블록들, 또는 임의의 다른 관련된 블록들에 적용될 수 있다.

[0141] 층간 텍스처 예측을 위한 다른 접근법이 계층간 참조 화상 (ILRP) 의 사용을 수반할 수도 있다. 이러한 예에서, 복원된 기본 계층 화상이 대응하는 향상 계층 화상의 참조 화상 리스트에 (필요한 업샘플링 후에) 삽입된다. 계층간 텍스처 예측은 향상 계층이 계층간 참조 화상을 사용하여 예측되는 경우에 달성된다.

[0142] **확장성**

[0143] 스케일러블 비디오 코딩 체계들이 다양한 확장성들, 이를테면 공간적 확장성 및 비트 심도 확장성을 제공할 수도 있다. 위에서 논의된 바와 같이, 스케일러블 비디오 코딩은 더 높은 공간적, 시간적, 및/또는 신호 대 잡음 (SNR) 레벨들을 달성하기 위해 기본 계층과 조합하여 디코딩될 수도 있는 하나 이상의 스케일러블 향상 계층들을 제공한다.

[0144] 공간적 확장성은 기본 계층 화상들과 향상 계층 화상들이 상이한 사이즈들을 갖는 경우를 지칭한다. 예를 들어, 기본 계층에서의 화상들은 1280 픽셀 바이 720 픽셀의 사이즈를 가질 수도 있는 반면, 향상 계층에서의 화상들은 1920 픽셀 바이 1080 픽셀의 사이즈를 가질 수도 있다.

[0145] 비트 심도 확장성은 기본 계층 화상들과 향상 계층 화상들이 상이한 비트 심도들을 갖는 경우를 지칭한다. 예를 들어, 기본 계층에서의 화상들은 8 비트의 비트 심도를 가질 수도 있는 반면 (예컨대, 컬러 성분들은 8 비트로, 결과적으로 총 $2^8 = 256$ 개의 가능한 값들로 표현된다), 향상 계층에서의 화상들은 10 비트의 비트 심도를 가질 수도 있다 (예컨대, 컬러 성분들은 10 비트로, 결과적으로 총 $2^{10} = 1024$ 개의 가능한 값들로 표현된다). 하나의 컬러 성분 (예컨대, 루마) 은 하나의 비트 심도를 사용하여 표현되고 다른 컬러 성분 (예컨대, 크로마) 은 다른 비트 심도를 사용하여 표현된다는 것 또한 가능하다.

[0146] 더 낮은 비트 심도 (예컨대, 720p 및/또는 8-비트) 를 갖는 비디오 콘텐츠를 생성하기 위해 레거시 디코더에 의해 디코딩될 수 있는 기본 계층 (예컨대, 720p 및/또는 8-비트) 과, 더욱 향상된 비디오 콘텐츠를 생성하기 위해 스케일러블 디코더에 의해 디코딩될 수 있는 하나 이상의 향상 계층들 (예컨대, 1080p 및/또는 10-비트) 을

포함하는 스케일러블 비트스트림을 생성하기 위해 SVC를 사용함으로써, 레거시 디코더들의 역 호환성 (backwards compatibility) 이 제공될 수도 있고, 별개의 비트스트림들의 동시송출 (simulcasting) 과 비교하여 대역폭 요건들이 감소됨으로써, 코딩 효율과 성능을 개선시킬 수도 있다.

[0147] **공간적 확장성 및 계층간 예측**

[0148] 위에서 논의된 바와 같이, 기본 계층에서의 픽셀 값들은 항상 계층에서의 픽셀 값들을 예측하기 위해 사용될 수도 있다. 공간적 확장성의 경우, 기본 계층에서의 화상들과 항상 계층에서의 화상들은 상이한 사이즈들을 가지며, 그래서 기본 계층 화상들은 항상 계층 화상들을 예측하는데 사용되기 전에 (예컨대, 그것들이 항상 계층 화상들과 동일한 해상도에 있도록) 수정될 필요가 있을 수도 있다. 예를 들어, 기본 계층 화상들은 (예컨대, 항상 계층의 사이즈가 기본 계층의 사이즈보다 더 크다면) 기본 계층과 항상 계층 간의 해상도 비율로 업샘플링될 수도 있다.

[0149] 공간적 확장성의 경우의 이러한 수정의 일 예가 아래에서 예시된다. 이 예에서, 2-탭 업샘플링 필터를 사용한 구현예가 기본 계층 픽셀들의 컬러 성분 값들 (P_{b10} 및 P_{b11}) 에 기초하여 항상 계층 픽셀의 컬러 성분 값 (P_{e1}) 을 추정하는데 사용된다. 여기서, 계층간 예측은 기본 계층 픽셀 값들 (또는 그것의 컬러 성분 값들) 에 연관된 가중치들을 사용하여 달성될 수도 있다. 하나의 이러한 관계는 다음의 수학적식으로 표현되며, 여기서 P'_{e1} 은 P_{e1} 의 예측된 값을 나타낸다:

[0150]
$$P'_{e1} = (w_0P_{b10} + w_1P_{b11} + 0) \gg T \quad (1)$$

[0151] 이 예에서, w_0 과 w_1 은 가중치들을 나타내고 0는 업샘플링 필터의 오프셋을 나타낸다. 예를 들어, 그 가중치들은 가중 인자들일 수도 있다. 이 예에서, 컬러 성분 값들 (예컨대, 루마 성분) (P_{b10} 및 P_{b11}) 은 가중치들 (w_0 및 w_1) 에 의해 각각 곱해진다. 하나의 실시형태에서, 업샘플링 필터의 모든 가중치들 (예컨대, 가중치들 w_i) 의 합은 T 개 비트들만큼 좌측으로 시프트된 이진수 1을 나타내는 ($1 \ll T$) 과 동일하다. T의 값은 얼마나 많은 정확도가 요망되는지에 기초하여 선택 또는 결정될 수도 있다. 하나의 실시형태에서, 더 많은 정확도가 요망된다면, T의 값은 증가될 수도 있다. 증가된 T 값은 더 많은 비트시프팅이 좌측으로 행하여졌고, 그 결과 계산들을 수행할 비트들이 더 많아졌다는 것을 의미한다. 하나의 실시형태에서, 오프셋 0의 값은 ($1 \ll (T-1)$) 이다. 다른 실시형태에서, 오프셋 0의 값은 모든 가중치들 (예컨대, w_i) 의 합산 값의 절반일 수도 있다. 예를 들어, T의 값이 4와 동일하다면, 모든 계수들의 합은 $1 \ll 4$ 이며, 이는 $(10000)_2 = 16$ 이다. 동일한 예에서, 오프셋 0는 $1 \ll 3$ 일 것이며, 이는 $(1000)_2 = 8$ 이다. 오프셋 0는 수학적식 (1)의 계산결과들이 라운드 다운 (round down) 되는 대신 라운드 업 (round up) 되도록 하는 라운딩 (rounding) 오프셋일 수도 있다. 몇몇 실시형태들에서, 오프셋은 0이 될 수도 있다.

[0152] **비트 심도 확장성 및 계층간 예측**

[0153] 마찬가지로, 비트 심도 확장성의 경우, 기본 계층 픽셀들과 항상 계층 픽셀들은 상이한 비트 수들 (예컨대, 8 비트 대 10 비트) 로 표현되며, 그래서 기본 계층 픽셀 값들은 항상 계층 픽셀 값들을 예측하는데 사용되기 전에 수정될 (예컨대, 항상 계층 픽셀 값들과 동일한 수의 비트들을 갖도록 비트 심도 변환을 거칠) 필요가 있을 수도 있다. 이러한 수정 (예컨대, 비트 심도 변환) 의 하나의 예는 (예컨대, 항상 계층이 더 높은 비트 심도를 갖는다면) 기본 계층 픽셀들의 비트들을 좌측으로 N만큼 시프트하는 것을 수반하며, 여기서 N은 기본 계층과 항상 계층의 비트 심도 차이를 나타낸다.

[0154] 비트 심도 확장성의 경우의 이러한 수정의 일 예가 아래에서 예시된다. 이 예에서, M은 항상 계층의 비트 심도를 나타내고, N은 기본 계층의 비트 심도를 나타내고, K는 $M - N$ 인 비트 심도 차이를 나타낸다. 여기서, 비트 심도는 YUV 컬러 공간의 예에서 Y, U, 또는 V와 같은 특정 컬러 성분의 비트 심도를 지칭한다. 이 예에서, 루마 성분은 실시형태를 예시하는데 사용되지만, 유사한 방법들이 다른 컬러 성분들에 적용될 수 있다.

[0155] 이 예에서, P_{e1} 은 항상 계층에서의 픽셀의 루마 성분을 나타내고, P_{b1} 은 기본 계층에서의 대응하는 (예컨대, 공동 위치된) 픽셀의 루마 성분을 나타낸다. 여기서, 계층간 텍스처 예측은 기본 계층 컬러 성분들이 항상 계층 컬러 성분들과는 동일한 수의 비트들로 표현되도록 기본 계층 컬러 성분들을 변환하는 것을 수반할 수도 있다.

이러한 변환의 하나의 구현예는 다음의 수학적식들에서 예시되며, 여기서 P'_{el} 은 P_{el} 의 예측된 값을 나타낸다:

[0156] $P'_{el} = P_{bl} \ll K$, 단 $K \geq 0$ (2)

[0157] $P'_{el} = P_{bl} \gg (-K)$, 단 $K < 0$ (3)

[0158] 예를 들어, 기본 계층과 향상 계층 간의 비트 심도 차이가 2이면 (예컨대, 기본 계층이 8 비트의 비트 심도를 갖고 향상 계층이 10 비트의 비트 심도를 갖는다면), 기본 계층 픽셀의 루마 성분은 좌측으로 2 비트만큼 시프트된다. 따라서, 기본 계층에서의 픽셀 (예컨대, 컬러 백색) 이 기본 계층에서의 255 (이진수 1111 1111)의 루마 성분을 갖는다면, 수학적식 (1)에 따라, 예측된 값은 1020 (이진수 11 1111 1100) 일 것이며, 이는 10-비트 비트 심도에서의 컬러 백색의 루마 성분, 1023의 부근에 있다.

[0159] 본 개시물에서, K 는 0 이상인 것으로 (예컨대, 향상 계층의 비트 심도는 기본 계층의 비트 심도 이상인 것으로) 가정된다. 그러나, 유사한 방법들이 K 가 0 미만인 경우에 적용될 수 있다.

[0160] 결합된 공간적 및 비트 심도 확장성

[0161] 하나의 실시형태에서, 공간적 확장성 및 비트 심도 확장성 양자가 존재하면, 위에서 논의된 방법들은 향상 계층 픽셀 값들을 예측하기 위해 업샘플링 및 비트 심도 변환 양자를 달성하도록 결합될 수 있다. 예를 들어, 하나의 구현예는 다음이 될 수도 있다:

[0162] 1. 기본 계층 픽셀 (P_{bli})를 K 비트만큼 좌측시프트: $P'_{bli} = P_{bli} \ll K$

[0163] 2. 좌측 시프트된 픽셀 (P'_{bli})을 업샘플링: $P'_{el} = (w_0 P'_{bli0} + w_1 P'_{bli1} + 0) \gg T$

[0164] 위에서 도시된 예에서, 비트 심도 변환 프로세스 (예컨대, 제 1 프로세스)는 기본 계층 픽셀 값들에 대해 비트 심도 변환을 수행하고 비트 심도 변환된 픽셀 값들을 출력하고, 업샘플링 프로세스 (예컨대, 제 2 프로세스)는 비트 심도 변환된 픽셀 값들에 대한 업샘플링을 수행하고 업샘플링된 비트 심도 변환된 픽셀 값들을 출력한다. 따라서, 일련의 업샘플링 및 비트 심도 변환 양자에서 수행되는 프로세스들이 달성될 수도 있다.

[0165] 다른 실시형태에서, 기본 계층 픽셀은 해상도 비율에 따라 먼저 업샘플링된 다음 K 비트만큼 좌측시프트되어, 예측된 향상 계층 픽셀 값 (P'_{el}) (예컨대, 업샘플링, 비트 심도 변환된 픽셀 값)을 획득할 수도 있다.

[0166] 공간적 및 비트 심도 확장성을 위한 단일 스테이지 프로세스

[0167] 위에서 논의된 예에서, 업샘플링과 비트 심도 변환은 2-스테이지 프로세스로서 수행된다. 다른 실시형태에서, 업샘플링과 비트 심도 변환은 결합된 비트 심도 및 공간적 확장성에 대한 예측결과를 생성하기 위해 단일 스테이지 프로세스에서 수행된다. 이러한 단일 스테이지 프로세스의 하나의 구현예가 아래의 수학적식에서 예시된다.

[0168] $P'_{el} = (w_0 P_{bli0} + w_1 P_{bli1} + 0) \gg W$, 여기서 $W = T - K$ (4)

[0169] 수학적식 (4)는 우측 시프트가 기본 계층과 향상 계층 간의 비트 심도 차이 K 만큼 감소되는 업샘플링 프로세스를 예시한다. 따라서, 임의의 비트 심도 확장성이 없는 경우에서보다 K 비트 미만으로 우측으로 비트시프트함으로써, 수학적식 (4)에 예시된 프로세스는 K 비트만큼 좌측으로의 비트시프트를 효과적으로 수행하면서 또한 동시에 업샘플링을 달성할 수도 있다. 수학적식 (4)의 예에서, 수학적식 (4)에 예시된 단일 스테이지 프로세스는 기본 계층 픽셀 값들에 적용되고, 업샘플링된 비트 심도 변환된 픽셀 값들을 출력한다. 이는 비트 심도 변환 프로세스가 기본 계층 픽셀 값들에 대해 수행되고 업샘플링 프로세스는 비트 심도 변환 프로세스의 출력 (예컨대, 비트 심도 변환된 기본 계층 픽셀 값들)에 대해 수행되는 위에서 설명된 예와는 상이하다.

[0170] 몇몇 실시형태들에서, 업샘플링과 비트 심도 변환은 동시에 수행된다. 하나의 실시형태에서, 업샘플링과 비트 심도 변환을 "동시에" 수행하는 것은, 업샘플링 및 비트 심도 변환 양자에 기여하는 적어도 하나의 동작이 있다는 것을 의미할 수도 있다. 다른 실시형태에서, 업샘플링 및 비트 심도 변환 양자를 동시에 수행하는 것은, 단일 필터가 업샘플링 및 비트 심도 변환 양자를 수행하는데 사용된다는 것을 의미할 수도 있다. 다른 실시형태에서, 업샘플링 및 비트 심도 변환 양자를 동시에 수행하는 것은, 업샘플링과 비트 심도 변환이 서로 시간적으로 중첩한다는 것을 의미할 수도 있다.

[0171] 몇몇 실시형태들에서, 별도의 비트 심도 변환 프로세스를 수행하기 전에 업샘플링 프로세스를 종료하는 대신,

비트 심도 변환 프로세스는 단일 스테이지 업샘플링 프로세스에 통합될 수 있다. 대안으로, 몇몇 실시형태들에서, 별도의 업샘플링 프로세스를 수행하기 전에 비트 심도 변환 프로세스를 종료하는 대신, 업샘플링 프로세스는 단일 스테이지 비트 심도 변환 프로세스로 통합될 수 있다. 하나의 실시형태에서, 단일 스테이지 프로세스는 곱셈, 덧셈, 및/또는 비트시프팅과 같은 다수의 수학적 연산들을 포함할 수도 있다. 단일 스테이지 프로세스는 업샘플링 및 비트 심도 변환 양자에 기여하는 적어도 하나의 연산을 포함할 수도 있다. 하나의 예에서, 이러한 연산은 좌측 비트시프트일 수도 있다. 다른 예에서, 이러한 연산은 우측 비트시프트일 수도 있다. 또 다른 예에서, 이러한 연산은 곱셈을 포함할 수도 있다. 또 다른 예에서, 이러한 연산은 덧셈을 포함할 수도 있다.

[0172] 하나의 실시형태에서, 업샘플링 프로세스를 수행한 후, 별도의 비트 심도 변환 프로세스가 수행될 필요가 없을 수도 있는데, 비트 심도 변환이 업샘플링 프로세스의 부분으로서 이미 수행되었기 때문이다. 예를 들어, 비트 심도 변환 프로세스는 업샘플링 프로세스에 통합될 수도 있다. 하나의 실시형태에서, 업샘플링 프로세스에 관련하여 수행되는 동작들 중 하나는 비트 심도 변환을 또한 달성하여, 별도의 비트 심도 변환 프로세스를 수행할 필요가 없게 한다.

[0173] 몇몇 실시형태들에서, 단일 스테이지 프로세스에서 업샘플링과 비트 심도 변환을 수행함으로써, 업샘플링 프로세스에서의 반올림 오차는 감소될 수도 있다. 예를 들어, 위에서 보인 단일 스테이지 프로세스에서, 가중된 픽셀 값들 (w_0P_{b10} 및 w_1P_{b11}) 과 오프셋 0의 합은, 수학적 식 (1) 에서 T 미만인 W만큼 우측시프트되며, 그래서 더 많은 자릿수 (digit) 들이 보존됨으로써, 양호한 정확도로 이어진다.

[0174] 도 8은 본 개시물의 일 실시형태에 따른, 비디오 정보를 코딩하는 방법 (800) 을 예시하는 흐름도이다. 도 8에 예시된 단계들은 인코더 (예컨대, 도 2b 또는 도 2b에 도시된 바와 같은 비디오 인코더), 디코더 (예컨대, 도 3a 또는 도 3b에 도시된 바와 같은 비디오 디코더), 또는 임의의 다른 컴포넌트에 의해 수행될 수도 있다. 편의를 위해, 방법 (800) 은 인코더, 디코더 또는 다른 컴포넌트일 수도 있는 코더에 의해 수행되는 것으로서 설명된다.

[0175] 방법 (800) 은 블록 801에서 시작한다. 블록 805에서, 코더는 EL 비디오 유닛을 포함하는 향상 계층 (EL) 과 EL 비디오 유닛에 대응하는 RL 비디오 유닛을 포함하는 참조 계층 (RL) 에 연관된 비디오 정보를 저장한다. 블록 810에서, 코더는 EL 비디오 유닛의 예측된 픽셀 정보를 결정하기 위해 RL 비디오 유닛의 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행한다. 예를 들어, 코더는 단일 스테이지 프로세스를 적용함으로써 업샘플링과 비트 심도 변환 양자를 동시에 수행한다. 이러한 단일 스테이지 프로세스는 업샘플링 및 비트 심도 변환 양자에 기여하는 적어도 하나의 연산을 포함할 수도 있다. 하나의 실시형태에서, 픽셀 정보는 픽셀 값들 또는 이러한 픽셀 값들의 컬러 성분들을 지칭하고, 예측된 픽셀 정보는 EL 비디오 유닛의 픽셀 값들 또는 컬러 성분들을 결정하기 위한 예측변수를 지칭한다. 하나의 실시형태에서, 예측 픽셀 정보는 단일 스테이지 프로세스에서 (예컨대, 동시에) 픽셀 값들을 업샘플링 및 비트시프트하도록 구성된 결합된 업샘플링 및 비트 심도 변환 필터를 적용함으로써 결정될 수도 있다. 블록 815에서, 코더는 예측된 픽셀 정보를 사용하여 EL 비디오 유닛을 결정한다. 예를 들어, 이러한 프로세스는 EL 블록의 실제 값(들)으로부터 RL 픽셀 값(들)에 예측 함수를 적용함으로써 얻어진 예측 값(들)을 감산하는 것과, 잔차 및 예측결과를 송신하는 것을 수반할 수도 있다. 방법 (800) 은 블록 820에서 종료된다.

[0176] 위에서 논의된 바와 같이, 도 2a의 비디오 인코더들 (20), 도 2b의 비디오 인코더 (21), 도 3a의 비디오 디코더 (30), 또는 도 3b의 비디오 디코더 (31) 의 하나 이상의 컴포넌트들 (예컨대, 계층간 예측 유닛 (128) 및/또는 계층간 예측 유닛 (166)) 은 본 개시물에서 논의된 기법들 중 임의의 것, 이를테면 픽셀 정보에 업샘플링 및 비트 심도 변환을 수행하는 것과, 예측된 픽셀 정보를 사용하여 EL 비디오 유닛 (예컨대, EL에서의 현재 블록) 을 결정하는 것을 구현하는데 사용될 수도 있다.

[0177] 도 9는 본 개시물의 일 실시형태에 따른, 비디오 정보를 코딩하는 방법 (900) 을 예시하는 흐름도이다. 도 9에 예시된 단계들은 인코더 (예컨대, 도 2a 또는 도 2b에 도시된 바와 같은 비디오 인코더), 디코더 (예컨대, 도 3a 또는 도 3b에 도시된 바와 같은 비디오 디코더), 또는 임의의 다른 컴포넌트에 의해 수행될 수도 있다. 편의를 위해, 방법 (900) 은 인코더, 디코더 또는 다른 컴포넌트일 수도 있는 코더에 의해 수행되는 것으로서 설명된다.

[0178] 방법 (900) 은 블록 901에서 시작한다. 블록 905에서, 코더는 참조 계층 및 향상 계층의 해상도들이 상이한지의 여부를 결정한다. 그 해상도들이 상이하다고 코더가 결정하면, 코더는, 블록 910에서, 참조 계층 및 향상 계층의 비트 심도들이 상이한지의 여부를 결정한다. 비트 심도들이 상이하다고 코더가 결정하면, 코더

는, 항상 계층에서 현재 블록의 예측된 픽셀 정보를 결정하기 위해, (예컨대, 도 8을 참조하여 논의된 바와 같이, RL 블록 또는 RL 화상의 픽셀 정보에) 블록 925에서 동시 업샘플링 및 비트 심도 변환을 수행한다. 비트 심도들이 상이하지 않다고 코더가 블록 910에서 결정하면, 코더는 현재 블록의 예측된 픽셀 정보를 결정하기 위해 블록 920에서 업샘플링을 수행한다. 해상도들이 상이하지 않다고 코더가 블록 905에서 결정하면, 코더는, 블록 915에서, 비트 심도들이 상이한지의 여부를 결정한다. 비트 심도들이 상이하다고 코더가 결정하면, 코더는 현재 블록의 예측된 픽셀 정보를 결정하기 위해 블록 930에서 비트 심도 변환을 수행한다.

비트 심도들이 상이하지 않다고 코더가 블록 915에서 결정하면, 코더는 블록 935에서 예측된 픽셀 정보 (예컨대, 참조 계층에서 공동 위치된 블록의 픽셀 정보)에 기초하여 현재 블록을 결정한다. 마찬가지로, 코더가 블록들 (920, 925, 또는 930)에서 예측된 픽셀 정보를 결정한 후, 코더는 블록 935에서 참조 계층에서 공동 위치된 블록의 프로세싱된 픽셀 정보 (예컨대, 예측된 픽셀 정보)에 기초하여 현재 블록을 결정한다. 방법 (900)은 블록 940에서 종료된다.

[0179] 위에서 논의된 바와 같이, 도 2a의 비디오 인코더 (20), 도 2b의 비디오 인코더 (21), 도 3a의 비디오 디코더 (30), 또는 도 3b의 비디오 디코더 (31)의 하나 이상의 컴포넌트들 (예컨대, 계층간 예측 유닛 (128) 및/또는 계층간 예측 유닛 (166))은 본 개시물에서 논의된 기법들 중 임의의 것, 이를테면 해상도들 및/또는 비트 심도들이 상이한지의 여부를 결정하는 것, 업샘플링, 비트 심도 변환, 또는 동시 업샘플링 및 비트 심도 변환을 수행하는 것, 및 예측된 픽셀 정보를 사용하여 EL에서의 현재 블록을 결정하는 것을 구현하는데 사용될 수도 있다.

[0180] 방법 (900)에서, 도 9에 도시된 블록들 중 하나 이상이 제거될 (예컨대, 수행되지 않을) 수도 있고 및/또는 그 방법이 수행되는 순서는 스워칭될 수도 있다. 예를 들어, 비록 도 9의 예에서는 비트 심도들이 상이한지의 여부를 체크하기 전에 해상도들이 상이한지의 여부가 체크되지만, 다른 예에서, 비트 심도가 상이한지의 여부는 해상도들이 상이한지의 여부를 체크하기 전에 체크될 수도 있다.

[0181] 예측된 값의 클리핑

[0182] 하나의 실시형태에서, 다음에 보인 바와 같이 클리핑 프로세스가 예측 픽셀들의 비트 범위를 제한하기 위해 수학식 (4)에 보인 예측에 적용될 수도 있다:

$$[0183] P'_{el} = \text{CLIP}(w_0 P_{b10} + w_1 P_{b11} + 0) \gg W, \text{ 여기서 } W = T - K \quad (5)$$

[0184] 이 예에서, P'_{el} 의 값은 (예컨대, 언더플로우 또는 오버플로우를 방지하기 위하여) 범위 $[0, (1 \ll M) - 1]$ 의 값으로 클리핑될 수도 있다. 예를 들어, EL의 비트 심도가 10이면, 예측된 값 (P'_{el})은 범위 $[0, 1023]$ 으로 클리핑될 수도 있다. 최소 값과 최대 값은 이러한 예로 제한되지 않고 미리 정의되거나 또는 인코더에 의해 시그널링될 수도 있다. 비트 심도 (또는 값들의 범위)는 PPS에서 시그널링될 수도 있다.

[0185] 공간적 및 비트 심도 확장성을 위한 2차원 필터들

[0186] 수학식 (4)를 참조하여 논의된 예는 1차원 (1-D) 업샘플링 필터의 경우를 예시한다. 기본 계층 및 항상 계층에서의 화상들이 2-D 픽셀 어레이들을 포함하는 경우, 이러한 1-D 필터는 픽셀들을 수직 방향에서 (예컨대, P_{b10} 과 P_{b11} 은 기본 계층에서 수직으로 이웃하는 픽셀들임) 또는 수평 방향에서 (예컨대, P_{b10} 과 P_{b11} 은 기본 계층에서 수평으로 이웃하는 픽셀들임) 업샘플링하는데 사용될 수도 있다. 1-D 업샘플링 필터를 사용하여, 모든 방향들에서의 픽셀들에 대한 예측 값들은 생성될 수도 있다.

[0187] 하나의 실시형태에서, 2차원 분리형 필터가 사용될 수도 있다. 예를 들어, 1-D 수평 업샘플링 필터가 적용될 수도 있고, 그 다음에, 1-D 수직 업샘플링 필터가 적용될 수도 있다. 다른 실시형태에서, 1-D 수직 업샘플링 필터는 1-D 수평 업샘플링 필터가 적용되기 전에 적용될 수도 있다. 수평 업샘플링이 제 1 스테이지로서 선택되고 수직 업샘플링이 제 2 스테이지로서 선택되는 예에서, 제 2 스테이지 (예컨대, 수직 업샘플링)에서의 우측시프트량은 기본 계층과 항상 계층 간의 비트 심도 차이를 반영하도록 감소될 수도 있다. 예를 들어, T_{sec} 가 임의의 비트 심도 확장성이 없는 데서 제 2 스테이지에서의 우측시프트량을 나타낸다면, 결합된 업샘플링 및 비트 심도 변환 필터 (예컨대, 위에서 논의된 2-D 분리형 필터)에서, $T_{sec} - K$ 의 우측시프트량은 제 2 스테이지에서 사용될 수도 있다. 다르게 말하면, 우측시프트량은 별도의 스테이지에서 예측된 값을 좌측시프트할 필요가 없어지도록 기본 계층과 항상 계층 간의 비트 심도 차이만큼 감소된다. 예를 들어, T_{sec} 가 4로 설정되고 비트 심도 차이가 2라면, 제 2 스테이지에서, 가중된 컬러 성분들의 합은 4 대신, $4 - 2 = 2$ 만큼

우측으로 시프트된다. 비록 수직 업샘플링이 이 예에서 제 2 스테이지로서 선택되지만, 유사한 기법은 수평 업샘플링이 제 2 스테이지로서 선택되는 경우에 적용될 수 있다. 하나의 실시형태에서, 2-D (또는 다른 차원) 분리형 필터의 마지막 스테이지에서의 비트시프팅은 기본 계층과 향상 계층의 비트 심도 차이만큼 감소된다.

[0188] 다른 실시형태에서, 업샘플링은, 아래에 보인 바와 같이, 2-D 비-분리형 필터에 의해 수행될 수도 있다:

$$P'_{el} = \text{Sum}(w_{ij} * P_{bij}) + 0 \gg T \quad (6)$$

[0190] 여기서 P_{bij} 는 로케이션 (i, j)에서의 픽셀이고 w_{ij} 는 P_{bij} 에 대한 대응 가중치이다. 하나의 실시형태에서, 모든 가중치들 (w_{ij})의 합은 $1 \ll T$ 와 동일하다. 공간적 확장성 (2-D 분리불가능 업샘플링 필터를 이용함)과 비트 심도 확장성의 결합은 아래의 수학적식을 사용하여 구현될 수 있다:

$$P'_{el} = \text{Sum}(w_{ij} * P_{bij}) + 0 \gg W, \text{ 여기서 } W = T - K \quad (7)$$

[0192] 위에서 논의된 바와 같이, 단일 스테이지 프로세스에서 업샘플링과 비트 심도 변환을 수행하는 것에 의해, 반올림 오차는 감소됨으로써, 양호한 정확도를 달성할 수 있다.

[0193] 필터 계수들의 적응적 시그널링

[0194] 결합된 비트 심도 및 공간적 확장성 체계의 하나의 실시형태에서, 적응적 계층간 업샘플링/필터링 및/또는 계층간 성분 간 필터링 및/또는 성분 간 필터링이 사용될 수 있다. 필터 계수들은 PPS, APS, 슬라이스 헤더, 및 관련된 확장물들에서와 같이 비트스트림에서 적응적으로 시그널링될 수도 있다. 예를 들어, 일부 프레임들 (또는 슬라이스들)의 경우, 필터 계수들은 시그널링될 (예컨대, 디코더로 송신될) 수도 있고, 몇몇 다른 프레임들의 경우, 필터 계수들은 하나 이상의 미리 정의된 값들을 취할 수도 있다. 이러한 미리 정의된 값들은 인코더 및/또는 디코더에 의해 알려져 있을 수도 있다. 따라서, 필터 계수들의 시그널링 또는 결정은 상이한 프레임들 (또는 슬라이스들)마다 상이할 수도 있다. 예를 들어, 필터 계수들의 시그널링 여부 및 방법은 사이드 정보에 기초하여 결정될 수도 있는데, 그 사이드 정보는, 컬러 공간, 컬러 포맷 (4:2:2, 4:2:0 등), 프레임 사이즈, 프레임 유형, 예측 모드, 인터 예측 방향, 인트라 예측 모드, 코딩 유닛 (CU) 사이즈, 최대/최소 코딩 유닛 사이즈, 양자화 파라미터 (QP), 최대/최소 변환 유닛 (TU) 사이즈, 최대 변환 트리 깊이 참조 프레임 인덱스, 시간적 계층 id 등 중 하나 이상을 비제한적으로 포함할 수도 있다. 예를 들어, 필터 계수들은 임계 사이즈보다 더 큰 사이즈를 갖는 프레임들에 대해서만 송신될 수도 있다. 다른 실시형태에서, 필터 계수들은 임계 사이즈보다 더 작은 사이즈를 갖는 프레임들에 대해서만 송신될 수도 있다.

[0195] 하나의 실시형태에서, 이용가능한 필터 계수들의 둘 이상의 세트들이 있을 수도 있고, 인코더는 필터 계수들의 세트가 프레임을 위해 사용될 것임을 나타내는 선택 비트 (또는 비트들)를 시그널링할 수도 있다. 따라서, 상이한 프레임들 (또는 슬라이스들)이 필터 계수들의 상이한 세트들을 사용할 수도 있다. 예를 들어, 하나의 프레임이 높은 콘트라스트 에지들을 포함할 수도 있고, 최소 저역통과 효과를 발생시키는 필터 계수들이 사용될 수도 있다. 동일한 예에서, 다른 프레임이 많은 잡음을 포함할 수도 있고, 더 강한 저역통과 효과를 발생시키는 필터 계수들이 사용될 수도 있다. 하나의 실시형태에서, 인코더는 필터 계수들의 각각의 이용가능한 세트에 향상 계층 프레임을 예측하고 코딩 성능에 기초하여 하나의 세트를 선택한다. 하나의 실시형태에서, 필터 계수들의 복수의 세트들이 어딘가에 (예컨대, 저장소에) 저장되고 인코더 및/또는 디코더에 의해 사용될 수도 있다. 다른 실시형태에서, 필터 계수들은 인코더 및/또는 디코더에 의해 그때그때 도출될 수도 있다. 또 다른 실시형태에서, 필터 계수들은 인코더에 의해 디코더로 송신된다.

[0196] 하나의 실시형태에서, 위에서 논의된 적응적 계층간 필터 및/또는 계층간 성분 간 필터 및/또는 성분 간 필터는 VPS, SPS, 및 관련된 확장물들에서와 같이 비트스트림에서 가능 및/또는 불가능하게 된다. 예를 들어, 적응적 필터들은 프레임들의 서브세트에 대해서만 가능하게 그리고 다른 프레임들에 대해서는 불가능하게 될 수도 있다.

[0197] 단일 스테이지 프로세스에 대한 오프셋

[0198] 수학적식 (4)를 참조하여 논의된 예에서는, 비트시프팅이 수행된 후 추가된 오프셋이 없다. 다른 실시형태에서, 아래에서 예시된 바와 같이, 비트시프팅이 수행된 후 오프셋 S가 추가된다:

$$P'_{el} = ((w_0 P_{b10} + w_1 P_{b11} + 0) \gg W) + S \quad (8)$$

- [0200] 하나의 실시형태에서, 오프셋 S 는 $1 \ll (K - 1)$ 일 수 있다. 이 예에서, (예컨대, 실제 향상 계층 픽셀 값에 더 가깝게 될 예측된 값을 얻기 위해) 오프셋 0는 업샘플링 프로세스를 위해 제공되고 오프셋 S 는 비트 심도 변환 프로세스를 위해 제공된다.
- [0201] 다른 예에서, 비트시프팅이 수행되기 전에 오프셋이 추가될 수 있다. 다르게 말하면, 수학적 식 (8)에서의 오프셋 S 는 아래에서 예시되는 바와 같이, 수학적 식 (8)에서의 오프셋 0에 통합될 수 있다:
- [0202]
$$P'_{el} = (w_0 P_{b10} + w_1 P_{b11} + 0') \gg W \quad (9)$$
- [0203] 여기서 결합된 오프셋 0'은 수학적 식 (8)에서의 오프셋 0에 통합된 오프셋 S 를 나타낸다. 예를 들어, 수학적 식 (8)의 예에서 오프셋 0가 $1 \ll (T - 1)$ 의 값을 갖고 오프셋 S 가 $1 \ll (K - 1)$ 의 값을 갖는다면, 새로운 결합된 오프셋 0'은 $0 + (S \ll W)$ 와 동일할 것이며, 이는 $1 \ll T$ 이다. 이 예에서, 오프셋이 중간 스테이지에서 (예컨대, 비트시프팅이 수행되기 전에) 추가되므로, 더 많은 정확도가 보존된다.
- [0204] 하나의 실시형태에서, 수학적 식 (5)를 참조하여 논의된 클리핑은 수학적 식 (8) 또는 수학적 식 (9)에 적용된다. 예를 들어, P'_{el} 의 값은 범위 $[0, (1 \ll M) - 1]$ 에서의 값으로 클리핑될 수도 있고, 임의의 언더플로우 또는 오버플로우가 방지될 수도 있다.
- [0205] **결합된 오프셋의 적응적 선택**
- [0206] 하나의 실시형태에서, 위에서 논의된 결합된 오프셋 0'은 (예컨대, 레이트-왜곡 성능을 개선하기 위해) 적응적으로 선택될 수도 있다. 결합된 오프셋 0'의 이러한 적응적 선택은, 예를 들어, 코딩 트리 유닛 (CTU) 기반으로 또는 화상 유닛 기반으로 수행될 수도 있다.
- [0207] 예를 들어, 8-비트 기본 계층 화상에서는, 2개의 상이한 컬러들, 즉, 색상 및 백색을 나타내는 2개의 픽셀들이 있을 수도 있다. 기본 계층 화상에서, 컬러 색상에 대응하는 픽셀은 0의 컬러 성분 값을 가질 수도 있고, 컬러 백색에 대응하는 픽셀은 255의 컬러 성분 값을 가질 수도 있다. 이들 2개의 기본 계층 픽셀들이 10-비트 향상 계층 픽셀들을 예측하는데 사용되는 것이라면, 그 픽셀들은 8-비트 표현에서부터 10-비트 표현으로 되기 위해 좌측으로 2 비트만큼 먼저 시프트될 수도 있다. 비트 심도 변환이 수행되는 경우, 색상 픽셀의 예측된 값은 여전히 0 ($0 \ll 2$)이고, 백색 픽셀의 예측된 값은 1020 ($1111\ 1111 \ll 2$ 이며 이는 $11\ 1111\ 1100 = 1020$)이다. 비트 심도 변환이 수행된 후, 색상 픽셀의 예측된 값은 실제 값 0과 동일하지만, 1020의 백색 픽셀의 예측된 값은 실제 향상 계층 픽셀 값이 1023일 때 3만큼 버려진다. 하나의 실시형태에서, 전체 예측 에러가 감소될 수도 있도록 고정된 오프셋이 모든 예측된 값들에 추가된다. 하나의 예에서, 오프셋은 그 범위의 중심에서의 값일 수도 있다. 예를 들어, 2의 고정된 오프셋이 모든 예측된 값들에 추가될 수도 있는데, 이는 평균적으로 예측 에러를 감소시킬 것이다. 다른 실시형태에서, 오프셋 값은 예측 에러가 각각의 픽셀 (또는 각각의 PU, CU, LCU, 또는 화상, 또는 임의의 다른 디노미네이션 (denomination))에 대해 최소화되도록 복수의 오프셋 값들 (예컨대, 이 예에서는 0, 1, 2, 3)로부터 적응적으로 선택된다. 예를 들어, 색상 픽셀에 대한 오프셋은 0이 되도록 선택될 수도 있고, 백색 픽셀에 대한 오프셋은 3이 되도록 선택될 수도 있다.
- [0208] **룩업 테이블로부터의 결합된 오프셋의 도출**
- [0209] 하나의 실시형태에서, 결합된 오프셋 0'은 룩업 테이블 (예컨대, 범위 매핑 룩업 테이블)로부터 도출될 수도 있다. 이러한 룩업 테이블은 기본 계층 픽셀 값들을 입력으로서 취하고, 개별 기본 계층 픽셀 값들에 대한 오프셋 값들을 출력할 수도 있다. 따라서, 향상 계층 픽셀을 예측하기 위해 사용될 오프셋 값이 기본 계층에서의 대응하는 (예컨대, 공동 위치된) 픽셀의 컬러 성분 값 (예컨대, 픽셀 세기 값)에 기초할 수도 있다. 하나의 실시형태에서, 룩업 테이블이 인코더에 의해 디코더로 송신된다. 다른 실시형태에서, 고정된 룩업 테이블이 인코더 및 디코더 양자에 대해 알려져 있다. 이러한 경우에, 인코더는 인코더가 룩업 테이블을 사용하고 있음을 디코더에게 그저 시그널링할 수도 있다.
- [0210] **교차-성분 예측**
- [0211] 몇몇 실시형태들에서, 상이한 컬러 성분들 (예컨대, 루마, 크로마 등)이 별개로 프로세싱될 수도 있다. 예를 들어, 기본 계층 픽셀들의 루마 성분들은 향상 계층 픽셀들의 크로마 성분들을 예측하는데 사용될 수도 있다. 다른 실시형태들에서, 하나 이상의 컬러 성분들은 다른 컬러 성분들을 예측하는데 사용될 수도 있다. 예를 들어, 기본 계층 픽셀의 루마 성분은, 아래에서 예시된 바와 같이, 대응하는 향상 계층 픽셀의 크로마

성분들의 더 낮은 K (비트 심도 차이) 비트들을 예측하는데 사용될 수도 있다 (그리고 반대의 경우도 마찬가지이다):

[0212]
$$P'_{el,Cb} = [(w_0 P_{b10,Cb} + w_1 P_{b11,Cb} + O') \gg W] + [(w_0' P_{b10,Y} + w_1' P_{b11,Y} + O'') \gg (T + N - K)] \quad (10)$$

[0213] 여기서 W는 (T - K) 과 동일하다. 예를 들어, 루마 신호는 크로마 신호들보다 더 많은 세부사항들을 포함할 수도 있다. 따라서, 기본 계층 크로마 성분들이 항상 계층 크로마 성분들을 예측하기 위해 필터링된다면, 몇몇 세부사항들이 프로세스 동안 쉽사리 손실될 수도 있다. 수학적 (10) 의 예에서, 루마 성분들은 크로마 성분들을 예측하는데 사용된다. 따라서, 그렇게 함으로써, 더 많은 세부사항들이 보존될 수 있다.

[0214] 본원에서 개시된 정보와 신호들이 다양한 상이한 기술들 및 기법들 중 임의의 것을 사용하여 표현될 수도 있다. 예를 들어, 위의 설명 전체에 걸쳐 언급될 수도 있는 데이터, 명령들, 커맨드들, 정보, 신호들, 비트들, 심볼들, 및 칩 (chip) 들은 전압들, 전류들, 전자기파들, 자기적 장들 또는 입자들, 광학적 장들 또는 입자들, 또는 그것들의 임의의 조합에 의해 표현될 수도 있다.

[0215] 본원에서 개시된 실시형태들과 관련하여 설명되는 다양한 예시적인 논리 블록들, 모듈들, 회로들, 및 알고리즘 단계들은 전자 하드웨어, 컴퓨터 소프트웨어, 또는 양자의 조합들로 구현될 수도 있다. 하드웨어 및 소프트웨어의 이러한 교환가능성을 명백하게 예증하기 위하여, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들이 일반적으로 그것들의 기능성의 관점에서 설명되어 있다. 이러한 기능성이 하드웨어 또는 소프트웨어 중 어느 것으로 구현되는지는 전체 시스템에 부과되는 특정 애플리케이션 및 설계 제약들에 달려있다. 당업자들은 설명된 기능을 각각의 특정한 애플리케이션에 대하여 다양한 방식으로 구현할 수도 있지만, 이러한 구현 결정은 본 발명의 범위를 벗어나게 하는 것으로 해석되지 않아야 한다.

[0216] 본원에서 설명된 기법들은 하드웨어, 소프트웨어, 펌웨어, 또는 그것들의 임의의 조합으로 구현될 수도 있다. 이러한 기법들은 범용 컴퓨터들, 무선 통신 디바이스 핸드셋들, 또는 무선 통신 디바이스 핸드셋들 및 다른 디바이스들에서의 애플리케이션을 포함한 다수의 용도들을 갖는 집적회로 디바이스들과 같은 다양한 디바이스들 중 임의의 것에 구현될 수도 있다. 모듈들 또는 컴포넌트들로서 설명되는 임의의 특징부들은 통합형 로직 디바이스에 함께 또는 개별적이지만 상호작용하는 로직 디바이스들로서 별개로 구현될 수도 있다. 소프트웨어로 구현된다면, 이 기법들은, 실행될 때 위에서 설명된 방법들 중의 하나 이상을 수행하는 명령들을 포함한 프로그램 코드를 포함하는 컴퓨터 판독가능 데이터 저장 매체에 의해 적어도 부분적으로 실현될 수도 있다. 컴퓨터 판독가능 데이터 저장 매체는 패키징 자료들을 포함할 수도 있는 컴퓨터 프로그램 제품의 부분을 형성할 수도 있다. 컴퓨터 판독가능 매체는 메모리 또는 데이터 저장 매체, 이를테면 동기식 다이내믹 랜덤 액세스 메모리 (SDRAM) 와 같은 랜덤 액세스 메모리 (RAM), 판독전용 메모리 (ROM), 비휘발성 랜덤 액세스 메모리 (NVRAM), 전기 소거가능 프로그램가능 판독전용 메모리 (EEPROM), 플래시 메모리, 자기 또는 광 데이터 저장 매체 등을 포함할 수도 있다. 본 기법들은 부가하여, 또는 대안으로, 컴퓨터에 의해 액세스, 판독, 및/또는 실행될 수 있는 명령들 또는 데이터 구조들의 형태로 프로그램 코드를 담거나 또는 통신하는 컴퓨터 판독가능 통신 매체, 이를테면 전파되는 신호들 또는 파들에 의해 적어도 부분적으로 실현될 수도 있다.

[0217] 프로그램 코드는 하나 이상의 프로세서들, 이를테면 하나 이상의 디지털 신호 프로세서들 (DSP들), 범용 마이크로프로세서들, 주문형 집적회로들 (ASIC들), 필드 프로그램가능 로직 어레이들 (FPGA들), 또는 다른 동등한 집적 또는 개별 로직 회로를 포함할 수도 있는 프로세서에 의해 실행될 수도 있다. 이러한 프로세서는 본 개시물에서 설명되는 기법들 중 임의의 것을 수행하도록 구성될 수도 있다. 범용 프로세서가 마이크로프로세서일 수도 있지만, 대체예에서, 그 프로세서는 기존의 임의의 프로세서, 제어기, 마이크로제어기, 또는 상태 머신 (state machine) 일 수도 있다. 프로세서가 또한, 컴퓨팅 디바이스들의 조합, 예컨대, DSP 및 마이크로프로세서의 조합, 복수의 마이크로프로세서들, DSP 코어와 협력하는 하나 이상의 마이크로프로세서들, 또는 임의의 다른 이러한 구성으로서 구현될 수도 있다. 따라서, 본원에서 사용되는 바와 같은 "프로세서"라는 용어는 앞서의 구조, 앞서의 구조의 임의의 조합, 또는 본원에서 설명된 기법들의 구현에 적합한 임의의 다른 구조 또는 장치 중 임의의 것을 지칭할 수도 있다. 덧붙여서, 일부 양태들에서, 본원에서 설명된 기능은 인코딩 및 디코딩을 위해 구성된 전용 소프트웨어 모듈들 또는 하드웨어 모듈들 내에 제공될 수도 있거나, 또는 결합형 비디오 인코더-디코더 (CODEC) 에 통합될 수도 있다. 또한, 본 기법들은 하나 이상의 회로들 또는 로직 엘리먼트들 내에 완전히 구현될 수 있다.

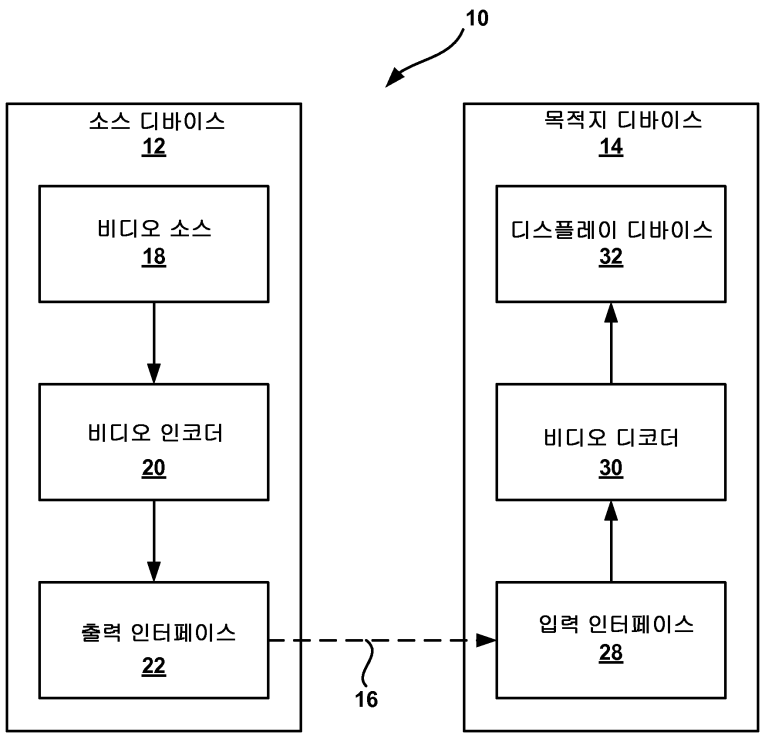
[0218] 본 개시물의 기법들은 무선 핸드셋, 집적회로 (IC) 또는 IC들의 세트 (예컨대, 칩 셋) 를 포함한 매우 다양한 디바이스들 또는 장치들로 구현될 수도 있다. 다양한 컴포넌트들, 모듈들, 또는 유닛들은 개시된 기법들을 수행하도록 구성된 디바이스들의 기능적 양태들을 강조하기 위해 본 개시물에서 설명되지만, 상이한 하드웨어

유닛들에 의한 실현을 반드시 요구하지는 않는다. 대신에, 위에서 설명된 바와 같이, 다양한 유닛들은 코텍 하드웨어 유닛에 결합되거나 또는 적합한 소프트웨어 및/또는 펌웨어에 연계하여, 위에서 설명된 바와 같은 하나 이상의 프로세서들을 포함한 상호운용적 하드웨어 유닛들의 컬렉션에 의해 제공될 수도 있다.

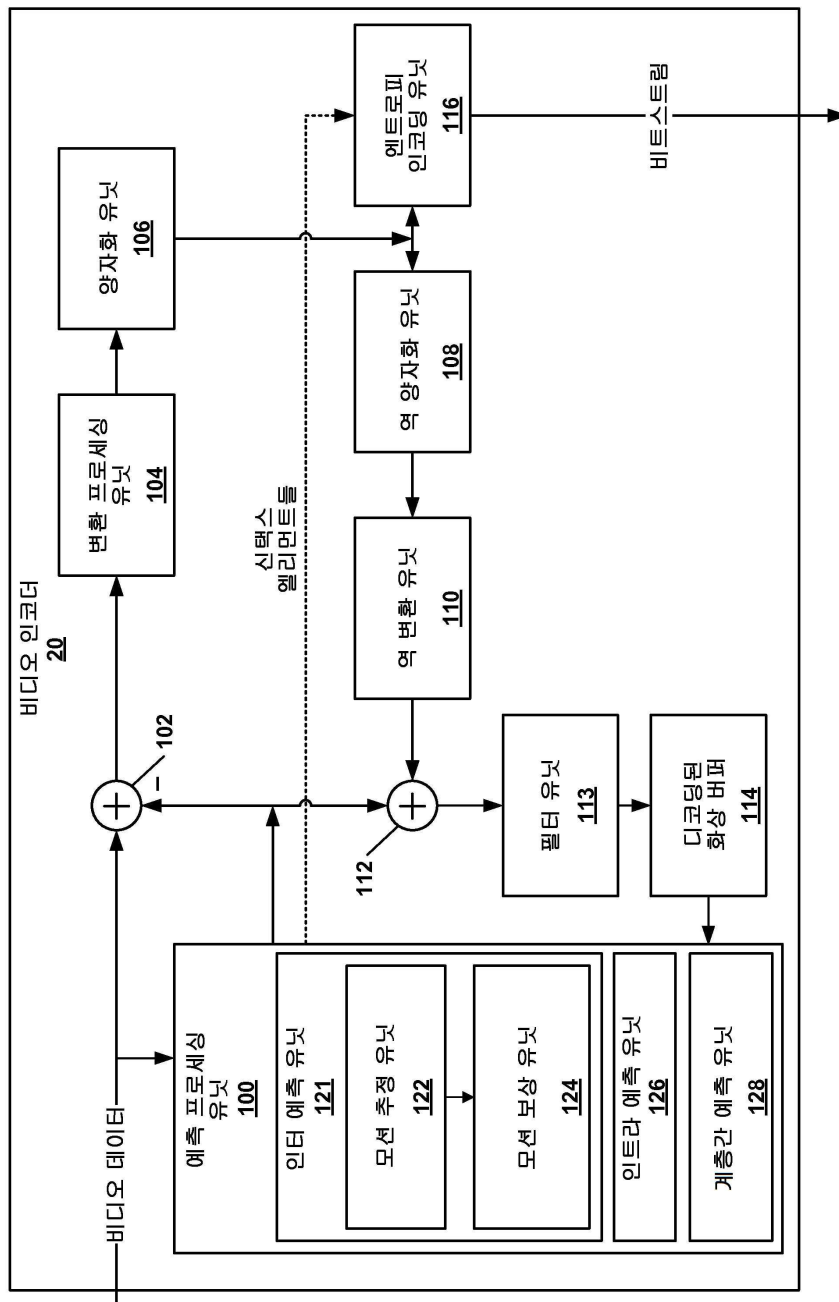
본 발명의 다양한 실시형태들이 설명되었다. 이들 및 다른 실시형태들은 다음의 청구항들의 범위 내에 있다.

도면

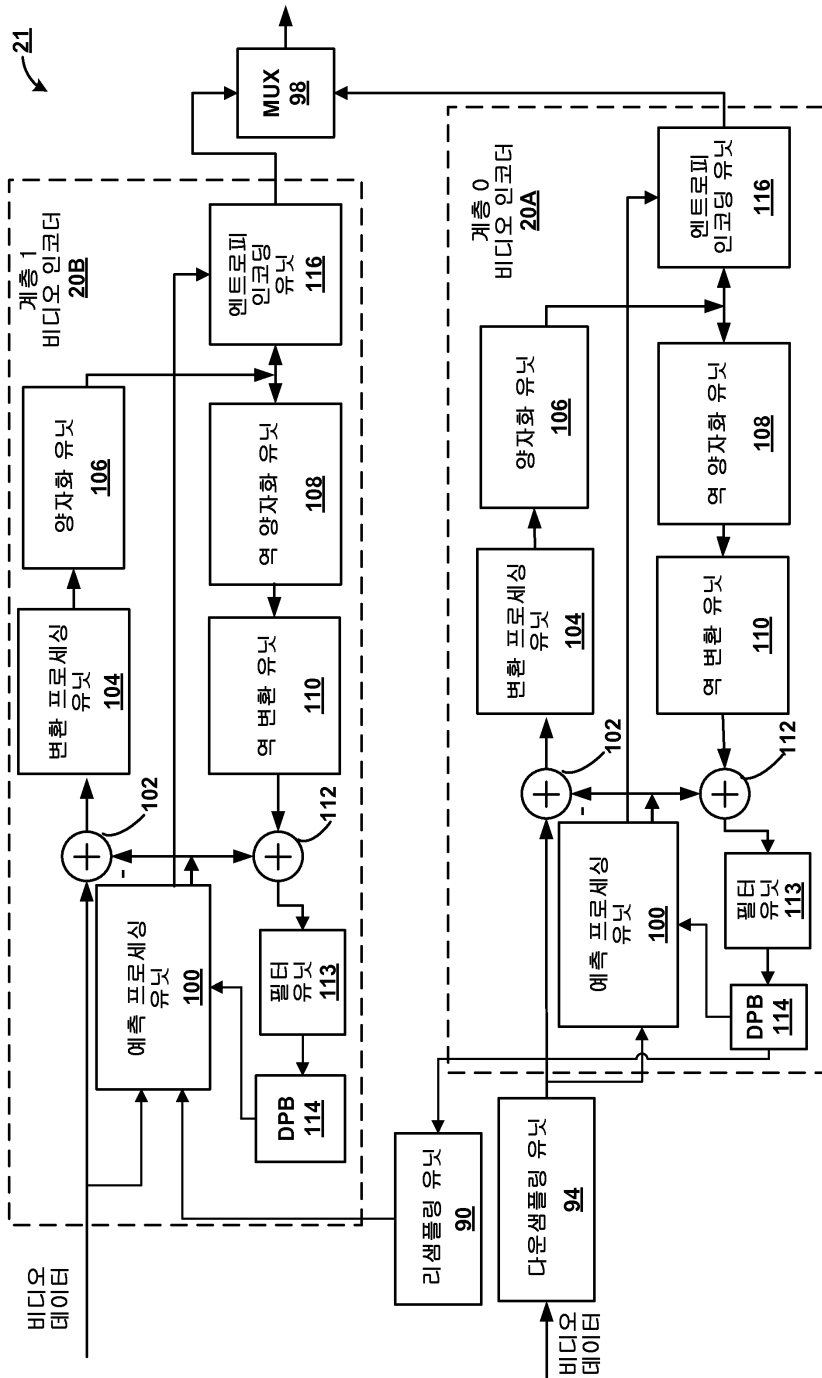
도면1



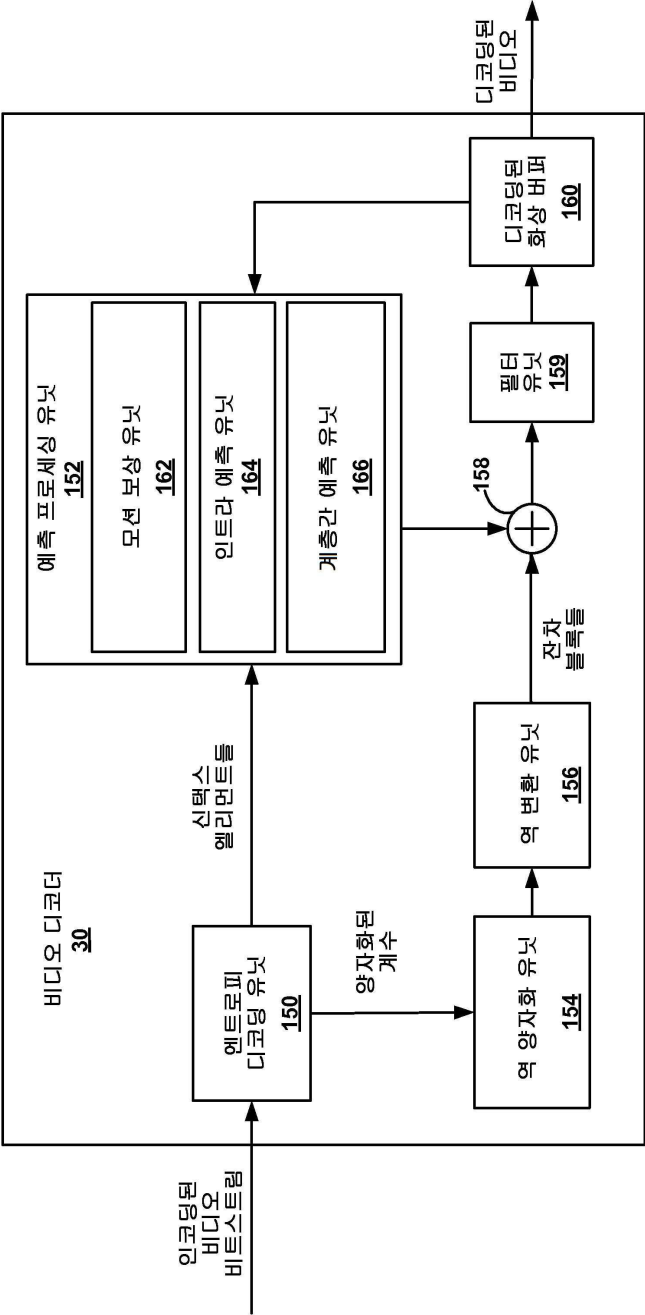
도면 2a



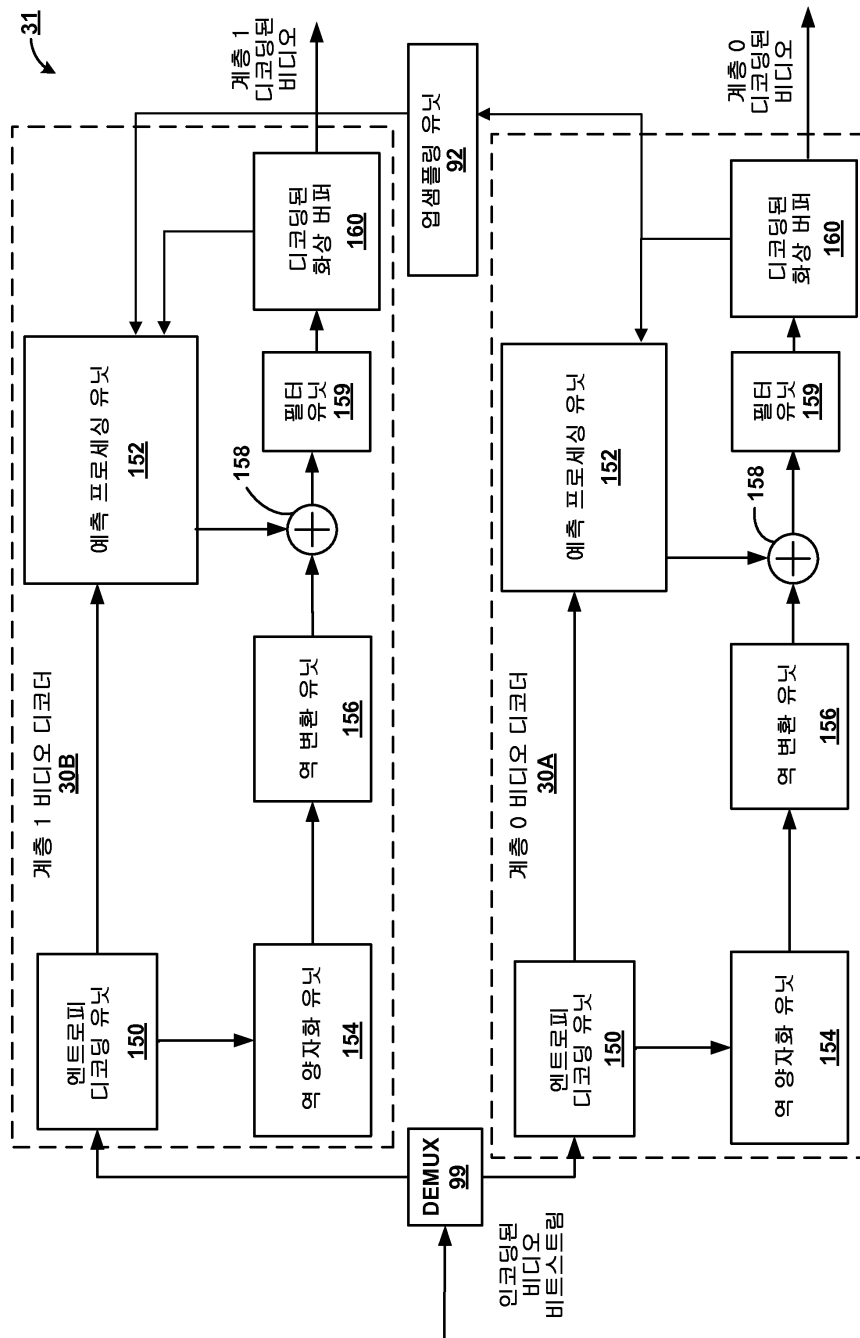
도면 2b



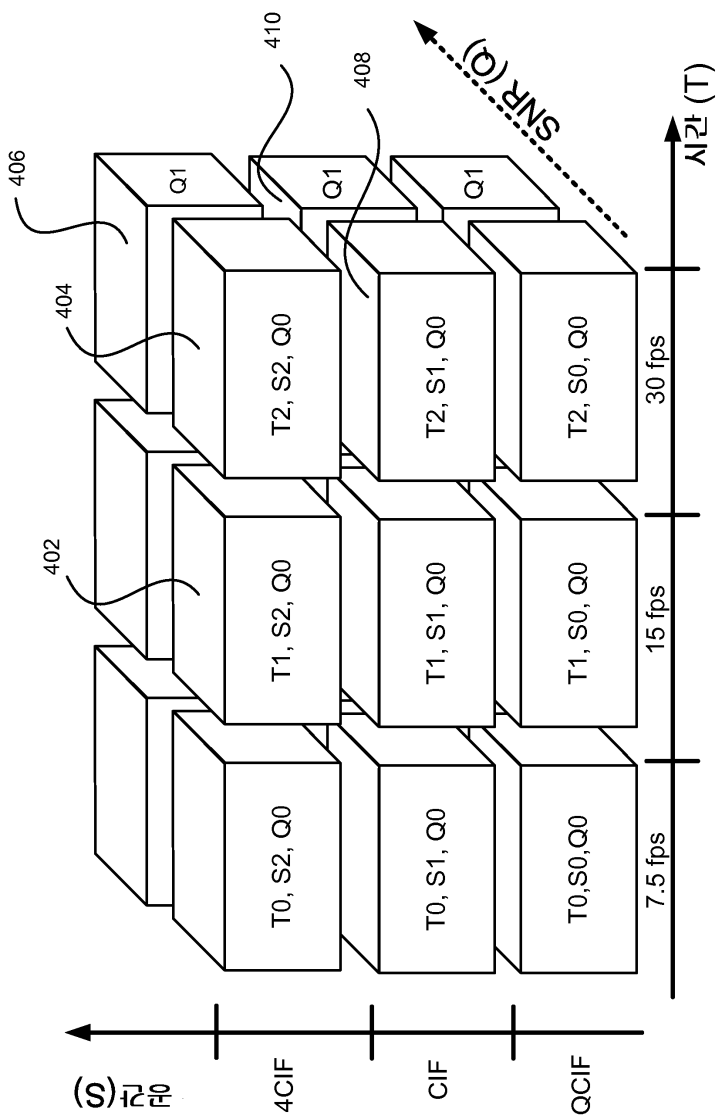
도면3a



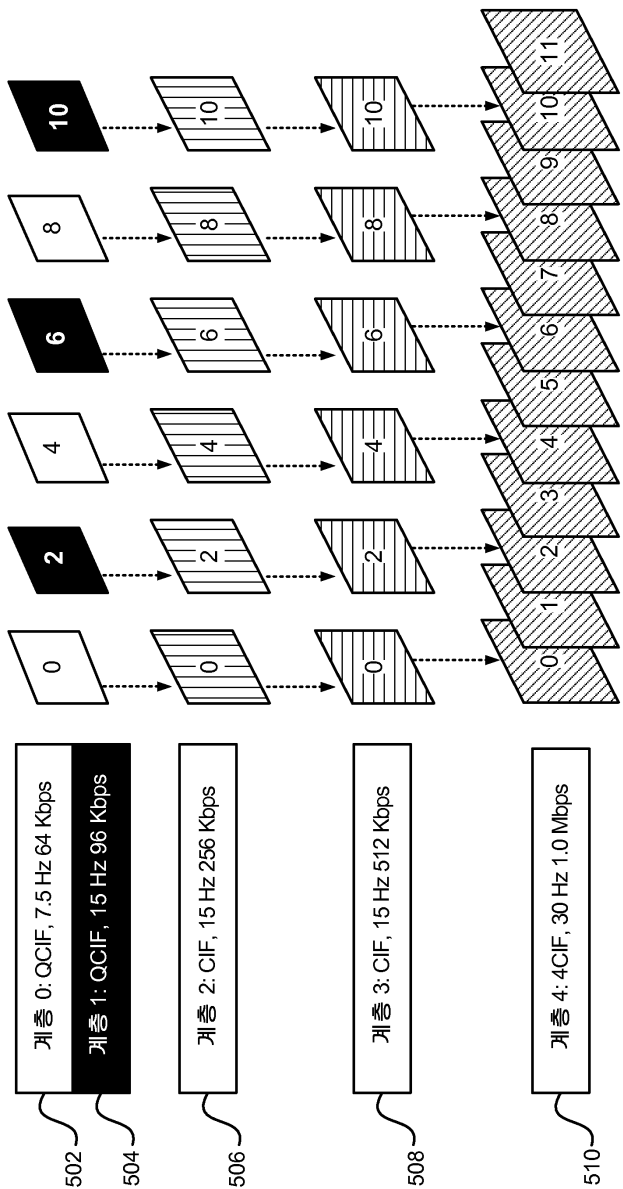
도면3b



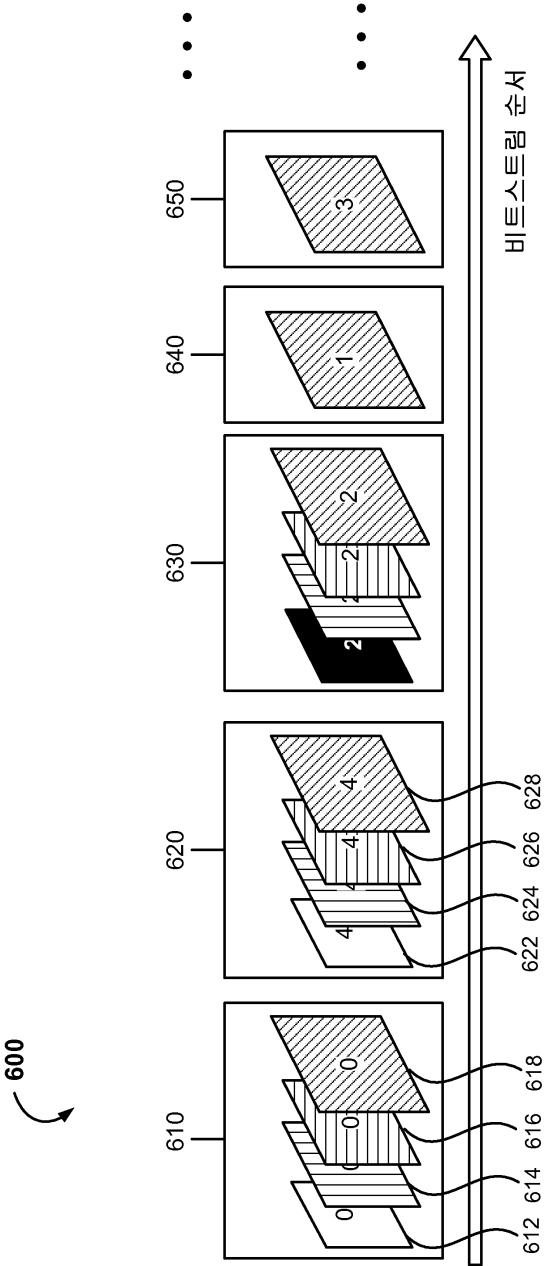
도면4



도면5

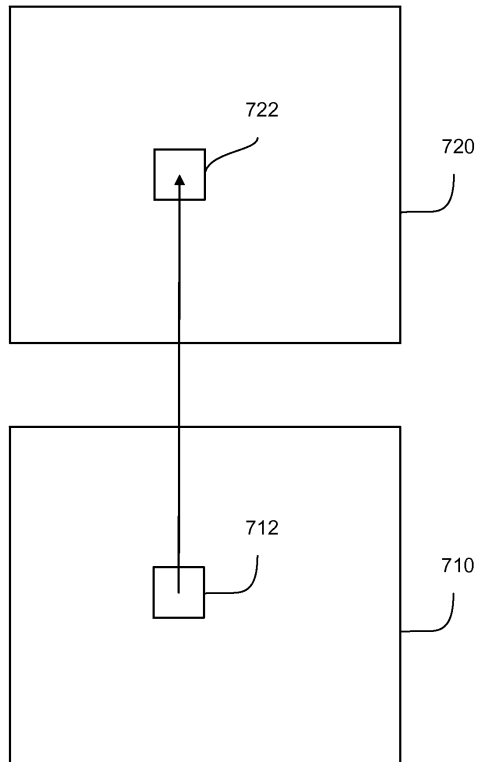



도면6

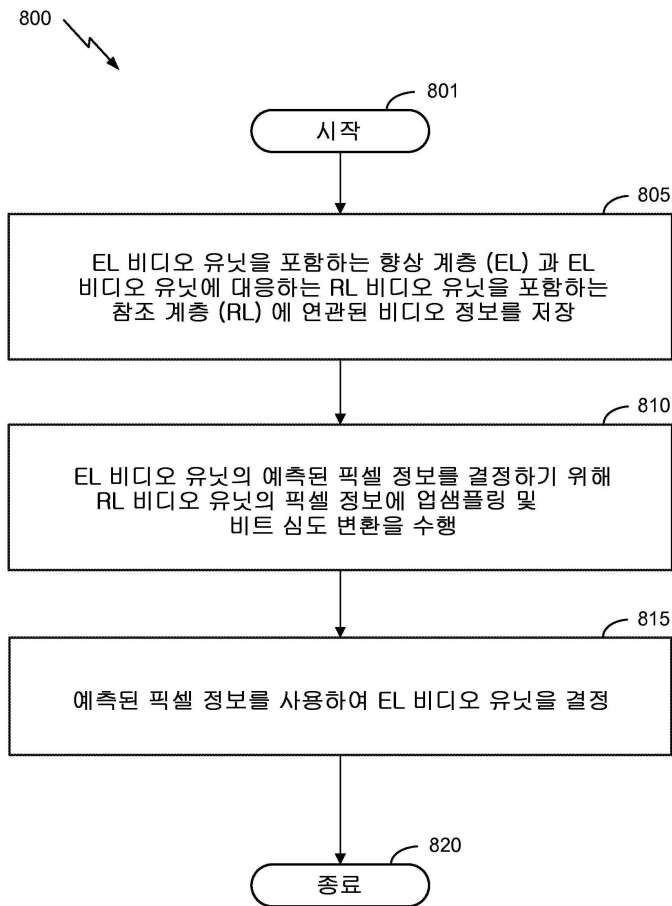


도면7

700



도면8



도면9

