

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5456777号
(P5456777)

(45) 発行日 平成26年4月2日(2014.4.2)

(24) 登録日 平成26年1月17日(2014.1.17)

(51) Int. Cl. F I
HO 1 H 51/06 (2006.01) HO 1 H 51/06 A

請求項の数 7 (全 25 頁)

<p>(21) 出願番号 特願2011-517499 (P2011-517499) (86) (22) 出願日 平成21年7月6日(2009.7.6) (65) 公表番号 特表2011-527821 (P2011-527821A) (43) 公表日 平成23年11月4日(2011.11.4) (86) 国際出願番号 PCT/US2009/049675 (87) 国際公開番号 W02010/005888 (87) 国際公開日 平成22年1月14日(2010.1.14) 審査請求日 平成24年6月1日(2012.6.1) (31) 優先権主張番号 12/218, 368 (32) 優先日 平成20年7月11日(2008.7.11) (33) 優先権主張国 米国 (US)</p>	<p>(73) 特許権者 591013469 ナショナル セミコンダクタ コーポレイ ション NATIONAL SEMICONDUCTOR CORPORATION アメリカ合衆国, カリフォルニア 95 051, サンタ クララ, セミコンダ クタ ドライブ 2900 (74) 代理人 100076185 弁理士 小橋 正明 (72) 発明者 ニブロック, トレポール アメリカ合衆国, カリフォルニア 90 291, ベニス, グランド キャナル 2219</p>
-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 MEMSリレー

(57) 【特許請求の範囲】

【請求項 1】

マイクロエレクトロメカニカル(MEMS)リレーであって、
誘電体構成体に接触しており、磁気伝導性物質を有するコアと、
前記誘電体構成体と接触しており、前記コアの周りに巻かれているコイルと、
前記誘電体構成体と接触しているスイッチ部材と、
前記誘電体構成体と接触しており、磁気伝導性物質を有し、前記コイルを介して電流が
流れないときにどの部分も前記コアに接触せず、前記コイルを介して流れる電流に応答し
て前記コアへ向かって移動可能な懸架部材と、
前記スイッチ部材に接触する第1導電性トレースと、
前記懸架部材に接触する第2導電性トレースと、
を含み、
前記コイルを介して流れる電流における変化に応答して前記懸架部材が移動するとき
、前記第2導電性トレースが前記第1導電性トレースとの電氣的コンタクトを開閉し、
前記コイルを介して電流が流れるときに、前記懸架部材の一部を介して磁束が通過し、
且つ実質的に前記第1及び第2導電性トレースを介して磁束が通過しない、MEMSリ
レー。

【請求項 2】

請求項 1 に記載の MEMSリレーであって、
前記第1導電性トレースが第1コンタクト表面を有し、前記第2導電性トレースが第2

コンタクト表面を有する、MEMSリレー。

【請求項3】

請求項2に記載のMEMSリレーであって、

前記コイルを介して電流が流れるときに、前記第2導電性トレースの前記第2コンタクト表面が前記第1導電性トレースの前記第1コンタクト表面へ向かって移動して接触し、前記コイルを介して電流が流れないときに、前記第2導電性トレースの前記第2コンタクト表面が前記第1導電性トレースの前記第1コンタクト表面から離れる方向へ移動する、MEMSリレー。

【請求項4】

マイクロエレクトロメカニカル(MEMS)リレーであって、
 誘電体構成体に接触しており、磁気伝導性物質を有するコアと、
 前記誘電体構成体と接触しており、前記コアの周りに巻かれているコイルと、
 前記誘電体構成体と接触しているスイッチ部材と、
 前記誘電体構成体と接触しており、磁気伝導性物質を有し、前記コイルを介して電流が流れないときにどの部分も前記コアに接触せず、前記コイルを介して流れる電流に応答して前記コアへ向かって移動可能な懸架部材と、

前記スイッチ部材に接触する第1導電性トレースと、

前記懸架部材に接触する第2導電性トレースと、

を含み、

前記第1導電性トレースが第1コンタクト表面を有し、前記第2導電性トレースが第2コンタクト表面を有し、

前記コイルを介して電流が流れるときに、前記第2導電性トレースの前記第2コンタクト表面が前記第1導電性トレースの前記第1コンタクト表面へ向かって移動して接触し、前記コイルを介して電流が流れないときに、前記第2導電性トレースの前記第2コンタクト表面が前記第1導電性トレースの前記第1コンタクト表面から離れる方向へ移動し、

前記コイルを介して電流が流れるときに、前記懸架部材の一部を介して磁束が通過し、且つ実質的に前記第1及び第2導電性トレースを介して磁束が通過しない、MEMSリレー。

【請求項5】

請求項4に記載のMEMSリレーであって、

前記コイルを介して電流が流れないときに、前記懸架部材と前記コアとが第1最小分離距離を有し、且つ、前記コイルを介して電流が流れないときに、前記第1導電性トレースの前記第1コンタクト表面と前記第2導電性トレースの前記第2コンタクト表面とが前記第1最小分離距離に等しいか又はそれより小さい第2最小分離距離を有する、MEMSリレー。

【請求項6】

請求項1乃至5の何れかに記載のMEMSリレーであって、

前記コアがU形状を有する、MEMSリレー。

【請求項7】

請求項3に記載のMEMSリレーであって、

前記コイルのどの部分も前記懸架部材の周りに巻かれていない、MEMSリレー。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はリレーに関するものであって、更に詳細には、スイッチを介して電気経路から切断されている磁気作動からの磁束経路を有するMEMSリレー、及びコア構成体とは独立している懸架構成体及びその製造方法、に関するものである。

【背景技術】

【0002】

スイッチは、装置と装置との間を接続し、切断し、且つ接続を変化させる良く知られて

10

20

30

40

50

いる装置である。電氣的スイッチは、「閉じられた場合」に低インピーダンスの電気経路を与え且つ「開かれた場合」に高インピーダンスの電気経路を与えるスイッチである。機械的・電氣的スイッチは、低インピーダンス電気経路が2個の電氣的コンタクトを物理的に接触させることにより形成され且つ高インピーダンス電気経路が該2個の電氣的コンタクトを互いに物理的に分離させることにより形成されるタイプのスイッチである。

【0003】

アクチュエータは、別の装置を移動させるか又は制御するために機械的部材を移動させるか又は制御する良く知られた機械的装置である。アクチュエータは、通常、スイッチを開閉させる機械的部材を移動させるか又は制御する機械的・電氣的スイッチを共に使用され、それにより該アクチュエータに应答して、低インピーダンス経路及び高インピーダンス経路を夫々与える。

10

【0004】

リレーは、スイッチとアクチュエータとの結合であって、該アクチュエータにおける機械的部材が電気回路の条件における電磁的变化に应答して移動する。例えば、コイル内の電流の有無に起因する電磁的变化は、アクチュエータ内の機械的部材をしてスイッチを開閉させることが可能である。

【0005】

アクチュエータ及びリレーを実現する一つのアプローチは、マイクロエレクトロメカニカル(MEMS)技術を使用することである。MEMS装置は、ダイ上のトランジスタに対して電氣的接続性を与える相互接続体等の従来の半導体構成体を製造するために使用されるものと同じ製造技術を使用して製造される。

20

【0006】

従来のMEMSリレーの一つの欠点は、該装置を動作させる磁束経路が、典型的に、スイッチを介しての電気経路に追従していることである。従来、リレーはパワースwitchングに使用されており、従ってコア周りの電流、従って磁束における変動に起因するスイッチを介しての信号減衰は問題ではなかった。

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、MEMSリレーがスイッチを介して非常に小さな振幅の信号を通過させる場合には、コア周りの電流、従って磁束における変動は、スイッチを介しての信号の許容不可能な劣化となる場合がある。従って、スイッチを介しての電気経路から分離されている磁束経路を有するMEMSリレーに対する必要性が存在している。

30

【0008】

従来のMEMSリレーの別の欠点は、懸架構成体が典型的にコア構成体の一部として形成されていることである。しかしながら、懸架構成体及びコア構成体は、通常、相反する条件を有している。コア構成体の理想的な幾何学的形態は、大きな断面積を具備する短い磁束経路である。しかしながら、懸架構成体の理想的な幾何学的形態は、小さな断面積で長い経路であり、何故ならば、このことはビームのバネ剛性を減少させ、従ってスイッチを閉じるために必要とされる力を減少させるからである。従って、コア構成体とは独立した懸架構成体を具備するMEMSリレーに対する必要性が存在している。

40

【課題を解決するための手段】

【0009】

本発明のマイクロエレクトロメカニカル(MEMS)リレーは、磁束における変動から発生する信号劣化を除去するためにスイッチ構成体を介しての電気経路から磁束経路を分離させる。磁束における変動は、磁氣的動作期間中に発生するコア周りのコイルを介しての電流における変動によって発生される。

【0010】

本発明のMEMSリレーは、誘電体構成体に接触するコア、及び該誘電体構成体に接触するコイルを有している。該コアは、磁気伝導性物質を有している。該コイルは該コアの

50

周りに巻着されている。MEMSリレーは、又、該誘電体構成体に接触するスイッチ部材、及び該誘電体構成体に接触する懸架部材を包含している。該懸架部材は、磁気伝導性物質を有している。該コイルを介して電流が流れない場合に、該懸架部材のどの部分も該コイルに接触するものではない。該懸架部材は、該コイルを介して流れる電流に应答して、該コアに向かって移動可能である。

【0011】

本発明のMEMSリレーを製造する方法は、コイルの多数の下部水平セクションを形成する多数の離隔された下部コイル部材を形成し、且つ該離隔された下部コイル部材に接触する下部誘電体層を形成すること、を包含している。該方法は、又、該下部誘電体層に接触する犠牲構成体を形成し、且つ該下部誘電体層に接触するコア、スイッチ部材、懸架部材を形成すること、を包含している。該懸架部材は、該犠牲層に接触する。該スイッチ部材のどの部分も該コアに接触するものではない。

10

【図面の簡単な説明】

【0012】

【図1】本発明に従ってMEMSリレーを製造する方法100の1例を例示したフローチャート。

【図2A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

【図2B】図2Aの2B - 2Bに沿って取った断面図。

【図2C】図2Aの2C - 2Cに沿って取った断面図。

20

【図2D】図2Aの2D - 2Dに沿って取った断面図。

【図2E】図2Aの2E - 2Eに沿って取った断面図。

【図3A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

【図3B】図3Aの3B - 3Bに沿って取った断面図。

【図3C】図3Aの3C - 3Cに沿って取った断面図。

【図3D】図3Aの3D - 3Dに沿って取った断面図。

【図3E】図3Aの3E - 3Eに沿って取った断面図。

【図4A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

30

【図4B】図4Aの4B - 4Bに沿って取った断面図。

【図4C】図4Aの4C - 4Cに沿って取った断面図。

【図4D】図4Aの4D - 4Dに沿って取った断面図。

【図4E】図4Aの4E - 4Eに沿って取った断面図。

【図5A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

【図5B】図5Aの5B - 5Bに沿って取った断面図。

【図5C】図5Aの5C - 5Cに沿って取った断面図。

【図5D】図5Aの5D - 5Dに沿って取った断面図。

【図5E】図5Aの5E - 5Eに沿って取った断面図。

40

【図6A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

【図6B】図6Aの6B - 6Bに沿って取った断面図。

【図6C】図6Aの6C - 6Cに沿って取った断面図。

【図6D】図6Aの6D - 6Dに沿って取った断面図。

【図6E】図6Aの6E - 6Eに沿って取った断面図。

【図7A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。

【図7B】図7Aの7B - 7Bに沿って取った断面図。

【図7C】図7Aの7C - 7Cに沿って取った断面図。

50

- 【図7D】図7Aの7D - 7Dに沿って取った断面図。
- 【図7E】図7Aの7E - 7Eに沿って取った断面図。
- 【図8A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図8B】図8Aの8B - 8Bに沿って取った断面図。
- 【図8C】図8Aの8C - 8Cに沿って取った断面図。
- 【図8D】図8Aの8D - 8Dに沿って取った断面図。
- 【図8E】図8Aの8E - 8Eに沿って取った断面図。
- 【図9A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。 10
- 【図9B】図9Aの9B - 9Bに沿って取った断面図。
- 【図9C】図9Aの9C - 9Cに沿って取った断面図。
- 【図9D】図9Aの9D - 9Dに沿って取った断面図。
- 【図9E】図9Aの9E - 9Eに沿って取った断面図。
- 【図10A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図10B】図10Aの10B - 10Bに沿って取った断面図。
- 【図10C】図10Aの10C - 10Cに沿って取った断面図。
- 【図10D】図10Aの10D - 10Dに沿って取った断面図。
- 【図10E】図10Aの10E - 10Eに沿って取った断面図。 20
- 【図11A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図11B】図11Aの11B - 11Bに沿って取った断面図。
- 【図11C】図11Aの11C - 11Cに沿って取った断面図。
- 【図11D】図11Aの11D - 11Dに沿って取った断面図。
- 【図11E】図11Aの11E - 11Eに沿って取った断面図。
- 【図12A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図12B】図12Aの12B - 12Bに沿って取った断面図。
- 【図12C】図12Aの12C - 12Cに沿って取った断面図。 30
- 【図12D】図12Aの12D - 12Dに沿って取った断面図。
- 【図12E】図12Aの12E - 12Eに沿って取った断面図。
- 【図13A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図13B】図13Aの13B - 13Bに沿って取った断面図。
- 【図13C】図13Aの13C - 13Cに沿って取った断面図。
- 【図13D】図13Aの13D - 13Dに沿って取った断面図。
- 【図13E】図13Aの13E - 13Eに沿って取った断面図。
- 【図14A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。 40
- 【図14B】図14Aの14B - 14Bに沿って取った断面図。
- 【図14C】図14Aの14C - 14Cに沿って取った断面図。
- 【図14D】図14Aの14D - 14Dに沿って取った断面図。
- 【図14E】図14Aの14E - 14Eに沿って取った断面図。
- 【図15A】本例に従う方法100の1例を例示する一連の段階における一つの段階における平面図。
- 【図15B】図15Aの15B - 15Bに沿って取った断面図。
- 【図15C】図15Aの15C - 15Cに沿って取った断面図。
- 【図15D】図15Aの15D - 15Dに沿って取った断面図。
- 【図15E】図15Aの15E - 15Eに沿って取った断面図。 50

【図16A】本発明に従う方法100の要素110を実現する別の態様の第1例を例示した一連の段階における一つの段階における平面図。

【図16B】図16Aの16B - 16Bに沿って取った断面図。

【図16C】図16Aの16C - 16Cに沿って取った断面図。

【図16D】図16Aの16D - 16Dに沿って取った断面図。

【図16E】図16Aの16E - 16Eに沿って取った断面図。

【図17A】本発明に従う方法100の要素110を実現する別の態様の第1例を例示した一連の段階における一つの段階における平面図。

【図17B】図17Aの17B - 17Bに沿って取った断面図。

【図17C】図17Aの17C - 17Cに沿って取った断面図。

【図17D】図17Aの17D - 17Dに沿って取った断面図。

【図17E】図17Aの17E - 17Eに沿って取った断面図。

【図18A】本発明に従う方法100の要素110を実現する別の態様の第1例を例示した一連の段階における一つの段階における平面図。

【図18B】図18Aの18B - 18Bに沿って取った断面図。

【図18C】図18Aの18C - 18Cに沿って取った断面図。

【図18D】図18Aの18D - 18Dに沿って取った断面図。

【図18E】図18Aの18E - 18Eに沿って取った断面図。

【図19A】本発明に従う方法100の要素110を実現する別の態様の第2例を例示した一連の段階における一つの段階における平面図。

【図19B】図19Aの19B - 19Bに沿って取った断面図。

【図19C】図19Aの19C - 19Cに沿って取った断面図。

【図19D】図19Aの19D - 19Dに沿って取った断面図。

【図19E】図19Aの19E - 19Eに沿って取った断面図。

【図20A】本発明に従う方法100の要素110を実現する別の態様の第2例を例示した一連の段階における一つの段階における平面図。

【図20B】図20Aの20B - 20Bに沿って取った断面図。

【図20C】図20Aの20C - 20Cに沿って取った断面図。

【図20D】図20Aの20D - 20Dに沿って取った断面図。

【図20E】図20Aの20E - 20Eに沿って取った断面図。

【図21A】本発明に従う方法100の要素110を実現する別の態様の第2例を例示した一連の段階における一つの段階における平面図。

【図21B】図21Aの21B - 21Bに沿って取った断面図。

【図21C】図21Aの21C - 21Cに沿って取った断面図。

【図21D】図21Aの21D - 21Dに沿って取った断面図。

【図21E】図21Aの21E - 21Eに沿って取った断面図。

【図22A】本発明に従う方法100の要素118を実現する別の態様の1例を例示した一連の段階における一つの段階における平面図。

【図22B】図22Aの22B - 22Bに沿って取った断面図。

【図22C】図22Aの22C - 22Cに沿って取った断面図。

【図22D】図22Aの22D - 22Dに沿って取った断面図。

【図22E】図22Aの22E - 22Eに沿って取った断面図。

【図23A】本発明に従う方法100の要素118を実現する別の態様の1例を例示した一連の段階における一つの段階における平面図。

【図23B】図23Aの23B - 23Bに沿って取った断面図。

【図23C】図23Aの23C - 23Cに沿って取った断面図。

【図23D】図23Aの23D - 23Dに沿って取った断面図。

【図23E】図23Aの23E - 23Eに沿って取った断面図。

【図24A】本発明に従う方法100の要素118を実現する別の態様の1例を例示した一連の段階における一つの段階における平面図。

10

20

30

40

50

【図24B】図24Aの24B - 24Bに沿って取った断面図。

【図24C】図24Aの24C - 24Cに沿って取った断面図。

【図24D】図24Aの24D - 24Dに沿って取った断面図。

【図24E】図24Aの24E - 24Eに沿って取った断面図。

【図25A】本発明に従う方法100の要素118を実現する別の態様の1例を例示した一連の段階における一つの段階における平面図。

【図25B】図25Aの25B - 25Bに沿って取った断面図。

【図25C】図25Aの25C - 25Cに沿って取った断面図。

【図25D】図25Aの25D - 25Dに沿って取った断面図。

【図25E】図25Aの25E - 25Eに沿って取った断面図。

10

【図26A】本発明に従う方法100の要素118を実現する別の態様の1例を例示した一連の段階における一つの段階における平面図。

【図26B】図26Aの26B - 26Bに沿って取った断面図。

【図26C】図26Aの26C - 26Cに沿って取った断面図。

【図26D】図26Aの26D - 26Dに沿って取った断面図。

【図26E】図26Aの26E - 26Eに沿って取った断面図。

【図27A】本発明に従う異なる形状の犠牲構成体230及びスプリング部材254の1例を例示した平面図。

【図27B】図27Aの27B - 27Bに沿って取った断面図。

【図27C】図27Aの27C - 27Cに沿って取った断面図。

【図27D】図27Aの27D - 27Dに沿って取った断面図。

【図27E】図27Aの27E - 27Eに沿って取った断面図。

20

【図28A】本発明に従う異なる形状の儀税構成体230、コア236、中間部材246、スプリング部材254の1例を例示した平面図。

【図28B】図28Aの28B - 28Bに沿って取った断面図。

【図28C】図28Aの28C - 28Cに沿って取った断面図。

【図28D】図28Aの28D - 28Dに沿って取った断面図。

【図28E】図28Aの28E - 28Eに沿って取った断面図。

【発明を実施するための形態】

【0013】

30

以下に詳細に説明するように、本発明は、スイッチを介しての電気経路から分離されている磁気作動からの磁束経路を有しているMEMSリレー及び該リレーの製造方法である。更に、該MEMSリレーは、コア構成体とは独立している懸架構成体を有している。

【0014】

図1は本発明に従うMEMSリレーを製造する方法100の1例を示している。図1に示した如く、方法100は、製造すべきコイルの下部水平セクションを形成する多数の離隔された下部コイル部材を形成することにより110において開始する。更に、一对の下部入力/出力部材を、オブションとして、該下部コイル部材を形成すると同時に形成することが可能である。

【0015】

40

図2A - 15A, 2B - 25B, 2C - 15C, 2D - 15D及び2E - 15Eは、本例に従う方法100の1例を例示している一連の図を示している。図2A - 3A, 2B - 3B, 2C - 3C, 2D - 3D及び2E - 3Eは、本発明に従い多数の離隔した下部コイル部材を形成する方法100の1例を例示している一連の図を示している。

【0016】

図2A - 2Eに示した如く、方法100は、上側にベース誘電体層212を有する従来形成される単結晶シリコン半導体ウエハ210を使用する。ベース誘電体層212は、金属構成体を包含しているか、又は金属相互接続構成体の誘電体層等の金属構成体を包含している誘電体層を表すことが可能である。

【0017】

50

金属相互接続構成体の誘電体層として形成される場合、ベース誘電体層 2 1 2 は、複数レベルの金属トレースを包含しており、それらは、典型的に、アルミニウムと、底部金属トレースをウエハ 2 1 0 上の導電性領域へ接続する多数のコンタクトと、隣接する層における金属トレースと一緒に接続する多数の金属間ビアとである。更に、上部金属層における金属トレースの上部表面上の選択した領域は、外部接続点を与えるパッドとして機能する。

【 0 0 1 8 】

本例においては、ベース誘電体層 2 1 2 は、パッド P 1 - P 4 を包含している金属相互接続構成体の誘電体層を表している。パッド P 1 及び P 2 は、形成すべきコイルに対する電気接続を与える金属トレースの上部層における金属トレースの内の 2 つの上部表面上の選択領域であり、一方、パッド P 3 及び P 4 は、形成すべきスイッチに対する電気的入力 / 出力接続を与える金属トレースの上部表面上の選択領域である。(便宜的に、金属相互接続構成体の全体ではなく、パッド P 1 - P 4 のみが断面で示されている。)

10

再度、図 2 A - 2 E を参照すると、方法 1 0 0 は、ベース誘電体層 2 1 2 の上部表面上に金属層 2 1 4 を形成することにより開始する。本例においては、ベース誘電体層 2 1 2 は金属相互接続構成体の誘電体層を表しており、金属層 2 1 4 もパッド P 1 - P 4 の上表面上に形成される。

【 0 0 1 9 】

金属層 2 1 4 は、例えば、チタン層(例えば、1 0 0 の厚さ)、窒化チタン層(例えば、2 0 0 の厚さ)、アルミニウム銅層(例えば、1 . 2 μ m の厚さ)、チタン層(例えば、4 4 の厚さ)、及び窒化チタン層(例えば、2 5 0 の厚さ)を包含することが可能である。金属層 2 1 4 が形成されると、金属層 2 1 4 の上表面上に下部マスク 2 1 6 を形成し且つパターン形成する。

20

【 0 0 2 0 】

図 3 A - 3 E に示した如く、マスク 2 1 6 を形成し且つパターンニングした後に、金属層 2 1 4 をエッチングして金属層 2 1 4 の露出領域を除去し且つ多数の離隔した下部コイル部材 2 2 0 を形成する。馬蹄形状を有している下部コイル部材 2 2 0 は、形成すべきコイルの下部側を形成する。ベース誘電体層 2 1 2 は本例における金属相互接続構成体の誘電体層を表しているので、形成すべきコイルの両端部に対応する下部コイル部材 2 2 0 の端部は物理的に且つ電気的にパッド P 1 及び P 2 へ接続される。

30

【 0 0 2 1 】

更に、該エッチングは、オプションとして、入力 / 出力パッド P 3 及び P 4 へ物理的に且つ電気的に接続されている一对の下部入力 / 出力部材 2 2 2 を形成することが可能である。下部コイル部材 2 2 0 及び該一对の下部入力 / 出力部材 2 2 2 を形成した後に、マスク 2 1 6 を除去する。

【 0 0 2 2 】

図 1 に戻ると、該下部コイル部材及び該一对の下部入力 / 出力部材が形成されると、方法 1 0 0 は 1 1 2 へ移行して、該下部コイル部材及び該一对の入力 / 出力部材に接触する下部誘電体層を形成する。図 4 A , 4 B , 4 C , 4 D , 4 E は、本発明に従って下部誘電体層を形成する方法 1 0 0 の 1 例を例示する一連の図を示している。

40

【 0 0 2 3 】

図 4 A - 4 E に示した如く、酸化物層等の下部誘電体層 2 2 4 を、ベース誘電体層 2 1 2 、下部コイル部材 2 2 0 、及び該一对の下部入力 / 出力部材 2 2 2 の上に形成する。例えば、酸化物を付着させ、次いで、ベース誘電体層 2 1 2 の上に例えば 2 0 0 0 の目標厚さを有するように該酸化物を化学的機械的に研磨することによって、下部誘電体層を形成することが可能である。

【 0 0 2 4 】

再度図 1 を参照すると、該下部誘電体層を形成した後に、方法 1 0 0 は 1 1 4 へ移行して、該下部誘電体層に接触する犠牲構成体を形成する。図 5 A - 6 A , 5 B - 6 B , 5 C - 6 C , 5 D - 6 D , 5 E - 6 E は、本発明に従い犠牲構成体を形成する方法 1 0 0 の 1

50

例を例示する一連の図を示している。

【 0 0 2 5 】

図 5 A - 5 E に示した如く、下部誘電体層 2 2 4 が形成されると、下部誘電体層 2 2 4 の上表面上に犠牲層 2 2 6 を形成する。例えば 2 0 0 0 の厚さを有するアモルファスシリコン層を下部誘電体層 2 2 4 の上表面上に形成することが可能である。犠牲層 2 2 6 が形成されると、犠牲層 2 2 6 の上表面上に、マスク 2 2 8 を形成し且つパターン形成する。

【 0 0 2 6 】

図 6 A - 6 E に示した如く、マスク 2 2 8 の形成及びパターニングの後に、犠牲層 2 2 6 をエッチングして犠牲層 2 2 6 の露出領域を除去し且つ犠牲構成体 2 3 0 を形成する。犠牲層 2 2 6 をエッチングして犠牲構成体 2 3 0 を形成した後に、マスク 2 2 8 を除去する。

10

【 0 0 2 7 】

再度図 1 を参照すると、犠牲構成体を形成した後に、方法 1 0 0 は 1 1 6 へ移行して、該下部誘電体層に接触するコア、スイッチ部材、懸架部材を形成する。該スイッチ部材のどの部分も該コアに接触するものではない。図 7 A - 9 A , 7 B - 9 B , 7 C - 9 C , 7 D - 9 D , 7 E - 9 E は、本発明に従いコア、スイッチ部材、懸架部材を形成する方法 1 0 0 の 1 例を例示する一連の図を示している。

【 0 0 2 8 】

図 7 A - 7 E に示した如く、犠牲構成体 2 3 0 を形成した後に、下部誘電体層 2 2 4 及び犠牲構成体 2 3 0 の上表面上にシード層 2 3 2 を形成する。例えば、シード層は、3 0 0 のチタンと、3 0 0 0 の銅と、3 0 0 のチタンとを付着させることにより形成することが可能である。シード層 2 3 2 を形成した後に、シード層 2 3 2 の上表面上に鍍金モールド 2 3 4 (斜線で示してある) を形成し且つパターン形成する。

20

【 0 0 2 9 】

次いで、鍍金モールド 2 3 4 を形成した後に、図 8 A - 8 E に例示した如く、上部チタン層を剥離させ、且つパーマロイ (permalloy) の如きニッケルと鉄の合金等の磁気物質を例えば 1 0 μ m の厚さに電気鍍金により付着させて、コア 2 3 6 、スイッチ部材 2 3 8 、懸架部材 2 4 0 を形成する。

【 0 0 3 0 】

この後に、鍍金モールド 2 3 4 を除去し、次いで、シード層 2 3 2 の下側領域を除去する。図 9 A - 9 E に示した如く、形成すべきコイルの形状を反映するコア 2 3 6 も、下部コイル部材 2 2 0 上に存在する馬蹄形状を有しており、一方スイッチ部材 2 3 8 はコンタクト側壁 2 4 4 を有している。

30

【 0 0 3 1 】

更に図 9 A - 9 E に示した如く、懸架部材 2 4 0 は中間部材 2 4 6 を有している。中間部材 2 4 6 は、コア 2 3 6 とスイッチ部材 2 3 8 との間に存在しており、且つスイッチ部材 2 3 8 のコンタクト側壁 2 4 4 に隣接して存在している。その結果、中間部材 2 4 6 は、作動ギャップ 2 5 0 によってコア 2 3 6 から分離されており、一方、中間部材 2 4 6 はコンタクトギャップ 2 5 2 によってスイッチ部材 2 3 8 のコンタクト側壁 2 4 4 から分離されている。

40

【 0 0 3 2 】

作動ギャップ 2 5 0 は、コンタクトギャップ 2 5 2 よりも僅かに一層大きくさせることが可能であり、それによりリレーが活性化される場合には常に電氣的接続が形成されることを確保している。作動ギャップ 2 5 0 及びコンタクトギャップ 2 5 2 の寸法は、鍍金モールド 2 3 4 におけるパターンによって画定される。更に、本例においては、中間部材 2 4 6 も、半円形状を有すべく形成されており、且つレーストラック形状を形成すべくコア 2 3 6 へ向けて配向されている。懸架部材 2 4 0 は、又、スプリング部材 2 5 4 を包含している。本例においては、図 9 A - 9 E に示した如く、スプリング部材 2 5 4 は、懸架部材 2 4 0 が下部誘電体層 2 2 4 と接触する唯一の点を与えるベースセクション 2 5 6 と、

50

中間部材 2 4 6 と共に、誘電体層 2 2 4 から離隔されている延長セクション 2 6 0 とで実現される。

【 0 0 3 3 】

再度図 1 を参照すると、コア、スイッチ部材、及び懸架部材を形成した後に、方法 1 0 0 は 1 1 8 へ移行して、該下部コイル部材に接触する上部及び側部を形成し、コイルと、該スイッチ部材上に着座する導電性第 1 スイッチトレースと、該懸架部材上に着座しかつその上に載る導電性第 2 スイッチトレースと、を形成する。該コイルのどの部分も該懸架部材の周りに巻着されるものではない。

【 0 0 3 4 】

図 1 0 A - 1 4 A , 1 0 B - 1 4 B , 1 0 C - 1 4 C , 1 0 D - 1 4 D , 1 0 E - 1 4 E は、本発明に従い、コイルと、該スイッチ部材上に着座する導電性第 1 スイッチトレースと、該懸架部材上に着座し且つその上に載る導電性第 2 スイッチトレースと、を形成するために、該下部コイル部材に接触する上部及び側部を形成する方法 1 0 0 の 1 例を例示する一連の図を示している。

10

【 0 0 3 5 】

図 1 0 A - 1 0 E に示した如く、コア 2 3 6、スイッチ部材 2 3 8、及び懸架部材 2 4 0 を形成した後に、且つ鍍金モールド 2 3 4 及びシード層 2 3 2 の下側領域を除去した後に、酸化層等の上部誘電体層 2 6 2 を下部誘電体層 2 2 4、コア 2 3 6、スイッチ部材 2 3 8 及び懸架部材 2 4 0 上に形成する。例えば、下部誘電体層 2 2 4 上に例えば 1 μ m の厚さへ酸化物をコンフォーマルに付着させることにより上部誘電体層 2 6 2 を形成することが可能である。上部誘電体層 2 6 2 を形成した後に、ホトレジスト層等のマスク 2 6 4 を上部誘電体層 2 6 2 の上表面上に形成し且つパターン形成する。

20

【 0 0 3 6 】

図 1 1 A - 1 1 E に示した如く、マスク 2 6 4 を形成し且つパターンニングした後に、上部誘電体層 2 6 2 及び下側の下部誘電体層 2 2 4 の露出領域をエッチングして、多数の垂直開口 2 6 6 を形成する。該垂直開口 2 6 6 は、形成すべきコイルの下部側を形成する下部コイル部材 2 2 0 の端部の上表面を露出させるピア型開口を包含している。該垂直開口 2 6 6 は、又、該一對の下部入力/出力部材 2 2 2 を露出させる。更に、該垂直開口 2 6 6 は、又、懸架部材 2 4 0 周りにベースセクション 2 5 6 から且つ再度ベースセクション 2 5 6 へ延在するトレンチを形成している。

30

【 0 0 3 7 】

本発明によれば、犠牲構成体 2 3 0 の露出領域はこのエッチング期間中に除去されるべきではない。その結果、犠牲構成体 2 3 0 を形成するために使用される物質に対して高度の選択性のエッチャントで垂直開口 2 3 0 が形成される。更に、下部誘電体層 2 2 4 と同じ厚さを有すべく形成された犠牲構成体 2 3 0 は、エッチングの後に犠牲構成体 2 3 0 の露出領域のかなりの部分が残存することを確保するために、下部誘電体層 2 2 4 よりも一層厚く形成することが可能である。該エッチングに続いて、マスク 2 6 4 を除去する。

【 0 0 3 8 】

マスク 2 6 4 が除去されると、図 1 2 A - 1 2 E に示した如く、シード層 2 7 0 が、下部コイル部材 2 2 0 の露出端部、露出されている入力/出力部材 2 2 2、下部誘電体層 2 2 4、犠牲構成体 2 3 0、及び上部誘電体層 2 6 2 の上表面上に形成される。例えば、シード層は、3 0 0 のチタンと、3 0 0 0 の銅と、3 0 0 のチタンとを付着することにより形成することが可能である。シード層 2 7 0 を形成した後に、シード層 2 7 0 の上表面上に、鍍金モールド 2 7 2 (斜線で示してある) を形成し且つパターン形成する。鍍金モールド 2 7 2 におけるパターンは図 1 2 A においてハッチングで示してある。

40

【 0 0 3 9 】

次いで、図 1 3 A - 1 3 E に示した如く、鍍金モールド 2 7 2 の形成及びパターンニングの後に、上部チタン層を剥離させ且つ電気鍍金により銅を付着させて該コイルの多数の銅側部セクション 2 7 4 及び該コイルの多数の銅上部セクション 2 7 6 を形成する。更に、該電気鍍金は、又、側壁コンタクト 2 8 2 を具備する第 1 スイッチトレース 2 8 0、及び

50

側壁コンタクト286を具備する第2スイッチトレース284を形成する。第1及び第2スイッチトレース280及び284も入力/出力部材222と接触して電氣的接続を形成する。更に図13A-13Eに示した如く、下部コイル部材220-1、側部セクション274-1、及び上部セクション276-1は、1個のコイルループの3つの側部を形成する。これに続いて、図14A-14Eに示した如く、鍍金モールド272及びシード層270の下側領域を除去する。

【0040】

再度図1を参照すると、該コイル、該導電性第1スイッチトレース、及び該導電性第2スイッチトレースを形成した後に、方法100は120へ移行し、該犠牲構成体を除去し、従って、該懸架部材は該コイルを介して流れる電流における変化に応答して移動する。

10

【0041】

換言すると、該導電性第2スイッチトレースは、該コイルを介して流れる電流における変化に応答して該懸架部材が移動する場合に、該第1導電性スイッチトレースとの電氣的接触を開閉させる。更に、磁束が該懸架部材の一部を介して通過し、且つ該コイルを介して電流が流れる場合に、該第1及び第2導電性スイッチトレースを介して実質的に磁束が通過することはない。

【0042】

図15A-15Eは、本発明に従い犠牲構成体230を除去する方法100の1例を例示する一連の図を示している。図15A-15Eに示した如く、該コイル、第1スイッチトレース280、及び第2スイッチトレース284を形成した後に、犠牲構成体230を除去する。犠牲構成体230の除去は、中間部材246及びスプリング部材254の延長セクション260をフローティング状態とさせる。例えば、図15A-15Eに示した例においては、中間部材246及び延長セクション260の各々がフロートし、ベースセクション256を介してのみ下部誘電体層224へ接続されている。

20

【0043】

フローティングしている延長セクション260は、下側の犠牲構成体230によって下部誘電体層224から垂直方向に離隔されており、それにより下側の犠牲構成体230が除去された後にフロートする。その結果、犠牲構成体230の厚さがオフセットギャップ290を決定し、それは下部誘電体層224とフローティングしている延長セクション260との間に存在する垂直間隔である。

30

【0044】

従って、図15A-15Eに示した如く、本発明方法は、コア236及びコア236の周りに巻着されているコイル1510を包含するMEMSリレー1500を製造する。コイル1510は、下部コイル部材220、銅側部セクション274、及び銅上部セクション276で実現することが可能である。更に、コア236及びコイル1510の両方は下部誘電体層224と接触する。

【0045】

更に図15A-15Eに示した如く、MEMSリレー1500は、又、スイッチ構成体1512及び懸架構成体1514を包含している。スイッチ構成体1512は、下部誘電体層224と接触するスイッチ部材238、及び上部誘電体層262で実現することが可能である。懸架構成体1514は、下部誘電体層224と接触する懸架部材240、及び上部誘電体層262で実現することが可能である。更に、コイル1510のどの部分も懸架構成体1514の周りに巻着されるものではない。

40

【0046】

更に図15A-15Eに示されているように、MEMSリレー1500は、スイッチ構成体1512と接触し且つそれに沿って延在している第1スイッチトレース280、及び懸架構成体1514と接触しかつそれに沿って延在している第2スイッチトレース284を包含している。更に、第1スイッチトレース280は第1側壁コンタクト282を有しており、且つ第2スイッチトレース284は第2側壁コンタクト286を有している。

【0047】

50

動作において、コイル1510内に電流が存在しない場合には、懸架構成体1514は図15Aに示した如く休止位置に存在している。更に、懸架構成体1514及びコア236は、コイル1510内に電流が存在しない場合には、最小距離Xだけ離隔されており、一方、コイル1510内に電流が存在しない場合には、第1側壁コンタクト282と第2側壁コンタクト286とは、最小距離Xに等しいか又はそれより小さい最小距離Yだけ離隔されている。最小距離Yは、高インピーダンス電気経路を与える。

【0048】

従って、MEMSリレー1500の利点の一つは、懸架構成体1514がコア236とは独立的であるということである（即ち、コイル1514を介して電流が流れない場合には、懸架構成体1514のどの部分もコア236に接触するものではない）。従って、懸架構成体1514は、バネ剛性を減少させるために最適化させることが可能であり、一方コア236は短い磁束経路に対して最適化させることが可能である。

10

【0049】

一方、電流がコイル1510を介して流れ且つ懸架構成体1514のバネ力よりも一層強い磁界を発生する場合には、懸架構成体1514はコア236へ向かって移動し、従って第1及び第2側壁コンタクト282及び286は接触し、それにより低インピーダンス電気経路を与える。

【0050】

従って、コイル1510を介して電流が流れる場合には、第2スイッチトレース284の第2側壁コンタクト286は、第1スイッチトレース280の第1側壁コンタクト282へ向かって移動し且つそれと接触し、且つコイル1510を介して電流が流れない場合には、第1スイッチトレース280の第1側壁コンタクト282から離れる方向に移動する。従って、コイル1510を介して電流が流れない場合には、懸架構成体1514のどの部分もコア236と接触することはない。

20

【0051】

更に、図15Aに示した如く、本発明によれば、コイル1510を介して電流が流れる場合に、磁束1516が懸架部材240の一部を介して通過し、一方、コイル1510を介して電流が流れる場合に、第1及び第2スイッチトレース280及び284を介して実質的に磁束が通過することはない。従って、本発明の利点の一つは、MEMSリレー1500は、コア周りの電流における変動及びそれによる磁束に対して影響されることはないということである。その結果、非常に小さな振幅の信号は、磁束に基づく歪み無しでリレー1500を介して通過することが可能である。

30

【0052】

従って、本発明に基づくMEMSリレーを製造する方法について説明した。図1に示した要素は多数の異なる態様で実現することが可能である。例えば、図1の要素110に示したコイルの下部水平セクションを形成する離隔した下部コイル部材を別の態様で形成することが可能である。

【0053】

図16A-18A, 16B-18B, 16C-18C, 16D-18D, 16E-18Eは、本発明に従って形成すべきコイルの多数の離隔した下部コイル部材を形成する方法100の要素110を実現する代替的態様の第1の例を例示する一連の図を示している。

40

【0054】

図2A-3Eに示した例の場合の如く、図16A-18Eに示した例も、上側のベース誘電体層212を具備する単結晶シリコン半導体ウエハ210を使用する。図16A-18Eの例は、ベース誘電体層212及びベース誘電体層212内の開口を介して露出されているパッドP1-P4上にシード層1610を形成することにより開始する。

【0055】

シード層1610が形成されると、シード層1610の上表面上に鍍金モールド1612が形成される。図17A-17Eに示した如く、鍍金モールド1612の形成の後に、電気鍍金によって銅を付着させて、多数の離隔した下部コイル部材220及び該一対の下

50

部入力／出力部材 2 2 2 を形成する。

【 0 0 5 6 】

図 1 8 A - 1 8 E に示した如く、下部コイル部材 2 2 0 及び該一对の下部入力／出力部材 2 2 2 を形成した後に、鍍金モールド 1 6 1 2 を除去し、その後、シード層 1 6 1 0 の下側領域を除去する。図示した如く、図 1 8 A - 1 8 E に例示した構成体は図 3 A - 3 E に示した構成体に類似している。

【 0 0 5 7 】

図 1 9 A - 2 1 A , 1 9 B - 2 1 B , 1 9 C - 2 1 C , 1 9 D - 2 1 D , 1 9 E - 2 1 E は、本発明に従って、形成すべきコイルの多数の離隔した下部コイル部材を形成する方法 1 0 0 の要素 1 1 0 を実現する別の態様の第 2 の例を例示する一連の図を示している。

【 0 0 5 8 】

図 2 A - 3 E に示した例の場合の如く、図 1 9 A - 2 1 E に示した例も、上側のベース誘電体層 2 1 2 を具備する単結晶シリコン半導体ウエハ 2 1 0 を使用する。図 1 9 A - 2 1 E の例は、ベース誘電体層 2 1 2 の上表面上にマスク 1 9 1 0 を形成することにより開始する。これに続いて、ベース誘電体層 2 1 2 の露出領域をエッチングして、多数の離隔したトレンチ 1 9 1 2 を形成し、それらは、ベース誘電体層 2 1 2 の上表面内に、形成すべきコイルの離隔した下部コイル部材を画定する。トレンチ 1 9 1 2 の内の一つはパッド P 1 を露出させ、一方トレンチ 1 9 1 2 の内の別のものはパッド P 2 を露出させる。更に、該エッチングは、又、該一对のパッド P 3 及び P 4 を露出させる一对の開口 1 9 1 4 をベース誘電体層 2 1 2 内に形成する。

【 0 0 5 9 】

該エッチングに続いて、図 2 0 A - 2 0 E に示した如く、マスク 1 9 1 0 を所定位置に置いて、ベース誘電体層 2 1 2 の露出領域、パッド P 1 - P 4 , 及びマスク 1 9 1 0 上のトレンチ 1 9 1 2 及び開口 1 9 1 4 内に銅構成体 1 9 1 6 を形成する。銅構成体 1 9 1 6 は、例えば、順番に、3 0 0 のチタン、1 μ m の銅、3 0 0 のチタンを蒸着させることによって形成することが可能である。

【 0 0 6 0 】

次に、図 2 1 A - 2 1 E に示した如く、銅構成体 1 9 1 6 を形成した後に、マスク 1 9 1 0 を剥離させ、そのことは、銅構成体 1 9 1 6 の上側層をリフトオフさせる。マスク 1 9 1 0 の除去は、ベース誘電体層 2 1 2 上のみに銅構成体 1 9 1 6 を残存させ、それにより該多数の離隔した下部コイル部材 2 2 0 及び該一对の下部入力／出力部材 2 2 2 を形成する。図示した如く、凹設される以外、図 2 1 A - 2 1 E に例示した構成体は図 3 A - 3 E に示した構成体と類似している。

【 0 0 6 1 】

図 2 2 A - 2 6 A , 2 2 B - 2 6 B , 2 2 C - 2 6 C , 2 2 D - 2 6 D , 2 2 E - 2 6 E は、本発明に従って、形成すべきコイルの上部及び側部及びスイッチ用のトレースを形成する方法 1 0 0 の要素 1 1 8 を実現する別の態様の 1 例を例示する一連の図を示している。

【 0 0 6 2 】

図 2 2 A - 2 6 E の例は、シード層 2 7 0 の形成までは図 2 A - 1 5 E の例と同じであり、鍍金モールド 2 7 2 の代わりにシード層 2 7 0 の上表面上に鍍金モールド 2 2 1 0 を形成することが異なっている。鍍金モールド 2 2 1 0 は、第 1 及び第 2 側壁コンタクト 2 8 2 及び 2 8 6 が形成されるべき銅から形成されることを阻止するという点において、鍍金モールド 2 2 1 0 は鍍金モールド 2 7 2 とは異なっている。モールド 2 2 1 0 におけるパターンを図 2 2 A においてハッチングで示してある。

【 0 0 6 3 】

次に、モールド 2 2 1 0 の形成に続いて、銅を電気鍍金により付着させてコイルの多数の銅側部セクション 2 7 4 及びコイルの多数の銅上部セクション 2 7 6 を形成する。更に、該電気鍍金は、側壁コンタクト 2 8 2 が無い点を除いてスイッチトレース 2 8 0 と同じである第 1 スイッチトレース 2 2 1 2、及び、側壁コンタクト 2 8 6 が無い点を除いてス

10

20

30

40

50

イッチトレース 284 と同じである第 2 スイッチトレース 2214 をも形成する。これに続いて、図 23A - 23E に示した如く、モールド 2210 及びシード層 270 の下側領域を除去する。

【0064】

これに続いて、図 24A - 24E に示した如く、上部誘電体層 262、銅上部セクション 276、第 1 スイッチトレース 2212、及び第 2 スイッチトレース 2214 上にマスク 2216 を形成し且つパターン形成する。マスク 2216 が形成され且つパターン形成されると、チタン、ニッケル、又はクロムの層等の導電層 2220、及び金の上側層を、スイッチ部材 238 を取り囲む上部誘電体層 262 の露出領域、懸架部材 240 を取り囲む上部誘電体層 262 の露出領域、犠牲構成体 230 の露出領域、及びマスク 2216 上に付着させる。スパッタされると、チタン、ニッケル、クロム、及び金は、互いに対面するスイッチ部材 238 及び懸架部材 240 の高アスペクト比（垂直）側壁上に良好なカバレッジを与える。チタン、ニッケル、及びクロムは、金の接着性を改善する。

10

【0065】

図 25A - 25E に示した如く、導電層 2220 を形成した後に、マスク 2216 を剥離させ、そのことは、導電層 2220 の上側層をリフトオフさせる。マスク 2216 の除去は、スイッチ部材 238 及び第 1 スイッチトレース 2212 にわたり上部誘電体層 262 の側壁上に、及び懸架部材 240 及び第 2 スイッチトレース 2214 にわたり上部誘電体層 262 の側壁上に導電層 2220 を残存させ、それにより、第 1 スイッチトレース 2212 の側壁コンタクト 2222 及び側壁コンタクト 2222 に対面する第 2 スイッチトレース 2212 の側壁コンタクト 2224 を形成する。

20

【0066】

これに続いて、図 26A - 26E に示した如く、犠牲構成体 230 を除去する。犠牲構成体 230 の除去は、前述した如くであるが金コンタクトと共に、中間部材 246 及びスプリング部材 254 の延長セクション 260 をフローティング状態とさせる。

【0067】

上述したことに加えて、該構成体は異なる形状を有するべく形成することが可能である。例えば、マスク 228 は、犠牲構成体 230 が異なる形状を有するように、異なる形状を有するべく形成することが可能である。更に、鍍金モールド 234 は、コア 236、スイッチ部材 238、及び懸架部材 240 が異なる形状を有するように、犠牲構成体 230 の形状に対応する異なる形状を有するべく形成することが可能である。

30

【0068】

例えば、図 27A - 27E は、本発明に従って、異なる形状を有する犠牲構成体 230 及びスプリング部材 254 の 1 例を例示する一連の図を示している。図 27A - 27E の例において、スプリング部材 254 は、各々がベースセクション 256 と C 形状延長セクション 260 とを包含している一対の対面する構成体と共に形成される。

【0069】

更に、図 28A - 28E は、本発明に従って、異なる形状を有する犠牲構成体 230、コア 236、中間部材 246、及びスプリング部材 254 の 1 例を例示する一連の図を示している。図 28A - 28E の例において、コア 236 はほぼ完全なドーナツ形状として形成されており、一方、中間部材 246 は該ほぼ完全なドーナツ形状における開口内に嵌合するウェッジ又はパイ形状で形成されている。更に、スプリング部材 254 は、各々がベースセクション 256 と C 形状セクション 260 とを包含している一対の対面構成体が形成されている。

40

【0070】

上述した如く、誘電体層 212 は、金属構成体の無い誘電体層を表すことが可能である。金属構成体が無い場合には、コイル 1510 への電氣的接続は、例えば、コイル 1510 の反対端部を表す銅上部セクション 276 上の複数の点ヘワイヤボンディングによって形成することが可能である。更に、第 1 及び第 2 スイッチトレース 280 及び 284 への接続は、例えば、ワイヤボンディングによって形成することが可能である。本発明の利点

50

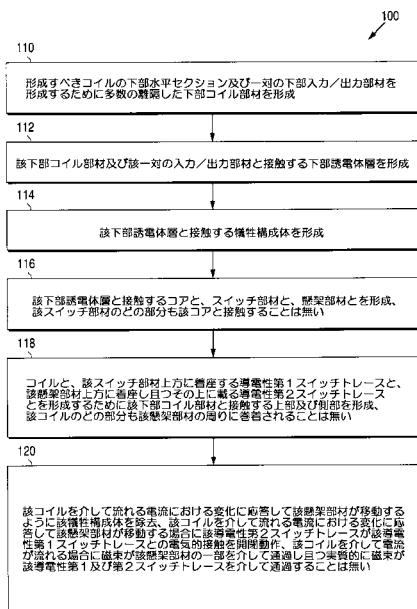
の内の別のものは、本発明は比較的低い処理温度を必要とするに過ぎないということである。その結果、本発明は、従来のバックエンドCMOSプロセスと適合性がある。

【0071】

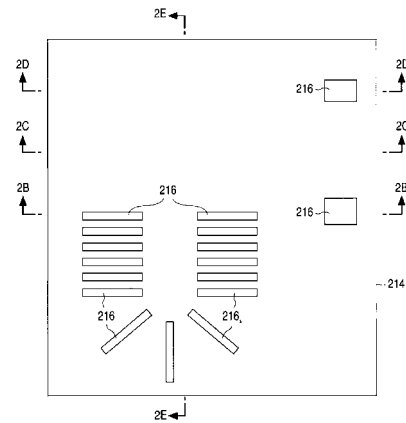
理解すべきことであるが、上の説明は本発明の例示であって、ここに記載した本発明の種々の代替例を本発明を実施する場合に使用することが可能である。例えば、種々のシード層は、銅シード層として、又は、正確なオーミック及び機械的（ピール（peel））特性を与えるために必要に応じて、タングステン、クロム、又は結合シード層として実現することが可能である。更に、互いの鏡像として位置させた2個のMEMSリレー1500を使用することにより、2投（double throw）スイッチを容易に製造することが可能である。従って、以下の特許請求の範囲は、本発明の範囲を確定すること、及びこれらの特許請求の範囲内の構成及び方法及びそれらの均等物がカバーされるものであること、が意図されている。

10

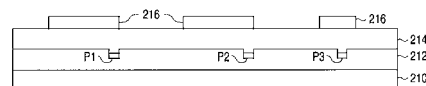
【図1】



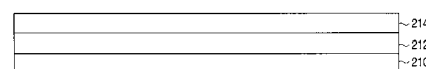
【図2A】



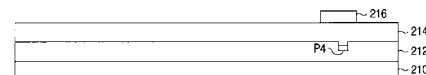
【図2B】



【図2C】



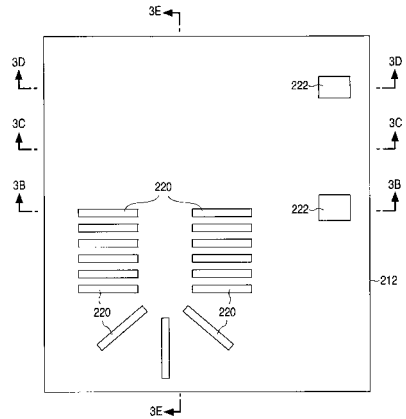
【図2D】



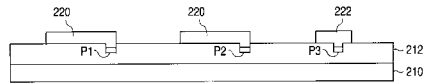
【 2 E 】



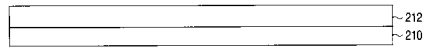
【 3 A 】



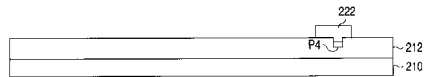
【 3 B 】



【 3 C 】



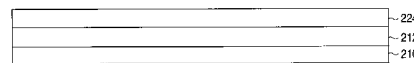
【 3 D 】



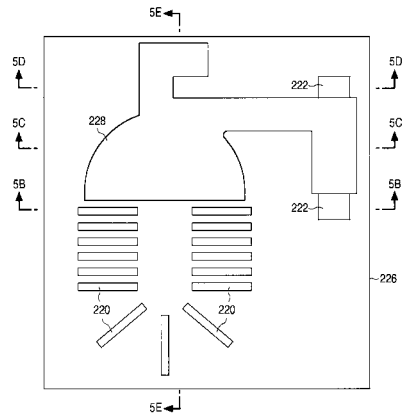
【 4 D 】



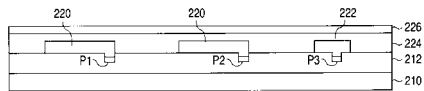
【 4 E 】



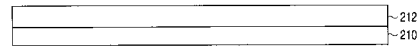
【 5 A 】



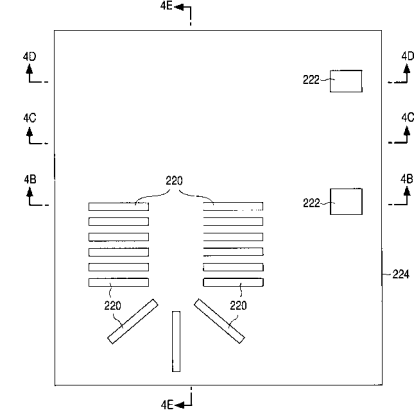
【 5 B 】



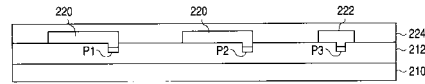
【 3 E 】



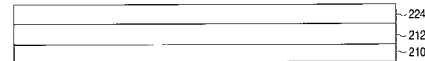
【 4 A 】



【 4 B 】



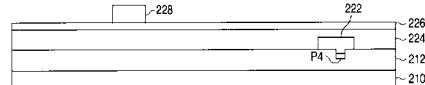
【 4 C 】



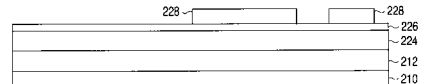
【 5 C 】



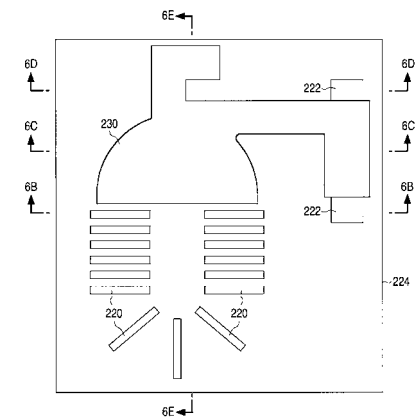
【 5 D 】



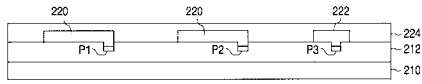
【 5 E 】



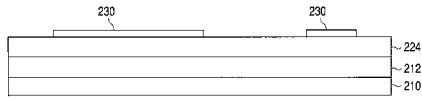
【 6 A 】



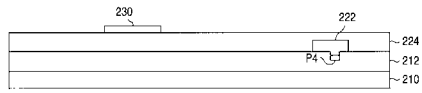
【図 6 B】



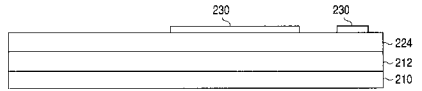
【図 6 C】



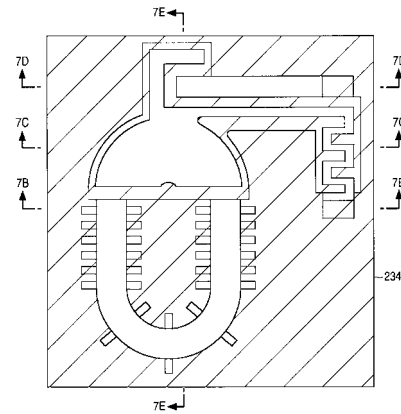
【図 6 D】



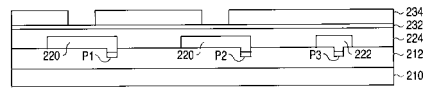
【図 6 E】



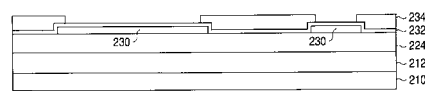
【図 7 A】



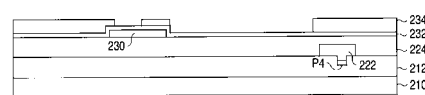
【図 7 B】



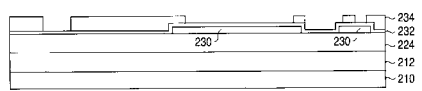
【図 7 C】



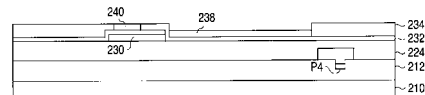
【図 7 D】



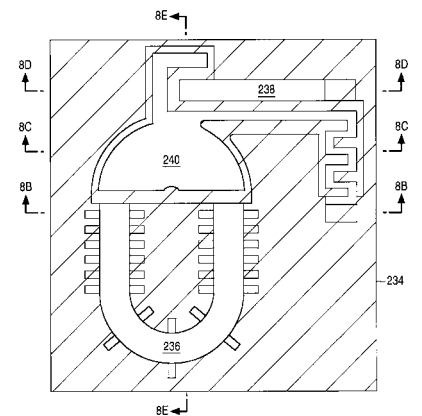
【図 7 E】



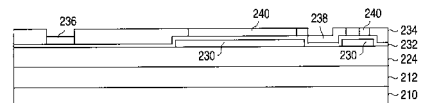
【図 8 D】



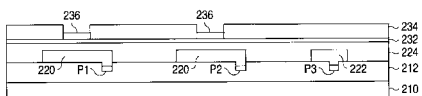
【図 8 A】



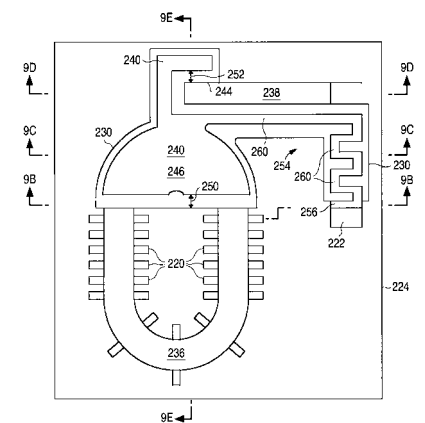
【図 8 E】



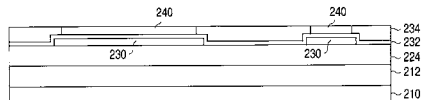
【図 8 B】



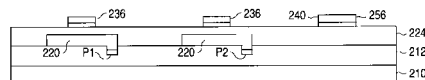
【図 9 A】



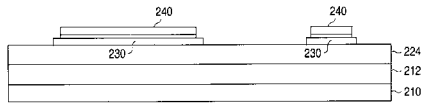
【図 8 C】



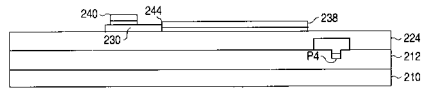
【図 9 B】



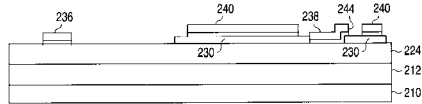
【図9C】



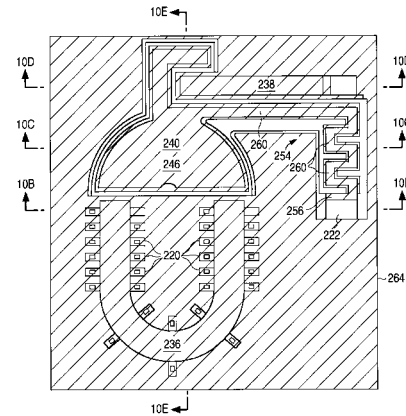
【図9D】



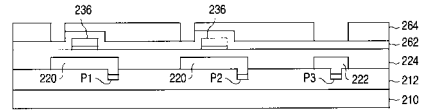
【図9E】



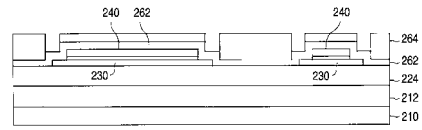
【図10A】



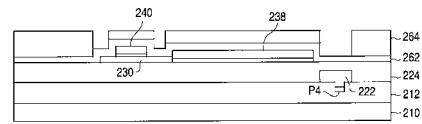
【図10B】



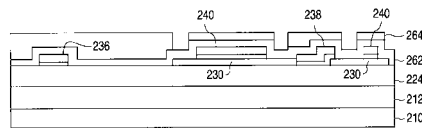
【図10C】



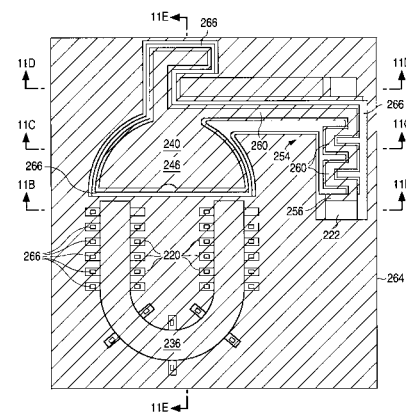
【図10D】



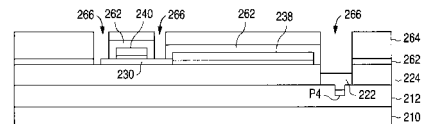
【図10E】



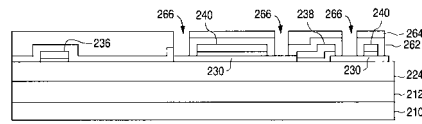
【図11A】



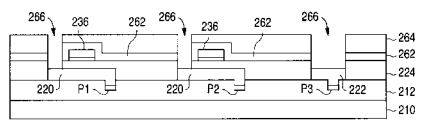
【図11D】



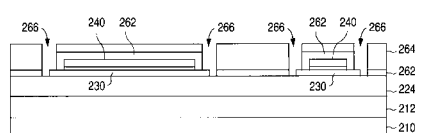
【図11E】



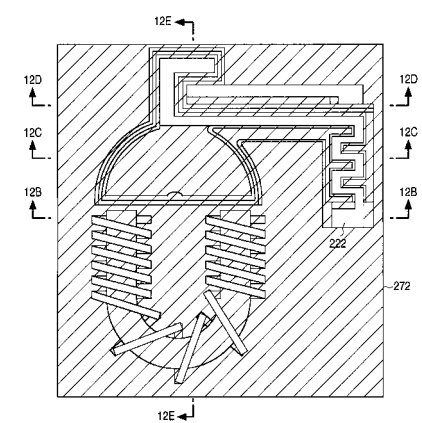
【図11B】



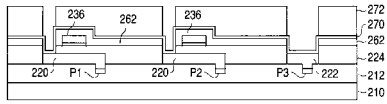
【図11C】



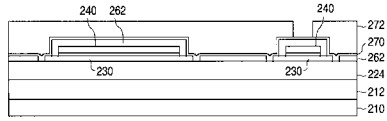
【図12A】



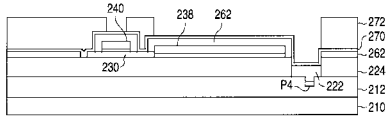
【図12B】



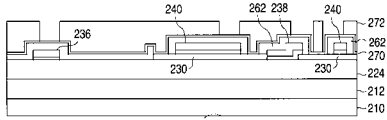
【図12C】



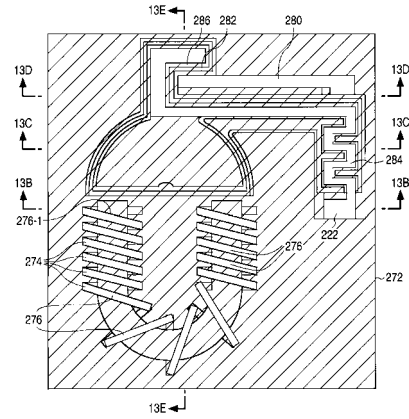
【図12D】



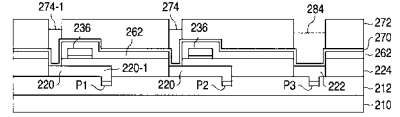
【図12E】



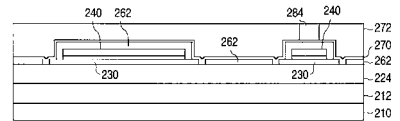
【図13A】



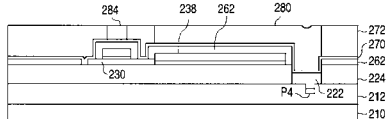
【図13B】



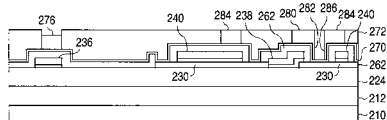
【図13C】



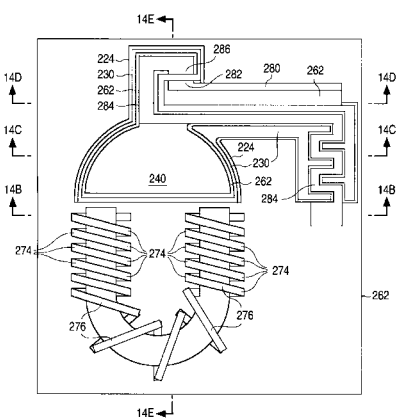
【図13D】



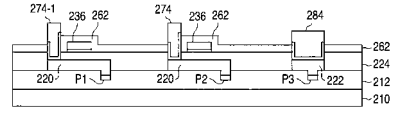
【図13E】



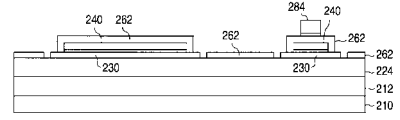
【図14A】



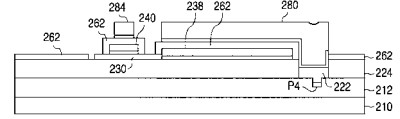
【図14B】



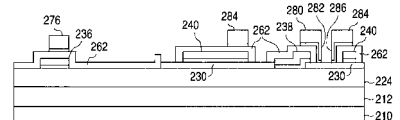
【図14C】



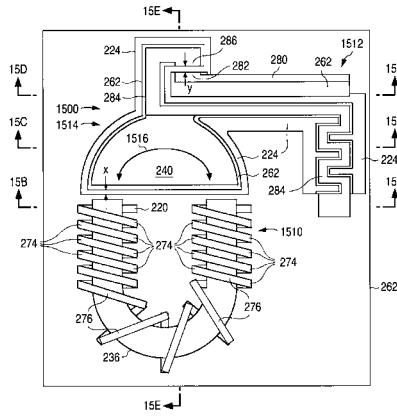
【図14D】



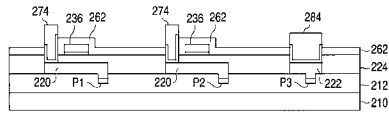
【図14E】



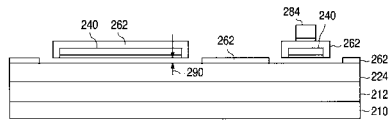
【図15A】



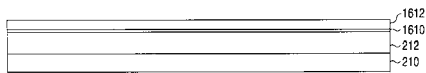
【図15B】



【図15C】



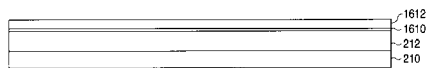
【図16C】



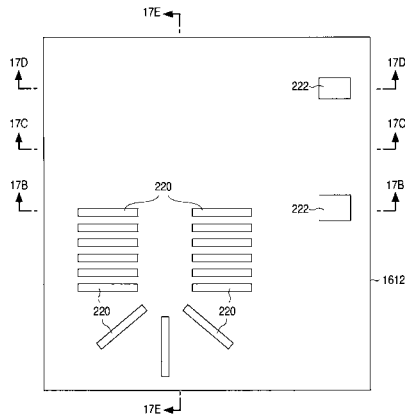
【図16D】



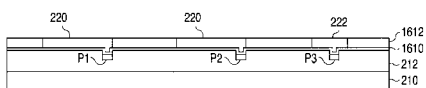
【図16E】



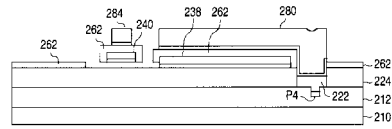
【図17A】




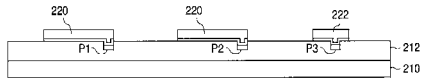
【図17B】




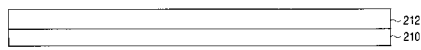
【図15D】




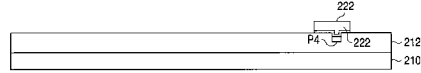
【 18 B】




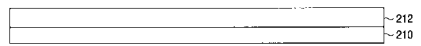
【 18 C】




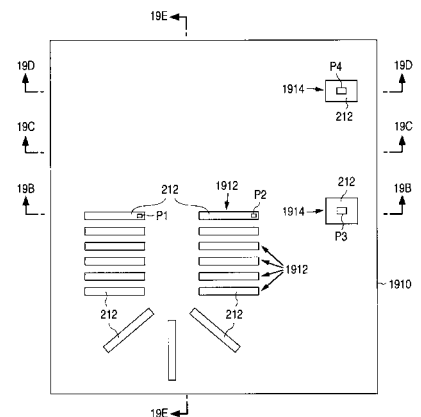
【 18 D】




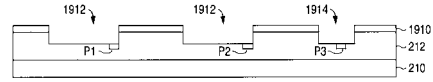
【 18 E】




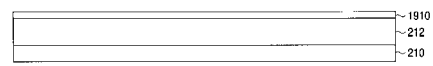
【 19 A】




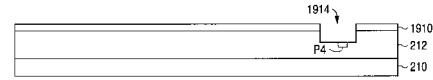
【 19 B】




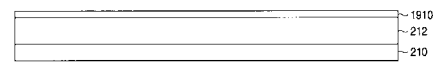
【 19 C】




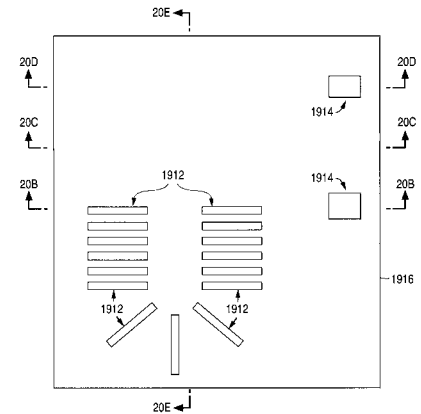
【 19 D】




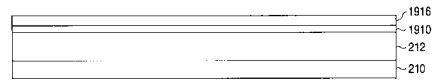
【 19 E】




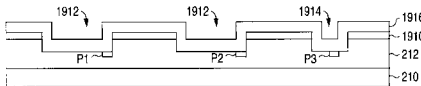
【 20 A】




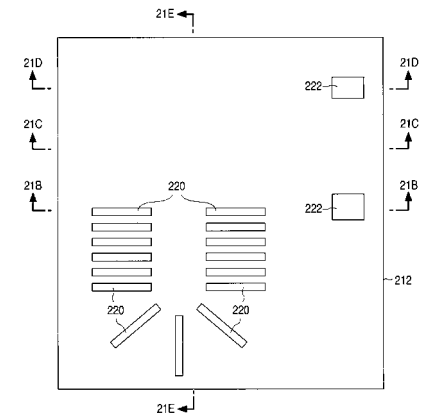
【 20 E】




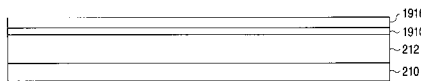
【 20 B】




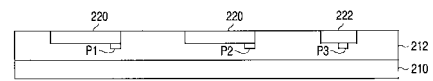
【 21 A】




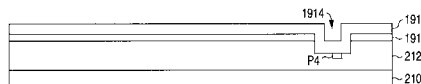
【 20 C】




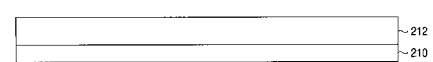
【 21 B】



【 20 D】



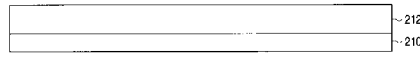
【 21 C】



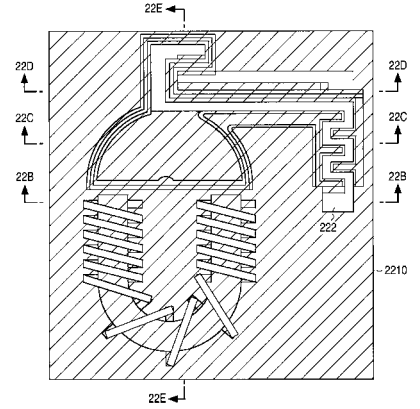
【図 2 1 D】



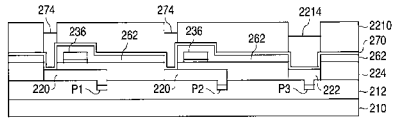
【図 2 1 E】



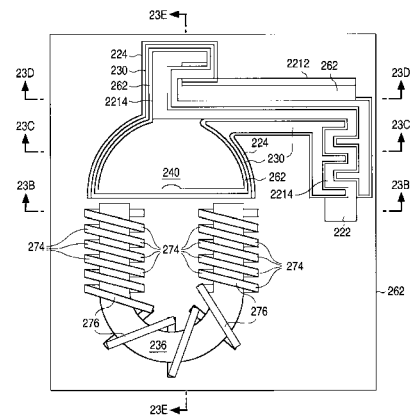
【図 2 2 A】



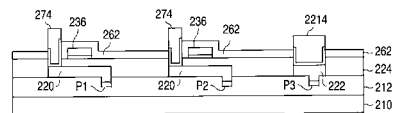
【図 2 2 B】



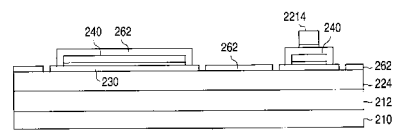
【図 2 3 A】



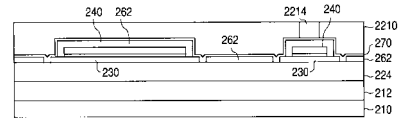
【図 2 3 B】



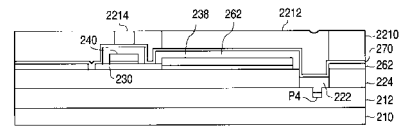
【図 2 3 C】



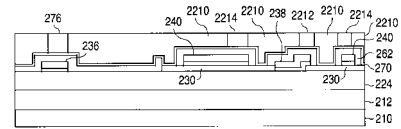
【図 2 2 C】



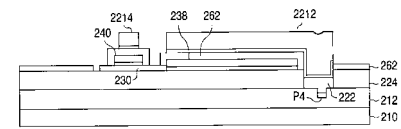
【図 2 2 D】



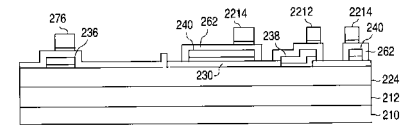
【図 2 2 E】



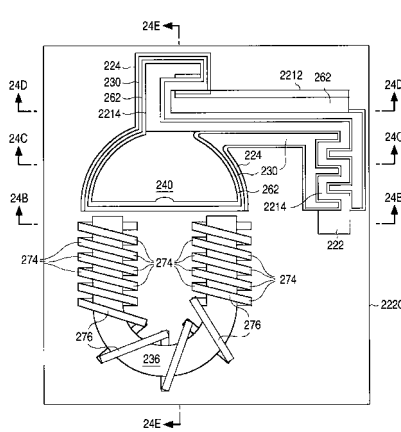
【図 2 3 D】



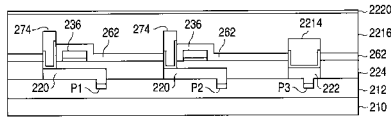
【図 2 3 E】



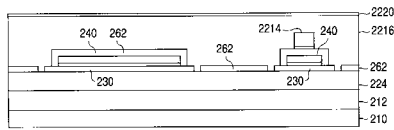
【図 2 4 A】



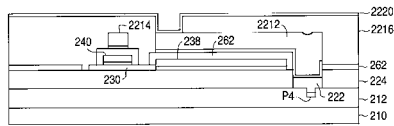
【図 24 B】



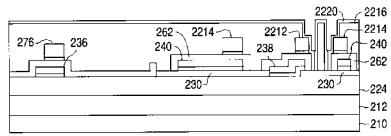
【図 24 C】



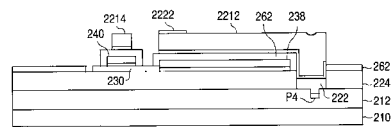
【図 24 D】



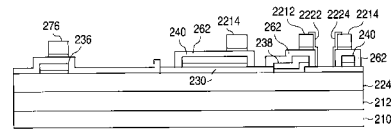
【図 24 E】



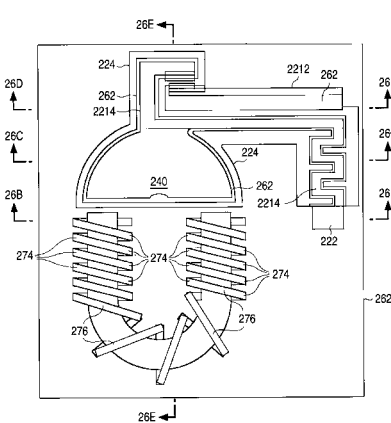
【図 25 D】



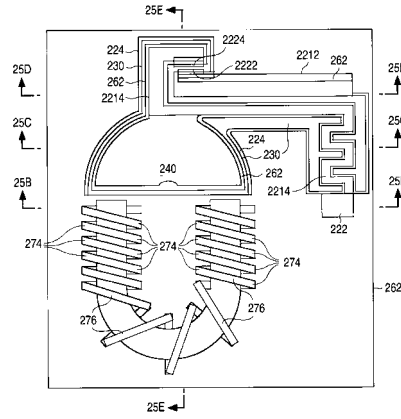
【図 25 E】



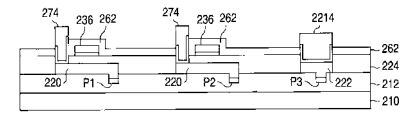
【図 26 A】



【図 25 A】



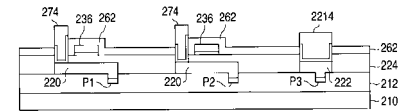
【図 25 B】



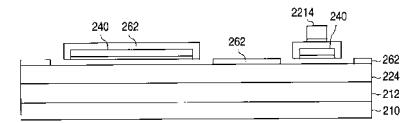
【図 25 C】



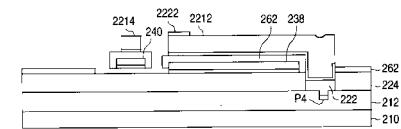
【図 26 B】



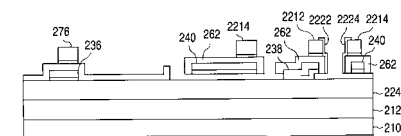
【図 26 C】



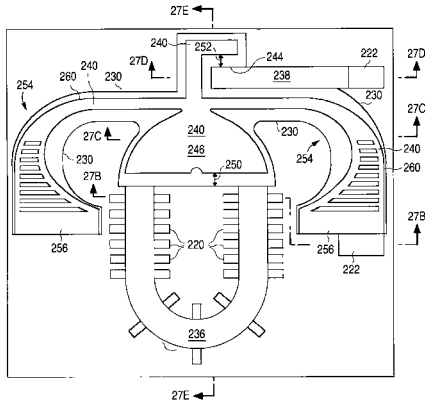
【図 26 D】



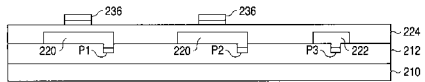
【図 26 E】



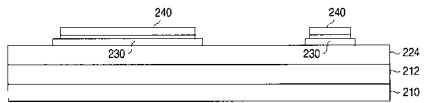
【図 27 A】



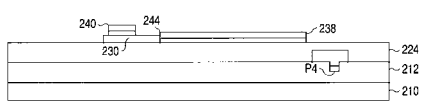
【図 27 B】



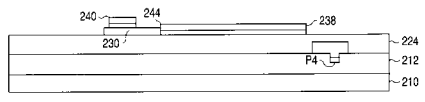
【図 27 C】



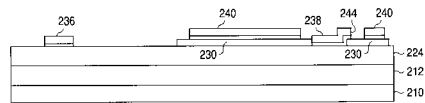
【図 27 D】



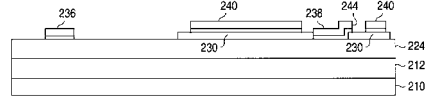
【図 28 D】



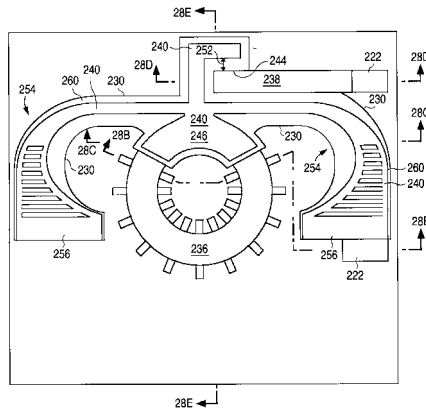
【図 28 E】



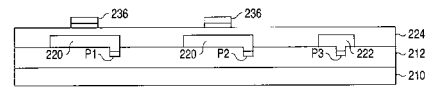
【図 27 E】



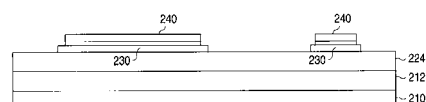
【図 28 A】



【図 28 B】



【図 28 C】



フロントページの続き

審査官 佐藤 吉信

(56)参考文献 特開2003-057572(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01H	50/16
H01H	50/54
H01H	51/00
H01H	51/06
H01H	53/00
H01H	49/00
B81B	3/00