

申請日期	89 年 12 月 13 日
案 號	89126800
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 岩井道記
	國 籍	(4) 日本
	住、居所	(4) 日本國大阪府大阪市阿倍野區長池町二二番二 二號 夏普股份有限公司內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝
訂
線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

日本 1999 年 12 月 20 日 11-360882 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

發明背景

1. 發明領域

本發明與具有薄膜電晶體（以下稱為TFT）所構成電路的半導體裝置及其製造方法相關，舉例而言，本發明與具液晶顯示面板特點之光電裝置相關，與具此光電裝置做為部件的電子設備相關。

要注意的是，此中陳述之半導體裝置，在本說明書中代表上利用半導體特性動作之一般裝置，並且，光電裝置、半導體電路與電子設備皆為半導體裝置。

2. 相關技藝之敘述

近年來，使用半導體薄膜（具約數個至數百奈米等級之厚度）來建構一薄膜電晶體（TFT），並形成於具有絕緣表面之基板上之技術，已引起廣大注意。薄膜電晶體被廣泛應用在電子元件，如IC或光電裝置。尤其是TFT做為影像顯示裝置的開關元件之發展更是快速進行。

典型地，一非晶矽膜、一結晶矽膜（從非晶矽膜藉如雷射光退火之已知方法加以結晶，）等等其他膜係被做為半導體薄膜之材料。更明確地說，使用結晶矽膜為主動層的TFT能具有高電場移動率，因而其電流驅動的能力高，使執行精密加工成為可能並增加像素部分的開口率。

利用此等TFT做為像素之開關元素與驅動電路的主動矩陣液晶顯示裝置，已引起廣大注意。利用不昂貴的玻璃基板，而非昂貴的石英基板，是實現不昂貴與大型螢幕顯示

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (2)

裝置的前提。再者，當考慮玻璃基板的熱阻溫度時，吾人想要製造過程中的最高溫度被設在攝氏600至700度或更低。

然而，大量的鹼金屬，如鈉 (Na) 之雜質離子，或其他雜質含於玻璃基板中，所以，由氧化矽膜、氮化矽膜等形成的基底膜 (阻絕層)，形成於形成 TFTs 的玻璃基板的表面上，如此可避免鹼金屬元素等的雜質離子，穿透進入 TFT 的主動層。

當電壓施於 TFT 之閘電極時，主動層中會有電場形成，藉以玻璃基板中的雜質離子會藉此電場被吸至主動層。結果，若雜質離子穿過基底膜，穿入閘極絕緣膜和主動層，則電氣特性會有變動，造成可靠度的降低。

特別是在頂閘極型的 TFT 中，基底膜的薄膜品質對 TFT 的特性影響深遠，因為通道形成區域與基底膜相接觸。

慣例上，通常使用氮化矽 (SiN_x) 膜與氧化矽 (SiO_x) 膜做為基底膜，雖然已知從氮化矽 (SiN_x) 膜形成的絕緣膜，其阻絕雜質離子的效果很好，但絕緣膜有很多陷阱能階，所以對 TFT 特性有很大影響。另外，氧化矽膜與氮化矽膜比較起來，具有如較寬能隙、較高絕緣性與較低陷阱能階的優點；然而，氧化矽膜的缺點在於它易於吸收濕氣且阻絕雜質離子的效果較低。

除此之外，在使用氮化矽 (SiN_x) 膜與氧化矽 (SiO_x) 膜之分層膜做為基底膜的情況下，已知具有提高 TFT 特性穩定的效果。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

當氮化矽膜與氧化矽膜形成之分層膜在玻璃基板上形成時，必須有兩個薄膜沈積室來專門個別長成這些膜，因為氮化矽膜與氧化矽膜的組成成分是各自不同的。

而且，在使用兩個薄膜沈積室來長成分層膜的情況下，需要運送基板的傳遞時間與加熱基板的加熱時間（基板在運送時會冷卻），這會引起加工時間的增加。

發明概述

本發明在於解決上述問題，所以目標是提供一基底膜的長成方法，經由這個長成方法可得到極佳的生產率與基底膜。

根據本發明的第一型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置包含與基板接觸之絕緣膜與絕緣膜上互相接觸的半導體膜，及在於絕緣膜為氧氮化矽膜，膜中的氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變，所以，到目前為止的TFT特性，使用此半導體膜（與氧氮化矽膜相接觸）做為主動層之TFT，其電氣特性能有相當大之增進。

根據本發明的第二型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置由分層膜組成，其包含與基板接觸之絕緣膜與絕緣膜上互相接觸的半導體膜，及在於絕緣膜為氧氮化矽膜，膜中的氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變，所以，到目前為止的TFT特性，使用此半導體膜（與氧氮化矽膜相接觸）

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (4)

做為主動層之 TFT，其電氣特性能有相當大之增進。

根據本發明的第三型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置包含與基板接觸之絕緣膜與絕緣膜上互相接觸的半導體膜，及在於絕緣膜為氧氮化矽膜，膜中的氮濃度與矽濃度之比值在 0.3 略多與 1.6 略少、氧濃度與矽濃度之比值在 0.1 略多與 1.7 略少的範圍內做持續改變，所以，到目前為止的 TFT 特性，使用此半導體膜（與氧氮化矽膜相接觸）做為主動層之 TFT，其電氣特性能有相當大之增進。

根據本發明的第四型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置由分層膜組成，該分層膜包含與基板接觸之氧氮化矽膜與分層膜上互相接觸的半導體膜，及在於分層膜中的氧氮化矽膜膜層，膜中的氮濃度與矽濃度之比值在 0.3 略多與 1.6 略少的範圍內做持續改變，所以，到目前為止的 TFT 特性，使用此半導體膜（在基底膜上形成，包含有氧氮化矽膜）做為主動層之 TFT，其電氣特性能有相當大之增進。

根據本發明的第五型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置由分層膜組成，該分層膜包含與基板接觸之氧氮化矽膜與分層膜上互相接觸的半導體膜，及在於分層膜中的氧氮化矽膜膜層，膜中的氧濃度與矽濃度之比值在 0.1 略多與 1.7 略少的範圍內做持續改變，所以，到目前為止的 TFT 特性，使用此半導體膜（在基底膜上形成，包含有氧氮化矽膜）做為主動層之 TFT，其電

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(5

氣特性能有相當大之增進。

根據本發明的第六型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置包含與基板接觸之氧氮化矽膜、在氧氮化矽膜上互相接觸的氧化矽膜、在氧化矽膜上互相接觸的半導體膜，氧氮化矽膜膜中的氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變，所以，到目前為止的TFT特性，使用此半導體膜（在基底膜上形成，包含有氧氮化矽膜）做為主動層之TFT，其電氣特性能有相當大之增進。

根據本發明的第七型態，其中提供有具薄膜電晶體之半導體裝置，其特徵在於半導體裝置包含與基板接觸之氧氮化矽膜、在氧氮化矽膜上互相接觸的氧化矽膜、在氧化矽膜上互相接觸的半導體膜，氧氮化矽膜膜中的氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變，所以，到目前為止的TFT特性，使用此半導體膜（在基底膜上形成，包含有氧氮化矽膜）做為主動層之TFT，其電氣特性能有相當大之增進。

根據本發明的第八實例，在本發明第一至第七型態的半導體裝置，其特徵在於氧氮化矽膜中的氮濃度朝半導體膜的那一面持續減少。

根據本發明的第九實例，在本發明第一至第八型態的半導體裝置，其特徵在於氧氮化矽膜中的氧濃度朝半導體膜的一界面持續增加。

再者，為了實現本發明第一至第九型態的任何一個，

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(6)

根據本發明的第十實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內持續改變氣體流量速率，膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第十一實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內，持續改變氣體流量速率，膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第十二實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內持續改變氣體比例，膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第十三實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內持續改變氣體比例，膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第十四實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內持續改變RF輸出，膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第十五實例，其中提供有製造半導體裝置的方法，其特徵在於包括形成氧氮化矽膜之步驟，藉由在既定期間內持續改變RF輸出，膜中氧濃度與矽濃

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第十六實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成氧氮化矽膜和半導體膜之步驟，氧氮化矽膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第十七實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成氧氮化矽膜和半導體膜之步驟，氧氮化矽膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第十八實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成絕緣膜、氧氮化矽膜和半導體膜之步驟，氧氮化矽膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第十九實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成絕緣膜、氧氮化矽膜和半導體膜之步驟，氧氮化矽膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第廿實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成氧氮化矽膜、絕緣膜和半導體膜之步驟，氧氮化矽膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8

中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第廿一實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成氧氮化矽膜、絕緣膜和半導體膜之步驟，氧氮化矽膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第廿二實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成第一絕緣膜、氧氮化矽膜和第二絕緣膜之步驟，氧氮化矽膜中氮濃度與矽濃度之比值在0.3略多與1.6略少的範圍內做持續改變。

再者，根據本發明的第廿三實例，其中提供有製造半導體裝置的方法，其特徵在於包括在相同薄膜沈積室中連續形成第一絕緣膜、氧氮化矽膜、第二絕緣膜和半導體膜之步驟，氧氮化矽膜中氧濃度與矽濃度之比值在0.1略多與1.7略少的範圍內做持續改變。

再者，根據本發明的第廿四實例，在本發明第十至第廿三型態的半導體裝置製造方法，其特徵在於氧氮化矽膜中的氮濃度朝半導體膜的界面持續減少。

更進一步，根據本發明的第廿五實例，在本發明第十至第廿四型態的半導體裝置製造方法，其特徵在於氧氮化矽膜中的氧濃度朝半導體膜的界面持續增加。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (9)

圖式簡單說明

所附圖示中：

圖 1 是根據本發明實施例 1 製程的顯示圖。

圖 2 是根據本發明實施例 2 製程的顯示圖。

圖 3 是根據本發明實施例 3 製程的顯示圖。

圖 4 是根據本發明實施例 4 製程的顯示圖。

圖 5 是根據本發明實施例 5 製程的顯示圖。

圖 6A 至 6C 是根據本發明實施例 6 之 AM-LCD 製程的顯示圖。

圖 7A 至 7C 是根據本發明實施例 6 之 AM-LCD 製程的顯示圖。

圖 8 是根據本發明實施例 6 之 AM-LCD 製程的顯示圖。

圖 9A 至 9B 是根據本發明實施例 6 之 AM-LCD 製程的顯示圖。

圖 10 是根據本發明實施例 6 所顯示的主動矩陣液晶顯示裝置之剖面結構圖。

圖 11 顯示本發明實施例 6 中 AM-LCD 之外觀。

圖 12 是根據本發明實施例 6 之像素部分俯視圖的部分顯示圖。

圖 13A 至 13B 是根據本發明實施例 7 之 AM-LCD 製程的顯示圖。

圖 14A 至 14B 是根據本發明實施例 7 之 AM-LCD 製程的顯示圖。

圖 15A 至 15B 是根據本發明實施例 8 之 AM-LCD 製程的顯示圖。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

示圖。

圖 16A 至 16F 顯示本發明實施例 9 之電子設備例之視圖。

圖 17A 至 17D 顯示本發明實施例 9 之電子設備例之視圖。

圖 18A 至 18C 顯示本發明實施例 9 之電子設備例之視圖，
且

圖 19 是根據本發明實施例 1 製造裝置例的顯示圖。

主要元件對照表

11	基板
12	氧化氮矽膜
13	半導體膜
21	基板
22	第一絕緣膜
23	氧化氮矽膜
24	半導體膜
31	基板
32	氧化氮矽膜
33	第二絕緣膜
34	半導體膜
41	基板
42	第一絕緣膜
43	氧化氮矽膜
44	第二絕緣膜
45	半導體膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (11)

- 51 基板
- 52 第一絕緣膜
- 53 氧化氮矽膜
- 54 第二絕緣膜
- 55 氧化矽膜
- 56 半導體膜
- 101 基板
- 102 基底膜
- 103 半導體膜
- 104 半導體膜
- 105 半導體膜
- 106 閘極絕緣膜
- 107 防蝕遮罩
- 108 防蝕遮罩
- 109 防蝕遮罩
- 110 防蝕遮罩
- 111 防蝕遮罩
- 112 第二雜質區域
- 113 第二雜質區域
- 114 第二雜質區域
- 115 第二雜質區域
- 116 第二雜質區域
- 117 第一傳導層
- 118 防蝕遮罩

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12

- 119 防蝕遮罩
- 120 防蝕遮罩
- 121 防蝕遮罩
- 122 防蝕遮罩
- 123 防蝕遮罩
- 124 閘極電極
- 125 第一傳導層
- 126 閘極佈線
- 127 閘極匯流排線
- 128 閘極匯流排線
- 129 第一傳導層
- 130 第三雜質區域
- 131 第三雜質區域
- 132 防蝕遮罩
- 133 防蝕遮罩
- 134 防蝕遮罩
- 135 防蝕遮罩
- 136 防蝕遮罩
- 137 防蝕遮罩
- 138 防蝕遮罩
- 139 閘極電極
- 140 閘極電極
- 141 閘極電極
- 142 電容電極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (13)

- 143 防蝕遮罩
- 144 防蝕遮罩
- 145 防蝕遮罩
- 146 防蝕遮罩
- 147 防蝕遮罩
- 148 防蝕遮罩
- 149 防蝕遮罩
- 150 第一雜質區域
- 151 第一雜質區域
- 152 第一雜質區域
- 153 第一雜質區域
- 154 第一雜質區域
- 155 第一內層絕緣膜
- 156 第一內層絕緣膜
- 157 源極電極
- 158 源極電極
- 159 源極電極
- 160 汲極電極
- 161 汲極電極
- 162 通道形成區域
- 163 第三雜質區域 (源極)
- 164 第三雜質區域 (汲極)
- 165 通道形成區域
- 166a 第二雜質區域 (LDD區域)

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (14

- 166b 第二雜質區域 (LDD區域)
- 167a 第二雜質區域 (LDD區域)
- 167b 第二雜質區域 (LDD區域)
- 168 第一雜質區域 (源極)
- 169 第一雜質區域 (汲極)
- 170 通道形成區域
- 171 通道形成區域
- 172a 第二雜質區域 (LDD區域)
- 172b 第二雜質區域 (LDD區域)
- 173a 第二雜質區域 (LDD區域)
- 173b 第二雜質區域 (LDD區域)
- 174a 第二雜質區域 (LDD區域)
- 174b 第二雜質區域 (LDD區域)
- 175a 第二雜質區域 (LDD區域)
- 175b 第二雜質區域 (LDD區域)
- 176 第一雜質區域 (源極)
- 177 第一雜質區域 (汲極)
- 178 低濃度雜質區域
- 179 鈍化膜
- 180 第二夾層絕緣膜
- 181 第三夾層絕緣膜
- 182 像素電極
- 183 配向膜
- 184 相反面基板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

185	透 明 傳 導 膜
186	配 向 膜
187	液 晶 材 料
600	像 素 TFT
601	像 素 部 分
602	掃 瞄 (閘 極) 線 驅 動 電 路
603	訊 號 (源 極) 線 驅 動 電 路
604	邏 輯 電 路
605	閘 極 佈 線
606	源 極 佈 線
607	像 素 電 極
608	儲 存 電 容
1201	半 導 體 層
1202	閘 極 電 極
1204	閘 極 佈 線
1205	像 素 部 分
1206	像 素 電 極
1207	儲 存 電 容
1301	基 板
1302	基 底 膜
1303	非 晶 矽 膜
1304	鎳 含 括 層
1305	結 晶 矽 膜
1401	玻 璃 基 板

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

- | | |
|------|--------|
| 1402 | 基底膜 |
| 1403 | 非晶矽膜 |
| 1404 | 氧化矽膜 |
| 1405 | 開放部分 |
| 1406 | 含鎳層 |
| 1407 | 非晶矽膜 |
| 1502 | 基底膜 |
| 1503 | 非晶矽膜 |
| 1504 | 氧化矽膜 |
| 1505 | 區域 |
| 2001 | 主體 |
| 2002 | 影像輸入部分 |
| 2003 | 顯示部分 |
| 2004 | 鍵盤 |
| 2101 | 主體 |
| 2102 | 顯示部分 |
| 2103 | 音訊輸入部分 |
| 2104 | 操作開關 |
| 2105 | 電池 |
| 2106 | 影像接收部分 |
| 2201 | 主體 |
| 2202 | 相機部分 |
| 2203 | 影像接收部分 |
| 2204 | 操作開關 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

- | | |
|------|--------|
| 2205 | 顯示部分 |
| 2301 | 主體 |
| 2302 | 顯示部分 |
| 2303 | 臂桿部分 |
| 2401 | 主體 |
| 2402 | 顯示部分 |
| 2403 | 揚聲器部分 |
| 2404 | 記錄媒體 |
| 2405 | 操作開關 |
| 2501 | 主體 |
| 2502 | 顯示部分 |
| 2503 | 接目鏡部分 |
| 2504 | 操作開關 |
| 2601 | 投影系統 |
| 2602 | 螢幕 |
| 2701 | 主體 |
| 2702 | 投影系統 |
| 2703 | 反射鏡 |
| 2704 | 螢幕 |
| 2801 | 光學光源系統 |
| 2802 | 反射鏡 |
| 2803 | 二色性鏡 |
| 2804 | 反射鏡 |
| 2805 | 反射鏡 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (18)

- | | |
|------|---------------|
| 2806 | 反 射 鏡 |
| 2807 | 稜 鏡 |
| 2808 | 液 晶 顯 示 裝 置 |
| 2809 | 相 位 區 分 板 |
| 2810 | 投 影 光 學 系 統 |
| 2811 | 反 射 器 |
| 2812 | 光 源 |
| 2813 | 透 鏡 陣 列 |
| 2814 | 透 鏡 陣 列 |
| 2815 | 光 極 化 轉 換 元 件 |
| 2816 | 聚 光 鏡 |
| 2901 | 主 體 |
| 2902 | 音 訊 輸 出 部 分 |
| 2903 | 音 訊 輸 入 部 分 |
| 2904 | 顯 示 部 分 |
| 2905 | 操 作 開 關 |
| 2906 | 天 線 |
| 3001 | 主 體 |
| 3002 | 顯 示 部 分 |
| 3003 | 顯 示 部 分 |
| 3004 | 記 錄 媒 體 |
| 3005 | 操 作 開 關 |
| 3006 | 天 線 |
| 3101 | 主 體 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

3102	支撐座
3103	顯示部分
1011	主體
1012	真空隔絕室
1013	真空隔絕室
1014	沈積室
1015	沈積室
1016	閘門閥
1017	閘門閥
1018	閘門閥
1019	閘門閥
1020	自動手臂
1021	卡式盒
1022	卡式盒

較佳實施例之詳細說明

以下將闡明本發明之實施例方法。

本發明將提供氧氮化矽膜和其製造方法，膜中氮濃度與矽濃度之比值，或是氧濃度與矽濃度之比值，有一連續改變。

更具體的說，本發明氧氮化矽膜中氮濃度與矽濃度之比值，在0.3或略多與1.6或略少的範圍內做持續改變。要注意是，最好是與半導體膜接觸形成的氧氮化矽膜中，氮濃度朝半導體膜的界面持續減少。如果絕緣層中的氮濃度很

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

高，則會因大量的固定電荷使其絕緣特性降低。所以，半導體膜與絕緣膜接觸形成，使得當TFT使用此半導體膜做為主動層時，有助於在氧氮化矽膜與主動層界面形成缺陷能階。

再者，本發明氧氮化矽膜中氧濃度與矽濃度之比值，在0.1或略多與1.7或略少的範圍內做持續改變，要注意是，最好是與半導體膜接觸形成的氧氮化矽膜中，氧濃度朝半導體膜的界面持續增加。

本發明所形成氧氮化矽膜的濃度比值持續變化，因而氧氮化矽膜具有跟氮化矽膜與氧化矽膜形成的分層膜一樣的功能；本質上，因為是在相同的反應室中形成，除了能夠降低由於污染或基板運送時所引起的不均勻外，與傳統在個別反應室中形成分層膜的方式比較起來，伴隨生產率的提升，生產批次間與基板間的不均勻性也能降低。

本發明所形成氧氮化矽膜，藉由減輕因基板收縮的影響，在阻絕雜質和提升熱應力抵抗也有效果。

在氮化矽膜與氧化矽膜形成的分層膜中，由於發展於膜間之界面的應力，會有膜剝離的問題存在。然而，本發明所形成的氧氮化矽膜是單層，所以不存在一界面。因而，如膜剝離等的缺點（因發展該界面中之應力）不會發生。

CVD方法，如電漿CVD、低壓CVD與ECR CVD，可用來形成本發明的氧氮化矽膜。並且，本發明的氧氮化矽膜之特徵在於它是在單一膜沈積室中形成；在氧氮化矽膜中，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

矽、氧、氮及氫的成分比是藉由調節來源氣體的流量速率、基板溫度、壓力、RF功率與電極間距加以控制；來源氣體使用 SiH_4 、 N_2O 與 NH_3 。並且， N_2 可加入這些來源氣體中。可使用 Si_2H_6 （乙矽烷）取代 SiH_4 （甲矽烷）做為矽來源。 NH_3 是為補充 N_2O 的氮化效果，所以氧氮化矽膜的氮濃度能因摻雜 NH_3 而變得更高。也可使用 N_2O 取代 NH_3 ，來作為是氧來源。而且， O_2 或 O_3 都可做為氧來源。

注意使用 CVD 方法來形成氧氮化矽膜的情況中，成分中不只包括矽、氧及氮，同時也含氫，於包含於成份中之來源氣體中。

與基板接觸的基底膜形成為一積層結構，所以在使用本發明氧氮化矽膜作為其中之至少一層時，就能實現膜本身之間的應力鬆弛並改良膜間之黏附。

例如，當本發明之氧氮化矽膜如圖 2 顯示與半導體膜接觸時，絕緣膜（形成在本發明之氧氮化矽膜下）與半導體膜間的應力鬆弛與黏附就能獲得改進。

另外，如圖 3 所示，在本發明之氧氮化矽膜與基板接觸的情形下，形成在本發明之氧氮化矽膜上之絕緣膜與基板間的應力鬆弛與黏附就能獲得改進。

注意圖 4 與圖 5 中，本發明之氧氮化矽膜與絕緣膜能隨意組合。

具有矽為主成分的氧化矽膜或氮化矽膜可被做為上述之絕緣膜，另外，CVD 方法如電漿 CVD、低壓 CVD 與 ECR CVD，可使用做為這些膜的薄膜沈積方法。形成氧化矽膜的

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (22

來源氣體中， SiH_4 （甲矽烷）或 Si_2H_6 （乙矽烷）可做為矽來源，而 O_2 ， O_3 或 N_2O 可做為氧來源。

常見的氧氮化矽膜也可做為上述之絕緣膜。要注意的是在常見的氧氮化矽膜中，膜中的氮濃度或氧濃度在膜厚的方向是大略均勻的，故無成分梯度存在。所以與本發明之氧氮化矽膜完全不同。

例如，如圖3所示，常用氧氮化矽膜可以使用作為絕緣膜，以在基板上形成一積層，其係由本發明之氧氮化矽膜及常用氧氮化矽膜構成。

再者，如圖4所示，常見的氧氮化矽膜可做為第一絕緣膜與第二絕緣膜，並在基板上形成一積層，其順序為第一氧氮化矽膜、本發明之氧氮化矽膜與第二氧氮化矽膜。並且，氧氮化矽膜能隨意組合如圖5所示。

半導體膜與從上述本發明氧氮化矽膜而來的基底膜接觸形成，或者，與從包含至少一層本發明氧氮化矽膜之積層結構而來的基底膜接觸形成。

在本發明中，半導體膜是一非單晶半導體膜、非晶半導體膜、具微小晶體之非晶半導體膜、及結晶半導體膜。結晶半導體膜是具有結晶性的半導體膜，例如，微結晶半導體膜與多結晶半導體膜。而且，矽、鍺、鍺化矽、複合半導體膜等都能做為半導體膜。對於非晶半導體膜、具微小晶體半導體膜、形成微結晶半導體膜中，較理想的作法是經由熱處理與雷射照射來改進這些膜的結晶性，以做為TFT的主動層。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(23

再者，爲了避免運送時的基板污染，基底膜連續形成上述的半導體膜是較佳的。絕緣膜與主動層的界面污染能藉連續形成這些薄膜來加以避免，來達到易於控制TFT之特性；除此，藉連續形成半導體膜與基底膜，處理時間能夠縮短，因而提高生產率。

所以，到目前爲止的TFT特性，使用形成在基底膜上的半導體膜有可能使TFT的電氣特性有顯著進步，半導體膜包含上述本發明氧氮化矽膜做爲主動層。

以下，關於本發明採用上述結構的實施例將做仔細介紹。

【實施例1】

將要解釋利用本發明之氧氮化矽膜與半導體膜的製造過程（實施例1中爲結晶矽膜），參照圖1，實施例1顯示如下。

首先，氧氮化矽膜12形成於基板11之上，膜中氮濃度與矽濃度之比值或是氧濃度與矽濃度之比值做持續改變。

實施例1中使用薄片饋送型電漿CVD裝置設備，如圖19顯示，其係由基板傳送室1011、真空隔絕室1012與1013、第一薄膜沈積室1014、第二薄膜沈積室1015、閘門閥1016至1019等所組成。

基板11先置於真空隔絕室1023的卡式盒1021上。

其次，基板11傳送至第一薄膜沈積室1014，使基板加熱，讓基板溫度約320度。基板11在傳送至第一薄膜沈積室

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (24

1014之前，可先由預熱室加熱。

氧氮化矽膜接著形成膜厚50奈米在基板上。第一薄膜沈積的條件設定如下：SiH₄氣體的引進量大約設在80 sccm，N₂O氣體的引進量大約設在200 sccm，NH₃氣體的引進量大約設在720 sccm，室內的壓力約設在1.0托耳，輸入的RF功率約設在1500瓦，然後，這些條件在既定期間內連續改變，使得它們從第一薄膜沈積的條件改變至第二薄膜沈積的條件。

注意第二薄膜沈積的條件如下：基板溫度設在320度，SiH₄氣體的引進量大約設在30 sccm，N₂O氣體的引進量大約設在3000 sccm，室內的壓力約設在1.0托耳，輸入的RF功率約設在500瓦。

因而得到氧氮化矽膜12中，氮濃度與矽濃度之比值或是氧濃度與矽濃度之比值做持續改變。氧氮化矽膜12在膜中有成分梯度，所以氮朝基板的界面持續增加。

在第一薄膜沈積室1014中的氣體被抽真空或由惰氣如N₂置換之後，基板之後經由基板傳送室傳送至第二薄膜沈積室1015。

隨後，於第二薄膜沈積室105中所形成之非晶矽膜即一半導體膜13係被形成與氧氮化矽12接觸。

在實施例1中，因為有可能用相同的薄膜沈積方法來形成氧氮化矽膜12與半導體膜，所以兩種膜可在相同室中連續形成，由於採用連續薄膜沈積，能夠避免氧氮化矽膜12形成後的基板運送期間的污染。結果，所製造的TFTs之特

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(25

性不規則性就能降低。

非晶矽膜長於其上的基板，經由基板傳送室1011傳送至真空隔絕室1012，且安置在卡式盒1022上。

之後，採用已知的結晶技術在基板上形成一結晶半導體膜，其上形成有積層之氧氮化矽膜12與非晶半導體膜。

已知技術可用來作為形成TFT之其餘製程。

【實施例2】

將要解釋利用本發明之氧氮化矽膜與半導體膜的製造過程（實施例2中為結晶矽膜），參照圖2，實施例2顯示如下。

首先，在基板21上形成第一絕緣膜22之後，氧氮化矽膜12（第二絕緣膜）中之氮濃度與矽濃度之比值或是氧濃度與矽濃度之比值做持續改變。

第一絕緣膜22（此通稱使用在本說明書中，意味氧化矽膜、氮化矽膜、或氧氮化矽膜）使用電漿CVD或濺鍍法，形成於基板21上並與其接觸，膜厚10至400奈米間。

再者，形成第一絕緣膜22之後可採用熱處理。

其次，與實施例1類似，條件在既定期間內連續改變，使得它們從第一薄膜沈積的條件改變至第二薄膜沈積的條件，以形成氧氮化矽膜23。

在實施例2中，因為有可能用相同的薄膜沈積方法來形成第一絕緣膜22與氧氮化矽膜23，所以兩種膜可在相同室中連續形成。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (26)

與實施例1類似，於此從非晶矽膜形成的半導體膜24再被形成與氧氮化矽膜23相接觸。

再者，因為有可能用此處相同的薄膜沈積方法，來形成氧氮化矽膜23與半導體膜，所以兩種膜可在相同室中連續形成，形成氧氮化矽膜23之後，在基板傳送的期間內，基板不曝露至外在環境中，有可能避免表面的污染。結果，所製造的TFT之特性不規則性就能降低。

之後，採用已知的結晶技術在基板上形成一結晶半導體膜，其上形成有氧氮化矽膜23與非晶半導體膜所構成之積層。

已知技術可用來作為來形成TFT之其餘製程。

【實施例3】

將要解釋利用本發明之氧氮化矽膜與半導體膜的製程（實施例3中為結晶矽膜）。參照圖3，實施例3顯示如下。

首先，在形成氧氮化矽膜32（第一絕緣膜）於基板31上之後，其膜中之氮濃度與矽濃度之比值或是氧濃度與矽濃度之比值做持續改變，第二絕緣膜35在其上形成，然後半導體膜34再於其上形成。

與實施例1類似，條件在既定期間內連續改變，從第一薄膜沈積的條件改變至第二薄膜沈積的條件，以形成與基板接觸之氧氮化矽膜32。

其次，做為第二絕緣膜33之氧化矽膜形成於氧氮化矽膜32上。第二絕緣膜33（此通稱使用在本說明書中，表示

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(27

氧化矽膜、氮化矽膜、或氧氮化矽膜)使用電漿CVD或濺鍍法形成有10至400奈米間之膜厚。

再者，形成第二絕緣膜33之後，可執行熱處理。

在實施例3中，因為有可能用相同的薄膜沈積方法，來形成第二絕緣膜33與氧氮化矽膜32，所以兩種膜可在相同室中連續形成。

從此處非晶矽膜形成的半導體膜隨後形成並與氧化矽膜相接觸。

再者，因為有可能用此處相同的薄膜沈積方法，來形成氧氮化矽膜32與半導體膜34，所以兩種膜可在相同室中連續形成。形成氧氮化矽膜32之後，有可能藉由在基板傳送的期間內，基板不暴露至外在環境，而防止表面的污染等。結果，所製造的TFT之特性不規則性就能降低。

之後，採用已知的結晶技術，以在基板上形成一結晶半導體膜，其上形成有氧氮化矽膜32、第二絕緣膜33與非晶半導體膜形成於其上之積層。

已知技術可用來作為形成TFT之其餘製程。

【實施例4】

將要解釋利用本發明之氧氮化矽膜與半導體膜的製程(實施例4中為結晶矽膜)。參照圖4，實施例4顯示如下。

首先，第一絕緣膜42係由氧氮化矽膜形成，於薄膜沈積的第一條件下，在基板41上長至50奈米之厚度。

薄膜沈積的第一條件如下：基板溫度設在320度， SiH_4

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (28)

氣體 的 引 進 量 大 約 設 在 80 sccm， N_2O 氣 體 的 引 進 量 大 約 設 在 200 sccm， NH_3 氣 體 的 引 進 量 大 約 設 在 720 sccm，室 內 的 壓 力 約 設 在 1.0 托 耳，輸 入 的 RF 功 率 約 設 在 1500 瓦。

然 後，不 將 RF 功 率 設 為 零，壓 力 值、氣 體 流 量 速 率 與 RF 輸 出 做 持 續 改 變，直 到 到 達 薄 膜 沈 積 第 二 條 件 的 顯 示 值 為 止，藉 以 形 成 氧 氮 化 矽 膜 43。氧 氮 化 矽 膜 43 中，氮 濃 度 與 矽 濃 度 之 比 值 或 是 氧 濃 度 與 矽 濃 度 之 比 值 做 持 續 改 變。雖 然 此 持 續 改 變 的 發 生 時 間 可 適 當 地 決 定，但 實 施 例 4 中 設 為 10 秒。

薄 膜 沈 積 的 第 二 條 件 如 下：基 板 溫 度 設 在 320 度， SiH_4 氣 體 的 引 進 量 大 約 設 在 30 sccm， N_2O 氣 體 的 引 進 量 大 約 設 在 3000 sccm，室 內 的 壓 力 約 設 在 1.0 托 耳，輸 入 的 RF 功 率 約 設 在 500 瓦。

一 第 二 絕 緣 膜 44 隨 後 在 薄 膜 沈 積 的 第 二 條 件 下 形 成，而 不 必 將 RF 功 率 設 為 零。此 第 二 絕 緣 膜 44 為 長 至 厚 度 100 奈 米 之 氧 氮 化 矽 膜。

然 後，在 此 處 為 非 晶 矽 膜 之 半 導 體 膜 45 係 形 成 於 第 二 絕 緣 膜 44 之 上 並 與 其 接 觸。

再 者，因 為 有 可 能 用 相 同 的 薄 膜 沈 積 方 法，來 形 成 第 二 絕 緣 膜 44 與 半 導 體 膜 45，所 以 兩 種 膜 可 在 相 同 室 中 連 續 形 成。形 成 第 二 絕 緣 膜 44 之 後，有 可 能 在 基 板 傳 送 的 期 間 內，藉 由 將 基 板 不 曝 露 至 外 在 環 境，而 防 止 表 面 的 污 染。結 果，所 製 造 的 TFT 之 特 性 不 規 則 性 就 能 降 低。

之 後，執 行 已 知 的 結 晶 技 術 在 基 板 上，形 成 一 結 晶 半

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (29)

導體膜，其上形成第一絕緣膜42、氧氮化矽膜32、第二絕緣膜44與非晶半導體膜形成於其上之積層。

已知技術可用來作為形成TFT之其餘製程。

【實施例5】

將要解釋利用本發明之氧氮化矽膜與半導體膜的製造過程（實施例5中為結晶矽膜）。參照圖5，實施例5顯示如下。

首先，根據實施例4之製程，第一絕緣膜52、氧氮化矽膜53與第二絕緣膜54形成於基板51上。因為這些膜的形成的製程與實施例4相同，所以此處省略其中的說明。

得到第二絕緣膜54後，使用電加熱爐，將基板施以氮氣氮640度4小時之熱處理。經由此熱處理可得到熱穩定性。

其後，用TEOS作為來源材料，以電漿CVD形成氧化矽膜55至20奈米之膜厚度。注意，可能形成氧氮化矽膜而非氧化矽膜。

然後，一為非晶矽膜之半導體膜56係形成於氧化矽膜55之上並與其接觸。

再者，因為有可能用相同的薄膜沈積方法，來形成氧化矽膜55與半導體膜56，所以，兩種膜可在相同室中連續形成。形成氧化矽膜55之後，有可能在基板傳送的期間內，藉由基板不暴露至外在環境中，而防止表面的污染，其結果，所製造的TFT之特性不規則性就能降低。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (30)

之後，執行已知的結晶技術在基板上，形成一結晶半導體膜，其上形成有第一絕緣膜52、氮化矽膜53、第二絕緣膜54、氧化矽膜55與非晶半導體膜形成其上之積層。

已知技術可用來作為形成TFT之其餘製程。

【實施例6】

在此實施例中，將參考圖6至12，描述本發明實施例應用於主動矩陣液晶顯示裝置的情形。

圖6A為剖面圖，參考數字101顯示一絕緣基板，例如使用Corning公司製造的1737玻璃基板。在玻璃基板上，一基底膜102及一非晶半導體膜103形成為一積層膜，基底膜是由氮或氧成分呈持續改變的氮化矽膜所103組成。上述任一實施例1至5均可以做為形成積層膜的一方法。在實施例6中，使用實施例1所顯示的方法來形成厚度200奈米的基底膜與厚度50奈米的非晶矽膜。

之後，較佳作法是依非晶矽膜內含的氫數量，將非晶矽膜在400至500度加熱數小時，以完成去氫處理，使氫含量為5 atom%或更低，然後執行結晶步驟。

至於，非晶矽膜的結晶步驟，可使用眾所周知的雷射結晶法或熱結晶法。在此實施例中，是將脈衝振盪型KrF準分子雷射光作線性聚焦並照射至非晶矽膜，以形成結晶矽膜。

如此形成的結晶矽膜使用第一光罩做成圖案，形成島狀半導體層103，104與105。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (31)

注意，結晶矽膜從非晶矽膜形成，為本實施例中的島狀半導體層，然而，但也可使用微晶矽膜，或者可直接形成結晶矽膜。

之後，含氧化矽或氮化矽為主成分的閘極絕緣膜106係被形成以覆蓋島狀半導體層103，104與105。做為閘極絕緣膜106，可使用 N_2O 與 SiH_4 為來源材料，以電漿CVD法形成的氧氮化矽膜，厚度為10至200奈米，最好為50至150奈米，此處形成的膜厚度為100奈米（圖6A）。

然後，覆蓋半導體層103的通道形成區域之防蝕遮罩107，108，109，110與111及半導體層104與105係經第二光罩加以形成。此時，防蝕遮罩109也可在佈線的地方形成。

然後，進行加入雜質元素以產生n型第二雜質區域的步驟。此處，使用磷並且施以 PH_3 離子摻雜的方法。在此步驟中，為了經由閘極絕緣膜106添加磷到下方半導體層的目的，一加速電壓設定高達65 KeV。較佳作法是加入半導體層的磷濃度值設在 1×10^{16} 至 1×10^{19} atoms/cm³範圍，此處為 1×10^{18} atoms/cm³。然後，形成了加入磷於半導體層的區域112、113、114、115與116。此處，加入磷的區域的一部份被作成第二雜質區域，作動為LDD區域（圖6B）。

之後，移除防蝕遮罩，並於整個基板上形成第一傳導層117。一含從Ta，Ti，Mo與W選出之一元素的傳導材料被使用做為第一傳導層117。適當的第一傳導層117形成厚度為100至1000奈米，較佳為150至400奈米。在此實施例中，Ta由濺鍍法形成（圖6C）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (32)

接著，防蝕遮罩 118、119、120、121、122 與 123 用第三光罩形成。第四光罩是做為形成 p 通道 TFT 的閘極電極、CMOS 電路與像素部分的閘極佈線、閘極匯流排線。因為 n 通道 TFT 的閘極電極在之後的步驟形成，所以形成防蝕遮罩 119 與 123 使得第一傳導層 117 維持在半導體層 104 的整個表面上。

第一傳導層的不需要部分由乾蝕刻方法移除，Ta 蝕刻用 CF_4 與 O_2 之混合氣體。然後，形成閘極電極 124、閘極佈線 126 與 128、閘極匯流排線 127。

當防蝕遮罩 118、119、120、121、122 與 123 被保持原狀之同時，執行了將 p 型之第三雜質元素加至予以形成 p 通道 TFT 的半導體層 103 的一部份的摻雜步驟。在此實施例中，使用硼做為雜質元素，並以離子摻雜方法用 B_2H_6 來加入。且在此例中，加速電壓為 80 keV，硼的加入濃度為 2×10^{20} atoms/cm³，如圖 7A 所示，形成了加入高濃度硼的第三雜質區域 130 與 131。

圖 7A 中的防蝕遮罩移除後，用第四光罩來形成防蝕遮罩 132、133、134、135、136、137 與 138，第四光罩是用以形成 n 通道 TFT 的閘極電極，且閘極電極 139、140、141 與電容電極 142 用乾蝕刻方法形成。此時，閘極電極 139、140、141 被作成與第二雜質區域 112、113、114、115 與 116 之部分重疊（圖 7B）。

防蝕遮罩移除後，形成新的防蝕遮罩 143、144、145、146、147、148 與 149。防蝕遮罩 144、147 與 148 被形成以覆

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (33)

蓋 n 通道 TFT 之閘極電極 139、140 與 141 與部分之第二雜質區域。防蝕遮罩 144，147 與 148 決定 LDD 區域的偏移量。

然後，執行 n 型雜質元素的摻雜步驟，以形成第一雜質區域。形成變為源極區域的第一雜質區域 151 與 152，與變成汲極區域的第一雜質區域 150，153 與 154。此處，步驟之執行是用 PH_3 的離子摻雜方法。在此步驟中，為了經由閘極絕緣膜 106 添加磷到膜下方之半導體層的目的，加速電壓設定高達 80 KeV。此區域中的磷濃度與之前 n 型第一雜質元素摻雜步驟相比為高，較佳作法是濃度設在 1×10^{19} 至 1×10^{21} atoms/cm³ 範圍，此處為 1×10^{20} atoms/cm³ (圖 7C)。

完成圖 7C 的步驟後，進行形成第一夾層絕緣膜 155 與 156 的步驟。首先，形成氮化矽膜 155 為下方層，厚度為 50 奈米，氮化矽膜 155 用電漿 CVD 方法製成，條件為引進 SiH_4 5 SCCM， NH_3 40 SCCM， N_2 100 SCCM，壓力為 0.7 托耳，並施加 300 瓦的高頻功率。隨後，第一夾層絕緣膜 156 做為上方層，方法是在引進 500 SCCM 的 TEOS 與 50 SCCM 的 O_2 、壓力為 1 托耳，並施加 200 瓦的高頻功率條件下，形成厚度 950 奈米的氧化矽膜。(圖 8)

然後，施以熱處理的步驟。有必要執行熱處理步驟來活化以每一濃度來添加的雜質元素，以產生 n 型或 p 型。此步驟可用電熱爐之熱退火方法、上述的使用準分子雷射之雷射退火方法或是使用鹵素燈之快速熱退火方法 (RTA 方法) 加以執行。此處，活化步驟的施行是用熱退火方法執行。熱處理施行於氮氣氛 300 至 700 度，最好為 350 至 550 度，此

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (34)

處為450度2小時。

隨後，第一夾層絕緣膜155與156被作出圖案，以形成到達每個TFT源極區域與汲極區域之接觸孔洞。然後，形成源極電極157、158和159，與汲極電極160和161。雖然未顯示出來，但在此實施例中，電極分別形成為三層電極，其中Ti膜厚度為100奈米，包含Ti之Al膜厚度為300奈米，與Ti膜厚度150奈米係藉濺鍍方法連續形成。

經上述步驟，在CMOS電路的n通道TFT中形成了通道形成區域165、第一雜質區域168與169、與第二雜質區域166與167。此處，在第二雜質區域中，分別形成重疊於閘極電極之區域（GOLD區域）166a與167a，和不重疊於閘極電極之區域（LDD區域）166b與167b。第一雜質區域168變成一源極區域，且第二雜質區域169變成一汲極區域。

在p通道TFT中，形成有通道形成區域162、第三雜質區域163與164。然後，第三雜質區域163變成一源極區域，且第三雜質區域164變成一汲極區域。

再者，像素部分之n通道TFT具有多重閘極結構，並且形成有通道形成區域170與171、第一雜質區域176與177、第二雜質區域172、173、174與175。此處，在第二雜質區域中，形成有重疊於閘極電極之區域172a，173a，174a與175a、與不重疊於閘極電極之區域172b，173b，174b與175b。

以這樣的方式，如圖8所示，可製造出一主動矩陣基板，其中CMOS電路與像素部分形成於基板101之上。同時，儲存電容形成有低濃度雜質區域178，該區域加入有一

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (35)

n 型之雜質元素，其濃度與在像素部分之 n 通道 TFT 汲極側的第二雜質區域，閘極絕緣膜 106，及電容電極 142 相同。

然後，將描述從主動矩陣基板製造主動矩陣型液晶顯示裝置的製程。

圖 8 中，形成一保護膜 179 至主動矩陣基板。保護膜 179 由厚度 50 奈米之氮化矽膜組成，再者，由有機樹脂組成之第二夾層絕緣膜 180 被形成厚度約 1000 奈米。聚醯亞胺、丙烯酸、聚亞氨基醚等可做為有機樹脂膜。列舉使用有機樹脂膜的好處有幾點：簡單的薄膜形成方法，因為它的相對低介電常數，寄生電容能夠降低，與平坦度極佳。也可使用非上述的有機樹脂膜。此處，使用了完成熟聚合之聚醯亞胺，其在被施加於基板後被使用並被燒結於 300℃，以形成膜（圖 9A）。

進一步，形成第三夾層絕緣膜 181。第三夾層絕緣膜 181 之形成使用聚醯亞胺或類似之有機樹脂。然後，形成到達汲極電極 161 的接觸孔洞，方法是由選擇性移除第三夾層絕緣膜 181、第二夾層絕緣膜 180 與保護膜 179，並且形成像素電極 182。相對於像素電極 182，適當的作法是當形成透射型液晶顯示裝置時使用透明導電膜，而當形成反射型液晶顯示裝置的情況下，則使用金屬膜。此處，為了完成透射型液晶顯示裝置的目的，使用濺鍍法形成厚度 100 奈米的氧化銦錫（ITO）膜，並執行圖案化，使其形成像素電極 182（圖 9B）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (36

然後，如圖 10 所示，配向膜 183 形成於第三夾層絕緣膜 181 與像素電極 182 之上。通常，會使用聚醯亞胺樹脂做為液晶顯示裝置的配向膜。透明導電膜 185 與配向膜 186 在相反面基板 184 上形成。配向膜形成後遇到摩擦處理，所以液晶分子會被平行轉向，且呈某一傾斜角度。

在上述步驟後，主動矩陣基板之上形成像素部分與 CMOS 電路，並與對面基板用已知密封材料、間隔物（二者皆未顯示）等的組合步驟互連在一起，之後，液晶材料 187 由兩個基板間注入，且用密封劑（未顯示）做完全密封。因而，完成圖 10 之主動矩陣型液晶顯示裝置。

然後，參考圖 11 與 12，將描述此實施例之主動矩陣型液晶顯示裝置結構。圖 11 為本實施例主動矩陣基板之立體圖。主動矩陣基板由像素部分 601、掃描（閘極）線驅動電路 602、訊號（源極）線驅動電路 603 與邏輯電路 604 形成於玻璃基板 101 上所組成。像素部分之像素 TFT 600 是一 n 通道 TFT，提供於周邊的驅動電路包括 CMOS 電路做為基底。掃描（閘極）線驅動電路 602 與訊號（源極）線驅動電路 603 分別經由閘極佈線 605 和源極佈線 606 連結至像素部分 601。像素部分 601 由像素 TFT 600、像素電極 607 與儲存電容 608 所形成。

在此實施例中，雖然像素 TFT 600 具雙閘極結構，但也可採用單閘極結構，或是採用三閘極之多閘結構。主動矩陣基板之結構並不限於此實施例之結構。因為本發明之結構特點在於基底膜之結構，所以其他之結構也可由操作員

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (37)

適當決定。

圖 12 為像素部分 601 的俯視圖，且為近乎一圖素之俯視圖。像素部分由 n 通道 TFT 所提供。閘極電極 1202 經由未顯示的閘極絕緣膜與底下的半導體層 1201 交叉貫穿，雖然未顯示，在半導體層中形成了源極區域、汲極區域與第一雜質區域。在像素 TFT 的汲極側，儲存電容 1207 包括了半導體層、閘極絕緣膜與閘極電極相同材質作成的電極。沿著圖 12 中的 A-A' 線與 B-B' 線之剖面結構，與圖 10 顯示像素部分的剖面圖相對應。

【實施例 7】

在此實施例中，將描述在實施例 6 中做為半導體層之結晶半導體膜係用觸媒元素與熱結晶方法形成的範例。在使用觸媒元素的情況下，較佳作法是使用日本專利特開平 7-130652 或 8-78329 所公開的技術。

此處，圖 13 所描述的範例，是將日本專利申請案特開平 7-130652 中的公開技術應用於本發明的情況。首先，包含了氮或氧成分呈持續改變的氧氮化矽膜之基底膜 1302 係形成於基板 1301 之上，及非晶矽膜 1303 亦在其上形成。上述實施例 1 至 5 的任一個均可做為形成積層膜的方法。在實施例 7 中，使用實施例 1 中所顯示的方法來形成一厚度 250 奈米的基底膜與厚度 50 奈米的非晶矽膜。

然後，施加包含鎳重 10 ppm 之鎳醋酸鹽溶液，以形成含鎳層 1304。（圖 13A）

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (38)

之後，在執行 1 小時之 500℃ 的去氫步驟後，再施以 500 至 650 度 4 至 12 小時的熱處理，例如 550℃ 8 小時，以形成結晶矽膜 1305。這樣方式所得到的結晶矽膜 1305 具有極佳的結晶性。(圖 13B)

日本專利申請特開平第 8-78329 中的公開技術為選擇性添加觸媒元素，使非晶半導體膜的選擇性結晶化成為可能。參考圖 14，將描述此技術應用於本發明之案例。

首先，含氮或氧成分呈持續改變的氮化矽膜之基底膜 1402 係被形成於玻璃基板 1401 之上，非晶矽膜 1403 與氧化矽膜 1404 亦連續形成在其上。此時，氧化矽膜 1404 的厚度為 150 奈米；上述實施例 1 至 5 的任一個均可做為形成基底膜 1402 的方法。在實施例 7 中，使用實施例 2 中所顯示的方法來形成基底膜。

然後，將氧化矽膜 1404 圖案化，以選擇性形成開放部分 1405。之後，施加重量計含 10 ppm 之鎳的鎳醋酸鹽溶液，以形成含鎳層 1406，且含鎳層 1406 與非晶矽膜 1403 只在開放部分 1405 的底部接觸(圖 14A)。

然後，施以 500 至 650℃ 之 4 至 12 小時的熱處理，例如，570℃ 14 小時，以形成結晶矽膜 1407。在此結晶過程中，與鎳接觸的非晶矽膜的一部分首先被結晶化，且從橫向進行其晶體成長。如此形成的結晶矽膜 1407 包括桿狀或針狀晶體之集合物，並且巨觀上每個晶體成長都有某些方向性，所以。具有在結晶性均勻之優點(圖 14B)。

在上述兩種技術中，除了鎳(Ni)，亦可使用諸如鉻

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (39)

(Ge) 、鐵 (Fe) 、鈀 (Pd) 、錫 (Sn) 、鉛 (Pb) 、鈷 (Co) 、鉑 (Pt) 、銅 (Cu) 或金 (Au) 的觸媒元素。

若使用上述技術來形成結晶半導體膜 (包括結晶矽膜、結晶銻化矽膜等) , 且施以圖形化, 就能形成結晶TFT之半導體層。雖然使用此實施例的技術所製造的結晶半導體膜, 能夠得到較佳的TFT特性, 但卻也需要較高的可靠度。然而當採用本發明的TFT結構時, 有可能利用此實施例技術來製造TFT。

【實施例8】

在此實施例中, 將描述使用實施例6中形成半導體層方法的範例, 使用非晶半導體膜為初始膜與催化元素來形成結晶半導體膜之後, 施以從結晶半導體膜移除催化元素之步驟。其中的方法, 此實施例是使用日本專利申請案特開平第10-135468或10-135469所公開的技術。

在出版的公開技術中, 是將非晶半導體膜結晶用的催化元素, 在使用磷的吸收功能來晶化之後移除。使用此項技術, 有可能降低結晶半導體膜中的催化元素濃度至 1×10^{17} atoms/cm³或更低, 最好是 1×10^{16} atoms/cm³或更低。

參考圖15, 將描述此實施例的結構。此處, 使用無鹼玻璃基板, 此為Corning公司製造1737玻璃基板。圖15A的顯示型態是使用實施例7所發表技術形成的基底膜1502與結晶矽膜1503。上述實施例1至5的任一個均可做為形成基底膜1502的方法。然後, 在結晶矽膜1503表面形成厚度150奈米

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (40)

之罩幕用氧化矽膜 1504。圖形化以製作開放部分，使得結晶矽膜暴露區域得以形成。然後，施以添加磷的步驟，使得被加以磷之區域 1505 被形成於結晶矽膜中。

此狀態下，當在氮氣氛中施以 550 至 800℃ 5 至 24 小時，例如 600℃ 12 小時之熱處理，結晶矽膜中有添加磷的區域 1505 作用為吸收區，有可能讓餘留在結晶矽膜 1503 中的觸媒元素被分離至添加有磷的區域 1505。

利用蝕刻將罩幕用氧化矽膜 1504 與添加磷的區域 1505 移除後，有可能得到一結晶矽膜，其結晶步驟中的催化元素濃度降低至 1×10^{17} atoms/cm³ 或更低。有可能不經任何改變就使用此結晶矽膜做為描述於實施例 6 中本發明 TFT 之半導體層。

【實施例 9】

實現本發明所形成的 CMOS 電路與像素部分可使用於各種不同的光電裝置（典型的主動矩陣液晶顯示裝置等等）。亦即，本發明可實現於所有將此光電裝置建置為顯示部分的電子設備中。

底下可適用於電子設備，如：攝影機、數位相機、投影機（後投式或前投式）、頭戴式顯示器（護目鏡式顯示器）、汽車導航系統、汽車音響、個人電腦與可攜式資訊終端機（例如移動式電腦、行動電話或電子書），這些範例顯示於圖 16，17 與 18 中。

圖 16A 為一個人電腦，它包括主體 2001、影像輸入部分

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(41

2002、顯示部分2003、與鍵盤2004等，本發明可應用於影像輸入部分2002、顯示部分2003或其他訊號控制電路。

圖16B為一攝影機，它包括主體2101、顯示部分2102、音訊輸入部分2103、操作開關2104、電池2105、與影像接收部分2106等，本發明可應用於顯示部分2102或其他訊號控制電路。

圖16C為一移動式電腦，它包括主體2201、相機部分2202、影像接收部分2203、操作開關2204與顯示部分2205，本發明可應用於顯示部分2205或其他訊號控制電路。

圖16D為一護目鏡式顯示器，它包括主體2301、顯示部分2302、臂桿部分2303等，本發明可應用於顯示部分2302或其他訊號控制電路。

圖16E為一播放機，使用可將節目記錄於上的記錄媒體（以下稱為記錄媒體），播放機包括主體2401、顯示部分2402、揚聲器部分2403、記錄媒體2404、與操作開關2405等，注意此播放機使用記錄媒體如DVD（數位多功能碟片）或CD，音樂欣賞、影片欣賞、電玩遊戲與網際網路都可執行，本發明可應用於顯示部分2402或其他訊號控制電路。

圖16B為一數位相機，它包括主體2501、顯示部分2502、接目鏡部分2503、操作開關2504、與影像接收部分（未顯示於圖中）等，本發明可應用於顯示部分2502或其他訊號控制電路。

圖17A為一前式投影機，它包括投影系統2601、螢幕2602等，本發明可應用於構成投影系統2601一部份的液晶顯

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (42)

示裝置 2808，或其他訊號控制電路。

圖 17B 為一後投式投影機，它包括主體 2701、投影系統 2702、反射鏡 2703、螢幕 2704 等，本發明可應用於構成投影系統 2702 一部份的液晶顯示裝置 2808，或其他訊號控制電路。

注意圖 17C 圖解所顯示之範例，為圖 17A 與 17B 投影系統 2601 與 2702 的結構，投影系統 2601 與 2702 包含光學光源系統 2801、反射鏡 2802 與 2804 至 2806、二色性鏡 2803、稜鏡 2807、液晶顯示裝置 2808、相位區分板 2809 與投影光學系統 2810，投影光學系統 2810 由包括投影透鏡的光學系統所組成，本實施例顯示為三板形式，但它並不限於此結構，例如，它可以為單板形式；而且，操作者可適當在圖 17C 箭頭顯示的光學路徑中擺置此光學系統，比如光學透鏡、具有光極化功能的底片、可調整相差的底片與 IR 底片。

圖 17D 圖解所顯示之範例，為圖 17C 光學光源系統 2801 的結構，在本實施例中，光學光源系統 2801 包括一反射器 2811、光源 2812、透鏡陣列 2813 與 2814、光極化轉換元素 2815 與聚光鏡 2816；注意圖 17D 顯示的光學光源系統只是一範例，並無特別限制，例如，操作者可適當在光學光源系統中擺置此光學系統，比如光學透鏡、具有光極化功能的底片、可調整相差的底片與 IR 底片等。

然而，圖 17 的投影機只顯示使用發射型光電裝置的情況，反射型光電裝置的應用範例在圖中並未顯示。

圖 18A 為一可攜式電話，它包括主體 2901、音訊輸出部

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (43

分 2902、音訊輸入部分 2903、顯示部分 2904、操作開關 2905 與天線 2906 等，本發明可應用於音訊輸出部分 2902、音訊輸入部分 2903、顯示部分 2904 或其他訊號控制電路。

圖 18B 爲一可攜式書籍（電子書），它包括主體 3001、顯示部分 3002 與 3003、記錄媒體 3004、操作開關 3005、與天線 3006 等，本發明可應用於顯示部分 3002 與 3003，或其他訊號控制電路。

圖 18C 爲一顯示器，它包括主體 3101、支撐座 3102、與顯示部分 3103 等，本發明可應用於顯示部分 3103；本發明顯示器對大尺寸螢幕特別有用，在對角等於或超過 10 吋時特別有利（特別是大於等於 30 吋時）。

本發明之可應用範圍相當廣泛，在電子設備的所有領域中都有可能應用本發明，而且，此實施例之電子設備構成可由實施例 1 至 8 的任一組合來加以實現。

所以，到目前爲止的 TFT 特性，使用此半導體膜（在包含本發明氧氮化矽膜之基底膜上形成）做爲主動層之 TFT，其電氣特性能有相當大之增進。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

四、中文發明摘要 (發明之名稱：半導體裝置及其製造方法)

本案提供在短時間內，在玻璃基板上形成氮化矽膜與氧化矽膜之分層膜的方法，而不需要多數薄膜沈積室。在薄膜電晶體中，一包含氧氧化矽膜(12)之多層膜係使用相同室形成於半導體層(13)與基板(11)之間。氧氮化矽膜具有持續改變之氮或氧成分。因而，TFT的電氣特性得以提高。

英文發明摘要 (發明之名稱：Semiconductor device and method of manufacturing the same)

To provide a method of forming a layered film of a silicon nitride film and a silicon oxide film on a glass substrate in a short time without requiring a plurality of film deposition chambers. In a thin film transistor, a layered film including a silicon nitride oxide film (12) is formed between a semiconductor layer (13) and a substrate (11) using the same chamber. The silicon nitride oxide film has a continuously changing composition ratio of nitrogen or oxygen. An electric characteristic of the TFT is thus improved.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1

1.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

形成在基板上的絕緣膜；及

形成在該絕緣膜上的半導體膜，

其中，該絕緣膜由氧氮化矽膜構成，膜中的氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

2.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

形成在基板上的絕緣膜；及

形成在該絕緣膜上的半導體膜，

其中，該絕緣膜由氧氮化矽膜構成，膜中的氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

3.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

形成在基板上的絕緣膜；及

形成在該絕緣膜上的半導體膜，

其中，該絕緣膜由氧氮化矽膜構成，膜中的氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變，並且，

其中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

4.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

第一絕緣膜，包含形成在基板上之氧氮化矽膜；

與該第一絕緣膜接觸形成的第二絕緣膜；及

六、申請專利範圍

2

形成在該第一與第二絕緣膜之上的半導體膜，

其中，在該第一絕緣膜中的氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

5.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

第一絕緣膜，包含形成在基板上之氧氮化矽膜；

與該第一絕緣膜接觸形成的第二絕緣膜；還有

形成在該第一與第二絕緣膜之上的半導體膜，

其中，在該氧氮化矽膜中的氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

6.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

形成在基板上的氧氮化矽膜；

與該氧氮化矽膜接觸形成的氧化矽膜；及

形成在該氧化矽膜上的半導體膜，

其中，在該氧氮化矽膜中的氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

7.一種半導體裝置，具有薄膜電晶體，該半導體裝置包括：

形成在基板上的氧氮化矽膜；

與該氧氮化矽膜接觸形成的氧化矽膜；還有

形成在該氧化矽膜上的半導體膜，

其中，在該氧氮化矽膜中的氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

六、申請專利範圍 3

8.如申請專利範圍第1、3、4或6項所述之項半導體裝置，其中，在該氧氮化矽膜中的該氮濃度與矽濃度之比值，朝該半導體膜側的界面持續減少。

9.如申請專利範圍第2、3、5或7項所述之半導體裝置，其中，在該氧氮化矽膜中的該氧濃度與矽濃度之比值，朝該半導體膜側的界面持續增加。

10.如申請專利範圍第1至7項中任一項所述之半導體裝置，其中，該半導體裝置為一包含有主體、攝影機部、一影像接收部分及一顯示部分之攝影機。

11.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變氣體流量速率，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

12.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變氣體流量速率，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

13.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變氣體比值，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

六、申請專利範圍

4

14.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變氣體比值，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

15.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；還有

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變RF輸出，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變。

16.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，藉由持續改變RF輸出，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變。

17.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

在該氧氮化矽膜上形成一半導體膜，

其中，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變，並且，

其中，該氧氮化矽膜與該半導體膜在同一室中連續形成。

18.一種製作半導體裝置之方法，包含步驟：

形成一氧氮化矽膜於基板上；及

六、申請專利範圍

5

在該氧氮化矽膜上形成一半導體膜，

其中，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變，並且，

其中該氧氮化矽膜與該半導體膜在同一室中連續形成。

19.一種製作半導體裝置之方法，包含步驟：

形成在基板上的絕緣膜；

形成一氧氮化矽膜於該絕緣膜上；及

在該氧氮化矽膜上形成一半導體膜，

其中，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變，並且，

其中該氧氮化矽膜與該半導體膜在同一室中連續形成。

20.一種製作半導體裝置之方法，包含步驟：

形成在基板上的絕緣膜；

形成一氧氮化矽膜於該絕緣膜上；及

在該氧氮化矽膜上形成一半導體膜，

其中，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變，並且，

其中該氧氮化矽膜與該半導體膜在同一室中連續形成。

21.一種製作半導體裝置之方法，包含步驟：

形成在基板上的氧氮化矽膜；

形成一絕緣膜於該氧氮化矽膜上；及

(請先閱讀背面之注意事項再填寫本頁)

訂

備

六、申請專利範圍

6

在該絕緣膜上形成一半導體膜，

其中，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變，並且，

其中該氧氮化矽膜、該絕緣膜與該半導體膜在同一室中連續形成。

22.一種製作半導體裝置之方法，包含步驟：

形成在基板上的氧氮化矽膜；

形成一絕緣膜於該氧氮化矽膜上；及

與該絕緣膜上接觸形成一半導體膜，

其中，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變，並且，

其中該氧氮化矽膜、該絕緣膜與該半導體膜在同一室中連續形成。

23.一種製作半導體裝置之方法，包含步驟：

形成在基板上的第一絕緣膜；

形成一氧氮化矽膜於該第一絕緣膜上；及

在該氧氮化矽膜上形成第二絕緣膜，

其中，在該氧氮化矽膜中氮濃度與矽濃度之比值在0.3至1.6的範圍內做持續改變，並且，

其中該氧氮化矽膜與該第二絕緣膜在同一室中連續形成。

24.一種製作半導體裝置之方法，包含步驟：

形成在基板上的第一絕緣膜；

形成一氧氮化矽膜於該第一絕緣膜上；

六、申請專利範圍 7

在該氧氮化矽膜上形成第二絕緣膜；及

在該第二絕緣膜上形成一半導體膜，

其中，在該氧氮化矽膜中氧濃度與矽濃度之比值在0.1至1.7的範圍內做持續改變，並且，

其中該氧氮化矽膜、該第二絕緣膜與該半導體膜在同一室中連續形成。

25.如申請專利範圍第11,13,15,17,19,21或23項所述之製作半導體裝置之方法，其中，在該氧氮化矽膜中的該氮濃度與矽濃度之比值，朝該半導體膜側的界面持續減少。

26.如申請專利範圍第12,14,16,18,20,22或24項所述之製作半導體裝置之方法，其中，在該氧氮化矽膜中的該氧濃度與矽濃度之比值，朝該半導體膜側的界面持續增加。

27.如申請專利範圍第1至7項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體、一顯示部分、一接目鏡部分及一影像接收部分的數位相機。

28.如申請專利範圍第1至7項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體及一投影系統之投影機。

29.如申請專利範圍第1至7項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體及一顯示部分的護目鏡式顯示器。

30.如申請專利範圍第1至7項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體、一影像輸入部分、一顯示部分及鍵盤的個人電腦。

六、申請專利範圍 8

31. 如申請專利範圍第 1 至 7 項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體、一音訊輸出部分、一音訊輸入部分及一顯示部分的行動電話。

32. 如申請專利範圍第 1 至 7 項中任一項所述之半導體裝置，其中，該半導體裝置為一包含一主體及至少一顯示部分的攜帶書。

(請先閱讀背面之注意事項再填寫本頁)

訂

附件 1:

公告本

申請日期	89 年 12 月 13 日
案 號	89126800
類 別	H01L 21/60

(以上各欄由本局填註)

91.6.19 修正
年 月 日 補充A4
C4

522439

發明專利說明書 (修正本)

一、發明 名稱	中 文	半導體裝置及其製造方法
	英 文	Semiconductor device and method of manufacturing the same
二、發明 創作人	姓 名	(1) 坂間光範 (2) 石丸典子 (3) 三輪昌彦
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國神奈川縣厚木市長谷三九八番地 半導體能源研究所股份有限公司內 (2) 日本國神奈川縣厚木市長谷三九八番地 半導體能源研究所股份有限公司內 (3) 日本國大阪府大阪市阿倍野區長池町二二番二 二號 夏普股份有限公司內
	代 表 人 姓 名	(1) 山崎舜平 (2) 町田勝彦
三、申請人	姓 名 (名稱)	(1) 半導體能源研究所股份有限公司 株式会社半導体エネルギー研究所 (2) 夏普股份有限公司 シャープ株式会社
	國 籍	(1) 日本 (2) 日本
	住、居所 (事務所)	(1) 日本國神奈川縣厚木市長谷三九八 (2) 日本國大阪府大阪市阿倍野區長池町二二一 二
	代 表 人 姓 名	(1) 山崎舜平 (2) 町田勝彦

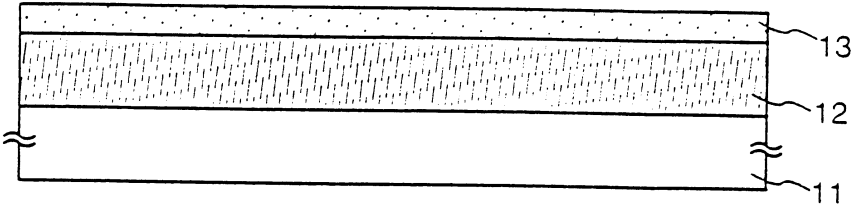
裝

訂

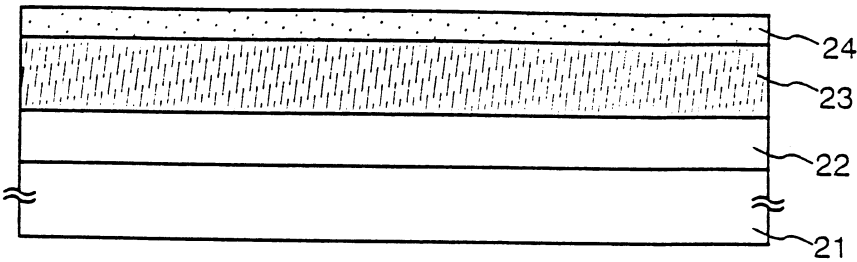
線

91.6.18 修正
年 月 日 補充

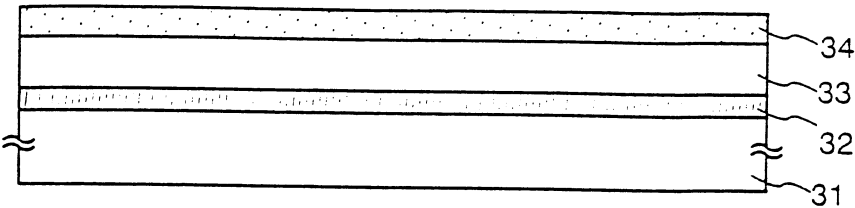
第 1 圖



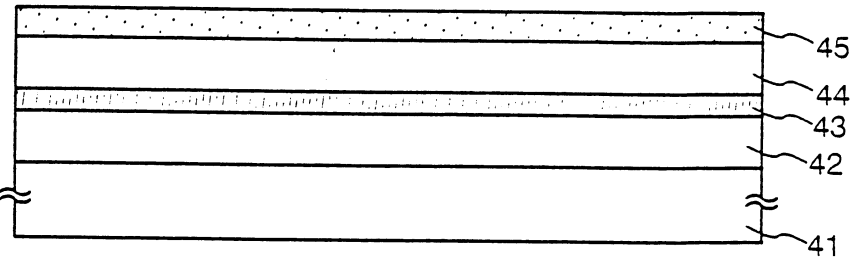
第 2 圖



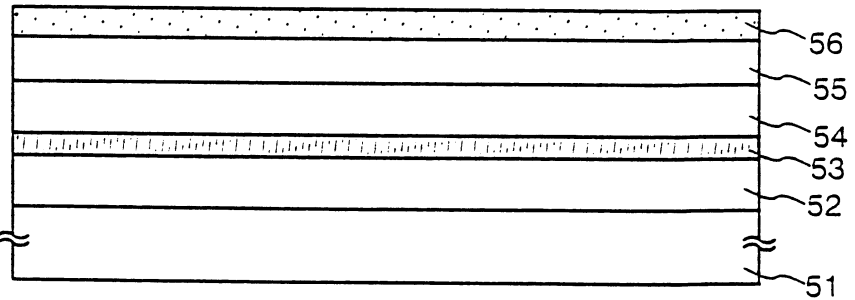
第 3 圖

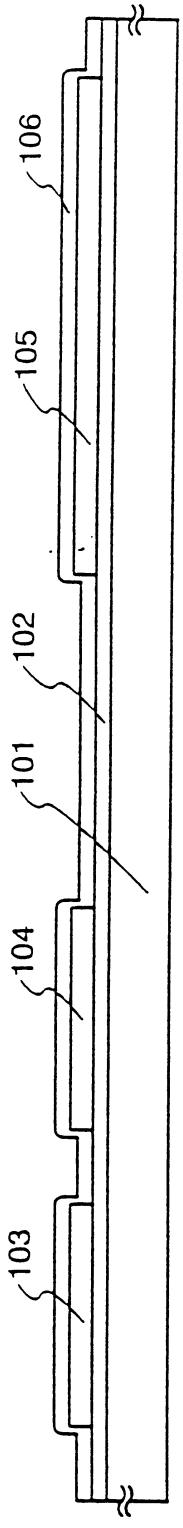


第 4 圖

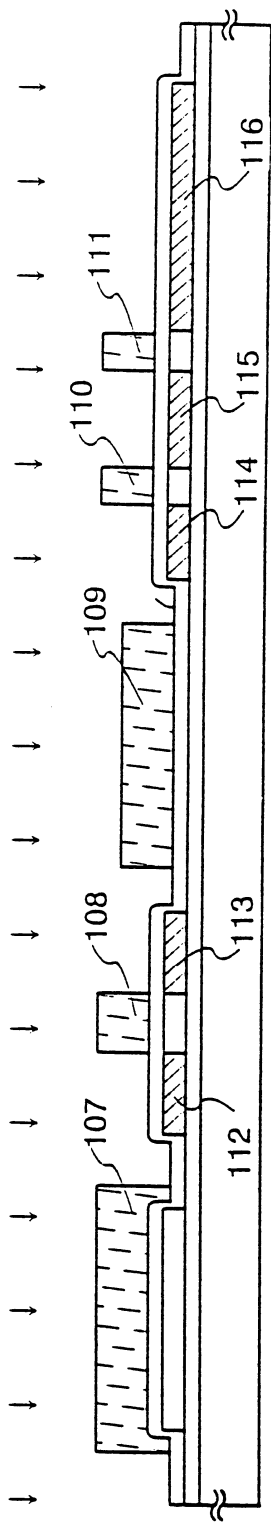


第 5 圖

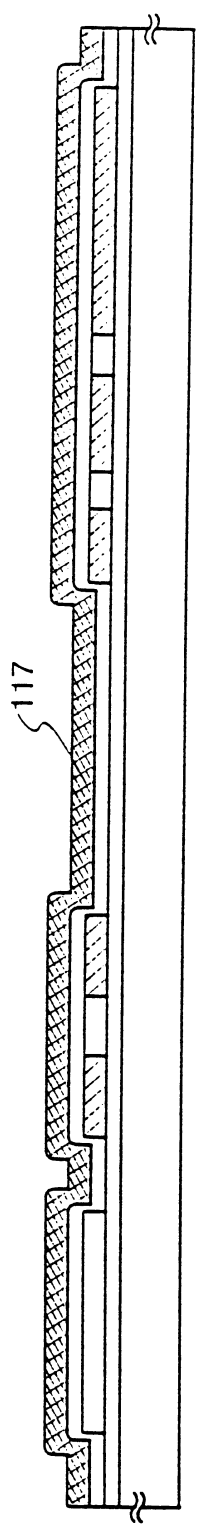




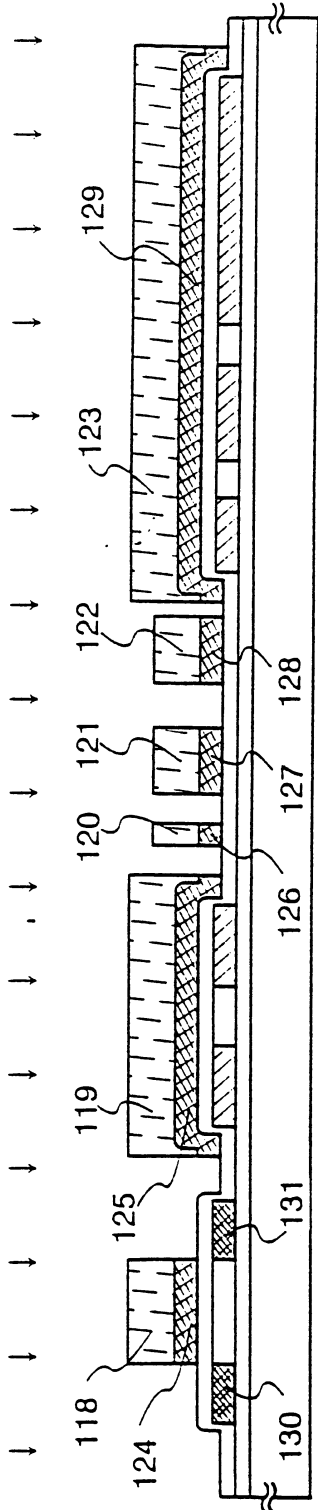
第 6 圖 A



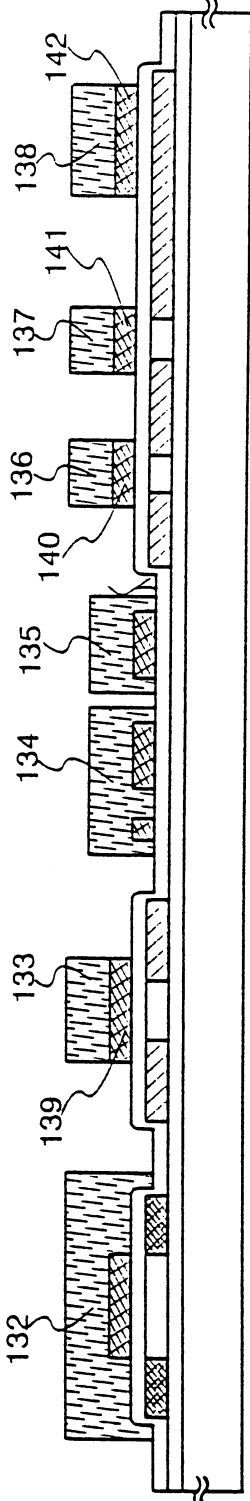
第 6 圖 B



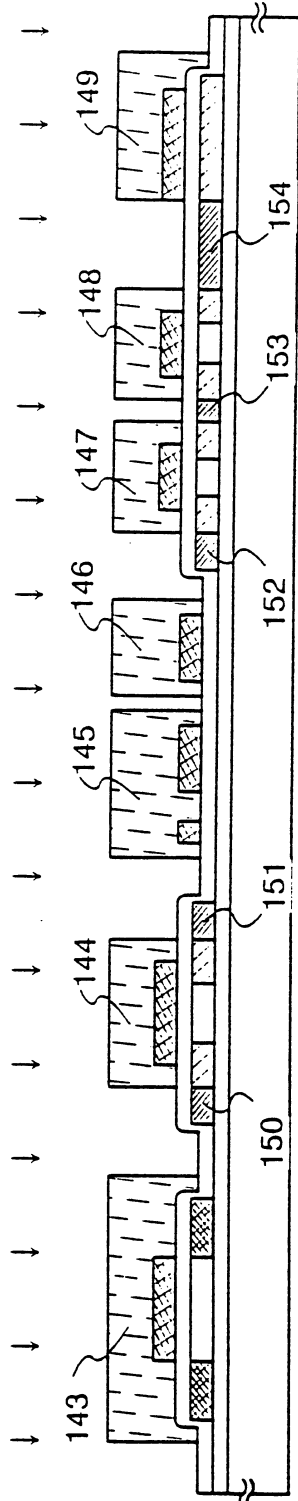
第 6 圖 C



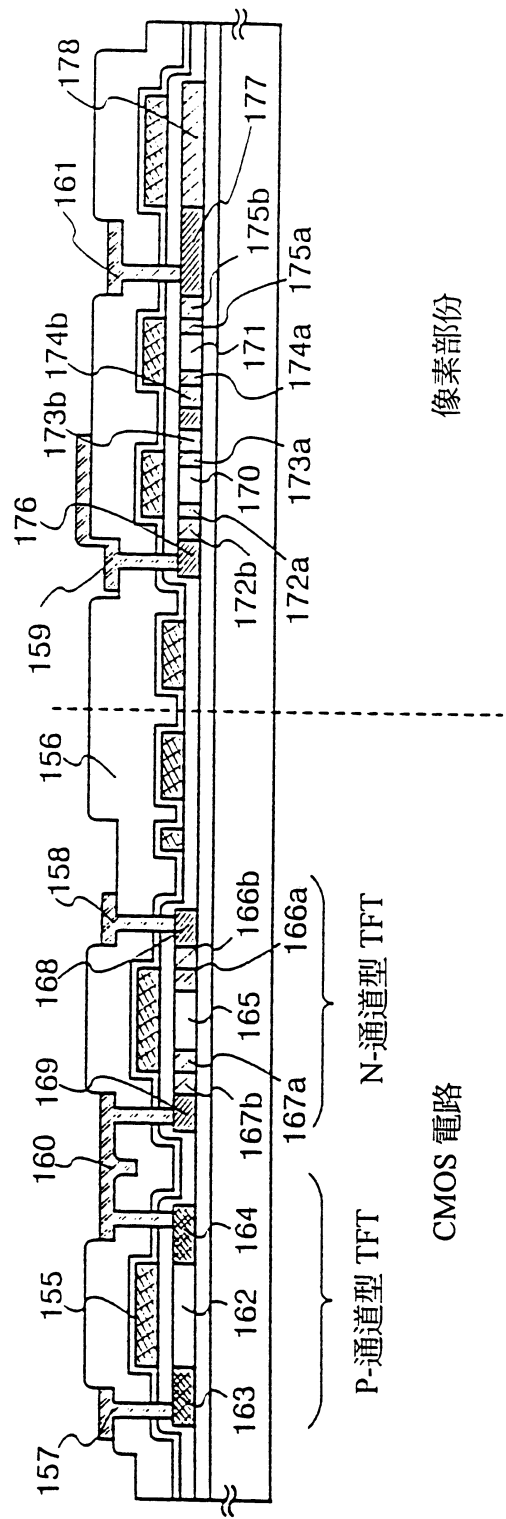
第 7 圖 A



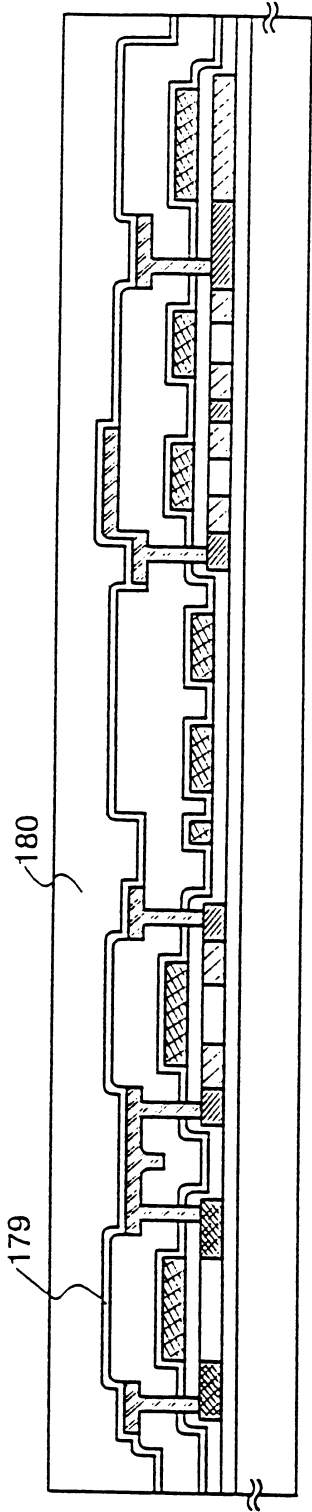
第 7 圖 B



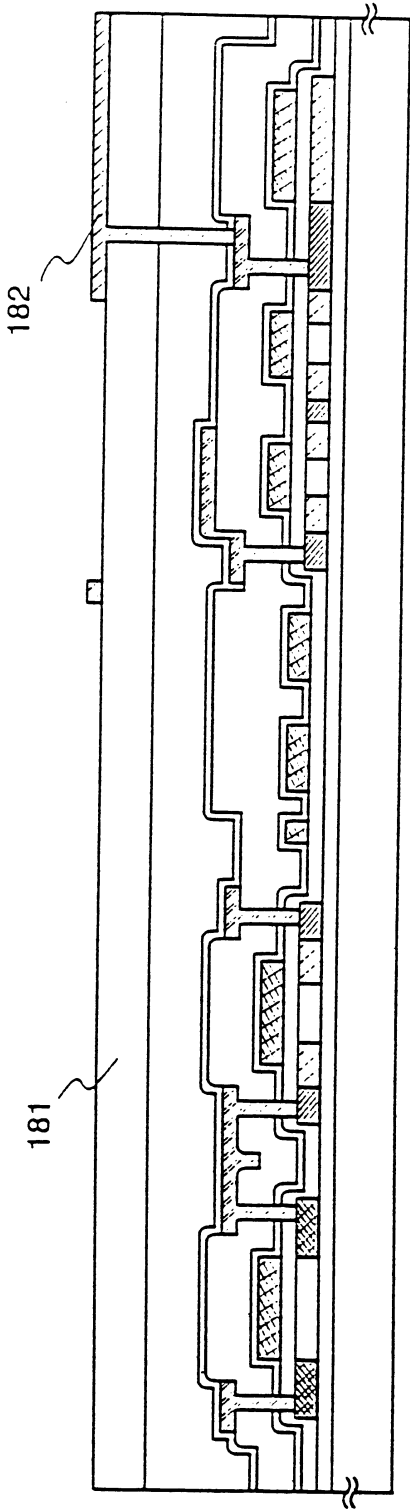
第 7 圖 C



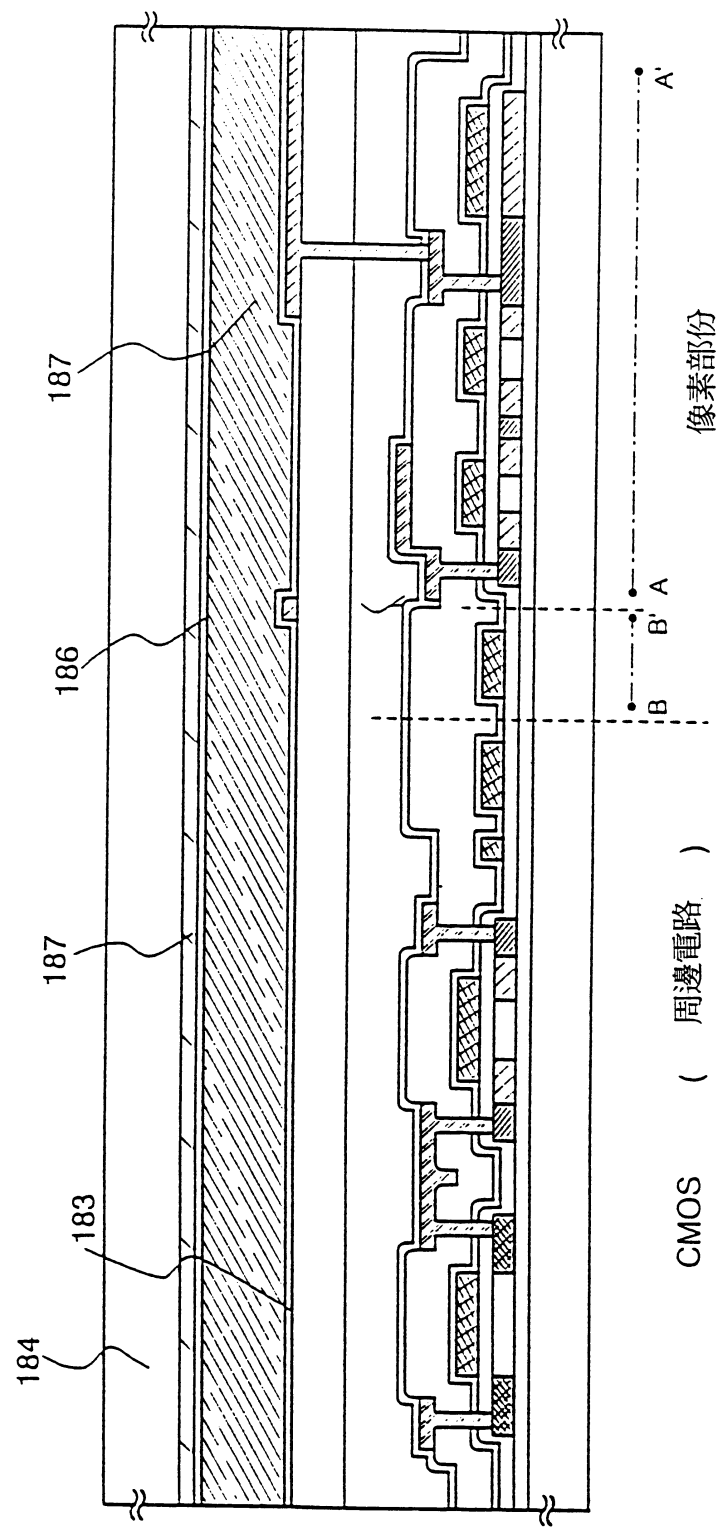
第 8 圖



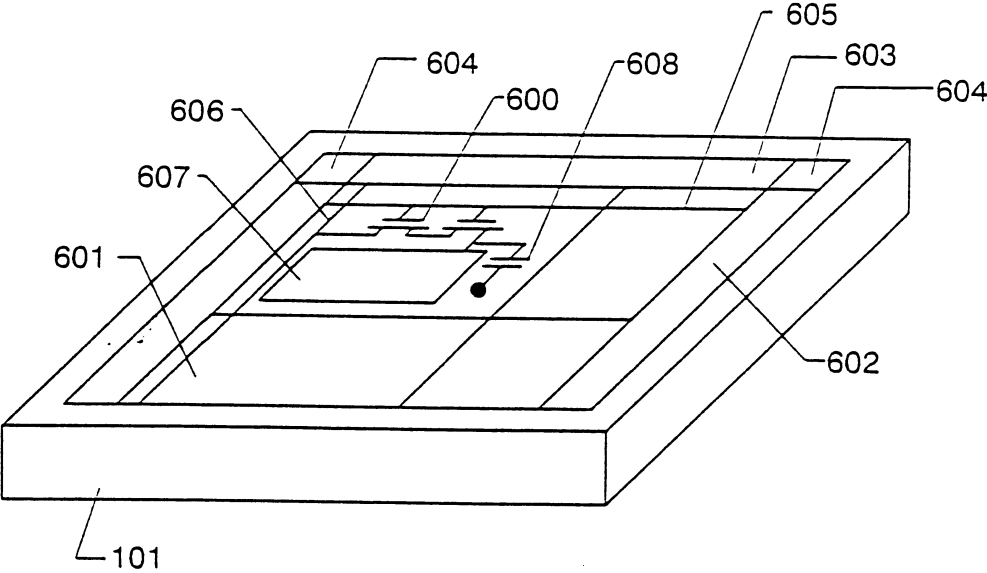
第 9 圖 A



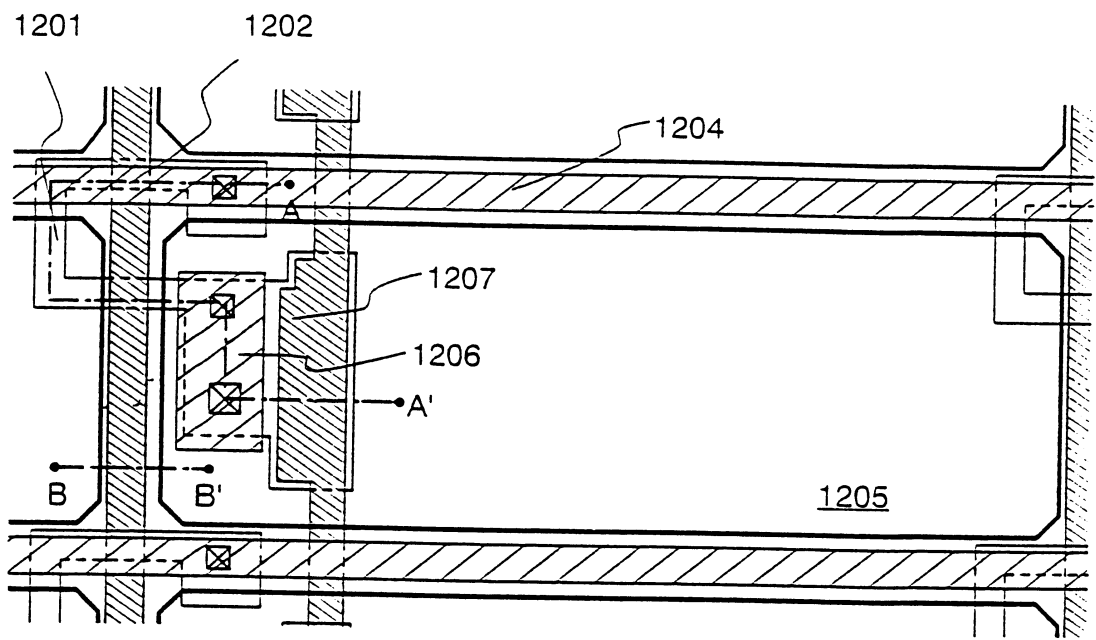
第 9 圖 B



第 10 圖

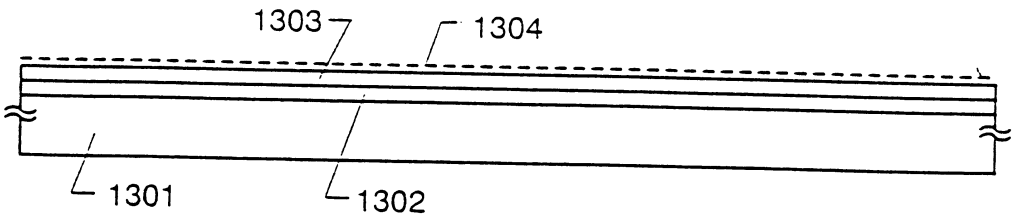


第 11 圖

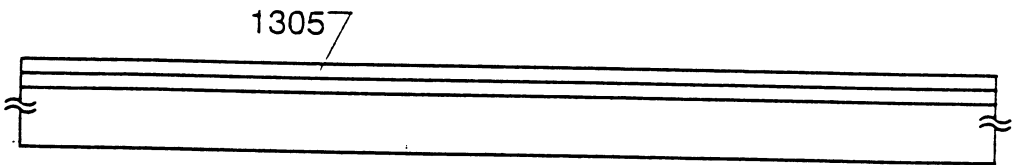


第 12 圖

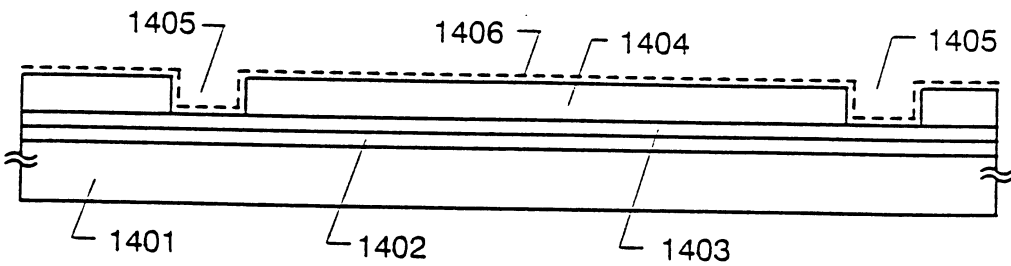
第 13 圖 A



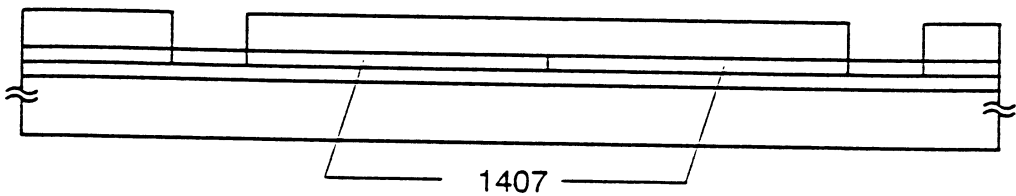
第 13 圖 B



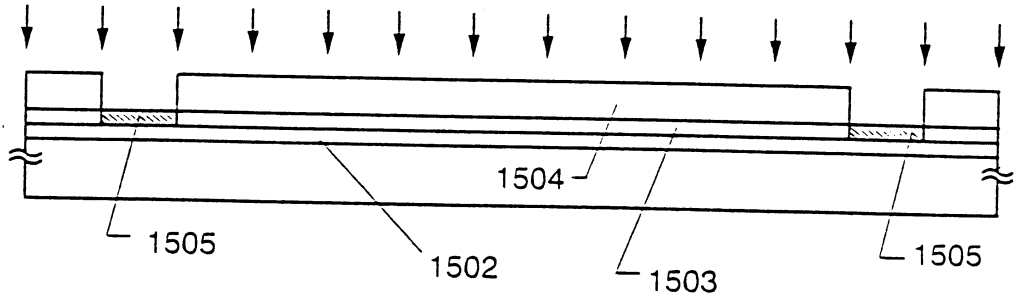
第 14 圖 A



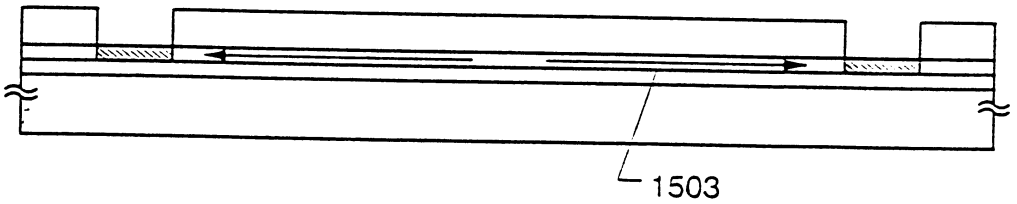
第 14 圖 B

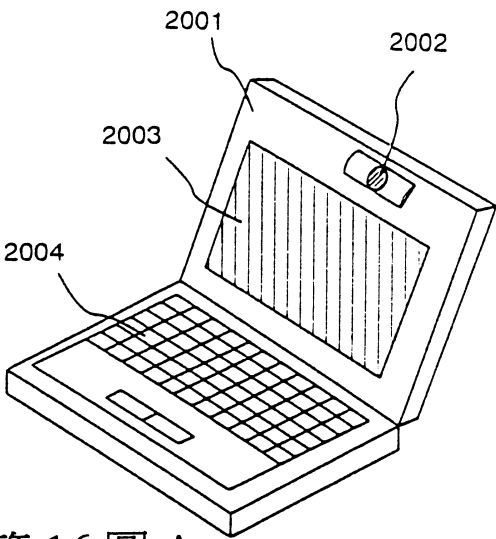


第 15 圖 A

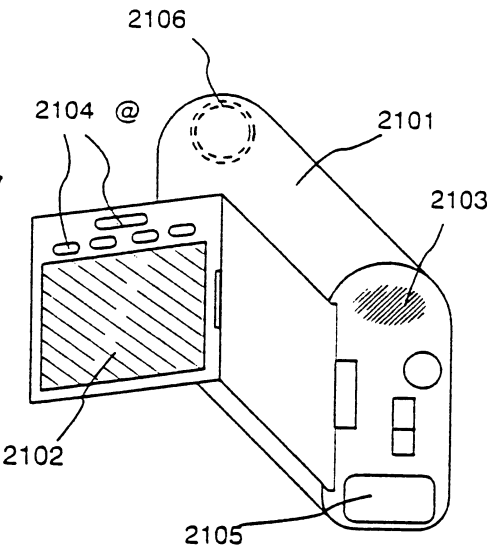


第 15 圖 B

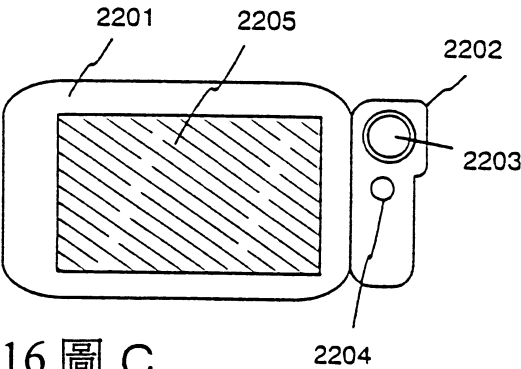




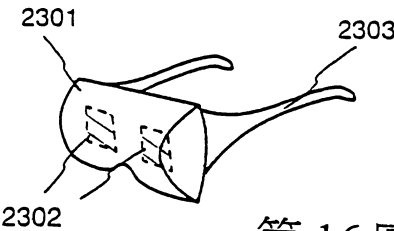
第 16 圖 A



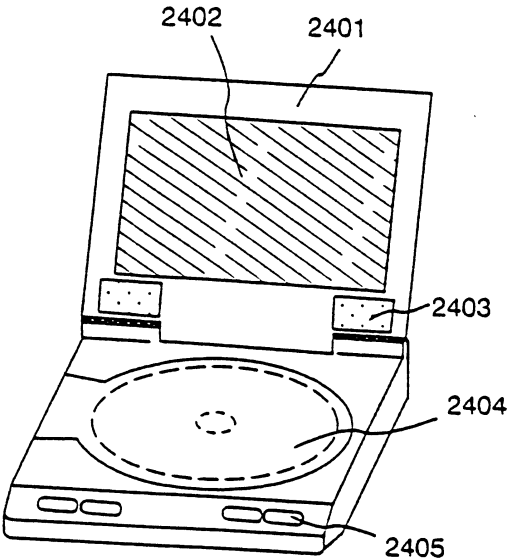
第 16 圖 B



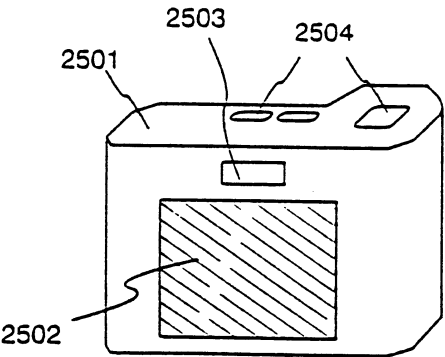
第 16 圖 C



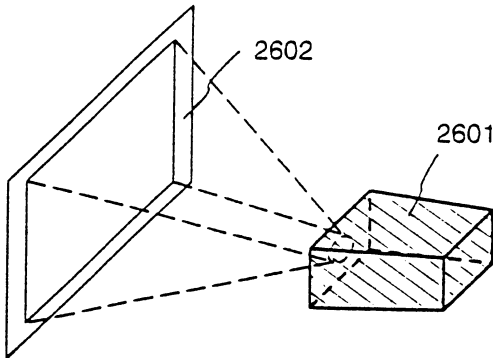
第 16 圖 D



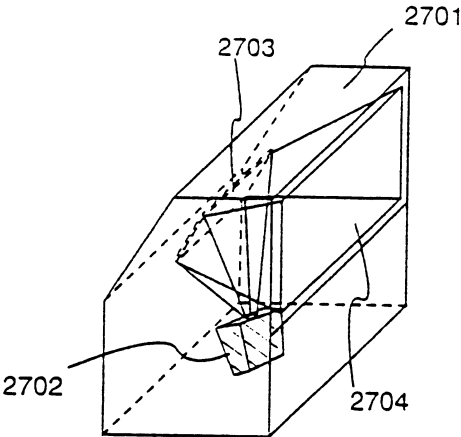
第 16 圖 E



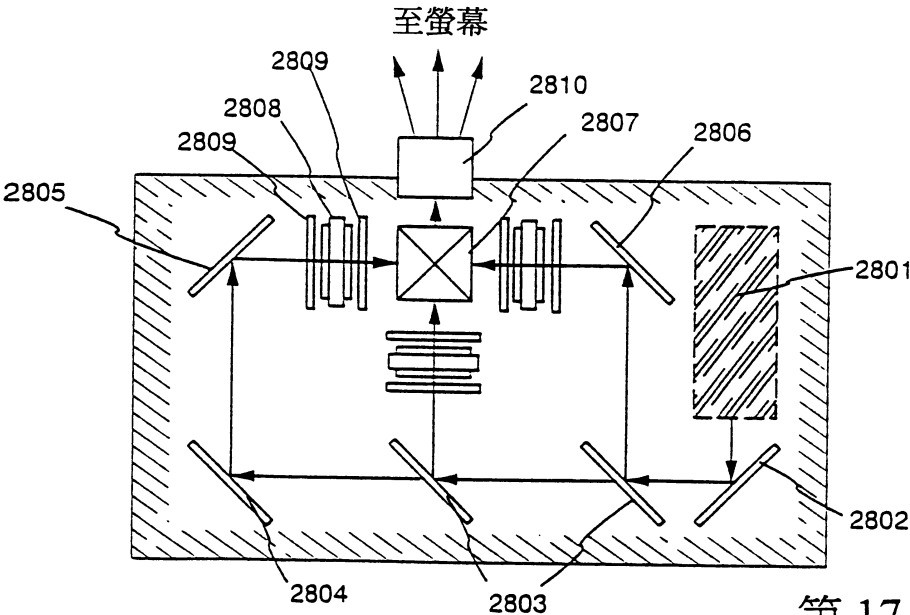
第 16 圖 F



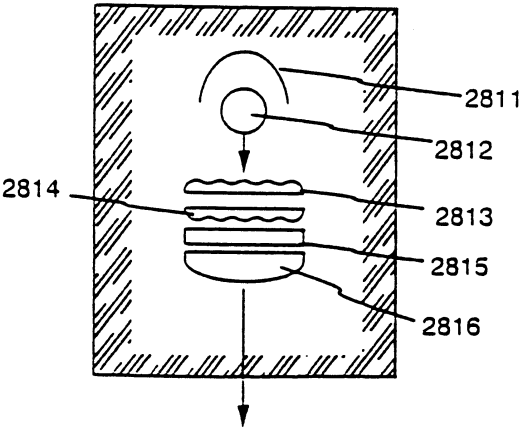
第 17 圖 A



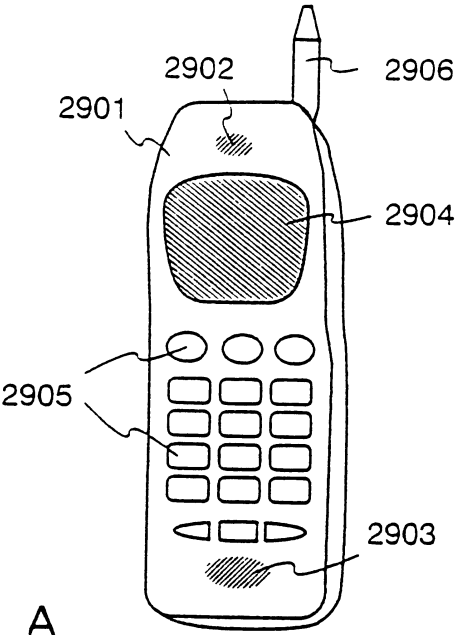
第 17 圖 B



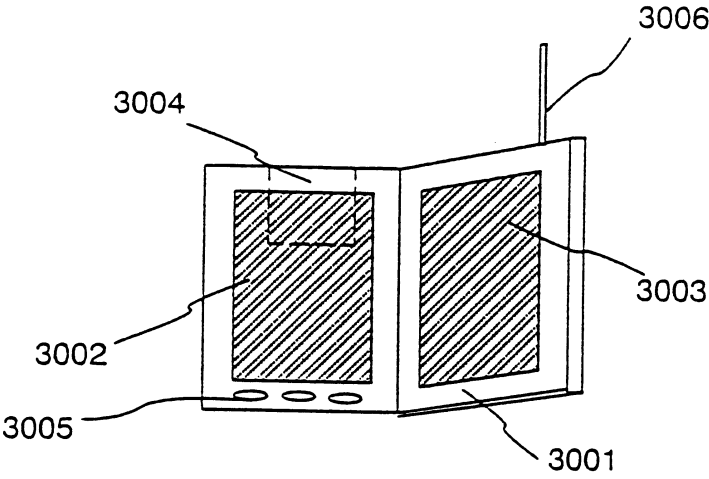
第 17 圖 C



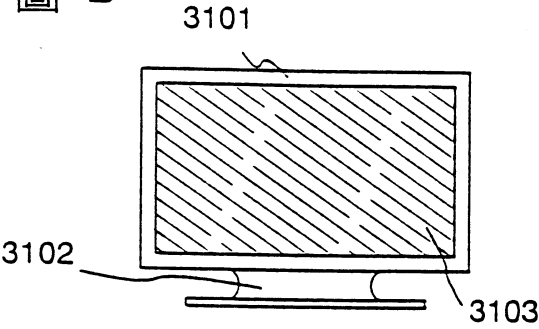
第 17 圖 D



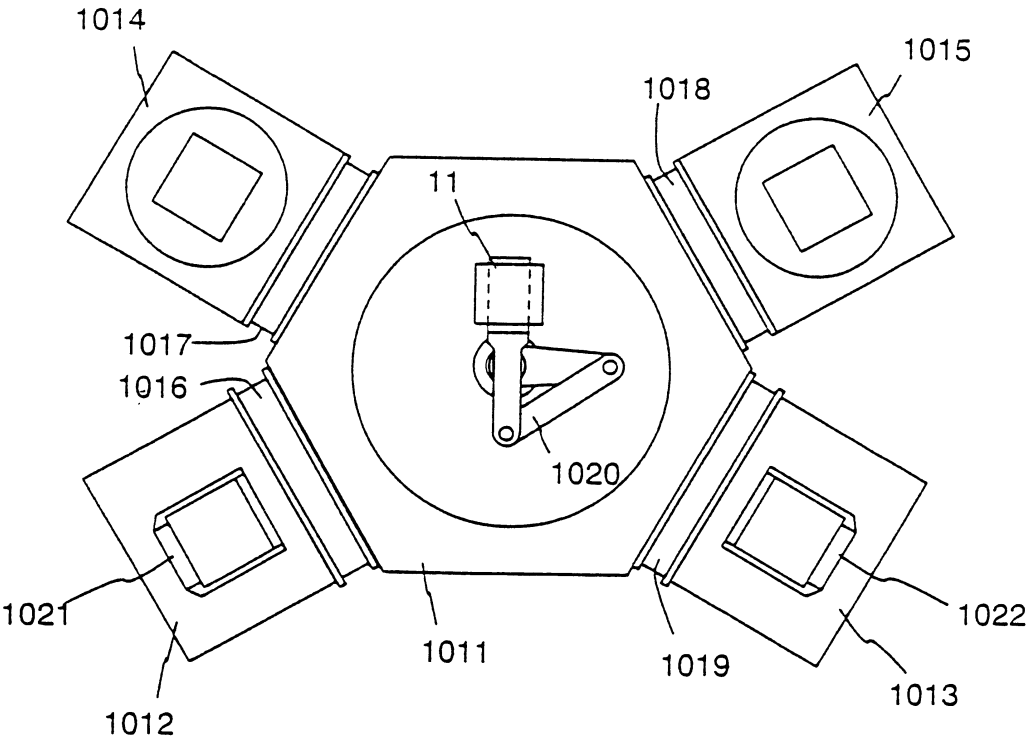
第 18 圖 A



第 18 圖 B



第 18 圖 C



第 19 圖